(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

(43) Date de la publication internationale
09 janvier 2020 (09.01.2020)

WIPO | PCT

(10) Numéro de publication internationale
WO 2020/007691 A1

(51) Classification internationale des brevets :
H03D 9/00 (2006.01) *H04B 1/00* (2006.01)

(21) Numéro de la demande internationale :
PCT/EP2019/067088

(22) Date de dépôt international :
26 juin 2019 (26.06.2019)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
1856181 05 juillet 2018 (05.07.2018) FR

(71) Déposants : **CENTRE NATIONAL D'ETUDES SPATIALES** [FR/FR] ; 2 place Maurice Quentin, 75039 PARIS Cedex 01 (FR). **INSTITUT NATIONAL POLYTECHNIQUE DE TOULOUSE** [FR/FR] ; 6 allée Emile Monso BP34038, 31029 TOULOUSE Cedex 4 (FR). **CENTRE NATIONAL DE LA RECHERCHE SCIENTIFIQUE** [FR/FR] ; 3 rue Michel Ange, 75016 PARIS Cedex 16 (FR).

(72) Inventeurs : **SOMBRIN, Jacques** ; 104 avenue de Lespinet Bat. AUNIS, 31400 TOULOUSE (FR). **ARMENGAUD, Vincent** ; 18 bis rue Jean Arlaud, 31500 TOULOUSE (FR). **PRIGENT, Gaëtan** ; 3, allée de Pierredon, 31770 COLOMIERS (FR). **BERNAL, Olivier** ; 75 rue Achille Viadieu Apt 2017, 31400 TOULOUSE (FR). **MARCHAL, Timothée** ; 17 square de la varenne, 49300 CHOLET (FR).

(54) **Title:** FREQUENCY TRANSPOSITION DEVICE AND CORRESPONDING FREQUENCY TRANSPOSITION METHOD

(54) **Titre :** DISPOSITIF DE TRANSPOSITION EN FREQUENCE ET PROCEDE DE TRANSPOSITION EN FREQUENCE CORRESPONDANT

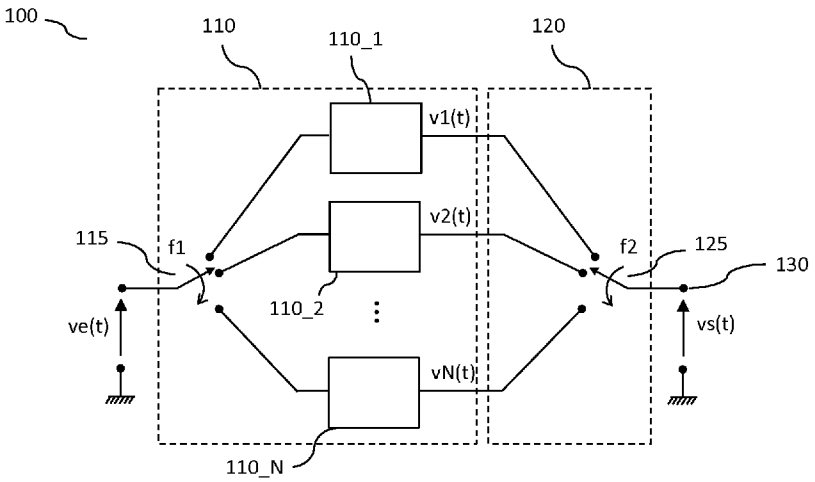


Figure 1

(57) **Abstract:** The invention relates to a device for the frequency transposition of an input signal centred on a frequency (f1) to an output signal centred on a frequency (f2). Such a device comprises a module for averaging the input signal delivering a set of N first intermediate signals. A first intermediate signal of index (i), where i is a whole number from 1 to N, is a function of an i-th sliding average of the input signal over an i-th first time window of the form [(i-1)/(N*f1); i/(N*f1)] periodised at the frequency (f1). The device also comprises a module for reconstructing the output signal by temporal concatenation of N second intermediate signals windowed in second successive time windows. A second intermediate signal of index (k), where k is a whole number from 1 to N, is obtained from a windowing of the first intermediate signal of index (k) in a k-th second time window of the form [(k-1)/(N*f2); k/(N*f2)] periodised at the frequence (f2).

(57) **Abrégé :** L'invention concerne un dispositif de transposition en fréquence d'un signal d'entrée centré sur une fréquence (f1) vers un signal de sortie centré sur une fréquence (f2). Un tel dispositif comprend: - un module de moyennage du signal d'entrée délivrant un jeu de N premiers signaux intermédiaires. Un premier signal intermédiaire d'indice (i), i un entier de 1 à N, est fonction d'une i-

WO 2020/007691 A1

[Suite sur la page suivante]

(74) **Mandataire : VIDON BREVETS & STRATÉGIE** ; P. O. Box 90333, Technopôle Atalante, 16B rue de Jouanet, 35703 Rennes Cedex 7 (FR).

(81) **États désignés** *(sauf indication contraire, pour tout titre de protection nationale disponible)* : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) **États désignés** *(sauf indication contraire, pour tout titre de protection régionale disponible)* : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Publiée:

— *avec rapport de recherche internationale (Art. 21(3))*

ème moyenne glissante du signal d'entrée sur une i-ème première fenêtre temporelle de la forme [(i-1)/(N*f1); i/(N*f1)] périodisée à la fréquence (f1); et - un module de reconstruction du signal de sortie par concaténation temporelle de N deuxièmes signaux intermédiaires fenêtrés sur des deuxièmes fenêtres temporelles successives. Un deuxième signal intermédiaire d'indice (k), k un entier de 1 à N, résulte d'un fenêtrage du premier signal intermédiaire d'indice (k) sur une k-ème deuxième fenêtre temporelle de la forme [(k-1)/(N*f2); k/(N*f2)] périodisée à la fréquence (f2).

Dispositif de transposition en fréquence et procédé de transposition en fréquence correspondant.

1 DOMAINE TECHNIQUE

Le domaine de l'invention est celui des dispositifs de transposition en fréquence, aussi appelée conversion de fréquence, pour les signaux radiofréquence.

L'invention se rapporte plus particulièrement à un tel dispositif de transposition en fréquence et à un procédé associé permettant une flexibilité accrue, par exemple en ce qui concerne le plan de fréquence, par rapport aux solutions connues.

L'invention a de nombreuses applications, notamment mais non exclusivement dans les domaines impliquant une gestion dynamique des ressources fréquentielles utilisées pour la transmission radiofréquence de données, comme par exemple le domaine des communications par satellites, le domaine de la téléphonie mobile, etc.

2 ARRIERE-PLAN TECHNOLOGIQUE

La charge utile d'un satellite destiné à la transmission de données haut ou très haut débit comporte classiquement plus de cent faisceaux sur la voie aller (i.e. sur la voie descendante du satellite vers les utilisateurs) ainsi que sur la voie retour (i.e. sur la voie montante depuis les utilisateurs vers le satellite), et un nombre beaucoup plus faible de faisceaux vers les stations de connexion (éventuellement un seul faisceau optique vers une seule station de connexion (ou « gateway » en anglais) optique).

Classiquement, la charge utile d'un tel satellite comporte autant de dispositifs de réception radiofréquence que de faisceaux, ce qui pose un problème de masse, d'encombrement et de consommation. Par ailleurs, les faisceaux reçus des utilisateurs sont regroupés (par au moins 4, si possible 8 ou 16) pour être émis vers la ou les station(s) de connexion. Réciproquement, les faisceaux reçus de la ou des station(s) de connexion sont séparés afin de renvoyer chaque faisceau vers un utilisateur correspondant.

Pour effectuer de telles opérations de multiplexage/démultiplexage des faisceaux, on utilise par exemple des filtres RF. Cependant, de tels dispositifs ne permettent d'adresser qu'un très faible nombre de faisceaux simultanément. Pour le multiplexage/démultiplexage d'un nombre plus important de faisceaux, il est nécessaire

de transposer les faisceaux en fréquence afin de les concaténer dans le domaine fréquentiel sur des bandes de fréquence adjacentes. Par exemple, pour adresser plus de cent faisceaux sur une voie on utilise plus de cinquante mélangeurs et autant d'oscillateurs locaux associés.

Une autre méthode de multiplexage/démultiplexage connue est basée sur l'utilisation d'un processeur numérique transparent (PNT). Un PNT réalise la conversion analogique/numérique des faisceaux ainsi que le filtrage, le multiplexage et le changement de fréquence des signaux numériques puis leur conversion numérique/analogique.

Une grande partie de la consommation et de l'encombrement du PNT vient du nombre d'entrées et de sorties à gérer. En pratique, on doit limiter ce nombre à 20 environ. Il reste donc des transpositions en fréquence à faire en technologie analogique avant le PNT. Plus particulièrement, des chaînes de transposition hyperfréquences sont nécessaires pour ramener le signal entrant vers des bandes intermédiaires (FI) avant échantillonnage et numérisation. La réalisation de front-end RF basés sur des architectures connues (e.g. une architecture hétérodyne ou superhétérodyne) engendre l'utilisation de nombreux composants qui rendent complexes les charges utiles, et augmentent considérablement leur consommation et leur coût.

Le même type de problématique se rencontre également dans d'autres domaines. Par exemple, les standards supportés par les téléphones mobiles (e.g. GSM, LTE, 3G, 4G, WIFI, Bluetooth, ...) adressent de plus en plus de bandes de fréquences. Par ailleurs, les standards modernes permettent d'agréger plusieurs bandes de fréquences, adjacentes ou éloignées, afin de constituer une bande de fréquences totale plus importante de manière à permettre d'augmenter le débit fourni à l'utilisateur. Ces bandes de fréquences sont déterminées à la demande et peuvent donc être quelconques parmi toutes les bandes accessibles par le téléphone.

Dans le cas de chaines d'émission/réception basées sur l'usage de mélangeurs classiques, chaque bande RF à adresser nécessite l'usage d'un mélangeur dédié alimenté par un signal d'oscillateur local également dédié. Ces bandes sont en général ramenées dans une bande de fréquences intermédiaire fixe afin de pouvoir être filtrées. Il faut

ensuite convertir en signaux numériques chaque signal transposé dans la bande de fréquences intermédiaire séparément. Chacun des mélangeurs doit avoir un filtre RF diffèrent pour éliminer les fréquences images. Une telle solution est donc complexe, couteuse à mettre en œuvre, et ne permet pas d'être flexible lorsque de nouvelles bandes de fréquences doivent être supportées.

Il existe ainsi un besoin pour une solution de transposition en fréquence qui soit flexible en ce qui concerne le plan de fréquence d'entrée et de sortie, i.e. qui permette une agilité tant sur la fréquence porteuse du signal d'entrée que sur la fréquence porteuse du signal de sortie.

3 RESUME

Dans un mode de réalisation de l'invention, il est proposé un dispositif de transposition en fréquence d'un signal d'entrée centré sur une fréquence porteuse f1 non nulle vers un signal de sortie centré sur une fréquence porteuse f2 non nulle différente de f1. Un tel dispositif comprend :

- un module de moyennage du signal d'entrée délivrant un jeu de N premiers signaux intermédiaires. Un premier signal intermédiaire d'indice i, i un entier de 1 à N, dans le jeu est fonction d'une i-ème moyenne glissante du signal d'entrée pris sur une i-ème première fenêtre temporelle de la forme [(i-1)/(N*f1) ; i/(N*f1)] périodisée à la fréquence f1. Une constante de temps de la i-ème moyenne glissante est supérieure à 1/f1 ; et
- un module de reconstruction du signal de sortie par concaténation temporelle de N deuxièmes signaux intermédiaires fenêtrés sur des deuxièmes fenêtres temporelles successives. Un deuxième signal intermédiaire d'indice k, k un entier de 1 à N, résulte d'un fenêtrage du premier signal intermédiaire d'indice k sur une k-ème deuxième fenêtre temporelle de la forme [(k-1)/(N*f2) ; k/(N*f2)] périodisée à la fréquence f2.

Ainsi, l'invention propose une solution nouvelle et inventive pour la transposition en fréquence d'un signal sur porteuse par la mise en œuvre d'un double échantillonnage correspondant aux traitements du signal mis en œuvre en relation avec les première et deuxième fenêtres temporelles.

Plus particulièrement, le premier échantillonnage est associé à un moyennage glissant appliqué au signal d'entrée. De la sorte, un effet de filtrage passe bande autour de la fréquence f1 est obtenu. Ainsi, les problématiques de gestion de plan de fréquence sont réduites de par l'atténuation des signaux non désirés en entrée du dispositif, i.e. avant transposition en fréquence. Cet effet est obtenu sans utilisation de filtre réjecteur d'image en amont du dispositif et indépendamment du choix de la fréquence f2 du second échantillonnage.

De la sorte, le dispositif selon l'invention permet de mettre en œuvre une transposition de fréquence en sélectionnant les fréquences d'entrée f1 et de sortie f2 sur de larges plages (par exemple de manière dynamique dans le temps en fonction de l'évolution de l'environnement électromagnétique du signal d'entrée à la fréquence f1, ou en cas de changement de fréquence d'entrée et/ou de sortie du signal à transposer, etc.). De telles plages de valeurs sont ici limitées avant tout par les implémentations matérielles (adaptation d'impédance, rapidité des commutateurs d'échantillonnage, etc.) plus que par des contraintes système liées au plan de fréquence. Ainsi, une gestion souple du plan de fréquence est possible.

Dans un mode de réalisation, le module de moyennage comprend N premiers interrupteurs fenêtrant le signal d'entrée délivrant N signaux d'entrée fenêtrés correspondants sur lesquels sont appliquées les moyennes glissantes. Les N premiers interrupteurs sont pilotés par N premiers signaux d'horloges correspondants à la fréquence f1. Un premier signal d'horloge d'indice i active un premier interrupteur correspondant dans un état passant pendant la i-ème première fenêtre temporelle de la forme [(i-1)/(N*f1) ; i/(N*f1)] périodisée à la fréquence f1.

Dans un mode de réalisation, le module de moyennage comprend N filtres passe-bas implémentant les moyennes glissantes, chacun des N filtres passe-bas ayant une constante de temps supérieure à 1/f1.

Dans un mode de réalisation, les N filtres passe-bas sont du type « résistance série – capacité parallèle », les N premiers signaux intermédiaires étant des tensions aux bornes des N capacités correspondantes.

Dans un mode de réalisation, le module de reconstruction comprend N deuxièmes interrupteurs fenêtrant les N premiers signaux intermédiaires délivrant les N deuxièmes signaux intermédiaires. Les N deuxièmes interrupteurs sont pilotés par N deuxièmes signaux d'horloges correspondants à la fréquence f2. Un deuxième signal d'horloge d'indice k active un deuxième interrupteur correspondant dans un état passant pendant la k-ème deuxième fenêtre temporelle de la forme [(k-1)/(N*f2) ; k/(N*f2)] périodisée à la fréquence f2.

Dans un mode de réalisation, les ports des N deuxièmes interrupteurs délivrant les N deuxièmes signaux intermédiaires sont connectés entre eux pour former un port de sortie du dispositif délivrant le signal de sortie.

Dans un mode de réalisation, le dispositif de transposition en fréquence est implémenté sur une puce silicium en technologie CMOS (pour « Complementary Metal Oxide Semiconductor » en anglais) ou BiCMOS (pour « Bipolar-CMOS » en anglais) présentant une largeur de gravure inférieure ou égale à 130 nm.

Dans un mode de réalisation, la concaténation temporelle des N deuxièmes signaux intermédiaires se fait selon les indices k croissants ou décroissants.

Ainsi, le spectre du signal d'entrée est soit simplement transposé en fréquence lorsque la concaténation en question se fait selon les indices k croissants, soit également retourné par rapport à la fréquence d'entrée f1 avant transposition en fréquence lorsque la concaténation en question se fait selon les indices k décroissants. Dans ce dernier cas, le spectre du signal de sortie se rapproche de celui obtenu par une transposition en fréquence effectuée par un mélangeur classique (e.g. correspondant à une simple multiplication du signal à transposer par un seul signal d'oscillateur local) lorsque le signal d'oscillateur local est à la fréquence fol = f1 + f2. La bande latérale du signal de sortie obtenue autour de la fréquence f2, i.e. dans la partie positive du spectre, correspond dans ce cas à la bande latérale négative du signal d'entrée.

Dans un autre mode de réalisation de l'invention, il est proposé un procédé de transposition en fréquence d'un signal d'entrée centré sur une fréquence porteuse f1 non nulle vers un signal de sortie centré sur une fréquence porteuse f2 non nulle différente de f1. Un tel procédé comprend les étapes de :

- moyennage du signal d'entrée délivrant un jeu de N premiers signaux intermédiaires. Un premier signal intermédiaire d'indice i, i un entier de 1 à N, dans le jeu est fonction d'une i-ème moyenne glissante du signal d'entrée pris sur une i-ème première fenêtre temporelle de la forme [(i-1)/(N*f1) ; i/(N*f1)] périodisée à la fréquence f1. Une constante de temps de la i-ème moyenne glissante est supérieure à 1/f1 ; et
- reconstruction du signal de sortie par concaténation temporelle de N deuxièmes signaux intermédiaires fenêtrés sur des fenêtres temporelles successives. Un deuxième signal intermédiaire d'indice k, k un entier de 1 à N, résultant d'un fenêtrage du premier signal intermédiaire d'indice k sur une k-ème deuxième fenêtre temporelle de la forme [(k-1)/(N*f2) ; k/(N*f2)] périodisée à la fréquence f2.

Un tel procédé de transposition en fréquence est notamment destiné à être mis en œuvre par le dispositif de transposition en fréquence selon l'invention (selon l'un quelconque des différents modes de réalisation précités).

Ainsi, les caractéristiques et avantages de ce procédé sont les mêmes que ceux du dispositif de transposition en fréquence décrit précédemment. Par conséquent, ils ne sont pas détaillés plus amplement.

4 LISTE DES FIGURES

D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture de la description suivante, donnée à titre d'exemple indicatif et non limitatif, et des dessins annexés, dans lesquels :

- la figure 1 illustre les blocs constitutifs d'un dispositif de transposition en fréquence selon un mode de réalisation de l'invention ;
- la figure 2 illustre les blocs constitutifs d'un dispositif de transposition en fréquence selon un autre mode de réalisation de l'invention ;
- les figures 3a, 3b et 3c illustrent des signaux mis en œuvre par le dispositif de transposition en fréquence de la figure 2 ;
- la figure 3d illustre la fonction de transfert obtenue pour le dispositif de transposition en fréquence de la figure 2 lorsque la fréquence porteuse d'entrée f1 vaut 1 GHz et la fréquence porteuse de sortie f2 vaut 500 MHz.

- les figures 4a et 4b illustrent un dispositif de génération de signaux d'horloge tels qu'utilisés par le dispositif de transposition en fréquence de la figure 2 selon un mode de réalisation de l'invention ;
- les figures 5a et 5b illustrent un dispositif de génération de signaux d'horloge tels qu'utilisés par le dispositif de transposition en fréquence de la figure 2 selon un autre mode de réalisation de l'invention ;
- la figure 6 illustre des étapes d'un procédé de transposition en fréquence selon un mode de réalisation de l'invention.

DESCRIPTION DETAILLEE DE L'INVENTION

Sur toutes les figures du présent document, les éléments et étapes identiques sont désignés par une même référence.

On décrit maintenant, en relation avec la **figure 1**, un dispositif 100 de transposition en fréquence selon un mode de réalisation de l'invention.

Plus particulièrement, le dispositif 100 permet la transposition en fréquence d'un signal d'entrée ve(t) centré sur une fréquence porteuse f1 non nulle vers un signal de sortie vs(t) centré sur une fréquence porteuse f2 non nulle différente de f1.

Pour ce faire, le dispositif 100 comprend tout d'abord un module 110 de moyennage du signal d'entrée ve(t) délivrant un jeu de N premiers signaux intermédiaires v1(t), v2(t), …, vN(t). Plus particulièrement, le module 110 comprend N blocks 110_1, 110_2, …, 110_N de moyennage, un bloc 110_i de moyennage donné délivrant un premier signal intermédiaire vi(t) correspondant, avec i un entier de 1 à N. Le premier signal intermédiaire vi(t) est fonction d'une i-ème moyenne glissante du signal d'entrée ve(t) pris sur une i-ème première fenêtre temporelle de la forme [(i-1)/(N*f1) ; i/(N*f1)] périodisée à la fréquence f1. Par ailleurs, une constante de temps des moyennes glissantes en question est supérieure à 1/f1.

Pour ce faire, les N blocks 110_1, 110_2, …, 110_N de moyennage sont alimentés successivement par le signal d'entrée ve(t) pendant une durée temporelle égale 1/(N*f1) via un commutateur rotatif 115. Par ailleurs, les N blocks en question implémentent chacun un filtre du type « moyenne glissante » (e.g. un filtre passe-bas) ayant une constante de temps supérieure à 1/f1. De la sorte, la valeur du signal d'entrée

ve(t) considéré sur une durée élémentaire égale à 1/(N*f1) à chaque nouvelle période de la porteuse du signal d'entrée est moyennée sur une durée totale s'étendant sur pluralité de période 1/f1 de la porteuse du signal d'entrée ve(t).

Le dispositif 100 comprend également un module 120 de reconstruction d'un signal de sortie vs(t) par concaténation temporelle de N deuxièmes signaux intermédiaires. Plus particulièrement, un deuxième signal intermédiaire d'indice k, k un entier de 1 à N, résulte d'un fenêtrage du premier signal intermédiaire d'indice k, vk(t), sur une k-ème deuxième fenêtre temporelle de la forme [(k-1)/(N*f2) ; k/(N*f2)] périodisée à la fréquence f2. Pour ce faire, un autre commutateur rotatif 125 met successivement en relation le port de sortie 130 délivrant le signal de sortie vs(t) avec les N premiers signaux intermédiaires v1(t), v2(t), ..., vN(t).

Les traitements du signal mis en œuvre par le dispositif 100 sont semblables à ceux mis en œuvre par le dispositif 100' de la figure 2. Dans ce cadre, les traitements en question sont discutés plus avant ci-dessous en relation avec la figure 2 et les figures 3a à 3c. En particulier, le signal de sortie vs(t) apparaît comme une version échantillonnée-bloquée (du fait de l'opération de moyennage précitée) du signal d'entrée ve(t), mais soit dilaté en temps lorsque f2 est inférieure à f1, soit contracté en temps lorsque f2 est supérieur à f1. De la sorte, un effet de transposition en fréquence est obtenu, cet effet étant combiné à un effet de filtrage du signal d'entrée ve(t) du fait du moyennage précité. Par ailleurs, suivant que les commutateurs rotatifs 115 et 125 tournent dans le même sens (mode de réalisation non illustré sur la figure 1) ou bien dans le sens opposé (mode de réalisation de la figure 1), un retournement fréquentiel, sur le signal de sortie vs(t), du spectre du signal modulant tel que porté par la porteuse à la fréquence f1 en entrée du dispositif 100 est obtenu ou non.

Dans certains modes de réalisation, N est supérieur ou égal à 3. De la sorte le mélange des parties positive et négative du spectre du signal d'entrée ve(t) ne sont pas mélangées pendant la transposition en fréquence.

On décrit maintenant, en relation avec la **figure 2**, un dispositif 100' de transposition en fréquence selon un autre mode de réalisation de l'invention. Les

formes d'onde des différents signaux impliqués ainsi que les traitements associés sont par ailleurs illustrés par des exemples décrits en relation avec les **figures 3a à 3d**.

Tout comme le dispositif 100, le dispositif 100' comprend tout d'abord un module 110' de moyennage du signal d'entrée ve(t) délivrant un jeu de premiers signaux intermédiaires. Dans le mode de réalisation illustré sur la figure 2, seuls 4 premiers signaux intermédiaires v1(t), v2(t), v3(t) et v4(t) sont mis en œuvre. Dans d'autres modes de réalisation non illustrés, un nombre quelconque de premiers signaux intermédiaires est utilisé.

De retour à la figure 2, le module 110' comprend 4 blocks 110'_1, 110'_2, 110'_3, 110'_4 de moyennage, un bloc 110'_i de moyennage donné délivrant un premier signal intermédiaire vi(t) correspondant, avec i un entier de 1 à 4. Le premier signal intermédiaire vi(t) est fonction d'une i-ème moyenne glissante du signal d'entrée ve(t) pris sur une i-ème première fenêtre temporelle de la forme [(i-1)/(4*f1) ; i/(4*f1)] périodisée à la fréquence f1. Par ailleurs, une constante de temps des moyennes glissantes en question est supérieure à 1/f1.

Pour ce faire, le module 110' comprend 4 premiers interrupteurs 215_1, 215_2, 215_3, 215_4 fenêtrant le signal d'entrée ve(t) et délivrant 4 signaux d'entrée fenêtrés correspondants sur lesquels sont appliquées les moyennes glissantes en question par les 4 blocks 110'_1, 110'_2, 110'_3, 110'_4 de moyennage. Par exemple, le module 110' est implémenté sur un puce silicium et les premiers interrupteurs sont des transistors.

Plus particulièrement, les 4 premiers interrupteurs 215_1, 215_2, 215_3, 215_4 sont respectivement pilotés par 4 premiers signaux d'horloges correspondants s1_1(t), s1_2(t), s1_3(t), s1_4(t) à la fréquence f1. Comme illustré sur la figure 3a, un premier signal d'horloge d'indice i active le premier interrupteur 215_i correspondant dans un état passant pendant la i-ème première fenêtre temporelle de la forme [(i-1)/(4*f1) ; i/(4*f1)] périodisée à la fréquence f1. En d'autres termes, les 4 premiers signaux d'horloges définissent 4 phases d'un signal d'horloge à la fréquence f1/4, les 4 phases en question étant équi-réparties sur une période 1/f1 de la porteuse du signal d'entrée ve(t) (de manière à implémenter la même fonctionnalité que le commutateur rotatif 115 du dispositif 100 de la figure 1). De la sorte, le i-ème block 110'_i reçoit le signal d'entrée

ve(t) sur une durée élémentaire de 1/(4*f1) à chaque nouvelle période 1/f1 de la porteuse du signal d'entrée ve(t).

De retour à la figure 2, les 4 blocks 110'_1, 110'_2, 110'_3, 110'_4 de moyennage implémentent par ailleurs chacun un filtre passe-bas, ici un filtre R-C (pour résistance série – capacité parallèle). Pour ce faire, le bloc 110'_i de moyennage comprend une résistance série Ri recevant sur une de ses bornes le signal d'entrée ve(t) fenêtré par le signal d'horloge s1_i(t), et une capacité Ci aux bornes de laquelle est récoltée une tension correspondant au premier signal intermédiaire vi(t). Dans le mode de réalisation de la figure 2, les résistances R1, R2, R3 et R4 sont présentes sur chacune des branches du dispositif 100'. Ceci permet d'absorber les résistances des premiers interrupteurs 215_1, 215_2, 215_3, 215_4 correspondants, par exemple lorsque ceux-ci sont implémentés sous forme de transistors. Dans d'autres modes de réalisation non illustrés, tout ou partie des résistances R1, R2, R3 et R4 est mis sous forme d'une résistance commune mise en série sur l'entrée commune des 4 blocks 110'_1, 110'_2, 110'_3, 110'_4. Dans ce cas, les 4 blocks en question ne comprennent que les 4 capacités C1, C2, C3 et C4 et éventuellement la partie complémentaire des résistances R1, R2, R3 et R4 non mise sous forme de résistance commune. La présence de cette résistance commune permet par exemple d'absorber la résistance du générateur de tension équivalent délivrant le signal d'entrée ve(t).

Par ailleurs, étant donné que :

- les filtres passe-bas implémentés dans les 4 blocks 110'_1, 110'_2, 110'_3, 110'_4 ont une constante de temps supérieure à 1/f1 ; et
- les premières fenêtres temporelles sont de la forme [(i-1)/(4*f1) ; i/(4*f1)] périodisée à la fréquence f1, i.e. périodisée à la fréquence porteuse du signal d'entrée ve(t),

la valeur du signal d'entrée ve(t) considéré sur une durée élémentaire de 1/(N*f1) à chaque nouvelle période de la porteuse du signal d'entrée est moyennée sur une durée s'étendant sur une pluralité de période 1/f1 de la porteuse du signal d'entrée ve(t). De la sorte, les premiers signaux intermédiaires v1(t), v2(t), v3(t) et v4(t) prennent la forme de signaux quasi-constants dans le temps (une fois que la valeur moyenne

devient significative après que le régime transitoire soit passé) dont les valeurs correspondent à un échantillonnage-blocage du signal ve(t) sur les premières fenêtres temporelles successives comme illustré sur la figure 3a (l'échantillonnage devant se comprendre ici comme l'échantillonnage de la valeur moyenne du signal ve(t) sur les premières fenêtres temporelles en question).

De retour à la figure 2, le dispositif 100' comprend également un module 120' de reconstruction du signal de sortie vs(t) par concaténation temporelle de 4 deuxièmes signaux intermédiaires. Plus particulièrement, un deuxième signal intermédiaire d'indice k, k un entier de 1 à 4, résultant d'un fenêtrage du premier signal intermédiaire d'indice k, vk(t), sur une k-ème deuxième fenêtre temporelle de la forme [(k-1)/(4*f2) ; k/(4*f2)] périodisée à la fréquence f2.

Pour ce faire, le module 110' comprend 4 deuxièmes interrupteurs 225_1, 225_2, 225_3, 225_4 fenêtrant respectivement les 4 premiers signaux intermédiaires v1(t), v2(t), v3(t) et v4(t) et délivrant les 4 deuxièmes signaux intermédiaires. Par exemple, le module 110' est implémenté sur un puce silicium et les deuxièmes interrupteurs sont des transistors.

Dans des modes de réalisation non illustrés sur la figure 2, les blocks 110'_1, 110'_2, 110'_3, 110'_4 comprennent également un tampon (ou « buffer » en anglais) en sortie des capacités C1, C2, C3, C4 afin de maintenir la tension aux bornes des capacités en question constante pendant que les deuxièmes interrupteurs 225_1, 225_2, 225_3, 225_4 sont fermés, évitant ainsi toute décharge des capacités C1, C2, C3, C4, par exemple quand des capacités parasites sont présentes en sortie des deuxièmes interrupteurs 225_1, 225_2, 225_3, 225_4. Dans d'autres modes de réalisation, un seul tampon est disposé sur le nœud commun de sortie des deuxièmes interrupteurs 225_1, 225_2, 225_3, 225_4, ceci afin de minimiser le nombre de tampons et donc la consommation en énergie au final.

De retour à la figure 2, les 4 deuxièmes interrupteurs 215_1, 215_2, 215_3, 215_4 sont pilotés par 4 deuxièmes signaux d'horloges correspondants s2_1(t), s2_2(t), s2_3(t), s2_4(t) à la fréquence f2. Comme illustré sur les figures 3b et 3c, un deuxième signal d'horloge d'indice i donné, active un deuxième interrupteur correspondant dans

un état passant pendant la i-ème deuxième fenêtre temporelle de la forme [(k-1)/(4*f1) ; k/(4*f1)] périodisée à la fréquence f2. En d'autres termes, les 4 deuxièmes signaux d'horloges définissent eux aussi les 4 phases d'un autre signal d'horloge à la fréquence f2/4, les 4 phases en question étant équi-réparties sur une période 1/f2 de la porteuse du signal de sortie vs(t) (de manière à implémenter la même fonctionnalité que le commutateur rotatif 125 du dispositif 100 de la figure 1).

De retour à la figure 2, le dispositif 100' comprend par ailleurs un port de sortie 230 délivrant le signal de sortie vs(t). Plus particulièrement, les ports des 4 deuxièmes interrupteurs 215_1, 215_2, 215_3, 215_4 délivrant les 4 deuxièmes signaux intermédiaires sont connectés entre eux pour former le port de sortie 230. De la sorte, le signal de sortie vs(t) apparaît comme une version échantillonnée-bloquée (correspondant à l'opération de moyennage) du signal d'entrée ve(t), mais soit dilaté en temps lorsque f2 est inférieure à f1 (figure 3b), soit contracté en temps lorsque f2 est supérieur à f1 (figure 3c).

Ainsi, dans le cas illustré sur la figure 3b, une transposition en fréquence du signal d'entrée ve(t) vers une plus basse fréquence f2<f1 est obtenue. A contrario, dans le cas illustré sur la figure 3c, une transposition en fréquence du signal d'entrée ve(t) vers une plus haute fréquence f2>f1 est obtenue.

Dans d'autres modes de réalisation non illustrés, les 4 deuxièmes interrupteurs 215_1, 215_2, 215_3 et 215_4 sont pilotés respectivement par les 4 deuxièmes signaux d'horloges s2_4(t), s2_3(t), s2_2(t) et s2_1(t). En d'autre terme, la concaténation temporelle des 4 deuxièmes signaux intermédiaires se fait dans le sens décroissant des indices k des deuxième fenêtres temporelles de la forme [(k-1)/(4*f1) ; k/(4*f1)] périodisée à la fréquence f2. De la sorte, un retournement temporel de la forme d'onde du signal de sortie vs(t) est obtenu en plus de l'effet de dilatation ou contraction temporelle décrit ci-dessus. Dans le domaine fréquentiel, un tel retournement temporel se traduit par un retournement fréquentiel (ou « flip » en anglais) par rapport à la fréquence porteuse du signal considéré. Un même effet est par ailleurs obtenu avec le dispositif 100 de la figure 1 lorsque les commutateurs rotatif 115 et 125 tournent dans le même sens (mode de réalisation non illustré sur la figure 1).

En d'autres termes, le spectre du signal d'entrée ve(t) est soit simplement transposé en fréquence (i.e. simple translation fréquentielle) lorsque la concaténation temporelle en question se fait selon les indices k croissants, soit également retourné par rapport à la fréquence d'entrée f1 avant transposition en fréquence (i.e. translation fréquentielle et retournement) lorsque la concaténation en question se fait selon les indices k décroissants. Dans ce dernier cas, le spectre du signal de sortie se rapproche de celui obtenu par une transposition en fréquence effectuée par un mélangeur classique (e.g. correspondant à une simple multiplication, ou hachage, du signal à transposer par un seul signal d'oscillateur local) lorsque le signal d'oscillateur local est à la fréquence fol = f1 + f2. La bande latérale du signal de sortie vs(t) obtenue autour de la fréquence f2, i.e. dans la partie positive du spectre, correspond dans ce cas à la bande latérale négative du signal d'entrée ve(t). En d'autres termes, on obtient dans ce dernier cas un retournement fréquentiel, vu sur le signal de sortie, du spectre du signal modulant tel que porté par la porteuse à la fréquence f1 en entrée du dispositif.

De retour à la figure 2, quel que soit le plan de fréquence considéré, l'effet additionnel du moyennage effectué par les 4 blocks 110'_1, 110'_2, 110'_3, 110'_4 conduit également à un effet de filtrage passe-bande, centré sur la fréquence f1 du signal d'entrée ve(t) avant que la transposition en fréquence ne soit effectuée. Par exemple, la figure 3d illustre la fonction de transfert fréquentielle du dispositif 100', vue de l'entrée du dispositif en question (i.e. l'axe des abscisses indique la fréquence d'un signal test mis en entrée du dispositif 100' et l'axe des ordonnées l'atténuation ressentie par le signal test en question lorsqu'il est transposé en fréquence). Sur cet exemple f1 est choisi égal à 2,5 GHz et f2 est choisi égal à 1 GHz. Pour ce faire, des fréquences de commutation suffisantes des transistors implémentant les premiers 215_1, 215_2, 215_3, 215_4 et deuxièmes 225_1, 225_2, 225_3, 225_4 interrupteurs sont par exemple obtenues en implémentant le dispositif 100' sur une puce silicium en technologie CMOS (pour « Complementary Metal Oxide Semiconductor » en anglais) ou BiCMOS (pour « Bipolar-CMOS » en anglais) présentant une largeur de gravure inférieure ou égale à 130 nm. Il en résulte une bande passante de filtrage de l'ordre de 500 MHz centrée sur la fréquence porteuse f1 du signal d'entrée ve(t). Par ailleurs, cet effet de filtrage est

obtenu indépendamment du choix de la fréquence f2. Ainsi, les problématiques de gestion du plan de fréquence sont réduites de par l'atténuation des signaux non désirés en entrée du dispositif, ceci sans utiliser de filtre réjecteur d'image en amont du dispositif de transposition 100'.

De la sorte, le dispositif selon l'invention permet de mettre en œuvre une transposition en fréquence en sélectionnant les fréquences d'entrée f1 et de sortie f2 sur de larges plages (par exemple de manière dynamique dans le temps en fonction de l'évolution de l'environnement électromagnétique du signal d'entrée à la fréquence f1, ou en cas de changement de fréquence d'entrée et/ou de sortie du signal à transposer, etc.). De telles plages de valeurs sont ici limitées avant tout par les implémentations matérielles (adaptation d'impédance, rapidité des commutateurs d'échantillonnage, etc.) plus que par des contraintes système liées au plan de fréquence. Ainsi, une gestion souple du plan de fréquence est possible.

En pratique, la réponse fréquentielle (i.e. la fonction de filtrage) du dispositif 100' peut être optimisée en jouant à la fois sur la forme d'onde des premiers s1_1(t), s1_2(t), s1_3(t), s1_4(t) et deuxièmes s2_1(t), s2_2(t), s2_3(t), s2_4(t) signaux d'horloges, ainsi que sur la gestion du recouvrement temporel entre les formes d'ondes en question. De tels paramètres permettent notamment d'optimiser le niveau de réjection des harmoniques, paires ou impaires, des fréquences porteuses f1 et f2, ainsi que celui des produits d'intermodulation de la forme $|\ f1 \pm f2\ |$. Pour ce faire, des techniques connues de gestion de la forme d'onde des signaux d'horloge et de leur recouvrement peuvent être mise en œuvre comme par exemple celles décrites dans la thèse de L.C. Fortgens « *Approximation of an ideal bandpass filter using an N-path filter with overlapping clocks and harmonic rejection* », University of Twente, MSc. Thesis, August 2012.

On décrit maintenant, en relation avec les **figures 4a et 4b**, un dispositif 400 de génération de signaux d'horloge tels qu'utilisés par le dispositif 100' de transposition en fréquence de la figure 2 selon un mode de réalisation de l'invention.

Un tel dispositif 400 permet de générer 4 phases $\phi 1$ à $\phi 4$ décalées chacune dans le temps d'une demi-période 1/(2*f) d'un signal d'horloge clk à la fréquence f.

Plus particulièrement, le dispositif 400 comprend une première bascule « D » 410 permettant de diviser par 2 le signal d'horloge clk à la fréquence f.

Cinq bascules « D » 420 permettent de générer cinq signaux correspondants, Q1 à Q5, qui sont des versions décalées dans le temps d'une durée égale à une demi-période du signal d'horloge clk divisé par deux (durée également égale à une période 1/f du signal d'horloge clk à la fréquence f).

Quatre portes logiques « ET » 430 permettent enfin de générer les 4 phases ϕ1 à ϕ4 décalées chacune dans le temps d'une demi-période 1/(2*f) du signal d'horloge clk à la fréquence f sur la base du « ET » logique entre deux signaux consécutifs parmi les signaux Q1 à Q5.

Un tel dispositif 400 de génération des 4 phases ϕ1 à ϕ4 décalées chacune dans le temps d'une demi-période 1/(2*f) du signal d'horloge clk à la fréquence f peut être par exemple utilisé pour générer les 4 premiers signaux d'horloges s1_1(t), s1_2(t), s1_3(t), s1_4(t) et/ou les 4 deuxièmes signaux d'horloges s2_1(t), s2_2(t), s2_3(t), s2_4(t) mis en œuvre pour alimenter le dispositif 100' de la figure 2. Dans ce cas, f doit être choisi comme égal à 2*f1 pour générer les 4 premiers signaux d'horloges s1_1(t), s1_2(t), s1_3(t), s1_4(t) ou à 2*f2 pour générer les 4 deuxièmes signaux d'horloges s2_1(t), s2_2(t), s2_3(t), s2_4(t). Une telle structure de génération d'horloge permet d'atteindre des fréquences de signaux d'horloge de l'ordre du Ghz ou plus lorsqu'implémentée sur une puce silicium en technologie CMOS présentant une largeur de gravure inférieure ou égale à 130 nm. Cependant, une telle structure nécessite la génération d'une horloge clk à fréquence double de celle de la porteuse du signal d'entrée ve(t) à convertir et/ou du signal de sortie vs(t). Une telle contrainte peut limiter l'usage en fréquence du dispositif 400.

On décrit maintenant, en relation avec les **figures 5a et 5b**, un dispositif 500 de génération de signaux d'horloge tels qu'utilisés par le dispositif 100' de transposition en fréquence de la figure 2 selon un autre mode de réalisation de l'invention.

Contrairement au dispositif 400 de la figure 4, le dispositif 500 permet de générer les 4 phases ϕ1 à ϕ4 à partir d'un signal d'horloge initial Q1 qui est à la même fréquence f que les 4 phases ϕ1 à ϕ4 en question. De la sorte, le dispositif 500 permet

d'atteindre des fréquences de fonctionnement supérieures à celles du dispositif 400 pour une technologie d'implémentation donnée.

Pour ce faire, le dispositif 500 met en œuvre une boucle à verrouillage de délais, ou DLL (pour « Delay Locked Loop » en anglais), comprenant des retards variables implémentés ici sous forme de tampons 510 (ou « buffers » en anglais) dont le délai est réglé par des sources de courant variables 520 correspondantes. Le comparateur de phase PD (pour « Phase Detector » en anglais) permet alors de piloter les sources de courant variables 520 afin d'ajuster le délai des tampons 510 de façon à ce que le signal d'horloge Q5 soit en phase avec le signal d'horloge initial Q1.

Quatre portes logiques « ET » 530 permettent de générer les 4 phases $\phi 1$ à $\phi 4$ décalées chacune dans le temps d'un quart de période 1/(4*f) du signal d'horloge initial Q1 à la fréquence f sur la base du « ET » logique entre deux signaux successifs parmi les signaux d'horloge Q1 à Q5.

Un tel dispositif 500 de génération des 4 phases $\phi 1$ à $\phi 4$ peut être par exemple utilisé pour générer les 4 premiers signaux d'horloges s1_1(t), s1_2(t), s1_3(t), s1_4(t) et/ou les 4 deuxièmes signaux d'horloges s2_1(t), s2_2(t), s2_3(t), s2_4(t) mis en œuvre pour alimenter le dispositif 100' de la figure 2. Dans ce cas, f doit être choisi comme égal à f1 pour générer les 4 premiers signaux d'horloges s1_1(t), s1_2(t), s1_3(t), s1_4(t) ou à f2 pour générer les 4 deuxièmes signaux d'horloges s2_1(t), s2_2(t), s2_3(t), s2_4(t).

On décrit maintenant, en relation avec la **figure 6**, des étapes d'un procédé de transposition en fréquence du signal d'entrée ve(t) vers le signal de sortie vs(t) selon un mode de réalisation de l'invention.

Plus particulièrement, lors d'une **étape E600**, le signal d'entrée ve(t) est moyenné de sorte à délivrer un jeu de N premiers signaux intermédiaires v1(t), v2(t), ..., vN(t). Un premier signal intermédiaire d'indice i donné, vi(t), avec i un entier de 1 à N, dans le jeu en question est fonction d'une i-ème moyenne glissante du signal d'entrée ve(t) pris sur une i-ème première fenêtre temporelle de la forme [(i-1)/(N*f1) ; i/(N*f1)] périodisée à la fréquence f1. Par ailleurs, une constante de temps de la i-ème moyenne glissante est supérieure à 1/f1. Une telle étape E600 est par exemple mise en œuvre par

le module 110 du dispositif 100 de la figure 1, ou par le module 110' du dispositif 100' de la figure 2 lorsque N = 4.

Lors d'une **étape E610**, le signal de sortie vs(t) est reconstruit par concaténation temporelle de N deuxièmes signaux intermédiaires fenêtrés sur des fenêtres temporelles successives. Un deuxième signal intermédiaire d'indice k, k un entier de 1 à N, résulte d'un fenêtrage du premier signal intermédiaire d'indice k, vk(t), sur une k-ème deuxième fenêtre temporelle de la forme [(k-1)/(N*f2) ; k/(N*f2)] périodisée à la fréquence f2. Une telle étape E610 est par exemple mise en œuvre par le module 120 du dispositif 100 de la figure 1, ou par le module 120' du dispositif 100' de la figure 2 lorsque N = 4.

De manière générale, le procédé de transposition en fréquence selon l'invention met en œuvre les étapes de traitement du signal décrites ci-dessus en relation avec les dispositifs 100 et 100' des figures 1 et 2 (selon l'un quelconque de leurs modes de réalisation).

Par exemple, dans certains modes de réalisation, la concaténation temporelle des N deuxièmes signaux intermédiaires mise en œuvre lors de l'étape E610 se fait selon les indices k croissants ou décroissants. Ainsi, le spectre du signal d'entrée ve(t) est soit simplement transposé en fréquence lorsque la concaténation en question se fait selon les indices k croissants, soit également retourné par rapport à la fréquence d'entrée f1 avant transposition en fréquence lorsque la concaténation en question se fait selon les indices k décroissants.

REVENDICATIONS

1. Dispositif (100, 100') de transposition en fréquence d'un signal d'entrée (ve(t)) centré sur une fréquence porteuse f1 non nulle vers un signal de sortie (vs(t)) centré sur une fréquence porteuse f2 non nulle différente de f1,

caractérisé en qu'il comprend :

- un module de moyennage (110, 110') dudit signal d'entrée délivrant un jeu de N premiers signaux intermédiaires (v1(t), v2(t), v3(t), v4(t), vN(t)),

  un premier signal intermédiaire d'indice i, i un entier de 1 à N, dans ledit jeu étant fonction d'une i-ème moyenne glissante dudit signal d'entrée pris sur une i-ème première fenêtre temporelle de la forme [(i-1)/(N*f1) ; i/(N*f1)] périodisée à la fréquence f1,

  une constante de temps de ladite i-ème moyenne glissante étant supérieure à 1/f1 ; et

- un module de reconstruction (120, 120') dudit signal de sortie par concaténation temporelle de N deuxièmes signaux intermédiaires fenêtrés sur des deuxièmes fenêtres temporelles successives,

  un deuxième signal intermédiaire d'indice k, k un entier de 1 à N, résultant d'un fenêtrage dudit premier signal intermédiaire d'indice k sur une k-ème deuxième fenêtre temporelle de la forme [(k-1)/(N*f2) ; k/(N*f2)] périodisée à la fréquence f2.

2. Dispositif selon la revendication 1 dans lequel ledit module de moyennage comprend N premiers interrupteurs (215_1, 215_2, 215_3, 215_4) fenêtrant ledit signal d'entrée délivrant N signaux d'entrée fenêtrés correspondants sur lesquels sont appliquées lesdites moyennes glissantes,

lesdits N premiers interrupteurs étant pilotés par N premiers signaux d'horloges correspondants (s1_1(t), s1_2(t), s1_3(t), s1_4(t)) à la fréquence f1,

un premier signal d'horloge d'indice i activant un premier interrupteur correspondant dans un état passant pendant ladite i-ème première fenêtre temporelle de la forme [(i-

1)/(N*f1) ; i/(N*f1)] périodisée à la fréquence f1.

3. Dispositif selon la revendication 1 ou 2 dans lequel ledit module de moyennage comprend N filtres passe-bas (110'_1, 110'_2, 110'_3, 110'_4) implémentant lesdites moyennes glissantes, chacun desdits N filtres passe-bas ayant une constante de temps supérieure à 1/f1.

4. Dispositif selon la revendication 3 dans lequel lesdits N filtres passe-bas sont du type « résistance série – capacité parallèle », lesdits N premiers signaux intermédiaires étant des tensions aux bornes des N capacités correspondantes.

5. Dispositif selon l'une quelconque des revendications 1 à 4 dans lequel ledit module de reconstruction comprend N deuxièmes interrupteurs (225_1, 225_2, 225_3, 225_4) fenêtrant lesdits N premiers signaux intermédiaires délivrant lesdits N deuxièmes signaux intermédiaires,
lesdits N deuxièmes interrupteurs étant pilotés par N deuxièmes signaux d'horloges correspondants (s2_1(t), s2_2(t), s2_3(t), s2_4(t)) à la fréquence f2,
un deuxième signal d'horloge d'indice k activant un deuxième interrupteur correspondant dans un état passant pendant ladite k-ème deuxième fenêtre temporelle de la forme [(k-1)/(N*f2) ; k/(N*f2)] périodisée à la fréquence f2.

6. Dispositif selon l'une quelconque des revendications 1 à 5 dans lequel les ports desdits N deuxièmes interrupteurs délivrant lesdits N deuxièmes signaux intermédiaires sont connectés entre eux pour former un port de sortie (230) dudit dispositif délivrant ledit signal de sortie.

7. Dispositif selon l'une quelconque des revendications 1 à 6 implémenté sur une puce silicium en technologie CMOS (pour « Complementary Metal Oxide Semiconductor » en anglais) ou BiCMOS (pour « Bipolar-CMOS » en anglais) présentant une largeur de gravure inférieure ou égale à 130 nm.

8. Procédé de transposition en fréquence d'un signal d'entrée (ve(t)) centré sur une fréquence porteuse f1 non nulle vers un signal de sortie (vs(t)) centré sur une fréquence porteuse f2 non nulle différente de f1,

caractérisé en qu'il comprend les étapes de :

- **moyennage** (E600) dudit signal d'entrée délivrant un jeu de N premiers signaux intermédiaires (v1(t), v2(t), v3(t), v4(t), vN(t)),

  un premier signal intermédiaire d'indice i, i un entier de 1 à N, dans ledit jeu étant fonction d'une i-ème moyenne glissante dudit signal d'entrée pris sur une i-ème première fenêtre temporelle de la forme [(i-1)/(N*f1) ; i/(N*f1)] périodisée à la fréquence f1,

  une constante de temps de ladite i-ème moyenne glissante étant supérieure à 1/f1 ; et

- **reconstruction** (E610) dudit signal de sortie par concaténation temporelle de N deuxièmes signaux intermédiaires fenêtrés sur des fenêtres temporelles successives,

  un deuxième signal intermédiaire d'indice k, k un entier de 1 à N, résultant d'un fenêtrage dudit premier signal intermédiaire d'indice k sur une k-ème deuxième fenêtre temporelle de la forme [(k-1)/(N*f2) ; k/(N*f2)] périodisée à la fréquence f2.

9. Dispositif selon l'une quelconque des revendications 1 à 7 ou procédé selon la revendication 8, dans lequel ladite concaténation temporelle desdits N deuxièmes signaux intermédiaires se fait selon les indices k croissants ou décroissants.

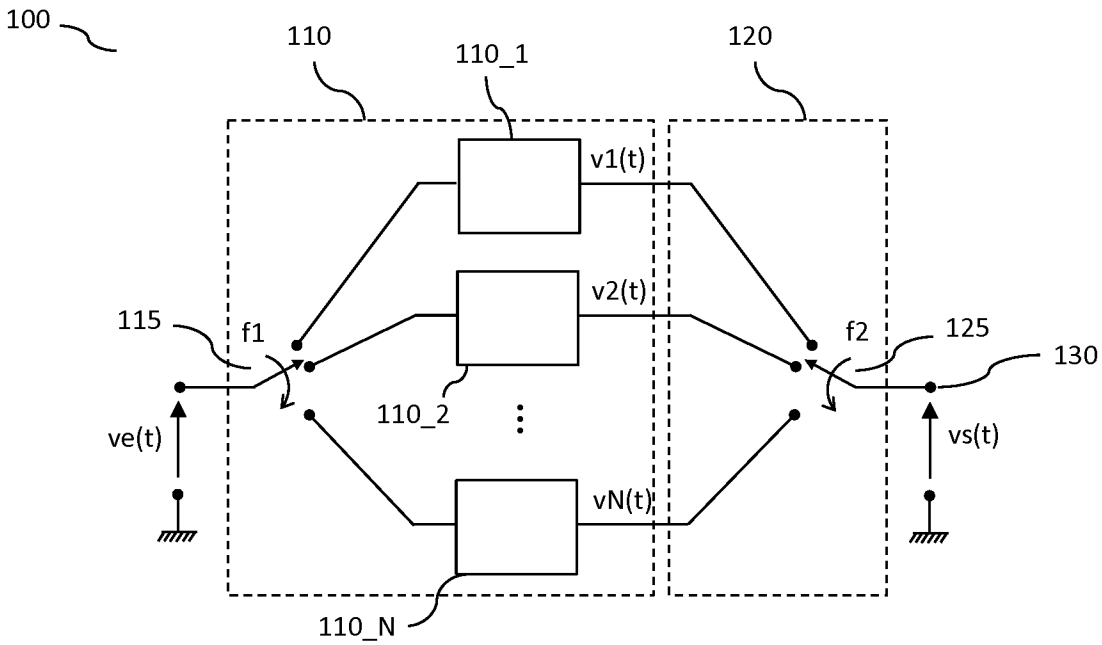


Figure 1

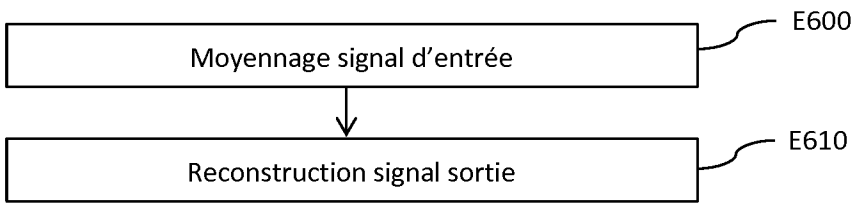


Figure 6

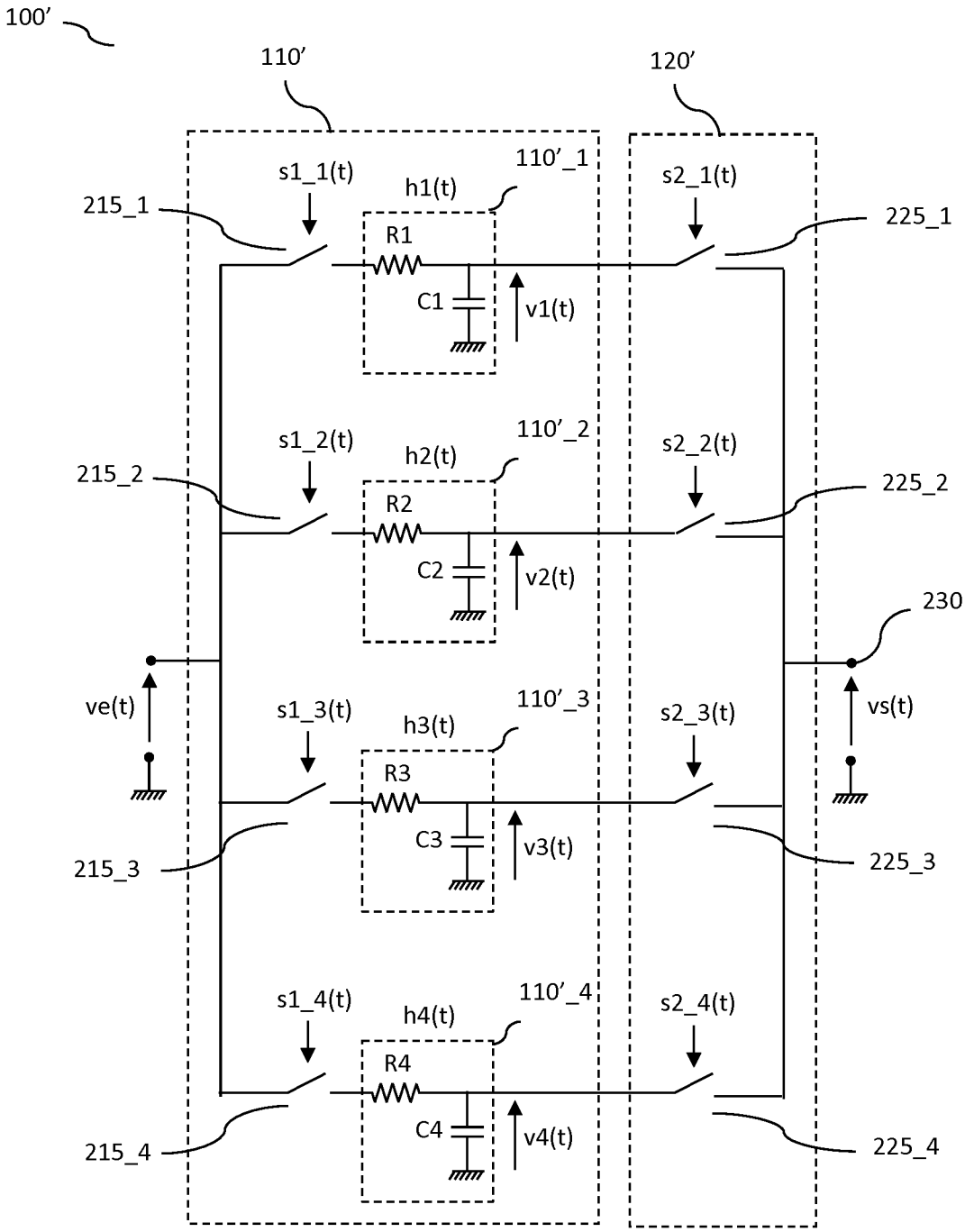

100'
110'
120'
110'_1
s1_1(t)
h1(t)
s2_1(t)
215_1
225_1
R1
C1
v1(t)
110'_2
s1_2(t)
h2(t)
s2_2(t)
215_2
225_2
R2
C2
v2(t)
230
ve(t)
vs(t)
110'_3
s1_3(t)
h3(t)
s2_3(t)
R3
C3
v3(t)
215_3
225_3
110'_4
s1_4(t)
h4(t)
s2_4(t)
R4
C4
v4(t)
215_4
225_4

Figure 2

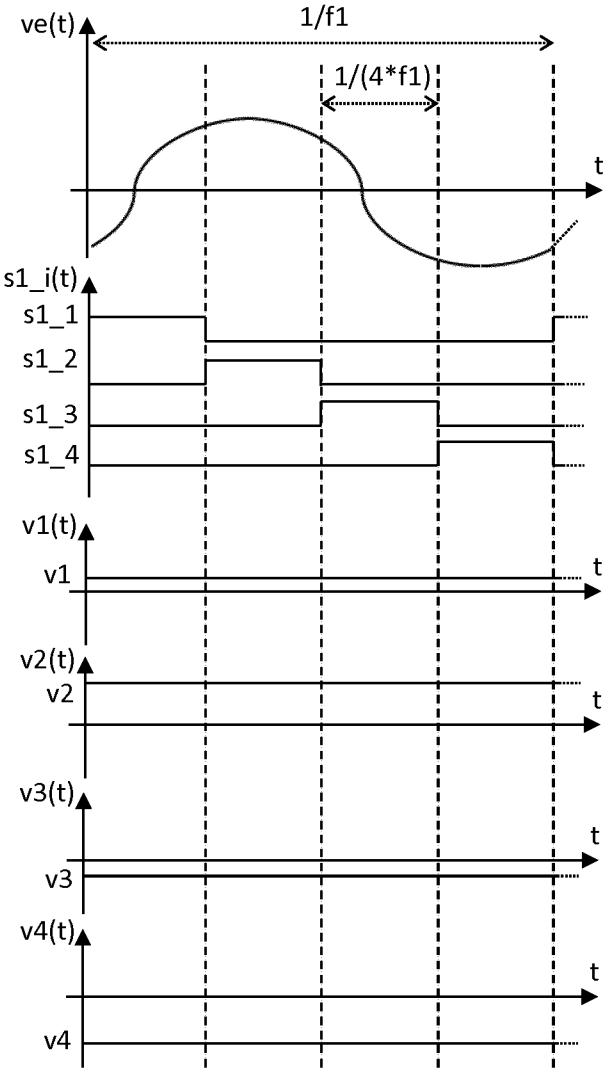


Figure 3a

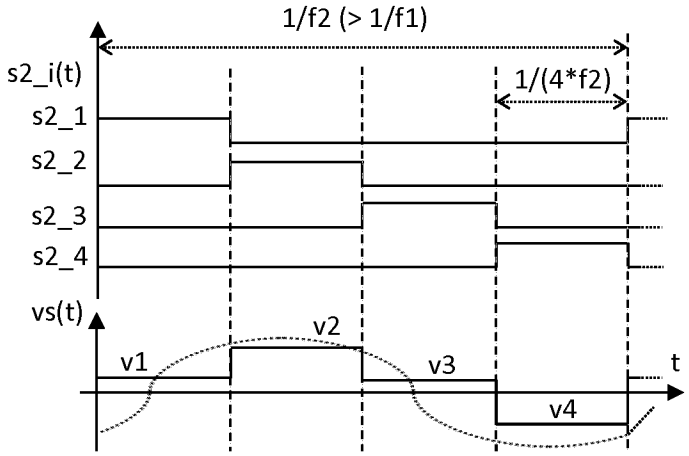


Figure 3b (cas f2 < f1)

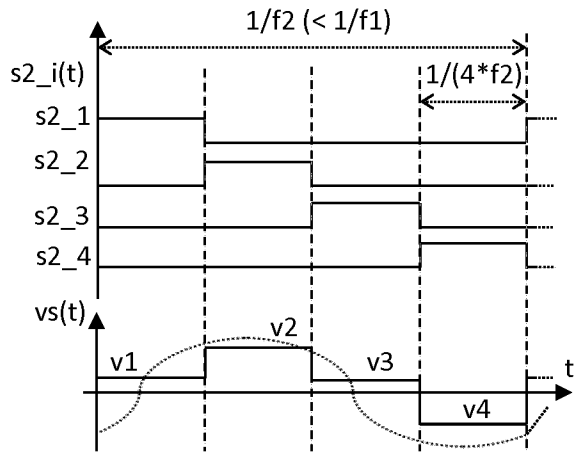


Figure 3c (cas f2 > f1)

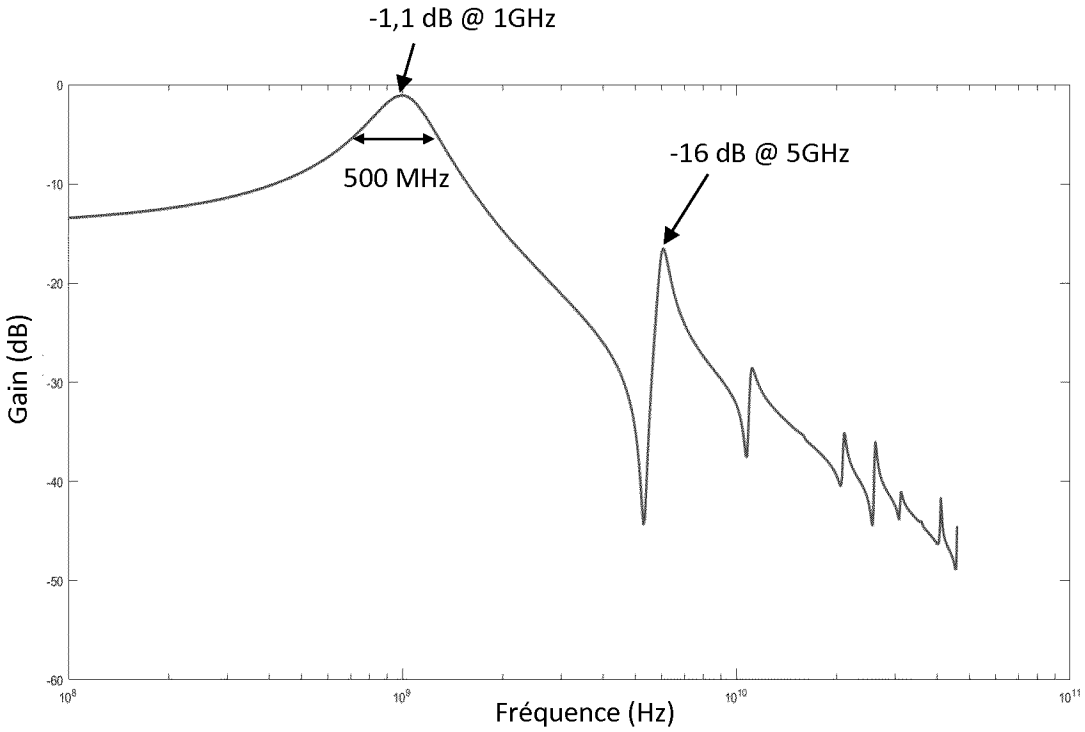

-1,1 dB @ 1GHz
500 MHz
-16 dB @ 5GHz
Gain (dB)
Fréquence (Hz)
0
-10
-20
-30
-40
-50
-60
10^8
10^9
10^10
10^11

Figure 3d

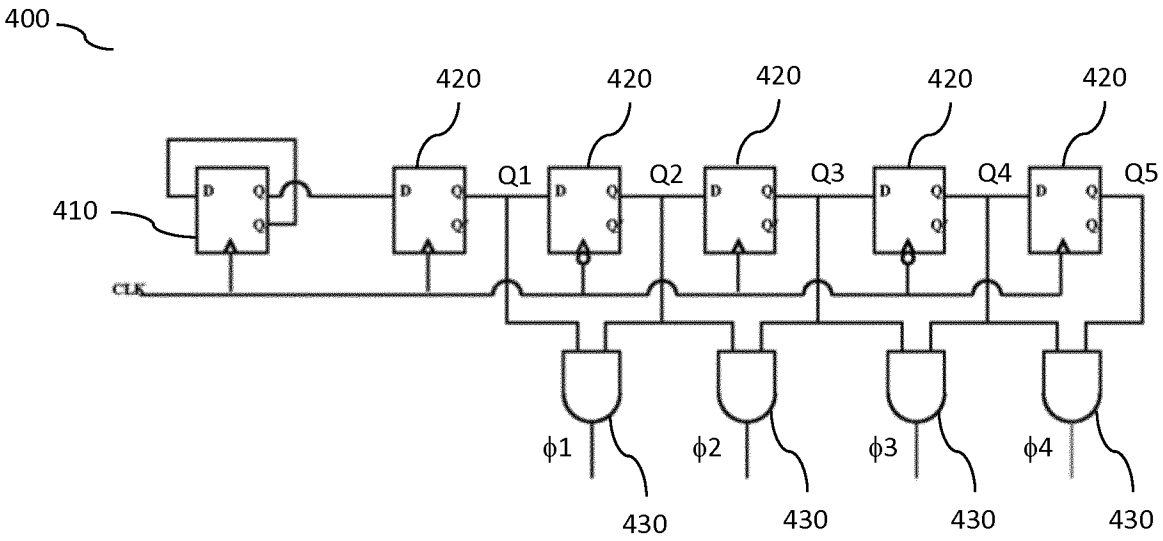


Figure 4a

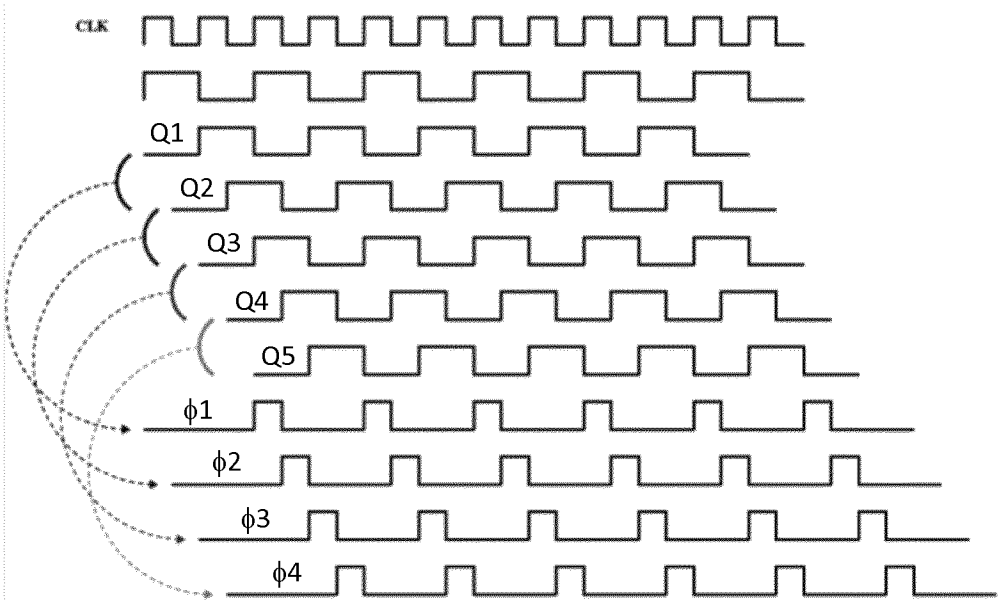


Figure 4b

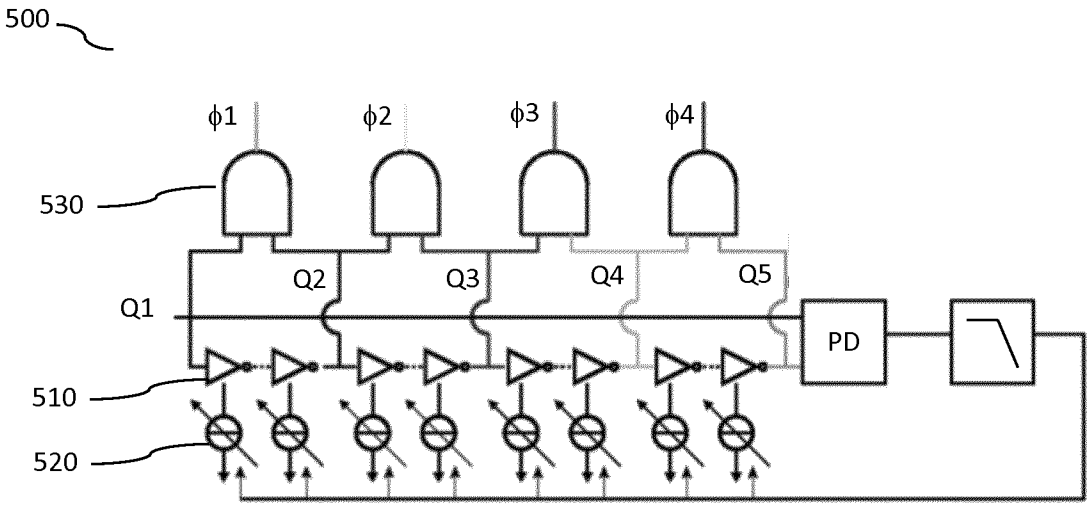


Figure 5a

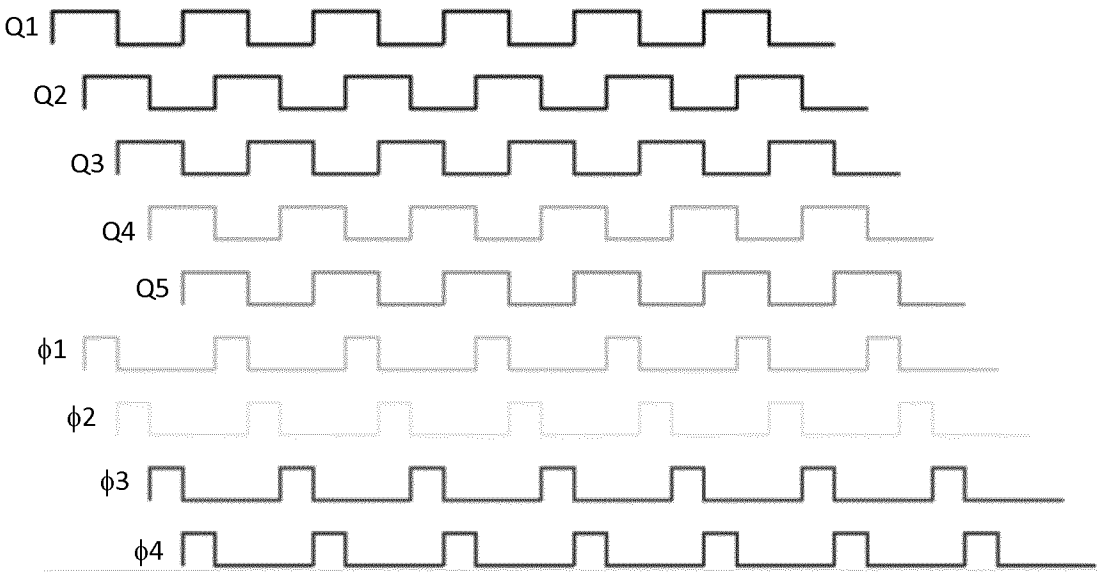


Figure 5b

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2019/067088

A. CLASSIFICATION OF SUBJECT MATTER
INV. H03D9/00 H04B1/00
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2002/177422 A1 (MUHAMMAD KHURRAM [US] ET AL) 28 November 2002 (2002-11-28) abstract paragraphs [0041] - [0111] figures 1-26	1-9
A	US 2008/112385 A1 (BARGROFF KEITH [US] ET AL) 15 May 2008 (2008-05-15) abstract paragraphs [0033] - [0108] figures 1-8	1-9

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
3 September 2019	12/09/2019

Name and mailing address of the ISA/	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Aquilani, Dario

1

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/EP2019/067088

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2002177422 A1	28-11-2002	NONE	
US 2008112385 A1	15-05-2008	AT 474388 T	15-07-2010
		EP 2087623 A2	12-08-2009
		PT 2087623 E	21-10-2010
		US 2008112385 A1	15-05-2008
		US 2008132193 A1	05-06-2008
		US 2008178227 A1	24-07-2008
		US 2012099623 A1	26-04-2012
		US 2015162998 A1	11-06-2015
		US 2016191182 A1	30-06-2016
		US 2018102862 A1	12-04-2018
		WO 2008064371 A2	29-05-2008

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°
PCT/EP2019/067088

A. CLASSEMENT DE L'OBJET DE LA DEMANDE
INV. H03D9/00 H04B1/00
ADD.

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)
H04B

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	US 2002/177422 A1 (MUHAMMAD KHURRAM [US] ET AL) 28 novembre 2002 (2002-11-28) abrégé alinéas [0041] - [0111] figures 1-26	1-9
A	US 2008/112385 A1 (BARGROFF KEITH [US] ET AL) 15 mai 2008 (2008-05-15) abrégé alinéas [0033] - [0108] figures 1-8	1-9

☐ Voir la suite du cadre C pour la fin de la liste des documents

☒ Les documents de familles de brevets sont indiqués en annexe

* Catégories spéciales de documents cités:

"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent

"E" document antérieur, mais publié à la date de dépôt international ou après cette date

"L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)

"O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens

"P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

"T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention

"X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément

"Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier

"&" document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée	Date d'expédition du présent rapport de recherche internationale
3 septembre 2019	12/09/2019

Nom et adresse postale de l'administration chargée de la recherche internationale	Fonctionnaire autorisé
Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Aquilani, Dario

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande internationale n°
PCT/EP2019/067088

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 2002177422 A1	28-11-2002	AUCUN	
US 2008112385 A1	15-05-2008	AT 474388 T	15-07-2010
		EP 2087623 A2	12-08-2009
		PT 2087623 E	21-10-2010
		US 2008112385 A1	15-05-2008
		US 2008132193 A1	05-06-2008
		US 2008178227 A1	24-07-2008
		US 2012099623 A1	26-04-2012
		US 2015162998 A1	11-06-2015
		US 2016191182 A1	30-06-2016
		US 2018102862 A1	12-04-2018
		WO 2008064371 A2	29-05-2008