

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】令和 2 年 10 月 8 日 (2020.10.8)

【公表番号】特表 2018-515904 (P2018-515904A)

【公表日】平成 30 年 6 月 14 日 (2018.6.14)

【年通号数】公開・登録公報 2018-022

【出願番号】特願 2016-557040 (P2016-557040)

【国際特許分類】

H 0 1 L 21/205 (2006.01)

H 0 1 L 21/306 (2006.01)

【F I】

H 0 1 L 21/205

H 0 1 L 21/306 Z

【誤訳訂正書】

【提出日】令和 2 年 8 月 26 日 (2020.8.26)

【誤訳訂正 1】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 7 1

【訂正方法】変更

【訂正の内容】

【0 0 7 1】

いくつかの実施形態では、方法 7 0 0 は、第 1 グループの一つ又は複数の半導体構造の上で一つ又は複数の保護層が形成される前には、第 2 グループの複数の半導体構造の少なくとも一部分のエッチングを差し控えることを含む (7 2 4)。例えば、いくつかの実施形態では、一つ又は複数の半導体構造をエッチングプロセスから保護するために一つ又は複数の半導体構造の上で一つ又は複数の保護層が形成された後でないと、第 2 グループの複数の半導体構造はエッチングされない。

【誤訳訂正 2】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 7 2

【訂正方法】変更

【訂正の内容】

【0 0 7 2】

いくつかの実施形態では、方法 7 0 0 は、基板の上で第 1 グループの一つ又は複数の半導体構造のエピタキシャル成長を開始した後に、第 1 グループの一つ又は複数の半導体構造の上で一つ又は複数の保護層が形成されるまで、第 2 グループの複数の半導体構造の少なくとも一部分のエッチングを差し控えることを含む (7 2 6)。例えば、第 2 グループの複数の半導体構造の少なくとも一部分のエッチングが、第 1 グループの一つ又は複数の半導体構造のエピタキシャル成長中には、差し控えられる。いくつかの実施形態では、複数の半導体構造の少なくとも一部分のエッチングは、基板の上で第 1 グループの一つ又は複数の半導体構造のエピタキシャル成長を開始した後に、且つ一つ又は複数の半導体構造の上で一つ又は複数の保護層を形成する前には、差し控えられる。

【誤訳訂正 3】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 8 7

【訂正方法】変更

【訂正の内容】

【0 0 8 7】

いくつかの実施形態では、第 2 グループの複数の半導体構造の少なくとも一部分をエッチングすることは、一つ又は複数のマスク層のエッチングを差し控えることを含む。

【誤訳訂正 4】

【訂正対象書類名】図面

【訂正対象項目名】図 7 B

【訂正方法】変更

【訂正の内容】

【図 7 B】

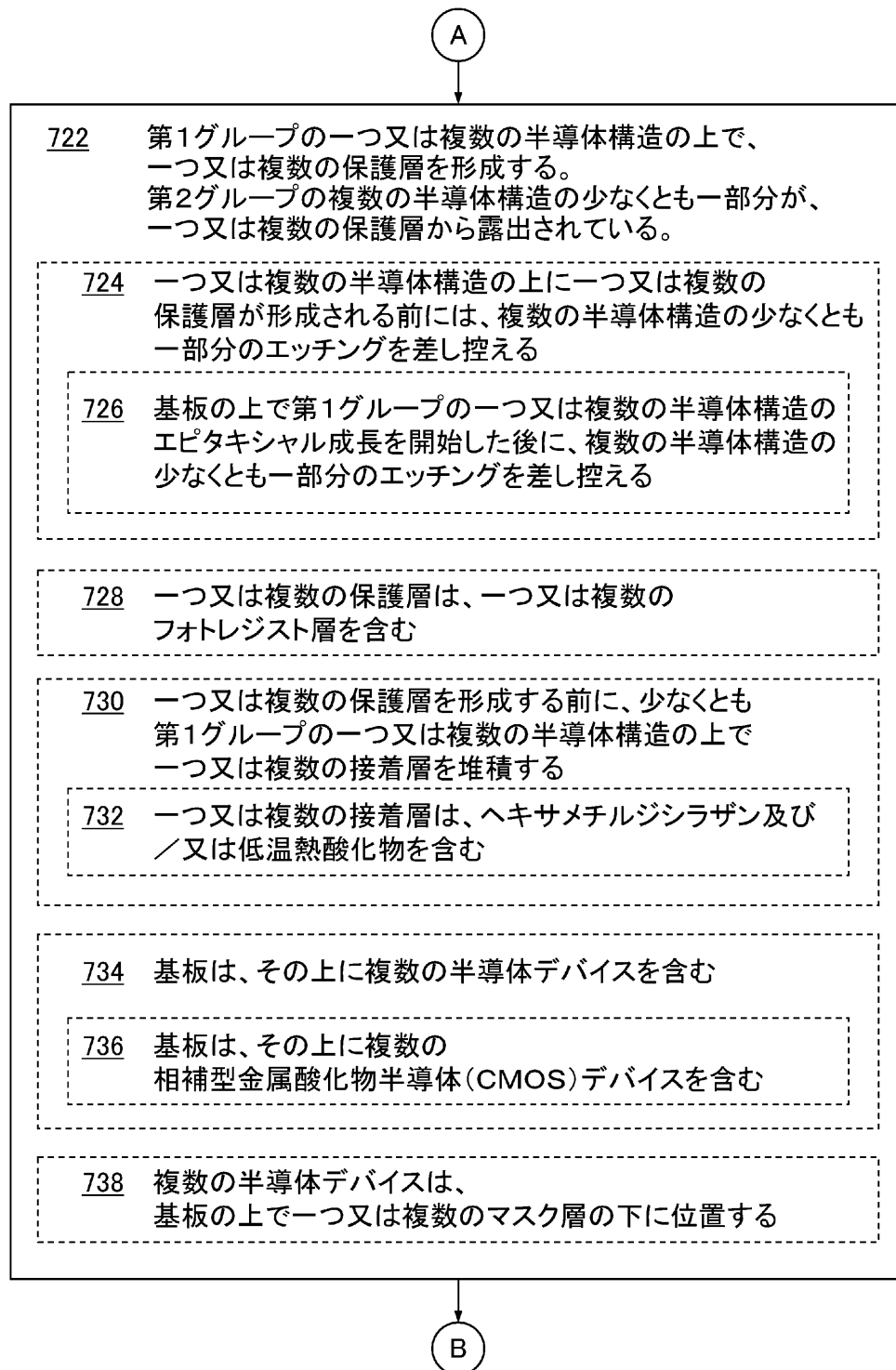


Figure 7B

【誤訳訂正 5】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項 1】

選択エピタキシャル成長プロセス中に形成された核を除去するための方法であって、  
一つ又は複数のマスク層が付いた基板の上で第 1 グループの一つ又は複数の半導体構造をエピタキシャル成長させ、前記一つ又は複数のマスク層の上に第 2 グループの複数の半導体構造が形成され、

前記第 1 グループの一つ又は複数の半導体構造の上で一つ又は複数の保護層を形成し、  
前記第 2 グループの複数の半導体構造の少なくとも一部分が前記一つ又は複数の保護層から露出され、

前記第 1 グループの一つ又は複数の半導体構造の上で前記一つ又は複数の保護層を形成した後に、前記第 2 グループの複数の半導体構造の少なくとも前記一部分をエッチングし、

前記一つ又は複数の保護層を形成する前に、少なくとも前記第 1 グループの一つ又は複数の半導体構造の上で一つ又は複数の接着層を堆積し、

前記第 2 グループの複数の半導体構造の少なくとも前記一部分をエッチングした後に、  
前記一つ又は複数の接着層を除去し、

前記一つ又は複数の保護層は、前記一つ又は複数の接着層の少なくとも一部が除去された後に除去される、

方法。

【請求項 2】

前記第 1 グループの一つ又は複数の半導体構造の上で前記一つ又は複数の保護層が形成される前には、前記第 2 グループの複数の半導体構造の少なくとも前記一部分のエッチングを差し控える、請求項 1 に記載の方法。

方法。

【請求項 3】

前記基板の上で前記第 1 グループの一つ又は複数の半導体構造の前記エピタキシャル成長を開始した後に、前記第 1 グループの一つ又は複数の半導体構造の上で前記一つ又は複数の保護層が形成されるまで、前記第 2 グループの複数の半導体構造の少なくとも前記一部分のエッチングを差し控える、請求項 1 又は 2 に記載の方法。

【請求項 4】

前記第 1 グループの前記一つ又は複数の半導体構造は、単一のエピタキシャル成長プロセスにおいて形成される、請求項 1 から 3 のいずれか一項に記載の方法。

【請求項 5】

前記一つ又は複数の保護層は、一つ又は複数のフォトレジスト層を含む、請求項 1 から 4 のいずれか一項に記載の方法。

【請求項 6】

前記一つ又は複数の接着層は、ヘキサメチルジシラザン及び / 又は低温熱酸化物を含む、  
請求項 1 から 5 のいずれか一項に記載の方法。

【請求項 7】

前記第 2 グループの複数の半導体構造の少なくとも前記一部分をエッチングした後に、  
前記一つ又は複数の保護層を除去する、請求項 1 から 6 のいずれか一項に記載の方法。

【請求項 8】

前記第 2 グループの複数の半導体構造の少なくとも前記一部分をエッチングした後に、  
前記第 1 グループの一つ又は複数の半導体構造の少なくとも一部分を平坦化する、請求項 1 から 7 のいずれか一項に記載の方法。

【請求項 9】

前記一つ又は複数のマスク層が付いた基板の上に前記第 1 グループの一つ又は複数の半

導体構造をエピタキシャル成長させながら、前記一つ又は複数のマスク層の上に複数の半導体粒子を形成する、請求項 1 から 8 のいずれか一項に記載の方法。

【請求項 10】

前記第 2 グループの複数の半導体構造は、前記一つ又は複数のマスク層の上の一つ又は複数の半導体膜を含む、請求項 1 から 9 のいずれか一項に記載の方法。

【請求項 11】

前記第 1 グループの一つ又は複数の半導体構造は、ⅢⅤ族材料を含む、請求項 1 から 10 のいずれか一項に記載の方法。

【請求項 12】

前記第 1 グループの一つ又は複数の半導体構造は、ゲルマニウムを含む、請求項 1 から 11 のいずれか一項に記載の方法。

【請求項 13】

前記基板の、前記一つ又は複数のマスク層から露出されている一つ又は複数の領域の上に、前記第 1 グループの一つ又は複数の半導体構造が形成される、請求項 1 から 12 のいずれか一項に記載の方法。

【請求項 14】

前記第 1 グループの一つ又は複数の半導体構造は結晶構造を有し、前記第 2 グループの複数の半導体構造はアモルファス及び / 又は多結晶構造を有する、請求項 1 から 13 のいずれか一項に記載の方法。

【請求項 15】

前記一つ又は複数のマスク層は、絶縁体材料を含む、請求項 1 から 14 のいずれか一項に記載の方法。

【請求項 16】

前記一つ又は複数のマスク層は、二酸化ケイ素を含む、請求項 1 から 15 のいずれか一項に記載の方法。

【請求項 17】

前記第 2 グループの複数の半導体構造の少なくとも前記一部分をエッチングすることは、前記第 2 グループの複数の半導体構造の少なくとも前記一部分を第 1 の速度でエッチングすることと、前記一つ又は複数のマスク層を前記第 1 の速度より低い第 2 の速度でエッチングすることと、を含む、請求項 1 から 16 のいずれか一項に記載の方法。

【請求項 18】

前記第 2 グループの複数の半導体構造の少なくとも前記一部分をエッチングすることは、前記一つ又は複数のマスク層のエッチングを差し控えることを含む、請求項 1 から 17 のいずれか一項に記載の方法。

【請求項 19】

前記基板は、その上に複数の半導体デバイスを含む、請求項 1 から 18 のいずれか一項に記載の方法。

【請求項 20】

前記複数の半導体デバイスは、前記基板の上で前記一つ又は複数のマスク層の下に位置する、請求項 19 に記載の方法。

【請求項 21】

前記基板はその上に複数のトランジスタを含み、前記第 1 グループの一つ又は複数の半導体構造のうちの一つの半導体構造が、前記複数のトランジスタのうちの一つのトランジスタのソース又はドレインに電氣的に結合される、請求項 19 又は 20 に記載の方法。

【請求項 22】

前記基板は、その上に p 型金属酸化物半導体トランジスタ及び n 型金属酸化物半導体トランジスタを含む複数の相補型金属酸化物半導体デバイスを含む、請求項 21 に記載の方法。

【請求項 23】

前記第 1 グループの一つ又は複数の半導体構造のうちの第 1 の半導体構造を、前記 p 型

金属酸化物半導体トランジスタ及び前記 n 型金属酸化物半導体トランジスタのうちの一つのソース又はドレインに電氣的に結合する、請求項 2 2 に記載の方法。

【請求項 2 4】

前記第 1 グループの一つ又は複数の半導体構造及び前記第 2 グループの複数の半導体構造は、同時に形成される、請求項 1 から 2 3 のいずれか一項に記載の方法。

【請求項 2 5】

前記第 1 グループの一つ又は複数の半導体構造のうちの第 1 の半導体構造は、前記第 2 グループの複数の半導体構造のうちの第 2 の半導体構造よりも大きい、請求項 1 から 2 4 のいずれか一項に記載の方法。

【請求項 2 6】

前記第 2 グループの複数の半導体構造の一部であって前記一つ又は複数の保護層から露出されている部分の全てをエッチングする、請求項 1 から 2 5 のいずれか一項に記載の方法。