

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5724086号

(P5724086)

(45) 発行日 平成27年5月27日(2015.5.27)

(24) 登録日 平成27年4月10日(2015.4.10)

(51) Int.Cl.

A63F 7/02 (2006.01)

F I

A63F 7/02 334

請求項の数 7 (全 96 頁)

(21) 出願番号	特願2012-104381 (P2012-104381)	(73) 特許権者	597044139
(22) 出願日	平成24年5月1日(2012.5.1)		株式会社大都技研
(62) 分割の表示	特願2011-162587 (P2011-162587)		東京都台東区東上野一丁目1番14号
	の分割	(74) 代理人	100107102
原出願日	平成23年7月25日(2011.7.25)		弁理士 吉延 彰広
(65) 公開番号	特開2013-22448 (P2013-22448A)	(74) 代理人	100164242
(43) 公開日	平成25年2月4日(2013.2.4)		弁理士 倉澤 直人
審査請求日	平成24年5月10日(2012.5.10)	(72) 発明者	岡田 康弘
			東京都台東区東上野一丁目1番14号 株式会社大都技研内
		審査官	森田 真彦

最終頁に続く

(54) 【発明の名称】 遊技台

(57) 【特許請求の範囲】

【請求項1】

マイクロプロセッサを少なくとも備えた遊技台であって、
 前記遊技台は、ぱちんこ機またはスロットマシンであり、
 前記マイクロプロセッサは、CPUが少なくとも搭載されたプロセッサであり、
 前記マイクロプロセッサは、ROMが少なくとも搭載されたプロセッサであり、
 前記マイクロプロセッサは、乱数回路が少なくとも搭載されたプロセッサであり、
 前記ROMは、ユーザプログラムが少なくとも記憶されたものであり、
 前記ユーザプログラムは、第一の処理のプログラムを含むプログラムであり、
 前記ユーザプログラムは、第二の処理のプログラムを含むプログラムであり、
 前記乱数回路は、設定された値の範囲で、乱数値を発生可能な回路であり、
 前記第一の処理は、前記CPUがリセットされた場合に、先頭から開始される処理であり、
 前記第二の処理は、割込みの発生に応じて、先頭から開始される処理であり、
 前記第一の処理のプログラムは、前記値の範囲を設定するプログラムを含むプログラムであり、

前記第二の処理のプログラムは、前記乱数値を前記乱数回路のレジスタからロードする命令を含むプログラムであり、

前記CPUがリセットされた場合に、前記割込みの発生が禁止された状態にされるように構成されており、

10

20

前記値の範囲は、前記割込みの発生が禁止された状態において設定されるものであり、
前記第一の処理のプログラムは、前記値の範囲を設定した後で、前記割込みの発生を許
可する命令が実行されるように構成されたプログラムである、
ことを特徴とする遊技台。

【請求項 2】

請求項 1 に記載の遊技台であって、
前記遊技台は、前記乱数値を用いた抽選の結果に基づく利益を付与可能なものであり、
前記乱数値は、前記抽選の実行にあたって、前記第二の処理において前記 C P U のレジ
スタにロードされるように構成された値である、
ことを特徴とする遊技台。

10

【請求項 3】

請求項 1 または 2 に記載の遊技台であって、
前記値の範囲の下限值は、0 であり、
前記値の範囲の設定は、該値の範囲の下限值を変更するものではなく、該値の範囲の上
限值を変更するものである、
ことを特徴とする遊技台。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項に記載の遊技台であって、
前記マイクロプロセッサは、割込み制御手段が少なくとも搭載されたプロセッサであり
、
前記割込み制御手段は、第一の割込み要求の通知があった場合に、前記割込み（以下、
「第一の割込み」という。）を発生可能な制御手段であり、
前記第一の割込み要求は、設定された周期ごとに前記割込み制御手段に通知されるもの
である、
ことを特徴とする遊技台。

20

【請求項 5】

請求項 4 に記載の遊技台であって、
前記割込み制御手段は、第二の割込み要求の通知があった場合に、第二の割込みを発生
可能な制御手段であり、
前記第二の割込みは、前記第一の割込みとは異なる割込みであり、
前記第二の割込み要求は、外部入力に応じて前記割込み制御手段に通知されるものであ
り、
前記ユーザプログラムは、第三の処理のプログラムを含むプログラムであり、
前記第三の処理は、前記第二の割込みの発生に応じて、先頭から開始される処理であり
、
前記第三の処理のプログラムは、外部入力に応じた命令を含むプログラムである、
ことを特徴とする遊技台。

30

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項に記載の遊技台であって、
前記マイクロプロセッサは、セキュリティチェックを実行可能なプロセッサであり、
前記セキュリティチェックは、前記ユーザプログラムに異常がないかをチェックする機
能を少なくとも有するものであり、
前記マイクロプロセッサは、前記セキュリティチェックのランダム延長を行うことが可
能なプロセッサであり、
前記マイクロプロセッサは、前記セキュリティチェックのランダム延長によって、前記
セキュリティチェックの時間をランダムに変化させることが可能なプロセッサであり、
前記マイクロプロセッサは、前記セキュリティチェックにおいて異常なしであった場合
に、前記第一の処理を先頭から開始可能なプロセッサである、
ことを特徴とする遊技台。

40

【請求項 7】

50

請求項 6 に記載の遊技台であって、
前記マイクロプロセッサは、システムリセットを発生させる機能を有するプロセッサであり、
前記マイクロプロセッサは、ユーザリセットを発生させる機能を有するプロセッサであり、
前記マイクロプロセッサは、システムリセット後に、前記セキュリティチェックを実行可能なプロセッサである、
ことを特徴とする遊技台。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、弾球遊技機（パチンコ機）や回胴遊技機（スロットマシン）に代表される遊技台に関する。

【背景技術】

【0002】

従来の遊技台（例えば、スロットマシン、パチンコ機）は、図柄表示部の有効入賞ラインに沿って所定の図柄の組合せを停止表示させることで、遊技者が所定の利益を獲得できるように構成されていたり、遊技領域に設けられた所定の入賞口に遊技球を進入させることで、遊技者が所定の利益を獲得できるように構成されている。

20

【0003】

このような遊技台では、遊技者による不正な行為、静電気ノイズなどの外乱など様々な要因で、遊技制御が不安定になる場合があるが、このような問題点を解決するために、リセット受信からソフト起動までの時間をランダム化させる遊技台が提案されている（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2009 - 34162 号公報

【発明の概要】

30

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献 1 記載の遊技台では、電源投入時の不正行為を有効に阻止することができるものの、他のタイミングや要因については更なる改良がなされた遊技台が望まれている。

【0006】

本発明は、このような従来の問題点を解決するためになされたものであって、安定した遊技制御をおこなうことができる遊技台を提供することを目的とする。

【課題を解決するための手段】

【0007】

40

上記目的を解決する本発明の遊技台は、
 マイクロプロセッサを少なくとも備えた遊技台であって、
 前記遊技台は、ぱちんこ機またはスロットマシンであり、
 前記マイクロプロセッサは、CPU が少なくとも搭載されたプロセッサであり、
 前記マイクロプロセッサは、ROM が少なくとも搭載されたプロセッサであり、
 前記マイクロプロセッサは、乱数回路が少なくとも搭載されたプロセッサであり、
 前記 ROM は、ユーザプログラムが少なくとも記憶されたものであり、
 前記ユーザプログラムは、第一の処理のプログラムを含むプログラムであり、
 前記ユーザプログラムは、第二の処理のプログラムを含むプログラムであり、
 前記乱数回路は、設定された値の範囲で、乱数値を発生可能な回路であり、

50

前記第一の処理は、前記CPUがリセットされた場合に、先頭から開始される処理であり、

前記第二の処理は、割込みの発生に応じて、先頭から開始される処理であり、

前記第一の処理のプログラムは、前記値の範囲を設定するプログラムを含むプログラムであり、

前記第二の処理のプログラムは、前記乱数値を前記乱数回路のレジスタからロードする命令を含むプログラムであり、

前記CPUがリセットされた場合に、前記割込みの発生が禁止された状態にされるように構成されており、

前記値の範囲は、前記割込みの発生が禁止された状態において設定されるものであり、

前記第一の処理のプログラムは、前記値の範囲を設定した後で、前記割込みの発生を許可する命令が実行されるように構成されたプログラムである、
ことを特徴とする。

10

【発明の効果】

【0009】

本発明によれば、安定した遊技制御をおこなうことができる遊技台を提供することができる。

【図面の簡単な説明】

【0010】

20

【図1】パチンコ機100を正面側（遊技者側）から見た外観斜視図である。

【図2】パチンコ機100を裏側から見た外観斜視図である。

【図3】遊技盤200を正面側（遊技者側）から見た略示正面図である。

【図4】制御部の回路ブロック図を示したものである。

【図5】（a）は特図の停止図柄態様の一例を示したものであり、（b）は装飾図柄の一例を示したものであり、（c）は普図の停止表示図柄の一例を示したものである。

【図6】図4に示す基本回路302の構成例を示す図である。

【図7】基本回路302のメモリマップおよびI/Oマップの一例を示す図である。

【図8】システムリセットの流れを示す図である。

【図9】リセットの流れを示すフローチャートである。

30

【図10】図6に示す乱数生成回路318の内部構成図である。

【図11】図10に示すノイズフィルタ3185による処理の一例を示す図である。

【図12】図10に示す乱数更新回路3183の詳細を示す図である。

【図13】乱数生成範囲の最大値が設定されていない場合において出力される乱数の範囲を示す図である。

【図14】図13とは異なる最大値が設定された場合に出力される乱数の範囲を示す図である。

【図15】最大値と最小値を設定した乱数生成範囲において、乱数を取得することができる範囲を示す図である。

【図16】本実施形態の遊技台で使用される乱数の導出源を表で示す図である。

40

【図17】図6に示す割込み制御回路3100に設けられた内部情報レジスタ3101の一部を示す図である。

【図18】周波数監視回路3182における異常の検出例を示す図である。

【図19】乱数監視回路3184における異常の検出例を示す図である。

【図20】乱数が一巡する周期とタイマ割込みの周期を比較した図である。

【図21】主制御部メイン処理の流れを示すフローチャートである。

【図22】主制御部メイン処理における初期設定2の流れを示すフローチャートである。

【図23】ステップS1053における乱数生成回路初期設定処理の流れを示すフローチャートである。

【図24】主制御部タイマ割込処理の流れを示すフローチャートである。

50

【図 25】(a) は、普図関連抽選処理の流れを示すフローチャートであり、(b) は、普図抽選テーブルを示す図である。

【図 26】特図関連抽選処理の流れを示すフローチャートである。

【図 27】(a) は、特図抽選テーブルを示す図であり、(b) は、停止図柄抽選テーブルを示す図である。

【図 28】デバイス監視処理の流れを示すフローチャートである。

【図 29】主制御部における電断時処理の流れを示すフローチャートである。

【図 30】ステップ S 217 における入賞受付処理のうち、特図当選乱数および普図当選乱数を取得する処理の流れを示した図である。

【図 31】(a) は第 1 副制御部 400 の CPU 404 が実行するメイン処理のフローチャートであり、(b) は第 1 副制御部 400 のコマンド受信割込処理のフローチャートであり、(c) は第 1 副制御部 400 のタイマ割込処理のフローチャートである。

10

【図 32】(a) は、電源オフの場合の動作を示す図であり、(b) は、瞬断の場合の動作を示す図である。

【図 33】乱数生成範囲の問題点を示す図である。

【図 34】図 12 で説明した乱数更新回路 3183 の変形例を示す図である。

【図 35】スロットマシン 100' の外観を示す外観斜視図である。

【図 36】前面扉を開けた状態のスロットマシンを示す正面図である。

【図 37】制御部の回路ブロック図である。

【図 38】(a) は、リールに施される図柄の配列を平面的に展開して示した図であり、(b) は、入賞役（作動役を含む）の種類、各入賞役に対応する図柄組合せ、各入賞役の作動または払出を示す図である。

20

【図 39】主制御部メイン処理の流れを示すフローチャートである。

【図 40】主制御部タイマ割込処理の流れを示すフローチャートである。

【図 41】図 39 のステップ S 101 における初期設定処理のフローチャートである。

【図 42】(a) は、第 1 副制御部のメイン処理のフローチャートであり、(b) は、第 1 副制御部のコマンド受信割込処理のフローチャートであり、(c) は、第 1 副制御部のタイマ割込処理のフローチャートである。

【図 43】(a) は、第 2 副制御部のメイン処理のフローチャートであり、(b) は、第 2 副制御部のコマンド受信割込処理のフローチャートであり、(c) は、第 2 副制御部のタイマ割込処理のフローチャートである。

30

【発明を実施するための形態】

【0011】

以下、図面を用いて、本発明に係る遊技台（例えば、パチンコ機 100 等の弾球遊技機やスロット機等の回胴遊技機）について詳細に説明する。

【0012】

[実施形態 1]

<全体構成>

まず、図 1 を用いて、本発明の第 1 実施形態に係るパチンコ機 100 の全体構成について説明する。なお、同図はパチンコ機 100 を正面側（遊技者側）から見た外観斜視図である。

40

【0013】

パチンコ機 100 は、外枠 102 と、本体 104 と、前面枠 106 と、球貯留皿付扉 108 と、発射装置 110 と、遊技盤 200 と、をその前面（遊技者側）に備える。

【0014】

外枠 102 は、遊技機設置営業店に設けられた設置場所（島設備等）へと固定させるための縦長形状から成る木製の枠部材である。

【0015】

本体 104 は、外枠 102 の内部に備えられ、施錠機能付きで且つ、ヒンジ部 112 を介して外枠 102 に回動自在に装着された縦長形状の遊技機基軸体となる扉部材である

50

。また、本体 104 は、枠状に形成され、内側に空間部 114 を有している。このパチンコ機 100 を設置した店舗（遊技店）の店員は、この本体 104 を開閉操作することが可能であり、本体 104 が開いたことを検出する本体開放センサ 1041 が設けられている。

【0016】

前面枠 106 は、施錠機能付きで且つ開閉自在となるようにパチンコ機 100 の前面側となる本体 104 の前面に対しヒンジ部 112 を介して装着され、枠状に構成されることでその内側を開口部 116 とした扉部材である。遊技店の店員は、この前面枠 106 も開閉操作することが可能であり、前面枠 106 が開いたことを検出する前面枠センサ 1061 も設けられている。なお、この前面枠 106 には、開口部 116 にガラス製又は樹脂製の透明板部材 118 が設けられ、前面側には、スピーカ 120 や枠ランプ 122 が取り付けられている。前面枠 106 の後面と遊技盤 200 の前面とで遊技領域 124 が設けられる空間を区画形成する。なお、本実施形態では、光源を LED とするものもランプと称する。

【0017】

球貯留皿付扉 108 は、パチンコ機 100 の前面において本体 104 の下側に対して、施錠機能付きで且つ開閉自在となるように装着された扉部材である。この球貯留皿付扉 108 は、前面枠 106 を開放した状態で操作可能となる開放レバー 1081 を押すことによって開く。また、球貯留皿付扉 108 が開いたことを検出する球貯留皿付扉センサ 1082 も設けられている。球貯留皿付扉 108 は、複数の遊技球（以下、単に「球」と称する場合がある）が貯留可能で且つ発射装置 110 へと遊技球を案内させる通路が設けられている上皿 126 と、上皿 126 に貯留しきれない遊技球を貯留する下皿 128 と、遊技者の操作によって上皿 126 に貯留された遊技球を下皿 128 へと排出させる球抜ボタン 130 と、遊技者の操作によって下皿 128 に貯留された遊技球を遊技球収集容器（俗称、ドル箱）へと排出させる球排出レバー 132 と、遊技者の操作によって発射装置 110 へと案内された遊技球を遊技盤の遊技領域 124 へと打ち出す球発射ハンドル 134 と、遊技者の操作によって各種演出装置 206（図 2 参照）の演出態様に変化を与えるチャンスボタン 136 と、チャンスボタン 136 に内蔵され、そのチャンスボタン 136 を発光させるチャンスボタンランプ 138 と、遊技店に設置されたカードユニット（CRユニット）に対して球貸し指示を行う球貸操作ボタン 140 と、カードユニットに対して遊技者の残高の返却指示を行う返却操作ボタン 142 と、遊技者の残高やカードユニットの状態を表示する球貸表示部 144 と、を備える。また、図 1 に示すパチンコ機 100 には、下皿 128 が遊技球によって満タンになったことを検知する下皿満タン検知センサ（不図示）が設けられている。

【0018】

発射装置 110 は、本体 104 の下方に取り付けられ、球発射ハンドル 134 が遊技者に操作されることによって回転する発射杆 146 と、遊技球を発射杆 146 の先端で打突する発射槌 148 と、を備える。この発射装置 110 は、遊技者に球発射ハンドル 134 が継続的に発射操作されている間は、所定の発射期間（例えば 0.6 秒）の経過ごとに遊技球を遊技盤の遊技領域 124 へ向けて発射する。

【0019】

遊技盤 200 は、前面に遊技領域 124 を有し、本体 104 の空間部 114 に臨むように、所定の固定部材を用いて本体 104 に着脱自在に装着されている。遊技領域 124 は、遊技盤 200 を本体 104 に装着した後、開口部 116 から観察することができる。なお、図 1 では遊技領域 124 の具体的構成は図示省略してあり、その具体的構成は図 3 に示す。

【0020】

図 2 は、図 1 のパチンコ機 100 を背面側から見た外観図である。

【0021】

パチンコ機 100 の背面上部には、上方に開口した開口部を有し、遊技球を一時的に貯

10

20

30

40

50

留するための球タンク 150 と、この球タンク 150 の下方に位置し、球タンク 150 の底部に形成した連通孔を通過して落下する球を背面右側に位置する払出装置 152 に導くためのタンクレール 154 とを配設している。

【0022】

払出装置 152 は、筒状の部材からなり、その内部には、不図示の払出モータとスプロケットと払出センサとを備えている。この払出装置 152 は、着脱自在なものであり、所定位置に装着されると、タンクレール 154 の下流端に接続する。

【0023】

スプロケットは、払出モータによって回転可能に構成されており、タンクレール 154 を通過して払出装置 152 内に流下した遊技球を一時的に滞留させると共に、払出モータを駆動して所定角度だけ回転することにより、一時的に滞留した遊技球を払出装置 152 の下方へ 1 個ずつ送り出すように構成している。すなわち、払出装置 152 は、遊技球に駆動力を与えてその遊技球を搬送する球送り装置の一種である。

【0024】

払出センサは、スプロケットが送り出した遊技球の通過を検知するためのセンサであり、遊技球が通過しているときにハイまたはローの何れか一方の信号を、遊技球が通過していないときはハイまたはローの何れか他方の信号を払出制御部 600 へ出力する。この払出センサを通過した遊技球は、不図示の球レールを通過してパチンコ機 100 の前面側に配設した上皿 126 に到達するように構成しており、パチンコ機 100 は、所定の付与条件が成立したことに基づいて遊技者にその付与条件に応じた量の遊技価値（遊技球）をこの構成により付与する（払い出す）。

【0025】

払出装置 152 の図中左側には、遊技全般の制御処理を行う主制御部 300（図 4 参照）を構成する主基板 156 を収納する主基板ケース 158、主制御部 300 が生成した処理情報に基づいて演出に関する制御処理を行う第 1 副制御部 400（図 4 参照）を構成する第 1 副基板 160 を収納する第 1 副基板ケース 162、第 1 副制御部 400 が生成した処理情報に基づいて演出に関する制御処理を行う第 2 副制御部 500（図 4 参照）を構成する第 2 副基板 164 を収納する第 2 副基板ケース 166、遊技球の払出に関する制御処理を行う払出制御部 600（図 4 参照）を構成するとともに遊技店員の操作によってエラーを解除するエラー解除スイッチ 168 を備える払出基板 170 を収納する払出基板ケース 172、遊技球の発射に関する制御処理を行う発射制御部 630（図 4 参照）を構成する発射基板 174 を収納する発射基板ケース 176、各種電氣的遊技機器に電源を供給する電源管理部 660（図 4 参照）を構成するとともに遊技店員の操作によって電源をオンオフする電源スイッチ 178 と電源投入時に操作されることによって RAM クリア信号を主制御部 300 に出力する RAM クリアスイッチ 180 とを備える電源基板 182 を収納する電源基板ケース 184、および払出制御部 600 とカードユニットとの信号の送受信を行う CR インターフェース部 186 を配設している。

【0026】

図 3 は、遊技盤 200 を正面から見た略示正面図である。

【0027】

遊技盤 200 には、外レール 202 と内レール 204 とを配設し、遊技球が転動可能な遊技領域 124 を区画形成している。

【0028】

遊技領域 124 の略中央には、演出装置 206 を配設している。この演出装置 206 には、略中央に装飾図柄表示装置 208 を配設し、その周囲に、普通図柄表示装置 210 と、第 1 特別図柄表示装置 212 と、第 2 特別図柄表示装置 214 と、普通図柄保留ランプ 216 と、第 1 特別図柄保留ランプ 218 と、第 2 特別図柄保留ランプ 220 と、高確中ランプ 222 を配設している。なお、以下、普通図柄を「普図」と称する場合があります、特別図柄、第 1 特別図柄、第 2 特別図柄のうちの一つまたは複数を「特図」と称する場合があります。

【0029】

演出装置206は、演出可動体224を動作して演出を行うものであり、詳細については後述する。

【0030】

装飾図柄表示装置208は、装飾図柄ならびに演出に用いる様々な表示を行うための表示装置であり、本実施形態では液晶表示装置(Liquid Crystal Display)によって構成する。この装飾図柄表示装置208は、左図柄表示領域208a、中図柄表示領域208b、右図柄表示領域208cおよび演出表示領域208dの4つの表示領域に分割し、左図柄表示領域208a、中図柄表示領域208bおよび右図柄表示領域208cはそれぞれ異なった装飾図柄を表示し、演出表示領域208dは演出に用いる画像を表示する。さらに、各表示領域208a、208b、208c、208dの位置や大きさは、装飾図柄表示装置208の表示画面内で自由に変更することを可能としている。なお、装飾図柄表示装置208として液晶表示装置を採用しているが、液晶表示装置でなくとも、種々の演出や種々の遊技情報を表示可能に構成されていればよく、例えば、ドットマトリクス表示装置、7セグメント表示装置、有機EL(Electro Luminescence)表示装置、リール(ドラム)式表示装置、リーフ式表示装置、プラズマディスプレイ、プロジェクタを含む他の表示デバイスを採用してもよい。

10

【0031】

普図表示装置210は、普図の表示を行うための表示装置であり、本実施形態では7セグメントLEDによって構成する。第1特図表示装置212および第2特図表示装置214は、特図の表示を行うための表示装置であり、本実施形態では7セグメントLEDによって構成する。これらの第1特図表示装置212および第2特図表示装置214は、所定の図柄表示手段である。なお、装飾図柄表示装置208に表示される装飾図柄は、第1特図表示装置212や第2特図表示装置214に表示される図柄を、演出を高めた形で表す図柄であり、装飾図柄表示装置208も、所定の図柄表示手段としてもよい。

20

【0032】

普図保留ランプ216は、保留している所定の第1の変動遊技(詳細は後述する普図変動遊技)の数を示すためのランプであり、本実施形態では、普図変動遊技を所定数(例えば、4つ)まで保留することを可能としている。

【0033】

第1特図保留ランプ218および第2特図保留ランプ220は、保留している所定の第2の変動遊技(詳細は後述する特図変動遊技)の数を示すためのランプであり、本実施形態では、特図変動遊技を所定数(例えば、4つ、第1特図用と第2特図用を合わせると8つ)まで保留することを可能としている。ここにいう保留とは、後述する始動情報に基づく各種判定処理(抽選処理等)の開始を保留することを意味する。

30

【0034】

高確中ランプ222は、現在の図柄制御状態を示す報知を行なうためのランプ(報知手段)である。この高確中ランプ222は、電源が投入されてから大当たり遊技の開始まで、現在の図柄制御状態を示す報知を行ない、それ以降は、現在の図柄制御状態を示す報知をしないように構成している。また図柄制御状態では、電源が再投入された場合には、電源が遮断される直前の図柄制御状態に復帰する。この図柄制御状態については後述するが、ここでの図柄制御状態として、通常状態、時短状態(電サポ状態)、および確変状態のうちのいずれの状態としてもよいし、特図確変ありの状態および特図確変なしの状態のうちの一方の状態としてもよい。

40

【0035】

なお、本明細書では制御状態という遊技台(パチンコ機100)の内部における状態をさす文言を用いて説明するが、この制御状態という文言にはいわゆる遊技状態の概念が含まれる。

【0036】

また、この演出装置206の周囲には、一般入賞口226と、普図始動口228と、第

50

1 特図始動口 2 3 0 と、第 2 特図始動口 2 3 2 と、可変入賞口 2 3 4 を配設している。

【 0 0 3 7 】

一般入賞口 2 2 6 は、本実施形態では遊技盤 2 0 0 に複数配設しており、この一般入賞口 2 2 6 への入球を所定の球検出センサ（図示省略）が検出した場合（一般入賞口 2 2 6 に入賞した場合）、図 2 に示す払出装 1 5 2 を駆動し、所定の個数（例えば、1 0 個）の球を賞球として図 1 に示す上皿 1 2 6 に排出する。上皿 1 2 6 に排出した球は遊技者が自由に取り出すことが可能であり、これらの構成により、入賞に基づいて賞球を遊技者に払い出すようにしている。なお、一般入賞口 2 2 6 に入球した球は、パチンコ機 1 0 0 の裏側に誘導した後、遊技島側に排出する。本実施形態では、入賞の対価として遊技者に払い出す球を「賞球」、遊技者に貸し出す球を「貸球」と区別して呼ぶ場合があり、「賞球」と「貸球」を総称して「球（遊技球）」と呼ぶ。

10

【 0 0 3 8 】

普図始動口 2 2 8 は、ゲートやスルーチャッカーと呼ばれる、遊技領域 1 2 4 の所定の領域を球が通過したか否かを判定するための装置で構成しており、本実施形態では遊技盤 2 0 0 の左側に 1 つ配設している。普図始動口 2 2 8 を通過した球は一般入賞口 2 2 6 に入球した球と違って、遊技島側に排出することはない。球が普図始動口 2 2 8 を通過したことを所定の球検出センサが検出した場合、パチンコ機 1 0 0 は、普図表示装置 2 1 0 による普図変動遊技を開始する。

【 0 0 3 9 】

第 1 特図始動口 2 3 0 は、本実施形態では遊技盤 2 0 0 の中央に 1 つだけ配設している。この第 1 特図始動口 2 3 0 は、遊技球が進入する入り口の大きさが変化しない第一の始動領域である。第 1 特図始動口 2 3 0 への入球を所定の球検出センサが検出した場合、図 2 に示す払出装 1 5 2 を駆動し、所定の個数（例えば、3 個）の球を賞球として上皿 1 2 6 に排出するとともに、第 1 特図表示装置 2 1 2 による特図変動遊技を開始する。なお、第 1 特図始動口 2 3 0 に入球した球は、パチンコ機 1 0 0 の裏側に誘導した後、遊技島側に排出する。この第 1 特図始動口 2 3 0 は、始動領域の一つであり、自身の大きさが変化しない固定始動領域の一例に相当する。

20

【 0 0 4 0 】

第 2 特図始動口 2 3 2 は、本実施形態では普図始動口 2 2 8 の下側に 1 つだけ配設している。すなわち、第 2 特図始動口 2 3 2 は、遊技盤 2 0 0 の右側に設けられている。この第 2 特図始動口 2 3 2 の近傍には、ソレノイドによって左右に開閉自在な一对の羽根部材 2 3 2 1 が設けられており、一对の羽根部材 2 3 2 1 と第 2 特図始動口 2 3 2 を併せたものが、可変始動手段に相当し、一般には、電動チューリップ（電チュー）と呼ばれる。一对の羽根部材 2 3 2 1 は、第 2 特図始動口 2 3 2 への入賞の難易度を変更する部材である。すなわち、一对の羽根部材 2 3 2 1 が閉じたままでは第 2 特図始動口 2 3 2 への入球は不可能であり、一对の羽根部材 2 3 2 1 が閉じた態様は入賞困難な開閉態様である。一方、普図変動遊技に当選し、普図表示装置 2 1 0 が当り図柄を停止表示した場合に一对の羽根部材 2 3 2 1 が所定の時間間隔、所定の回数で開閉し、第 2 特図始動口 2 3 2 への球の入球が可能（入賞容易状態）になり、一对の羽根部材 2 3 2 1 が開いた開状態は入賞容易な状態である。すなわち、第 2 特図始動口 2 3 2 は、入り口（遊技球の進入口）の大きさが小サイズ（第 1 の大きさに相当）と大サイズ（第 2 の大きさに相当）のうちのいずれか一方のサイズからいずれか他方のサイズに変化する、遊技球の進入のしやすさが可変の可変始動領域であって、第二の始動領域の一例に相当する。この大サイズの大きさは、第 1 特図始動口 2 3 0 の入り口の大きさよりも大きい。一对の羽根部材 2 3 2 1 が開いた状態では、遊技領域 1 2 4 に進入した遊技球のうち、固定始動領域である第 1 特図始動口 2 3 0 に進入する遊技球よりも、可変始動領域である第 2 特図始動口 2 3 2 に進入する遊技球の方が多い。一方、小サイズの大きさは、第 1 特図始動口 2 3 0 の入り口の大きさよりも小さいか、あるいは第 1 特図始動口 2 3 0 の入り口の大きさ以下である。第 2 特図始動口 2 3 2 への入球を所定の球検出センサが検出した場合、払出装 1 5 2 を駆動し、所定の個数（例えば、4 個）の球を賞球として上皿 1 2 6 に排出するとともに、第 2 特図表示装

30

40

50

置 2 1 4 による特図変動遊技を開始する。なお、第 2 特図始動口 2 3 2 に入球した球は、パチンコ機 1 0 0 の裏側に誘導した後、遊技島側に排出する。

【 0 0 4 1 】

可変入賞口 2 3 4 は、本実施形態では遊技盤 2 0 0 の中央部下方に 1 つだけ配設している。この可変入賞口 2 3 4 は、可変入賞開口と、ソレノイドによってその可変入賞開口を開閉自在な扉部材 2 3 4 1 とを備えている。可変入賞開口は大入賞口と呼ばれることがあり、可変入賞口 2 3 4 はアタッカと呼ばれることがある。扉部材 2 3 4 1 は、所定の閉状態およびその閉状態よりも遊技球の、可変入賞開口への進入が容易な開状態のうちのいずれか一方の状態からいずれか他方の状態に状態変更する。閉状態および開状態はともに静止状態であり、閉状態は所定の第 1 の静止状態であり、本実施形態の可変入賞口 2 3 4 における閉状態は、扉部材 2 3 4 1 が遊技盤 2 0 0 の遊技者側の面と一致した静止状態である。一方、開状態は所定の第 2 の静止状態であり、本実施形態の可変入賞口 2 3 4 における開状態は、扉部材 2 3 4 1 が遊技盤 2 0 0 に対して略垂直になるまで遊技者側に回動した静止状態である。可変入賞口 2 3 4 は、後述する大当り遊技が開始されるまでは閉状態を維持し、大当り遊技が開始されると、開状態と閉状態との間で状態変更を繰り返す。なお、閉状態には、完全に閉塞してしる状態の他、遊技球の進入が実質的に不可能な程度に少し開いている状態であってもよい。また、可変入賞口は、遊技球が通過したり入り込んだりすること等によって遊技球の入賞となるものであればよく、図 3 に示すものに限定されない。特図変動遊技に当選して第 1 特図表示装置 2 1 2 あるいは第 2 特図表示装置 2 1 4 が大当り図柄を停止表示した場合に扉部材 2 3 4 1 が所定の時間間隔、所定の回数で開閉する。可変入賞口 2 3 4 への入球を所定の球検出センサが検出した場合、払出装置 1 5 2 を駆動し、所定の個数（例えば、1 5 個）の球を賞球として上皿 1 2 6 に排出する。なお、可変入賞口 2 3 4 に入球した球は、パチンコ機 1 0 0 の裏側に誘導した後、遊技島側に排出する。

【 0 0 4 2 】

さらに、これらの入賞口や始動口の近傍には、風車と呼ばれる円盤状の打球方向変換部材 2 3 6 や、遊技釘 2 3 8 を複数個、配設していると共に、内レール 2 0 4 の最下部には、いずれの入賞口や始動口にも入賞しなかった球をパチンコ機 1 0 0 の裏側に誘導した後、遊技島側に排出するためのアウト口 2 4 0 を設けている。

【 0 0 4 3 】

上皿 1 2 6 に収容されている球は発射レールの発射位置に供給される。このパチンコ機 1 0 0 では、遊技者の球発射ハンドル 1 3 4 の操作量に応じた強度で発射モータを駆動し、発射杆 1 4 6 および発射槌 1 4 8 によって外レール 2 0 2、内レール 2 0 4 を通過させて遊技領域 1 2 4 に打ち出す。そして、遊技領域 1 2 4 の上部に到達した球は、打球方向変換部材 2 3 6 や遊技釘 2 3 8 等によって進行方向を変えながら下方に落下し、入賞口（一般入賞口 2 2 6、可変入賞口 2 3 4）や始動口（第 1 特図始動口 2 3 0、第 2 特図始動口 2 3 2）に入賞するか、いずれの入賞口や始動口にも入賞することなく、または普図始動口 2 2 8 を通過するのみでアウト口 2 4 0 に到達する。

【 0 0 4 4 】

< 演出装置 2 0 6 >

次に、パチンコ機 1 0 0 の演出装置 2 0 6 について説明する。

【 0 0 4 5 】

この演出装置 2 0 6 の前面側には、遊技球の転動可能な領域にワープ装置 2 4 2 およびステージ 2 4 4 を配設し、遊技球の転動不可能な領域に演出可動体 2 2 4 を配設している。また、演出装置 2 0 6 の背面側には、装飾図柄表示装置 2 0 8 および遮蔽装置 2 4 6（以下、扉と称する場合がある）を配設している。すなわち、演出装置 2 0 6 において、装飾図柄表示装置 2 0 8 および遮蔽装置 2 4 6 は、ワープ装置 2 4 2、ステージ 2 4 4、および演出可動体 2 2 4 の後方に位置することとなる。

【 0 0 4 6 】

ワープ装置 2 4 2 は、演出装置 2 0 6 の左上方に設けたワープ入口 2 4 2 a に入った遊

10

20

30

40

50

技球を演出装置 2 0 6 の前面下方のステージ 2 4 4 にワープ出口 2 4 2 b から排出する。

【 0 0 4 7 】

ステージ 2 4 4 は、ワープ出口 2 4 2 b から排出された球や遊技釘 2 3 8 などによって乗り上げた球などが転動可能であり、ステージ 2 4 4 の中央部には、通過した球が第 1 特図始動口 2 3 0 へ入球し易くなるスペシャルルート 2 4 4 a を設けている。

【 0 0 4 8 】

演出可動体 2 2 4 は、本実施形態では人間の右腕の上腕と前腕を模した上腕部 2 2 4 a と前腕部 2 2 4 b とからなり、肩の位置に上腕部 2 2 4 a を回転させる不図示の上腕モータと肘の位置に前腕部 2 2 4 b を回転させる不図示の前腕モータを備える。演出可動体 2 2 4 は、上腕モータと前腕モータによって装飾図柄表示装置 2 0 8 の前方を移動する。

10

【 0 0 4 9 】

遮蔽装置 2 4 6 は、格子状の左扉 2 4 6 a および右扉 2 4 6 b からなり、装飾図柄表示装置 2 0 8 および前面ステージ 2 4 4 の間に配設する。左扉 2 4 6 a および右扉 2 4 6 b の上部には、不図示の 2 つのプーリに巻き回したベルトをそれぞれ固定している。すなわち、左扉 2 4 6 a および右扉 2 4 6 b は、モータによりプーリを介して駆動するベルトの動作に伴って左右にそれぞれ移動する。遮蔽装置 2 4 6 は、左扉 2 4 6 a および右扉 2 4 6 b を閉じた状態ではそれぞれの内側端部が重なり、遊技者が装飾図柄表示装置 2 0 8 を視認し難いように遮蔽する。左扉 2 4 6 a および右扉 2 4 6 b を開いた状態ではそれぞれの内側端部が装飾図柄表示装置 2 0 8 の表示画面の外側端部と若干重なるが、遊技者は装飾図柄表示装置 2 0 8 の表示の全てを視認可能である。また、左扉 2 4 6 a および右扉 2 4 6 b は、それぞれ任意の位置で停止可能であり、例えば、表示した装飾図柄がどの装飾図柄であるかを遊技者が識別可能な程度に、装飾図柄の一部だけを遮蔽するようなことができる。なお、左扉 2 4 6 a および右扉 2 4 6 b は、格子の孔から後方の装飾図柄表示装置 2 0 8 の一部を視認可能にしてもよいし、格子の孔の障子部分を半透明のレンズ体で塞ぎ、後方の装飾図柄表示装置 2 0 8 による表示を漠然と遊技者に視認させるようにしてもよいし、格子の孔の障子部分を完全に塞ぎ（遮蔽し）、後方の装飾図柄表示装置 2 0 8 を全く視認不可にしてもよい。

20

【 0 0 5 0 】

図 1 に示すスピーカ 1 2 0 や枠ランプ 1 2 2 等の装飾ランプ、図 3 に示す装飾図柄表示装置 2 0 8、演出可動体 2 2 4、および遮蔽装置 2 4 6 は、演出手段に相当し、これらの中でも装飾図柄表示装置 2 0 8 は演出表示手段の一例に相当する。

30

【 0 0 5 1 】

< 制御部 >

次に、図 4 を用いて、このパチンコ機 1 0 0 の制御部の回路構成について詳細に説明する。なお、同図は制御部の回路ブロック図を示したものである。

【 0 0 5 2 】

パチンコ機 1 0 0 の制御部は、大別すると、遊技の中核部分を制御する主制御部 3 0 0 と、主制御部 3 0 0 が送信するコマンド信号（以下、単に「コマンド」と呼ぶ）に応じて主に演出の制御を行う第 1 副制御部 4 0 0 と、第 1 副制御部 4 0 0 より送信されたコマンドに基づいて各種機器を制御する第 2 副制御部 5 0 0 と、主制御部 3 0 0 が送信するコマンドに応じて主に遊技球の払い出しに関する制御を行う払出制御部 6 0 0 と、遊技球の発射制御を行う発射制御部 6 3 0 と、パチンコ機 1 0 0 に供給される電源を制御する電源管理部 6 6 0 と、によって構成している。本実施形態では、主制御部 3 0 0、第 1 副制御部 4 0 0 および第 2 副制御部 5 0 0 はそれぞれ別の回路基板からなるものであるが、これら 3 つの制御部（3 0 0、4 0 0、5 0 0）は、共通の一つの回路基板からなるものであってもよいし、第 1 副制御部 4 0 0 と第 2 副制御部 5 0 0 が、主制御部 3 0 0 の回路基板とは別の共通の一つの回路基板からなるものであってもよい。したがって、主制御部 3 0 0、第 1 副制御部 4 0 0 および第 2 副制御部 5 0 0 それぞれを所定の制御手段ととらえることもできるし、これら 3 つの制御部（3 0 0、4 0 0、5 0 0）を併せた一つのを所定の制御手段ととらえることもできるし、第 1 副制御部 4 0 0 および第 2 副制御部 5 0 0

40

50

を併せた一つのものを所定の制御手段ととらえることもできる。

【0053】

<主制御部>

まず、パチンコ機100の主制御部300について説明する。

【0054】

主制御部300は、主制御部300の全体を制御する基本回路302を備えており、この基本回路302には、CPU304（本発明の遊技制御手段、異常対応処理手段の一例に相当）と、制御プログラムや各種データを記憶するためのROM306と、一時的にデータを記憶するためのRAM308（本発明の記憶手段の一例に相当）と、各種デバイスの入出力を制御するためのI/O310と、リアルタイム割り込みや時間計測等を行うためのタイマ回路311と、時間や回数等を計測するためのカウンタ回路312と、後述するシステムリセットとユーザリセットを制御するリセット制御回路314（本発明の異常検出手段の一例に相当）と、水晶発振器316aを搭載している。なお、ROM306やRAM308については他の記憶装置を用いてもよい。また、ROM306には所定情報等を表す各種のデータがアドレスごとに格納されており、以降の説明でテーブルというときには、ROM306内のいずれのアドレスを指定するかを決定するための条件を表形式にまとめたものをさす場合がある。これらの点は後述する第1副制御部400や第2副制御部500についても同様である。この基本回路302のCPU304は、水晶発振器316bが出力する所定周期のクロック信号をシステムクロックとして入力して動作する。

【0055】

また、基本回路302には、本体開放センサ1041、前面枠扉センサ1061、球貯留皿付扉センサ1082、および図1に示す下皿128が遊技球によって満タンになったことを検知する下皿満タン検知センサや、各始動口、入賞口の入り口および可変入賞口の内部に設けた球検出センサを含む各種センサ320が出力する信号を受信し、増幅結果や基準電圧との比較結果を乱数生成回路318および基本回路302に出力するためのセンサ回路322と、第1特図表示装置212や第2特図表示装置214の表示制御を行うための駆動回路324と、普図表示装置210の表示制御を行うための駆動回路326と、各種状態表示部328（例えば、普図保留ランプ216、第1特図保留ランプ218、第2特図保留ランプ220、高確中ランプ222等）の表示制御を行うための駆動回路330と、第2特図始動口232や可変入賞口234等を開閉駆動する各種ソレノイド332を制御するための駆動回路334を接続している。

【0056】

乱数生成回路318は、基本回路302で使用する乱数を生成する。この乱数生成回路318における乱数の生成には、大別するとカウンタモードと乱数モードとの2種類の方法がある。カウンタモードでは、所定の時間間隔でカウントアップ（ダウン）する数値を取得して、その数値を乱数として導出する。乱数モードには、さらに2つの方法がある。乱数モードにおける一つ目の方法は、乱数の種を用いて所定関数（例えばモジユラス関数）による演算を行い、この演算結果を乱数として導出する。二つ目の方法は、0～65535の範囲の数値がランダムに配列された乱数テーブルから数値を読み出し、その読み出した数値を乱数として導出する。乱数生成回路318では、各種センサ320からセンサ回路322に入力される信号に重畳しているホワイトノイズを利用して不規則な値を取得する。乱数生成回路318は、こうして取得した値を、カウンタモードでカウントアップ（ダウン）させるカウンタの初期値として用いたり、乱数の種として用いたり、あるいは乱数テーブルの読み出し開始位置を決定する際に用いる。さらに、本実施形態では、生成する乱数の最大値を変更することにより、生成する乱数の範囲を変更できるように構成されている。この内容については後述する。

【0057】

なお、第1特図始動口230に球が入賞したことを、各種センサ320のうちの球検出センサが検出した場合には、センサ回路322は球を検出したことを示す信号を乱数生成回路318に出力する。この信号を受信した乱数生成回路318は、第1特図始動口23

0に対応する乱数生成回路のそのタイミングにおける値をラッチし、ラッチした値を、乱数生成回路318に内蔵された、第1特図始動口230に対応する乱数記憶用レジスタに記憶する。また、乱数生成回路318は、第2特図始動口232に球が入賞したことを示す信号を受信した場合も同様に、第2特図始動口232に対応する乱数生成回路のそのタイミングにおける値をラッチし、ラッチした値を、乱数生成回路318に内蔵された、第2特図始動口232に対応する乱数記憶用レジスタに記憶する。さらに、乱数生成回路318は、普図始動口228に球が入賞したことを示す信号を受信した場合も同様に、普図始動口228に対応する乱数生成回路のそのタイミングにおける値をラッチし、ラッチした値を、乱数生成回路318に内蔵された、普図始動口228に対応する乱数記憶用レジスタに記憶する。

10

【0058】

また、この明細書にいう球検出センサとしては、具体的には、一般入賞口226、第1特図始動口230、第2特図始動口232、可変入賞口234など所定の入賞口に入賞した球を検出するセンサや、普図始動口228を通過する球を検出するセンサがあげられる。

【0059】

さらに、基本回路302には、情報出力回路336を接続しており、主制御部300は、この情報出力回路336を介して、外部のホールコンピュータ(図示省略)等が備える情報入力回路350にパチンコ機100の遊技情報(例えば、制御状態を表す情報等)を出力する。

20

【0060】

また、主制御部300には、電源管理部660から主制御部300に供給している電源の電圧値を監視する電圧監視回路338を設けており、この電圧監視回路338は、電源の電圧値が所定の値(本実施形態では9V)未満である場合に電圧が低下したことを示す低電圧信号を基本回路302に出力する。低電圧信号は、主制御部300のCPU304を動作させるための電気系統に異常があることを表す電気系統異常信号であり、電圧監視回路338は電気系統異常信号出力手段の一例に相当する。

【0061】

また、主制御部300には、電源が投入されると起動信号(リセット信号)を出力する起動信号出力回路(リセット信号出力回路)340を設けており、CPU304は、この起動信号出力回路340から起動信号を入力した場合に、遊技制御を開始する(後述する主制御部メイン処理を開始する)。主制御部300のCPU304は、遊技制御手段の一例に相当する。

30

【0062】

また、主制御部300は、第1副制御部400にコマンドを送信するための出力インタフェースと、払出制御部600にコマンドを送信するための出力インタフェースをそれぞれ備えており、この構成により、第1副制御部400および払出制御部600との通信を可能としている。なお、主制御部300と第1副制御部400および払出制御部600との情報通信は一方方向の通信であり、主制御部300は第1副制御部400および払出制御部600にコマンド等の信号を送信できるように構成しているが、第1副制御部400および払出制御部600からは主制御部300にコマンド等の信号を送信できないように構成している。

40

【0063】

<副制御部>

次に、パチンコ機100の第1副制御部400について説明する。第1副制御部400は、主に主制御部300が送信したコマンド等に基づいて第1副制御部400の全体を制御する基本回路402を備えており、この基本回路402には、CPU404と、一時的にデータを記憶するためのRAM408と、各種デバイスの入出力を制御するためのI/O410と、時間や回数等を計測するためのカウンタタイマ412を搭載している。この基本回路402のCPU404は、水晶発振器414が出力する所定周期のクロック信号

50

をシステムクロックとして入力して動作する。また、基本回路 4 0 2 には、制御プログラムや各種演出データを記憶するための R O M 4 0 6 が接続されている。なお、R O M 4 0 6 は、制御プログラムと各種演出データとを別々の R O M に記憶させてもよい。

【 0 0 6 4 】

また、基本回路 4 0 2 には、スピーカ 1 2 0 (およびアンプ) の制御を行うための音源 I C 4 1 6 と、各種ランプ 4 1 8 の制御を行うための駆動回路 4 2 0 と、演出可動体 2 2 4 の駆動制御を行うための駆動回路 4 2 2 と、演出可動体 2 2 4 の現在位置を検出する演出可動体センサ 4 2 4 と、図 1 に示すチャンスボタン 1 3 6 の押下を検出するチャンスボタン検出センサ 4 2 6 と、演出可動体センサ 4 2 4 やチャンスボタン検出センサ 4 2 6 からの検出信号を基本回路 4 0 2 に出力するセンサ回路 4 2 8 と、を接続している。

10

【 0 0 6 5 】

さらに、第 1 副制御部 4 0 0 には、装飾図柄表示装置 (液晶表示装置) 2 0 8 および遮蔽装置 2 4 6 の制御を行うための第 2 副制御部 5 0 0 が接続されている。

【 0 0 6 6 】

第 1 副制御部 4 0 0 と第 2 副制御部 5 0 0 を併せた副制御手段は、遊技制御手段である主制御部 3 0 0 からの指令信号を受信し、受信した指令信号に基づいて、装飾図柄表示装置 2 0 8 等の演出手段を制御する。

【 0 0 6 7 】

< 払出制御部、発射制御部、電源管理部 >

次に、パチンコ機 1 0 0 の払出制御部 6 0 0、発射制御部 6 3 0、電源管理部 6 6 0 について説明する。

20

【 0 0 6 8 】

払出制御部 6 0 0 は、主に主制御部 3 0 0 が送信したコマンド等の信号に基づいて図 2 に示す払出装置 1 5 2 の払出モータ 6 0 2 を制御すると共に、払出センサ 6 0 4 が出力する制御信号に基づいて賞球または貸球の払い出しが完了したか否かを検出すると共に、インタフェース部 6 0 6 を介して、パチンコ機 1 0 0 とは別体で設けられたカードユニット 6 0 8 との通信を行う。

【 0 0 6 9 】

発射制御部 6 3 0 は、払出制御部 6 0 0 が出力する、発射許可または停止を指示する制御信号や、球発射ハンドル 1 3 4 内に設けた発射強度出力回路が出力する、遊技者による球発射ハンドル 1 3 4 の操作量に応じた発射強度を指示する制御信号に基づいて、図 1 に示す発射杆 1 4 6 および発射槌 1 4 8 を駆動する発射モータ 6 3 2 の制御や、上皿 1 2 6 から発射装置 1 1 0 に球を供給する球送り装置 6 3 4 の制御を行う。

30

【 0 0 7 0 】

電源管理部 6 6 0 は、パチンコ機 1 0 0 に外部から供給される交流電源を直流化し、所定の電圧に変換して払出制御部 6 0 0 と第 2 副制御部 5 0 0 に所定電圧を供給する。主制御部 3 0 0、第 1 副制御部 4 0 0、および発射制御部 6 3 0 は、払出制御部 6 0 0 から所定電圧の供給を受ける。また、電源管理部 6 6 0 は、外部からの電源が断たれた後も所定の部品 (例えば主制御部 3 0 0 の R A M 3 0 8 等) に所定の期間 (例えば 1 0 日間) 電源を供給するための蓄電回路 (例えば、コンデンサ) を備えている。なお、本実施形態では、電源管理部 6 6 0 から払出制御部 6 0 0 と第 2 副制御部 5 0 0 に所定電圧を供給し、払出制御部 6 0 0 から主制御部 3 0 0 と第 1 副制御部 4 0 0 と発射制御部 6 3 0 に所定電圧を供給しているが、各制御部や各装置に他の電源経路で所定電圧を供給してもよい。

40

【 0 0 7 1 】

< 図柄の種類 >

次に、図 5 (a) ~ (c) を用いて、パチンコ機 1 0 0 の第 1 特図表示装置 2 1 2、第 2 特図表示装置 2 1 4、装飾図柄表示装置 2 0 8、普通図柄表示装置 2 1 0 が停止表示する特図および普図の種類について説明する。

【 0 0 7 2 】

図 5 (a) は特図の停止図柄態様 (第 1 の図柄態様) の一例を示したものである。第 1

50

特図始動口 2 3 0 に球が入球したことを球検出センサである第 1 始動口センサが検出したことを条件として特図 1 変動遊技が開始され、第 2 特図始動口 2 3 2 に球が入球したことを球検出センサである第 2 始動口センサが検出したことを条件として特図 2 変動遊技が開始される。特図 1 変動遊技が開始されると、第 1 特別図柄表示装置 2 1 2 は、7 個のセグメントの全点灯と、中央の 1 個のセグメントの点灯を繰り返す「特図 1 の変動表示」（特図変動遊技）を行う。また、特図 2 変動遊技が開始されると、第 2 特別図柄表示装置 2 1 4 は、7 個のセグメントの全点灯と、中央の 1 個のセグメントの点灯を繰り返す「特図 2 の変動表示」（特図変動遊技）を行う。そして、特図 1 の変動開始前に決定した変動時間が経過すると、第 1 特別図柄表示装置 2 1 2 は特図 1 の停止図柄態様を停止表示し、特図 2 の変動開始前に決定した変動時間が経過すると、第 2 特別図柄表示装置 2 1 4 は特図 2 の停止図柄態様を停止表示する。以下、この「特図 1 又は 2 の変動表示」を開始してから特図 1 又は 2 の停止図柄態様を停止表示するまでの一連の表示を特図の変動表示と称することがある。この特図の変動表示は複数回、連続して行われることがある。

10

【0073】

図 5 (a) には、図柄変動表示における停止図柄態様として「特図 A」から「特図 J」の 10 種類の特図が示されている。図 5 (a) においては、図中の白抜きの部分が消灯するセグメントの場所を示し、黒塗りの部分が点灯するセグメントの場所を示している。

【0074】

本実施形態では、特図の停止図柄態様として、6 種類の大当たり図柄（「特図 A」から「特図 F」）が用意されている。「特図 A」は 1 5 ラウンド（R）特別大当たり図柄であり、「特図 C」は 2 R 特別大当たり図柄であって、突然確変と称される。これらの図柄（特図 A、C）が停止表示されるとその後、制御状態は特図高確率普図高確率状態になる。「特図 B」は 1 5 R 大当たり図柄であり、「特図 D」は 2 R 大当たり図柄であって、突然時短と称される。特図 B または特図 D が停止表示されるとその後、制御状態は特図低確率普図高確率状態になる。「特図 E」は、隠れ確変と称される 2 R 大当たり図柄であり、「特図 F」は突然通常と称される 2 R 大当たり図柄である。特図 E が停止表示されるとその後、制御状態は特図高確率普図低確率状態になる。特図 F が停止表示されるとその後、制御状態は特図低確率普図低確率状態になる。

20

【0075】

ここにいうラウンドとは、所定量の遊技価値（所定球数）を獲得することができるチャンスの回数をいう。本実施形態では、図 3 に示す可変入賞口 2 3 4 の作動回数を表すものであり、1 5 ラウンドとは、可変入賞口 2 3 4 の 1 または複数回の開閉動作を 1 回（1 回の作動）として、この作動が 1 5 回続くことを意味する。すなわち、1 回の作動が、開閉状態が第 1 の開閉状態（ここでは閉状態）から第 2 の開閉状態（ここでは開状態）に変化する特定変化の一例に相当し、可変入賞口 2 3 4 は、大当たり遊技中に、この特定変化を複数の定数回（1 5 ラウンドの場合であれば 1 5 回）行うものである。各ラウンドは所定のラウンド終了条件（例えば所定球数（一例として 1 0 球）の遊技球の進入、所定量の遊技価値（所定球数）の獲得、ラウンド開始から所定時間の経過などのうちのうちの 1 または複数）が成立することにより終了する。本実施形態のパチンコ機 1 0 0 では、後述するように、特図変動遊技における大当たりか否かの決定はハードウェア乱数の抽選によって行い、特別大当たりか否かの決定はソフトウェア乱数の抽選によって行う。大当たりと、特別大当たりあるいは時短大当たりとの違いは、次回の特図変動遊技で、大当たりに当選する確率が高い（特別大当たりあるいは時短大当たり）か低い（大当たり）かの違いである。以下、この大当たり

に当選する確率が高い状態のことを特図高確率状態と称し、その確率が低い状態のことを特図低確率状態と称する。本実施形態では、大当たり遊技中には特図低確率状態へ移行し、特図 A、特図 C、および特図 E に当選した場合には、大当たり遊技終了後、次に大当たりするまで特図高確率状態が維持される。一方、特図 B、特図 D、および特図 F に当選した場合には、大当たり遊技終了後も特図低確率状態のままである。特図低確率状態は第 1 の確率制御状態の一例に相当する。また、大当たり遊技終了後に特図高確率状態になることを特図確変と称することもあり、大当たり遊技終了後に大当たり

に当選する確率が高くなっている状態

30

40

50

(特図高確率状態)は、遊技者の有利度が高くなる制御状態であって第2の確率制御状態の一例に相当する。この特図高確率状態を確変状態と称することがある。なお、本明細書では制御状態という遊技台(パチンコ機100)の内部における状態をさす文言を用いて説明するが、この制御状態という文言にはいわゆる遊技状態の概念が含まれる。この確率制御状態の移行は主制御部300が行い、主制御部300は、確率制御状態移行手段の一例に相当する。

【0076】

また、特図A~Dに当選すると、いずれも大当たり遊技終了後、電チューサポート(電サポ)有りの状態(以下、電サポ状態と称する)に移行する。電サポ状態とは、特図変動遊技における大当たりを終了してから、次の大当たりを開始するまでの時間を短くする等して、遊技者の有利度が非電サポ状態より高い所定状態のことをいう。この電サポ状態は、このパチンコ機100に用意された制御状態の一つであり、時短状態と称されることもある。すなわち、電サポ状態(時短状態)は、大当たり遊技の終了を条件に開始される。なお、厳密に言えば、「電サポ状態」はあくまでも普図がらみの状態であり、「時短状態」は特図がらみの状態または普図および特図がらみの状態である。主制御部300のRAM308には時短フラグも用意されており、時短フラグがオンに設定されていると、電サポ状態であり、普図高確率状態である。普図高確率状態では普図低確率状態に比べて、普図変動遊技に当選しやすくなる(普図確変)。例えば、普図変動遊技の当選確率が、普図低確率状態(非電サポ状態)では1/101であるのに対し、普図高確率状態(電サポ状態)では99/101に上昇する。また、電サポ状態の方が、非電サポ状態に比べて普図変動遊技の変動時間は短くなる(普図変短)。例えば、非電サポ状態では10秒の普図変動遊技の変動時間が電サポ状態では1.2秒に短縮される。また、電サポ状態では、非電サポ状態に比べて、第2特図始動口232の一对の羽根部材2321の1回の開放における開放時間が長くなりやすい(電チュー開放期間延長)。例えば、非電サポ状態では0.3秒の電チュー開放期間が電サポ状態では1.7秒に延長される。さらに、電サポ状態では非電サポ状態に比べて、一对の羽根部材2321は多く開きやすい(電チュー開放回数増加)。例えば、普図始動口228への1回の入賞につき非電サポ状態では1回しか開かない一对の羽根部材2321が、電サポ状態では3回開く(例えば、1.7秒開放することを3回繰り返し、開放と開放の間の閉鎖時間は1.6秒)。電チュー開放期間延長や電チュー開放回数増加により、第2特図始動口232に入球する確率が高まる。なお、時短フラグは、大当たり遊技中にはオフに設定される。したがって、大当たり遊技中には、非電サポ状態が維持される。これは、大当たり遊技中に電サポ状態であると、大当たり遊技中に可変入賞口234に所定の個数、遊技球が入球するまでの間に第2特図始動口232に多くの遊技球が入球し、大当たり中に獲得することができる遊技球の数が多くなってしまい射幸性が高まってしまうという問題があり、これを解決するためのものである。なお、本実施形態では、電サポ状態(時短状態)では、普図確変、普図変短、電チュー開放期間延長、および電チュー開放回数増加の総てが行われるが、これらのうちの少なくともいずれか一つが行われれば、遊技者の有利度が高い状態になり、電サポ状態(時短状態)としてもよい。あるいは、第2特図始動口232に入球する確率が高まる、電チュー開放期間延長または電チュー開放回数増加のうちのいずれか一方が行われれば、電サポ状態(時短状態)としてもよい。非電サポ状態では、電サポ状態よりも遊技球が第2特図始動口232に進入し難い。上述のごとく、第2特図始動口232は、遊技球が進入する入り口の大きさが小サイズと大サイズのうちのいずれか一方のサイズからいずれか他方のサイズに変化するものである。この第2特図始動口232は、入り口が、電サポ状態では非電サポ状態よりも長期間にわたって大サイズである。本実施形態では、特図Aおよび特図Cが停止表示されると、その後に行われる大当たり遊技終了後、次に大当たり遊技が開始されるまで電サポ状態(普図高確率状態)が維持され、特図Bおよび特図Dが停止表示されると、その後に行われる大当たり遊技終了後、特図変動遊技が100回行われる間、電サポ状態が維持され、101回目には非電サポ状態(普図低確率状態)に移行する。一方、電サポ無しの大当たり(特図E, 特図F)に当選した場合には、大当たり遊技終了後に電サポ状態に移行しない。非電サポ状

10

20

30

40

50

態では、第2特図始動口232は、入り口が小サイズに維持される。一方、上述のごとく、電サポ状態では、第2特図始動口232は、入り口が大サイズになり、遊技球の進入率が高められる。すなわち、非電サポ状態では、遊技球が可変始動領域である第2特図始動口232に第1の進入率で進入するのに対して、電サポ状態では、遊技球が第2特図始動口232に上記第1の進入率よりも進入率が高い第2の進入率で進入する。したがって、非電サポ状態が第一の進入率制御状態の一例に相当し、電サポ状態が第二の進入率制御状態の一例に相当する。

【0077】

さらに、本実施形態では、大当り図柄の他に小当り図柄として2種類の停止図柄が用意されている。図5(a)に示す、特図Gは第1小当り図柄であり、特図Hは第2小当り図柄である。小当り遊技では、可変入賞口234の扉部材2341が所定回(例えば15回)作動し、その扉部材2341は、1回の作動につき開状態を最大で1.5秒間しか維持しない。小当りにおける扉部材2341の開放では、例えば、1回目の開放で、遊技球が所定球数(例えば10球)進入してしまうと、あるいは所定量の遊技価値(所定球数)を獲得してしまうと、2回目以降の開放は行われない。小当り遊技中には、特図低確率普図低確率状態へ移行する。小当りは、小当り遊技前後で制御状態が変化しない役であり、小当り遊技終了後には小当り遊技開始前の制御状態に復帰する。

【0078】

大当り遊技および小当り遊技では、可変入賞口234の扉部材2341が1または複数回の開閉動作を行い、遊技者の有利度が相対的に高い状態になる。

【0079】

また、本実施形態では、ハズレ図柄も2種類用意されている。図5(a)に示す、特図Iは第1ハズレ図柄であり、特図Jは第2ハズレ図柄である。ハズレ図柄が停止表示されると、可変入賞口234の扉部材2341は開閉動作を行わず、遊技者の有利度が相対的に低い状態になる。なお、「特図I」と「特図J」以外のハズレ図柄(例えば、第3のハズレ図柄等)をさらに用意しておいてもよく、本実施形態ではハズレ図柄は複数種類の図柄を含むものである。

【0080】

以上説明したように、本実施形態のパチンコ機100では、遊技者の有利度が高い第2の有利度の当り制御状態(大当り制御状態および小当り制御状態)と、第2の有利度よりは有利度が低い第1の有利度のハズレ制御状態とが用意され、パチンコ機100は当り制御状態(第二の制御状態)とハズレ制御状態(第一の制御状態)のうちのいずれか一方の制御状態をとる。これらの制御状態の移行も主制御部300のCPU304が行い、主制御部300のCPU304は、制御状態移行手段の一例にも相当する。なお、小当り制御状態は、可変入賞口234の扉部材2341が開閉動作を行うものの、可変入賞口234への入球はほとんど期待することができないため、小当り制御状態を上記第1の有利度の制御状態(第一の制御状態)ととらえることもできる。

【0081】

なお、本実施形態のパチンコ機100には、大当り図柄1として「特図A」以外の図柄も用意されており、大当り図柄2等の他の図柄についても同様である。

【0082】

第1特図表示装置212および第2特図表示装置214は、当否判定結果(抽選結果)を報知する報知手段であって、図柄変動を開始してから当否判定の結果に対応した図柄態様(特図A〜と特図J)を停止表示するまでの図柄変動表示を行う図柄表示手段の一例に相当する。

【0083】

図5(b)は装飾図柄の一例を示したものである。本実施形態の装飾図柄には、「装飾1」〜「装飾10」の10種類がある。第1特図始動口230または第2特図始動口232に球が入賞したこと、すなわち、第1特図始動口230に球が入球したことを第1始動口センサが検出したこと、あるいは第2特図始動口232に球が入球したことを第2始動

10

20

30

40

50

口センサが検出したことを条件にして、装飾図柄表示装置 208 の左図柄表示領域 208 a、中図柄表示領域 208 b、右図柄表示領域 208 c の各図柄表示領域に、「装飾 1」「装飾 2」「装飾 3」・・・「装飾 9」「装飾 10」「装飾 1」・・・の順番で表示を切り替える「装飾図柄の変動表示」を行う。すなわち、装飾図柄表示装置 208 は、第 1 特別図柄表示装置 212 および第 2 特別図柄表示装置 214 とは別に、装飾図柄を変動表示するものである。そして、装飾図柄の組合せである停止図柄態様（第 2 の図柄態様）を停止表示する。15R 特別大当りである「特図 A」や 2R 特別大当りである「特図 C」を報知する場合には、図柄表示領域 208 a ~ 208 c に、同じ奇数の装飾図柄が 3 つ並んだ“装飾図柄の組合せ 2”（例えば「装飾 3 - 装飾 3 - 装飾 3」や「装飾 5 - 装飾 5 - 装飾 5」等）を停止表示する。15R 大当りである「特図 B」を報知する場合には、図柄表示領域 208 a ~ 208 c に、同じ偶数の装飾図柄が 3 つ並んだ“装飾図柄の組合せ 1”（例えば「装飾 2 - 装飾 2 - 装飾 2」や「装飾 4 - 装飾 4 - 装飾 4」等）を停止表示する。また、隠れ確変である「特図 E」や、突然通常である「特図 F」や、小当りである「特図 G」,「特図 H」を報知する場合には、図柄表示領域 208 a ~ 208 c に、「装飾 1 - 装飾 2 - 装飾 3」といった“装飾図柄の組合せ 3”を停止表示し、突然確変である「特図 C」や、突然時短である「特図 D」を報知する場合には、図柄表示領域 208 a ~ 208 c に、「装飾 1 - 装飾 3 - 装飾 5」といった“装飾図柄の組合せ 4”を停止表示する。また、ハズレである「特図 I」,「特図 J」を報知する場合には、図柄表示領域 208 a ~ 208 c に、“装飾図柄の組合せ 1” ~ “装飾図柄の組合せ 4”以外の装飾図柄の組合せ（例えば、ばらけ目）を停止表示する。以下、装飾図柄表示装置 208 において、この「装飾図柄の変動表示」を開始してから装飾図柄の停止図柄態様（例えば、“装飾図柄の組合せ 2”）を停止表示するまでの一連の表示を装飾図柄の変動表示と称することがある。

【0084】

なお、特図 1 や特図 2 の停止図柄態様（図 5（a）参照）と、装飾図柄表示装置 208 の左中右の各図柄表示領域 208 a ~ c に表示される一つの装飾図柄の停止図柄態様（同図（b）参照）は、装飾図柄（同図（b）参照）の方が大きい。

【0085】

図 5（c）は普図の停止図柄態様（第 2 の図柄態様）の一例を示したものである。本実施形態の普図の停止表示態様には、当り図柄である「普図 A」と、ハズレ図柄である「普図 B」の 2 種類がある。普図始動口 228 を球が通過したことを球検出センサであるゲートセンサが検出したことに基づいて、普図表示装置 210 は、7 個のセグメントの全点灯と、中央の 1 個のセグメントの点灯を繰り返す「普図の変動表示」（普図変動遊技）を行う。そして、変動時間が経過した後に、当り図柄である「普図 A」とハズレ図柄である「普図 B」の内のいずれか一方の図柄を停止表示する。この図 5（c）においても、図中の白抜きの部分が消灯するセグメントの場所を示し、黒塗りの部分が点灯するセグメントの場所を示している。

【0086】

以下、この「普図の変動表示」を開始してから普図の停止図柄態様を停止表示するまでの一連の表示を普図の変動表示と称することがある。普図表示装置 210 は補助図柄報知手段の一例に相当する。

【0087】

< 主制御部の基本回路の構成例 >

次に、図 6 を用いて、主制御部 300 の基本回路 302 の構成例について説明する。同図は、図 4 に示す基本回路 302 の構成例を示す図である。

【0088】

図 6 に示す基本回路 302 には、CPU 304、ROM（内蔵 ROM）306、RAM（内蔵 RAM）308、外部バス制御回路 3101、パラレル入力ポート 3102、アドレスデコード回路 3103、タイマ回路 311、カウンタ回路 312、リセット制御回路 314 に加え、割込み制御回路 3100、クロック回路 3200、乱数生成回路 318 が

10

20

30

40

50

備えられており、これら全てが内部バス 3 3 0 0 を介して互いに接続されている。

【 0 0 8 9 】

なお、外部バス制御回路 3 1 0 1、パラレル入力ポート 3 1 0 2、アドレスデコード回路 3 1 0 3 の 3 つが、図 4 の I / O 3 1 0 に相当するものである。

【 0 0 9 0 】

以下、上記説明した各部の詳細について説明する。

【 0 0 9 1 】

まず、C P U 3 0 4、R O M 3 0 6、R A M 3 0 8 については、図 4 にて説明した通りである。

【 0 0 9 2 】

外部バス制御回路 3 1 0 1 は、I O リクエスト端子 (X I O R Q 端子)、メモリリクエスト端子 (X M R E Q 端子)、リード信号端子 (X R D 端子)、ライト信号端子 (X W R 端子)、1 6 ビット幅のアドレス出力端子 (A 0 端子 ~ A 1 5 端子)、および 8 ビット幅の入出力端子であるデータ入出力端子 (D 0 端子 ~ D 7 端子) を有する。本実施形態では、このうちデータ入出力端子 (D 0 端子 ~ D 7 端子) は、図 4 に示す各駆動回路 3 2 4 , 3 2 6 , 3 3 0 , 3 3 4 へのデータ出力と、各周辺制御回路からのデータ入力に用いられている。このデータ入出力端子 (D 0 端子 ~ D 7 端子) によるデータの入出力先は、アドレス出力端子 (A 0 端子 ~ A 1 5 端子) から出力されるアドレス信号、およびアドレスデコード回路 3 1 0 3 から出力されるチップセレクト信号を用いて切り替えられる。

【 0 0 9 3 】

パラレル入力ポート 3 1 0 2 は、4 つの入力端子 (P 0 端子 ~ P 3 端子) を有する。これらの入力端子 (P 0 端子 ~ P 3 端子) は、図 4 に示すセンサ回路 3 2 2 に接続されており、センサ回路 3 2 2 からの信号の入力に用いられている。本実施形態では、第 1 特図始動口 2 3 0 への入球を検出する球検出センサからの信号が P 0 端子に inputs され、第 2 特図始動口 2 3 2 への入球を検出する球検出センサからの信号が P 1 端子に inputs され、普図始動口 2 2 8 への入球を検出する球検出センサからの信号が P 2 端子に inputs される。また、センサ回路 3 2 2 からの信号は、乱数生成回路 3 1 8 が生成する乱数を C P U 3 0 4 に取得させるためのラッチ信号として、乱数生成回路 3 1 8 に出力する。この動作については後述する。

【 0 0 9 4 】

アドレスデコード回路 3 1 0 3 は、1 4 の出力端子 (X C S 0 端子 ~ X C S 1 3 端子) を有する。この出力端子 (X C S 0 端子 ~ X C S 1 3 端子) は、基本回路 3 0 2 の外部にある周辺制御回路に接続されており、外部バス制御回路 3 1 0 1 のデータ入出力端子 (D 0 端子 ~ D 7 端子) から出力されるデータの送信先を切り替えるためのチップセレクト信号等の出力に用いられている。

【 0 0 9 5 】

タイマ回路 3 1 1 は、時間の計測に用いられる。なお、タイマ回路 3 1 1 は設定された計測時間を過ぎると、タイムアウト信号をカウンタ回路 3 1 2 に出力する。一方、カウンタ回路 3 1 2 は、各種信号の立ち上がり (あるいは立ち下がり) の回数の計測に用いられる。このカウンタ回路で計測される信号には、基本回路 3 0 2 のシステムクロックの他、上記タイマ回路からのタイムアウト信号、メモリの読み書き信号、メモリリクエスト信号、外部入出力の信号、割込みに対する応答信号等も計測することができる。

【 0 0 9 6 】

リセット制御回路 3 1 4 は、システムリセット入力端子 (X S R S T 端子) と、リセット出力端子 (X R S T O 端子) の 2 つの端子を有する。このシステムリセット入力端子 (X S R S T 端子) は電圧監視回路 3 3 8 に接続されている。このシステムリセット入力端子 (X S R S T 端子) からシステムリセット信号 (例えば一定時間 L レベルの信号) が入力されると、リセット制御回路 3 1 4 は、基本回路 3 0 2 の内部の回路に対してこのシステムリセット信号を出力するとともに、基本回路 3 0 2 の外部にある周辺制御回路に対してリセット出力端子 (X R S T O 端子) からリセット信号 (例えば、L レベルから H レベ

10

20

30

40

50

ルへの立ち上がり信号)が出力される。この場合、基本回路302では、システムリセットと称する処理が実行され、各回路が初期化される。このシステムリセットが実行される一例として、電源投入時が挙げられる。なお、このシステムリセットについては後述する。

【0097】

また、リセット制御回路314は、ウォッチドッグタイマ(WDT)3141(本発明の復帰指示手段の一例に相当)、および指定エリア外走行禁止回路3142を備えている。WDT3141がタイムアウトになった場合や、CPU304が所定の範囲以外のアドレスを参照(指定エリア外走行)した場合には、リセット制御回路314は、基本回路302の内部の回路に対してシステムリセット信号およびユーザリセット信号のいずれかを出力する。なお、システムリセット信号およびユーザリセット信号のどちらを出力するかは、ROM306内のプログラム管理エリア(詳細は後述)の設定に従う。また、基本回路302の外部にある周辺制御回路に対しては、リセット出力端子(XRSTO端子)からリセット信号が出力される。

10

【0098】

基本回路302では、設定によって上記のシステムリセットか、あるいはユーザリセットと称する処理のいずれかを実行させることができる。なお、ユーザリセットでは、各回路が必要に応じて初期化される。このユーザリセットについては後述する。

【0099】

上記指定エリア外走行は、プログラムが想定外の動作をしていることを意味する。この場合、CPU304が本来プログラムとして扱われるはずのないコードにより動作することになる。このような状況は、プログラムミスによる所謂暴走した状態の他に、何らかの不正によって生じている可能性がある。この場合、上記のシステムリセットおよびユーザリセットのいずれかの処理により、正常な動作に復帰させることができるようになっている。また、WDT3141がタイムアウトになった場合としては、プログラムミスによる暴走した状態や、電圧降下によりCPU304が本来設計した動作を行うことができなくなった場合等がある。この場合にも、上記のシステムおよびユーザリセットのいずれかの処理により、正常な動作に復帰させることができるようになっている。

20

【0100】

割込み制御回路3100は、外部入力や内部状態の変化に応じて適宜処理を実行させるために割込みを発生させる。この割込み処理には、例えば外部からの入力(センサによる信号)を受け付けた場合に実行する処理がある。なお、この割込み処理は、本発明の第三の処理に相当する。また、この割込み処理の契機となる、外部入力や内部状態の変化に応じた割込みは、本発明の第二の割込み要求に相当する。本実施形態では、乱数生成回路318が、乱数を取得するためのラッチ信号を受信した際にも、割込み処理を実行(割込みを発生)させることができるようになっている。なお、割込み制御回路3100は、内部情報レジスタ3101を備えており、この内部情報レジスタ3101には、乱数生成回路318で乱数更新周期を決める外部クロック(カウントクロック)の周期の異常、および乱数の更新に関する異常、さらに、直前に発生したユーザリセットのリセット要因の情報等が格納される。なお、この内部情報レジスタ3101は、異常検出情報保持手段の一例に相当する。

30

40

【0101】

クロック回路3200は、図4に示すの水晶発振器316b(以下、システム用水晶発振器316bと称する場合がある)から外部クロック入力端子(EX端子)を介して入力される外部クロック(この例では、24MHzのクロック)を所定の分周比(この例では、1/2)で分周し、分周後のシステムクロック(この例では、12MHzのクロック)をこの基本回路302内部の各回路に供給する。また、このシステムクロックをシステムクロック出力端子(CLK端子)を介して基本回路302外部の周辺制御回路に出力する。

【0102】

50

乱数生成回路 318 は、乱数を更新するためのクロック信号（カウントクロック）を用いて、乱数のラッチ信号を受信したときにこの更新された乱数を乱数レジスタ内に保持するものである。本実施形態では、水晶発振器 316 a から外部クロック入力端子（RCK 端子）を介して入力される外部クロック信号を所定の分周比（この例では、1/2）で分周してこのカウントクロックに用いているが、基本回路 302 内部のクロック信号を用いることもでき、この場合は水晶発振器 316 a は不要となる。乱数レジスタに保持された値は、乱数として読み出して使用することができる。なお、乱数レジスタから乱数を読み出すと、乱数レジスタが次の乱数をラッチすることを許容する許容状態とすることができる。この乱数生成回路 318 の詳細は後述する。

【0103】

<メモリマップおよび I/O マップ>

次に、図 7 を用いて、図 6 に示す基本回路 302 のメモリマップおよび I/O マップの一例について説明する。同図は、基本回路 302 のメモリマップおよび I/O マップの一例を示す図である。

【0104】

図 7 (a) には、図 6 に示す基本回路 302 におけるメモリマップの一例が示されている。このメモリマップには、0000H から FFFFH までのアドレス空間が示されている。このうち、0000H から 2FFFFH までの空間には ROM 306 が割り当てられ、F000H から F3FFFH までの空間には RAM 308 が割り当てられ、FE00H から FEBFH までの空間には基本回路 302 内の各回路に内蔵されている内蔵レジスタが割り当てられている。CPU 304 に、これらの番地に対してアクセスする命令を実行させることにより、対応するハードウェアに対するアクセスを実行させることができる。なお、0000H から 2FBFH までの空間（12224 バイト）は、プログラムコードとこのプログラムが使用するプログラムデータの格納に使用される空間であり、2FC0H から 2FFFFH までの空間（64 バイト）は、プログラム管理エリアとして使用される空間である。プログラム管理エリアには、この基本回路 302 を動作させる際に用いられる各種設定（乱数生成回路の動作設定、WDT 3141 の動作設定等）や、各種識別情報（製品コード、メーカーコード、ID ナンバー等）が格納される。

【0105】

図 7 (b) には、図 6 に示す基本回路 302 における I/O マップの一例が示されている。この I/O マップには、00H から FFH までの入出力空間が示されている。この図 7 (b) には、00H から BFH までの空間に内蔵レジスタが割り当てられている例が示されている。この場合、CPU 304 に、これらの番地に対する入出力命令を実行させることにより、内蔵レジスタに対して入出力を行う事が出来る。図 6 に示す基本回路 302 では、内蔵レジスタを、図 7 (a) に示すようにメモリマップ上に割り当てるか、図 7 (b) に示すように I/O マップ上に割り当てるかを選択することができるようになっている。すなわち設計方針によって、何れかの方式を選択することができる。なお、本実施形態では、図 7 (a) の方式を採用している。

【0106】

<リセット処理>

次に、図 8 を用いて、システムリセットの流れについて説明する。同図は、システムリセットの流れを示す図である。

【0107】

上述したように、システムリセット信号がリセット制御回路 314 の XSRST 端子から入力されると、システムリセットと称する処理が実行される。

【0108】

まず、システムリセット信号は、所定時間（例えば、システムクロック 4 周期分）の L レベル信号である。この信号が XSRST 端子に入力されると、システムリセットが開始される。図 8 には、XSRST 端子の入力信号が所定時間の L レベルを経た直後に H レベルに立ち上がっていることが示されている。ここでは、この H レベルになる直前までがシ

10

20

30

40

50

ステムリセット信号であるものとして説明を続ける。

【 0 1 0 9 】

システムリセット信号がリセット制御回路 3 1 4 に入力されると、リセット制御回路 3 1 4 からシステムリセット信号が基本回路 3 0 2 内の回路に送信される。このことにより、C P U 3 0 4 を含む全ての内部回路が初期化され、セキュリティモードに移行し、その後ユーザモードに移行する。図 8 に示す動作モードには、システムリセット信号の後にセキュリティモードに移行し、その後ユーザモードに移行することが示されている。なお、この際、リセット制御回路 3 1 4 の X R S T O 端子からは L レベルの信号が出力される。

【 0 1 1 0 】

ここで、ユーザモードとは、R O M 3 0 6 に記憶されたプログラムに従って C P U 3 0 4 が処理を実行するモードである。より具体的には、メモリマップの 0 0 0 0 H 番地から命令が読み出され処理が開始される。一方、セキュリティモードとは、ユーザモードに移行する前のモードであり、ユーザモードにおいて R O M 3 0 6 に記憶されたプログラムに従って C P U 3 0 4 を正常に動作させるためのセキュリティチェック処理が行われるモードである。

【 0 1 1 1 】

セキュリティチェック処理では、R O M 3 0 6 のチェックや、内蔵レジスタのチェック等が実行される。なお、ここで異常がある場合、C P U 3 0 4 の動作は停止される。

【 0 1 1 2 】

このセキュリティチェック処理に続いて、固定延長処理とランダム延長処理が実行される。固定延長処理とは、セキュリティモードを、設定した固定時間分延長する処理である。また、ランダム延長処理とは、セキュリティモードを、設定した時間範囲内でランダムな時間分延長する処理である。これらの固定時間、およびランダム時間は、上述したプログラム管理エリアにおいて設定することができる。

【 0 1 1 3 】

上記固定延長処理が終了すると、X R T S O 端子から H レベルの信号が出力される。図 8 には、X R S T O 端子の信号が、固定延長処理の終了時のタイミングで L レベルから H レベルへの立ち上がっていることが示されている。この信号により、マイクロプロセッサ 3 0 0 0 の周辺回路の状態は初期化される。

【 0 1 1 4 】

固定延長処理に続き、ランダム延長処理が終了すると、セキュリティモードからユーザモードに移行し、遊技制御用のプログラム（具体的には、後述する主制御部メイン処理）が実行される。

【 0 1 1 5 】

ここで、上記構成の効果について説明する。

【 0 1 1 6 】

遊技台の制御は乱数生成回路 3 1 8 において生成される乱数を用いて行われる。しかし、この乱数は、乱数テーブルや所定の演算によって生成されるものであるため、一見ランダムであっても規則性を有するものである。こうした規則性を排除するために例えば入賞回数のような規則性のない要素を利用することが考えられるが、電源投入直後のような遊技が進行していない場合こうした要素は利用できない。また、ノイズのような規則性のない要素を利用する場合、このノイズが検知できないレベルであると利用することができない。このような理由から、電源投入後や、システムリセット直後の状態は規則性がより顕著になる期間であり、不正のターゲットになりやすい。

【 0 1 1 7 】

基本回路 3 0 2 でシステムリセットが実行される場合、内部の回路でどのような信号の送受信が行われているかは不明である。しかし、基本回路 3 0 2 の外部に接続された回路に対する信号の送受信は測定することが可能である。さらに、システムリセット時には基本回路 3 0 2 の外部の回路にリセット信号を送信する。仮に、外部の回路に対するリセット信号の出力と同時に、遊技制御用プログラムを開始させた場合、システムリセット直後

10

20

30

40

50

にどのような信号のやり取りがされているかが分析され、その規則性に基づいて不正が行われる虞がある。また、リセット信号の出力と同時になくとも、遊技制御用プログラムが開始されるまでの間が一定期間であれば、同様の不正が行われる虞がある。

【0118】

上記のシステムリセットでは、X R S T O端子から外部の回路にリセット信号が出力されるが、その後ランダム延長処理により、ユーザモードの開始までの期間をランダムに変化させている。この構成により、上記のような不正を防止することができる。

【0119】

なお、設定によりW D T 3 1 4 1がタイムアウトになった場合や、指定エリア外走行した場合にも、上記システムリセットを実行させることができる。本実施形態では、システムリセットではなくユーザリセットを実行させるように設定している。

【0120】

続いて、図9を用いて、リセットが実行された場合の処理の流れについて説明する。同図は、リセットの流れを示すフローチャートである。このフローチャートは、リセット制御回路314にシステムリセット信号が入力された場合、W D T 3 1 4 1がタイムアウトになった場合、あるいは指定エリア外走行を検知した場合に、基本回路302の各回路で実行される処理である。

【0121】

最初のステップS H 0 1では、実行されるリセット動作が、システムリセット動作か否か判定される。基本回路302で実行されるリセット動作には、システムリセット動作（図8参照）とユーザリセット動作の2つがある。ここで、システムリセット動作を実行する場合には、ステップS H 0 3に進む。また、システムリセット動作でないリセット動作、すなわちユーザリセット動作を実行する場合には、ステップS H 1 1に進む。

【0122】

ステップS H 0 3では、第1内部回路初期化処理が実行される。この第1内部回路初期化処理は、C P U 3 0 4のコアや内蔵レジスタ（タイマ回路311、カウンタ回路312、パラレル入力ポート3102、R A M 3 0 8アクセスプロテクトレジスタ、割込み制御回路3100、乱数生成回路318を制御するレジスタ）の値を初期化する。この第1内部回路初期化処理が終了すると、ステップS H 0 5に進む。

【0123】

ステップS H 0 5では、セキュリティチェック処理が実行される。このセキュリティチェック処理では、ユーザプログラムを基に計算された認証コード（R O M 3 0 6のプログラム管理エリアに記憶）が正しいか否か再計算を行う。認証コードが正しい場合にはステップS H 0 7に進み、そうでない場合にはC P U 3 0 4の動作を停止させる。

【0124】

ステップS H 0 7では、固定延長処理が実行される。この固定延長処理では、予め設定した固定時間（例えば、R O M 3 0 6のプログラム管理エリア内のセキュリティ時間設定の0～2ビットを用いて設定）だけセキュリティモードを延長する。例えば、nをプログラム管理エリアに設定された時間とし、システムクロックをS C L Kとした場合に、 $3n \times 2^{24} / S C L K$ 秒だけ延長する。なお、この延長時間の経過時にX R S T O端子からリセット信号を出力させる。その後ステップS H 0 9に進む。

【0125】

ステップS H 0 9では、ランダム延長処理が実行される。このランダム延長処理では、予めランダムに選択されたランダム時間（例えば、管理エリア内のセキュリティ時間設定の3～4ビットを用いて設定）だけセキュリティモードを延長する。例えばショートモードが設定されている場合には0～S μ 秒、ミドルモードが設定されている場合には0～M μ 秒、ロングモードが設定されている場合には、0～L μ 秒それぞれ延長する（S < M < L）。この処理が終了するとユーザモードに移行し、C P U 3 0 4は、メモリマップの0000H番地から処理を開始する。本実施形態では、主制御部300のメイン処理が開始されることになる。

10

20

30

40

50

【 0 1 2 6 】

一方、ステップ S H 0 1 で、ユーザリセット動作を実行する場合に進むステップ S H 1 1 では、第 2 内部回路初期化処理が実行される。この第 2 内部回路初期化処理は、C P U 3 0 4 のコアや内蔵レジスタ（タイマ回路 3 1 1、カウンタ回路 3 1 2、パラレル入力ポート 3 1 0 2、R A M 3 0 8 アクセスプロテクトレジスタ、割込み制御回路 3 1 0 0）の値を初期化する。ただし、乱数生成回路 3 1 8 を制御するレジスタの値はリセット前の状態が維持される。この第 2 内部回路初期化処理が終了すると、ユーザモードに移行し、C P U 3 0 4 は、メモリマップの 0 0 0 0 H 番地から処理を開始する。本実施形態では、主制御部 3 0 0 のメイン処理が開始されることになる。

【 0 1 2 7 】

< 乱数生成回路 >

次に、図 1 0 を用いて、図 6 に示す基本回路 3 0 2 の乱数生成回路 3 1 8 の詳細について説明する。同図は、図 6 に示す乱数生成回路 3 1 8 の内部構成図である。

【 0 1 2 8 】

乱数生成回路 3 1 8 は、それぞれ異なる乱数を生成する 4 つの乱数生成チャンネル C H 1 ~ C H 4 を備えている。なお、各チャンネル回路の内部構成は同一であるため、図 1 0 では、1 つの乱数生成チャンネル C H 1 を示し、残りの乱数生成チャンネル C H 2 ~ C H 4 については、図示を簡略化している。以下の説明では、この乱数生成チャンネル C H 1 を中心に乱数生成回路 3 1 8 について説明する。

【 0 1 2 9 】

乱数生成回路 3 1 8 は、初期設定レジスタ 3 1 8 1 と、周波数監視回路 3 1 8 2 と、乱数更新回路 3 1 8 3 と、乱数監視回路 3 1 8 4 と、ノイズフィルタ 3 1 8 5 と、ソフトラッチレジスタ 3 1 8 6 と、ラッチ選択レジスタ 3 1 8 7 と、乱数レジスタ 3 1 8 8 と、乱数ラッチフラグレジスタ 3 1 8 9 と、乱数割込み制御レジスタ 3 1 8 0 を備えている。なお、周波数監視回路 3 1 8 2 および乱数監視回路 3 1 8 4 は、本発明の更新異常検出手段の一例に相当する。

【 0 1 3 0 】

初期設定レジスタ 3 1 8 1 には、R C K 端子からの外部クロック信号とシステムクロック（内部クロック信号）のうち、いずれのクロック信号を乱数更新回路 3 1 8 3 で使用するかを定めるクロック選択情報が、プログラム管理エリア内の情報に基づいて設定される。R C K 端子からの外部クロック信号とシステムクロック（内部クロック信号）は乱数更新回路 3 1 8 3 の手前に設けられたマルチプレクサに入力される。初期設定レジスタ 3 1 8 1 が上記クロック選択情報に従って更新クロック選択信号をこのマルチプレクサに入力することにより、この更新クロック選択信号によって選択されたクロック信号が乱数更新回路 3 1 8 3 に入力されるようになっている。なお、外部クロック信号が選択されている場合、所定の分周比（この例では、1 / 2）で分周されたクロック信号が乱数更新回路 3 1 8 3 に入力される。なお、分周されたクロック信号が、内部クロックよりも低い周波数でない場合には使用することができない。なお、本実施形態では、外部クロック信号が選択されているものとして説明を続ける。

【 0 1 3 1 】

周波数監視回路 3 1 8 2 は、内部クロック信号および外部クロック信号の周期を監視し、この周期が一定でなくなった場合に、クロック信号に異常があることを示す情報を、内部情報レジスタ 3 1 0 1 に出力する。

【 0 1 3 2 】

乱数更新回路 3 1 8 3 は、初期設定レジスタ 3 1 8 1 によって選択されたクロック信号が入力され、このクロック信号の周期に従って乱数を更新する。更新した乱数の値は、乱数監視回路 3 1 8 4 および乱数レジスタ 3 1 8 8 にそれぞれ出力される。この乱数更新回路 3 1 8 3 の詳細については、図 1 2 ~ 図 1 5 を用いて後述する。

【 0 1 3 3 】

乱数監視回路 3 1 8 4 は、乱数更新回路 3 1 8 3 からの入力に基づいて、乱数が正常に

10

20

30

40

50

更新されているか否かを監視する。乱数の更新に異常がある場合、この乱数の更新に異常があることを示す情報を、内部情報レジスタ 3 1 0 1 に出力する。

【 0 1 3 4 】

なお、上記の説明では、乱数生成回路 3 1 8 の内部に周波数監視回路 3 1 8 2 および乱数監視回路 3 1 8 4 が設けられている構成であったが、乱数生成回路 3 1 8 の外部に設けてもよい。また、上記の説明では、乱数更新回路 3 1 8 3 とは別に周波数監視回路 3 1 8 2 および乱数監視回路 3 1 8 4 が設けられている構成であったが、乱数更新回路 3 1 8 3 の内部にこれらの回路を設けてもよい。

【 0 1 3 5 】

ノイズフィルタ 3 1 8 5 には、P 0 端子 ~ P 3 端子からの入力、パラレル入力ポート 3 1 0 2 を介してラッチ信号として入力される。なお、図 1 0 では、P 3 端子、およびその P 3 端子に接続された回路等は図示省略している。上述のごとく、P 0 端子には、第 1 特図始動口 2 3 0 への入球を検出する球検出センサからの信号が入力され、P 1 端子には、第 2 特図始動口 2 3 2 への入球を検出する球検出センサからの信号が入力され、P 2 端子には、普図始動口 2 2 8 への入球を検出する球検出センサからの信号が入力される。さらに、ノイズフィルタ 3 1 8 5 には、初期設定レジスタ 3 1 8 1 によって選択されたクロック信号が入力される。このクロック信号を利用して、P 0 端子 ~ P 3 端子からの入力に生じるノイズを除去した上で、ラッチ信号を検出する。このラッチ信号が検出されると、ハードラッチ信号が乱数レジスタ 3 1 8 8 の手前に設けられたマルチプレクサに出力される。なお、このノイズ除去の詳細については、図 1 1 を用いて後述する。

【 0 1 3 6 】

ソフトラッチレジスタ 3 1 8 6 には、乱数レジスタ 3 1 8 8 から乱数をラッチすることを示す情報が C P U 3 0 4 からの指示によって適宜設定される。この情報が、ソフトラッチ信号として乱数レジスタ 3 1 8 8 の手前に設けられたマルチプレクサに出力される。

【 0 1 3 7 】

ラッチ選択レジスタ 3 1 8 7 には、乱数レジスタ 3 1 8 8 の手前に設けられたマルチプレクサからハードラッチ信号とソフトラッチ信号の何れを出力させるか、すなわち、乱数レジスタ 3 1 8 8 にどちらのラッチ信号を入力するのかわかる情報を、C P U 3 0 4 からの指示によって適宜設定される。この情報を設定することにより、ハードラッチ信号とソフトラッチ信号を適宜使用して、乱数を取得することができる。

【 0 1 3 8 】

乱数レジスタ 3 1 8 8 には、3 つの信号が入力される。1 つ目の信号は、乱数更新回路 3 1 8 3 から出力された乱数を表す信号である。2 つ目の信号は、手前に設けられたマルチプレクサから出力された乱数ラッチ信号（ハードラッチ信号とソフトラッチ信号のうち、ラッチ選択レジスタ 3 1 8 7 で設定された信号）である。3 つ目の信号は、乱数の読み取りを示すリード信号である。

【 0 1 3 9 】

乱数レジスタ 3 1 8 8 には、乱数更新回路 3 1 8 3 によって更新された乱数を示す信号が常に入力されている。ここで、乱数ラッチ信号が入力されると、この入力タイミングにおける乱数が乱数レジスタ 3 1 8 8 内にラッチ（保持）される。このとき、乱数レジスタ 3 1 8 8 からは、乱数がラッチされていることを示すセット信号が、乱数ラッチフラグレジスタ 3 1 8 9 に出力される。このとき C P U 3 0 4 は、ラッチされている乱数を取得することができる。なお、C P U 3 0 4 により乱数が取得されると、乱数レジスタ 3 1 8 8 にリード信号が入力される。この信号により新たな乱数ラッチ信号が入力された場合に乱数をラッチすることを許容する許容状態となる。換言すれば、一度乱数をラッチすると、リード信号が入力されるまで新たに乱数をラッチすることができない非許容状態となる。なお、リード信号が入力されてもラッチされている乱数は保持し続けるため、C P U 3 0 4 はラッチされている同一のタイミングでラッチされた乱数を何度でも取得することができる。このように構成することで乱数ラッチ信号を出力するセンサ回路におけるチャタリングの影響を押さえることができる。なお、リード信号が入力されたことを示すクリア信

10

20

30

40

50

号が乱数ラッチフラグレジスタ3189に出力される。また、図10に示すように、乱数レジスタ3188が複数あることにより、同じ乱数更新回路から生成された乱数を様々なタイミングで取得することができる。

【0140】

乱数ラッチフラグレジスタ3189には、乱数レジスタ3188に乱数がラッチされているか否かを示す情報が記憶される。

【0141】

乱数割込み制御レジスタ3180には、乱数レジスタ3188に乱数が保持された際に割込み制御回路に割込みを発生させるか否かを示す情報が設定される。この情報は乱数レジスタ3188毎に設定することができる。例えば、第1特図始動口230への入球により乱数発生チャンネルCH1の乱数がラッチされた場合には、割込みを発生させ、第2特図始動口232への入球により乱数発生チャンネルCH2の乱数がラッチされた場合には、割込みを発生させない、というような設定をすることができる。

【0142】

上記説明した乱数生成回路318を用いて、本実施形態では、普図始動口282、第1特図始動口230、第2特図始動口232のそれぞれに入球したタイミングで乱数取得する。なお、任意のタイミングでCPU304に乱数取得させるように、プログラムを実行させることもできる。さらに異なる乱数生成チャンネルを使用してそれぞれ独立の乱数取得し、それぞれのチャンネル毎に乱数生成範囲の最大値を設定することができる。

【0143】

なお、本実施形態では、個別のチャンネルに対して乱数生成範囲を変更することができ、設定されていない場合には所定の最大値（例えば65535）が適用される例について説明したが、これ以外に例えば、乱数生成範囲を変更する場合に全てのチャンネルに対して乱数生成範囲を設定することを必要とする構成であってもよい。

【0144】

なお、普図始動口282に入球したタイミングで取得された乱数は、後述する普図当選乱数として用いられる。また、第1特図始動口230に入球したタイミングで取得された乱数は、加工（例えば、乱数生成回路とは異なる回路（例えば、基本回路302やカウンタ回路312）でカウントアップ（ダウン）される値を乱数に加算（減算）する処理など）されて、後述する特図1当選乱数として用いられる。さらに、第2特図始動口232に入球したタイミングで取得された乱数は、加工されて、後述する特図2当選乱数として用いられる。

【0145】

なお、乱数の加工は、第1特図始動口230および第2特図始動口232に入球したタイミングで取得される乱数に限らず、他の契機（例えば、普図始動口282へに入球したタイミングなど）によって取得される乱数に対して行ってもよい。さらに、上述した乱数生成範囲の最大値を設定する場合においては、設定した最大値に応じた加工（例えば、この最大値を超えない値を乱数に加算する処理など）すれば良い。

【0146】

また、乱数の加工は必ずしも行う必要はないが、乱数の加工を行うことは乱数の狙いうちの防止に有効に働く。例えば加工した後の乱数が更新されたか否かをCPU304によって監視した場合、乱数生成回路318内での乱数の更新が正常に行われているか否かを正確に判断することができない。このように、乱数を加工する場合には、上述の乱数監視回路3184による乱数の更新の監視がより有効に働くこととなる。

【0147】

続いて、図11を用いてノイズフィルタ3185の動作について説明する。同図は、図10に示すノイズフィルタ3185による処理の一例を示す図である。

【0148】

上述したように、ノイズフィルタ3185には、P0端子～P3端子からの入力、パラレル入力ポート3102を介してラッチ信号として入力され、初期設定レジスタ318

10

20

30

40

50

1 によって選択されたクロック信号が入力される。このノイズフィルタ 3185 は、例えば図 11 に示すように、クロック信号のダウンエッジ（H レベルから L レベルへの立ち下り信号）が 4 回連続で入力されるまで、P0 端子～P3 端子からの入力信号が H レベルであれば、ハードウェアラッチ信号を出力するように構成されている。単純に信号の立ち上がりおよび立ち下りだけを基にハードウェアラッチ信号を出力すると、ノイズが入った場合にもハードウェアラッチ信号が出力されてしまう。このため、上記のようにクロック信号を用いて、一定期間のセンサ信号を検出させることで、ノイズによりハードウェアラッチ信号が出力されてしまわないように構成されている。

【0149】

上記説明では、P0 端子～P3 端子からの入力によりハードラッチ信号を出力させる例について説明したが、例えば、P0 端子～P3 端子からの入力を一度 CPU 304 で受け付けた上で乱数を取得する方法もある。この場合には、ハードラッチ信号ではなく、ソフトラッチレジスタ 3186 から出力されたソフトラッチ信号により、乱数をラッチさせることになる。この場合、上記ノイズフィルタによる処理と同様の処理が CPU 304 により実行される。すなわち、P0 端子～P3 端子からの入力が所定期間継続したか否かを判定し、これを満たす場合に P0 端子～P3 端子からの入力が正しく行われたと判定する。その後、ソフトラッチ信号を出力するようにソフトラッチレジスタ 3186 を設定する。

【0150】

次に、図 12 を用いて、図 10 に示す乱数更新回路 3183 の詳細について説明する。同図は、図 10 に示す乱数更新回路 3183 の詳細を示す図である。

【0151】

図 12 (a) に示す乱数更新回路 3183 は、カウンタ回路 3183a と、スタート値選択回路 3183b と、最大値設定レジスタ 3183c を備えている。なお、図 10 では、乱数更新回路 3183 に対して外部クロック信号および内部クロック信号のいずれかが乱数更新のための更新クロック信号として入力されることが示されているが、この図 12 に示す乱数更新回路 3183 には、さらに CPU 304 から最大値データが入力される。

【0152】

カウンタ回路 3183a からは、乱数（乱数データ）が出力される。この乱数の初期値は、スタート値選択回路 3183b に設定されている。この初期値には、固定値（例えば 0）、プログラム管理エリア内に記憶されている基本回路 302 の ID ナンバーを基にした値、および、乱数生成範囲内で抽選された値のいずれかが設定される。

【0153】

カウンタ回路 3183a には、更新クロック信号の 1 クロック毎に 1 が加算されるカウンタが設けられており、このカウンタの値に、スタート値選択回路 3183b から入力された乱数の初期値を加えた値を乱数として出力する。

【0154】

カウンタ回路 3183a から出力される乱数の最大値は、最大値設定レジスタ 3183c に設定されている。なお、乱数の最大値は、CPU 304 からの命令に従って最大値設定レジスタ 3183c に設定される。図 12 (b) には、この最大値が設定されている 16 ビットのレジスタが示されている。CPU 304 から最大値を設定する命令がない場合の初期値は、FFFFH (65535) である。なお、この最大値設定レジスタ 3183c のかわりに、例えば、ROM 306 のプログラム管理エリア内に最大値を設定する領域を設け、設定された最大値を参照する構成であってもよい。

【0155】

カウンタ回路 3183a は、出力する乱数が最大値を超えた場合、この最大値に 1 を加えた値を減算した上で、この値を乱数として出力する。例えば最大値が 65535 の場合において、初期値とカウンタの値を足した値が、65534、65535、65536、65537 の順に更新されるとすると、出力される乱数は、65534、65535、0 (65536 - (65535 + 1))、1 (65537 - (65535 + 1)) のようになる。すなわち、最大値を超えると出力される乱数が 0 に戻るようになる。

【 0 1 5 6 】

また、カウンタ回路 3 1 8 3 a の内部に設けられたカウンタの値が、最大値レジスタ 3 1 8 3 c に設定された最大値になると、このカウンタの値が 0 にクリアされるとともに、カウンタ回路 3 1 8 3 a からスタート値選択回路 3 1 8 3 b に乱数の出力が一巡したことを示す信号（一巡信号）が出力される。この一巡信号を受けたスタート値選択回路 3 1 8 3 b では、乱数の初期値が更新される。この際更新される初期値が、最大値設定レジスタ 3 1 8 3 c に設定されている乱数の最大値を超えている場合、例えば、固定値を用いたり、一度現在の乱数の最大値を乗じてから設定可能な乱数生成範囲の最大値（6 5 5 3 5）で除算した値を用いることにより、乱数の最大値を超えない値（乱数生成範囲内の値）が初期値として再設定される。無論、最初からこの再設定方法などを用いて、乱数生成範囲内の値が初期値として設定されるようにしてもよい。

10

【 0 1 5 7 】

なお、本実施形態では、最大値設定レジスタ 3 1 8 3 c に設定された最大値は、カウンタ回路 3 1 8 3 a からの出力が一巡した時点で自動的に更新されるが、例えば C P U 3 0 4 からの更新命令が来た時点で更新されるようにしてもよい。

【 0 1 5 8 】

ここで、上記の乱数生成の範囲を図 1 3 および図 1 4 を用いて説明する。図 1 3 は、乱数生成範囲の最大値が設定されていない場合（デフォルトの状態）において出力される乱数の範囲を示す図である。また、図 1 4 は、図 1 3 とは異なる最大値が設定された場合に出力される乱数の範囲を示す図である。

20

【 0 1 5 9 】

まず、図 1 3（a）では n 周期目（ $n - 1$ 回目の一巡信号が出力された直後）の状況について説明する。図 1 3（a）には、0 ~ 6 5 5 3 5 の乱数生成範囲が示されている。また、出力される乱数の初期値がスタート値（ X ）として示されている。

【 0 1 6 0 】

乱数更新回路 3 1 8 3 からは、更新クロックの 1 クロック毎に乱数が更新されて出力される。より具体的には、最初にスタート値（ X ）が出力され、その後 1 クロック毎に、 $X + 1$ 、 $X + 2$ の順で更新された乱数が出力される。この乱数の値が乱数生成範囲の最大値である 6 5 5 3 5 になると、上記説明した処理によって、次に出力される乱数は 0 に戻る。その後、1、2、の順で更新された乱数が出力され、 $X - 1$ が出力された時点でこの乱数生成範囲を一巡したことになる。なお、このとき、乱数更新回路 3 1 8 3 内のカウンタ回路 3 1 8 3 a のカウンタの値は最大値と同じ値になっている。スタート値選択回路 3 1 8 3 b に乱数の出力が一巡したことを示す信号（一巡信号）が出力される。

30

【 0 1 6 1 】

続いて 1 クロックが入力されると、乱数更新回路 3 1 8 3 の出力は $n + 1$ 周期目（ n 回目の一巡信号が出力された直後）に入る。この $n + 1$ 周期目の状況について、図 1 3（b）を用いて説明する。まず、乱数更新回路 3 1 8 3 内のカウンタ回路 3 1 8 3 a のカウンタの値は 0 にクリアされる。また、スタート値選択回路 3 1 8 3 b では、新たな初期値が設定される。図 1 3（b）には、この新たな初期値がスタート値（ X' ）として示されている。この新たな初期値と、カウンタ回路 3 1 8 3 a のカウンタの値により、上記説明した流れと同様の流れで乱数が出力される。

40

【 0 1 6 2 】

次に、図 1 4（a）では、図 1 3 に示す乱数生成範囲の最大値よりも小さい最大値が設定された場合の n 周期目（ $n - 1$ 回目の一巡信号が出力された直後）の状況について説明する。図 1 4（a）には、0 ~ 6 5 5 3 5 のうち、設定された最大値によって図 1 3（a）に示す乱数生成範囲よりも狭くなった乱数生成範囲が示されている。なお、出力されない乱数の範囲が左下がりのハッチングで示されている。また、出力される乱数の初期値がスタート値（ Y ）として示されている。

【 0 1 6 3 】

図 1 3 を用いて説明した状況と同様に、乱数更新回路 3 1 8 3 からは、最初にスタート

50

値 (Y) が出力され、その後 1 クロック毎に、Y + 1、Y + 2 の順で更新された乱数が出力される。この乱数の値が設定された最大値になると、上記説明した処理によって、次に出力される乱数は 0 に戻る。すなわち、左下がりのハッチングで示された範囲の乱数は出力されない。その後、1、2、の順で更新された乱数が出力され、Y - 1 が出力された時点でこの乱数生成範囲を一巡したことになる。なお、このとき、乱数更新回路 3183 内のカウンタ回路 3183a のカウンタの値は設定された最大値と同じ値になっている。スタート値選択回路 3183b に乱数の出力が一巡したことを示す信号 (一巡信号) が出力される。

【0164】

続いて 1 クロックが入力されると、乱数更新回路 3183 の出力は n + 1 周期目 (n 回目の一巡信号が出力された直後) に入る。この n + 1 周期目の状況について、図 14 (b) を用いて説明する。図 13 (b) を用いて説明した場合と同様、乱数更新回路 3183 内のカウンタ回路 3183a のカウンタの値は 0 にクリアされる。また、スタート値選択回路 3183b では、新たな初期値が設定される。図 14 (b) には、この新たな初期値がスタート値 (Y') として示されている。この新たな初期値と、カウンタ回路 3183a のカウンタの値により、上記説明した流れと同様の流れで乱数が出力される。

【0165】

なお、上記のように乱数生成チャンネルの最大値を適切に設定する以外に、例えば、ある乱数生成チャンネルでは乱数の最大値が 65535 であるが、別の乱数生成チャンネルでは乱数の最大値が 255 である、というように、チャンネル毎に乱数生成範囲を予め異ならせておいてもよい。この場合には、必要とされる乱数生成範囲に応じてチャンネルを選択すればよい。この場合には、最大値設定レジスタの容量削減や、最大値設定の処理負担を軽減することができる。さらに、予め設定可能な最大値を複数設定した上で、これらの中から適切な最大値を選択して設定するようにしても、最大値設定レジスタの容量削減や、最大値設定の処理負担を軽減することができる。

【0166】

以上、乱数更新回路 3183 の乱数の出力について説明した。以下この乱数更新回路 3183 の変形例について図 15 を用いて説明する。同図は、最大値と最小値を設定した乱数生成範囲において、乱数を取得することができる範囲を示す図である。

【0167】

図 12 から図 14 の例では、乱数生成範囲の最大値を変更する例について説明したが、例えば、最小値を設定できるものであってもよい。さらに、最大値だけでなく最小値を設定するレジスタを用意し、図 15 (a) に示すように、最小値、最大値を設定し、乱数生成範囲を設定できるものであってもよい。加えて、図 15 (b) に示すように、複数の乱数生成範囲を設定できるものであってもよい。すなわち、出力される乱数の範囲を設定出来る構成であればよい。また、上記説明では、説明を分かり易くするため出力される乱数が 1 ずつ増加する例について説明したが、これ以外の乱数の更新方法であってもよい。

【0168】

以下、図 16 を用いて本実施形態の遊技台で使用される乱数と、その主な導出源について説明する。同図は、本実施形態の遊技台で使用される乱数の導出源を表で示す図である。なお、この図で示される各乱数は、後述のフローチャートで用いられる。

【0169】

まず、特図 1 当選乱数、特図 2 当選乱数、および普図当選乱数は、上記乱数生成回路 318 の乱数生成チャンネル CH1 ~ CH4 によって生成される乱数が基になる。この値を必要に応じて適宜加工してこれらの乱数として使用する。

【0170】

大当り用特図乱数、小当り用特図乱数、およびハズレ用特図乱数は、後述する主制御部タイマ割込み処理において生成される。すなわちこれらの乱数は、所謂ソフトウェア乱数である。なお、これらの乱数を生成する際に用いられる初期値生成用乱数は、主制御部メイン処理および主制御部タイマ割込み処理で生成される。

10

20

30

40

50

【 0 1 7 1 】

特図変動時間決定用乱数、および普図変動時間決定用乱数は、カウンタ回路 3 1 2 の値を乱数として用いる。本実施形態のカウント回路 3 1 2 は、基本回路 3 0 2 のシステムクロックの他、上記タイマ回路からのタイムアウト信号、メモリの読み書き信号、メモリリクエスト信号、外部入出力の信号等もカウンタの対象として用いることができる。このため、これらを組み合わせることで規則性のない値を導出させ、上記の乱数に使用している。

【 0 1 7 2 】

演出用乱数は、主制御部メイン処理および主制御部タイマ割込み処理で生成される。

【 0 1 7 3 】

次に、図 1 7 を用いて、図 6 に示す割込み制御回路 3 1 0 0 に設けられた内部情報レジスタ 3 1 0 1 の詳細について説明する。同図は、図 6 に示す割込み制御回路 3 1 0 0 に設けられた内部情報レジスタ 3 1 0 1 の一部を示す図である。

【 0 1 7 4 】

上述したように、内部情報レジスタ 3 1 0 1 には、乱数生成回路 3 1 8 で乱数更新周期を決める外部クロック（カウントクロック）の周期の異常、および生成された乱数の異常、さらに、直前に発生したユーザリセットのリセット要因の情報が格納される。図 1 7 (a) には、内部情報レジスタ 3 1 0 1 のうち、乱数生成回路 3 1 8 の異常を示す情報が記憶される範囲が示されている。この範囲は 8 ビットで構成されており、図 1 7 (b) には、これらの各ビットがどのような情報を示すものが表で示されている。C P U 3 0 4 は、後述するタイマ割込みが実行される度にこの内部情報レジスタ 3 1 0 1 の内容を確認する（図 2 8 のステップ S 2 3 5 a ）。この内容は、異常が発生した場合に遊技の進行を止める等の処理を行うか否かの判定に用いられる。例えば、本実施形態では、乱数生成回路 3 1 8 で異常が検出されると、入賞受付処理が実行されないように構成されている（図 2 8 のステップ S 2 3 5 c および図 3 0 参照）。この他、球の打ち出しを行わないようにしたり、払出しを行わないようにしたり、あるいは、変動タイマの減算を行わないようにしてもよい。特に、乱数更新に異常があった場合、乱数更新回路 3 1 8 3 に大電流が流れている状態（ラッチアップ状態）である可能性があるため、一度電源をオフにすることを報知するようにしてもよい。

【 0 1 7 5 】

ビット番号 0 は、乱数生成回路 3 1 8 の外部クロック（更新クロック）の異常を示すビットであり、0 は異常なし、1 は異常ありを示す。

【 0 1 7 6 】

ビット番号 1 ~ 4 は、乱数生成回路 3 1 8 で生成された乱数の異常を、各チャンネル毎に示すビットであり、0 は異常なし、1 は異常ありを示す。

【 0 1 7 7 】

ビット番号 5 ~ 7 は、不使用（0 に固定）である。

【 0 1 7 8 】

内部情報レジスタ 3 1 0 1 の値が 1 である場合、C P U 3 0 4 から読み出されると 0 に設定（クリア）される。なお、内部情報レジスタは C P U 3 0 4 に一度に読み出されるため、内部情報レジスタ 3 1 0 1 が保持している値を 0 に設定（クリア）したい場合は、C P U 3 0 4 に内部情報レジスタ 3 1 0 1 の値を読み出した後に読み出した値を破棄すれば良い。

【 0 1 7 9 】

また、上述の通り、システムリセットおよびユーザリセットのいずれかの処理が実行された場合に、この内部情報レジスタは、C P U 3 0 4 から読み出された場合と同様に各ビットは 0 に設定（クリア）されることとなる。

【 0 1 8 0 】

以上、乱数生成回路 3 1 8 の異常がどのように記憶されているかについて説明したが、この例と同様に上記リセット要因を示す情報についても、内部情報レジスタ 3 1 0 1 に記

10

20

30

40

50

憶されている。なお、上記説明では、乱数生成チャンネルの異常をビット番号 1 ~ 4 によってそれぞれのチャンネル毎に表していたが、1つのビットによっていずれかのチャンネルで異常が起きたか否かを表すようにしてもよい(全てのチャンネルで共通にしてもよい)。なお、本実施形態では、内部情報レジスタ 3101 が割込み制御回路 3100 内に設けられているが、他の回路に設けられているものであってもよい。

【0181】

次に、図10に示す周波数監視回路3182における異常の検出例について、図18を用いて説明する。同図は、周波数監視回路3182における異常の検出例を示す図である。図18には、一番上からそれぞれ、正常時の動作、異常時の動作例1(異常時1)、異常時の動作例2(異常時2)が示されている。これらの例では、基本回路302の内部ク

10

【0182】

この検出動作では、外部クロックと内部クロックの周期の比率を監視し、この比率が変化した場合を異常として検出する。

【0183】

図18(a)に示す正常時の例では、外部クロックの1周期の間に内部クロックが2.5周期ある状態が継続している。すなわち、外部クロックと内部クロックの周期の比率が変化しないため、異常を示す情報は出力されない。

【0184】

次に、図18(b)に示す異常時の動作例1(異常時1)では、外部クロックの1周期の間に内部クロックが4.5周期ある状態が示されている。図18(a)に示す状態からこの図18(b)に示す状態になった場合には、この時点で異常を示す情報が出力される。

20

【0185】

次に、図18(c)に示す異常時の動作例2(異常時2)の最初には、外部クロックの1周期の間に内部クロックが0.5周期ある状態が示されている。仮に、図18(a)に示す状態からこの図18(c)の最初の状態になった場合には、この時点で異常を示す情報が出力される。さらに、図18(c)には、外部クロックの1周期の間に内部クロックが0.5周期ある状態に続き、外部クロックの1周期の間に内部クロックが2.5周期ある状態が継続している。この周期の比率が変化した時点でも異常を示す情報が出力される。

30

【0186】

上記の例では、外部クロックと内部クロックのいずれか一方の周期が異常になると、異常を示す情報が出力されることになる。すなわち、内部クロックを乱数の更新クロックとして使用した場合でも、異常を検出することができる。なお、外部クロックと内部クロックの比率が同じであれば、双方の周波数が変更されても異常を示す情報が出力されない。この場合、例えばプログラム管理エリア内に外部クロック又は内部クロックの周波数を示す情報を記憶させておき、この情報を用いて外部クロック又は内部クロックの異常を検出させることも可能である。なお、更新クロックの異常を検出する方法は上述した方法に限

40

【0187】

続いて、図10に示す乱数監視回路3184における異常の検出例について、図19を用いて説明する。同図は、乱数監視回路3184における異常の検出例を示す図である。この検出例では、1回の乱数の更新毎に更新前後の乱数を比較し、同じ乱数が生成されていないか否かをチェックする。仮に同じ乱数が生成されている場合には、異常を示す情報が出力される。図19(a)の例では、更新前後で同じ乱数が生成されていないため、異常を示す情報は出力されない。これに対して、図19(b)の例では、更新の途中で同じ乱数が生成されており(乱数4が2回生成されている)、この時点(2回目の4が出力された時点)で異常を示す情報が出力される。なお、上記の例では、乱数が更新される度に

50

チェックを行っているが、この乱数更新周期よりも長い所定の周期毎でチェックさせてもよい。

【0188】

上記説明したように乱数生成回路318では、周波数監視回路3182と乱数監視回路3184から異常を示す情報が内部情報レジスタ3101に対して出力される。また、内部情報レジスタ3101の値は、タイマ割込み毎にCPU304によって読み出される。

【0189】

このように周波数監視回路3182および乱数監視回路3184の双方を用いて乱数生成回路318の異常を監視することで、更新クロックの周波数に異常があるが、乱数の更新には異常がない異常状態（乱数監視回路3184のみでは検出できない異常状態）と、更新クロックの周波数に異常がないが、乱数の更新には異常がある異常状態の双方の異常状態を的確に把握することが可能になり、遊技制御の安定化を図ることができる。

10

【0190】

従来の遊技台では、遊技者に有利な抽選結果が導出されやすくなるように抽選に用いられる乱数に狙いを定めて不正が行われることがあり、遊技の公平性を担保することが困難になっている。しかし、本実施形態の遊技台によれば、上記の乱数生成318によって抽選に用いられる乱数の異常を把握したうえで対処することができるため、乱数の狙いうちを抑止して遊技の公平性を担保することができる。

【0191】

なお、周波数監視回路3182および乱数監視回路3184は内部情報レジスタ3101に記憶されている情報に関わらず継続してそれぞれ監視を行っている。

20

【0192】

ここで、内部情報レジスタ3101の値が、乱数生成回路318により生成される乱数が一巡する周期（乱数生成範囲内の全ての値を各1回出力するのに必要な期間、以下、乱数一巡周期と称する）だけ保持され、その後クリアされる構成であった場合の問題点について図20を用いて説明する。同図は、乱数が一巡する周期とタイマ割込みの周期を比較した図である。図20の一番上には、一番下に示すタイマ割込み周期 t_4 よりも長い乱数一巡周期 t_1 が示されている。また、図20の上から二番目および三番目には、タイマ割込み周期 t_4 よりも短い乱数一巡周期 t_2 および t_3 がそれぞれ示されている。

【0193】

30

上述したように内部情報レジスタ3101の内容はタイマ割込み毎に確認される。例えば乱数一巡周期が、図20に示す乱数一巡周期 t_1 のようにタイマ割込み周期 t_4 よりも長い場合、内部レジスタ3101に保持された値がクリアされる前にこの値を読み取ることができる。しかし、本実施形態では、乱数生成範囲の最大値を設定することができるため、これに従って乱数一巡周期が短くなってしまう事態が生じ得る。例えば乱数一巡周期が、図20に示す乱数一巡周期 t_2 および t_3 のようにタイマ割込み周期 t_4 よりも短い場合、内部レジスタ3101に保持された値を読み取る前にこの値がクリアされる場合がある。すなわち、CPU304が異常を示す情報を取得することが出来なくなる場合がある。

【0194】

40

本実施形態では、内部情報レジスタ3101の値が一旦セットされると、この値が読みとられるまでその値が保持される。すなわち、正常に戻ったか否かにかかわらずこの値が維持される。さらに、CPU304がこの値を読み取ると、読み取られた部分の値がクリアされるようになっている。このため、上記のように乱数一巡周期が変わってしまったとしても、内部情報レジスタ3101から異常を示す情報を取得することができる。なお、異常を示す値が読み取られた後に、異常が継続していれば再度異常を示す値がセットされる。

【0195】

<主制御部メイン処理>

次に、図21を用いて、図4に示す主制御部300のCPU304が実行する主制御部

50

メイン処理について説明する。なお、同図は主制御部メイン処理の流れを示すフローチャートである。

【0196】

この主制御部メイン処理は上述のユーザモードにおける処理に相当し、システムリセットがかかった場合でも、ユーザーリセットがかかった場合でも実行される処理である。なお、この主制御部メイン処理は、本発明の第一の処理に相当する。図4に示す主制御部300のRAM308には、大当り用特図1乱数カウンタ、小当り用特図1乱数カウンタ、ハズレ用特図1乱数カウンタ、およびこれらのカウンタの特図2用のカウンタが設けられている。また、そのRAM308には、特図1の保留数、特図1当選乱数、大当り用特図1乱数、小当り用特図1乱数、ハズレ用特図1乱数、特図1当否判定結果、特図1決定結果、特図1変動時間、およびこれらの、保留数や乱数や結果の特図2用のものがそれぞれが記憶される。またRAM308には、当否判定（抽選）の開始を保留することができる最大数（この例では4つ）の領域に区分けされた保留記憶部が特図1と特図2で別々に用意されている。特図1の保留記憶部には、後述するように、特図1当選乱数、大当り用特図1乱数、小当り用特図1乱数、ハズレ用特図1乱数、および特図1変動時間決定用乱数の5つの乱数を1セットにしてこれら5つの乱数が入賞順（保留順）に1セットずつ1領域ごとに格納される。

10

【0197】

上述したように、図4に示す主制御部300には、電源が投入されると起動信号（リセット信号）を出力する起動信号出力回路（リセット信号出力回路）340を設けている。この起動信号を入力した基本回路302のCPU304は、リセット割込によりリセットスタートしてROM306に予め記憶している制御プログラムに従って図6に示す主制御部メイン処理を実行する。

20

【0198】

ステップS101では、初期設定1を行う。この初期設定1では、CPU304のスタックポインタ（SP）へのスタック初期値の設定（仮設定）、割込マスクの設定、I/O310の初期設定、RAM308に記憶する各種変数の初期設定等を行う。

【0199】

ステップS103では、低電圧信号がオンであるか否か、すなわち、電圧監視回路338が、電源制御部660が第2副制御部500を介して主制御部300に供給している電源の電圧値が所定の値（本実施形態では9V）未満である場合に電圧が低下したことを示す低電圧信号を出力しているか否かを監視する。そして、低電圧信号がオンの場合（CPU304が電源の遮断を検知した場合）には繰り返しこのステップS103を実行し、低電圧信号がオフの場合（CPU304が電源の遮断を検知していない場合）にはステップS105に進む。なお、電源が投入された直後で未だ上記所定の値（9V）に達しない場合にも、供給電圧がその所定の値以上になるまでステップS103は繰り返し実行される。

30

【0200】

ステップS105では、初期設定2を行う。

【0201】

図22は、主制御部メイン処理における初期設定2の流れを示すフローチャートである。

40

【0202】

まず、ステップS1051では、カウンタ回路312に最大値や更新ソースを決める数値を設定する処理等、カウンタ回路312に関する設定処理を行う。なお、後述する主制御部タイマ割込処理を定期毎に実行するための周期を決める数値をタイマ回路311に設定する処理等、タイマ回路311に関する設定処理も併せて行う。ステップS1052では、第1副制御部400への出力ポートからクリア信号を出力する処理を行い、ステップS1053に進む。ステップS1053では乱数生成回路初期設定処理を行い、次いで、ステップS1054でRAM308への書き込みを許可する設定を行って、この初期設定

50

2 は終了になる。

【 0 2 0 3 】

図 2 3 は、ステップ S 1 0 5 3 における乱数生成回路初期設定処理の流れを示すフローチャートである。

【 0 2 0 4 】

この乱数生成回路初期設定処理は、上述のユーザモードにおいて行われる、図 1 0 に示す乱数生成回路 3 1 8 の初期設定処理である。まず、乱数の取り得る範囲（乱数生成範囲）範囲の設定を行い（ステップ S 1 0 5 3 a）、ステップ S 1 0 5 3 b に進む。上述のごとく、図 1 0 に示す乱数生成回路 3 1 8 では、生成する乱数の最大幅は 0 ~ 6 5 5 3 5 であり、この最大幅が乱数生成範囲のデフォルトになり、ここでは、図 1 2 ~ 図 1 5 を用いて詳細に説明したように、その乱数生成範囲をデフォルトとは異なる範囲に設定することができる。図 2 1 に示す主制御部メイン処理は、リセット（システムリセットまたはユーザリセット）がかかる度に実行される処理であるため、乱数生成範囲の設定もリセットがかかる度に実行される。このようにすることで、図 3 2、図 3 3 を用いて後述する乱数更新範囲の異常による問題を防止することができる。

10

【 0 2 0 5 】

ステップ S 1 0 5 3 b では、図 1 0 に示す乱数レジスタ 3 1 8 8 の読み出しを行うとともに、読み出した乱数を破棄する処理を行い、ステップ S 1 0 5 3 c に進む。この処理によって、乱数生成範囲のリセットがかかるごとに乱数レジスタ 3 1 8 8 が乱数をラッチすることを許容する許容状態になる。この許容状態においては、仮に異常の可能性がある乱数が乱数レジスタに残っている場合でもすぐに乱数を更新させることができるため、異常の可能性がある乱数の使用を防止することができる。

20

【 0 2 0 6 】

本実施形態では、乱数生成回路 3 1 8 では、特図当選乱数の元になる乱数と普図当選乱数とを生成するが、制御状態に応じて出力チャンネルが異なる。すなわち、特図当選乱数の元になる乱数は、非確率変動中（特図低確率状態）にはチャンネル C H 1 から出力され、確率変動中（特図高確率状態）にはチャンネル C H 2 から出力される。また、普図当選乱数は、普図低確率状態（非電サボ中）にはチャンネル C H 3 から出力され、普図高確率状態（電サボ中）にはチャンネル C H 4 から出力される。なお、乱数生成回路 3 1 8 は、特図当選乱数そのものを生成するものであってもよいし、特図当選乱数の元になる乱数を生成するものであってもよい。また、普図当選乱数そのものを生成するものであってもよいし、普図当選乱数の元になる乱数を生成するものであってもよい。ステップ S 1 0 5 3 c では、これら 4 チャンネル総てのチャンネルについてステップ S 1 0 5 3 a とステップ S 1 0 5 3 b が実行されたか否かを判定し、全チャンネルについて終了していなければ、ステップ S 1 0 5 3 a に戻り、1 チャンネルごとに未了のチャンネルについて処理を行う。なお、乱数生成範囲の設定は、状態に応じて使用されているチャンネルのみを実行してもよいし、乱数生成範囲を設定されるチャンネルのみ実行するようにしてもよい。一方、全チャンネルについて終了していれば、この乱数生成回路初期設定処理は終了になる。

30

【 0 2 0 7 】

本実施形態では、以上説明した乱数生成回路初期設定処理が行われると、乱数生成回路 3 1 8 は乱数の更新を開始する。ユーザリセットがかかった場合、乱数は更新されており、その状態で乱数生成範囲が更新されることに基づいて遅滞なく新しい乱数生成範囲で乱数が生成されるようになっている。なお、ユーザリセットがかかった場合には、一度乱数の更新を止める処理を行い、乱数生成範囲の設定を行った後に乱数の更新を再開させる処理を行うようにしてもよい。また、主制御部のタイマ割込みはこの時点では禁止されており、乱数生成回路初期設定処理はタイマ割込み許可前に行っていることになるため、新たに乱数がラッチされたとしても各種抽選に使用されることはなく、抽選処理の安定化を図ることができる。

40

【 0 2 0 8 】

また、乱数生成回路 3 1 8 が、上記乱数生成回路初期設定処理を実行する指示を C P U

50

304から受けた場合に、乱数生成回路初期設定処理を行わないものであってもよい。すなわち、乱数生成回路318が乱数更新を行うか否かに関わらず、CPU304に乱数生成回路初期設定処理を実行する指示を行わせてもよい。この構成であれば、ユーザプログラムの解析結果と乱数生成回路318の動作が合わなくなるため、基本回路302の動作の解析が困難になり、不正を防止することができる。従って、不正により基本回路302の動作が不安定にされることがなく、遊技制御の安定化を図ることができる。仮に、不正により基本回路302の動作が解析された場合、遊技者に有利な操作が行われてしまう虞があるが、上記の構成であればこのような不正が防止できるため、遊技制御の安定化を図ることができる。

【0209】

10

さらに、乱数生成回路318が乱数更新を行うか否かに関わらず、CPU304に乱数生成回路初期設定処理を実行する指示を行わせた場合、ユーザリセットが実行された場合の処理を統一することができる。すなわち、ユーザリセット後に不安定な状態となった場合にも分岐処理を行わずにすむため、遊技制御の安定化を図ることができる。

【0210】

なお、上述した内容はユーザリセットがかかった場合について述べたが、システムリセットがかかった場合についても同様の効果を得ることができる。

【0211】

図21に示す主制御部メイン処理におけるステップS107では、電源の遮断前（電断前）の状態に復帰するか否かの判定を行い、電断前の状態に復帰しない場合（主制御部300の基本回路302を初期状態にする場合）にはRWMクリア処理（ステップS115）に進む。

20

【0212】

具体的には、最初に、図2に示す電源基板182に設けたRAMクリアスイッチ180を遊技店の店員などが操作した場合に送信されるRAMクリア信号がオン（操作があったことを示す）であるか否か、すなわちRAMクリアが必要であるか否かを判定し、RAMクリア信号がオンの場合（RAMクリアが必要な場合）には、基本回路302を初期状態にすべくステップS113に進む。一方、RAMクリア信号がオフの場合（RAMクリアが必要でない場合）には、RAM308に設けた電源ステータス記憶領域に記憶した電源ステータスの情報を読み出し、この電源ステータスの情報がサスペンドを示す情報であるか否かを判定する。そして、電源ステータスの情報がサスペンドを示す情報でない場合には、基本回路302を初期状態にすべくステップS113に進み、電源ステータスの情報がサスペンドを示す情報である場合には、RAM308の所定の領域（例えば全ての領域）に記憶している1バイトデータを初期値が0である1バイト構成のレジスタに全て加算することによりチェックサムを算出し、算出したチェックサムの結果が、電断前にRAM308に設定した値と一致するか否か（チェックサムの結果が正常であるか否か）を判定する。そして、チェックサムの結果が特定の値の場合（チェックサムの結果が正常である場合）には電断前の状態に復帰すべくステップS109に進み、チェックサムの結果が特定の値以外である場合（チェックサムの結果が異常である場合）には、パチンコ機100を初期状態にすべくステップS113に進む。同様に電源ステータスの情報が「サスペンド」以外の情報を示している場合にもステップS113に進む。

30

40

【0213】

ステップS109では、データ書き戻し処理を行う。このデータ書き戻し処理では、電断時にRAM308に設けられたスタックポインタ退避領域に記憶しておいたスタックポインタの値を読み出し、スタックポインタに再設定（本設定）する。また、電断時にRAM308に設けられたレジスタ退避領域に記憶しておいた各レジスタの値を読み出し、各レジスタに再設定した後、割込許可の設定を行う。以降、CPU304が、再設定後のスタックポインタやレジスタに基づいて制御プログラムを実行する結果、パチンコ機100は電源断時の状態に復帰する。すなわち、電断直前にタイマ割込処理（後述）に分岐する直前に行った命令の次の命令から処理を再開する。また、図4に示す主制御部300にお

50

ける基本回路302に搭載されているRAM308には、送信情報記憶領域が設けられている。このステップS109では、その送信情報記憶領域に、復電コマンドをセットする。この復電コマンドは、電源断時の状態に復帰したことを表すコマンドであり、後述する、主制御部300のタイマ割込処理におけるステップS231において、第1副制御部400へ送信される。

【0214】

ステップS111では、WDT3141を起動させる処理を行う。ここでは、WDT3141の起動許可及び初期値の設定等を行う。なお、本実施形態では、WDT3141に、初期値として32.8msに相当する数値を設定する。

【0215】

ステップS113では、RWMクリア処理を行う。このRWMクリア処理では、RAM308の全ての記憶領域の初期化を行う。また、主制御部のタイマ割込み許可の設定、スタックポイントへのスタック初期値の設定（本設定）なども併せて行う。さらにここで、主制御部300のRAM308に設けられた送信情報記憶領域に正常復帰コマンドをセットする。この正常復帰コマンドは、主制御部300のRWMクリア処理（ステップS113）が行われたことを表すコマンドであり、復電コマンドと同じく、主制御部300のタイマ割込処理におけるステップS231において、第1副制御部400へ送信される。

【0216】

ステップS115では、ステップS111と同様、WDT3141を起動させる処理を行う。

【0217】

ステップS117では、基本乱数初期値更新処理を行う。ここにいう基本乱数とは、ソフトウェア乱数である、大当り用特図乱数、小当り用特図乱数、およびハズレ用特図乱数が相当する。なお、各乱数には特図1用の乱数と特図2用の乱数が存在するが、以降の説明では、特に断りを入れない限り両者を区別することなく単に特図として説明する。この基本乱数初期値更新処理では、大当り用特図乱数カウンタ、小当り用特図乱数カウンタ、およびハズレ用特図乱数カウンタそれぞれの初期値を生成するための初期値生成用乱数カウンタを更新する。各カウンタがRAM308に設けられている。なお、初期値生成用乱数カウンタは、後述するステップS204でも更新する。

【0218】

ステップS119では演出乱数更新処理を行う。ここにいう演出乱数もソフトウェア乱数であって、この演出乱数は、演出を決定する元になる乱数のことであり、本実施形態では、後述する先読み予告を実行するか否かを抽選する際に用いられる乱数等が相当する。この演出乱数更新処理では、RAM308に設けられた演出乱数カウンタを更新する。なお、演出乱数カウンタは、後述するステップS211でも更新する。

【0219】

主制御部300は、所定の周期ごとに開始するタイマ割込処理を行っている間を除いて、ステップS117およびステップS119の処理を繰り返し実行する。

【0220】

<主制御部タイマ割込処理>

次に、図24を用いて、主制御部300のCPU304が実行する主制御部タイマ割込処理について説明する。なお、同図は主制御部タイマ割込処理の流れを示すフローチャートである。

【0221】

図4に示す主制御部300は、所定の周期（本実施形態では約4msに1回）でタイマ割込信号を発生するタイマ回路311を備えており、このタイマ割込信号を契機として主制御部タイマ割込処理を所定の周期で開始する。なお、この主制御部タイマ割込処理は、本発明の第二の処理に相当する。また、主制御部タイマ割込処理の契機となるタイマ割込み信号は、本発明の第一の割込み要求に相当する。

【0222】

ステップS 2 0 1では、タイマ割込スタート処理を行う。このタイマ割込スタート処理では、C P U 3 0 4の各レジスタの値をスタック領域に一時的に退避する処理などを行う。

【 0 2 2 3 】

ステップS 2 0 3では、W D T 3 1 4 1のカウント値が初期設定値（本実施形態では3 2 . 8 m s）を超えてW D T 3 1 4 1割込が発生しないように（処理の異常を検出しないように）、W D T 3 1 4 1を定期的に（本実施形態では、主制御部タイマ割込の周期である約4 m sに1回）リスタートを行う。

【 0 2 2 4 】

ステップS 2 0 5では、入力ポート状態更新処理を行う。この入力ポート状態更新処理では、I / O 3 1 0の入力ポートを介して、各種の球検出センサを含む図4に示す各種センサ3 2 0の検出信号を入力して検出信号の有無を監視し、R A M 3 0 8に各種センサ3 2 0ごとに区画して設けた信号状態記憶領域に記憶する。球検出センサの検出信号を例にして説明すれば、前々回のタイマ割込処理（約4 m s前）で検出した各々の球検出センサの検出信号の有無の情報を、R A M 3 0 8に各々の球検出センサごとに区画して設けた前回検出信号記憶領域から読み出し、この情報をR A M 3 0 8に各々の球検出センサごとに区画して設けた前々回検出信号記憶領域に記憶し、前回のタイマ割込処理（約2 m s前）で検出した各々の球検出センサの検出信号の有無の情報を、R A M 3 0 8に各々の球検出センサごとに区画して設けた今回検出信号記憶領域から読み出し、この情報を上述の前回検出信号記憶領域に記憶する。また、今回検出した各々の球検出センサの検出信号を、上述の今回検出信号記憶領域に記憶する。

【 0 2 2 5 】

また、ステップS 2 0 5では、上述の前々回検出信号記憶領域、前回検出信号記憶領域、および今回検出信号記憶領域の各記憶領域に記憶した各々の球検出センサの検出信号の有無の情報を比較し、各々の球検出センサにおける過去3回分の検出信号の有無の情報が入賞判定パターン情報と一致するか否かを判定する。一個の遊技球が一つの球検出センサを通過する間に、約2 m sという非常に短い間隔で起動を繰り返すこの主制御部タイマ割込処理は何回か起動する。このため、主制御部タイマ割込処理が起動する度に、上述のステップS 2 0 5では、同じ遊技球が同じ球検出センサを通過したことを表す検出信号を確認することになる。この結果、上述の前々回検出信号記憶領域、前回検出信号記憶領域、および今回検出信号記憶領域それぞれに、同じ遊技球が同じ球検出センサを通過したことを表す検出信号が記憶される。すなわち、遊技球が球検出センサを通過し始めたときには、前々回検出信号無し、前回検出信号有り、今回検出信号有りになる。本実施形態では、球検出センサの誤検出やノイズを考慮して、検出信号無しの後に検出信号が連続して2回記憶されている場合には、入賞があったと判定する。図4に示す主制御部3 0 0のR O M 3 0 6には、入賞判定パターン情報（本実施形態では、前々回検出信号無し、前回検出信号有り、今回検出信号有りであることを示す情報）が記憶されている。このステップS 2 0 5では、各々の球検出センサにおいて過去3回分の検出信号の有無の情報が、予め定めた入賞判定パターン情報（本実施形態では、前々回検出信号無し、前回検出信号有り、今回検出信号有りであることを示す情報）と一致した場合に、一般入賞口2 2 6、可変入賞口2 3 4、第1特図始動口2 3 0、および第2特図始動口2 3 2への入球、または普図始動口2 2 8の通過があったと判定する。すなわち、これらの入賞口2 3 4、2 3 0やこれらの始動口2 3 0、2 3 2、2 2 8への入賞があったと判定する。例えば、一般入賞口2 2 6への入球を検出する一般入賞口センサにおいて過去3回分の検出信号の有無の情報が上述の入賞判定パターン情報と一致した場合には、一般入賞口2 2 6へ入賞があったと判定し、以降の一般入賞口2 2 6への入賞に伴う処理を行うが、過去3回分の検出信号の有無の情報が上述の入賞判定パターン情報と一致しなかった場合には、以降の一般入賞口2 2 6への入賞に伴う処理を行わずに後続の処理に分岐する。なお、主制御部3 0 0のR O M 3 0 6には、入賞判定クリアパターン情報（本実施形態では、前々回検出信号有り、前回検出信号無し、今回検出信号無しであることを示す情報）が記憶されている。入賞が一度あ

10

20

30

40

50

ったと判定した後は、各々の球検出センサにおいて過去3回分の検出信号の有無の情報が、その入賞判定クリアパターン情報に一致するまで入賞があったとは判定せず、入賞判定クリアパターン情報に一致すれば、次からは上記入賞判定パターン情報に一致するか否かの判定を行う。

【0226】

ステップS207およびステップS209では、基本乱数初期値更新処理および基本乱数更新処理を行う。これらの基本乱数初期値更新処理および基本乱数更新処理では、上記ステップS117で行った初期値生成用乱数カウンタの値の更新を行い、次に主制御部300で使用する、大当り用特図乱数、小当り用特図乱数、およびハズレ用特図乱数それぞれを生成するための乱数カウンタを更新する。例えば、大当り用特図乱数として取り得る数値範囲が0～100とすると、RAM308に設けた大当り用特図乱数を生成するための乱数カウンタ記憶領域から値を取得し、取得した値に1を加算してから元の乱数カウンタ記憶領域に記憶する。このとき、取得した値に1を加算した結果が101であれば0を元の乱数カウンタ記憶領域に記憶する。また、取得した値に1を加算した結果、乱数カウンタが一周していると判定した場合にはそれぞれの乱数カウンタに対応する初期値生成用乱数カウンタの値を取得し、乱数カウンタの記憶領域にセットする。例えば、0～100の数値範囲で変動する大当り用特図乱数生成用の乱数カウンタから値を取得し、取得した値に1を加算した結果が、RAM308に設けた所定の初期値記憶領域に記憶している前回設定した初期値と等しい値（例えば7）である場合に、大当り用特図乱数生成用の乱数カウンタに対応する初期値生成用乱数カウンタから値を初期値として取得し、大当り用特図乱数生成用の乱数カウンタにセットすると共に、大当り用特図乱数生成用の乱数カウンタが次に1周したことを判定するために、今回設定した初期値を上述の初期値記憶領域に記憶しておく。なお、本実施形態では特図1に関する乱数を取得するためのカウンタと特図2に関する乱数を取得するためのカウンタとを別々に設けているが、同一のカウンタを用いてもよい。

【0227】

ステップS211では、演出乱数更新処理を行う。この演出乱数更新処理では、上記ステップS119と同様に、主制御部300で使用する演出用乱数を生成するための乱数カウンタを更新する。

【0228】

ステップS213では、タイマ更新処理を行う。このタイマ更新処理では、普通図柄表示装置210に図柄を変動・停止表示する時間を計時するための普図表示図柄更新タイマ、第1特図表示装置212に図柄を変動・停止表示する時間を計時するための特図1表示図柄更新タイマ、第2特図表示装置214に図柄を変動・停止表示する時間を計時するための特図2表示図柄更新タイマ、所定の入賞演出時間、所定の開放時間、所定の閉鎖時間、所定の終了演出期間などを計時するためのタイマなどを含む各種タイマを更新する。

【0229】

ステップS215では、入賞口カウンタ更新処理を行う。この入賞口カウンタ更新処理では、入賞口234、230や始動口230、232、228に入賞があった場合に、RAM308に各入賞口ごと、あるいは各始動口ごとに設けた賞球数記憶領域の値を読み出し、1を加算して、元の賞球数記憶領域に設定する。

【0230】

また、ステップS217では、入賞受付処理を行う。この入賞受付処理では、第1特図始動口230に入賞があり、且つ、保留している特図1変動遊技の数が所定数（本実施形態では4）未満である場合には、所定の始動情報を取得する。すなわち、保留数が所定数未満であれば、図4に示す乱数生成回路318から、特図1当選乱数の元になるハードウェア乱数を得、加工を施すことによって特図1当選乱数を取得する。この点についてはさらに詳しく後述する。また、RAM308に設けた乱数カウンタ記憶領域から、大当り用特図1乱数、小当り用特図1乱数、およびハズレ用特図1乱数を取得する。大当り用特図1乱数、小当り用特図1乱数、およびハズレ用特図1乱数は、RAM308に設けられた

ソフトウェア乱数カウンタから導出されたソフトウェア乱数を加工した値（ソフトウェア乱数の値 + Rレジスタの値 + 1）である。さらに、図4に示すカウンタ回路312から特図1変動時間決定用乱数を取得する。図4に示す乱数生成回路318、カウンタ回路312、RAM308に設けられたソフトウェア乱数カウンタ、および乱数加工を施す主制御部300を併せたものが、始動情報を生成して導出するものであり、始動情報導出手段（第1の始動情報導出手段、第2の始動情報導出手段）の一例に相当する。なお、ハードウェア乱数の生成に着目すれば、図4に示す乱数生成回路318あるいはカウンタ回路312が、始動情報を生成するものであり、始動情報生成手段（第1の始動情報生成手段、第2の始動情報生成手段）の一例に相当する。ここで取得された各種乱数（始動情報）は、RAM308に設けた特図1の保留記憶部の、入賞順（保留順）に応じた空いている領域に、1セットの始動情報として記憶される。この特図1の保留記憶部は、第1特図始動口230（第1の始動領域）に遊技球が進入した場合に取得した始動情報を所定の第1上限個数（ここでは4個）まで記憶可能な第1の始動情報記憶手段に相当する。このとき各種乱数（始動情報）をRAM308に設けた一時領域に一旦記憶し、その一時領域に記憶された値を特図1の保留記憶部に記憶してもよく、この場合、一時領域を第1の始動情報記憶手段としてもよいし、特図1の保留記憶部および一時領域を第1の始動情報記憶手段としてもよい。また、主制御部300のCPU304は、RAM308に記憶されている特図1の保留数の値に1を加算し、特図1の保留数が1増加する。したがって、主制御部300のCPU304が保留手段の一例に相当する。また、特図2についても、特図1と同様に始動情報である各乱数を取得し、取得した乱数をRAM308に設けた特図2の保留記憶部に、1セットの始動情報として同様に記憶され、さらに、RAM308に記憶されている特図2の保留数の値に1を加算する。特図2の保留記憶部は、第2特図始動口232（第2の始動領域）に遊技球が進入した場合に取得した始動情報を所定の第2上限個数（ここでは4個）まで記憶可能な第2の始動情報記憶手段に相当する。このとき各種乱数（始動情報）をRAM308に設けた一時領域に一旦記憶し、その一時領域に記憶された値を特図2の保留記憶部に記憶してもよく、この場合一時領域を第2の始動情報記憶手段としてもよいし、特図2の保留記憶部および一時領域を第2の始動情報記憶手段としてもよい。

【0231】

また、普図始動口228を球が通過したことを検出し、且つ、保留している普図変動遊技の数が所定数（本実施形態では4）未満の場合には、そのタイミングで、図4に示す乱数生成回路318から普図当選乱数を所得し、RAM308に設けた特図用とは別の乱数記憶領域に記憶する。この乱数生成回路318から普図当選乱数を取得する点についても、さらに後述する。

【0232】

また、この入賞受付処理では、所定の球検出センサにより、第1特図始動口230、第2特図始動口232、普図始動口228、または可変入賞口234の入賞（入球）を検出した場合に、第1副制御部400に送信すべき送信情報に、第1特図始動口230、第2特図始動口232、普図始動口228、および可変入賞口234の入賞（入球）の有無を示す入賞受付情報を設定する。

【0233】

なお、特図の始動情報にしても普図の始動情報にしても、保留数がそれぞれの所定数以上であれば始動情報を取得せずに、ステップS219に進む。

【0234】

ステップS219では、払出要求数送信処理を行う。図4に示す払出制御部600に出力する出力予定情報および払出要求情報は1バイトで構成しており、ビット7にストロープ情報（オンの場合、データをセットしていることを示す）、ビット6に電源投入情報（オンの場合、電源投入後一回目のコマンド送信であることを示す）、ビット4～5に暗号化のための今回加工種別（0～3）、およびビット0～3に暗号化加工後の払出要求数を示すようにしている。

【 0 2 3 5 】

ステップ S 2 2 1 では、普図状態更新処理を行う。この普図状態更新処理は、普図の状態に対応する複数の処理のうちの 1 つの処理を行う。例えば、普図変動表示の途中（上述する普図表示図柄更新タイマの値が 1 以上）における普図状態更新処理では、普通図柄表示装置 2 1 0 を構成する 7 セグメント L E D の点灯と消灯を繰り返す点灯・消灯駆動制御を行う。この制御を行うことで、普通図柄表示装置 2 1 0 は普図の変動表示（普図変動遊技）を行う。

【 0 2 3 6 】

また、普図変動表示時間が経過したタイミング（普図表示図柄更新タイマの値が 1 から 0 になったタイミング）における普図状態更新処理では、当りフラグがオンの場合には、当り図柄の表示態様となるように普通図柄表示装置 2 1 0 を構成する 7 セグメント L E D の点灯・消灯駆動制御を行い、当りフラグがオフの場合には、ハズレ図柄の表示態様となるように普通図柄表示装置 2 1 0 を構成する 7 セグメント L E D の点灯・消灯駆動制御を行う。また、主制御部 3 0 0 の R A M 3 0 8 には、普図状態更新処理に限らず各種の処理において各種の設定を行う設定領域が用意されている。ここでは、上記点灯・消灯駆動制御を行うとともに、その設定領域に普図停止表示中であることを示す設定を行う。この制御を行うことで、普通図柄表示装置 2 1 0 は、当り図柄（図 5（c）に示す普図 A）およびハズレ図柄（図 5（c）に示す普図 B）いずれか一方の図柄の確定表示を行う。さらにその後、所定の停止表示期間（例えば 5 0 0 m 秒間）、その表示を維持するために R A M 3 0 8 に設けた普図停止時間管理用タイマの記憶領域に停止期間を示す情報を設定する。この設定により、確定表示された図柄が所定期間停止表示され、普図変動遊技の結果が遊技者に報知される。

【 0 2 3 7 】

また、普図変動遊技の結果が当りであれば、後述するように、普図当りフラグがオンされる。この普図当りフラグがオンの場合には、所定の停止表示期間が終了したタイミング（普図停止時間管理用タイマの値が 1 から 0 になったタイミング）における普図状態更新処理では、R A M 3 0 8 の設定領域に普図作動中を設定するとともに、所定の開放期間（例えば 2 秒間）、第 2 特図始動口 2 3 2 の羽根部材 2 3 2 1 の開閉駆動用のソレノイド（3 3 2）に、羽根部材 2 3 2 1 を開放状態に保持する信号を出力するとともに、R A M 3 0 8 に設けた羽根開放時間管理用タイマの記憶領域に開放期間を示す情報を設定する。このようにして一対の羽根部材 2 3 2 1 の開放制御を行う主制御部 3 0 0 の C P U 3 0 4 が、可変始動領域制御を行う可変始動領域制御手段の一例に相当する。一方、非電サボ状態であれば、R A M 3 0 8 の設定領域に普図非作動中を設定するとともに、第 2 特図始動口 2 3 2 の羽根部材 2 3 2 1 の開閉駆動用のソレノイド（3 3 2）には、何ら信号を出力しない。こうすることで、羽根部材 2 3 2 1 は閉じた状態のままになる。なお、羽根部材 2 3 2 1 を閉じた状態に維持するための信号を必ず出力するようにしてもよい。

【 0 2 3 8 】

また、電サボ状態であった場合には、所定の開放期間が終了したタイミング（羽根開放時間管理用タイマの値が 1 から 0 になったタイミング）で開始する処理では、所定の閉鎖期間（例えば 0 . 1 秒間）、羽根部材 2 3 2 1 の開閉駆動用のソレノイド（3 3 2）に、羽根部材 2 3 2 1 を閉鎖状態に保持する信号を出力するとともに、R A M 3 0 8 に設けた羽根閉鎖時間管理用タイマの記憶領域に閉鎖期間を示す情報を設定する。

【 0 2 3 9 】

また、電サボ状態であった場合には、所定の閉鎖期間が終了したタイミング（羽根閉鎖時間管理用タイマの値が 1 から 0 になったタイミング）で開始する普図状態更新処理において、R A M 3 0 8 の設定領域に普図非作動中を設定する。さらに、普図変動遊技の結果がハズレであれば、後述するように、普図ハズレフラグがオンされる。この普図ハズレフラグがオンの場合には、上述した所定の停止表示期間が終了したタイミング（普図停止時間管理用タイマの値が 1 から 0 になったタイミング）における普図状態更新処理でも、R A M 3 0 8 の設定領域に普図非作動中を設定する。普図非作動中の場合における普図状態

更新処理では、何もせずに次のステップS 2 2 3に移行するようにしている。

【0 2 4 0】

続いて、ステップS 2 2 3では普図関連抽選処理を実行する。

【0 2 4 1】

図25(a)は、普図関連抽選処理の流れを示すフローチャートである。

【0 2 4 2】

図25(a)に示す普図関連抽選処理では、まず、普図保留情報があるか否かを判定する(ステップS 2 2 3 1)。ここにいう普図保留情報とは、普図の保留数を指す。すなわち、ここでは、保留している普図変動遊技の数が1以上であるか否かを判定する。なお、普図の保留数をデータとして持っていないくとも、例えば、保留に対応した乱数(普図当選乱数)を普図保留情報として認識するようにしても良い。普図保留情報がなければ、この普図関連抽選処理は終了になり、普図保留情報があればステップS 2 2 3 2に進む。ステップS 2 2 3 2では、普図変動遊技が行われているか否かを判定し、行われていなければこの普図関連抽選処理は終了になり、行われていなければステップS 2 2 3 3に進む。ステップS 2 2 3 3では、第2特図始動口2 3 2の開閉制御が行われているか否か(普図作動中か否か)を判定し、普図作動中であればこの普図関連抽選処理は終了になり、普図非作動中であればステップS 2 2 3 4に進む。

【0 2 4 3】

ステップS 2 2 3 4では、上述の乱数記憶領域に記憶している普図当選乱数に基づいた乱数抽選を行う。

【0 2 4 4】

図25(b)は、普図抽選テーブルを示す図である。このテーブルは、主制御部3 0 0のROM 3 0 6に記憶されている。

【0 2 4 5】

主制御部3 0 0のCPU 3 0 4は、RAM 3 0 8の乱数記憶領域から普図当選乱数を取り出し、時短フラグを参照し、時短フラグがオンであれば普図高確率状態(電サボ中)であるため、取得した普図当選乱数から普図高確率状態の普図当選データを引き、キャリアが発生した場合(普図当選乱数よりも普図当選データの値が大きい場合)は普図当選とし、キャリアが発生しなかった場合は普図ハズレになる。すなわち、普図当選乱数範囲は0~9になる。普図高確率状態では、普図当選乱数は、図10に示す乱数生成回路3 1 8のチャンネルCH 4から出力される。このチャンネルCH 4には、図23に示す乱数生成回路初期設定処理における乱数生成範囲の設定(ステップS 1 0 5 3 a)において0~9の乱数生成範囲が設定されており、普図高確率状態の普図当選乱数の取り得る範囲は0~9になる。したがって、普図高確率状態における普図当選確率は1/1になる。一方、時短フラグがオフであれば普図低確率状態(非電サボ中)であるため、取得した普図当選乱数から、普図高確率状態のデータと同じ普図低確率状態の普図当選データを引き、キャリアが発生した場合(普図当選乱数よりも普図当選データの値が大きい場合)は普図当選とし、キャリアが発生しなかった場合は普図ハズレになる。すなわち、普図低確率状態の場合でも普図当選乱数範囲は0~9になる。普図低確率状態では、普図当選乱数は、図10に示す乱数生成回路3 1 8のチャンネルCH 3から出力される。このチャンネルCH 3には、乱数生成範囲の設定(ステップS 1 0 5 3 a)において0~999の乱数生成範囲が設定されており、普図低確率状態の普図当選乱数の取り得る範囲は0~999になる。したがって、普図低確率状態における普図当選確率は1/1000になる。

【0 2 4 6】

本実施形態では、普図当選乱数の取り得る範囲(乱数生成範囲)を、デフォルトの0~65535から0~999に制限することで大当たり確率を、きりのよい1/100にすることができる。また、普図当選データを、普図高確率状態と普図低確率状態で同じ値にすることができる。乱数生成範囲を制限せずに確率を決定することは開発工数の増大を招くとともに誤った確率設計の原因となってしまう場合がある。特に、一の契機に基づいて複数回の抽選を行う場合に煩雑さはより顕著になってしまう。よって、乱数生成範囲を制限

10

20

30

40

50

することは開発工数を削減するとともに、抽選処理の安定化を図ることができるといえる。また、普図当選データを、普図高確率状態と普図低確率状態で共通化することも、開発工数を削減するとともに、抽選処理の安定化を図ることができるといえる。

【0247】

普図抽選に当選した場合にはRAM308に設けた当りフラグをオンに設定する。ハズレ（不当選）の場合には、当りフラグをオフに設定する。また、普図抽選の結果に関わらず、図4に示すカウンタ回路312から普図変動時間決定用乱数を取得し、取得した普図変動時間決定用乱数に基づいて複数の変動時間のうちから普図表示装置210に普図を変動表示する時間を1つ選択し、この変動表示時間を、普図変動表示時間として、RAM308に設けた普図変動時間記憶領域に記憶する。なお、保留している普図変動遊技の数は、RAM308に設けた普図保留数記憶領域に記憶するようにしており、ステップS2234を実行するたびに、保留している普図変動遊技の数から1を減算した値を、この普図保留数記憶領域に記憶し直すようにしている。また、カウンタ回路312からの普図変動時間決定用乱数の取得は、普図始動口228への入賞時に行ってもよい。

【0248】

ステップS2235では、上述の乱数記憶領域から、先の普図抽選に使用した普図当選乱数を消去し、この普図関連抽選処理は終了になる。

【0249】

続いて、特図先読み処理（ステップS225）が実行される。この先読み処理では、まず、RAM308に設けられた特図1の保留記憶部内の特図1当選乱数を先読みするか、あるいは特図2の保留記憶部内の特図2当選乱数を先読みする。なお、ここでの先読みとは始動情報を当否判定（本抽選）の前に先に読むことを意味するが、以降の先読み処理では、先読みという言葉は、先（当否判定（本抽選）の結果）を読むという意味で使うことがある。このステップS225では、後述する特図関連処理（ステップS229）で用いる図27（a）に示す特図抽選テーブルの内容と同じ内容の事前判定用テーブルを用い、先読みした特図当選乱数に基づく当否判定の事前判定を行う。なお、特図関連処理では、特図抽選テーブルを用いて特図変動遊技の当否判定を改めて行い、ここでの判定結果は、あくまで事前判定の結果になる。当否判定の事前判定では、「大当り」という結果か、あるいは「大当り」以外という結果が導出され、「大当り」という結果の場合には、RAM308に設けられた特図1の保留記憶部内の大当り用特図1乱数を先読みするか、あるいは特図2の保留記憶部内の大当り用特図2乱数を先読みする。続いて、ステップS229の特図関連処理で用いる図27（b）に示す停止図柄抽選テーブルの内容と同じ内容の事前判定用テーブルを用い、先読みした大当り用特図乱数に基づく特図の停止図柄の事前判定を行う。なお、特図関連処理では、停止図柄抽選テーブルを用いて特図の停止図柄の抽選を改めて行い、ここでの判定結果は、あくまで事前判定の結果になる。こうして、特図の停止図柄を事前判定すると、先読み予告の実行可否抽選を行う。この先読み予告は、特図関連抽選処理（ステップS229）が実行される前、すなわち当否判定が行われる前に、当該特図関連抽選処理で行われる当否判定の結果が大当り（ここではより限定して15Rの大当り（15R特別大当りか15R大当り））になることを予告するための報知である。ここでの先読み予告には、停止図柄の事前判定結果が15Rの大当り図柄（特図Aまたは特図B）でなくても、15Rの大当りになるかのように偽りで予告する偽の先読み予告も含まれる。すなわち、先読み予告は、当否判定の結果が15R大当りになる可能性があることを表したり、遊技者に示唆する事前報知、あるいは当否判定の結果が15R大当りになることを遊技者に期待させる事前報知であるといえる。先読み予告の実行可否抽選を行うタイミングで、RAM308に設けられた演出乱数カウンタから演出乱数（例えば、取り得る範囲は0～99）を取得し、取得した演出乱数に基づいて実行可否抽選を行う。なお、停止図柄の事前判定結果を第1副制御部400に送信し、この実行可否抽選は、第1副制御部400が行うようにしてもよい。

【0250】

次に、特図1および特図2それぞれについての特図状態更新処理（ステップS227）

を行うが、最初に、特図 2 についての特図状態更新処理を行い、次いで、特図 1 についての特図状態更新処理を行う。特図 2 状態更新処理は、特図 2 の状態に応じて、次の 8 つの処理のうちの 1 つの処理を行う。例えば、特図 2 変動表示の途中（上述の特図 2 表示図柄更新タイマの値が 1 以上）における特図 2 状態更新処理では、第 2 特別図柄表示装置 2 1 4 を構成する 7 セグメント L E D の点灯と消灯を繰り返す点灯・消灯駆動制御を行う。この制御を行うことで、第 2 特別図柄表示装置 2 1 4 は特図 2 の変動表示（特図 2 変動遊技）を行う。

【 0 2 5 1 】

また、コマンド設定送信処理（ステップ S 2 3 1）で一般コマンド回転開始設定送信処理を実行させることを示す所定の送信情報を上述の送信情報記憶領域に追加記憶してから処理を終了する。

10

【 0 2 5 2 】

また、主制御部 3 0 0 の R A M 3 0 8 には、1 5 R 大当たりフラグ、2 R 大当たりフラグ、第 1 小当たりフラグ、第 2 小当たりフラグ、第 1 ハズレフラグ、第 2 ハズレフラグ、確変フラグ、および時短フラグそれぞれのフラグが用意されている。特図 2 変動表示時間が経過したタイミング（特図 2 表示図柄更新タイマの値が 1 から 0 になったタイミング）で開始する特図 2 状態更新処理では、後述する特図関連抽選処理における特図決定結果（特図の停止図柄態様）に基づいて第 2 特図表示装置 2 1 4 を構成する 7 セグメント L E D の点灯・消灯駆動制御を行い、R A M 3 0 8 の設定領域に特図 2 停止表示中であることを表す設定を行う。この制御を行うことで、第 2 特別図柄表示装置 2 1 4 は、1 5 R 特別大当たり図柄（特図 A）、1 5 R 大当たり図柄（特図 B）、2 R 特別大当たり図柄（特図 C）、突然時短図柄（特図 D）、隠れ確変図柄（特図 E）、突然通常図柄（特図 F）、第 1 小当たり図柄（特図 G）、第 2 小当たり図柄（特図 H）、第 1 ハズレ図柄（特図 I）、および第 2 ハズレ図柄（特図 J）のいずれか一つの図柄の確定表示を行う。さらにその後、所定の停止表示期間（例えば 5 0 0 m 秒間）その表示を維持するために R A M 3 0 8 に設けた特図 2 停止時間管理用タイマの記憶領域に停止期間を示す情報を設定する。この設定により、確定表示された特図 2 が所定期間停止表示され、特図 2 変動遊技の結果が遊技者に報知される。また、R A M 3 0 8 に設けられた電サポ回数記憶部に値がセットされている場合には、その値が 1 以上であれば、その時短回数から 1 を減算し、減算結果が 1 から 0 となった場合は、特図確率変動中でなければ、時短フラグをオフする。さらに、大当たり遊技中や小当たり遊技中にも、時短フラグをオフする。すなわち、主制御部 3 0 0 の C P U 3 0 4 は、大当たり遊技状態中および小当たり遊技状態中（第二の制御状態中）である場合に、非電サポ状態（第一の進入率制御状態）に移行させる。

20

30

【 0 2 5 3 】

また、後述するコマンド設定送信処理（ステップ S 2 3 1）で一般コマンド回転停止設定送信処理を実行させることを示す所定の送信情報を上述の送信情報記憶領域に追加記憶するとともに、変動表示を停止する図柄が特図 2 であることを示す特図 2 識別情報を、後述するコマンドデータに含める情報として R A M 3 0 8 に追加記憶してから処理を終了する。

【 0 2 5 4 】

40

また、特図 2 変動遊技の結果が大当たりであれば、大当たりフラグがオンされる。この大当たりフラグがオンの場合には、所定の停止表示期間が終了したタイミング（特図 2 停止時間管理用タイマの値が 1 から 0 になったタイミング）における特図 2 状態更新処理では、R A M 3 0 8 の設定領域に特図 2 作動中を設定するとともに、所定の入賞演出期間（例えば 3 秒間）すなわち装飾図柄表示装置 2 0 8 による大当たりを開始することを遊技者に報知する画像を表示している期間待機するために R A M 3 0 8 に設けた特図 2 待機時間管理用タイマの記憶領域に入賞演出期間を示す情報を設定する。また、コマンド設定送信処理（ステップ S 2 3 1）で一般コマンド入賞演出設定送信処理を実行させるために上述の送信情報記憶領域に 5 H を送信情報（コマンド種別）として追加記憶する。

【 0 2 5 5 】

50

また、所定の入賞演出期間が終了したタイミング（特図2待機時間管理用タイマの値が1から0になったタイミング）で開始する特図2状態更新処理では、所定の開放期間（例えば29秒間、または可変入賞口234に所定球数（例えば10球）の遊技球の入賞を検出するまで）可変入賞口234の扉部材2341の開閉駆動用のソレノイド（332）に、扉部材2341を開放状態に保持する信号を出力するとともに、RAM308に設けた扉開放時間管理用タイマの記憶領域に開放期間を示す情報を設定する。また、コマンド設定送信処理（ステップS231）で一般コマンド大入賞口開放設定送信処理を実行させるために上述の送信情報記憶領域に7Hを送信情報（コマンド種別）として追加記憶する。

【0256】

また、所定の開放期間が終了したタイミング（扉開放時間管理用タイマの値が1から0になったタイミング）で開始する特図2状態更新処理では、所定の閉鎖期間（例えば1.5秒間）可変入賞口234の扉部材2341の開閉駆動用のソレノイド（332）に、扉部材2341を閉鎖状態に保持する信号を出力するとともに、RAM308に設けた扉閉鎖時間管理用タイマの記憶領域に閉鎖期間を示す情報を設定する。また、コマンド設定送信処理（ステップS231）で大入賞口閉鎖設定送信処理を実行させることを示す所定の送信情報を上述の送信情報記憶領域に追加記憶する。

【0257】

また、この扉部材の開放・閉鎖制御を所定回数（本実施例では15ラウンドか2ラウンド）繰り返し、終了したタイミングで開始する特図2状態更新処理では、所定の終了演出期間（例えば3秒間）すなわち装飾図柄表示装置208による大当りを終了することを遊技者に報知する画像を表示している期間待機するように設定するためにRAM308に設けた演出待機時間管理用タイマの記憶領域に演出待機期間を示す情報を設定する。

【0258】

以上説明したように、主制御部300のCPU304は、大当り遊技状態中に、可変入賞口234の扉部材2341の開閉状態の変化制御を行う可変入賞制御手段の一例に相当する。なお、主制御部300のROM306には、可変入賞口234の扉部材2341の開閉パターンが記憶されており、主制御部300のCPU304は、そのROM306から、特図変動遊技の当否判定に応じた開閉パターンを取得する。

【0259】

また、主制御部300のCPU304は、特図決定結果が表す停止図柄態様に基づいて、大当り遊技の終了と同時に、RAM308に設けられた確変フラグや時短フラグをオンに設定する。すなわち、主制御部300のCPU304は、後述する特図抽選処理で特図決定結果が「特図A」や「特図C」である場合には確変フラグと時短フラグの双方をオンに設定する。また、特図決定結果が「特図E」である場合には確変フラグと時短フラグのうち確変フラグのみをオンに設定する。さらに、特図決定結果が「特図B」や「特図D」である場合には確変フラグと時短フラグのうち時短フラグのみをオンに設定するとともにRAM308に設けられた電サポ回数記憶部に電サポ回数100回をセットする。確変フラグがオンに設定されていると、特図高確率状態（確率変動中）であり、大当り遊技終了後に大当りに当選する確率が高くなっている状態（特図高確率状態）である。一方、確変フラグがオンに設定されていない（オフに設定されている）と、特図低確率状態である。したがって、確変フラグの設定状態は、当否判定（特図の抽選）の結果に影響を与える。また、時短フラグがオンに設定されていると電サポ状態であり、電チューが開きやすい（例えば当りやすい）、一回の当りに基づく開放時間が長い、一回の当りに基づく開放回数が多いなど可変始動領域制御が遊技者に有利になるように行われる。反対に、時短フラグがオフに設定されていると非電サポ状態であり、可変始動領域制御が遊技者に不利になるように行われる。したがって、時短フラグの設定状態は、可変始動領域制御にも影響を与える。よって、確変フラグおよび/または時短フラグの設定状態を表す情報は、遊技制御情報の一例に相当し、主制御部300のCPU304は遊技制御情報決定手段の一例に相当する。

【0260】

10

20

30

40

50

さらに、コマンド設定送信処理（ステップS231）で一般コマンド終了演出設定送信処理を実行させるために上述の送信情報記憶領域に6Hを送信情報（コマンド種別）として追加記憶する。

【0261】

また、所定の終了演出期間が終了したタイミング（演出待機時間管理用タイマの値が1から0になったタイミング）で開始する特図2状態更新処理では、RAM308の設定領域に特図2非作動中を設定する。さらに、特図2変動遊技の結果がハズレであれば、ハズレフラグがオンされる。このハズレフラグがオンの場合には、上述した所定の停止表示期間が終了したタイミング（特図2停止時間管理用タイマの値が1から0になったタイミング）における特図2状態更新処理でも、RAM308の設定領域に特図2非作動中を設定する。特図2非作動中の場合における特図2状態更新処理では、何もせずに次の処理に移行するようにしている。

10

【0262】

特図2状態更新処理が終了すると、特図1状態更新処理を行う。この特図1状態更新処理では、特図1の状態に応じて、上述の特図2状態更新処理で説明した各処理を行う。この特図1状態更新処理で行う各処理は、上述の特図2状態更新処理で説明した内容の「特図2」を「特図1」と読み替えた処理と同一であるため、その説明は省略する。なお、特図2状態更新処理と特図1状態更新処理の順番は逆でもよい。

【0263】

ステップS227における特図状態更新処理が終了すると、今度は、特図1および特図2それぞれについての特図関連抽選処理を行う。この特図関連抽選処理を実行する主制御部300のCPU304が当否判定手段の一例に相当する。主制御部300は、最初の特図2についての処理（特図2関連抽選処理）を行い、その後、特図1についての処理（特図1関連抽選処理）を行う。このように、主制御部300が特図2関連抽選処理を特図1関連抽選処理よりも先に行うことで、同じタイミングで、第1特図始動口230に遊技球が進入したことに基づいて始動情報を取得し、かつ第2特図始動口232に遊技球が進入したことに基づいて始動情報を取得した場合や、特図2変動遊技の開始条件と、特図1変動遊技の開始条件が同時に成立した場合や、特図2変動遊技の開始条件と特図1変動遊技の開始条件の両方が成立している場合でも、特図2変動遊技が先に変動中となるため、特図1変動遊技は変動を開始しない。すなわち、本実施形態のパチンコ機100は、特図2優先変動を行うものであり、第2特図始動口232への入賞に基づく抽選（特図2の当否判定）を、第1特図始動口230への入賞に基づく抽選（特図1の当否判定）よりも優先して行う。言い換えれば、本実施形態のパチンコ機100では、第1の特別始動領域に遊技球が進入した場合に第1の乱数記憶領域に乱数を最大保留数まで格納し、第2の特別始動領域に遊技球が入賞した場合に第2の乱数記憶領域に乱数を最大保留数まで格納する入賞記憶部と、前記第1の乱数記憶領域および前記第2の乱数記憶領域の両方に乱数が記憶されている場合に、前記第1の乱数記憶領域に前記乱数が記憶された時期および前記第2の乱数記憶領域に前記乱数が記憶された時期とは無関係に該第2の乱数記憶領域に記憶されている乱数に基づいて当否判定を行うとともに、前記第1の乱数記憶領域に乱数が記憶されておらず、かつ前記第2の乱数記憶領域に乱数が記憶されている場合には、該第2の乱数記憶領域に記憶されている乱数に基づいて当否判定を行い、前記第2の乱数記憶領域に乱数が記憶されておらず、かつ前記第1の乱数記憶領域に乱数が記憶されている場合には、該第1の乱数記憶領域に記憶されている乱数に基づいて当否判定を行う当否判定手段を備えている。また、第1特図表示装置212あるいは第2特図表示装置214による特図変動遊技の大当たり判定の結果の報知は、主制御部300で行われ、第2特図始動口232への入賞に基づく当否判定の結果報知が、第1特図始動口230への入賞に基づく当否判定の結果報知よりも優先して行われ、当否判定が行われていない始動情報として、特図1の始動情報と特図2の始動情報のうちの特図1の始動情報のみが残っている状態で、特図2の始動情報が新たに記憶された場合には、新たに記憶された特図2の始動情報に基づく当否判定の結果の報知が、既に記憶されていた特図1の始動情報に基づく当否判定の結

20

30

40

50

果の報知よりも先に行われる。また、始動情報を取得する始動情報取得手段は、第1の始動情報記憶手段および第2の始動情報記憶手段のうちの両方に始動情報が記憶されている場合には、該第2の始動情報記憶手段から始動情報を取得し、該第1の始動情報記憶手段および該第2の始動情報記憶手段のうちの一方に始動情報が記憶されている場合には、始動情報が記憶されている始動情報記憶手段から始動情報を取得するものである。なお、特図2状態更新処理に続いて先に特図2関連抽選処理を行い、それから、特図1状態更新処理を行い、その後、特図1関連抽選処理を行うようにしてもよい。

【0264】

図26は、特図関連抽選処理の流れを示すフローチャートである。この図26に示す特図関連抽選処理では、特図1と特図2を区別しないで示しているが、先に特図2について

10

【0265】

図26に示す特図関連抽選処理では、まず、特図保留情報があるか否かを判定する(ステップS2291)。ここに特図保留情報とは、特図の保留数を指す。すなわち、ここでは、保留している特図変動遊技の数が1以上であるか否かを判定する。なお、特図の保留数をデータとして持っていなくとも、例えば、保留に対応した乱数(特図当選乱数)を特図保留情報として認識するようにしても良い。特図保留情報がなければ、この特図関連抽選処理は終了になり、特図保留情報があればステップS2292に進む。ステップS2292では、特図表示装置(212, 214)が特図変動表示中であるか、または停止表示中であるか否かを判定し、いずれかの表示中である場合には、この特図関連抽選処理は終了になり、いずれの表示中でもない場合には、ステップS2293に進む。ステップS2293では、特図作動中であるか否かを判定し、特図作動中であれば、この特図関連抽選処理は終了になり、特図非作動中であれば、ステップS2294に進む。

20

【0266】

ステップS2294では特図抽選処理を行う。ここではまず、RAM308に設けられた特図の保留記憶部から、最も過去に格納した始動情報である1セット分の乱数(特図当選乱数、大当り用特図乱数、小当り用特図乱数、ハズレ用特図乱数、および特図変動時間決定用乱数)を取り出し、その保留記憶部にまだ格納されている始動情報(乱数のセット)を、今記憶されている領域から隣の領域に移し替える。すなわち、最も過去に格納した始動情報を特図の保留記憶部から取り出し、さらに特図の保留記憶部に始動情報が格納されていれば、N番目に古い始動情報を特図2の保留記憶部におけるN-1番目に古い始動情報として設定したことになる。また、RAM308に記憶している保留数を1減算する。RAM308の特図の保留記憶部から1セット分の乱数(特図当選乱数、大当り用特図乱数、小当り用特図乱数、ハズレ用特図乱数、および特図変動時間決定用乱数)を取り出す処理を行う主制御部300のCPU304が、始動情報取得手段の一例に相当する。

30

【0267】

図27(a)は特図抽選テーブルを示す図である。このテーブルは、主制御部300のROM306に記憶されている。

40

【0268】

主制御部300のCPU304は、RAM308の保留記憶部から始動情報を取り出すと、確変フラグを参照し、確変フラグがオンであれば確率変動中(特図高確率状態)であるため、取得した特図当選乱数から確率変動中の特図大当り当選データを引き、キャリアが発生した場合(特図当選乱数よりも特図当選データの値が大きい場合)は特図大当りに当選とし、キャリアが発生しなかった場合は特図大当りには不当選になる。すなわち、特図大当り当選乱数範囲は0~124になる。確率変動中では、特図当選乱数の元になる乱数は、図10に示す乱数生成回路318のチャンネルCH2から出力される。このチャンネルCH2には、図23に示す乱数生成回路初期設定処理における乱数生成範囲の設定(ステップS1053a)において0~4999の乱数生成範囲が設定されており、確率変

50

動中の特図当選乱数の取り得る範囲は0～4999になる。したがって、確率変動中における特図大当りの当選確率は1/40になる。一方、確変フラグがオフであれば非確率変動中（特図低確率状態）であるため、取得した特図当選乱数から、確率変動中のデータと同じ非確率変動中の特図大当り当選データを引き、キャリアが発生した場合（特図当選乱数よりも特図当選データの値が大きい場合）は特図大当りに当選とし、キャリアが発生しなかった場合は特図大当りには不当選になる。すなわち、非確率変動中でも特図大当り当選乱数範囲は0～124になる。非確率変動中では、特図当選乱数の元になる乱数は、図10に示す乱数生成回路318のチャンネルCH1から出力される。このチャンネルCH1には、乱数生成範囲の設定（ステップS1053a）において0～49999の乱数生成範囲が設定されており、非確率変動中の特図当選乱数の取り得る範囲は0～49999になる。したがって、非確率変動中における特図大当りの当選確率は1/400になる。

10

【0269】

本実施形態では、特図当選乱数の取り得る範囲（乱数生成範囲）を、デフォルトの0～65535から0～49999に制限することで大当り確率を、きりのよい1/400にすることができる。また、特図大当り当選データを、確率変動中と非確率変動中で同じ値にすることができる。乱数生成範囲を制限せずに確率を決定することは開発工数の増大を招くとともに誤った確率設計の原因となってしまう場合がある。特に、一の契機に基づいて複数回の抽選を行う場合に煩雑さはより顕著になってしまう。よって、乱数生成範囲を制限することは開発工数を削減するとともに、抽選処理の安定化を図ることができるといえる。また、特図大当り当選データを、確率変動中と非確率変動中で共通化することも、開発工数を削減するとともに、抽選処理の安定化を図ることができるといえる。

20

【0270】

図27(a)では、特図大当りの抽選テーブルしか示していないが、特図小当りの当選データとして所定の値が用意されている。主制御部300のCPU304は、取得した特図当選乱数から特図大当り当選データを引き、キャリアが発生しなかった場合（特図当選乱数よりも特図当選データの値が小さい場合）には、今度は、特図大当り当選データを引いた値から特図小当り当選データを引き、ここでキャリアが発生した場合（特図当選乱数よりも特図小当り当選データの値が大きい場合）は特図小当りに当選とし、ここでもキャリアが発生しなかった場合はハズレになる。なお、ハズレの当選データを別途設けておいてもよい。こうして、特図の「大当り」、「小当り」、「ハズレ」が判定され、判定結果を特図当否判定結果として得る。なお、保留している特図変動遊技の数は、RAM308に設けた特図保留数記憶領域に記憶するようにしており、ステップS2294を実行するたびに、保留している特図変動遊技の数から1を減算した値を、この特図保留数記憶領域に記憶し直すようにしている。

30

【0271】

次いで、図26に示す特図関連抽選処理では、特図当否判定結果に基づいて特図の停止図柄をソフトウェア乱数を用いて抽選する（ステップS2295）。

【0272】

図27(b)は、停止図柄抽選テーブルを示す図である。このテーブルも、主制御部300のROM306に記憶されている。この停止図柄抽選テーブルは、当否判定結果ごとに特図の停止図柄態様（図5(a)参照）に対応した図柄当選データが規定されている。また、同図(b)には、当選確率も示されている。

40

【0273】

主制御部300のCPU304は、当否判定結果が大当りの場合であれば、RAM308の保留記憶部から先に取得した1セット分の乱数のうちの大当り用特図乱数（取り得る数値範囲は0～99）から特図A、特図B、・・・特図Fの順序で各停止図柄に対応した図柄当選データを徐々に減算し、キャリアが発生した場合の停止図柄を特図決定結果とする。また、当否判定結果が小当りの場合であれば、RAM308の保留記憶部から先に取得した1セット分の乱数のうちの小当り用特図乱数（取り得る数値範囲は0～99）から特図Gの図柄当選データを引き、キャリアが発生した場合は「特図G」に当選とし、キャ

50

リーが発生しなかった場合には、特図 G の図柄当選データを引いた値からさらに特図 H の図柄当選データを引き、ここではキャリーが発生するため「特図 H」に当選とする。なお、特図 H の図柄当選データを引く前に、「特図 H」に当選したと判定してもよい。このようにして、当否判定結果が小当りの場合には、特図決定結果として「特図 G」または「特図 H」を決定する。さらに、当否判定結果がハズレの場合であれば、RAM 308 の保留記憶部から先に取得した 1 セット分の乱数のうちのハズレ用特図乱数（取り得る数値範囲は 0 ~ 99）から特図 I の図柄当選データを引き、キャリーが発生した場合は「特図 I」に当選とし、キャリーが発生しなかった場合には、特図 I の図柄当選データを引いた値からさらに特図 J の図柄当選データを引き、ここではキャリーが発生するため「特図 J」に当選とする。なおここでも、特図 J の図柄当選データを引く前に、「特図 J」に当選したと判定してもよい。このようにして、当否判定結果がハズレの場合には、特図決定結果として「特図 I」または「特図 J」を決定する。なお、第 1 副制御部 400 では、ここで決定された特図決定結果に応じた装飾図柄の組合せである停止図柄態様を決定する。

【0274】

また、RAM 308 の保留記憶部から先に取得した 1 セット分の乱数のうちの特図変動時間決定用乱数（取り得る数値範囲は 0 ~ 255）を取得し、取得した特図変動時間決定用乱数を用い、特図決定結果に基づいて、複数の変動時間のうちから特図表示装置（212, 214）に特図を変動表示する時間（特図変動時間）を 1 つ選択する。なお、第 1 副制御部 400 では、ここで決定された特図変動時間に応じた装飾図柄表示装置 208 の演出態様を決定する。

【0275】

ステップ S 2296 では、RAM 308 の保留記憶部から先に取得した 1 セット分の乱数を消去し、この特図関連抽選処理は終了になる。

【0276】

ステップ S 229 の特図関連抽選処理に続いて行われるステップ S 231 では、コマンド設定送信処理を行い、各種のコマンドが第 1 副制御部 400 に送信される。なお、第 1 副制御部 400 に送信する出力予定情報は本実施形態では 16 ビットで構成しており、ビット 15 はスロープ情報（オンの場合、データをセットしていることを示す）、ビット 11 ~ 14 はコマンド種別（本実施形態では、基本コマンド、図柄変動開始コマンド、図柄変動停止コマンド、入賞演出開始コマンド、終了演出開始コマンド、当りラウンド数指定コマンド、復電コマンド、RAM クリアコマンド、特図保留増加コマンド、普図保留増加コマンドなどコマンドの種類を特定可能な情報）、ビット 0 ~ 10 はコマンドデータ（コマンド種別に対応する所定の情報）で構成している。

【0277】

具体的には、スロープ情報は上述のコマンド送信処理でオン、オフするようにしている。また、コマンド種別が図柄変動開始コマンドの場合であればコマンドデータに、特図停止図柄を表す情報、制御状態を表す情報（時短フラグおよび確変フラグの設定状態を表す情報）、特図変動時間を表す情報などを示す情報を含み、図柄変動停止コマンドの場合であれば、特図停止図柄を表す情報（特図決定結果）、制御状態を表す情報などを含み、入賞演出開始コマンドおよび終了演出開始コマンドの場合であれば、制御状態を表す情報などを含み、当りラウンド数指定コマンドの場合であれば制御状態を表す情報、当りラウンド数などを含むようにしている。コマンド種別が基本コマンドを示す場合は、コマンドデータにデバイス情報、第 1 特図始動口 230 への入賞の有無、第 2 特図始動口 232 への入賞の有無、可変入賞口 234 への入賞の有無などを含む。

【0278】

また、上述の一般コマンド回転開始設定送信処理では、コマンドデータに RAM 308 に記憶している、特図停止図柄を表す情報（特図決定結果）、制御状態を表す情報、特図変動時間を表す情報、保留している第 1 特図変動遊技または第 2 特図変動遊技の数などを示す情報を設定する。

【0279】

10

20

30

40

50

上述の一般コマンド回転停止設定送信処理では、コマンドデータにRAM308に記憶している、特図停止図柄を表す情報（特図決定結果）、制御状態を表す情報などを示す情報を設定する。

【0280】

上述の一般コマンド入賞演出開始設定送信処理では、コマンドデータに、RAM308に記憶している、入賞演出期間中に装飾図柄表示装置208・各種ランプ418・スピーカ120に出力する演出制御情報、制御状態を表す情報、保留している第1特図変動遊技または第2特図変動遊技の数などを示す情報を設定する。入演出開始コマンドを受信した第1副制御部400は、その入演出開始コマンドに基づいて第2副制御部500に入賞演出制御コマンドを送信する。入賞演出制御コマンドを受信した第2副制御部500は、装飾図柄表示装置208に、大当たり遊技が開始されることを遊技者に報知する画像を所定のオープニング演出期間（例えば3秒間）表示させ、大当たり遊技が開始する。

10

【0281】

上述の一般コマンド終了演出開始設定送信処理では、コマンドデータに、RAM308に記憶している、演出待機期間中に装飾図柄表示装置208・各種ランプ418・スピーカ120に出力する演出制御情報、制御状態を表す情報、保留している第1特図変動遊技または第2特図変動遊技の数などを示す情報を設定する。終了演出開始コマンドを受信した第1副制御部400は、その終了演出開始コマンドに基づいて第2副制御部500に終了演出制御コマンドを送信する。終了演出制御コマンドを受信した第2副制御部500は、装飾図柄表示装置208に大当たりを終了することを遊技者に報知する画像を所定の終了演出期間（例えば3秒間）表示させ、大当たり遊技が終了する。

20

【0282】

上述の一般コマンド大入賞口開放設定送信処理では、コマンドデータに、RAM308に記憶している当りラウンド数、現在のラウンド数、制御状態を表す情報などを示す情報を設定する。上述の一般コマンド大入賞口閉鎖設定送信処理では、コマンドデータに、RAM308に記憶している現在のラウンド数、制御状態を表す情報、保留している第1特図変動遊技または第2特図変動遊技の数などを示す情報を設定する。

【0283】

また、このステップS231では一般コマンド特図保留増加処理も行われる。この一般コマンド特図保留増加処理では、特図保留増加コマンドのコマンドデータにRAM308の送信用情報記憶領域に記憶している特図識別情報（特図1または特図2を示す情報）、制御状態を表す情報、事前判定した特図1あるいは特図2の情報を設定する。

30

【0284】

さらに、このステップS231では一般コマンド普図保留増加処理も行われる。この一般コマンド普図保留増加処理では、普図保留増加コマンドのコマンドデータに、制御状態を表す情報等を設定する。また、主制御部300から第1副制御部400には、普図絡みのコマンドとして、普図の変動表示が開始した（する）ことを表す普図変動開始コマンドも送信される。なお、主制御部300から第1副制御部400には、普図の変動表示が停止した（する）ことを表す普図変動停止コマンドや、一对の羽根部材2321が開放を開始した（する）ことを表す電チュー開放開始コマンドや、一对の羽根部材2321が閉鎖した（する）ことを表す電チュー閉鎖コマンドを送信するようにしてもよい。

40

【0285】

第1副制御部400では、受信した出力予定情報に含まれるコマンド種別により、主制御部300における遊技制御の変化に応じた演出制御の決定が可能になるとともに、出力予定情報に含まれているコマンドデータの情報に基づいて、演出制御内容を決定することができるようになる。また、第1副制御部400では、コマンドに含まれている当りラウンド数と現在のラウンド数に基づき、当り全ラウンドが終了するまでの残りラウンド数を取得する。

【0286】

また、このコマンド設定送信処理では、図4に示す払出制御部600にもコマンドを送

50

信する。払出制御部 600 に出力する出力予定情報および払出要求情報は 1 バイトで構成しており、ビット 7 にストロブ情報（オンの場合、データをセットしていることを示す）、ビット 6 に電源投入情報（オンの場合、電源投入後一回目のコマンド送信であることを示す）、ビット 4 ～ 5 に暗号化のための今回加工種別（0 ～ 3）、およびビット 0 ～ 3 に暗号化加工後の払出要求数を示すようにしている。

【0287】

次に、図 24 に示す主制御部タイマ割込処理では、外部出力信号設定処理（ステップ S233）を行う。この外部出力信号設定処理では、RAM 308 に記憶している遊技情報を、情報出力回路 336 を介してパチンコ機 100 とは別体の情報入力回路 350 に出力する。

10

【0288】

ステップ S235 では、デバイス監視処理を行う。

【0289】

図 28 は、デバイス監視処理の流れを示すフローチャートである。

【0290】

まず、ステップ S235a では、内部情報レジスタ 3101 の情報を取得する。なお、このステップ S235a はタイマ割込み毎に実行されるため、内部情報レジスタ 3101 の情報はタイマ割込み毎に取得されることになる。

【0291】

ステップ S235b では、ステップ S235a で取得した情報に基づいて、乱数生成回路 318 に異常があるか否かを判定する。なお、ここでの乱数生成回路の異常とは、周波数監視回路 3182 の異常および乱数監視回路 3184 の異常の双方を指す。ここで、異常があると判定された場合にはステップ S235c に進み、異常があると判定されなかった場合にはステップ S235e に進む。

20

【0292】

ステップ S235c では、乱数生成回路異常フラグをオンに設定する。なお、このフラグは RAM 308 内に記憶されている。より具体的には、周波数監視回路 3182 の異常を示すフラグおよび乱数監視回路 3184 の異常を示すフラグがある。以下では、これらのフラグを総称して乱数生成回路異常フラグと称する場合がある。

【0293】

続いて実行されるステップ S235d では、乱数生成回路異常フラグ設定コマンドの送信準備が実行され、ステップ S235e に進む。なお、この乱数生成回路異常フラグ設定コマンドは、周波数監視回路 3182 の異常か、乱数監視回路 3184 の異常か識別可能な情報を含むコマンドである。

30

【0294】

ステップ S235e では、その他デバイス監視処理が実行される。例えば、上述のステップ 205 において信号状態記憶領域に記憶した各種センサの信号状態を読み出して、ガラス枠開放エラーの有無または下皿満タンエラーの有無などを監視し、ガラス枠開放エラーまたは下皿満タンエラーを検出した場合に、第 1 副制御部 400 に送信すべき送信情報に、ガラス枠開放エラーの有無または下皿満タンエラーの有無を示すデバイス情報を設定する。また、図 4 に示す各種ソレノイド 332 を駆動して第 2 特図始動口 232 や、可変入賞口 234 の開閉を制御したり、駆動回路 324、326、330 を介して普通図柄表示装置 210、第 1 特図表示装置 212、第 2 特図表示装置 214、各種状態表示部 328 などに出力する表示データを、I/O 310 の出力ポートに設定する。また、払出要求数送信処理（ステップ S219）で設定した出力予定情報を I/O 310 の出力ポートを介して第 1 副制御部 400 に出力する。これらの処理が終了すると、このステップ S235 のデバイス監視処理は終了になる。

40

【0295】

続いて実行されるステップ S237 では、電源の遮断（電断）を検出したか否かを判定するために、低電圧信号がオンであるか否かを判定する。そして、低電圧信号がオフの場

50

合（電源の遮断を検知していない場合）にはステップS 2 3 9に進み、低電圧信号がオンの場合（電源の遮断を検知した場合）にはステップS 2 4 1に進む。

【0296】

ステップS 2 3 9では、タイマ割込終了処理を行う。このタイマ割込終了処理では、ステップS 2 0 1で一時的に退避した各レジスタの値を元の各レジスタに設定したり、割り込み許可の設定などを行い、その後、図21に示す主制御部メイン処理に復帰する。

【0297】

一方、ステップS 2 4 1では、復電時に電断時の状態に復帰するための電断時処理を行う。

【0298】

図29は、主制御部における電断時処理の流れを示すフローチャートである。

【0299】

この電断時処理では、まず、スタックポインタを復帰データとしてRAM 308の所定の領域に退避し（ステップS 2 4 3 1）、次いで、RAM 308に設けた電源ステータス記憶領域に記憶した電源ステータスをサスペンドを示す情報に更新する（ステップS 2 4 3 2）。続いて、RAM 308の所定の領域（例えば全ての領域）に記憶している1バイトデータを初期値が0である1バイト構成のレジスタに全て加算することによりチェックサムを算出し、算出したチェックサムの結果をRAM 308に設定する（ステップS 2 4 3 3）。最後に、RAM 308へのアクセスを禁止に設定し（ステップS 2 4 3 3）、この電断時処理は終了になり、やがてパチンコ機100は電断する。なお、電圧が完全に低下する前に復帰した場合には、図6に示すリセット制御回路314内に設けられたWDT 3141がタイムアウトすることによってリセット制御回路314によりリセットがかかり設定されたりリセット動作（システムリセットがユーザリセット）が実行される。

【0300】

続いて、図24に示す入賞受付処理（ステップS 2 1 7）のうち、特図当選乱数および普図当選乱数を取得する処理について説明する。

【0301】

図30は、ステップS 2 1 7における入賞受付処理のうち、特図当選乱数および普図当選乱数を取得する処理の流れを示した図である。

【0302】

ステップS 2 1 7 aでは、乱数生成回路異常フラグがオンに設定されているか否かを判定する。このフラグは、図28のステップS 2 3 5 cで設定されるフラグであり、乱数更新用のクロックの周波数に異常があった場合や、図10に示す乱数更新回路3183で更新される乱数が正常に更新されなかった場合等に、対応するフラグがオンに設定される。このフラグがオンに設定されている場合には、この入賞受付処理は終了になり、異常がなかった場合にはステップS 2 1 7 bに進む。

【0303】

ステップS 2 1 7 bでは、第1特図始動口230に入賞したことを表す特図1の入球信号があり、且つ、保留している特図変動遊技の数が所定数（本実施形態では4）未満であるか否かを判定し、否定的な場合にはステップS 2 1 7 fへ進み、肯定的な場合にはステップS 2 1 7 cに進む。ステップS 2 1 7 cでは、RAM 308に用意された確変フラグを参照し、確率変動中（特図高確率状態）か否かを判定する。確変フラグがオフに設定されていれば、非確率変動中（特図低確率状態）であり、ステップS 2 1 7 dが実行される。このステップS 2 1 7 dでは、乱数生成回路318のチャンネルCH1の乱数レジスタから乱数を取得する。本実施形態では乱数をラッチする契機となる入球信号とは別に、CPUに同様の信号が送られ、CPUはその信号を受信したことに基づいて所定のチャンネル（ここではCH1）における信号に対応する乱数レジスタからラッチされている乱数を取得する。CPU 304は、取得した乱数にRレジスタの値を加算し、さらに1を加えた値を特図1当選乱数として得、ステップS 2 1 7 fに進む。なお、CPU 304は、図23に示すステップS 1 0 5 3 aにおいて設定された乱数生成範囲を認識しており、その乱

10

20

30

40

50

数生成範囲に基づいて加算処理を行う。すなわち、加算した値が乱数生成範囲の最大値を超える場合には当該乱数生成範囲の最小値に残りの値を加算する。

【0304】

一方、確変フラグがオンに設定されていれば、確率変動中であり、ステップS217eが実行される。このステップS217eでは、乱数生成回路318のチャンネルCH2の乱数レジスタから乱数を取得し、ステップS217dと同様に、CPU304は、取得した乱数にRレジスタの値を加算し、さらに1を加えた値を特図1当選乱数として得、ステップS217fに進む。

【0305】

ステップS217fでは、第2特図始動口232に入賞したことを表す特図2の入球信号があり、且つ、保留している特図変動遊技の数が所定数（本実施形態では4）未満であるか否かを判定し、否定的な場合にはステップS217jへ進み、肯定的な場合にはステップS217gに進む。ステップS217gでも、ステップS217cと同様に、RAM308に用意された確変フラグを参照し、確変フラグがオフに設定されていれば（非確率変動中であれば）、乱数生成回路318のチャンネルCH1の乱数レジスタから乱数を取得し、ステップS217dと同様に、CPU304は、取得した乱数にRレジスタの値を加算し、さらに1を加えた値を、ここでは特図2当選乱数として得（ステップS217h）、ステップS217jに進む。一方、確変フラグがオンに設定されていれば（確率変動中であれば）、乱数生成回路318のチャンネルCH2の乱数レジスタから乱数を取得し、同じくステップS217dと同様に、CPU304は、取得した乱数にRレジスタの値を加算し、さらに1を加えた値を特図2当選乱数として得（ステップS217i）、ステップS217jに進む。

【0306】

ステップS217jでは、普図始動口228に入賞したことを表す普図の入球信号があり、且つ、保留している普図変動遊技の数が所定数（本実施形態では2）未満であるか否かを判定し、否定的な場合には入賞受付処理は終了になり、肯定的な場合にはステップS217kに進む。ステップS217kでは、RAM308に用意された時短フラグを参照し、時短フラグがオフに設定されていれば、普図低確率状態（非電サボ中）であり、ステップS217lが実行される。ステップS217lでは、乱数生成回路318のチャンネルCH3の乱数レジスタから普図当選乱数として乱数を取得し、この入賞受付処理は終了になる。一方、時短フラグがオンに設定されていれば、普図高確率状態（電サボ中）であり、ステップS217mが実行される。ステップS217mでは、乱数生成回路318のチャンネルCH4の乱数レジスタから普図当選乱数として乱数を取得し、入賞受付処理は終了になる。

< 第1副制御部400の処理 >

図31を用いて、第1副制御部400の処理について説明する。なお、同図(a)は、第1副制御部400のCPU404が実行するメイン処理のフローチャートである。

【0307】

まず、同図(a)のステップS301では、各種の初期設定を行う。電源投入が行われると、ステップS301の初期設定が実行される。この初期設定では、図4に示すI/Oポート410の初期設定や、RAM408内の記憶領域の初期化処理等を行う。

【0308】

ステップS303では、タイマ変数が10以上か否かを判定し、タイマ変数が10となるまでこの処理を繰り返し、タイマ変数が10以上となったときには、ステップS305の処理に移行する。

【0309】

ステップS305では、タイマ変数に0を代入する。

【0310】

ステップS307では、コマンド処理を行う。第1副制御部400のCPU404は、主制御部300からコマンドを受信したか否かを判別する。このコマンド処理では、復電

10

20

30

40

50

時サブ側フラグ設定処理等が行われるが、詳細については後述する。

【 0 3 1 1 】

ステップ S 3 0 9 では、演出制御処理を行う。例えば、S 3 0 7 で新たなコマンドがあった場合には、このコマンドに対応する演出データを R O M 4 0 6 から読み出す等の処理を行い、演出データの更新が必要な場合には演出データの更新処理を行う。

【 0 3 1 2 】

ステップ S 3 1 1 では、図 1 に示すチャンスボタン 1 3 6 の押下を検出していた場合、ステップ S 3 0 9 で更新した演出データをチャンスボタン 1 3 6 の押下に応じた演出データに変更する処理を行う。

【 0 3 1 3 】

ステップ S 3 1 3 では、S 3 0 9 で読み出した演出データの中に音源 I C 4 1 6 への命令がある場合には、この命令を音源 I C 4 1 6 に出力する。

【 0 3 1 4 】

ステップ S 3 1 5 では、S 3 0 9 で読み出した演出データの中に各種ランプ 4 1 8 の駆動回路 4 2 0 への命令がある場合には、この命令を駆動回路 4 2 0 に出力する。

【 0 3 1 5 】

ステップ S 3 1 7 では、S 3 0 9 で読み出した演出データの中に演出可動体 2 2 4 の駆動回路 4 2 2 への命令がある場合には、この命令を駆動回路 4 2 2 に出力する。

【 0 3 1 6 】

ステップ S 3 1 9 では、S 3 0 9 で読み出した演出データの中に第 2 副制御部 5 0 0 に送信する制御コマンドがある場合には、この制御コマンドを出力する設定を行い、S 3 0 3 へ戻る。

【 0 3 1 7 】

次に、図 3 1 (b) を用いて、第 1 副制御部 4 0 0 のコマンド受信割込処理について説明する。図 3 1 (b) は、第 1 副制御部 4 0 0 のコマンド受信割込処理のフローチャートである。このコマンド受信割込処理は、第 1 副制御部 4 0 0 が、主制御部 3 0 0 が出力するストローク信号を検出した場合に実行する処理である。コマンド受信割込処理のステップ S 3 3 1 では、主制御部 3 0 0 が出力したコマンドを未処理コマンドとして R A M 4 0 8 に設けたコマンド記憶領域に記憶し、このコマンド受信割込処理が終了する。

【 0 3 1 8 】

次に、図 3 1 (c) を用いて、第 1 副制御部 4 0 0 の C P U 4 0 4 によって実行する第 1 副制御部タイマ割込処理について説明する。図 3 1 (c) は、第 1 副制御部 4 0 0 のタイマ割込処理のフローチャートである。第 1 副制御部 4 0 0 は、所定の周期（本実施形態では 2 m s に 1 回）でタイマ割込を発生するハードウェアタイマを備えており、このタイマ割込を契機として、タイマ割込処理を所定の周期で実行する。

【 0 3 1 9 】

第 1 副制御部タイマ割込処理のステップ S 3 4 1 では、図 3 1 (a) に示す第 1 副制御部メイン処理におけるステップ S 3 0 3 において説明した R A M 4 0 8 のタイマ変数記憶領域の値に、1 を加算して元のタイマ変数記憶領域に記憶する。従って、ステップ S 3 0 3 において、タイマ変数の値が 1 0 以上と判定されるのは 2 0 m s 毎（2 m s × 1 0 ）となる。

【 0 3 2 0 】

第 1 副制御部タイマ割込処理のステップ S 3 4 3 では、ステップ S 3 1 9 で設定された第 2 副制御部 5 0 0 への制御コマンドの送信や、演出用乱数の更新処理等を行い、このタイマ割込処理が終了する。

< 第 2 副制御部 5 0 0 の処理 >

第 2 副制御部 5 0 0 では、第 1 副制御部 4 0 0 から送信されてきた制御コマンドに基づいて、装飾図柄表示装置 2 0 8 の制御を実行する。第 2 副制御部 5 0 0 には、装飾図柄表示装置 2 0 8 に画像を表示する画像制御部が接続されている。この画像制御部は、V R A M（ビデオ R A M）および G P U（グラフィックス プロセッシング ユニット）を有す

10

20

30

40

50

る。GPUは、第2副制御部500のROMに記憶された絵柄情報等を第2副制御部500のCPUからの信号に基づいて読み出してVRAMの表示領域（ワークエリア）を使用して表示画像を生成し装飾図柄表示装置208に画像を表示する。

【0321】

より具体的に説明すると、第2副制御部500のCPUは、最初に、画像データの転送指示を行う。ここでは、まず、VRAMの表示領域Aと表示領域Bの描画領域の指定をスワップする。これにより、描画領域に指定されていない表示領域に記憶された1フレームの画像が装飾図柄表示装置208に表示される。次に、CPUは、GPUのアトリビュートレジスタに、位置情報等テーブルに基づいてROM座標（ROMの転送元アドレス）、VRAM座標（VRAMの転送先アドレス）などを設定した後、ROMからVRAMへの画像データの転送開始を指示する命令を設定する。GPUは、アトリビュートレジスタに設定された命令に基づいて画像データをROMからVRAMに転送する。その後、GPUは、転送終了割込信号をCPUに対して出力する。

10

【0322】

次いで、GPUからの転送終了割込信号が入力されたか否かを判定し、転送終了割込信号が入力された場合は、演出シナリオ構成テーブルおよびアトリビュートデータなどに基づいて、パラメータ設定を行う。ここでは、CPUは、VRAMに転送した画像データに基づいてVRAMの表示領域AまたはBに表示画像を形成するために、表示画像を構成する画像データの情報（VRAMの座標軸、画像サイズ、VRAM座標（配置座標）など）をGPUに指示する。GPUはアトリビュートレジスタに格納された命令に基づいてアトリビュートに従ったパラメータ設定を行う。一方、GPUからの転送終了割込信号が未入力の場合は、転送終了割込信号が入力されるのを待つ。

20

【0323】

続いて、描画指示を行う。この描画指示では、CPUは、GPUに画像の描画開始を指示する。GPUは、CPUの指示に従ってフレームバッファにおける画像描画を開始する。

【0324】

描画指示が行われると、画像の描画終了に基づくGPUからの生成終了割込み信号が入力されたか否かを判定し、生成終了割込み信号が未入力の場合には、生成終了割込み信号が入力されるのを待ち、生成終了割込み信号が入力された場合には、RAMの所定の領域に設定され、何シーンの画像を生成したかをカウントするシーン表示カウンタを、インクリメント（+1）して処理を終了する。

30

【0325】

また、第2副制御部500では、第1副制御部400から送信されてきた制御コマンドに基づいて、遮蔽装置246の制御も実行する。

【0326】

ここで、上記説明した内容を踏まえて、遊技台への電圧供給が低下した場合の動作について説明する。

【0327】

例えば大当たり中の状態で停電などによって電源が切られた場合、再度電源投入によって遊技台が初期状態になると、遊技者にとって著しく不利益な状態になる。このような事態にならないよう、コンデンサに蓄えられた電力により遊技台の状態を保持する電断時処理（図24のステップS241）が実行される。この電断時処理は、電源が切られた場合の他、静電気などの要因により供給電圧が一時的に低下した場合にも実行される。以下、電源が切られた場合（以下、電源オフと称する）の動作と、供給電圧が一時的に低下した場合（以下、瞬断と称する）の動作について、図32を用いて説明する。同図（a）は、電源オフの場合の動作を示す図であり、（b）は、瞬断の場合の動作を示す図である。

40

【0328】

電源が切られた場合、電圧が供給されなくなる（電断発生）が、すぐに電圧は0にはならず、コンデンサに蓄えられた電力により供給電圧が徐々に降下する。供給電圧が所定の

50

電圧（本実施形態では9V）まで効果すると電圧監視回路338から低電圧信号がCPU304に送信される。この信号を受信したことにより、主制御部タイマ割込み処理のステップS237により電断が発生したと判定され、ステップS241の電断時処理が実行される。図32（a）には、電断が発生してから供給電圧が9Vに降下するまで通常処理が実行され、供給電圧が9Vになった時点で電断時処理が開始されていることが示されている。この電断時処理により、RAM308の内部に遊技台の状態を示すデータが記憶される。なお、本実施形態では、この電断時処理の実行に必要な時間（主制御部電断時処理猶予時間）を十分確保することができるコンデンサが備えられている。その後、電断時処理が終了すると、そのまま待機状態になる。その後電源の供給が再開されない場合、電圧が0に落ちて遊技台の動作が停止する。

10

【0329】

一方、瞬断の場合にも、電圧監視回路338から低電圧信号がCPU304に送信されることにより、上記電断時処理が実行された後、そのまま待機状態になる。図32（b）には、一時的な電圧降下により、電断時処理が開始されていることが示されている。ここで、電圧が動作電圧まで回復しても、待機状態が継続する。この待機状態が継続していると、主制御部300のリセット制御回路314のWDT3141がリスタートされず（図24のステップS203が実行されない）、WDT3141がタイムアウトする。このことによりリセット制御回路314はリセット信号（システムリセット信号およびユーザリセット信号のいずれか）を出力する。その後、図21に示す主制御部メイン処理が再開すると、電断時処理で記憶されていたデータに基づいてステップS109のデータ書き戻し処理を含む復帰処理（ステップS109～ステップS111）が実行される。図32（b）には、WDT3141のタイムアウトによるリセット信号が送信されたことにより、待機状態から復帰処理（リセット処理）に移っていることが示されている。この復帰処理により遊技台の状態が電断時処理前の状態に復帰する。なお、ここで、電断時処理で記憶されていたデータに不具合があった場合は、電断時処理前の状態に復帰できないと判定され、RAM308の内容がクリアされる（図21のステップS113）。

20

【0330】

次に、本実施形態の乱数生成回路318により、乱数の生成範囲を設定することの効果について説明し、その後問題点について説明する。

【0331】

上述したように本実施形態の遊技台が有する乱数生成回路318では、抽選結果の基になる乱数の生成範囲を設定することができる。この機能を利用して、遊技状態の設定が容易になる。

30

【0332】

まず、乱数生成範囲が0～65535の場合について説明する。例えば、これらの乱数が当たりかハズレのいずれかに対応している場合に、当選確率が1/400（0.25%）になるように設計しようとしたとする。生成される乱数は65536通りあるが、65536の1/400を計算すると163.84となり、整数にならない。仮にこの数字に近い164通りの乱数を当たりに対応させた場合、厳密には1/400の当選確率にならない。

40

【0333】

ここで、上記の乱数生成範囲が0～49999に設定されたとする。上記の場合と同様に当選確率が1/400（0.25%）になるようにするには、生成される乱数50000通りの1/400、すなわち125通りの値を当たりに対応させればよい。例えば、50000通り乱数のうち0～124までの値を当たりに対応させ、それ以外の125～49999の値をハズレに対応付けることで、当選確率を1/400にすることができる。すなわち、当選確率が設計値通り（例えば1/400）になるように、乱数生成範囲（例えば0～49999）および当たりに対応する乱数の範囲（例えば0～124）をそれぞれ設定することができる。

【0334】

50

以上説明したように、乱数生成範囲を適切に設定することによって、所望の当選確率を設定することができる。これによって、例えば小当たりに対応する乱数生成範囲を除外して大当たりに対応する乱数生成範囲を残したり、あるいは大当たりに対応する乱数生成範囲の半分に該当する乱数が生成されないようにすることも可能である。特に図15を用いて説明したような乱数生成範囲が設定できれば、最大値だけを設定する場合と比較して遊技台の設計が容易になる。このため、乱数生成範囲を設定することは、遊技台の設計において有用であると言える。

【0335】

次に、乱数生成範囲を異ならせることにより、当選確率を変更する方法について説明する。例えば、0～49999の乱数生成範囲のうち、0～124までの値を当たりに対応させた状態から、乱数生成範囲の最大値を49999から249に変更したとする。この場合、0～124までの値が当たりに対応し、125～249までの値がハズレに対応し、当選確率は1/2になる。すなわち、当たり又はハズレに対応する値を固定したまま乱数生成範囲だけを異ならせることにより、当選確率を容易に変更することができる。なお、上記説明では、よりわかり易くするために、当たりの範囲を偏らせた例について説明したが、当たりの範囲が偏っていなくてもよい。

10

【0336】

生成された乱数に基づいて当たりかハズレかを判定する方法として、これらの対応を定めたテーブルを用意しておき、これを使用する方法が考えられる。しかし、この方法で当選確率を変更しようとした場合、当選確率に対応するテーブルをそれぞれ用意しておき、遊技の状態に応じてこれらを使い分ける処理を実行させる必要がある。上記説明した方法では、当たり又はハズレに対応する値を定めたテーブルが一つですむため、メモリの容量負担が少なく済む。当然のことながら、テーブルを切り替える処理は不要である。

20

【0337】

なお、本実施形態では、乱数生成範囲の異なる複数の乱数生成チャンネルを用意し、これらを使い分けることにより遊技中の当選確率を変更しているが、一つのチャンネルに対して適宜乱数生成範囲を変更する構成を用いて当選確率を変更させてもよい。

【0338】

また、本実施形態では、乱数を加工した上で抽選に用いる場合があるが、この場合、加工を考慮したうえで対応するテーブルを用意すればよい。

30

【0339】

ここで、図33を用いて、乱数生成範囲が意図せずに変更されてしまった場合の問題について説明する。同図は、乱数生成範囲の問題点を示す図である。

【0340】

例えば、静電気等の要因によって上述した瞬断が生じ、その後復帰処理（ユーザリセット）が実行されたとする。この場合、乱数生成回路318の内部レジスタは、そのまま復帰処理以前の状態が維持される。ところが、電圧の変化によって内部レジスタの情報が書き換わる可能性がある。これによって乱数生成範囲が意図せずに変更されると、当選確率が変わってしまうことになる。

【0341】

40

例えば、非確率変動状態において、図33(a)の上段に示すように、0～49999の乱数生成範囲が設定されており、さらにこのうち0～124（左下がりのハッチングで示す範囲）が当たりに対応する乱数であるとする。この状態で静電気等の要因が生じ、乱数生成範囲が0～250になったとする。この場合、当選確率が1/400から1/2になってしまうため、店側にとっては大きな損害になってしまう。

【0342】

また、確率変動状態において、図33(b)の上段に示すように、0～49999の乱数生成範囲が設定されており、さらにこのうち0～124（左下がりのハッチングで示す範囲）が当たりに対応する乱数であるとする。この状態で静電気等の要因が生じ、乱数生成範囲が0～59999になったとする。この場合、当選確率が1/40から1/480に

50

なってしまうため、遊技者にとって著しく不利益になる。

【0343】

上記の例で説明したように、乱数が生成される数値範囲を任意の数値範囲に制限する手法を用いて抽選処理を行うと、何らかの異常で制限した数値範囲が変化した場合に抽選処理の不安定化を招いてしまうという問題が生じる。

【0344】

このような事態を防止するため、本実施形態の遊技台では、図23のステップS1053aにおいて、乱数生成範囲を復帰処理の要因が発生した直前の状態に設定し直す処理を実行させる。このように再度乱数生成範囲を設定し直すことによって、上記のような問題が生じないようにすることができる。すなわち、乱数が生成される数値範囲を任意の数値範囲に制限する手法を用いて抽選処理を行いつつも、抽選処理の不安定化を招くことを抑止することができる。

10

【0345】

なお、本実施形態では、遊技台の起動時に乱数生成範囲が設定されるため、復帰処理の要因が発生した直前の状態が、初期状態と同じであるが、例えば、遊技中に乱数生成範囲を変更可能な構成の場合には、直前の状態に戻す処理が実行されればよい。

【0346】

また、本実施形態のように、乱数生成範囲が設定されていたチャンネルに対しては乱数生成範囲を設定し直すとともに、乱数生成範囲が設定されていないチャンネルに対しては乱数生成範囲を設定し直さない構成の場合、初期化されるチャンネルと初期化されないチャンネルが存在することになる。この場合、基本回路302の外部からチャンネルが初期化されたか否かがわからないため、不正を防止する効果がある。

20

【0347】

さらに、本実施形態の遊技台では、図23のステップS1053bにおいて、乱数レジスタ3188をラッチすることを許容する許容状態にしている。このようにすることで、乱数レジスタ3188にラッチされている乱数に異常があった場合に、この乱数が使用される頻度を下げることができる。この際乱数ラッチフラグレジスタ3189の内容は、乱数レジスタ3188が乱数をラッチすることが可能な状態であることを示す情報に書き換えられる。なお、本実施形態では、ユーザプログラムによって、乱数レジスタ3188を許容状態にすることと、乱数生成範囲の設定を同時に実行している（図22参照）が、ハードウェアを用いて許容状態にするようにしてもよい。なお、本実施形態の遊技台では乱数レジスタ3188が許容状態になっても新たに乱数をラッチするまでは乱数は残った状態になるが、可能であれば乱数レジスタ3188の値を所定の値に設定（例えば0に設定）するようにしてもよい。この場合には、異常の可能性のある乱数を使用させないようにすることができる。

30

【0348】

上記説明した再設定は、WDT3141によるユーザリセットが実行されてから、駆動電圧の判定（図20のステップS103）を経て実行される（図21ステップS1053）この判定処理に要する時間は電圧の供給具合に依存するため、一定ではない。このため再設定を反映した乱数が出力され始めるタイミングにランダム性を持たせることができ、不正防止に効果がある。なお上述した、CPU304からの更新命令が来た時点で乱数の最大値を更新する構成の場合にも、同様の効果がある。

40

【0349】

なお、上記の説明では、電圧の変化によって生じる問題およびその対処法についての一例について説明したが、他にも例えば乱数生成回路318のスタート値選択回路3183b内の値が書き換わってしまう可能性もある。この場合、本来生成されるはずのない値が、乱数更新回路3183から出力されてしまう虞がある。このような問題に対しても、上記の乱数生成範囲の例と同様に、スタート値選択回路3183b内の値を復帰処理の要因が発生した直前の状態に設定し直す処理を実行させることにより、上記のような問題が生じないようにすることができる。また、乱数生成範囲に応じて、別途スタート値選択回路

50

3 1 8 3 b 内の値を設定し直すようにしてもよい。すなわち、乱数生成回路 3 1 8 で設定可能な値を必要に応じて適切に設定し直す処理を実行させることにより、電圧の変化により異常な動作を起こさないようにすることができる。

【 0 3 5 0 】

また、電圧の変化以外にも、例えば、指定エリア外走行によって予期せぬ動作が生じた場合にも、上記のような問題が生じる虞がある。特に、指定エリア外走行の場合は、プログラムミス等によって同じ状況が再現される可能性が高く、電圧が変化した場合よりも不正をしやすくなる虞がある。従って、本実施形態では、指定エリア外走行が生じた場合でも、図 2 3 のステップ S 1 0 5 3 a およびステップ S 1 0 5 3 b による再設定を行うようにしている。

10

【 0 3 5 1 】

ここで、上記説明を踏まえて、図 2 1 の主制御部メイン処理における W D T 3 1 4 1 の起動開始のタイミング（ステップ S 1 1 1、ステップ S 1 1 5）について説明を補足する。

【 0 3 5 2 】

通常 W D T では、プログラムの実行とは独立してカウントアップが行われている。この構成により、プログラムの実行に何らかの問題があっても、これに影響されずにリセット動作（本実施形態ではユーザリセット）を実行することができる。このため、W D T は初期設定時に起動（再起動）される必要がある。しかし、この起動タイミングによっては、問題が生じることがある。この問題について、図 2 1 におけるステップ S 1 0 1 の初期設定 1 の直後に W D T を起動する場合を例に挙げて説明する。

20

【 0 3 5 3 】

ユーザリセットによって R A M 3 0 8 に復帰用のデータが記憶されている状態で、主制御部メイン処理が開始されたとする。まず、ステップ S 1 0 1 によって初期設定 1 が実行され、次いで W D T が起動する。次に、駆動電圧が十分確保されるまでステップ S 1 0 3 による待機処理が実行される。

【 0 3 5 4 】

例えば供給電圧の不安定に起因して上記のユーザリセットが実行された場合等に、この待機処理の実行時間が長くなる場合がある。ここで待機処理に時間がかかると、後のステップ S 1 0 7 やステップ S 1 0 9 の実行中に W D T がタイムアウトして、再度ユーザリセットが実行されてしまう場合がある。この場合、再度主制御部メイン処理が最初から実行されるため、R A M 3 0 8 に記憶されている復帰用のデータがレジスタに戻されるまでの処理時間が長くなってしまう。

30

【 0 3 5 5 】

さらに、例えばステップ S 1 0 9 において、R A M 3 0 8 のデータをレジスタに戻すとともに、R A M 3 0 8 のデータを消去する処理が実行されている場合には、R A M 3 0 8 のデータの一部が消去されている状態でユーザリセットが実行される可能性もある。この場合には、再度主制御部メイン処理が最初から実行されても、R A M 3 0 8 の復帰用のデータは不完全なものであり、ステップ S 1 0 7 で復帰可能と判定されないことになる。仮にステップ S 1 0 7 で復帰可能と判定されてもステップ S 1 0 9 のデータ書き戻し処理で完全にユーザリセット前の状態に復帰させることができない。

40

【 0 3 5 6 】

このような問題を回避するため、本実施形態では、駆動電圧の判定後から主制御部タイマ割込み処理が許可されるまでの間に W D T 3 1 4 1 を起動するように構成されている（ステップ S 1 1 1、ステップ S 1 1 5）。なお、上記構成は一例であり、ユーザリセット後に主制御部メイン処理が開始されてから、主制御部タイマ割込み処理が許可されるまでの間に W D T 3 1 4 1 がタイムアウトしないように、W D T 3 1 4 1 を起動させるようにすることが好ましい。また、ユーザリセットが行われてから、主制御部によって遊技の進行が開始される（本実施形態では、主制御部メイン処理のステップ S 1 1 7 ~ ステップ S 1 1 9 が開始され、かつ、主制御部タイマ割込み処理が開始される）までの間に、W D T

50

3 1 4 1 がタイムアウトしないように、W D T 3 1 4 1 を起動させることが好ましい。特に、ユーザリセット後に遊技を復帰させるための処理（遊技の進行を開始可能にするための処理）に、液晶画像表示装置（装飾図柄表示装置）の初期設定処理を実行させるための待機処理が含まれる場合には、上記の問題がより生じやすくなるため、上記説明したタイミングでの W D T 3 1 4 1 の起動がより効果的である。さらに、主制御部タイマ割込み処理の最初の処理において、W D T 3 1 4 1 を起動させるようにしても、上記の問題を回避することができる。なお、上記説明ではユーザリセットが実行された場合を例に説明しているが、システムリセットが実行された場合であっても同様である。

【 0 3 5 7 】

ここで、図 3 4 を用いて、図 1 2 で説明した乱数更新回路 3 1 8 3 の変形例について説明する。同図は、図 1 2 で説明した乱数更新回路 3 1 8 3 の変形例を示す図である。

10

【 0 3 5 8 】

この図 3 4 (a) に示す乱数更新回路 3 1 8 3 n は、図 1 2 で説明した乱数更新回路 3 1 8 3 に、乱数列変更回路 3 1 8 3 d を加えたものである。

【 0 3 5 9 】

乱数列変更回路 3 1 8 3 d は、予め内部に複数の乱数テーブルが設けられている。図 3 4 (b) には、6 5 5 3 6 個の乱数の並びを予め定めた複数の乱数列が示されている。これらの複数の乱数列を使用する際には、同じ乱数列を継続して使用するか、一つの乱数列を一周した時点で別の乱数列に変更するかを設定することができる。さらに、別の乱数列に変更する場合には、指示がなくても自動的に変更を行うか、あるいはその都度変更を指示するか否かを設定することができる。なお、カウンタ回路 3 1 8 3 a から一巡信号を受けた時点で、一つの乱数列を一周したと判定される。

20

【 0 3 6 0 】

乱数列変更回路 3 1 8 3 d 内で使用する乱数列が決定されると、カウンタ回路 3 1 8 3 a から出力されるカウント値に従って、この乱数列から値が取り出される。この取り出された値が乱数として出力される。例えば図 3 4 (b) において、乱数列 B を使用することが決定した場合に、カウント値「5」が入力されると、乱数として「9 8 0 6」が出力される（図 3 4 (b) の太枠で示す部分参照）。

【 0 3 6 1 】

ここで、最大値設定レジスタ 3 1 8 3 c に最大値が設定された場合における処理の例について説明する。

30

【 0 3 6 2 】

図 1 4 では、最大値設定レジスタ 3 1 8 3 c に設定された最大値に従ってカウンタ回路 3 1 8 3 a から出力される値の範囲が変更される例について説明した。なお、この図 1 4 では、このカウンタ回路 3 1 8 3 a から出力される値をそのまま乱数として用いていた。ここでは、カウンタ回路 3 1 8 3 a から出力される値を乱数ではなくカウント値として用い、乱数列変更回路 3 1 8 3 d に入力する。

【 0 3 6 3 】

例えば、最大値が 9 9 9 9 に設定された場合、0 ~ 9 9 9 9 のカウント値がカウンタ回路 3 1 8 3 a から出力されることになる。ここで、乱数列変更回路 3 1 8 3 d には、最大値設定レジスタ 3 1 8 3 c から最大値データを取得させ、乱数列の値のうち最大値を超える値を削除して空いた部分を詰める処理を実行させる。この処理により 0 ~ 9 9 9 9 の値をランダムに並べた乱数列が用意されることになる。この乱数列を用いて上記カウント値に対応する値を乱数として出力させると、乱数生成範囲を 0 ~ 9 9 9 9 とする乱数を出力させることができる。なお、上記方法は一例であり、例えば、カウント値に対応する値を乱数列から参照したときに最大値を超えている場合には以降の値を順次参照し、参照された値が最大値を超えない値であればその値を出力する、というように他の方法を用いてもよい。

40

【 0 3 6 4 】

ここで、上記の乱数更新回路 3 1 8 3 n を用いた場合における、乱数監視回路 3 1 8 4

50

における異常の検出例について説明する。この場合には、1回の乱数の更新前後においてカウンタ回路3183aから出力されるカウント値の値を比較し、同じカウント値が出力されていないか否かをチェックする。仮に同じカウント値が出力された場合には、異常を示す情報が出力される。なお、チェックのタイミングについては、この乱数更新周期よりも長い所定の周期毎であってもよい。なお、乱数監視回路3184に乱数列変更回路3183dから出力される乱数を監視させてもよいが、上記したようにカウンタ回路3138aから出力されるカウント値を監視するようにすることで監視精度を高めるとともに、監視負担を低減することができる。

【0365】

また、図10に示す乱数生成回路318において説明したことと同様に、乱数生成回路318の外部に乱数監視回路3183nを設けてもよく、また、乱数更新回路3183nの内部に乱数監視回路3184を設けてもよい。

【0366】

[実施形態2]

以下図面を用いて、本発明の第2実施形態であるスロットマシン100'について説明する。

【0367】

<全体構成>

図35はスロットマシン100'の外観を示す外観斜視図である。図35に示すスロットマシン100'は、遊技に関する抽選を行い該抽選の結果に応じて遊技者に利益を付与する遊技台であり、本体101'と、本体101'の正面に取り付けられ、本体101'に対して開閉可能な前面扉102'と、を備える。本体101'の中央内部には、(図36参照)外周面に複数種類の図柄が配置されたリールが3個(左リール110'、中リール111'、右リール112')収納され、スロットマシン100'の内部で回転できるように構成されている。これらのリール110'乃至112'はステッピングモータ等の駆動装置により回転駆動される。

【0368】

本実施形態において、各図柄は帯状部材に等間隔で適当数印刷され、この帯状部材が所定の円形筒状の枠材に貼り付けられて各リール110'乃至112'が構成されている。リール110'乃至112'上の図柄は、遊技者から見ると、図柄表示窓113'から縦方向に概ね3つ表示され、合計9つの図柄が見えるようになっている。そして、各リール110'乃至112'を回転させることにより、遊技者から見える図柄の組み合わせが変動することとなる。つまり、各リール110'乃至112'は複数種類の図柄の組合せを変動可能に表示する表示装置として機能する。なお、このような表示装置としてはリール以外にも液晶表示装置等の電子画像表示装置も採用できる。また、本実施形態では、3個のリールをスロットマシン100'の中央内部に備えているが、リールの数やリールの設置位置はこれに限定されるものではない。

【0369】

各々のリール110'乃至112'の背面には、図柄表示窓113'に表示される個々の図柄を照明するためのバックライト200'(図36参照)が配置されており、各リール110'乃至112'はバックライト200'から発せられた光を透過する。バックライト200'は、各々の図柄ごとに遮蔽されて個々の図柄を均等に照射できるようにすることが望ましい。なお、スロットマシン100'内部において各々のリール110'乃至112'の近傍には、投光部と受光部から成る光学式センサ(図示省略)が設けられており、この光学式センサの投光部と受光部の間をリールに設けられた一定の長さの遮光片が通過するように構成されている。このセンサの検出結果に基づいてリール上の図柄の回転方向の位置を判断し、目的とする図柄が入賞ライン上に表示されるようにリール110'乃至112'を停止させる。

【0370】

図柄表示窓113'は、リール110'乃至112'の一部が遊技者から見えるように

切り抜かれた表示窓であって、この図柄表示窓 1 1 3 ' が形成された部材は、リール 1 1 0 ' 乃至 1 1 2 ' よりも遊技者側に配置されている。

【 0 3 7 1 】

入賞ライン表示ランプ 1 2 0 ' は、有効となる入賞ライン 1 1 4 ' を示すランプである。有効となる入賞ラインは、遊技媒体としてベットされたメダルの数によって予め定められている。入賞ライン 1 1 4 ' は 5 ラインあり、例えば、メダルが 1 枚ベットされた場合、中段の水平入賞ラインが有効となり、メダルが 2 枚ベットされた場合、上段水平入賞ラインと下段水平入賞ラインが追加された 3 本が有効となり、メダルが 3 枚ベットされた場合、右下り入賞ラインと右上り入賞ラインが追加された 5 ラインが入賞ラインとして有効になる。なお、入賞ライン 1 1 4 の数については 5 ラインに限定されるものではなく、また、例えば、メダルが 1 枚ベットされた場合に、中段の水平入賞ライン、上段水平入賞ライン、下段水平入賞ライン、右下り入賞ラインおよび右上り入賞ラインの 5 ラインを有効な入賞ラインとして設定してもよく、ベット数に関係なく、一律に同一数の入賞ラインを有効な入賞ラインとして設定してもよい。

10

【 0 3 7 2 】

告知ランプ 1 2 3 ' は、例えば、後述する内部抽選において特定の入賞役（具体的には、ボーナス）に内部当選していること、または、ボーナス遊技中であることを遊技者に知らせるランプである。遊技メダル投入可能ランプ 1 2 4 ' は、遊技者が遊技メダルを投入可能であることを知らせるためのランプである。再遊技ランプ 1 2 2 ' は、前回の遊技において入賞役の一つである再遊技に入賞した場合に、今回の遊技が再遊技可能であること（メダルの投入が不要であること）を遊技者に知らせるランプである。リールパネルランプ 1 2 8 ' は演出用のランプである。

20

【 0 3 7 3 】

ベットボタン 1 3 0 ' 乃至 1 3 2 ' は、スロットマシン 1 0 0 ' に電子的に貯留されているメダル（クレジットという）を所定の枚数分投入するためのボタンである。本実施形態においては、ベットボタン 1 3 0 ' が押下される毎に 1 枚ずつ最大 3 枚まで投入され、ベットボタン 1 3 1 ' が押下されると 2 枚投入され、ベットボタン 1 3 2 ' が押下されると 3 枚投入されるようになっている。以下、ベットボタン 1 3 2 ' は MAX ベットボタンとも言う。なお、遊技メダル投入ランプ 1 2 9 ' は、投入されたメダル数に応じた数のランプを点灯させ、規定枚数のメダルの投入があった場合、遊技の開始操作が可能な状態であることを知らせる遊技開始ランプ 1 2 1 ' が点灯する。

30

【 0 3 7 4 】

メダル投入口 1 4 1 ' は、遊技を開始するに当たって遊技者がメダルを投入するための投入口である。すなわち、メダルの投入は、ベットボタン 1 3 0 ' 乃至 1 3 2 ' により電子的に投入することもできるし、メダル投入口 1 4 1 ' から実際のメダルを投入（投入操作）することもでき、投入とは両者を含む意味である。

【 0 3 7 5 】

貯留枚数表示器 1 2 5 ' は、スロットマシン 1 0 0 ' に電子的に貯留されているメダルの枚数を表示するための表示器である。遊技情報表示器 1 2 6 ' は、各種の内部情報（例えば、ボーナス遊技中のメダル払出枚数）を数値で表示するための表示器である。払出枚数表示器 1 2 7 ' は、何らかの入賞役に入賞した結果、遊技者に払出されるメダルの枚数を表示するための表示器である。貯留枚数表示器 1 2 5 '、遊技情報表示器 1 2 6 '、および、払出枚数表示器 1 2 7 ' は、7 セグメント（ S E G ）表示器とした。

40

【 0 3 7 6 】

スタートレバー 1 3 5 ' は、リール 1 1 0 ' 乃至 1 1 2 ' の回転を開始させるためのレバー型のスイッチである。即ち、メダル投入口 1 4 1 ' に所望するメダル枚数を投入するか、ベットボタン 1 3 0 ' 乃至 1 3 2 ' を操作して、スタートレバー 1 3 5 ' を操作すると、リール 1 1 0 ' 乃至 1 1 2 ' が回転を開始することとなる。スタートレバー 1 3 5 ' に対する操作を遊技の開始操作と言う。

【 0 3 7 7 】

50

ストップボタンユニット 136' には、ストップボタン 137' 乃至 139' が設けられている。ストップボタン 137' 乃至 139' は、スタートレバー 135' の操作によって回転を開始したリール 110' 乃至 112' を個別に停止させるためのボタン型のスイッチであり、各リール 110' 乃至 112' に対応づけられている。以下、ストップボタン 137' 乃至 139' に対する操作を停止操作と言い、最初の停止操作を第 1 停止操作、次の停止操作を第 2 停止操作、最後の停止操作を第 3 停止操作という。なお、各ストップボタン 137' 乃至 139' の内部に発光体を設けてもよく、ストップボタン 137' 乃至 139' の操作が可能である場合、該発光体を点灯させて遊技者に知らせることができる。

【0378】

10

メダル返却ボタン 133' は、投入されたメダルが詰まった場合に押下してメダルを取り除くためのボタンである。精算ボタン 134' は、スロットマシン 100' に電子的に貯留されたメダル、ベットされたメダルを精算し、メダル払出口 155' から排出するためのボタンである。ドアキー孔 140' は、スロットマシン 100' の前面扉 102' のロックを解除するためのキーを挿入する孔である。

【0379】

ストップボタンユニット 136' の下部には、機種名の表示と各種証紙の貼付とを行うタイトルパネル 162' が設けられている。タイトルパネル 162' の下部には、メダル払出口 155'、メダルの受け皿 161' が設けられている。

【0380】

20

音孔 145' はスロットマシン 100' 内部に設けられているスピーカの音を外部に出力するための孔である。前面扉 102' の左右各部に設けられたサイドランプ 144' は遊技を盛り上げるための装飾用のランプである。前面扉 102' の上部には演出装置 160' が配設されており、演出装置 160' の上部には音孔 143' が設けられている。この演出装置 160' は、水平方向に開閉自在な 2 枚の右シャッタ 163a'、左シャッタ 163b' からなるシャッタ（遮蔽装置）163' と、このシャッタ 163' の奥側に配設された液晶表示装置 157'（演出画像表示装置）を備えており、右シャッタ 163a'、左シャッタ 163b' が液晶表示装置 157' の手前で水平方向外側に開くと液晶表示装置 157' の表示画面がスロットマシン 100' 正面（遊技者側）に出現する構造となっている。なお、液晶表示装置でなくとも、種々の演出画像や種々の遊技情報を表示可能な表示装置であればよく、例えば、複数セグメントディスプレイ（7セグディスプレイ）、ドットマトリクスディスプレイ、有機 EL ディスプレイ、プラズマディスプレイ、リール（ドラム）、或いは、プロジェクタとスクリーンとからなる表示装置等でもよい。また、表示画面は、方形をなし、その全体を遊技者が視認可能に構成している。本実施形態の場合、表示画面は長方形であるが、正方形でもよい。また、表示画面の周縁に不図示の装飾物を設けて、表示画面の周縁の一部が該装飾物に隠れる結果、表示画面が異形に見えるようにすることもできる。表示画面は本実施形態の場合、平坦面であるが、曲面をなしていてもよい。

30

【0381】

40

図 36 は、前面扉 102' を開けた状態のスロットマシン 100' を示す正面図である。本体 101' は、上面板 261'、左側の側面板 260'、右側の側面板 260'、下面板 264' および背面板 242' で囲われ、前面に開口する箱体である。本体 101' の内部には、背面板 242' の上部に設けた通風口 249' と重ならない位置に、内部に主制御基板を収納した主制御基板収納ケース 210' が配置され、この主制御基板収納ケース 210' の下方に、3 つのリール 110' 乃至 112' が配置されている。主制御基板収納ケース 210' 及びリール 110' 乃至 112' の側方、即ち向って左側の側面板 260' には、内部に副制御基板を収納した副制御基板収納ケース 220' が配設してある。また、向かって右側の側面板 260' には、主制御基板に接続されて、スロットマシン 100' の情報を外部装置に出力する外部集中端子板 248' が取り付けられている。

【0382】

50

そして、下面板 264' には、メダル払出装 180' (バケットに溜まったメダルを払出す装置) が配設され、このメダル払出装 180' の上方、即ちリール 110' 乃至 112' の下方には、電源基板を有する電源装置 252' が配設され、電源装置 252' 正面には電源スイッチ 244' を配設している。電源装置 252' は、スロットマシン 100' に外部から供給される交流電源を直流化し、所定の電圧に変換して後述する主制御部 300'、副制御部 400'、500' 等の各制御部、各装置に供給する。さらには、外部からの電源が断たれた後も所定の部品 (例えば主制御部 300' の RAM 308' 等) に所定の期間 (例えば 10 日間) 電源を供給するための蓄電回路 (例えばコンデンサ) を備えている。

【0383】

10

メダル払出装 180' の右側には、メダル補助収納庫 240' が配設してあり、この背後にはオーバーフロー端子が配設されている (図示省略)。電源装置 252' には、電源コード 264' を接続する電源コード接続部が設けられ、ここに接続された電源コード 264' が、本体 101' の背面板 242' に開設した電源コード用穴 262' を通して外部に延出している。

【0384】

前面扉 102' は、本体 101' の左側の側面板 260' にヒンジ装置 276' を介して蝶着され、図柄表示窓 113' の上部には、演出装置 160'、および、この演出装置 160' を制御する演出制御基板 (図示省略)、上部スピーカ 272'、を設けている。図柄表示窓 113' の下部には、投入されたメダルを選別するためのメダルセクタ 170'、このメダルセクタ 170' が不正なメダル等をメダル受皿 161' に落下させる際にメダルが通過する通路 266' 等を設けている。さらに、音孔 145' に対応する位置には低音スピーカ 277' を設けている。

20

【0385】

次に、図 37 を用いて、スロットマシン 100' の制御部の制御部の回路構成について詳細に説明する。なお、同図は制御部の回路ブロック図を示したものである。

【0386】

スロットマシン 100' の制御部は、大別すると、遊技の進行を制御する主制御部 300' と、主制御部 300' が送信するコマンド信号 (以下、単に「コマンド」と呼ぶ) に応じて、主な演出の制御を行う第 1 副制御部 400' と、第 1 副制御部 400' より送信されたコマンドに基づいて各種機器を制御する第 2 副制御部 500' と、によって構成されている。

30

【0387】

< 主制御部 >

まず、スロットマシン 100' の主制御部 300' について説明する。主制御部 300' は、主制御部 300' の全体を制御する基本回路 302' を備えており、この基本回路 302' には、CPU 304' (本発明の遊技制御手段、異常対応処理手段の一例に相当) と、制御プログラムデータ、入賞役の内部抽選時に用いる抽選データ、リールの停止位置等を記憶するための ROM 306' と、一時的にデータを記憶するための RAM 308' (本発明の記憶手段の一例に相当) と、各種デバイスの入出力を制御するための I/O 310' と、リアルタイム割り込みや時間計測等を行うためのタイマ回路 311' と、時間や回数等を計測するためのカウンタ回路 312' と、後述するシステムリセットとユーザリセットを制御するリセット制御回路 314' (本発明の異常検出手段の一例に相当) と、0 ~ 65535 の範囲で乱数を導出する乱数発生回路 316' (本発明の乱数生成手段の一例に相当) を搭載している。なお、ROM 306' や RAM 308' については他の記憶装置を用いてもよく、この点は後述する第 1 副制御部 400' や第 2 副制御部 500' についても同様である。この基本回路 302' の CPU 304' は、水晶発振器 315b' が出力する所定周期のクロック信号をシステムクロックとして入力して動作する。さらには、CPU 304' は、電源が投入されると ROM 306' の所定エリアに格納された分周用のデータをタイマ回路 311' に送信し、タイマ回路 311' は受信

40

50

した分周用のデータを基に割り込み時間を決定し、この割り込み時間ごとに割り込み要求をCPU304'に送信する。CPU304'は、この割り込み要求を契機に各センサ等の監視や駆動パルスの送信を実行する。例えば、水晶発振器315b'が出力するクロック信号を8MHz、タイマ回路311'の分周値を1/256、ROM306の分周用のデータを47に設定した場合、割り込みの基準時間は、 $256 \times 47 \div 8 \text{ MHz} = 1.504 \text{ ms}$ となる。

【0388】

主制御部300'は、電源が投入されると起動信号(リセット信号)を出力する起動信号出力回路338'を備えており、CPU304'は、この起動信号出力回路338'から起動信号が入力された場合に、遊技制御を開始する(後述する主制御部メイン処理を開始する)。

10

【0389】

また、主制御部300'は、センサ回路320'を備えており、CPU304'は、割り込み時間ごとに各種センサ318'(ベットボタン130'センサ、ベットボタン131'センサ、ベットボタン132'センサ、メダル投入口141'から投入されたメダルのメダル受付センサ、スタートレバー135'センサ、ストップボタン137'センサ、ストップボタン138'センサ、ストップボタン139'センサ、精算ボタン134'センサ、メダル払出装置180'から払い出されるメダルのメダル払出センサ、リール110'のインデックスセンサ、リール111'のインデックスセンサ、リール112'のインデックスセンサ、エラー解除スイッチセンサ等)の状態を監視している。

20

【0390】

なお、センサ回路320'がスタートレバーセンサのHレベルを検出した場合には、この検出を示す信号を乱数発生回路316'に出力する。この信号を受信した乱数発生回路316'は、そのタイミングにおける値をラッチし、抽選に使用する乱数を格納するレジスタに記憶する。

【0391】

メダル受付センサは、メダル投入口141'の内部通路に2個設置されており、メダルの通過有無を検出する。スタートレバー135'センサは、スタートレバー135'内部に2個設置されており、遊技者によるスタート操作を検出する。ストップボタン137'センサ、ストップボタン138'センサ、および、ストップボタン139'は、各々のストップボタン137'乃至139'に設置されており、遊技者によるストップボタンの操作を検出する。

30

【0392】

ベットボタン130'センサ、ベットボタン131'センサ、および、ベットボタン132'センサは、メダル投入ボタン130'乃至132'のそれぞれに設置されており、RAM308'に電子的に貯留されているメダルを遊技への投入メダルとして投入する場合の投入操作を検出する。精算ボタン134'センサは、精算ボタン134'に設けられている。精算ボタン134'が一回押されると、電子的に貯留されているメダルを精算する。メダル払出センサは、メダル払出装置180'が払い出すメダルを検出するためのセンサである。なお、以上の各センサは、非接触式のセンサであっても接点式のセンサであってもよい。

40

【0393】

リール110'のインデックスセンサ、リール111'のインデックスセンサ、および、リール112'のインデックスセンサは、各リール110'乃至112'の取付台の所定位置に設置されており、リールフレームに設けた遮光片が通過するたびにLレベルになる。CPU304'は、この信号を検出すると、リールが1回転したものと判断し、リールの回転位置情報をゼロにリセットする。

【0394】

エラー解除スイッチセンサは、後述するエラー処理状態を解除するためにスロットマシン100'の内部に設置されているエラー解除スイッチ(図示省略)に設置されており、

50

操作されることで主制御部 300' によりエラー状態を示すエラーフラグをクリアする処理が実行される。

【0395】

主制御部 300' は、リール 110' 乃至 112' に設けたステッピングモータを駆動する駆動回路 322'、投入されたメダルを選別するメダルセクタ 170' に設けたソレノイドを駆動する駆動回路 324'、メダル払出装 180' に設けたモータを駆動する駆動回路 326'、各種ランプ 339'（入賞ライン表示ランプ 120'、告知ランプ 123'、遊技メダル投入可能ランプ 124'、再遊技ランプ 122'、遊技メダル投入ランプ 129'、遊技開始ランプ 121'、貯留枚数表示器 125'、遊技情報表示器 126'、払出枚数表示器 127'）を駆動する駆動回路 328' を備えている。

10

【0396】

また、基本回路 302' には、情報出力回路 334'（外部集中端子板 248'）を接続しており、主制御部 300' は、この情報出力回路 334' を介して、外部のホールコンピュータ（図示省略）等が備える情報入力回路 652' にスロットマシン 100' の遊技情報（例えば、遊技状態）を出力する。

【0397】

また、主制御部 300' は、電源管理部（図示しない）から主制御部 300' に供給している電源の電圧値を監視する電圧監視回路 330' を備えており、電圧監視回路 330' は、電源の電圧値が所定の値（本実施例では 9V）未満である場合に電圧が低下したことを示す低電圧信号を基本回路 302' に出力する。

20

【0398】

また、主制御部 300' は、第 1 副制御部 400' にコマンドを送信するための出力インタフェースを備えており、第 1 副制御部 400' との通信を可能としている。なお、主制御部 300' と第 1 副制御部 400' との情報通信は一方の通信であり、主制御部 300' は第 1 副制御部 400' にコマンド等の信号を送信できるように構成しているが、第 1 副制御部 400' からは主制御部 300' にコマンド等の信号を送信できないように構成している。

【0399】

上述の第 1 実施形態では、図 6 を用いて説明した基本回路 302 を用いて主制御部 300 を構成する例について説明した。この第 2 実施形態のスロットマシン 100' の基本回路 302' も、図 6 に示す基本回路 302 と同様の構成のものであるとする。より具体的には、主制御部 300' の CPU 304'、ROM 306'、RAM 308'、タイマ回路 311'、カウンタ回路 312'、リセット制御回路 314'、および乱数生成回路 316' は、図 6 に示す基本回路 302 の CPU 304、ROM（内蔵 ROM）306、RAM（内蔵 RAM）308、タイマ回路 311、カウンタ回路 312、リセット制御回路 314、乱数生成回路 318 に、それぞれ相当する。また、主制御部 300' の I/O 310' は、図 6 に示す基本回路 302 の外部バス制御回路 3101、パラレル入力ポート 3102、アドレスデコード回路 3103 の 3 つに相当する。すなわち、上述した第 1 実施形態の遊技台 100 の効果（特に図 6 ~ 図 20、図 32 ~ 図 34 の説明参照）が、本実施形態のスロットマシン 100' にも適用される。

30

40

【0400】

< 副制御部 >

次に、スロットマシン 100' の第 1 副制御部 400' について説明する。第 1 副制御部 400' は、主制御部 300' が送信した制御コマンドを入力インタフェースを介して受信する。第 1 副制御部 400' は、この制御コマンドに基づいて第 1 副制御部 400' の全体を制御する基本回路 402' を備えており、この基本回路 402' は、CPU 404' と、一時的にデータを記憶するための RAM 408' と、各種デバイスの入出力を制御するための I/O 410' と、時間や回数等を計測するためのカウンタタイマ 412' を搭載している。基本回路 402' の CPU 404' は、水晶発振器 414' が出力する所定周期のクロック信号をシステムクロックとして入力して動作する。ROM 406' に

50

は、第1副制御部400'の全体を制御するための制御プログラム及びデータ、バックライト200'の点灯パターンや各種表示器を制御するためのデータ等が記憶されている。

【0401】

CPU404'は、所定のタイミングでデータバスを介してROM406'の所定エリアに格納された分周用のデータをカウンタタイマ412'に送信する。カウンタタイマ412'は、受信した分周用のデータを基に割り込み時間を決定し、この割り込み時間ごとに割り込み要求をCPU404'に送信する。CPU404'は、この割り込み要求のタイミングをもとに、各ICや各回路を制御する。

【0402】

また、第1副制御部400'には、音源IC418'を設けており、音源IC418'は、CPU404'からの命令に応じてアンプおよびスピーカ272'、277'から出力する音声の制御を行う。音源IC418'には音声データが記憶されたS-ROM(サウンドROM)が接続されており、このROMから取得した音声データをアンプで増幅させてスピーカ272'、277'から出力する。

【0403】

また、第1副制御部400'には、駆動回路422'が設けられ、駆動回路422'に入出力インタフェースを介して各種ランプ420'(上部ランプ、下部ランプ、サイドランプ144'、タイトルパネル162'ランプ、等)が接続されている。

【0404】

また、CPU404'は、出力インタフェースを介して第2副制御部500'へ信号の送受信を行う。第2副制御部500'は、演出画像表示装置157'の表示制御を含む演出装置160'の各種制御を行う。なお、第2副制御部500'は、例えば、液晶表示装置157'の表示の制御を行う制御部、各種演出用駆動装置の制御を行う制御部(例えば、シャッタ163'のモータ駆動を制御する制御部)とするなど、複数の制御部で構成するようにしてもよい。

【0405】

第2副制御部500'は、第1副制御部400'が送信した制御コマンドを入力インタフェースを介して受信し、この制御コマンドに基づいて第2副制御部500'の全体を制御する基本回路502'を備えており、この基本回路502'は、CPU504'と、一時的にデータを記憶するためのRAM508'と、各種デバイスの入出力を制御するためのI/O510'と、時間や回数等を計測するためのカウンタタイマ512'と、を搭載している。基本回路502'のCPU504'は、水晶発振器514'が出力する所定期のクロック信号をシステムクロックとして入力して動作する。ROM506'には、第2副制御部500'の全体を制御するための制御プログラム及びデータ、画像表示用のデータ等が記憶されている。

【0406】

CPU504'は、所定のタイミングでデータバスを介してROM506'の所定エリアに格納された分周用のデータをカウンタタイマ512'に送信する。カウンタタイマ512'は、受信した分周用のデータを基に割り込み時間を決定し、この割り込み時間ごとに割り込み要求をCPU504'に送信する。CPU504'は、この割り込み要求のタイミングをもとに、各ICや各回路を制御する。

【0407】

また、第2副制御部500'には、シャッタ163'のモータを駆動する駆動回路530'を設けており、駆動回路530'には出力インタフェースを介してシャッタ163'を設けている。この駆動回路530'は、CPU504'からの命令に応じてシャッタ163'に設けたステッピングモータ(図示省略)に駆動信号を出力する。

【0408】

また、第2副制御部500'には、センサ回路532'を設けており、センサ回路532'には入力インタフェースを介してシャッタセンサ538'を接続している。CPU5

10

20

30

40

50

04'は、割り込み時間ごとにシャッタセンサ538'状態を監視している。

【0409】

また、第2副制御部500'には、VDP534'（ビデオ・ディスプレイ・プロセッサ）を設けており、このVDP534'には、バスを介してROM506'、VRAM536'が接続されている。VDP534'は、CPU504'からの信号に基づいてROM506'に記憶された画像データ等を読み出し、VRAM536'のワークエリアを使用して表示画像を生成し、演出画像表示装置157'に画像を表示する。

【0410】

次に、図38(a)を用いて、上述の各リール110'乃至112'に施される図柄配列について説明する。なお、同図は、各リール（左リール110'、中リール111'、右リール112'）に施される図柄の配列を平面的に展開して示した図である。

10

【0411】

<図柄配列>

各リール110'乃至112'には、同図の右側に示す複数種類（本実施形態では8種類）の図柄が所定コマ数（本実施形態では、番号0～20の21コマ）だけ配置されている。また、同図の左端に示した番号0～20は、各リール110'乃至112'上の図柄の配置位置を示す番号である。例えば、本実施形態では、左リール110'の番号1のコマには「リプレイ」の図柄、中リール111'の番号0のコマには「ベル」の図柄、右リール112'の番号2のコマには「スイカ」の図柄、がそれぞれ配置されている。

20

【0412】

<入賞役の種類>

次に、図38(b)を用いて、スロットマシン100'の入賞役の種類について説明する。なお、同図は入賞役（作動役を含む）の種類、各入賞役に対応する図柄組合せ、各入賞役の作動または払出を示している。

【0413】

本実施形態における入賞役のうち、ビッグボーナス（BB1、BB2）および、レギュラーボーナス（RB）はボーナス遊技に移行する役として、また、再遊技（リプレイ）は新たにメダルを投入することなく再遊技が可能となる役として、それぞれ入賞役とは区別され「作動役」と呼ばれる場合があるが、本実施形態における「入賞役」には、作動役である、ビッグボーナス、レギュラーボーナス、再遊技が含まれる。また、本実施形態における「入賞」には、メダルの配当を伴わない（メダルの払い出しを伴わない）作動役の図柄組合せが有効ライン上に表示される場合も含まれ、例えば、ビッグボーナス、レギュラーボーナス、再遊技への入賞が含まれる。

30

【0414】

スロットマシン100'の入賞役には、ビッグボーナス（BB1、BB2）と、レギュラーボーナス（RB）と、小役（チェリー、スイカ、ベル）と、再遊技（リプレイ）がある。なお、入賞役の種類は、これに限定されるものではなく、任意に採用できることは言うまでもない。

【0415】

「ビッグボーナス（BB1、BB2）」（以下、単に、「BB」と称する場合がある）は、入賞により特別遊技であるビッグボーナス遊技（BB遊技）が開始される特別役（作動役）である。対応する図柄組合せは、BB1が「BB1-BB1-BB1」、BB2が「BB2-BB2-BB2」である。また、BB1、BB2についてはフラグ持越しを行う。すなわち、BB1、BB2に内部当選すると、これを示すフラグが立つ（主制御部300'のRAM308'の所定のエリア内に記憶される）が、その遊技においてBB1、BB2に入賞しなかったとしても、入賞するまで内部当選を示すフラグが立った状態が維持され、次遊技以降でもBB1、BB2に内部当選中となり、BB1に対応する図柄組み合わせ「BB1-BB1-BB1」、BB2に対応する図柄組み合わせ「BB2-BB2-BB2」が、揃って入賞する状態にある。

40

【0416】

50

「レギュラーボーナス（ＲＢ）」は、入賞によりレギュラーボーナス遊技（ＲＢ遊技）が開始される特殊役（作動役）である。対応する図柄組合せは、「ＲＢ－ＲＢ－ＲＢ」である。なお、ＲＢについても上述のＢＢと同様にフラグ持越しを行う。但し、（詳細は後述するが）ビッグボーナス遊技（ＢＢ遊技）においては、レギュラーボーナス遊技（ＲＢ遊技）が内部当選することや、図柄組み合わせが入賞ライン上に表示されること、を開始条件とせずに、ビッグボーナス遊技の開始後からレギュラーボーナス遊技を開始し、１回のレギュラーボーナス遊技を終了した場合には次のレギュラーボーナス遊技をすぐに開始するような自動的にレギュラーボーナス遊技を開始させる設定としてもよい。

【０４１７】

「小役（チェリー、スイカ、ベル）」（以下、単に、「チェリー」、「スイカ」、「ベル」と称する場合がある）は、入賞により所定数のメダルが払い出される入賞役で、対応する図柄組合せは、チェリーが「チェリー－ＡＮＹ－ＡＮＹ」、スイカが「スイカ－スイカ－スイカ」、ベルが「ベル－ベル－ベル」である。また、対応する払出枚数は同図に示す通りである。なお、「チェリー－ＡＮＹ－ＡＮＹ」の場合、左リール１１０の図柄が「チェリー」であればよく、中リール１１１'と右リール１１２'の図柄はどの図柄でもよい。

【０４１８】

「再遊技（リプレイ）」は、入賞により次回の遊技でメダル（遊技媒体）の投入を行うことなく遊技を行うことができる入賞役（作動役）であり、メダルの払出は行われない。なお、対応する図柄組合せは、再遊技は「リプレイ－リプレイ－リプレイ」である。

【０４１９】

< 遊技状態の種類 >

次に、スロットマシン１００'の遊技状態の種類について説明する。遊技状態とは、抽選などにおいて選択する抽選データの種別を識別するための情報である。本実施形態では、スロットマシン１００'の遊技状態は、通常遊技と、ＢＢ遊技と、ＲＢ遊技と、ビッグボーナス（ＢＢ）およびレギュラーボーナス（ＲＢ）の内部当選遊技と、に大別した。但し、内部当選遊技は、通常遊技に含まれる区分けであってもよい。

【０４２０】

< 通常遊技 >

通常遊技に内部当選する入賞役には、ビッグボーナス（ＢＢ）と、レギュラーボーナス（ＲＢ）と、再遊技（リプレイ）と、小役（チェリー、スイカ、ベル）がある。

【０４２１】

「ビッグボーナス（ＢＢ）」は、入賞により特別遊技であるビッグボーナス遊技（ＢＢ遊技）が開始される特別役（作動役）である。レギュラーボーナス（ＲＢ）」は、入賞によりレギュラーボーナス遊技（ＲＢ遊技）を開始する特殊役（作動役）である。「再遊技（リプレイ）」は、入賞により次回の遊技でメダルの投入を行うことなく遊技を行うことができる入賞役（作動役）であり、メダルの払出も行われない。「小役」は、入賞により所定数のメダルが払い出される入賞役である。なお、各々の役の内部当選確率は、通常遊技に用意された抽選データから、各々の役に対応付けされた抽選データの範囲に該当する数値データを、内部抽選時に取得される乱数の範囲の数値データ（例えば６５５３５）で除した値で求められる。通常遊技に用意された抽選データは、予めいくつかの数値範囲に分割され、各数値範囲に各々の役やハズレに対応付けしている。内部抽選を実行した結果得られた乱数が、何れの役に対応する抽選データに対応する値であったかを判定し、内部抽選役を決定する。この抽選データは少なくとも１つの役の当選確率を異ならせた設定１～設定６が用意され、遊技店の係員等はいずれかの設定値を任意に選択し、設定することができる。

【０４２２】

通常遊技は、内部抽選の結果が概ねハズレ（ビッグボーナス（ＢＢ）、レギュラーボーナス（ＲＢ）、再遊技（リプレイ）および小役に当選していない）となる設定、又は、停止表示結果がいずれの役の図柄組合せに該当しないハズレの停止表示結果が概ね導出され

る設定がされており、獲得するメダルの総数が、投入したメダルの総数に満たない遊技状態になっている。よって、遊技者にとっては不利益となる遊技状態である。但し、予め定めた条件を満たした場合（例えば、特定の図柄組み合わせが表示された場合）には、再遊技の内部当選の確率を上昇させる変動をさせてもよい遊技状態であり、この場合、遊技に用いられるメダルの消費が抑えられ、小役の入賞によって所定数のメダルが払い出されることにより、獲得するメダルの総数が、投入したメダルの総数を超える遊技状態になり、遊技者にとっては利益となる遊技状態になる場合がある。

【0423】

< B B 遊技 >

B B 遊技は、遊技者にとっては利益となる遊技状態になるように設定されている。つまり、B B 遊技は、獲得するメダルの総数が、投入したメダルの総数を超える遊技状態となる。B B 遊技は、本実施形態では、ビッグボーナス（B B）の入賞により開始され、R B 遊技（後述する）を連続して繰り返し実行可能になっており、遊技中に予め定められた一の数（例えば、465枚）を超えるメダルが獲得された場合に終了する。但し、B B 遊技はR B 遊技を複数回数実行可能であればよく、例えば、R B 遊技を開始する役（図柄組み合わせは例えば、リプレイ - リプレイ - リプレイ）を設定し、この役が内部当選した場合、または、入賞した場合に、R B 遊技を開始するように設定してもよい。さらには、B B 遊技は、B B 遊技中のR B 遊技を除くB B 一般遊技を予め定めた回数（例えば、30回）実行した場合、または、B B 遊技中に実行したR B 遊技の回数が予め定めた回数に達した場合（例えば、3回）に終了するようにしてもよい。

【0424】

< R B 遊技 >

R B 遊技は、遊技者にとっては利益となる遊技状態になるように設定されている。つまり、R B 遊技は、獲得するメダルの総数が、投入したメダルの総数を超える遊技状態となる。R B 遊技は、本実施形態では、レギュラーボーナス（R B）の入賞により開始され、予め定めたとの役が内部当選の確率を上昇させる変動（例えば、「設定1」「通常遊技」に設定された「小役1」の内部当選確率1/15を、予め定めたとの値である内部当選確率1/1.2に上昇させる）をし、予め定めたとの数（例えば、8回）の入賞があった場合に終了する。R B 遊技は、予め定めた回数（少なくとも2回）の入賞があった場合（例えば、8回）、または、R B 遊技中に実行したR B 遊技の回数が予め定めた回数に達した場合（例えば、8回）に終了するようにしてもよい。上述したB B 遊技は、R B 遊技を複数回数実行可能であるので、一回のR B 遊技を行った場合には、B B 遊技で得られるメダルの総数よりも少ないメダル数を獲得して終了することとなる。

【0425】

< ビッグボーナス（B B）およびレギュラーボーナス（R B）の内部当選遊技 >

ビッグボーナス（B B）およびレギュラーボーナス（R B）の内部当選遊技に内部当選する入賞役には、再遊技（リプレイ）と、小役がある。ビッグボーナス（B B）およびレギュラーボーナス（R B）は内部当選することではなく、ビッグボーナス（B B）かレギュラーボーナス（R B）に対応する図柄組み合わせを入賞させることが可能となっている遊技状態である。

【0426】

但し、ビッグボーナス（B B）およびレギュラーボーナス（R B）に内部当選した次遊技から、再遊技の内部当選の確率を変動させてもよく、例えば、再遊技の内部当選の確率を上昇させる変動をさせて、ビッグボーナス（B B）およびレギュラーボーナス（R B）に対応する図柄組み合わせが入賞するまでの間は、獲得するメダルの総数が、投入したメダルの総数とほぼ同じとなる遊技状態とし、通常遊技と比べると遊技者にとっては利益となる遊技状態としてもよい。なお、B B 遊技、R B 遊技は両者とも遊技者にとっては利益となる遊技状態であるため、総じて、ボーナス遊技、又は、特別遊技と称する場合がある。

【0427】

< 主制御部メイン処理 >

次に、図 39 を用いて、主制御部 300' の CPU 304' が実行する主制御部メイン処理について説明する。なお、同図は主制御部メイン処理の流れを示すフローチャートである。この主制御部メイン処理は上述のユーザモード（図 8、図 9 参照）における処理に相当し、システムリセットがかかった場合でも、ユーザーリセットがかかった場合でも実行される処理である。

【0428】

上述したように、主制御部 300' には、電源が投入されると起動信号（リセット信号）を出力する起動信号出力回路（リセット信号出力回路）338' を設けている。この起動信号を入力した基本回路 302' の CPU 304' は、リセット割込によりリセットスタートして ROM 306' に予め記憶している制御プログラムに従って図 39 に示す主制御部メイン処理を実行する。

10

【0429】

電源投入が行われると、まず、ステップ S101' で各種の初期設定処理を行う。この初期設定では、CPU 304' のスタックポインタ（SP）へのスタック初期値の設定、割込禁止の設定、I/O 310' の初期設定、RAM 308 に記憶する各種変数の初期設定、リセット制御回路 314' に設けられた WDT 3141 への動作許可及び初期値の設定等を行う。なお、この初期設定処理については図 41 を用いて後述する。

【0430】

ステップ S103' では、メダル投入・スタート操作受付処理を実行する。ここではメダルの投入の有無をチェックし、メダルの投入に応じて入賞ライン表示ランプ 120' を点灯させる。なお、前回の遊技で再遊技に入賞した場合は、前回の遊技で投入されたメダル枚数と同じ数のメダルを投入する処理を行うので、遊技者によるメダルの投入が不要となる。また、スタートレバー 135' が操作されたか否かのチェックを行い、スタートレバー 135' の操作があればステップ S105' へ進む。

20

【0431】

ステップ S105' では、投入されたメダル枚数を確定し、有効な入賞ラインを確定する。

【0432】

ステップ S107' では、乱数発生回路 316' で発生させた乱数を取得する。

【0433】

ステップ S109' では、現在の遊技状態に応じて ROM 306' に格納されている入賞役抽選テーブルを読み出し、これとステップ S107' で取得した乱数とを用いて内部抽選を行う。内部抽選の結果、いずれかの入賞役（作動役を含む）に内部当選した場合、その入賞役のフラグが ON になる。

30

【0434】

ステップ S111' では、内部抽選結果に基づき、リール停止データを選択する。

【0435】

ステップ S113' では、全リール 110' 乃至 112' の回転を開始させる。

【0436】

ステップ S115' では、ストップボタン 137' 乃至 139' の受け付けが可能になり、いずれかのストップボタンが押されると、押されたストップボタンに対応するリール 110' 乃至 112' の何れかをステップ S111' で選択したリール停止制御データに基づいて停止させる。全リール 110' 乃至 112' が停止するとステップ S117' へ進む。

40

【0437】

ステップ S117' では、入賞判定を行う。ここでは、有効化された入賞ライン 114' 上に、何らかの入賞役に対応する絵柄組合せが表示された場合にその入賞役に入賞したと判定する。例えば、有効化された入賞ライン上に「ベル - ベル - ベル」が揃っていたならばベル入賞と判定する。

【0438】

50

ステップS 1 1 9 'では払い出しのある何らかの入賞役に入賞していれば、その入賞役に対応する枚数のメダルを入賞ライン数に応じて払い出す。

【 0 4 3 9 】

ステップS 1 2 1 'では遊技状態制御処理を行う。遊技状態制御処理では、通常遊技、B B遊技、R B遊技、内部当選遊技、の各遊技状態の移行に関する処理を行い、それらの開始条件、終了条件の成立により、遊技状態を移行する。以上により1ゲームが終了する。以降ステップS 1 0 3 'へ戻って上述した処理を繰り返すことにより遊技が進行することになる。

【 0 4 4 0 】

<主制御部3 0 0 ' タイマ割込処理>

10

次に、図40を用いて、主制御部3 0 0 'のCPU 3 0 4 'が実行する主制御部タイマ割込処理について説明する。なお、同図は主制御部タイマ割込処理の流れを示すフローチャートである。

【 0 4 4 1 】

主制御部3 0 0 'は、所定の周期(本実施形態では約2 m sに1回)でタイマ割込信号を発生するタイマ回路3 1 1 'を備えており、このタイマ割込信号を契機として主制御部タイマ割込処理を所定の周期で開始する。

【 0 4 4 2 】

ステップS 2 0 1 'では、タイマ割込開始処理を行う。このタイマ割込開始処理では、CPU 3 0 4 'の各レジスタの値をスタック領域に一時的に退避する処理などを行う。

20

【 0 4 4 3 】

ステップS 2 0 3 'では、リセット制御回路3 1 4 'のW D T 3 1 4 1のカウント値が初期設定値(本実施形態では3 2 . 8 m s)を超えてW D T割込が発生しないように(処理の異常を検出しないように)、W D T 3 1 4 1を定期的に(本実施形態では、主制御部タイマ割込の周期である約2 m sに1回)リスタートを行う。

【 0 4 4 4 】

ステップS 2 0 5 'では、入力ポート状態更新処理を行う。この入力ポート状態更新処理では、I / O 3 1 0 'の入力ポートを介して、各種センサ3 1 8 'のセンサ回路3 2 0 'の検出信号を入力して検出信号の有無を監視し、R A M 3 0 8 'に各種センサ3 1 8 'ごとに区画して設けた信号状態記憶領域に記憶する。また、ここでは、乱数レジスタ3 1 8 8から乱数が読み出される。以下、この理由について説明する。

30

【 0 4 4 5 】

乱数生成回路3 1 6 'では、スタートレバー1 3 5 'を操作すると、乱数を使用するかどうかに関わらず乱数がラッチされる。この値は読み出されるまで保持されるため、例えばリールの回転中にスタートレバー1 3 5 'を操作した際にラッチされた値が、次の遊技の抽選に使用される虞がある。これにより、例えば新たに遊技を開始しているにも関わらず、際に既に決まっている抽選結果によって遊技が進行してしまい、新たに遊技を開始した遊技者が介在する余地がなくなってしまうという問題が生じる。このため、乱数レジスタ3 1 8 8の値をタイマ割込み毎に読み出すことで、遊技開始時のスタートレバー1 3 5 'の操作によって乱数が取得できるようにしている。なお、例えば、メダルの投入があった時点で乱数レジスタ3 1 8 8の値を読み出すことにより、遊技開始時のスタートレバー1 3 5 'の操作によって乱数が取得できるようにしてもよい。また、遊技開始時のスタートレバー1 3 5 'の操作を受け付けたことにより、ソフトウェアラッチを用いて乱数を取得させてもよい。

40

【 0 4 4 6 】

ステップS 2 0 5 'に続いて、ステップS 2 0 7 'では、各種遊技処理を行う。具体的には、割込みステータスを取得し(各種センサ3 1 8 'からの信号に基づいて各種割込みステータスを取得する)、このステータスに従った処理を行う(例えば、取得した各ストップボタン1 3 7 '乃至1 3 9 'の割込みステータスに基づいて、停止ボタン受付処理を行う)。

50

【0447】

ステップS209'では、タイマ更新処理を行う。各種タイマをそれぞれの時間単位により更新する。

【0448】

ステップS211'では、コマンド設定送信処理を行い、各種のコマンドが第1副制御部400'に送信される。なお、第1副制御部400'に送信する出力予定情報は本実施形態では16ビットで構成しており、ビット15はストロブ情報（オンの場合、データをセットしていることを示す）、ビット11～14はコマンド種別（本実施形態では、基本コマンド、スタートレバー受付コマンド、演出抽選処理に伴う演出コマンド、リール110'乃至112'の回転を開始に伴う回転開始コマンド、ストップボタン137'乃至139'の操作の受け付けに伴う停止ボタン受付コマンド、リール110'乃至112'の停止処理に伴う停止位置情報コマンド、メダル払出処理に伴う払出枚数コマンド及び払出終了コマンド、遊技状態を示すコマンド等）、ビット0～10はコマンドデータ（コマンド種別に対応する所定の情報）で構成されている。

10

【0449】

第1副制御部400'では、受信した出力予定情報に含まれるコマンド種別により、主制御部300'における遊技制御の変化に応じた演出制御の決定が可能になるとともに、出力予定情報に含まれているコマンドデータの情報に基づいて、演出制御内容を決定することができるようになる。

【0450】

20

ステップS213'では、外部出力信号設定処理を行う。この外部出力信号設定処理では、RAM308'に記憶している遊技情報を、情報出力回路334'を介してスロットマシン100'とは別体の情報入力回路652'に出力する。

【0451】

ステップS215'では、デバイス監視処理を行う。ここでは、第1実施形態の遊技台におけるデバイス監視処理と同様の処理が行われる。具体的にはまず、図28を用いて説明したように内部情報レジスタ3101の情報を参照し、異常を示す情報があればRAM308'内に設けられた乱数生成回路異常フラグ（上述のエラーフラグの一種）がオンに設定される。このフラグがオンに設定されている場合には、スロットマシン100'は、所定のタイミング（例えば、メダル投入を受付可能な状態）で遊技者の操作による遊技の進行を停止させるエラー処理を実行する（例えば、ステップS205'で遊技を進行させる操作が検出されても、対応した処理が実行されなくなる）。その後、ステップS205'において信号状態記憶領域に記憶した各種センサ318'の信号状態を読み出して、メダル投入異常及びメダル払出異常等に関するエラーの有無を監視し、エラーを検出した場合には（図示省略）エラーフラグがオンに設定されるとともにエラー処理を実行させる。さらに、現在の遊技状態に応じて、メダルセクタ170'（メダルセクタ170'内に設けたソレノイドが動作するメダルブロッカ）、各種ランプ338'、各種の7セグメント（SEG）表示器の設定を行う。

30

【0452】

なお、エラー解除スイッチが操作され、エラー処理が実行されている状態から遊技の進行を許容する（例えば、ステップS205'で遊技を進行させる操作が検出された場合に、対応した処理を実行する）状態へ復帰させる復帰処理を実行する際に、上述した内部情報レジスタ3101の情報を取得するとともに、取得した情報を破棄する処理を実行することにより、この復帰処理が実行された際に乱数生成回路316'が正常になっているにも関わらず再度エラー処理が実行されることを抑止することができる。

40

【0453】

ステップS217'では、低電圧信号がオンであるか否かを監視する。そして、低電圧信号がオンの場合（電源の遮断を検知した場合）にはステップS221'に進み、低電圧信号がオフの場合（電源の遮断を検知していない場合）にはステップS219'に進む。

【0454】

50

ステップS 2 1 9 'では、タイマ割込終了処理を終了する各種処理を行う。このタイマ割込終了処理では、ステップS 2 0 1 'で一時的に退避した各レジスタの値を元の各レジスタに設定等行う。その後、図39に示す主制御部メイン処理に復帰する。

【0455】

一方、ステップS 2 2 1 'では、復電時に電断時の状態に復帰するための特定の変数やスタックポインタを復帰データとしてRAM 3 0 8 'の所定の領域に退避し、入出力ポートの初期化等の電断処理を行い、その後、図39に示す主制御部メイン処理に復帰する。

【0456】

次に、図41を用いて、図39のステップS 1 0 1における初期設定処理の詳細について説明する。同図は、図39のステップS 1 0 1における初期設定処理のフローチャートである。

10

【0457】

まず、最初に実行されるステップS 1 0 0 1 'では、初期設定1を行う。この初期設定1では、CPU 3 0 4 'のスタックポインタ(S P)へのスタック初期値の設定(仮設定)、割込マスクの設定、I / O 3 1 0 'の初期設定、RAM 3 0 8 'に記憶する各種変数の初期設定等を行う。

【0458】

ステップS 1 0 0 3 'では、低電圧信号がオンであるか否か、すなわち、電圧監視回路3 3 0 'が、主制御部3 0 0に供給されている電源の電圧値が所定の値(本実施形態では9 v)未満である場合に電圧が低下したことを示す低電圧信号を出力しているか否かを監視する。そして、低電圧信号がオンの場合(CPU 3 0 4 'が電源の遮断を検知した場合)には繰り返しこのステップS 1 0 0 3 'を実行し、低電圧信号がオフの場合(CPU 3 0 4 'が電源の遮断を検知していない場合)にはステップS 1 0 0 5 'に進む。なお、電源が投入された直後で未だ上記所定の値(9 V)に達しない場合にも、供給電圧がその所定の値以上になるまでステップS 1 0 0 3 'は繰り返し実行される。

20

【0459】

ステップS 1 0 0 5 'では、初期設定2を行う。この処理の詳細は、図22を用いて説明した内容と同様であるため、説明を省略する。

【0460】

ステップS 1 0 0 7 'では、設定キースイッチがオンであるか否か判定される。ここで、設定キースイッチとは、スロットマシン1 0 0 'における遊技者の有利度(例えば1 ~ 6まで6種類の有利度)を設定するためのスイッチである。このスイッチがオンである場合にはステップS 1 0 1 7 'に進み、そうでない場合にはステップS 1 0 0 9 'に進む。

30

【0461】

ステップS 1 0 0 9 'では、RAM 3 0 8 'に記憶されているデータに異常があるか否か判定される。ここで判定されるデータは、スロットマシン1 0 0 'の電源が落されるかあるいは上述の瞬断によってRAM 3 0 8 'に退避されたデータである(図40のステップS 2 2 1 '参照)。すなわち、RAM 3 0 8 'にデータが確実に退避されているか否かが、このステップS 1 0 0 9 'で判定される。なお、この処理の詳細は、図21のステップS 1 0 7において説明した内容と同様である。このデータに異常がある場合にはステップS 1 0 2 1 'に進み、異常がない場合にはステップS 1 0 1 1 'に進む。

40

【0462】

ステップS 1 0 1 1 'では、強制RWMクリアがON状態か否かを判定する。具体的には、電源が投入され、RWMクリアボタン(不図示)が長押し(例えば、5秒以上の押下)されたことに基づき、強制RWMクリアのON状態とする。そして、強制RWMクリアがON状態の場合はステップS 1 0 1 9 'に移行し、OFF状態の場合はステップS 1 0 1 3 'に進む。

【0463】

ステップS 1 0 1 3 'では、RAM 3 0 8 'に記憶されたデータをCPU 3 0 4のレジスタに書き戻し、レジスタの状態を電断処理が実行される直前の状態に復帰させる処理が

50

実行される。なお、この処理の詳細は、図 21 のステップ S 109 において説明した内容と同様である。この処理の後ステップ S 1015' に進む。

【0464】

ステップ S 1015' では、WDT3141 を起動させる処理を行う。ここでは、WDT3141 の起動許可及び初期値の設定等を行う。なお、本実施形態では、WDT3141 に、初期値として 32.8ms に相当する数値を設定する。その後、この初期設定処理を終了する。

【0465】

ステップ S 1007' において、設定キースイッチがオンの場合に進むステップ S 1017' では、設定キーの状態に従って設定値変更処理が実行される。その後、ステップ S 1019' に進む。

10

【0466】

ステップ S 1019' では、RWM クリア処理を行う。この処理の詳細は、図 21 のステップ S 109 において説明した内容と同様である。この処理の後、ステップ S 1015' に進む。

【0467】

ステップ S 1009' において、RAM308' のデータに異常があると判定された場合に進むステップ S 1021' では、RWM エラー処理を行う。この RWM エラー処理では、使用スタックエリアを除く全ての RAM (RWM) 308 の記憶領域をクリアする準備などを行った後に、無限ループ状態に移行する。なお、この状態からは、電源を入れなおした後、設定キースイッチを操作することで遊技が開始できるようになる。

20

【0468】

< 第 1 副制御部 400' の処理 >

次に、図 42 を用いて、第 1 副制御部 400' の処理について説明する。なお、図 42 (a) は、第 1 副制御部 400' の CPU 404' が実行するメイン処理のフローチャートである。図 42 (b) は、第 1 副制御部 400' のコマンド受信割込処理のフローチャートである。図 42 (c) は、第 1 副制御部 400' のタイマ割込処理のフローチャートである。

【0469】

まず、図 42 (a) のステップ S 301' では、各種の初期設定を行う。電源投入が行われると、まずステップ S 301' で初期化処理が実行される。この初期化処理では、入出力ポートの初期設定や、RAM 408' 内の記憶領域の初期化処理等を行う。

30

【0470】

ステップ S 303' では、タイマ変数が 10 以上か否かを判定し、タイマ変数が 10 となるまでこの処理を繰り返し、タイマ変数が 10 以上となったときには、ステップ S 305' の処理に移行する。

【0471】

ステップ S 305' では、タイマ変数に 0 を代入する。

【0472】

ステップ S 307' では、コマンド処理を行う。コマンド処理では第 1 副制御部 400' の CPU 404' は、主制御部 300' からコマンドを受信したか否かを判別する。

40

【0473】

ステップ S 309' では、演出制御処理を行う。例えば、ステップ S 307' で新たなコマンドがあった場合には、このコマンドに対応する処理を行う。この処理には、例えば、演出データを ROM 406' から読み出す等の処理を行い、演出データの更新が必要な場合には演出データの更新処理を行うことが含まれる。

【0474】

ステップ S 311' では、ステップ S 309' の処理結果に基づいて音制御処理を行う。例えば、ステップ S 309' で読み出した演出データの中に音源 IC 418' への命令がある場合には、この命令を音源 IC 418' に出力する。

50

【0475】

ステップS313'では、ステップS309'の処理結果に基づいてランプ制御処理を行う。例えば、ステップS309'で読み出した演出データの中に各種ランプ420'への命令がある場合には、この命令を駆動回路422'に出力する。

【0476】

ステップS315'では、ステップS309'の処理結果に基づいて第2副制御部500'に制御コマンドを送信する設定を行う情報出力処理を行う。例えば、ステップS309'で読み出した演出データの中に第2副制御部500'に送信する制御コマンドがある場合には、この制御コマンドを出力する設定を行い、ステップS303'へ戻る。

【0477】

次に、図42(b)を用いて、第1副制御部400'のコマンド受信割込処理について説明する。このコマンド受信割込処理は、第1副制御部400'が、主制御部300'が出力するストローブ信号を検出した場合に実行する処理である。コマンド受信割込処理のステップS401'では、主制御部300'が出力したコマンドを未処理コマンドとしてRAM408'に設けたコマンド記憶領域に記憶する。

【0478】

次に、図42(c)を用いて、第1副制御部400'のCPU404によって実行する第1副制御部タイマ割込処理について説明する。第1副制御部400'は、所定の周期(本実施形態では2msに1回)でタイマ割込を発生するハードウェアタイマを備えており、このタイマ割込を契機として、タイマ割込処理を所定の周期で実行する。

【0479】

ステップS501'では、図42(a)に示す第1副制御部メイン処理におけるステップS303'において説明したRAM408'のタイマ変数記憶領域の値に、1を加算して元のタイマ変数記憶領域に記憶する。従って、ステップS303'において、タイマ変数の値が10以上と判定されるのは20ms毎(2ms×10)となる。

【0480】

ステップS503'では、ステップS315'で設定された第2副制御部500'への制御コマンドの送信や、演出用乱数の更新処理等を行う。

【0481】

<第2副制御部500'の処理>

次に、図43を用いて、第2副制御部500'の処理について説明する。なお、図43(a)は、第2副制御部500'のCPU504'が実行するメイン処理のフローチャートである。図43(b)は、第2副制御部500'のコマンド受信割込処理のフローチャートである。図43(c)は、第2副制御部500'のタイマ割込処理のフローチャートである。図43(d)は、第2副制御部500'の画像制御処理のフローチャートである。

【0482】

まず、図43(a)のステップS601'では、各種の初期設定を行う。電源投入が行われると、まずステップS601'で初期化処理が実行される。この初期化処理では、入出力ポート初期設定や、RAM508'内の記憶領域の初期化処理等を行う。

【0483】

ステップS603'では、タイマ変数が10以上か否かを判定し、タイマ変数が10となるまでこの処理を繰り返し、タイマ変数が10以上となったときには、ステップS605'の処理に移行する。

【0484】

ステップS605'では、タイマ変数に0を代入する。

【0485】

ステップS607'では、コマンド処理を行う。コマンド処理では第2副制御部500'のCPU504'は、第1副制御部400'のCPU404'からコマンドを受信したか否かを判別する。

10

20

30

40

50

【0486】

ステップS609'では、演出制御処理を行う。例えば、ステップS607'で新たなコマンドがあった場合には、このコマンドに対応する処理を行う。この処理には、例えば、演出データをROM506'から読み出す等の処理を行い、演出データの更新が必要な場合には演出データの更新処理を行うことが含まれる。

【0487】

ステップS611'では、ステップS609'の処理結果に基づいてシャッタ制御処理を行う。例えば、ステップS609'で読み出した演出データの中にシャッタ制御の命令がある場合には、この命令に対応するシャッタ制御を行う。

【0488】

ステップS613'では、ステップS609'の処理結果に基づいて画像制御処理を行う。例えば、ステップS609'で読み出した演出データの中に画像制御の命令がある場合には、この命令に対応する画像制御を行い（詳細は後述する）、ステップS603'へ戻る。

【0489】

次に、図43(b)を用いて、第2副制御部500'のコマンド受信割込処理について説明する。このコマンド受信割込処理は、第2副制御部500'が、第1副制御部400'が出力するストローブ信号を検出した場合に実行する処理である。コマンド受信割込処理のステップS701'では、第1副制御部400'が出力したコマンドを未処理コマンドとしてRAM508'に設けたコマンド記憶領域に記憶する。

【0490】

次に、図43(c)を用いて、第2副制御部500'のCPU504'によって実行する第2副制御部タイマ割込処理について説明する。第2副制御部500'は、所定の周期（本実施形態では2msに1回）でタイマ割込を発生するハードウェアタイマを備えており、このタイマ割込を契機として、タイマ割込処理を所定の周期で実行する。

【0491】

ステップS801'では、図43(a)に示す第2副制御部メイン処理におけるステップS603'において説明したRAM508'のタイマ変数記憶領域の値に、1を加算して元のタイマ変数記憶領域に記憶する。従って、ステップS603'において、タイマ変数の値が10以上と判定されるのは20ms毎（2ms×10）となる。

【0492】

ステップS803'では、演出用乱数の更新処理等を行う。

【0493】

次に、図43(d)を用いて、第2副制御部500'のメイン処理におけるステップS613'の画像制御処理について説明する。同図は、画像制御処理の流れを示すフローチャートを示した図である。

【0494】

ステップS901'では、画像データの転送指示を行う。ここでは、CPU504'は、まず、VRAM536'の表示領域Aと表示領域Bの描画領域の指定をスワップする。これにより、描画領域に指定されていない表示領域に記憶された1フレームの画像が演出画像表示装置157'に表示される。次に、CPU504'は、VDP534'のアトリビュートレジスタに、位置情報等テーブルに基づいてROM座標（ROM506'の転送元アドレス）、VRAM座標（VRAM536'の転送先アドレス）などを設定した後、ROM506'からVRAM536'への画像データの転送開始を指示する命令を設定する。VDP534'は、アトリビュートレジスタに設定された命令に基づいて画像データをROM506'からVRAM536'に転送する。その後、VDP534'は、転送終了割込信号をCPU504'に対して出力する。

【0495】

ステップS903'では、VDP534'からの転送終了割込信号が入力されたか否かを判定し、転送終了割込信号が入力された場合はステップS905'に進み、そうでない

10

20

30

40

50

場合は転送終了割込信号が入力されるのを待つ。

【0496】

ステップS905'では、演出シナリオ構成テーブルおよびアトリビュートデータなどに基づいて、パラメータ設定を行う。ここでは、CPU504'は、ステップS901'でVRAM536'に転送した画像データに基づいてVRAM536'の表示領域AまたはBに表示画像を形成するために、表示画像を構成する画像データの情報(VRAM536'の座標軸、画像サイズ、VRAM座標(配置座標)など)をVDP534'に指示する。VDP534'はアトリビュートレジスタに格納された命令に基づいてアトリビュートに従ったパラメータ設定を行う。

【0497】

ステップS907'では、描画指示を行う。この描画指示では、CPU504'は、VDP534'に画像の描画開始を指示する。VDP534'は、CPU504'の指示に従ってフレームバッファにおける画像描画を開始する。

【0498】

ステップS909'では、画像の描画終了に基づくVDP534'からの生成終了割込み信号が入力されたか否かを判定し、生成終了割込み信号が入力された場合はステップS911'に進み、そうでない場合は生成終了割込み信号が入力されるのを待つ。ステップS911'では、RAM508'の所定の領域に設定され、何シーンの画像を生成したかをカウントするシーン表示カウンタをインクリメント(+1)して処理を終了する。

【0499】

以上の説明では、

乱数を生成するものであって、該乱数が生成される数値範囲である乱数生成範囲を設定可能な乱数生成手段(第1実施形態では乱数生成回路318、第2実施形態では乱数生成回路316')と、

前記乱数生成手段により生成された乱数を用いる抽選処理を含む、遊技に関する複数種類の処理を行う遊技制御手段(第1実施形態ではCPU304、第2実施形態ではCPU304')と、

前記遊技制御手段の処理の進行に関する異常があるか否かを検出する処理を実行するとともに、該異常を検出した場合には前記遊技制御手段の処理を特定の処理から再開させて前記遊技制御手段の処理を正常に復帰させるための復帰指示(システムリセット又はユーザリセット)を前記遊技制御手段に対して行う異常検出手段(第1実施形態ではリセット制御回路314、第2実施形態ではリセット制御回路314')と、を備え、

前記乱数生成手段は、

前記乱数生成範囲を設定するための乱数範囲設定指示を前記遊技制御手段から受けたことに基づいて前記乱数生成範囲を更新する生成範囲更新処理(図22のステップS1053)を実行するものであり、

前記遊技制御手段は、

前記異常検出手段から前記復帰指示を受けた際に、該復帰指示が行われる前に設定された前記乱数生成範囲と同じ数値範囲を前記乱数生成範囲として設定するための前記乱数範囲設定指示を前記乱数生成手段に対して行う(図22のステップS1053)ものであることを特徴とする遊技台(第1実施形態の遊技台100、第2実施形態のスロットマシン100')、が記載されている。

【0500】

また、

上記記載の遊技台であって、

前記異常検出手段は、

所定の開始条件が成立したことに基づいて経過時間の計測を開始し、該経過時間が特定時間を超えたか否かを判定するとともに、該経過時間が特定時間を超えたと判定したことに基づいて前記遊技制御手段に復帰指示を行う(図6のWDT3141の説明参照)ものであることを特徴とする遊技台、が記載されている。

10

20

30

40

50

また、以上の説明では、
マイクロプロセッサ（例えば、基本回路 3 0 2）を少なくとも備えた遊技台（例えば、パチンコ機 1 0 0、パチンコ機 1 0 0 の構成を流用したスロットマシン 1 0 0'）であって、
前記遊技台は、ぱちんこ機またはスロットマシンであり、
前記マイクロプロセッサは、CPU（例えば、CPU 3 0 4）が少なくとも搭載されたプロセッサであり、
前記マイクロプロセッサは、ROM（例えば、ROM 3 0 6）が少なくとも搭載されたプロセッサであり、
前記マイクロプロセッサは、乱数回路（例えば、乱数生成回路 3 1 8）が少なくとも搭載されたプロセッサであり、
前記 ROM は、ユーザプログラム（例えば、ROM 3 0 6 に記憶されている制御プログラム）が少なくとも記憶されたものであり、
前記ユーザプログラムは、第一の処理（例えば、図 2 1 の主制御部メイン処理）のプログラムを含むプログラムであり、
前記ユーザプログラムは、第二の処理（例えば、図 2 4 の主制御部タイマ割り込み処理）のプログラムを含むプログラムであり、
前記乱数回路は、設定された値の範囲で、乱数値を発生可能な回路であり、
前記第一の処理は、前記 CPU がリセットされた場合に、先頭から開始される処理であり、
前記第二の処理は、割り込みの発生に応じて、先頭から開始される処理であり、
前記第一の処理のプログラムは、前記値の範囲を設定するプログラム（例えば、図 2 1 のステップ S 1 0 5、図 2 2 のステップ S 1 0 5 3）を含むプログラムであり、
前記第二の処理のプログラムは、前記乱数値を前記乱数回路のレジスタからロードする命令（例えば、図 2 4 のステップ S 2 1 7、図 3 0）を含むプログラムであり、
前記 CPU がリセットされた場合に、前記割り込みの発生が禁止された状態にされるように構成されており（例えば、リセット後はステップ S 1 1 1 またはステップ S 1 1 5 がされるまで割り込みが発生しない（WDT 3 1 4 1 が起動しない））、
前記値の範囲は、前記割り込みの発生が禁止された状態において設定されるものであり（例えば、リセットからステップ S 1 1 1 またはステップ S 1 1 5 がされるまでの間に実行される図 2 2 のステップ S 1 0 5 3）、
前記第一の処理のプログラムは、前記値の範囲を設定した後で、前記割り込みの発生を許可する命令が実行されるように構成されたプログラムである（例えば、図 2 2 のステップ S 1 0 5 3 の実行後に割り込みが発生（WDT 3 1 4 1 が起動））、
ことを特徴とする遊技台、が記載されている。
また、上記記載の遊技台であって、
前記遊技台は、前記乱数値を用いた抽選（例えば、図 2 4 のステップ S 2 1 7、図 3 0）の結果に基づく利益を付与可能なもの（例えば、図 2 4 のステップ S 2 1 9）であり、
前記乱数値は、前記抽選の実行にあたって、前記第二の処理において前記 CPU のレジスタにロードされるように構成された値である、
ことを特徴とする遊技台、が記載されている。
また、上記記載の遊技台であって、
前記値の範囲の下限值は、0 であり、
前記値の範囲の設定は、該値の範囲の下限值を変更するものではなく、該値の範囲の上限値を変更するもの（例えば、乱数生成範囲の最大値を設定可能）である、
ことを特徴とする遊技台、が記載されている。
また、上記記載の遊技台であって、
前記マイクロプロセッサは、割り込み制御手段（例えば、割り込み制御回路 3 1 0 0）が少なくとも搭載されたプロセッサであり、
前記割り込み制御手段は、第一の割り込み要求の通知（例えば、タイマ割り込信号）があった

10

20

30

40

50

場合に、前記割込み（以下、「第一の割込み」という。）を発生可能な制御手段であり、
前記第一の割込み要求は、設定された周期（例えば、約 4 m s）ごとに前記割込み制御手段に通知されるものである、
ことを特徴とする遊技台、が記載されている。
また、上記記載の遊技台であって、
前記割込み制御手段は、第二の割込み要求の通知（例えば、外部入力）があった場合に、第二の割込みを発生可能な制御手段であり、
前記第二の割込みは、前記第一の割込みとは異なる割込みであり、
前記第二の割込み要求は、外部入力に応じて前記割込み制御手段に通知されるものであり、
前記ユーザプログラムは、第三の処理（例えば、外部入力に応じた割込処理）のプログラムを含むプログラムであり、
前記第三の処理は、前記第二の割込みの発生に応じて、先頭から開始される処理であり、
前記第三の処理のプログラムは、外部入力に応じた命令を含むプログラムである、
ことを特徴とする遊技台、が記載されている。
また、上記記載の遊技台であって、
前記マイクロプロセッサは、セキュリティチェック（例えば、図 9 のステップ S H 0 5）を実行可能なプロセッサであり、
前記セキュリティチェックは、前記ユーザプログラムに異常がないかをチェックする機能を少なくとも有するものであり、
前記マイクロプロセッサは、前記セキュリティチェックのランダム延長（例えば、図 9 のステップ S H 0 9）を行うことが可能なプロセッサであり、
前記マイクロプロセッサは、前記セキュリティチェックのランダム延長によって、前記セキュリティチェックの時間をランダムに変化させることが可能なプロセッサであり、
前記マイクロプロセッサは、前記セキュリティチェックにおいて異常なしであった場合に、前記第一の処理を先頭から開始可能なプロセッサである、
ことを特徴とする遊技台、が記載されている。
また、上記記載の遊技台であって、
前記マイクロプロセッサは、システムリセットを発生させる機能を有するプロセッサであり、
前記マイクロプロセッサは、ユーザリセットを発生させる機能を有するプロセッサであり、
前記マイクロプロセッサは、システムリセット後に、前記セキュリティチェックを実行可能なプロセッサである（例えば、図 9 のステップ S H 0 1 で Y e s）、
ことを特徴とする遊技台、が記載されている。

【 0 5 0 1 】

以下、これまで説明したことも含めて付記する。

【 0 5 0 2 】

（付記 1）

なお、以上説明した実施形態や付記の記載それぞれにのみ含まれている構成要件であっても、その構成要件を他の、実施形態や付記に適用してもよい。

（付記 2）

所定の数値範囲内で更新される数値を導出するものであって、該所定の数値範囲を設定可能な乱数生成手段と、

前記所定の数値範囲を設定するための指示を前記乱数生成手段に対して行う数値範囲設定処理、前記乱数生成手段によって導出された数値を取得する数値取得処理、および該数値取得処理によって取得された数値に基づく抽選処理を少なくとも含む、遊技制御処理そ

10

20

30

40

50

れぞれを、メイン制御および所定の割込み周期ごとに行われる割込み制御のうちの、少なくともいずれか一方の制御において行う遊技制御手段と、

前記遊技制御処理の進行に関する異常を検出する処理を実行するとともに、該異常を検出した場合には、前記遊技制御手段に前記遊技制御処理を最初から行わせて前記遊技制御処理を正常に復帰させるための復帰指示を行う、異常検出手段と、を備え、

前記遊技制御手段は、

前記数値範囲設定処理、および前記遊技制御処理であって前記割込み制御を許可する割込み許可処理を、前記メイン制御において行い、

前記数値取得処理を、前記割込み制御において行い、

前記メイン制御において、前記数値範囲設定処理が行われた後に、前記割込み許可処理を行い、

10

少なくとも前記復帰指示を受けた場合には、前記割込み制御が禁止されている割込み禁止状態において前記数値範囲設定処理を行うものであることを特徴とする遊技台。

(付記3)

付記2に記載の遊技台であって、

前記乱数生成手段、前記遊技制御手段、および前記異常検出手段を少なくとも有する、マイクロプロセッサを備え、

前記マイクロプロセッサは、

少なくとも前記異常検出手段によって前記異常が検出された場合には、セキュリティチェックが行われるセキュリティモードに所定期間に亘り滞在した後、前記遊技制御手段によって前記遊技制御処理が行われるユーザモードへ移行するものであることを特徴とする遊技台。

20

(付記4)

付記2または3に記載の遊技台であって、

前記マイクロプロセッサは、

遊技に関する情報を一時的に記憶するRAMと、

電源が投入されたことに基づいて、前記遊技制御手段に前記遊技制御処理を最初から行わせるための起動指示を行う起動指示手段と、を備え、

前記遊技制御手段は、

前記遊技制御処理であり、かつ電源が遮断される場合に実行される処理であって、前記RAMの所定領域に当該処理が行われたことを示す所定のデータを記憶させる処理を含む電断時処理を行い、

30

前記遊技制御処理を最初から行う場合において、前記所定のデータが記憶されている場合には、前記遊技制御処理であり、かつ前記RAMの領域であって前記乱数生成手段によって導出された数値を記憶する領域が少なくとも初期化される初期化処理を行うことなく前記遊技制御処理を復帰させることが可能なものである一方、前記遊技制御処理を最初から行う場合において、前記所定のデータが記憶されていない場合には、該初期化処理を行うことなく前記遊技制御処理を復帰させることが不可能なものであり、

前記復帰指示を受けた場合には、前記電断時処理を行わないものであることを特徴とする遊技台。

40

上記付記2～付記4の遊技台によれば、意図しない範囲で乱数生成範囲が設定されることを抑止し、抽選処理の安定化を図ることができる。

(付記5)

マイクロプロセッサを備えた遊技台であって、

前記マイクロプロセッサは、

所定の数値範囲内で更新される数値を導出するものであって、該所定の数値範囲を設定可能な乱数生成手段と、

前記所定の数値範囲を設定するための指示を前記乱数生成手段に対して行う数値範囲設定処理、前記乱数生成手段によって導出された数値を取得する数値取得処理、および該数値取得処理によって取得された数値を用いた抽選処理を少なくとも含む、遊技制御処理そ

50

れぞれを、メイン制御および所定の割込み周期ごとに行われる割込み制御のうちの、少なくともいずれか一方の制御において行う遊技制御手段と、

前記遊技制御処理の進行に関する異常を検出する処理を実行するとともに、該異常を検出した場合には、前記遊技制御手段に前記遊技制御処理を最初から行わせて前記遊技制御処理を正常に復帰させるための復帰指示を行う、異常検出手段と、を備えたものであり、

前記遊技制御手段は、

前記数値範囲設定処理、および前記遊技制御処理であって前記割込み制御を許可する割込み許可処理を、前記メイン制御において行い、

前記数値取得処理を、前記割込み制御において行い、

前記メイン制御において、該数値範囲設定処理が行われた後に、該割込み許可処理を行い、

少なくとも前記復帰指示を受けた場合には、該割込み制御が禁止されている割込み禁止状態において該数値範囲設定処理を行うものであり、

前記マイクロプロセッサは、

少なくとも前記異常検出手段によって前記異常が検出された場合には、セキュリティチェックが行われるセキュリティモードに所定の期間に亘り滞在した後に、前記遊技制御手段によって前記遊技制御処理が行われるユーザモードへ移行させ、

該セキュリティモードに滞在させる期間をランダムに変化させることを特徴とする遊技台。

(付記 6)

付記 5 に記載の遊技台であって、

前記マイクロプロセッサは、

遊技に関する情報を一時的に記憶する R A M と、

電源が投入されたことに基づいて、前記遊技制御手段に前記遊技制御処理を最初から行わせるための起動指示を行う起動指示手段と、を備え、

前記遊技制御手段は、

前記遊技制御処理であり、かつ電源が遮断される場合に実行される処理であって、前記 R A M の所定の領域に当該処理が行われたことを示す所定のデータを記憶させる処理を含む電断時処理を行い、

該遊技制御処理を最初から行う場合において、該所定のデータが記憶されている場合には、該遊技制御処理であり、かつ該 R A M の領域であって前記乱数生成手段によって導出された数値を記憶する領域が少なくとも初期化される初期化処理を行うことなく該遊技制御処理を復帰させることが可能なものである一方、該遊技制御処理を最初から行う場合において、該所定のデータが記憶されていない場合には、該初期化処理を行うことなく該遊技制御処理を復帰させることを不可能にし、

前記復帰指示を受けた場合には、該電断時処理を行わないものであることを特徴とする遊技台。

【符号の説明】

【 0 5 0 3 】

- 1 0 0 パチンコ機
- 2 0 8 装飾図柄表示装置
- 2 0 8 d 演出領域
- 2 1 2 第 1 特図表示装置
- 2 1 4 第 2 特図表示装置
- 2 3 0 第 1 特図始動口
- 2 3 2 第 2 特図始動口
- 2 3 2 1 羽根部材
- 2 3 4 可変入賞口
- 2 3 4 1 扉部材
- 3 0 0 主制御部

10

20

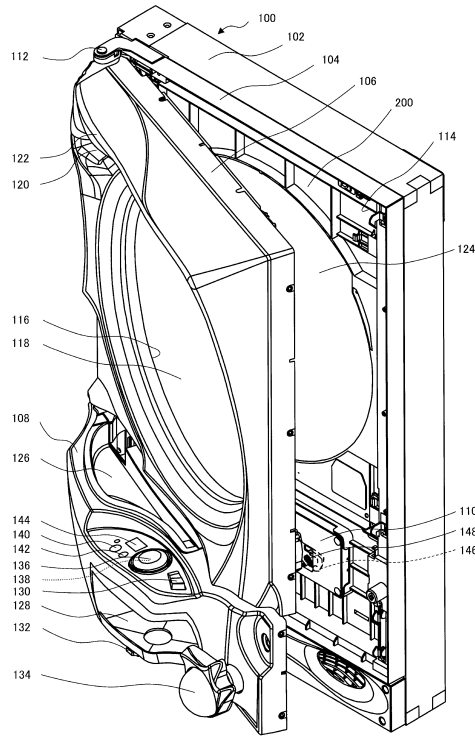
30

40

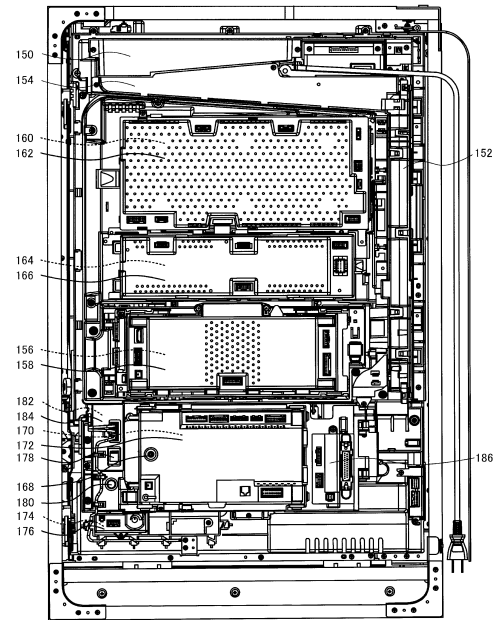
50

3 0 4	C P U	
3 0 6	R O M	
3 0 8	R A M	
3 1 1	タイマ回路	
3 1 2	カウンタ回路	
3 1 4	リセット制御回路	
3 1 8	乱数生成回路	
4 0 0	第 1 副制御部	
4 0 4	C P U	
4 0 6	R O M	10
4 0 8	R A M	
5 0 0	第 2 副制御部	
6 0 0	払出制御部	
1 0 0 '	スロットマシン	
1 1 0 ' ~ 1 1 2 '	リール	
1 3 0 ' ~ 1 3 2 '	ベットボタン	
1 3 5 '	スタートレバー	
1 3 7 ' ~ 1 3 9 '	ストップボタン	
1 5 7 '	液晶表示装置	
2 0 0 '	ベットボタンランプ	20
2 7 2 ' , 2 7 7 '	スピーカ	
4 2 0 '	各種ランプ	
3 0 0 '	主制御部	
4 0 0 '	第 1 副制御部	
5 0 0 '	第 2 副制御部	

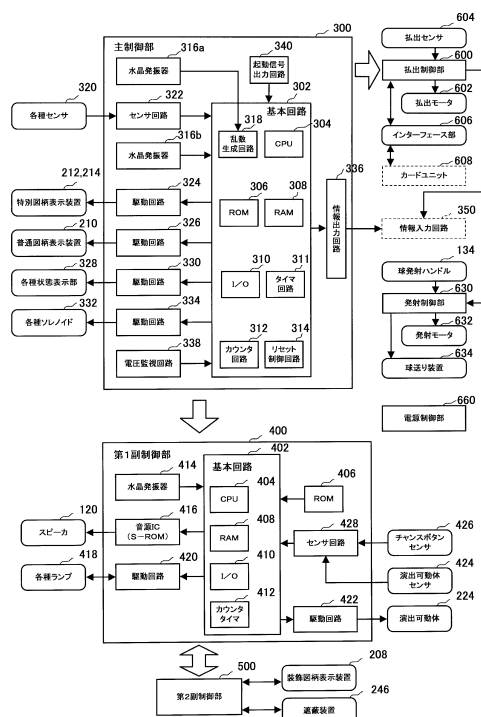
【図 1】



【図 2】

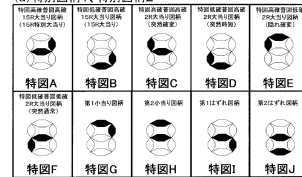


【図 4】



【図 5】

(a) 特別図柄 1、特別図柄 2



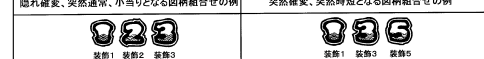
(b) 装飾図柄



15R大当たり (通常大当たり) または 15R特別大当たり (確変大当たり) となる図柄組合せの例



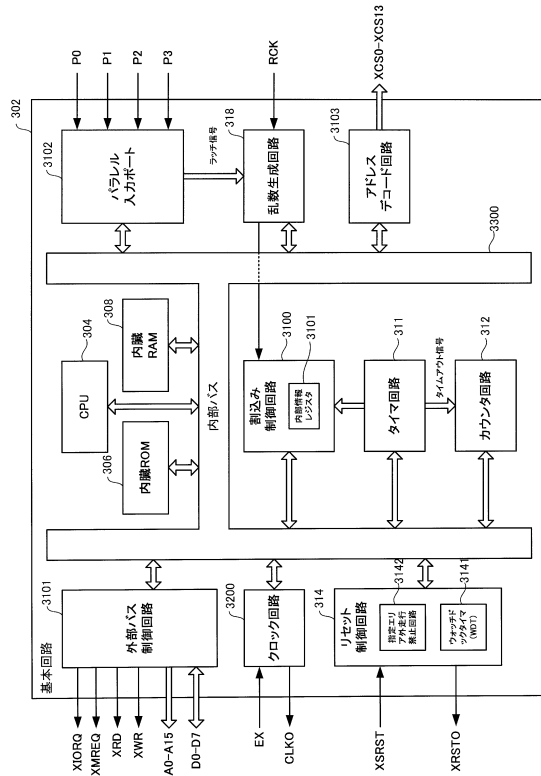
15R特別大当たり (確変大当たり) となる図柄組合せの例



(c) 普通図柄



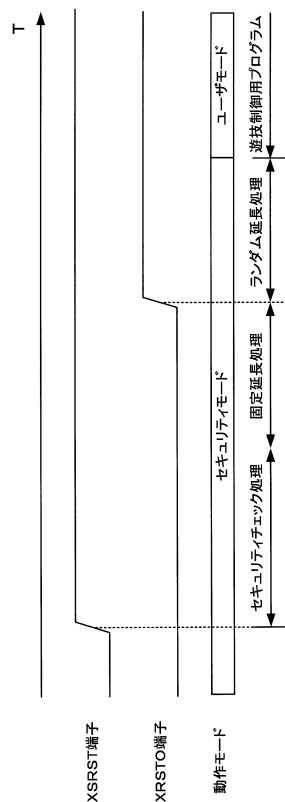
【 図 6 】



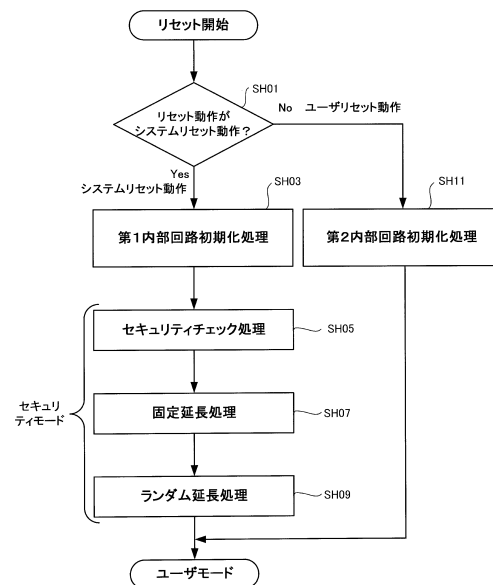
【 図 7 】



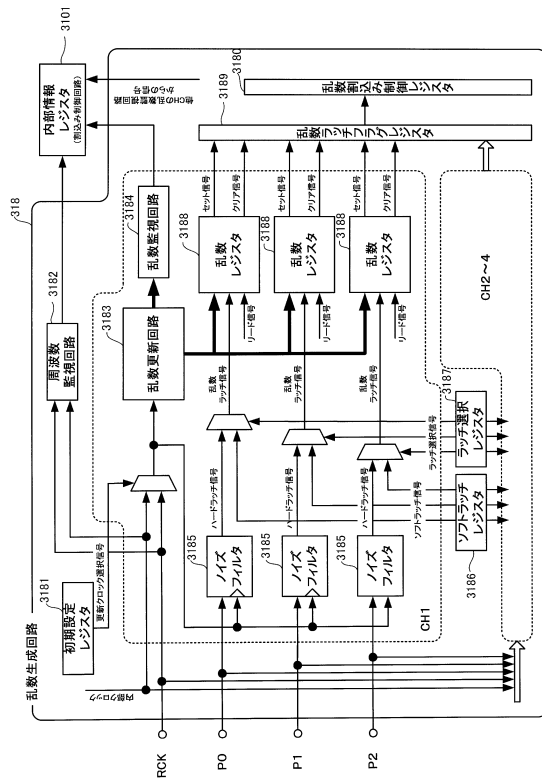
【 図 8 】



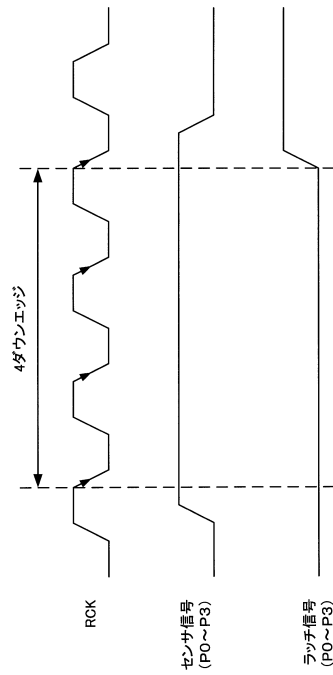
【 図 9 】



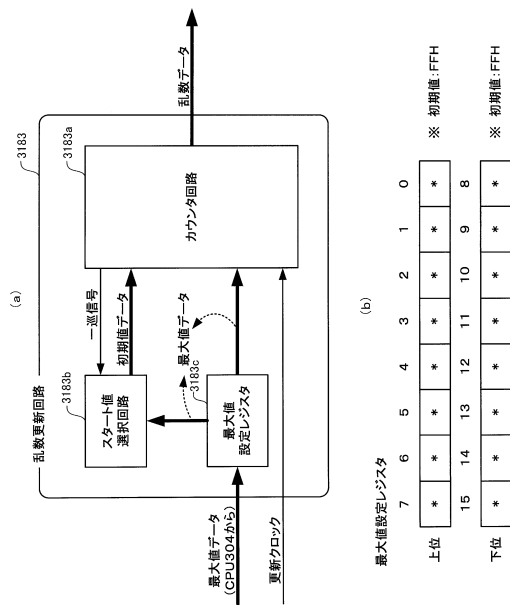
【 図 1 0 】



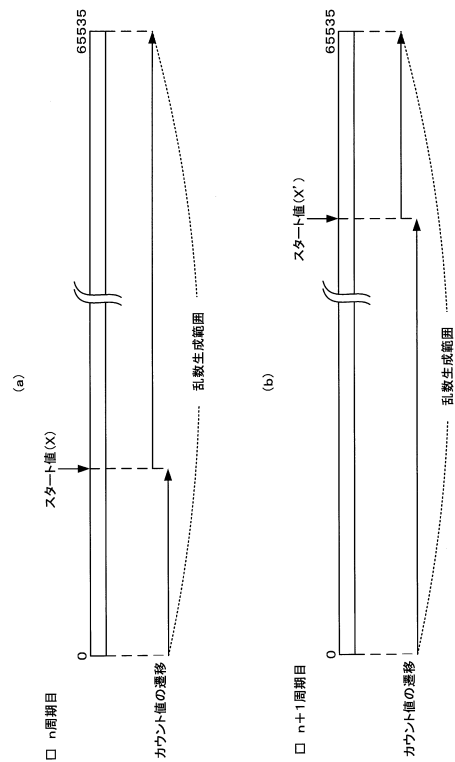
【 図 1 1 】



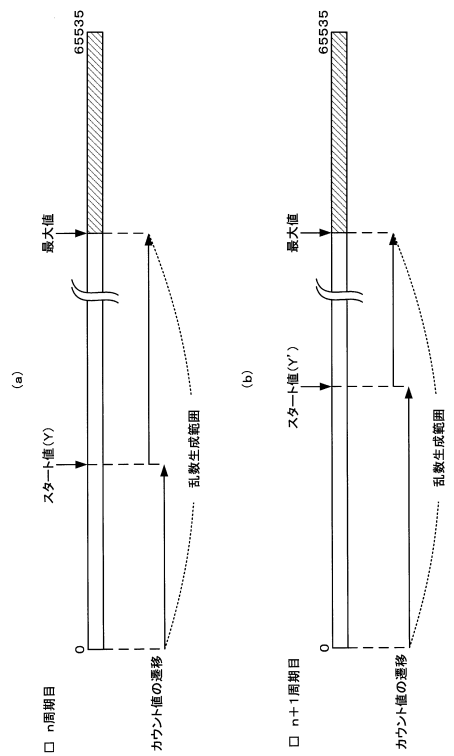
【 図 1 2 】



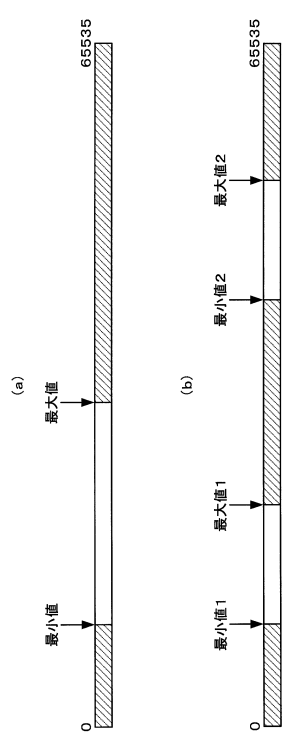
【 図 1 3 】



【図 14】



【図 15】



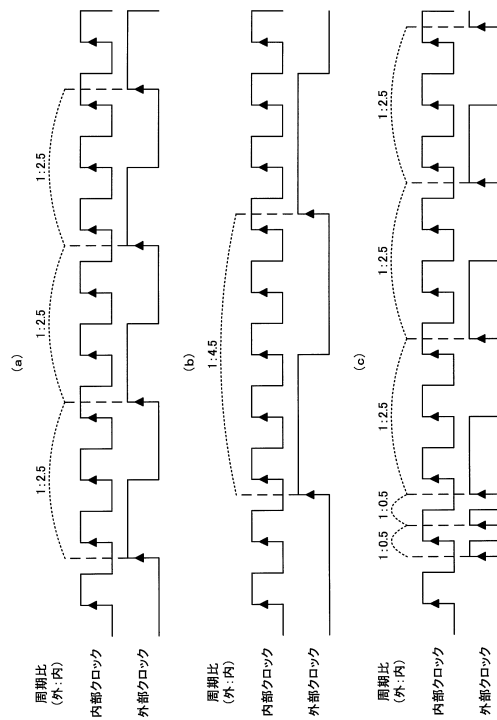
【図 16】

乱数	更新場所	備考
特図1当選乱数 (非標準変動中)	乱数生成回路	乱数生成回路のCH1
特図1当選乱数 (標準変動中)	乱数生成回路	乱数生成回路のCH2
特図2当選乱数 (非標準変動中)	乱数生成回路	乱数生成回路のCH1
特図2当選乱数 (標準変動中)	乱数生成回路	乱数生成回路のCH2
普通当選乱数 (普通低確率状態)	乱数生成回路	乱数生成回路のCH3
普通当選乱数 (普通高確率状態)	乱数生成回路	乱数生成回路のCH4
大当り用特図乱数 (特図1、2共通)	主制御部タイマ割込み処理	主制御部タイマ割込み処理
小当り用特図乱数 (特図1、2共通)	主制御部タイマ割込み処理	主制御部タイマ割込み処理
はずり用特図乱数 (特図1、2共通)	主制御部タイマ割込み処理	主制御部タイマ割込み処理
初期値生成用乱数 (大当り、小当り、はずれ共通)	主制御部メイン処理 ／主制御部タイマ割込み処理	主制御部メイン処理 ／主制御部タイマ割込み処理
特図変動時間決定用乱数 (特図1、2共通)	カウンタ回路	カウンタ回路のCH10
普通変動時間決定用乱数	カウンタ回路	カウンタ回路のCH10
演出用乱数	主制御部メイン処理 ／主制御部タイマ割込み処理	主制御部メイン処理 ／主制御部タイマ割込み処理

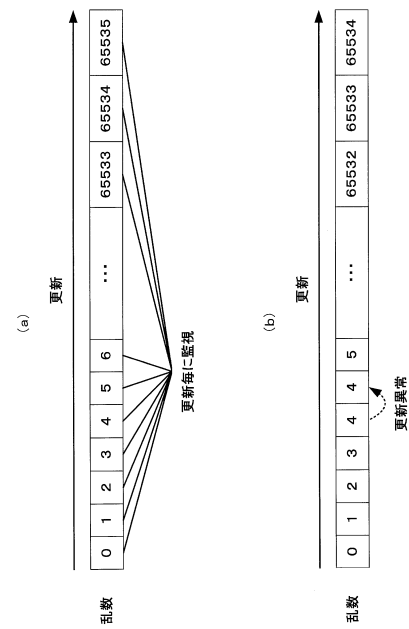
【図 17】



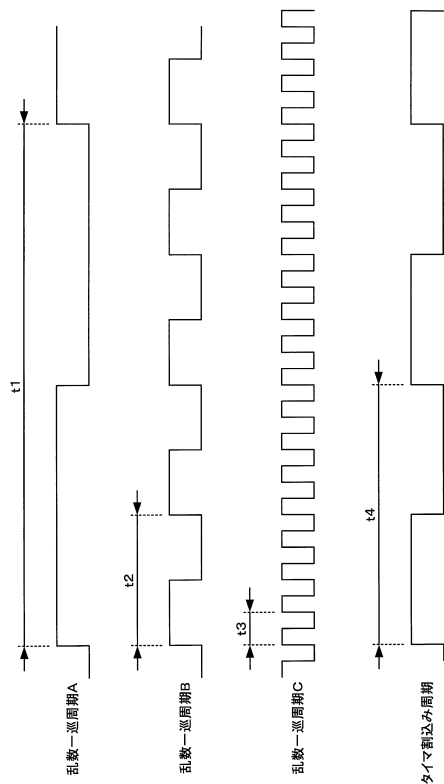
【図 18】



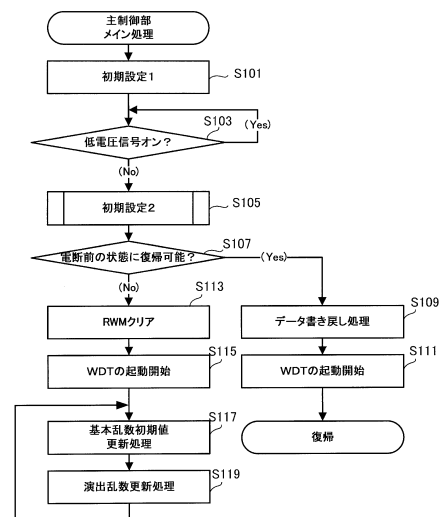
【図 19】



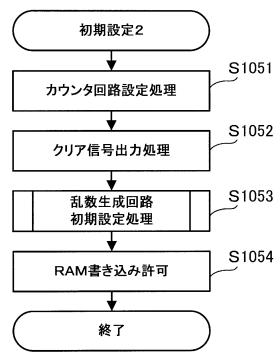
【図 20】



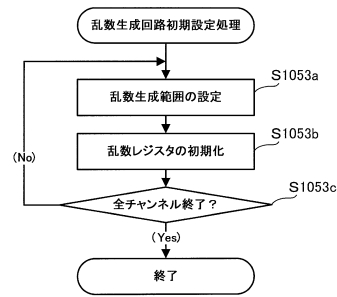
【図 21】



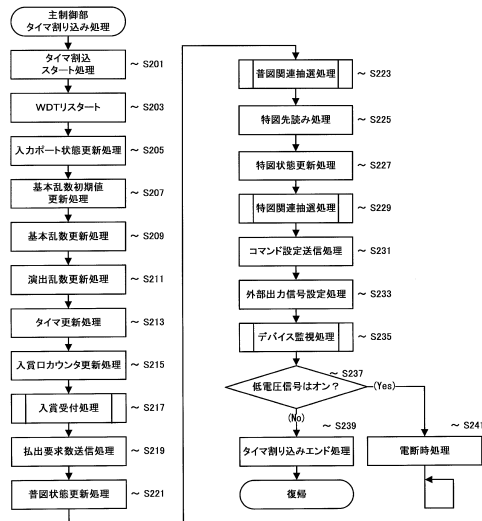
【図 2 2】



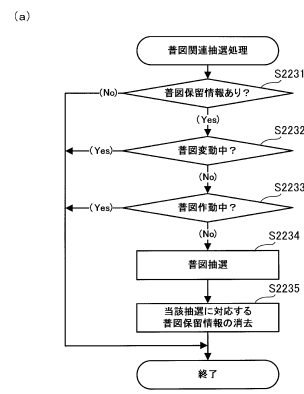
【図 2 3】



【図 2 4】



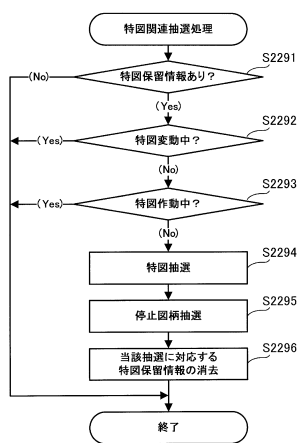
【図 2 5】



(b) 普図抽選テーブル(普図低確率状態/普図高確率状態)

	普図当選データ	乱数生成範囲設定	当選確率	対応CH
普図低確率状態	9	0~999	1/100	CH3
普図高確率状態	9	0~9	1/1	CH4

【 図 2 6 】



【 図 2 7 】

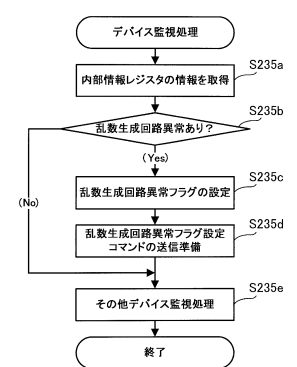
(a)特図抽選テーブル(非確率変動中/確率変動中)

	特図大当り当選データ	乱数生成範囲	当選確率	対応CH
非確率変動中	124	0～49999	1／400	CH1
確率変動中	124	0～4999	1／40	CH2

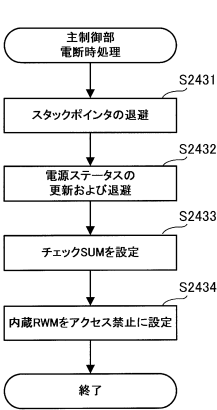
(b)停止図柄抽選テーブル(乱数生成範囲:0～99)

当否判定結果	停止図柄	図柄当選データ	当選確率
大当り	特図A	49	50／100
	特図B	10	10／100
	特図C	10	10／100
	特図D	10	10／100
	特図E	10	10／100
	特図F	10	10／100
小当たり	特図G	49	50／100
	特図H	50	50／100
はずれ	特図I	49	50／100
	特図J	50	50／100

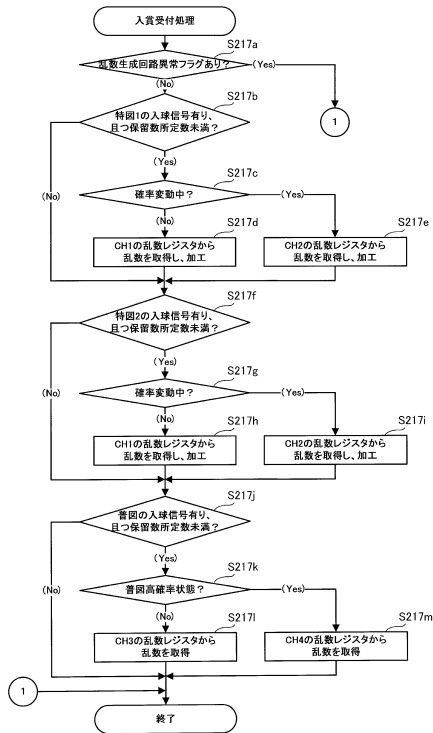
【 図 2 8 】



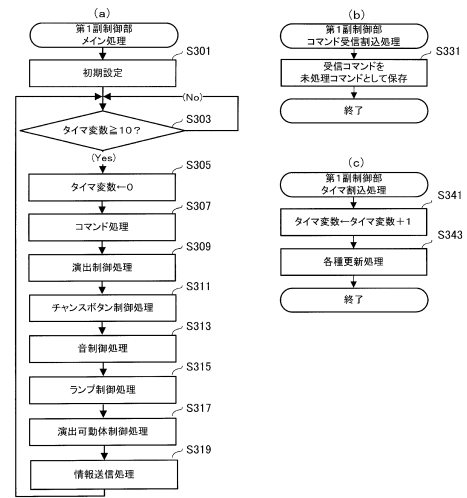
【 図 2 9 】



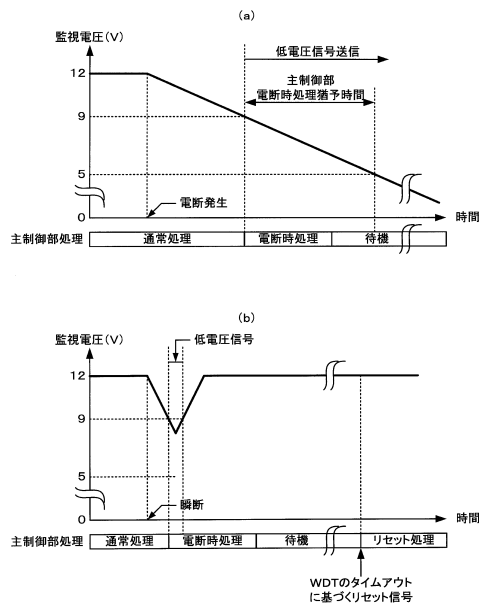
【図 30】



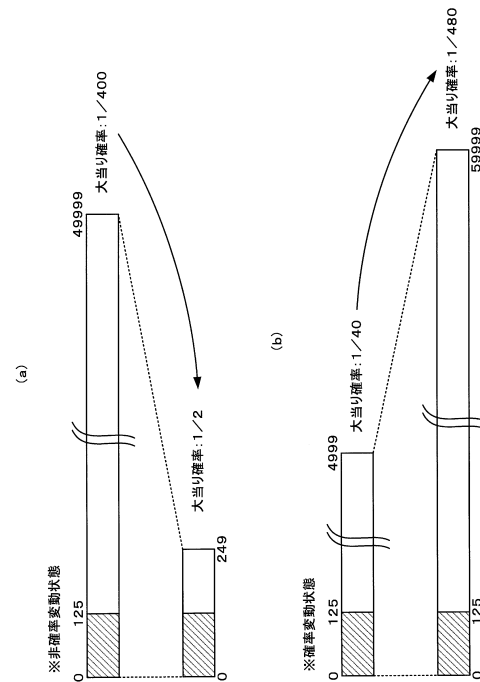
【図 31】



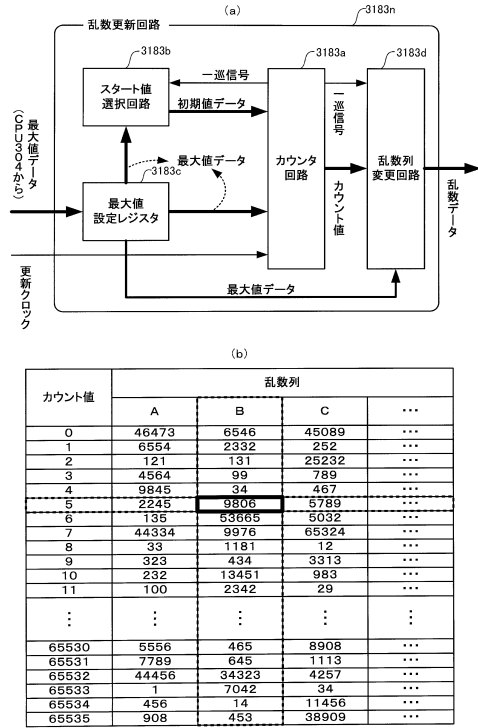
【図 32】



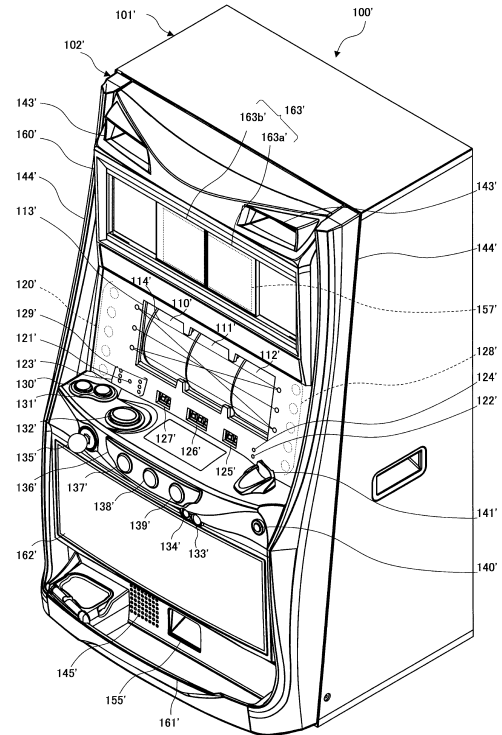
【図 33】



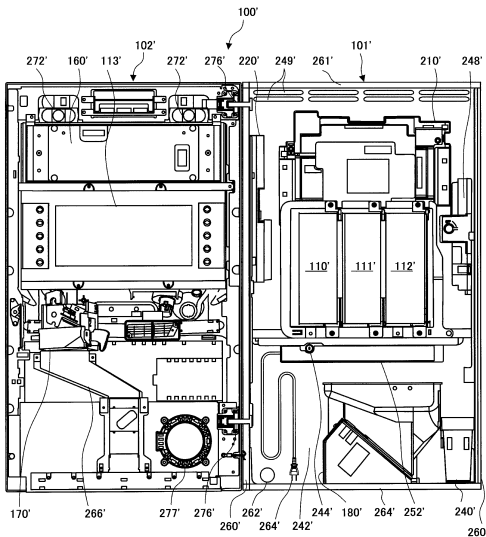
【図 34】



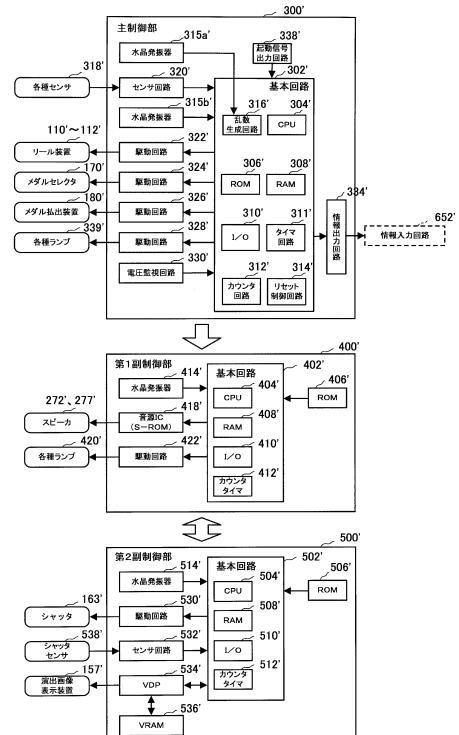
【図 35】



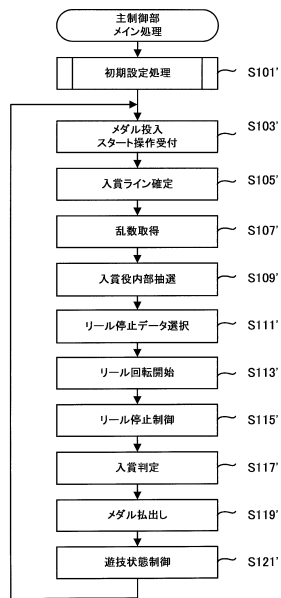
【図 36】



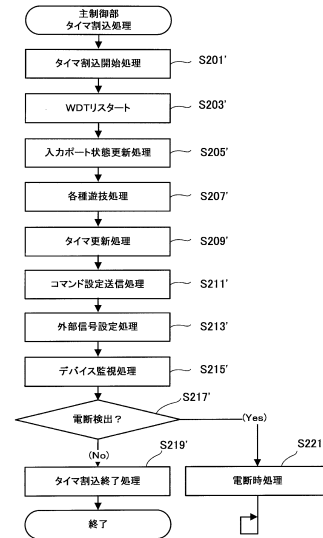
【図 37】



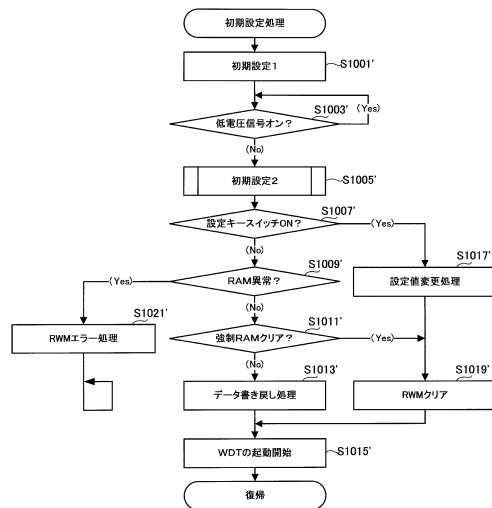
【図 39】



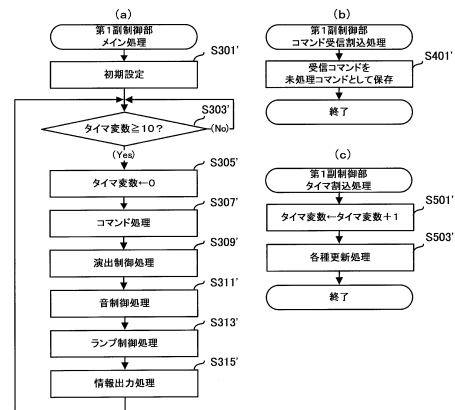
【図 40】



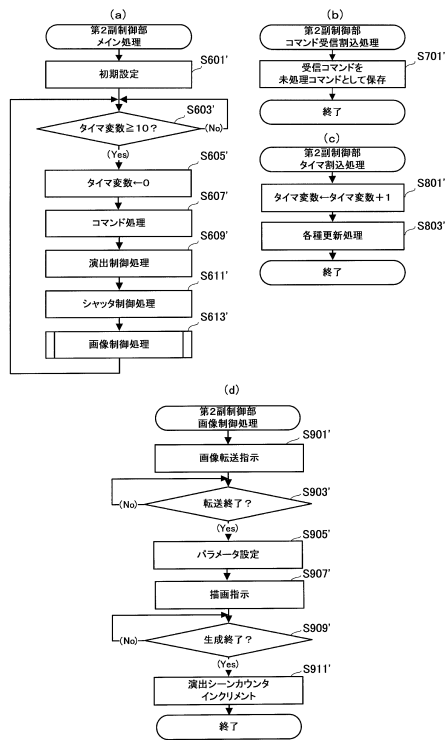
【図 41】



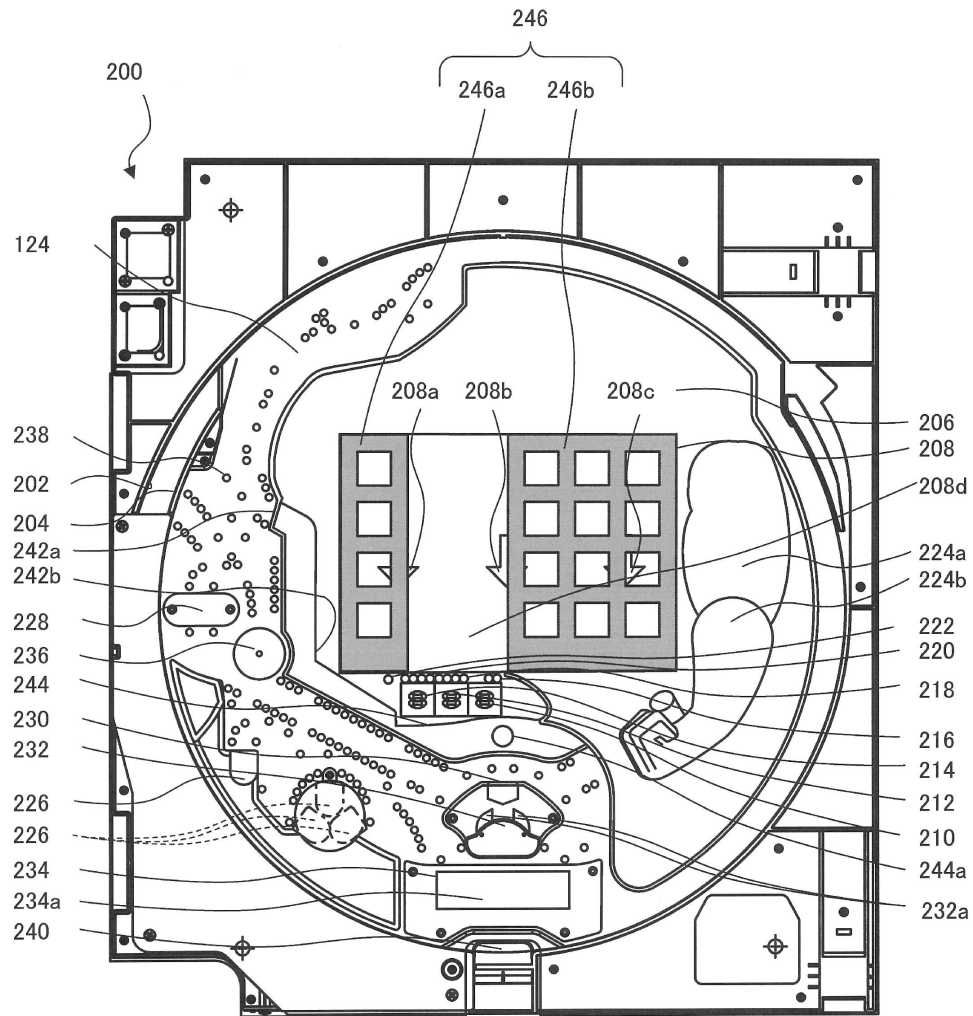
【図 42】



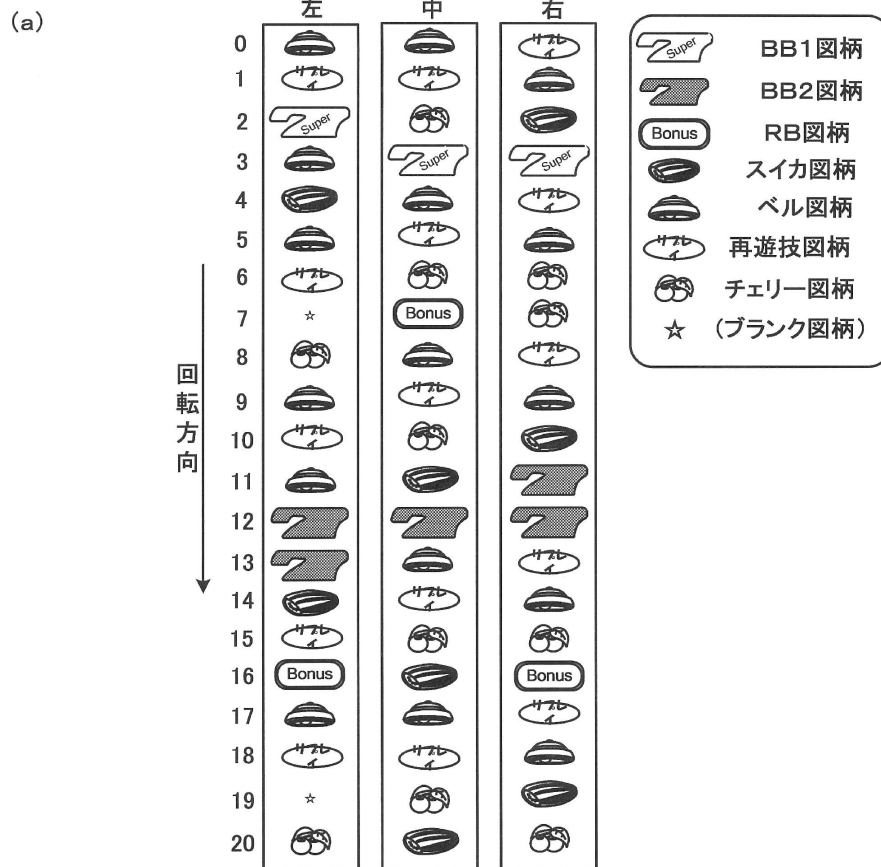
【図 43】



【図3】



【図 38】



(b)

入賞役の種類、図柄組合せ、払出／作動			
入賞役 ※作動役も含む	図柄組合せ		払出 (作動)
BB1			0枚 / (ビッグボーナス)
BB2			0枚 / (ビッグボーナス)
RB			0枚 / (レギュラーボーナス)
チェリー	ANY ANY		4枚
スイカ			12枚
ベル			8枚
再遊技			(再遊技)

フロントページの続き

- (56)参考文献 特許第4991955(JP, B2)
特開2006-175075(JP, A)
特開2010-246984(JP, A)
特開2009-089966(JP, A)

- (58)調査した分野(Int.Cl., DB名)
A63F 7/02