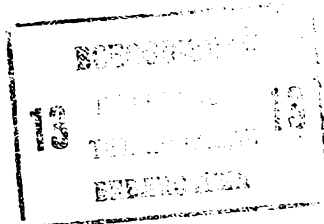




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3636380/24-21

(22) 15.06.83

(46) 07.02.85. Бюл. № 5

(72) В. В. Сапожников, Вл. В. Сапожников и А. А. Прокофьев

(71) Ленинградский ордена Ленина институт инженеров железнодорожного транспорта им. акад. В. Н. Образцова

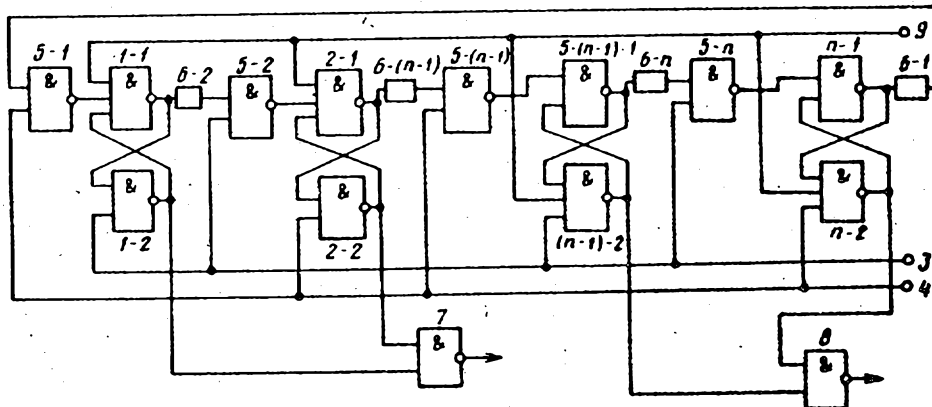
(53) 621.374.4(088.8)

(56) 1. Лейнов М. Л. и др. Цифровые делители частоты на логических элементах. М., "Энергия", 1975, с. 66, рис. 3-13а.

2. Авторское свидетельство СССР № 762203, кл. Н 03 К 23/02, 1978 (прототип).

(54)(57) ДЕЛИТЕЛЬ ЧИСЛА ИМПУЛЬСОВ, содержащий n -разрядный регистр, каждый разряд которого состоит из триггера на двух элементах И-НЕ, две тактовые шины, первая из которых подключена к входам сброса триггеров нечетных разрядов регистра, а вто-

рая - к входам сброса триггеров четных разрядов регистра, $(n+2)$ элементов И-НЕ, отличающийся тем, что, с целью обеспечения контролепригодности и надежности функционирования, в него введены элементы задержки, причем вход запуска каждого триггера регистра соединен с выходом соответствующего ему элемента И-НЕ, первый вход каждого из которых соединен через соответствующий элемент задержки с прямым выходом триггера предыдущего разряда регистра, второй вход каждого из четных элементов И-НЕ соединен с первой тактовой шиной, причем вторые входы нечетных элементов И-НЕ соединены с второй тактовой шиной, соответствующие входы $(n+1)$ -го элемента И-НЕ соединены с инверсными выходами триггеров $(1, \dots, n/2)$ -ых разрядов регистра, а соответствующие входы $(n+2)$ -го элемента И-НЕ - с инверсными выходами триггеров $(n/2+1, \dots, n)$ -ых разрядов регистра.



Изобретение относится к импульсной технике и может быть использовано в устройствах автоматики и вычислительной техники, когда требуется повышенная надежность функционирования.

Известен делитель числа импульсов, содержащий многоразрядный регистр, состоящий из взаимосвязанных элементов И-НЕ, образующих триггеры, и инверторы [1].

Недостатком данного устройства является низкая надежность из-за его сложности (шесть элементов И-НЕ на один разряд регистра).

Наиболее близким к изобретению по технической сущности является делитель числа импульсов, содержащий p -разрядный регистр, каждый разряд которого состоит из триггера на двух элементах И-НЕ, две тактовые шины, первая из которых подключена к входам сброса триггеров нечетных разрядов регистра, а вторая - к входам сброса триггеров четных разрядов регистра, входы триггера каждого разряда регистра, кроме последнего, соединены с единичным выходом триггера последующего разряда, нулевой выход которого соединен с единичным входом триггера последующего разряда, элементы И-НЕ и T_+ -триггер, выходы которого подключены к тактовым шинам [2].

Недостатком известного делителя числа импульсов является сложность фиксации искажения правильности его функционирования (неконтролепригодность) при возникновении отдельных дефектов в элементах устройства. При этом, если судить, например, по наличию выходной частоты, создается эффект работоспособности устройства.

Кроме того, известное устройство имеет низкую надежность функционирования, так как его структура склонна к сбойным ситуациям.

Цель изобретения - обеспечение контролепригодности и надежности функционирования делителя числа импульсов.

Поставленная цель достигается тем, что в делитель числа импульсов, содержащий p -разрядный регистр, каждый разряд которого состоит из триггера на двух элементах И-НЕ, две тактовые шины, первая из которых подключена к входам сброса триггеров нечетных разрядов регистра, а вторая - к входам сброса триггеров чет-

ных разрядов регистра, $(n+2)$ элементов И-НЕ, введены элементы задержки, причем вход запуска каждого триггера регистра соединен с выходом соответствующего ему элемента И-НЕ, первый вход каждого из которых соединен через соответствующий элемент задержки с прямым выходом триггера предыдущего разряда регистра, второй вход каждого из четных элементов И-НЕ соединен с первой тактовой шиной, причем вторые входы нечетных элементов И-НЕ соединены с второй тактовой шиной, соответствующие входы $(n+1)$ -го элемента И-НЕ соединены с инверсными выходами триггеров $(1, \dots, p/2)$ -ых разрядов регистра, а соответствующие входы $(n+2)$ -го элемента И-НЕ - с инверсными выходами триггеров $(p/2+1, \dots, p)$ -ых разрядов регистра.

На чертеже приведена структурная электрическая схема предлагаемого устройства.

Делитель числа импульсов содержит p -разрядный (на чертеже $p=4$) регистр, каждый разряд которого состоит из триггера на двух элементах И-НЕ, первый разряд которого содержит триггер на элементах 1-1 и 1-2, второй - на элементах 2-1 и 2-2, третий (т.е. $(p-1)$ -ый) - на элементах $(p-1)-1$ и $(p-1)-2$, четвертый (т.е. p -ый) - на элементах $p-1$ и $p-2$, первая тактовая шина 3 соединена с входами сброса триггера нечетных разрядов регистра - входами элементов 1-2 и $(p-1)-2$, вторая тактовая шина 4 соединена с входами сброса триггеров четных разрядов регистра - входами элементов 2-2 и $p-2$, входы запуска каждого триггера регистра, т.е. входы элементов 1-1, 2-1, $(p-1)-1$, $p-1$, соединены с выходами соответствующих им элементов 5-1, 5-2, 5- $(p-1)$, 5- p И-НЕ, первые входы каждого из которых через соответствующий элемент 6-1, 6-2, 6- $(p-1)$, 6- p задержки соединены с прямым выходом триггера предыдущего разряда регистра, вторые входы нечетных элементов 5-1, 5- $(p-1)$ И-НЕ соединены с второй тактовой шиной 4, вторые входы четных элементов 5-2, 5- p И-НЕ соединены с первой тактовой шиной 3, входы $(n+1)$ -го элемента 7 И-НЕ соединены с инверсными выходами триггеров первого и второго $(p/2)$ разрядов регистра, т.е. выходами элементов

1-2 и 2-2, входы $(n+2)$ -го элемента 8 И-НЕ соединены с инверсными выходами триггеров третьего $(n/2+1)$ и четвертого (n) разрядов регистра, т.е. выходами элементов $(n-1)-2$ и $n-2$.

Для установки устройства в исходное состояние может быть использована шина 9, которая соединена с дополнительными входами запуска первого и второго триггера и дополнительными входами сброса третьего и четвертого триггеров регистра.

Элементы 6-1, ..., 6-n задержки служат для исключения гонок в элементах устройства и в простейшем случае представляют собой конденсаторы, включенные между прямым выходом триггера и общей шиной.

Приведенный на чертеже делитель числа импульсов имеет коэффициент K

деления, равный двум. Аналогично строятся делители числа импульсов с другими значениями K , при этом $K=n/2$.

Делитель числа импульсов работает следующим образом.

На шины 3 и 4 поступают последовательности противоположных по фазе тактовых импульсов. Цикл работы данного (при $n=4$) устройства состоит из четырех тактов.

Пусть в исходный момент времени на шину 9 подан импульс (с уровнем "0") установки, тогда триггеры первого и второго разрядов регистра установятся в "1", а триггеры третьего и четвертого разрядов регистра - в "0".

В таблице показана работа устройства по тактам с указанием соответствующего состояния элементов.

Номер такта	Сигналы на тактовых шинах		Сигналы x_i на прямых выходах триггеров, элементы				Сигналы $\bar{x}_i$ на инверсных выходах триггеров, элементы			
	3	4	1-1	2-1	$(n-1)-1$	$n-1$	1-2	2-2	$(n-1)-2$	$n-2$
1	1	0	1	1	0	0	0	1	1	1
2	0	1	0	1	1	0	1	0	1	1
3	1	0	0	0	1	1	1	1	0	1
4	0	1	1	0	0	1	1	1	1	0

Используя соотношение алгебры логики, можно записать выражение для выходных сигналов устройства - выходов элементов 7 и 8:

$$y_7 = \bar{x}_1 \cdot \bar{x}_2 = x_1 + x_2,$$

$$y_8 = \bar{x}_{n-1} \cdot \bar{x}_n = x_{n+1} + x_n.$$

Таким образом, на выходе элемента 7 уровень "1" будет в первом и втором тактах, а на выходе элемента 8 - в третьем и четвертом, т.е. частота тактовых импульсов оказалась поделенной на два. При этом сигналы на выходах элементов 7 и 8 являются паразитными.

При исправном состоянии устройства в каждом такте два его триггера из n будут находиться в состоянии "1", остальные - в состоянии "0".

При возникновении дефектов сигналы на его выходах в одном из тактов

цикла будут одинаковыми. Например, при обрыве проводника, соединяющего выход элемента $n-1$ с входом элемента 5-1, в триггерах, находящихся в состоянии 0110 (такт 2 таблицы) при поступлении на его шины 3 и 4 сигналов третьего такта имеет место следующий переход: 0110 → 0111 → 1011 → 1111. Во втором и последующих тактах этого перехода сигнала на выходах устройства будут одинаковыми. К аналогичному результату приведет, например, и обрыв проводника, соединяющего выход элемента 2-2 с входом элемента 7. В этом случае во втором такте на выходах элементов 7 и 8 сигналы будут также одинаковыми.

Можно показать, что любой одиночный эффект в предлагаемом устрой-

стве приводит к тому, что сигналы на его выходах будут одинаковыми.

Таким образом, для того, чтобы проверить исправность устройства и тем самым установить правильность его функционирования, достаточно контролировать парафазность сигналов на его выходах, например, с помощью сумматора по модулю два.

По сравнению с известным предлагаемый делитель числа импульсов обладает тем преимуществом, что вслед-

ствие наличия свойства контролепригодности, позволяет проверять его исправность и отсутствие сбоев под воздействием помех непосредственно в процессе функционирования. При этом имеется возможность исключить искажение функционирования, т.е. изменение установленного коэффициента деления, например, путем отключения неисправного устройства от объектов управления, что является необходимым условием надежности работы систем, выполняющих ответственные функции.

Редактор А. Шандор Составитель А. Соколов Техред А. Бабинец Корректор А. Обручар

Заказ 10706/45 Тираж 872 Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4