

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号

特開2023-114968

(P2023-114968A)

(43)公開日 令和5年8月18日(2023.8.18)

(51)国際特許分類		F I			テーマコード (参考)	
<i>H 0 1 G</i>	<i>4/30 (2006.01)</i>	H 0 1 G	4/30	2 0 1 F	5 E 0 0 1	
<i>H 0 1 G</i>	<i>4/224(2006.01)</i>	H 0 1 G	4/30	2 0 1 G	5 E 0 8 2	
<i>H 0 1 G</i>	<i>2/10 (2006.01)</i>	H 0 1 G	4/30	2 0 1 C		
		H 0 1 G	4/30	2 0 1		
		H 0 1 G	4/30	2 0 1 K		
		審査請求	未請求	請求項の数	54	O L (全34頁) 最終頁に続く

(21)出願番号	特願2022-131679(P2022-131679)	(71)出願人	594023722
(22)出願日	令和4年8月22日(2022.8.22)		サムソン エレクトロ - メカニクス カンパニーリミテッド .
(31)優先権主張番号	10-2022-0015555		大韓民国、キョンギ - ド、スウォン - シ
(32)優先日	令和4年2月7日(2022.2.7)		、ヨントン - グ、(マエタン - ドン)マ
(33)優先権主張国・地域又は機関	韓国(KR)		エヨン - ロ 1 5 0
		(74)代理人	110000877
			弁理士法人 R Y U K A 国際特許事務所
		(72)発明者	リー、カンハ
			大韓民国、キョンギ - ド、スウォン - シ
			、ヨントン - グ、(マエタン - ドン)マ
			エヨン - ロ 1 5 0 サムソン エレクト
			ロ - メカニクス カンパニーリミテッ
			ド . 内
		(72)発明者	スン、ウーキュン

最終頁に続く

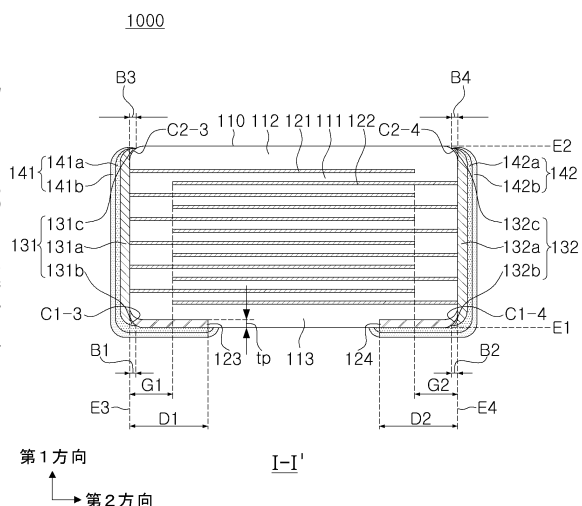
(54)【発明の名称】 積層型電子部品

(57)【要約】 (修正有)

【課題】単位体積当たりの容量向上と実装空間の最小化
ができ、信頼性が向上した積層型電子部品の提供。

【解決手段】積層型電子部品１０００は、誘電体層１１１及び誘電体層を間に挟んで互いに配置される第１内部電極及１３１及び第２内部電極１３２を含み、第１方向に向かい合う第１及び第２面と、第１面及び第２面と連結し、第２方向に向かい合う第３及び第４面と、第１面から第４面と連結し、第３方向に向かい合う第５及び第６面と、互いに離隔して配置される第１バンド電極１２３及び第２バンド電極１２４と、を含む本体１１０と、第３面に配置され、第１内部電極及び第１バンド電極と連結される第１外部電極１３１と、第４面に配置され、第２内部電極及び第２バンド電極と連結される第２外部電極１３２と、第１外部電極及び第１バンド電極上に配置される第１めっき層１４１と、第２外部電極及び第２バンド電極上に配置される第２めっき層１４２と、を含む。

【選択図】図3



【特許請求の範囲】

【請求項 1】

誘電体層、及び前記誘電体層を間に挟んで交互に配置される第 1 内部電極及び第 2 内部電極を含み、第 1 方向に向かい合う第 1 面及び第 2 面、前記第 1 面及び前記第 2 面と連結され、第 2 方向に向かい合う第 3 面及び第 4 面、前記第 1 面から前記第 4 面と連結され、第 3 方向に向かい合う第 5 面及び第 6 面を含み、前記第 1 面は互いに離隔して配置される第 1 バンド電極及び第 2 バンド電極を含む本体と、

前記第 3 面に配置されて前記第 1 内部電極及び前記第 1 バンド電極と連結される第 1 外部電極と、

前記第 4 面に配置されて前記第 2 内部電極及び前記第 2 バンド電極と連結される第 2 外部電極と、

前記第 1 外部電極及び前記第 1 バンド電極上に配置される第 1 めっき層と、

前記第 2 外部電極及び前記第 2 バンド電極上に配置される第 2 めっき層と、を含む、積層型電子部品。

【請求項 2】

前記第 1 バンド電極は前記第 3 面と連結され、前記第 2 バンド電極は前記第 4 面と連結される、請求項 1 に記載の積層型電子部品。

【請求項 3】

前記第 1 バンド電極及び前記第 2 バンド電極の平均厚さは $0.1\ \mu\text{m}$ 以上である、請求項 1 に記載の積層型電子部品。

【請求項 4】

前記第 1 バンド電極及び前記第 2 バンド電極は、前記第 1 面と実質的に同一平面をなす、請求項 1 に記載の積層型電子部品。

【請求項 5】

前記第 1 バンド電極及び前記第 2 バンド電極は、前記第 1 面に埋め込まれて配置される、請求項 1 に記載の積層型電子部品。

【請求項 6】

前記第 1 バンド電極及び前記第 2 バンド電極は、Ni、Cr、Pd、及びPtのうち 1 つ以上を含む、請求項 1 に記載の積層型電子部品。

【請求項 7】

前記第 1 バンド電極及び前記第 2 バンド電極は、 BaTiO_3 、 TiO_2 及び SiO_2 のうち 1 つ以上を含む、請求項 1 に記載の積層型電子部品。

【請求項 8】

前記第 3 面の延長線から前記第 1 バンド電極の端までの前記第 2 方向の平均サイズを D_1 、前記第 4 面の延長線から前記第 2 バンド電極の端までの前記第 2 方向の平均サイズを D_2 、前記第 3 面と前記第 2 内部電極が離隔した領域の前記第 2 方向の平均サイズを G_1 、前記第 4 面と前記第 1 内部電極が離隔した領域の前記第 2 方向の平均サイズを G_2 とするとき、

$D_1 \leq G_1$ 及び $D_2 \leq G_2$ を満たす、請求項 1 に記載の積層型電子部品。

【請求項 9】

前記本体の第 2 方向の平均サイズを L 、前記第 3 面の延長線から前記第 1 バンド電極の端までの前記第 2 方向の平均サイズを D_1 、前記第 4 面の延長線から前記第 2 バンド電極の端までの前記第 2 方向の平均サイズを D_2 とするとき、

$0.2 \leq D_1 / L \leq 0.4$ 及び $0.2 \leq D_2 / L \leq 0.4$ を満たす、請求項 1 に記載の積層型電子部品。

【請求項 10】

前記第 1 外部電極は、前記第 3 面に配置される第 1 接続部、前記第 1 接続部から前記第 1 面と前記第 3 面を連結するコーナーに延びて配置される第 1 コーナー部、及び前記第 1 接続部から前記第 2 面と前記第 3 面を連結するコーナーに延びて配置される第 3 コーナー部を含み、

10

20

30

40

50

前記第 2 外部電極は、前記第 4 面に配置される第 2 接続部、前記第 2 接続部から前記第 1 面と前記第 3 面を連結するコーナーに延びて配置される第 2 コーナー部、及び前記第 2 接続部から前記第 2 面と前記第 4 面を連結するコーナーに延びて配置される第 4 コーナー部を含み、

前記第 3 面の延長線から前記第 1 コーナー部の端までの前記第 2 方向の平均サイズを B 1、前記第 4 面の延長線から前記第 2 コーナー部の端までの前記第 2 方向の平均サイズを B 2、前記第 3 面の延長線から前記第 3 コーナー部の端までの前記第 2 方向の平均サイズを B 3、前記第 4 面の延長線から前記第 4 コーナー部の端までの前記第 2 方向の平均サイズを B 4、前記第 3 面と前記第 2 内部電極が離隔した領域の第 2 方向の平均サイズを G 1、前記第 4 面と前記第 1 内部電極が離隔した領域の前記第 2 方向の平均サイズを G 2 とする

10

とき、
B 1 G 1、B 3 G 1、B 2 G 2、及び B 4 G 2 を満たす、請求項 1 に記載の積層型電子部品。

【請求項 1 1】

前記第 1 外部電極は、前記第 3 面に配置される第 1 接続部、前記第 1 接続部から前記第 1 面の一部まで延びて配置される第 1 バンド部、及び前記第 1 接続部から前記第 2 面と前記第 3 面を連結するコーナーに延びて配置される第 3 コーナー部を含み、

前記第 2 外部電極は、前記第 4 面に配置される第 2 接続部、前記第 2 接続部から前記第 1 面の一部まで延びて配置される第 2 バンド部、及び前記第 2 接続部から前記第 2 面と前記第 4 面を連結するコーナーに延びて配置される第 4 コーナー部を含み、

20

前記第 3 面の延長線から前記第 1 バンド部の端までの前記第 2 方向の平均サイズを B 1、前記第 4 面の延長線から前記第 2 バンド部の端までの前記第 2 方向の平均サイズを B 2、前記第 3 面の延長線から前記第 3 コーナー部の端までの前記第 2 方向の平均サイズを B 3、前記第 4 面の延長線から前記第 4 コーナー部の端までの前記第 2 方向の平均サイズを B 4、前記第 3 面と前記第 2 内部電極が離隔した領域の前記第 2 方向の平均サイズを G 1、前記第 4 面と前記第 1 内部電極が離隔した領域の前記第 2 方向の平均サイズを G 2 とする

とき、
B 1 G 1、B 3 G 1、B 2 G 2、及び B 4 G 2 を満たす、請求項 1 に記載の積層型電子部品。

【請求項 1 2】

30

前記第 2 面は、互いに離隔して配置される第 3 バンド電極及び第 4 バンド電極を含み、

前記第 3 バンド電極は前記第 1 外部電極と連結され、前記第 4 バンド電極は前記第 2 外部電極と連結される、請求項 1 に記載の積層型電子部品。

【請求項 1 3】

前記第 1 めっき層は前記第 3 バンド電極上にさらに配置され、前記第 2 めっき層は前記第 4 バンド電極上にさらに配置される、請求項 1 2 に記載の積層型電子部品。

【請求項 1 4】

前記積層型電子部品の前記第 2 方向の最大サイズは 1 . 1 mm 以下であり、前記第 3 方向の最大サイズは 0 . 5 5 mm 以下である、請求項 1 に記載の積層型電子部品。

【請求項 1 5】

40

前記誘電体層の平均厚さは 0 . 3 5 μ m 以下である、請求項 1 に記載の積層型電子部品。

【請求項 1 6】

前記第 1 内部電極及び前記第 2 内部電極の平均厚さは 0 . 3 5 μ m 以下である、請求項 1 に記載の積層型電子部品。

【請求項 1 7】

前記誘電体層を間に挟んで交互に配置される前記第 1 内部電極を及び前記第 2 内部電極を含む容量形成部、及び前記容量形成部の前記第 1 方向の両端面上に配置されるカバー部を含み、

前記カバー部の前記第 1 方向の平均サイズは 1 5 μ m 以下である、請求項 1 に記載の積

50

層型電子部品。

【請求項 18】

前記本体は、前記第 1 面と前記第 3 面を連結する第 1 - 3 コーナー、前記第 1 面と前記第 4 面を連結する第 1 - 4 コーナー、前記第 2 面と前記第 3 面を連結する第 2 - 3 コーナー、前記第 2 面と前記第 4 面を連結する第 2 - 4 コーナーを含み、

前記第 1 - 3 コーナー及び前記第 2 - 3 コーナーは、前記第 3 面に近づくほど前記本体の前記第 1 方向の中央に収縮した形態を有し、前記第 1 - 4 コーナー及び前記第 2 - 4 コーナーは、前記第 4 面に近づくほど前記本体の前記第 1 方向の中央に収縮した形態を有し、

前記第 1 外部電極は、前記第 1 - 3 コーナー及び前記第 2 - 3 コーナー上に配置されるコーナー部を含み、前記第 2 外部電極は、前記第 1 - 4 コーナー及び前記第 2 - 4 コーナー上に配置されるコーナー部を含む、請求項 1 に記載の積層型電子部品。 10

【請求項 19】

前記第 1 外部電極及び前記第 2 外部電極は、前記第 5 面及び前記第 6 面と離隔して配置される、請求項 1 に記載の積層型電子部品。

【請求項 20】

前記第 1 外部電極及び前記第 2 外部電極は、前記第 1 面及び前記第 2 面と離隔して配置される、請求項 1 に記載の積層型電子部品。

【請求項 21】

前記第 1 外部電極及び前記第 2 外部電極は、Ni 及び Ni 合金のうち一つ以上を含む、請求項 1 に記載の積層型電子部品。 20

【請求項 22】

前記第 1 面上に配置され、前記第 1 めっき層と前記第 2 めっき層との間に配置される追加絶縁層をさらに含む、請求項 1 から 21 のいずれか一項に記載の積層型電子部品。

【請求項 23】

誘電体層、及び前記誘電体層を間に挟んで交互に配置される第 1 内部電極及び第 2 内部電極を含み、第 1 方向に向かい合う第 1 面及び第 2 面、前記第 1 面及び前記第 2 面と連結され、第 2 方向に向かい合う第 3 面及び第 4 面、前記第 1 面から第 4 面と連結され、第 3 方向に向かい合う第 5 面及び第 6 面を含み、前記第 1 面は互いに離隔して配置される第 1 バンド電極及び第 2 バンド電極を含む本体と、 30

前記第 3 面に配置されて前記第 1 内部電極及び前記第 1 バンド電極と連結される第 1 外部電極と、

前記第 4 面に配置されて前記第 2 内部電極及び前記第 2 バンド電極と連結される第 2 外部電極と、

前記第 1 外部電極上に配置される第 1 絶縁層と、

前記第 2 外部電極上に配置される第 2 絶縁層と、

前記第 1 バンド電極上に配置される第 1 めっき層と、

前記第 2 バンド電極上に配置される第 2 めっき層と、を含む、積層型電子部品。

【請求項 24】

前記第 1 バンド電極は前記第 3 面と連結され、前記第 2 バンド電極は前記第 4 面と連結される、請求項 23 に記載の積層型電子部品。 40

【請求項 25】

前記第 1 バンド電極及び前記第 2 バンド電極の平均厚さは $0.1 \mu\text{m}$ 以上である、請求項 23 に記載の積層型電子部品。

【請求項 26】

前記第 1 バンド電極及び前記第 2 バンド電極は、前記第 1 面と実質的に同一平面をなす、請求項 23 に記載の積層型電子部品。

【請求項 27】

前記第 1 バンド電極及び前記第 2 バンド電極は、前記第 1 面に埋め込まれて配置される、請求項 23 に記載の積層型電子部品。 50

【請求項 28】

前記第 1 バンド電極及び前記第 2 バンド電極は、Ni、Cr、Pd、及びPtのうち 1 つ以上を含む、請求項 23 に記載の積層型電子部品。

【請求項 29】

前記第 1 バンド電極及び前記第 2 バンド電極は、BaTiO₃、TiO₂ 及び SiO₂ のうち 1 つ以上を含む、請求項 23 に記載の積層型電子部品。

【請求項 30】

前記第 3 面の延長線から前記第 1 バンド電極の端までの前記第 2 方向の平均サイズを D1、前記第 4 面の延長線から前記第 2 バンド電極の端までの前記第 2 方向の平均サイズを D2、前記第 3 面と前記第 2 内部電極が離隔した領域の前記第 2 方向の平均サイズを G1、前記第 4 面と前記第 1 内部電極が離隔した領域の前記第 2 方向の平均サイズを G2 とするとき、

D1、G1 及び D2、G2 を満たす、請求項 23 に記載の積層型電子部品。

【請求項 31】

前記本体の第 2 方向の平均サイズを L、前記第 3 面の延長線から前記第 1 バンド電極の端までの前記第 2 方向の平均サイズを D1、前記第 4 面の延長線から前記第 2 バンド電極の端までの前記第 2 方向の平均サイズを D2 とするとき、

$0.2 \leq D1/L \leq 0.4$ 及び $0.2 \leq D2/L \leq 0.4$ を満たす、請求項 23 に記載の積層型電子部品。

【請求項 32】

前記第 1 外部電極は、前記第 3 面に配置される第 1 接続部、前記第 1 接続部から前記第 1 面と前記第 3 面を連結するコーナーに延びて配置される第 1 コーナー部、及び前記第 1 接続部から前記第 2 面と前記第 3 面を連結するコーナーに延びて配置される第 3 コーナー部を含み、

前記第 2 外部電極は、前記第 4 面に配置される第 2 接続部、前記第 2 接続部から前記第 1 面と前記第 3 面を連結するコーナーに延びて配置される第 2 コーナー部、及び前記第 2 接続部から前記第 2 面と前記第 4 面を連結するコーナーに延びて配置される第 4 コーナー部を含み、

前記第 3 面の延長線から前記第 1 コーナー部の端までの前記第 2 方向の平均サイズを B1、前記第 4 面の延長線から前記第 2 コーナー部の端までの前記第 2 方向の平均サイズを B2、前記第 3 面の延長線から前記第 3 コーナー部の端までの前記第 2 方向の平均サイズを B3、前記第 4 面の延長線から前記第 4 コーナー部の端までの前記第 2 方向の平均サイズを B4、前記第 3 面と前記第 2 内部電極が離隔した領域の前記第 2 方向の平均サイズを G1、前記第 4 面と前記第 1 内部電極が離隔した領域の前記第 2 方向の平均サイズを G2 とするとき、

B1、G1、B3、G1、B2、G2、及び B4、G2 を満たす、請求項 23 に記載の積層型電子部品。

【請求項 33】

前記第 1 外部電極は、前記第 3 面に配置される第 1 接続部、前記第 1 接続部から前記第 1 面の一部まで延びて配置される第 1 バンド部、及び前記第 1 接続部から前記第 2 面と前記第 3 面を連結するコーナーに延びて配置される第 3 コーナー部を含み、

前記第 2 外部電極は、前記第 4 面に配置される第 2 接続部、前記第 2 接続部から前記第 1 面の一部まで延びて配置される第 2 バンド部、及び前記第 2 接続部から前記第 2 面と前記第 4 面を連結するコーナーに延びて配置される第 4 コーナー部を含み、

前記第 3 面の延長線から前記第 1 バンド部の端までの前記第 2 方向の平均サイズを B1、前記第 4 面の延長線から前記第 2 バンド部の端までの前記第 2 方向の平均サイズを B2、前記第 3 面の延長線から前記第 3 コーナー部の端までの前記第 2 方向の平均サイズを B3、前記第 4 面の延長線から前記第 4 コーナー部の端までの前記第 2 方向の平均サイズを B4、前記第 3 面と前記第 2 内部電極が離隔した領域の前記第 2 方向の平均サイズを G1、前記第 4 面と前記第 1 内部電極が離隔した領域の前記第 2 方向の平均サイズを G2 とす

るとき、

B 1 G 1、B 3 G 1、B 2 G 2、及び B 4 G 2 を満たす、請求項 2 3 に記載の積層型電子部品。

【請求項 3 4】

前記第 2 面は、互いに離隔して配置される第 3 バンド電極及び第 4 バンド電極を含み、前記第 3 バンド電極は前記第 1 外部電極と連結され、前記第 4 バンド電極は前記第 2 外部電極と連結される、請求項 2 3 に記載の積層型電子部品。

【請求項 3 5】

前記第 1 めっき層は前記第 3 バンド電極上にさらに配置され、前記第 2 めっき層は前記第 4 バンド電極上にさらに配置される、請求項 3 4 に記載の積層型電子部品。

10

【請求項 3 6】

前記積層型電子部品の前記第 2 方向の最大サイズは 1 . 1 mm 以下であり、前記第 3 方向の最大サイズは 0 . 5 5 mm 以下である、請求項 2 3 に記載の積層型電子部品。

【請求項 3 7】

前記誘電体層の平均厚さは 0 . 3 5 μ m 以下である、請求項 2 3 に記載の積層型電子部品。

【請求項 3 8】

前記第 1 内部電極及び前記第 2 内部電極の平均厚さは 0 . 3 5 μ m 以下である、請求項 2 3 に記載の積層型電子部品。

【請求項 3 9】

前記誘電体層を間に挟んで交互に配置される第 1 内部電極及び前記第 2 内部電極を含む容量形成部、及び前記容量形成部の前記第 1 方向の両端面上に配置されるカバー部を含み、

20

前記カバー部の前記第 1 方向の平均サイズは 1 5 μ m 以下である、請求項 2 3 に記載の積層型電子部品。

【請求項 4 0】

前記本体は、前記第 1 面と前記第 3 面を連結する第 1 - 3 コーナー、前記第 1 面と前記第 4 面を連結する第 1 - 4 コーナー、前記第 2 面と前記第 3 面を連結する第 2 - 3 コーナー、前記第 2 面と第 4 面を連結する第 2 - 4 コーナーを含み、

前記第 1 - 3 コーナー及び前記第 2 - 3 コーナーは、前記第 3 面に近づくほど前記本体の前記第 1 方向の中央に収縮した形態を有し、前記第 1 - 4 コーナー及び前記第 2 - 4 コーナーは、前記第 4 面に近づくほど前記本体の前記第 1 方向の中央に収縮した形態を有し、

30

前記第 1 外部電極は、前記第 1 - 3 コーナー及び前記第 2 - 3 コーナー上に配置されるコーナー部を含み、前記第 2 外部電極は、前記第 1 - 4 コーナー及び前記第 2 - 4 コーナー上に配置されるコーナー部を含む、請求項 2 3 に記載の積層型電子部品。

【請求項 4 1】

前記第 1 面から前記第 1 内部電極及び前記第 2 内部電極のうち、前記第 1 面の最も近くに配置された内部電極までの前記第 1 方向の平均サイズを H 1、前記第 1 面の延長線から前記第 1 外部電極及び前記第 2 外部電極上に配置された第 1 めっき層及び第 2 めっき層の端までの前記第 1 方向の平均サイズを H 2 とするとき、H 1 H 2 を満たす、請求項 2 3 に記載の積層型電子部品。

40

【請求項 4 2】

前記第 1 面から前記第 1 内部電極及び前記第 2 内部電極のうち、前記第 1 面の最も近くに配置された内部電極までの第 1 方向の平均サイズを H 1、前記第 1 面の延長線から前記第 1 外部電極及び前記第 2 外部電極上に配置された第 1 めっき層及び第 2 めっき層の端までの前記第 1 方向の平均サイズを H 2 とするとき、H 1 < H 2 を満たす、請求項 2 3 に記載の積層型電子部品。

【請求項 4 3】

前記本体の前記第 1 方向の平均サイズを T とするとき、

50

前記 H 2 及び T は $H 2 < T / 2$ を満たす、請求項 4 2 に記載の積層型電子部品。

【請求項 4 4】

前記第 1 めっき層及び前記第 2 めっき層は、前記第 1 面の延長線以下に配置される、請求項 2 3 に記載の積層型電子部品。

【請求項 4 5】

前記第 1 面上に配置され、前記第 1 めっき層と前記第 2 めっき層との間に配置される追加絶縁層をさらに含む、請求項 2 3 に記載の積層型電子部品。

【請求項 4 6】

前記第 1 外部電極及び前記第 2 外部電極は、Ni 及び Ni 合金のうち一つ以上を含む、請求項 2 3 に記載の積層型電子部品。

10

【請求項 4 7】

前記第 1 めっき層及び前記第 2 めっき層の平均厚さは、前記第 1 絶縁層及び前記第 2 絶縁層の平均厚さよりも薄い、請求項 2 3 に記載の積層型電子部品。

【請求項 4 8】

前記第 1 外部電極及び前記第 2 外部電極は、前記第 5 面及び前記第 6 面と離隔して配置される、請求項 2 3 に記載の積層型電子部品。

【請求項 4 9】

前記第 1 外部電極及び前記第 2 外部電極は、前記第 1 面及び前記第 2 面と離隔して配置される、請求項 2 3 に記載の積層型電子部品。

【請求項 5 0】

20

前記第 1 めっき層は、前記第 1 絶縁層の前記第 1 外部電極上に配置された端を覆うように配置され、前記第 2 めっき層は、前記第 2 絶縁層の前記第 2 外部電極上に配置された端を覆うように配置される、請求項 2 3 に記載の積層型電子部品。

【請求項 5 1】

前記第 1 絶縁層は、前記第 1 めっき層の前記第 1 外部電極上に配置された端を覆うように配置され、前記第 2 絶縁層は前記第 2 めっき層の前記第 2 外部電極上に配置された端を覆うように配置される、請求項 2 3 に記載の積層型電子部品。

【請求項 5 2】

前記第 1 絶縁層及び前記第 2 絶縁層は、前記第 5 面及び前記第 6 面に延びて互いに連結され、前記第 5 面及び前記第 6 面の一部を覆うように配置される、請求項 2 3 に記載の積層型電子部品。

30

【請求項 5 3】

前記第 1 絶縁層及び前記第 2 絶縁層は、前記第 5 面及び前記第 6 面に延びて互いに連結され、前記第 5 面及び前記第 6 面の全部を覆うように配置される、請求項 2 3 に記載の積層型電子部品。

【請求項 5 4】

前記第 1 絶縁層及び前記第 2 絶縁層は、前記第 2 面に延びて互いに連結される、請求項 2 3 から 5 3 のいずれか一項に記載の積層型電子部品。

【発明の詳細な説明】

【技術分野】

40

【0 0 0 1】

本発明は、積層型電子部品に関するものである。

【背景技術】

【0 0 0 2】

積層型電子部品の一つである積層セラミックキャパシタ (MLCC: Multi-Layered Ceramic Capacitor) は、液晶表示装置 (LCD: Liquid Crystal Display) 及びプラズマ表示装置パネル (PDP: Plasma Display Panel) などの映像機器、コンピュータ、スマートフォン及び携帯電話など、様々な電子製品のプリント回路基板に装着されて電気を充電または放電させる役割を果たすチップ型のコンデンサである。

50

【 0 0 0 3 】

このような積層セラミックキャパシタは、小型でありながらも高容量が保障され、実装が容易であるという利点により、様々な電子装置の部品として用いられることができる。コンピュータ、モバイル機器などの各種電子機器が小型化、高出力化され、積層セラミックキャパシタに対する小型化及び高容量化の要求が増大している。

【 0 0 0 4 】

また、最近では、自動車用電装部品に対する業界の関心が高まり、積層セラミックキャパシタも自動車やインフォテインメントシステムに用いられるために、高信頼性特性が要求されている。

【 0 0 0 5 】

積層セラミックキャパシタの小型化及び高容量化のためには、内部電極及び誘電体層を薄く形成して積層数を増加させる必要があり、容量形成に影響を及ぼさない部分の体積を最小化させて、容量実現に必要な有効体積分率を増加させる必要がある。

【 0 0 0 6 】

さらに、限られた基板の面積内にできるだけ多くの部品を実装するためには、実装空間を最小化する必要がある。

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 7 】

本発明のいくつかの目的の一つは、単位体積当たりの容量が向上した積層型電子部品を提供するためである。

【 0 0 0 8 】

本発明のいくつかの目的の一つは、実装空間を最小化することができる積層型電子部品を提供するためである。

【 0 0 0 9 】

本発明のいくつかの目的の一つは、信頼性が向上した積層型電子部品を提供するためである。

【 0 0 1 0 】

但し、本発明の目的は上述した内容に限定されず、本発明の具体的な実施形態を説明する過程でより容易に理解されることができる。

【 課題を解決するための手段 】

【 0 0 1 1 】

本発明の一実施形態に係る積層型電子部品は、誘電体層、及び上記誘電体層を間に挟んで交互に配置される第1及び第2内部電極を含み、第1方向に向かい合う第1及び第2面、上記第1及び第2面と連結され、第2方向に向かい合う第3及び第4面、上記第1から第4面と連結され、第3方向に向かい合う第5及び第6面を含み、上記第1面は、互いに離隔して配置される第1及び第2バンド電極を含む本体と、上記第3面に配置されて上記第1内部電極及び上記第1バンド電極と連結される第1外部電極と、上記第4面に配置されて上記第2内部電極及び上記第2バンド電極と連結される第2外部電極と、上記第1外部電極及び上記第1バンド電極上に配置される第1めっき層と、上記第2外部電極及び上記第2バンド電極上に配置される第2めっき層と、を含むことができる。

【 0 0 1 2 】

本発明の一実施形態に係る積層型電子部品は、誘電体層、及び上記誘電体層を間に挟んで交互に配置される第1及び第2内部電極を含み、第1方向に向かい合う第1及び第2面、上記第1及び第2面と連結され、第2方向に向かい合う第3及び第4面、上記第1から第4面と連結され、第3方向に向かい合う第5及び第6面を含み、上記第1面は、互いに離隔して配置される第1及び第2バンド電極を含む本体と、上記第3面に配置されて上記第1内部電極及び上記第1バンド電極と連結される第1外部電極と、上記第4面に配置されて上記第2内部電極及び上記第2バンド電極と連結される第2外部電極と、上記第1外部電極上に配置される第1絶縁層と、上記第2外部電極上に配置される第2絶縁層と、上

10

20

30

40

50

記第 1 バンド電極上に配置される第 1 めっき層と、上記第 2 バンド電極上に配置される第 2 めっき層と、を含むことができる。

【発明の効果】

【0013】

本発明の様々な効果の一つは、バンド電極を本体の一面に含むことで、積層型電子部品の実装空間を最小化したものである。

【0014】

本発明の様々な効果の一つは、外部電極上には絶縁層を配置し、バンド電極上にはめっき層を配置することで、積層型電子部品の単位体積当たりの容量を向上させながらも信頼性を向上させたものである。

【0015】

但し、本発明の多様でありながらも有意義な利点及び効果は、上述した内容に限定されず、本発明の具体的な実施形態を説明する過程で、より容易に理解することができる。

【図面の簡単な説明】

【0016】

【図 1】本発明の一実施形態による積層型電子部品を概略的に示した斜視図である。

【図 2】図 1 の積層型電子部品の本体を概略的に示した斜視図である。

【図 3】図 1 の I - I' 線に沿った断面図である。

【図 4】図 2 の本体を分解して概略的に示した分解斜視図である。

【図 5】バンド電極が埋め込まれた誘電体層を示した図面である。

【図 6】図 3 の上部を拡大して示した拡大図である。

【図 7】図 1 の積層型電子部品が実装された基板を概略的に示した斜視図である。

【図 8】図 3 の変形例を示した図面である。

【図 9】本発明の一実施形態による積層型電子部品を概略的に示した斜視図である。

【図 10】図 9 の I I - I I' 線に沿った断面図である。

【図 11】図 9 の変形例を示した図面である。

【図 12】本発明の一実施形態による積層型電子部品を概略的に示した斜視図である。

【図 13】図 12 の I I I - I I I' 線に沿った断面図である。

【図 14】図 13 の変形例を示した図面である。

【図 15】図 12 の変形例を示した図面である。

【図 16】本発明の一実施形態による積層型電子部品を概略的に示した斜視図である。

【図 17】図 16 の I V - I V' 線に沿った断面図である。

【図 18】図 16 の変形例を示した図面である。

【図 19】本発明の一実施形態による積層型電子部品を概略的に示した斜視図である。

【図 20】図 19 の V - V' 線に沿った断面図である。

【図 21】図 19 の変形例を示した図面である。

【図 22】本発明の一実施形態による積層型電子部品を概略的に示した斜視図である。

【図 23】図 22 の V I - V I' 線に沿った断面図である。

【図 24】本発明の一実施形態による積層型電子部品を概略的に示した斜視図である。

【図 25】図 24 の V I I - V I I' 線に沿った断面図である。

【図 26】図 24 の変形例を示した図面である。

【図 27】本発明の一実施形態による積層型電子部品を概略的に示した斜視図である。

【図 28】図 27 の V I I I - V I I I' 線に沿った断面図である。

【発明を実施するための形態】

【0017】

以下では、具体的な実施形態及び添付の図面を参照して本発明の実施形態を説明する。しかし、本発明の実施形態は、いくつかの他の形態に変形することができ、本発明の範囲が以下説明する実施形態に限定されるものではない。また、本発明の実施形態は、通常の技術者に本発明をより完全に説明するために提供されるものである。したがって、図面における要素の形状及び大きさなどはより明確な説明のために拡大縮小表示（または強調表

10

20

30

40

50

示や簡略化表示)がされることがあり、図面上の同一の符号で示される要素は同一の要素である。

【0018】

そして、図面において本発明を明確に説明するために説明と関係のない部分は省略し、図面に示された各構成の大きさ及び厚さは説明の便宜のために任意で示したため、本発明が必ずしも図示によって限定されるものではない。また、同一思想の範囲内の機能が同一である構成要素は、同一の参照符号を付与して説明する。さらに、明細書全体において、ある部分がある構成要素を「含む」というのは、特に反対される記載がない限り、他の構成要素を除外するのではなく、他の構成要素をさらに含むことができることを意味する。

【0019】

図面において、第1方向は厚さ(T)方向、第2方向は長さ(L)方向、第3方向は幅(W)方向と定義することができる。

【0020】

図1は、本発明の一実施形態による積層型電子部品を概略的に示した斜視図であり、図2は、図1の積層型電子部品の本体を概略的に示した斜視図であり、図3は、図1のI-I'線に沿った断面図であり、図4は、図2の本体を分解して概略的に示した分解斜視図であり、図5は、バンド電極が埋め込まれた誘電体層を示した図面であり、図6は、図3の上部を拡大して示した拡大図であり、図7は、図1の積層型電子部品が実装された基板を概略的に示した斜視図である。

【0021】

以下、図1～図7を参照して、本発明の一実施形態による積層型電子部品1000について説明する。

【0022】

本発明の一実施形態に係る積層型電子部品1000は、誘電体層111、上記誘電体層を間に挟んで交互に配置される第1及び第2内部電極121、122を含み、第1方向に対向する第1及び第2面1、2、上記第1及び第2面と連結され、第2方向に対向する第3及び第4面3、4、上記第1～第4面と連結され、第3方向に対向する第5及び第6面5、6を含み、上記第1面は、互いに離隔して配置される第1及び第2バンド電極123、124を含む本体110と、上記第3面に配置されて上記第1内部電極及び上記第1バンド電極と連結される第1外部電極131と、上記第4面に配置されて上記第2内部電極及び上記第2バンド電極と連結される第2外部電極132と、上記第1バンド電極上に配置される第1めっき層141と、上記第2バンド電極上に配置される第2めっき層142と、を含むことができる。

【0023】

本体110は、誘電体層111及び内部電極121、122が交互に積層されている。

【0024】

本体110の具体的な形状に特に制限はないが、図示のように、本体110は六面体状またはこれと類似した形状からなることができる。焼成過程で本体110に含まれたセラミック粉末の収縮によって、本体110は完全な直線を有する六面体状ではないが、実質的に六面体状を有することができる。

【0025】

本体110は、第1方向に互いに対向する第1及び第2面1、2、上記第1及び第2面1、2と連結され、第2方向に互いに対向する第3及び第4面3、4、第1及び第2面1、2と連結され、第3及び第4面3、4と連結され、第3方向に互いに対向する第5及び第6面5、6を有することができる。

【0026】

一実施形態において、本体110は、第1面と第3面を連結する第1-3コーナーC1-3、上記第1面と第4面を連結する第1-4コーナーC1-4、上記第2面と第3面を連結する第2-3コーナーC2-3、上記第2面と第4面を連結する第2-4コーナーC2-4を含み、上記第1-3コーナーC1-3及び第2-3コーナーC2-3は、上記第

10

20

30

40

50

3面に近づくほど上記本体の第1方向の中央に収縮した形態を有し、上記第1-4コーナーC1-4及び第2-4コーナーC2-4は、上記第4面に近づくほど上記本体の第1方向の中央に収縮した形態を有することができる。

【0027】

誘電体層111上に内部電極121、122が配置されていないマージン領域が重なるにつれて、内部電極121、122の厚さによる段差が発生し、第1面と第3～第5面を連結するコーナー及び/または第2面と第3～第5面を連結するコーナーは、第1面または第2面を基準にして本体110の第1方向の中央に向かって収縮した形態を有することができる。または、本体の焼結過程での収縮挙動によって第1面1と第3～第6面3、4、5、6を連結するコーナー及び/または第2面2と第3～第6面3、4、5、6を連結するコーナーは、第1面または第2面を基準にして本体110の第1方向の中央に向かって収縮した形態を有することができる。または、チップング不良などを防止するために、本体110の各面を連結する角を別の工程を行ってラウンド処理することで、第1面と第3～第6面を連結するコーナー及び/または第2面と第3～第6面を連結するコーナーは、ラウンド状を有することができる。

【0028】

上記コーナーは、第1面と第3面を連結する第1-3コーナー、第1面と第4面を連結する第1-4コーナー、第2面と第3面を連結する第2-3コーナー、第2面と第4面を連結する第2-4コーナーを含むことができる。また、コーナーは、第1面と第5面を連結する第1-5コーナー、第1面と第6面を連結する第1-6コーナー、第2面と第5面を連結する第2-5コーナー、第2面と第6面を連結する第2-6コーナーを含むことができる。本体110の第1～第6面は、概ね平坦な面であることができ、平坦でない領域をコーナーとして見なすことができる。以下、各面の延長線とは、各面の平坦な部分を基準に延長した線を意味することができる。

【0029】

このとき、外部電極131、132のうち本体110のコーナー上に配置された領域をコーナー部、本体110の第3及び第4面上に配置された領域を接続部、本体の第1及び第2面上に配置された領域をバンド部とすることができる。

【0030】

一方、内部電極121、122による段差を抑制するために、積層後に内部電極が本体の第5及び第6面5、6に露出するように切断した後、単一誘電体層または2つ以上の誘電体層を容量形成部Acの両側面に第3方向(幅方向)に積層してマージン部114、115を形成する場合には、第1面と第5及び第6面を連結する部分、及び第2面と第5及び第6面を連結する部分が収縮した形態を有しないことがある。

【0031】

一方、本体110の第1～第6面は概ね平坦な面であることができ、平坦でない領域をコーナーとして見なすことができる。

【0032】

この観点から、第3及び第4コーナー部131c、132cは、上記第2面の延長線E2以下に配置されることができ、上記第3及び第4コーナー部131c、132cは、第2面と離隔して配置されることができる。すなわち、外部電極131、132が第2面上には配置されないことによって、外部電極131、132が占める体積をさらに最小化して、積層型電子部品1000の単位体積当たりの容量をさらに増加させることができる。また、第3コーナー部131cは、第3面と第2面を連結する第2-3コーナーC2-3の一部上に配置されることができ、第4コーナー部132cは、第4面と第2面を連結する第2-4コーナーC2-4の一部上に配置されることができる。

【0033】

第2面の延長線E2は、以下のように定義されることができる。積層型電子部品1000を幅方向の中央で切断した長さ-厚さ方向の断面(L-T断面)において、第3面から第4面まで長さ方向に均等な間隔を有する厚さ方向の7つの直線P0、P1、P2、P3

、P 4、P 5、P 6、P 7を引いて、P 2と第2面が会う地点と、P 4と第2面が会う地点を通る直線を第2面の延長線E 2と定義することができる。

【0034】

一実施形態において、第1面1は、互いに離隔して配置される第1及び第2バンド電極123、124を含むことができる。

【0035】

積層型電子部品の単位体積当たりの容量を向上させて、実装空間を最小化するために実装面にのみ外部電極を配置するか、外部電極をL字状に配置した形態のMLCCが開発されている。容量及び特性の実現に不要であると判断される部分には、外部電極を配置しないことによって、追加的な有効体積を確保したものである。

10

【0036】

従来には、実装面に配置されるバンド電極を大きく2つの方法で形成した。第1方法は、熱処理（焼成）が終わった本体にバンド電極を形成する方法であって、別の電極焼成工程を必要とする。第2方法は、焼成前の本体上にバンド電極を印刷するか、セラミックグリーンシート上にバンド電極を印刷して本体焼成時のバンド電極も同時に熱処理する方式である。両方法とも本体の骨格が備えられた状態でバンド電極を形成するため、バンド電極による体積増加により単位体積当たりの容量を極大化することは困難であった。

【0037】

ここで、本発明では、バンド電極123、124が本体110の第1面1に含まれているため、バンド電極による体積増加を抑制して単位体積当たりの容量を極大化することができる。

20

【0038】

バンド電極123、124を形成する方法は、特に限定する必要はない。例えば、セラミックグリーンシートでバンド電極が形成される部分を除去し、上記除去された部分にバンド電極形成用ペーストを印刷した後、積層体の下部に配置して本体とともに焼成することで、バンド電極123、124を形成することができる。

【0039】

一実施形態において、第1バンド電極123は本体110の第3面3と連結され、第2バンド電極124は本体110の第4面3と連結されることができる。これにより、外部電極131、132との連結性を向上させることができる。また、第1バンド電極123は第1-3コーナーC1-3にも配置され、第2バンド電極124は第1-4コーナーC1-4にも配置されることができる。第1及び第2バンド電極123、124は、第5及び第6面とは離隔して配置されることができる。

30

【0040】

また、第1及び第2バンド電極123、124の第3方向の平均サイズは特に限定しない。例えば、第1及び第2バンド電極123、124の第3方向の平均サイズは、図2、図4及び図5に示したように、第1及び第2内部電極121、122の第3方向の平均サイズと実質的に同一であることができる。但し、これに制限されるものではなく、本体110の第3方向の平均サイズ、外部電極131、132の第3方向の平均サイズ、及び外部電極131、132との連結性を考慮して、第1及び第2バンド電極123、124の第3方向の平均サイズを決定することができる。

40

【0041】

一実施形態において、第1及び第2バンド電極123、124は、第1面に埋め込まれた形態であることができる。図5を参照すると、バンド電極123、124が含まれた誘電体層111aが第1面を形成するによって、第1及び第2バンド電極123、124は、第1面に埋め込まれた形態を有することができる。

【0042】

また、第1及び第2バンド電極123、124は、第1面と実質的に同一平面をなすことができる。すなわち、第1及び第2バンド電極123、124は、本体110の第1面に露出し、本体の内部に埋め込まれている形態であることができる。

50

【 0 0 4 3 】

一実施形態において、バンド電極 1 2 3、1 2 4 の平均厚さ t_p は、 $0.1 \mu m$ 以上であることができる。バンド電極 1 2 3、1 2 4 が本体の内部に埋め込まれた深さをバンド電極の厚さとすることができ、バンド電極 1 2 3、1 2 4 の平均厚さ t_p は、第 1 方向の平均サイズを意味することができる。

【 0 0 4 4 】

バンド電極 1 2 3、1 2 4 の平均厚さ t_p が $0.1 \mu m$ 未満である場合には、外部電極 1 3 1、1 3 2 との電氣的連結性を十分に確保できないか、めっき層との電氣的連結性が不十分になることがある。バンド電極 1 2 3、1 2 4 の平均厚さ t_p の上限は、特に限定する必要はなく、最外層に配置された内部電極 1 2 1、1 2 2 及び短絡 (short) を考慮して、その上限を定めることができる。

10

【 0 0 4 5 】

バンド電極 1 2 3、1 2 4 の平均厚さ t_p は、本体 1 1 0 の長さ及び厚さ方向 (L - T) の断面を 1 万倍率の走査電子顕微鏡 (SEM、Scanning Electron Microscope) を用いてイメージをスキャンして測定することができ、第 1 面で等間隔の 5 つの地点で測定したバンド電極 1 2 3、1 2 4 の第 1 方向サイズを平均した値であることができる。

【 0 0 4 6 】

一実施形態において、第 1 及び第 2 バンド電極 1 2 3、1 2 4 は、Ni、Cr、Pd、及び Pt のうち 1 つ以上を含むことができる。これにより、本体とともに焼成時の過度の収縮及び酸化を防止することができる。

20

【 0 0 4 7 】

一実施形態において、第 1 及び第 2 バンド電極 1 2 3、1 2 4 は、BaTiO₃、TiO₂ 及び SiO₂ のうち 1 つ以上のセラミック添加剤を含むことができる。これにより、誘電体層との結合力を向上させ、誘電体層との焼結挙動の差を減らしてバンド電極 1 2 3、1 2 4 の凝集及び切れを抑制することができる。

【 0 0 4 8 】

一実施形態において、第 3 面の延長線 E 3 から上記第 1 バンド電極の端までの上記第 2 方向の平均サイズを D 1、第 4 面の延長線 E 4 から上記第 2 バンド電極の端までの上記第 2 方向の平均サイズを D 2、上記第 3 面と上記第 2 内部電極が離隔した領域の第 2 方向の平均サイズを G 1、上記第 4 面と上記第 1 内部電極が離隔した領域の第 2 方向の平均サイズを G 2 とするとき、D 1 \geq G 1 及び D 2 \geq G 2 を満たすことができる。これにより、基板との固着強度を向上させることができる。

30

【 0 0 4 9 】

D 1 及び D 2 は、本体 1 1 0 を第 3 方向に等間隔を有する 5 つの地点で第 1 及び第 2 方向に切断した断面 (L - T 断面) で測定した値を平均した値であることができる。

【 0 0 5 0 】

G 1 及び G 2 は、本体を第 3 方向の中央から第 1 及び第 2 方向に切断した断面において、第 1 方向の中央部に位置した任意の 5 つの第 2 内部電極に対して測定した第 3 面まで離隔した第 2 方向サイズを平均した値は G 1 とし、第 1 方向の中央部に位置した任意の 5 つの第 1 内部電極に対して測定した第 4 面まで離隔した領域の第 2 方向サイズを平均した値を G 2 とすることができる。

40

【 0 0 5 1 】

さらに、本体 1 1 0 を第 3 方向に等間隔を有する 5 つの地点で第 1 及び第 2 方向に切断した断面 (L - T 断面) で G 1 及び G 2 を求め、それらを平均した値を G 1 及び G 2 とし、さらに一般化することができる。

【 0 0 5 2 】

一実施形態において、本体 1 1 0 の第 2 方向の平均サイズを L、第 3 面の延長線 E 3 から上記第 1 バンド電極の端までの上記第 2 方向の平均サイズを D 1、第 4 面の延長線 E 4 から上記第 2 バンド電極の端までの上記第 2 方向の平均サイズを D 2 とするとき、 0.2

50

$D1/L = 0.4$ 及び 0.2 $D2/L = 0.4$ を満たすことができる。

【0053】

$D1/L$ 及び $D2/L$ が 0.2 未満である場合には、十分な固着強度を確保し難いことがある。一方、 $D2/L$ が 0.4 超過である場合には、高圧電流下で第1バンド電極123と第2バンド電極124との間で漏れ電流が発生するおそれがあり、めっき工程時にめっき拡散などによって第1バンド電極123と第2バンド電極124が電氣的に連結されるおそれがある。

【0054】

$D1$ 、 $D2$ 及び L は、本体110を第3方向に等間隔を有する5つの地点で第1及び第2方向に切断した断面 ($L-T$ 断面) で測定した値を平均した値であることができる。

10

【0055】

本体110を形成する複数の誘電体層111は焼成された状態であり、隣接する誘電体層111間の境界は走査電子顕微鏡 (SEM: Scanning Electron Microscope) を利用せずには確認しにくいほど一体化することができる。

【0056】

本発明の一実施形態によると、上記誘電体層111を形成する原料は、十分な静電容量を得ることができる限り特に制限されない。例えば、チタン酸バリウム系材料、鉛複合ペロブスカイト系材料、またはチタン酸ストロンチウム系材料などを用いることができる。上記チタン酸バリウム系材料は、 $BaTiO_3$ 系セラミック粉末を含むことができ、上記セラミック粉末の例示として、 $BaTiO_3$ 、 $BaTiO_3$ に Ca (カルシウム)、 Zr (ジルコニウム) などが一部固溶された $(Ba_{1-x}Ca_x)TiO_3$ ($0 < x < 1$)、 $Ba(Ti_{1-y}Ca_y)O_3$ ($0 < y < 1$)、 $(Ba_{1-x}Ca_x)(Ti_{1-y}Zr_y)O_3$ ($0 < x < 1$ 、 $0 < y < 1$) または $Ba(Ti_{1-y}Zr_y)O_3$ ($0 < y < 1$) などが挙げられる。

20

【0057】

また、上記誘電体層111を形成する原料は、チタン酸バリウム ($BaTiO_3$) などのパウダーに本発明の目的に応じて様々なセラミック添加剤、有機溶剤、結合剤、分散剤などが添加されることができる。

【0058】

一方、誘電体層111の平均厚さ t_d は特に限定する必要はない。

30

【0059】

但し、積層型電子部品の小型化及び高容量化をより容易に達成するために、誘電体層111の平均厚さ t_d は $0.35 \mu m$ 以下であることができる。

【0060】

また、本発明の一実施形態によって外部電極上に絶縁層を配置する場合、外部からの水分浸透、めっき液の浸透などを防止して信頼性を向上させることができるため、誘電体層111の平均厚さ t_d が $0.35 \mu m$ 以下である場合にも優れた信頼性を確保することができる。したがって、誘電体層111の平均厚さ t_d が $0.35 \mu m$ 以下である場合に、本発明による信頼性向上の効果がより顕著になることができる。

【0061】

40

上記誘電体層111の平均厚さ t_d は、上記第1及び第2内部電極121、122の間に配置される誘電体層111の平均厚さを意味することができる。

【0062】

誘電体層111の平均厚さは、本体110の長さ及び厚さ方向 ($L-T$) の断面を1万倍率の走査電子顕微鏡 (SEM、Scanning Electron Microscope) を用いてイメージをスキャンして測定することができる。より具体的には、スキャンされたイメージから1つの誘電体層を長さ方向に等間隔である30つの地点でその厚さを測定して平均値を測定することができる。上記等間隔である30つの地点は、容量形成部 Ac で指定されることができる。また、このような平均値測定を10つの誘電体層に拡張して平均値を測定すると、誘電体層の平均厚さをさらに一般化することができる。

50

【 0 0 6 3 】

本体 1 1 0 は、本体 1 1 0 の内部に配置され、誘電体層 1 1 1 を間に挟んで互いに向かい合うように配置される第 1 内部電極 1 2 1 及び第 2 内部電極 1 2 2 を含んで容量が形成される容量形成部 A c と、上記容量形成部 A c の第 1 方向の上部及び下部に形成されたカバー部 1 1 2、1 1 3 を含むことができる。

【 0 0 6 4 】

また、上記容量形成部 A c は、キャパシタの容量形成に寄与する部分であって、誘電体層 1 1 1 を間に挟んで複数の第 1 及び第 2 内部電極 1 2 1、1 2 2 を繰り返し積層して形成されることができる。

【 0 0 6 5 】

カバー部 1 1 2、1 1 3 は、上記容量形成部 A c の第 1 方向の上部に配置される上部カバー部 1 1 2 及び上記容量形成部 A c の第 1 方向の下部に配置される下部カバー部 1 1 3 を含むことができる。下部カバー部 1 1 3 は、第 1 及び第 2 バンド電極 1 2 3、1 2 4 を含むことができる。上部カバー部 1 1 2 は、第 3 及び第 4 バンド電極 1 2 5、1 2 6 を含むことができる。

【 0 0 6 6 】

図 4 を参照すると、上記上部カバー部 1 1 2 及び下部カバー部 1 1 3 は、単一誘電体層または 2 つ以上の誘電体層を容量形成部 A c の上下面にそれぞれ厚さ方向に積層し、最外層にはバンド電極 1 2 3、1 2 4 が含まれた誘電体層 1 1 1 a を 1 つ以上積層して形成することができる。カバー部 1 1 2、1 1 3 は、基本的に物理的または化学的ストレスによる内部電極の損傷を防止する役割を果たすことができる。

【 0 0 6 7 】

上記上部カバー部 1 1 2 及び下部カバー部 1 1 3 は、バンド電極 1 2 3、1 2 4 は含むことができるが、内部電極 1 2 1、1 2 2 は含まず、誘電体層 1 1 1 と同一材料を含むことができる。すなわち、上記上部カバー部 1 1 2 及び下部カバー部 1 1 3 は、セラミック材料を含むことができ、例えば、チタン酸バリウム ($B a T i O_3$) 系セラミック材料を含むことができる。

【 0 0 6 8 】

一方、カバー部 1 1 2、1 1 3 の平均厚さは特に限定する必要はない。但し、積層型電子部品の小型化及び高容量化をより容易に達成するために、カバー部 1 1 2、1 1 3 の平均厚さ t_c は $15 \mu m$ 以下であることができる。また、本発明の一実施形態によって外部電極上に絶縁層を配置する場合、外部からの水分浸透、めっき液の浸透などを防止して信頼性を向上させることができるため、カバー部 1 1 2、1 1 3 の平均厚さ t_c が $15 \mu m$ 以下である場合にも優れた信頼性を確保することができる。

【 0 0 6 9 】

カバー部 1 1 2、1 1 3 の平均厚さ t_c は、第 1 方向の平均サイズを意味することができる。容量形成部 A c の上部または下部で等間隔の 5 つの地点で測定したカバー部 1 1 2、1 1 3 の第 1 方向サイズを平均した値であることができる。

【 0 0 7 0 】

また、上記容量形成部 A c の側面には、マージン部 1 1 4、1 1 5 が配置されることができる。

【 0 0 7 1 】

マージン部 1 1 4、1 1 5 は、本体 1 1 0 の第 5 面 5 に配置されたマージン部 1 1 4 及び第 6 面 6 に配置されたマージン部 1 1 5 を含むことができる。すなわち、マージン部 1 1 4、1 1 5 は、上記本体 1 1 0 の幅方向の両端面 ($e n d \quad s u r f a c e s$) に配置されることができる。

【 0 0 7 2 】

マージン部 1 1 4、1 1 5 は、図 3 に示したように、上記本体 1 1 0 を幅 - 厚さ ($W - T$) 方向に切った断面 ($c r o s s - s e c t i o n$) において、第 1 及び第 2 内部電極 1 2 1、1 2 2 の両端と本体 1 1 0 の境界面との間の領域を意味することができる。

10

20

30

40

50

【 0 0 7 3 】

マージン部 1 1 4、1 1 5 は、基本的に物理的または化学的ストレスによる内部電極の損傷を防止する役割を果たすことができる。

【 0 0 7 4 】

マージン部 1 1 4、1 1 5 は、セラミックグリーンシート上にマージン部が形成される場所を除き、導電性ペーストを塗布して内部電極を形成することで形成されたものであることができる。

【 0 0 7 5 】

また、内部電極 1 2 1、1 2 2 による段差を抑制するために、積層後に内部電極が本体の第 5 及び第 6 面 5、6 に露出するように切断した後、単一誘電体層または 2 つ以上の誘電体層を容量形成部 A c の両側面に第 3 方向（幅方向）に積層してマージン部 1 1 4、1 1 5 を形成することもできる。

10

【 0 0 7 6 】

一方、マージン部 1 1 4、1 1 5 の平均幅は特に限定する必要はない。但し、積層型電子部品の小型化及び高容量化をより容易に達成するために、マージン部 1 1 4、1 1 5 の平均幅は 1 5 μm 以下であることができる。また、本発明の一実施形態によって外部電極上に絶縁層を配置する場合、外部からの水分浸透、めっき液の浸透などを防止して信頼性を向上させることができるため、マージン部 1 1 4、1 1 5 の平均幅が 0 . 3 5 μm 以下である場合にも優れた信頼性を確保することができる。

【 0 0 7 7 】

マージン部 1 1 4、1 1 5 の平均幅は、第 3 方向の平均サイズを意味することができ、容量形成部 A c の側面で等間隔の 5 つの地点で測定したマージン部 1 1 4、1 1 5 の第 3 方向のサイズを平均した値であることができる。

20

【 0 0 7 8 】

内部電極 1 2 1、1 2 2 は誘電体層 1 1 1 と交互に積層される。

【 0 0 7 9 】

内部電極 1 2 1、1 2 2 は、第 1 及び第 2 内部電極 1 2 1、1 2 2 を含むことができる。第 1 及び第 2 内部電極 1 2 1、1 2 2 は、本体 1 1 0 を構成する誘電体層 1 1 1 を間に挟んで互いに対向するように交互に配置され、本体 1 1 0 の第 3 及び第 4 面 3、4 にそれぞれ露出することができる。

30

【 0 0 8 0 】

図 3 を参照すると、第 1 内部電極 1 2 1 は第 4 面 4 と離隔し、第 3 面 3 を介して露出し、第 2 内部電極 1 2 2 は第 3 面 3 と離隔し、第 4 面 4 を介して露出することができる。本体の第 3 面 3 には、第 1 外部電極 1 3 1 が配置されて第 1 内部電極 1 2 1 と連結され、本体の第 4 面 4 には、第 2 外部電極 1 3 2 が配置されて第 2 内部電極 1 2 2 と連結されること

【 0 0 8 1 】

すなわち、第 1 内部電極 1 2 1 は第 2 外部電極 1 3 2 とは連結されずに第 1 外部電極 1 3 1 と連結され、第 2 内部電極 1 2 2 は第 1 外部電極 1 3 1 とは連結されずに第 2 外部電極 1 3 2 と連結される。したがって、第 1 内部電極 1 2 1 は第 4 面 4 で一定距離離隔して形成され、第 2 内部電極 1 2 2 は第 3 面 3 で一定距離離隔して形成されることができ

40

【 0 0 8 2 】

このとき、第 1 及び第 2 内部電極 1 2 1、1 2 2 は、中間に配置された誘電体層 1 1 1 によって互いに電氣的に分離することができる。

【 0 0 8 3 】

本体 1 1 0 は、第 1 内部電極 1 2 1 が印刷されたセラミックグリーンシートと第 2 内部電極 1 2 2 が印刷されたセラミックグリーンシートを交互に積層した後、焼成して形成することができる。

【 0 0 8 4 】

内部電極 1 2 1、1 2 2 を形成する材料は特に制限されず、電気導電性に優れた材料を

50

用いることができる。例えば、内部電極 1 2 1、1 2 2 は、ニッケル (N i)、銅 (C u)、パラジウム (P d)、銀 (A g)、金 (A u)、白金 (P t)、スズ (S n)、タングステン (W)、チタン (T i)、及びこれらの合金のうち 1 つ以上を含むことができる。

【 0 0 8 5 】

また、内部電極 1 2 1、1 2 2 は、ニッケル (N i)、銅 (C u)、パラジウム (P d)、銀 (A g)、金 (A u)、白金 (P t)、スズ (S n)、タングステン (W)、チタン (T i) 及びこれらの合金のうち 1 つ以上を含む内部電極用導電性ペーストをセラミックグリーンシートに印刷して形成することができる。上記内部電極用導電性ペーストの印刷方法は、スクリーン印刷法またはグラビア印刷法などを用いることができ、本発明がこれに限定されるものではない。

10

【 0 0 8 6 】

一方、内部電極 1 2 1、1 2 2 の平均厚さ t_e は特に限定する必要はない。

【 0 0 8 7 】

積層型電子部品の小型化及び高容量化をより容易に達成するために、内部電極 1 2 1、1 2 2 の平均厚さ t_e は $0.35 \mu\text{m}$ 以下であることができる。

【 0 0 8 8 】

また、本発明の一実施形態によって外部電極上に絶縁層を配置する場合、外部からの水分浸透、めっき液の浸透などを防止して信頼性を向上させることができるため、内部電極 1 2 1、1 2 2 の平均厚さが $0.35 \mu\text{m}$ 以下である場合にも優れた信頼性を確保することができる。したがって、内部電極 1 2 1、1 2 2 の平均厚さが $0.35 \mu\text{m}$ 以下である場合に、本発明による効果がより顕著になり、積層型電子部品の小型化及び高容量化をより容易に達成することができる。

20

【 0 0 8 9 】

内部電極 1 2 1、1 2 2 の平均厚さは、本体 1 1 0 の長さ及び厚さ方向 (L - T) の断面を 1 万倍率の走査電子顕微鏡 (S E M、Scanning Electron Microscope) を用いてイメージをスキャンして測定することができる。より具体的には、スキャンされたイメージから 1 つの内部電極を長さ方向に等間隔である 3 0 つの地点でその厚さを測定して平均値を測定することができる。上記等間隔である 3 0 つの地点は、容量形成部 A c で指定されることができる。また、このような平均値測定を 1 0 つの内部電極に拡張して平均値を測定すると、内部電極の平均厚さをさらに一般化することができる。

30

【 0 0 9 0 】

外部電極 1 3 1、1 3 2 は、本体 1 1 0 の第 3 面 3 及び第 4 面 4 に配置されることができる。外部電極 1 3 1、1 3 2 は、本体 1 1 0 の第 3 及び第 4 面 3、4 にそれぞれ配置され、第 1 及び第 2 内部電極 1 2 1、1 2 2 とそれぞれ連結された第 1 及び第 2 外部電極 1 3 1、1 3 2 を含むことができる。また、第 1 及び第 2 外部電極 1 3 1、1 3 2 は、第 1 及び第 2 バンド電極 1 2 3、1 2 4 とそれぞれ連結されることができる。

【 0 0 9 1 】

一実施形態において、第 1 及び第 2 外部電極 1 3 1、1 3 2 は、第 1 及び第 2 面と離隔して配置されることができる。一実施形態において、第 1 及び第 2 外部電極 1 3 1、1 3 2 は、第 5 及び第 6 面と離隔して配置されることができる。また、第 1 及び第 2 外部電極 1 3 1、1 3 2 は、第 1、第 2、第 5 及び第 6 面と離隔して配置されることができる。すなわち、第 1 及び第 2 外部電極 1 3 1、1 3 2 は、第 1、第 2、第 5 及び第 6 面には配置されないことができる。これによって、外部電極 1 3 1、1 3 2 が占める体積を最小化して積層型電子部品 1 0 0 0 の単位体積当たりの容量を増加させることができる。

40

【 0 0 9 2 】

外部電極 1 3 1、1 3 2 は、本体 1 1 0 のコーナーに延びてコーナー上に配置されたコーナー部を含むことができる。すなわち、一実施形態において、第 1 外部電極 1 3 1 は、上記第 3 面に配置される第 1 接続部 1 3 1 a、上記第 1 接続部 1 3 1 a から上記第 1 面と

50

第 3 面を連結するコーナーに延びて配置される第 1 コーナー部 1 3 1 b、及び上記第 1 接続部 1 3 1 a から上記第 2 面と第 3 面を連結するコーナーに延びて配置される第 3 コーナー部 1 3 1 c を含むことができる。これにより、外部電極とバンド電極との連結性を向上させながらも単位体積当たりの容量を極大化することができる。第 1 及び第 2 コーナー部 1 3 1 b、1 3 2 b は、第 1 面の延長線 E 1 と会わないように配置することができ、第 3 及び第 4 コーナー部 1 3 1 c、1 3 2 c は、第 2 面の延長線 E 2 以下に配置されることができる。すなわち、第 1 及び第 2 コーナー部 1 3 1 b、1 3 2 b は第 1 面には配置されず、第 3 及び第 4 コーナー部 1 3 1 c、1 3 2 c は第 2 面には配置されないことがある。

【0093】

このとき、第 3 面の延長線 E 3 から上記第 1 コーナー部 1 3 1 b の端までの上記第 2 方向の平均サイズを B 1、上記第 4 面の延長線 E 4 から上記第 2 コーナー部 1 3 2 b の端までの上記第 2 方向の平均サイズを B 2、上記第 3 面の延長線から上記第 3 コーナー部 1 3 1 c の端までの上記第 2 方向の平均サイズを B 3、上記第 4 面の延長線から上記第 4 コーナー部 1 3 2 c の端までの上記第 2 方向の平均サイズを B 4、上記第 3 面と第 2 内部電極 1 2 2 が隔離した領域の第 2 方向の平均サイズを G 1、上記第 4 面と第 1 内部電極 1 2 1 が隔離した領域の第 2 方向の平均サイズを G 2 とするとき、 $B1 \geq G1$ 、 $B3 \geq G1$ 、 $B2 \geq G2$ 及び $B4 \geq G2$ を満たすことができる。これにより、外部電極 1 3 1、1 3 2 が占める体積を最小化して積層型電子部品 1 0 0 0 の単位体積当たりの容量を増加させることができる。

【0094】

B 1、B 2、B 3 及び B 4 は、本体 1 1 0 を第 3 方向に等間隔を有する 5 つの地点で第 1 及び第 2 方向に切断した断面（L - T 断面）で測定した値を平均した値であることができる。

【0095】

G 1 及び G 2 は、本体を第 3 方向の中央から第 1 及び第 2 方向に切断した断面において、第 1 方向の中央部に位置した任意の 5 つの第 2 内部電極に対して測定した第 3 面まで隔離した第 2 方向サイズを平均した値は G 1 とし、第 1 方向の中央部に位置した任意の 5 つの第 1 内部電極に対して測定した第 4 面まで隔離した領域の第 2 方向サイズを平均した値を G 2 とすることができる。

【0096】

さらに、本体 1 1 0 を第 3 方向に等間隔を有する 5 つの地点で第 1 及び第 2 方向に切断した断面（L - T 断面）で G 1 及び G 2 を求め、それらを平均した値を G 1 及び G 2 として、さらに一般化することができる。

【0097】

但し、これに制限されず、後述するように外部電極 1 3 1、1 3 2 は、第 1 面及び第 2 面の一部に延びるバンド部を含むことができる。さらに、第 1 外部電極 1 3 1 は、第 1 接続部 1 3 1 a から第 5 及び第 6 面の一部まで延びる側面バンド部を含むこともでき、第 2 外部電極 1 3 2 は、第 2 接続部 1 3 2 a から第 5 及び第 6 面の一部まで延びる側面バンド部を含むことができる。

【0098】

本実施形態では、積層型電子部品 1 0 0 0 が 2 つの外部電極 1 3 1、1 3 2 を有する構造を説明しているが、外部電極 1 3 1、1 3 2 の個数や形状などは内部電極 1 2 1、1 2 2 の形態やその他の目的に応じて変わることができる。

【0099】

一方、外部電極 1 3 1、1 3 2 は、金属などのように電気導電性を有するものであれば、如何なる物質を用いても形成することができ、電気的特性、構造的安定性などを考慮して具体的な物質が決定されることができ、さらに多層構造を有することができる。

【0100】

外部電極 1 3 1、1 3 2 は、導電性金属及びガラスを含む焼成（firing）電極であるか、導電性金属及び樹脂を含む樹脂系電極であることができる。

10

20

30

40

50

【0101】

なお、外部電極131、132は、本体上に焼成電極及び樹脂系電極が順次形成された形態であることができる。また、外部電極131、132は、本体上に導電性金属を含むシートを転写する方式で形成されるか、焼成電極上に導電性金属を含むシートを転写する方式で形成されたものであることができる。

【0102】

外部電極131、132に含まれる導電性金属として、電気導電性に優れた材料を用いることができ、特に限定しない。例えば、導電性金属は、Cu、Ni、Pd、Ag、Sn、Cr及びそれらの合金のうち1つ以上であることができる。好ましくは、外部電極131、132は、Ni及びNi合金のうち1つ以上を含むことができ、これによって、Niを含む内部電極121、122との連結性をより向上させることができる。

10

【0103】

また、外部電極131、132がCuを含むことができ、これによって、バンド電極123、124との結合力を向上させることができ、内部電極121、122との電氣的連結性もより向上させることができる。

【0104】

第1及び第2めっき層141、142は、それぞれ第1及び第2バンド電極123、124上に配置されることができる。第1及び第2めっき層141、142は、それぞれ第1及び第2バンド電極123、124と直接接するように配置されることができる。めっき層141、142は、実装特性を向上させる役割を果たすことができる。

20

【0105】

また、第1めっき層141は、第1バンド電極123及び第1外部電極131上に配置されることができ、第2めっき層142は、第2バンド電極124及び第2外部電極132上に配置されることができる。また、第1めっき層141は、第1バンド電極123及び第1外部電極131を覆うように配置されることができ、第2めっき層142は、第2バンド電極124及び第2外部電極132を覆うように配置されることができる。

【0106】

めっき層141、142の種類は特に限定されず、Cu、Ni、Sn、Ag、Au、Pd及びこれらの合金のうち1つ以上を含むめっき層であることができ、複数層で形成されることができる。

30

【0107】

めっき層141、142に対するより具体的な例を挙げると、めっき層141、142は、Niめっき層141a、142a及びSnめっき層141b、142bが順次配置された形態であることができる。

【0108】

積層型電子部品1000が実装された実装基板1100を示した図7を参照すると、積層型電子部品1000のめっき層141、142は、基板180上に配置された電極パッド181、182及びはんだ191、192によって接合されることができる。

【0109】

一方、内部電極121、122が第1方向に積層されている場合には、内部電極121、122が実装面と平行するように積層型電子部品1000を基板180に水平実装することができる。但し、本発明が水平実装である場合に限定されるものではなく、内部電極121、122を第3方向に積層する場合には、内部電極121、122が実装面と垂直になるように、基板に積層型電子部品を垂直実装することができる。

40

【0110】

積層型電子部品1000のサイズは特に限定する必要はない。

【0111】

但し、小型化及び高容量化を同時に達成するためには、誘電体層及び内部電極の厚さを薄くして、積層数を増加させる必要があるため、1005(長さ×幅、1.0mm×0.5mm)以下のサイズを有する積層型電子部品1000において本発明による信頼性及び

50

単位体積当たりの容量向上の効果がより顕著になることができる。

【0112】

したがって、製造誤差、外部電極サイズなどを考慮すると、積層型電子部品1000の長さが1.1mm以下であり、幅が0.55mm以下である場合、本発明による信頼性向上の効果がより顕著になることができる。ここで、積層型電子部品1000の長さは積層型電子部品1000の第2方向サイズを意味し、積層型電子部品1000の幅は積層型電子部品1000の第3方向サイズを意味することができる。

【0113】

図8は、図3の変形例を示した図面である。

【0114】

図8を参照すると、積層型電子部品1001は、第1バンド部131b-1を含む第1外部電極131-1及び第2バンド部132b-1を含む第2外部電極132-1を含むことができる。

【0115】

第1外部電極131-1は、第3面に配置される第1接続部131a-1、上記第1接続部から上記第1面の一部まで延びて配置される第1バンド部131b-1、及び上記第1接続部から上記第2面と第3面を連結するコーナーに延びて配置される第3コーナー部131c-1を含み、第2外部電極132-1は上記第4面に配置される第2接続部132a-1、上記第2接続部から上記第1面の一部まで延びて配置される第2バンド部132b-1、及び上記第2接続部から第2面と第4面を連結するコーナーに延びて配置される第4コーナー部132c-1を含むことができる。

【0116】

一実施形態において、第3面の延長線E3から上記第1バンド部131b-1の端までの上記第2方向の平均サイズをB1、第4面E4の延長線から上記第2バンド部132b-1の端までの上記第2方向の平均サイズをB2、上記第3面の延長線から上記第3コーナー部131c-1の端までの上記第2方向の平均サイズをB3、上記第4面の延長線から上記第4コーナー部132c-1の端までの上記第2方向の平均サイズをB4、上記第3面と上記第2内部電極が離隔した領域の第2方向の平均サイズをG1、上記第4面と上記第1内部電極が離隔した領域の第2方向の平均サイズをG2とするとき、B1 G1、B3 G1、B2 G2及びB4 G2を満たすことができる。B1 G1及びB2 G2を満たすことにより、バンド電極123、124と外部電極131-1、132-1との間の電氣的連結性をより向上させることができ、B3 G1及びB4 G2を満たすことによって、外部電極131-1、132-1が占める体積を減らすことができる。

【0117】

B1、B2、B3及びB4は、本体110を第3方向に等間隔を有する5つの地点で第1及び第2方向に切断した断面(L-T断面)で測定した値を平均した値であることができる。

【0118】

G1及びG2は、本体を第3方向の中央から第1及び第2方向に切断した断面において、第1方向の中央部に位置した任意の5つの第2内部電極に対して測定した第3面まで離隔した第2方向サイズを平均した値はG1とし、第1方向の中央部に位置した任意の5つの第1内部電極に対して測定した第4面まで離隔した領域の第2方向サイズを平均した値をG2とすることができる。

【0119】

さらに、本体110を第3方向に等間隔を有する5つの地点で第1及び第2方向に切断した断面(L-T断面)でG1及びG2を求め、それらを平均した値をG1及びG2として、さらに一般化することができる。

【0120】

また、第1バンド部131b-1の端は、第1バンド電極123の端を覆うように配置されることができ、第2バンド部132b-1の端は、第1バンド電極124の端を覆う

10

20

30

40

50

ように配置されることができる。すなわち、第3面の延長線E3から上記第1バンド電極の端までの上記第2方向の平均サイズをD1、第4面の延長線E4から上記第2バンド電極の端までの上記第2方向の平均サイズをD2とすると、B1 D1及びB2 D2を満たすことができる。

【0121】

D1及びD2は、本体110を第3方向に等間隔を有する5つの地点で第1及び第2方向に切断した断面(L-T断面)で測定した値を平均した値であることができる。

【0122】

図9は、本発明の一実施形態による積層型電子部品1002を概略的に示した斜視図であり、図10は、図9のII-II'線に沿った断面図である。

10

【0123】

本発明の一実施形態による積層型電子部品1002は、外部電極131、132上に配置された絶縁層151、152を含むことができる。

【0124】

第1及び第2絶縁層151、152は、それぞれ第1及び第2外部電極131、132上に配置されることができる。

【0125】

第1及び第2外部電極131、132は内部電極121、122と連結される部位であるため、めっき工程でめっき液の浸透または実使用時の水分浸透の経路となり得る。本発明の一実施形態においては、外部電極131、132上に絶縁層151、152が配置されるため、外部からの水分浸透またはめっき液の浸透を防止することができ、外部電極131、132のうち、絶縁層151、152が配置された領域には、めっき層141-2、142-2が配置されることを防止することができる。

20

【0126】

第1及び第2絶縁層151、152を形成する材料は特に限定されない。例えば、第1及び第2絶縁層151、152はガラスを含むか、高分子樹脂を含むことができる。上記高分子樹脂の種類は特に限定する必要はない。例えば、上記高分子樹脂は、エポキシ樹脂、アクリル樹脂、エチルセルロース(Ethyl Cellulose)などから選択された1種以上であることができる。

【0127】

一実施形態において、絶縁層151、152が高分子樹脂を含む場合、TiO₂、BaTiO₃、Al₂O₃、SiO₂、BaOなどから選択された1種以上を添加剤として含むことができる。これにより、本体または外部電極との結合力を向上させることができる。

30

【0128】

絶縁層151、152を形成する方法は、特に制限する必要はないが、例えば、ペーストを外部電極131、132上に塗布するか、シートを外部電極131、132上に転写する方式で形成することができる。

【0129】

絶縁層151、152の平均厚さは、特に限定しないが、例えば、3~30μmであることができる。ここで、絶縁層151、152の平均厚さとは、接続部131a、132a上の等間隔の5つの地点で測定した絶縁層151、152の第2サイズを平均した値を意味することができる。

40

【0130】

第1及び第2めっき層141-2、142-2は、第1及び第2バンド電極123、124上に配置されることができる。第1及び第2めっき層141-2、142-2は、実装特性を向上させる役割を果たす。第1及び第2めっき層141-2、142-2の種類は特に限定されず、Ni、Sn、Pd及びこれらの合金のうち1つ以上を含むめっき層であることができ、複数層で形成されることができる。

【0131】

50

第 1 及び第 2 めっき層 1 4 1 - 2、1 4 2 - 2 に対するより具体的な例を挙げると、第 1 及び第 2 めっき層 1 4 1 - 2、1 4 2 - 2 は、第 1 及び第 2 バンド電極 1 2 3、1 2 4 上に Ni めっき層 1 4 1 - 2 a 及び Sn めっき層 1 4 1 - 2 b が順次形成された形態であることができる。

【0 1 3 2】

一実施形態において、第 1 及び第 2 めっき層 1 4 1 - 2、1 4 2 - 2 は、それぞれ第 1 及び第 2 外部電極 1 3 1、1 3 2 を一部覆うように延びて配置されることができる。

【0 1 3 3】

第 1 面 1 から第 1 及び第 2 内部電極 1 2 1、1 2 2 のうち、第 1 面 1 の最も近くに配置された内部電極までの第 1 方向の平均サイズを H 1、上記第 1 面 1 の延長線から上記第 1 及び第 2 外部電極 1 3 1、1 3 2 上に配置された第 1 及び第 2 めっき層 1 4 1 - 2、1 4 2 - 2 の端までの第 1 方向の平均サイズを H 2 とするとき、 $H 1 > H 2$ （または $H 1 = H 2$ ）を満たすことができる。これにより、めっき工程時にめっき液が内部電極に浸透することを抑制して信頼性を向上させることができる。

【0 1 3 4】

H 1 及び H 2 は、本体 1 1 0 を第 3 方向に等間隔を有する 5 つの地点で第 1 及び第 2 方向に切断した断面（L - T 断面）で測定した値を平均した値であることができる。H 1 は各断面において、第 1 面 1 の最も近くに配置された内部電極が外部電極と連結される地点で測定した値を平均した値であることができ、H 2 は各断面において、外部電極と接するめっき層の端を基準に測定した値を平均した値であることができ、H 1 及び H 2 の測定時に基準となる第 1 面の延長線は同一であることができる。

【0 1 3 5】

一実施形態において、第 1 及び第 2 絶縁層 2 5 1、2 5 2 は、第 1 及び第 2 外部電極 1 3 1、1 3 2 とそれぞれ直接接するように配置され、第 1 及び第 2 外部電極 1 3 1、1 3 2 は、導電性金属及びガラスを含むことができる。これにより、第 1 及び第 2 外部電極 1 3 1、1 3 2 の外表面のうち絶縁層 2 5 1、2 5 2 が配置された領域には、めっき層 1 4 1 - 2、1 4 2 - 2 が配置されないことがあるため、めっき液による外部電極の侵食を効果的に防止することができる。

【0 1 3 6】

一実施形態において、第 1 めっき層 1 4 1 - 2 は、第 1 絶縁層 1 5 1 の第 1 外部電極 1 3 1 上に配置された端を覆うように配置され、第 2 めっき層 1 4 2 - 2 は、第 2 絶縁層 1 5 2 の第 2 外部電極 1 3 2 上に配置された端を覆うように配置されることができる。これにより、絶縁層 1 5 1、1 5 2 とめっき層 1 4 1 - 2、1 4 2 - 2 との結合力を強化して積層型電子部品 1 0 0 2 の信頼性を向上させることができる。また、外部電極 1 3 1、1 3 2 上にめっき層 1 4 1 - 2、1 4 2 - 2 を形成する前に第 1 及び第 2 絶縁層 1 5 1、1 5 2 を先に形成することで、めっき層の形成過程におけるめっき液の浸透をより確実に抑制することができる。めっき層よりも絶縁層を先に形成することによって、めっき層 1 4 1 - 2、1 4 2 - 2 が絶縁層 1 5 1、1 5 2 の端を覆う形態を有することができる。

【0 1 3 7】

一実施形態において、第 1 絶縁層 1 5 1 は、第 1 めっき層 1 4 1 - 2 の第 1 外部電極 2 3 1 上に配置された端を覆うように配置され、第 2 絶縁層 1 5 2 は、第 2 めっき層 1 4 1 - 2 の第 2 外部電極 1 3 2 上に配置された端を覆うように配置されることができる。これにより、絶縁層 1 5 1、1 5 2 とめっき層 1 4 1 - 2、1 4 2 - 2 の結合力を強化して積層型電子部品 1 0 0 2 の信頼性を向上させることができる。

【0 1 3 8】

図 1 1 は、図 9 の変形例を示したものである。図 1 1 を参照すると、本発明の一実施形態による積層型電子部品 1 0 0 2 の変形例 1 0 0 3 は、第 1 及び第 2 絶縁層 1 5 1 - 3、1 5 2 - 3 が第 5 及び第 6 面 5、6 に延びて互いに連結されることで、1 つの絶縁層 1 5 3 - 3 と連結されることができる。このとき、連結された第 1 及び第 2 絶縁層 1 5 3 - 3 が第 5 面及び第 6 面の一部を覆うように配置されることができる。

10

20

30

40

50

【 0 1 3 9 】

図 1 2 は、本発明の一実施形態による積層型電子部品 1 0 0 4 を概略的に示した斜視図であり、図 1 3 は、図 1 2 の I I I - I I I ' 線に沿った断面図である。

【 0 1 4 0 】

図 1 2 及び図 1 3 を参照すると、本発明の一実施形態による積層型電子部品 1 0 0 4 は、第 1 及び第 2 めっき層 1 4 1 - 4、1 4 2 - 4 が第 1 面の延長線 E 1 以下に配置されることができる。これにより、実装時にはんだの高さを最小化することができ、実装区間を最小化することができる。このとき、外部電極 1 3 1、1 3 2 とめっき層 1 4 1 - 4、1 4 1 - 5 は直接接触しないことがある。

【 0 1 4 1 】

また、第 1 及び第 2 絶縁層 1 5 1 - 4、1 5 2 - 4 は、第 1 面の延長線以下まで延びて第 1 及び第 2 めっき層 1 4 1 - 4、1 4 2 - 4 と接するように配置されることができる。

【 0 1 4 2 】

図 1 4 は、図 1 3 の変形例を示した図面である。図 1 4 を参照すると、図 1 3 の変形例による積層型電子部品 1 0 0 5 は、めっき層 1 4 1 - 5、1 4 2 - 5 が 2 層形態ではなく、1 層形態で配置されることができる。これにより、単位体積当たりの容量向上の効果をより向上させることができる。このとき、めっき層 1 4 1 - 5、1 4 2 - 5 は、S n めっき層であることができる。

【 0 1 4 3 】

図 1 5 は、図 1 2 の変形例を示したものである。図 1 2 を参照すると、本発明の一実施形態による積層型電子部品 1 0 0 4 の変形例 1 0 0 6 は、第 1 及び第 2 絶縁層 1 5 1 - 6、1 5 2 - 6 が第 5 及び第 6 面 5、6 に延びて互いに連結されることで、1 つの絶縁層 1 5 3 - 6 と連結されることができる。このとき、連結された第 1 及び第 2 絶縁層 1 5 3 - 6 が第 5 面及び第 6 面の全部を覆うように配置されることができる。

【 0 1 4 4 】

図 1 6 は、本発明の一実施形態による積層型電子部品 1 0 0 7 を概略的に示した斜視図であり、図 1 7 は、図 1 6 の I V - I V ' 線に沿った断面図である。

【 0 1 4 5 】

図 1 6 及び図 1 7 を参照すると、本発明の一実施形態による積層型電子部品 1 0 0 7 は、第 1 面 1 上に配置され、第 1 めっき層 1 4 1 - 4 と第 2 めっき層 1 4 2 - 4 との間に配置される追加絶縁層 1 6 1 をさらに含むことができる。これにより、高圧電流下で第 1 バンド電極 1 2 3 と第 2 バンド電極 1 2 4 との間で発生し得る漏れ電流などを防止することができる。

【 0 1 4 6 】

追加絶縁層 1 6 1 の種類は特に限定する必要はない。例えば、追加絶縁層 1 6 1 はガラスを含むか、高分子樹脂を含むことができる。上記高分子樹脂の種類は特に限定する必要はない。例えば、上記高分子樹脂は、エポキシ樹脂、アクリル樹脂、エチルセルロース (E t h y l C e l l u l o s e) などから選択された 1 種以上であることができる。一実施形態において、追加絶縁層 1 6 1 が高分子樹脂を含む場合、T i O ₂、B a T i O ₃、A l ₂ O ₃、S i O ₂、B a O などから選択された 1 種以上を添加剤として含むことができる。これにより、本体または外部電極との結合力を向上させることができる。

【 0 1 4 7 】

一方、追加絶縁層 1 6 1 及び絶縁層 1 5 1 - 7、1 5 2 - 7 が同一材料から形成される必要はなく、相違する材料から形成されることができる。

【 0 1 4 8 】

図 1 8 は、図 1 6 の変形例を示したものである。図 1 8 を参照すると、本発明の一実施形態による積層型電子部品 1 0 0 7 の変形例 1 0 0 8 は、第 1 及び第 2 絶縁層 1 5 1 - 8、1 5 2 - 8 が第 5 及び第 6 面 5、6 に延びて互いに連結されることで、1 つの絶縁層 1 5 3 - 8 に連結されることができる。

【 0 1 4 9 】

10

20

30

40

50

図 19 は、本発明の一実施形態による積層型電子部品 1009 を概略的に示した斜視図であり、図 20 は、図 19 の V - V' 線に沿った断面図である。

【0150】

図 19 及び図 20 を参照すると、一実施形態による積層型電子部品 1009 は、第 1 外部電極 131 上に配置される第 1 絶縁層 151 - 9、第 2 外部電極 132 上に配置される第 2 絶縁層 152 - 9 を含み、第 1 面 1 から上記第 1 及び第 2 内部電極 121、122 のうち、上記第 1 面 1 の最も近くに配置された内部電極までの第 1 方向の平均サイズを H_1 、上記第 1 面 1 の延長線から上記第 1 及び第 2 外部電極 131、132 上に配置されためっき層 141 - 9、142 - 9 の端までの第 1 方向の平均サイズを H_2 とするとき、 $H_1 < H_2$ を満たすことができる。これによって、実装時にはんだと接する面積を増加させて固着強度を向上させることができる。

10

【0151】

より好ましくは、本体 110 の第 1 方向の平均サイズを T とするとき、 $H_2 < T/2$ を満たすことができる。すなわち、 $H_1 < H_2 < T/2$ を満たすことができる。 H_2 が $T/2$ 以上の場合には、絶縁層による耐湿信頼性向上の効果が低下するおそれがあるためである。

【0152】

H_1 、 H_2 及び T は、本体 110 を第 3 方向に等間隔を有する 5 つの地点で第 1 及び第 2 方向に切断した断面 ($L - T$ 断面) で測定した値を平均した値であることができる。 H_1 は各断面において、第 1 面 1 の最も近くに配置された内部電極が外部電極と連結される地点で測定した値を平均した値であることができ、 H_2 は各断面において、外部電極と接するめっき層の端を基準に測定した値を平均した値であることができ、 H_1 及び H_2 の測定時に基準となる第 1 面の延長線は同一であることができる。また、 T は、各断面において、本体 110 の第 1 方向の最大サイズを測定した後の平均値であることができる。

20

【0153】

図 21 は、図 19 の変形例を示したものである。図 21 を参照すると、本発明の一実施形態による積層型電子部品 1009 の変形例 1010 は、第 1 及び第 2 絶縁層 151 - 10、152 - 10 が第 5 及び第 6 面 5、6 に延びて互いに連結されることで、1 つの絶縁層 153 - 10 に連結されることができる。

【0154】

30

図 22 は、本発明の一実施形態による積層型電子部品 1011 を概略的に示した斜視図であり、図 23 は、図 22 の VI - VI' 線に沿った断面図である。

【0155】

図 22 及び図 23 を参照すると、本発明の一実施形態による積層型電子部品 1011 は、第 1 及び第 2 絶縁層 151 - 11、152 - 11 が第 2、第 5 及び第 6 面 2、5、6 に延びて互いに連結されることで、1 つの絶縁層 153 - 11 に連結されることができる。図 22 に示したように、絶縁層 253 - 8 が第 2 面を全て覆っている形態であることができ、第 5 及び第 6 面は一部のみ覆っている形態であることができる。

【0156】

図 24 は、本発明の一実施形態による積層型電子部品 1012 を概略的に示した斜視図であり、図 25 は、図 24 の VII - VII' 線に沿った断面図である。

40

【0157】

図 24 及び図 25 を参照すると、本発明の一実施形態による積層型電子部品 1012 の第 1 及び第 2 めっき層 141 - 12、142 - 12 の平均厚さ t_1 は、第 1 及び第 2 絶縁層 151 - 12、152 - 12 の平均厚さ t_2 よりも薄い形態であることができる。

【0158】

本発明の一実施形態によると、第 1 及び第 2 めっき層 141 - 12、142 - 12 の平均厚さ t_1 を第 1 及び第 2 絶縁層 151 - 12、152 - 12 の平均厚さ t_2 よりも薄くしてめっき層と絶縁層が当接する面積を減らすことができ、これによって、デラミネーションの発生を抑制して、積層型電子部品 1012 の基板 180 との固着強度を向上させる

50

ことができる。

【 0 1 5 9 】

第 1 及び第 2 めっき層 1 4 1 - 1 2、1 4 2 - 1 2 の平均厚さ t_1 は、第 1 及び第 2 外部電極 1 3 1、1 3 2 または第 1 及び第 2 バンド電極 1 2 3、1 2 4 上の等間隔の 5 つの地点で測定した厚さを平均した値であることができ、絶縁層 1 5 1 - 1 2、1 5 2 - 1 2 の平均厚さ t_2 は、第 1 及び第 2 外部電極 1 3 1、1 3 2 上の等間隔の 5 つの地点で測定した厚さを平均した値であることができる。

【 0 1 6 0 】

図 2 6 は、図 2 4 の変形例を示した図面である。図 2 6 を参照すると、本発明の一実施形態による積層型電子部品 1 0 1 2 の変形例 1 0 1 3 は、第 1 及び第 2 絶縁層 1 5 1 - 1 3、1 5 2 - 1 3 が第 5 及び第 6 面 5、6 に延びて互いに連結されることで、1 つの絶縁層 1 5 3 - 1 3 に連結されることができる。

10

【 0 1 6 1 】

図 2 7 は、本発明の一実施形態による積層型電子部品 1 0 1 4 を概略的に示した斜視図であり、図 2 8 は、図 2 7 の V I I I - V I I I ' 線に沿った断面図である。

【 0 1 6 2 】

図 2 7 及び図 2 8 を参照すると、本発明の一実施形態によると、本体 1 1 0 の第 2 面は、互いに離隔して配置された第 3 バンド電極 1 2 5 及び第 4 バンド電極 1 2 6 を含み、第 3 バンド電極 1 2 5 は第 1 外部電極 1 3 1 と連結され、第 4 バンド電極 1 2 6 は第 2 外部電極 1 3 2 と連結されることができる。第 1 及び第 2 バンド電極 1 2 3、1 2 4 のみが配置された場合には、実装便宜性及びテーピング効率が低下する可能性があり、生産性及び効率性の向上のためには、付加的な工程が必要である。一方、本発明の一実施形態によって第 3 及び第 4 バンド電極 1 2 5、1 2 6 を含む場合、第 1 及び第 2 バンド電極 1 2 3、1 2 4 のみ配置された場合よりも実装便宜性及びテーピング効率を 2 倍向上させることができる。

20

【 0 1 6 3 】

このとき、第 1 めっき層 1 4 1 - 1 4 は上記第 3 バンド電極 1 2 5 上にさらに配置され、第 2 めっき層 1 4 2 - 1 4 は上記第 4 バンド電極 1 2 6 上にさらに配置されることができる。

【 0 1 6 4 】

また、第 3 及び第 4 バンド電極 1 2 5、1 2 6 は、上述した第 1 及び第 2 バンド電極 1 2 3、1 2 4 の特徴を有することができ、第 3 バンド電極 1 2 5 は第 1 バンド電極 1 2 3 と第 1 方向に対称である形態であることができ、第 4 バンド電極 1 2 6 は第 2 バンド電極 1 2 4 と第 1 方向に対称である形態であることができる。

30

【 0 1 6 5 】

一方、第 1 及び第 2 外部電極 1 3 1、1 3 2 上に絶縁層 1 5 1、1 5 2 が配置される場合には、第 1 バンド電極 1 2 3 上に形成されためっき層と第 3 バンド電極 1 2 5 上に形成されためっき層は、第 1 絶縁層 1 5 1 によって互いに離隔して配置されることができ、第 2 バンド電極 1 2 4 上に形成されためっき層と第 4 バンド電極 1 2 6 上に形成されためっき層は、第 2 絶縁層 1 5 2 によって互いに離隔して配置されることができる。

40

【 0 1 6 6 】

以上、本発明の実施形態について詳細に説明したが、本発明は、上述の実施形態及び添付の図面によって限定されるものではなく、添付の特許請求の範囲によって限定される。したがって、特許請求の範囲に記載された本発明の技術的思想から外れない範囲内で、当技術分野における通常の知識を有する者によって多様な形態の置換、変形、及び変更が可能であり、これも本発明の範囲に属するといえる。

【 0 1 6 7 】

また、本開示で用いられた「一実施形態」という表現は、互いに同一実施形態を意味するものではなく、それぞれ異なる固有の特徴を強調しながら説明するために提供されたものである。しかしながら、上記提示された一実施形態は、他の一実施形態の特徴と組み合

50

わせて実現されることを排除しない。例えば、特定の一実施形態で説明された事項が他の一実施形態に説明されていなくても、他の一実施形態においてその事項と反対または矛盾する説明がない限り、他の一実施形態に関連する説明として理解することができる。

【 0 1 6 8 】

本開示で用いられた用語は、単に一実施形態を説明するために使用されたものであり、本開示を限定する意図ではない。このとき、単数の表現は、文脈上明らかに異なる意味ではない限り、複数の表現を含む。

【 符号の説明 】

【 0 1 6 9 】

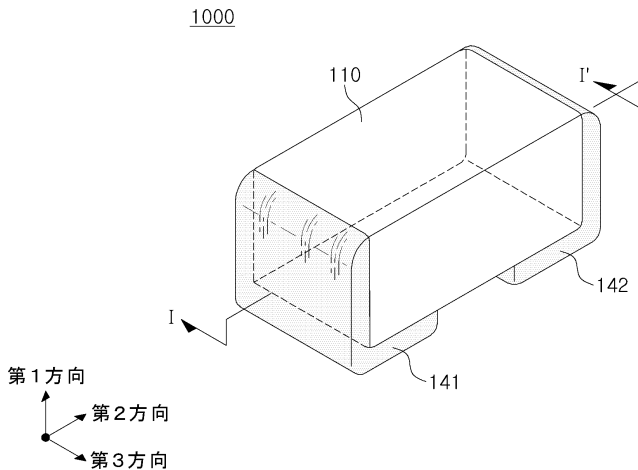
- 1 0 0 0 積層型電子部品
- 1 1 0 0 実装基板
- 1 1 0 本体
- 1 1 1 誘電体層
- 1 1 2、1 1 3 カバー部
- 1 1 4、1 1 5 マージン部
- 1 2 1、1 2 2 内部電極
- 1 2 3、1 2 4、1 2 5、1 2 6 バンド電極
- 1 1 1 a バンド電極が含まれた誘電体層
- 1 3 1 第1外部電極
- 1 3 2 第2外部電極
- 1 4 1、1 4 2 めっき層
- 1 5 1、1 5 2、1 5 3 絶縁層
- 1 6 1 追加絶縁層
- 1 8 0 基板
- 1 8 1、1 8 2 電極パッド
- 1 9 1、1 9 2 はんだ

10

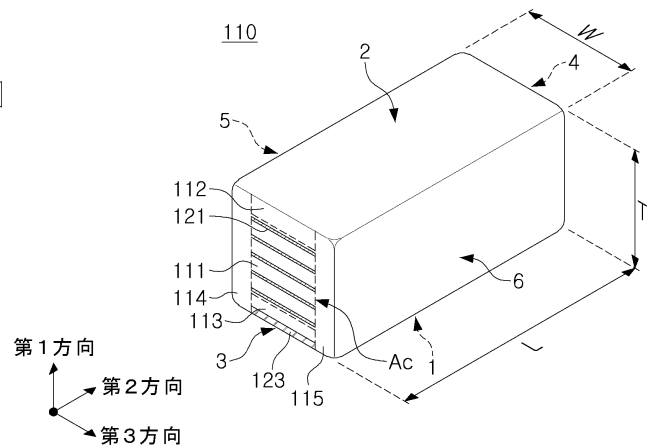
20

【 図面 】

【 図 1 】



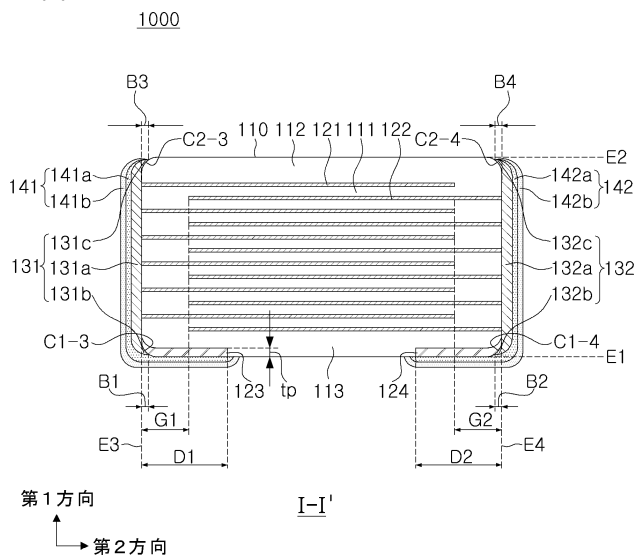
【 図 2 】



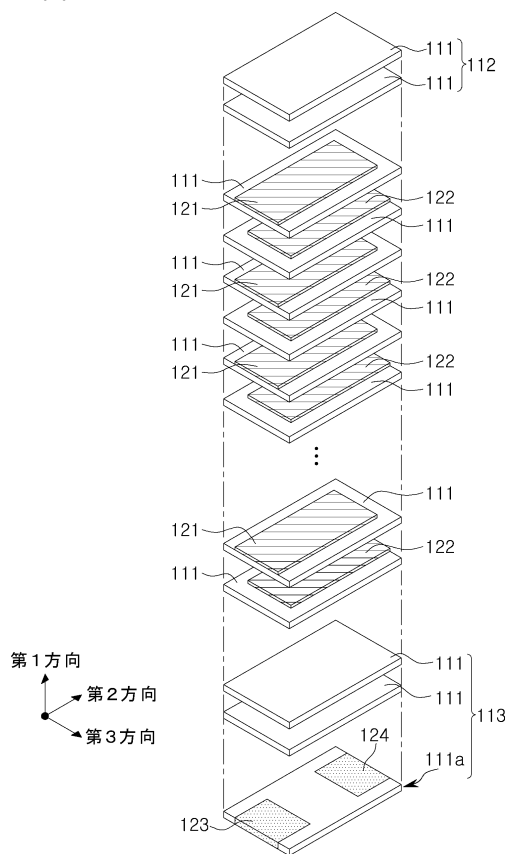
30

40

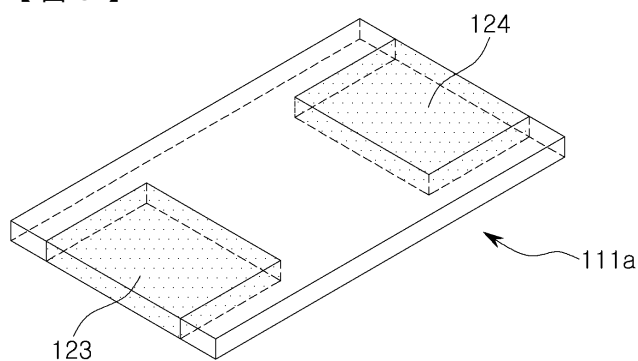
【 図 3 】



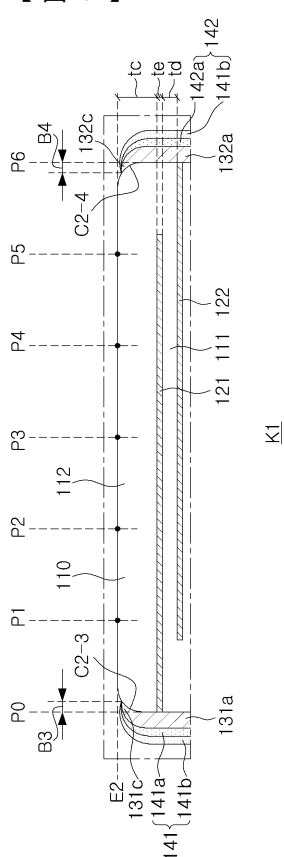
【 図 4 】



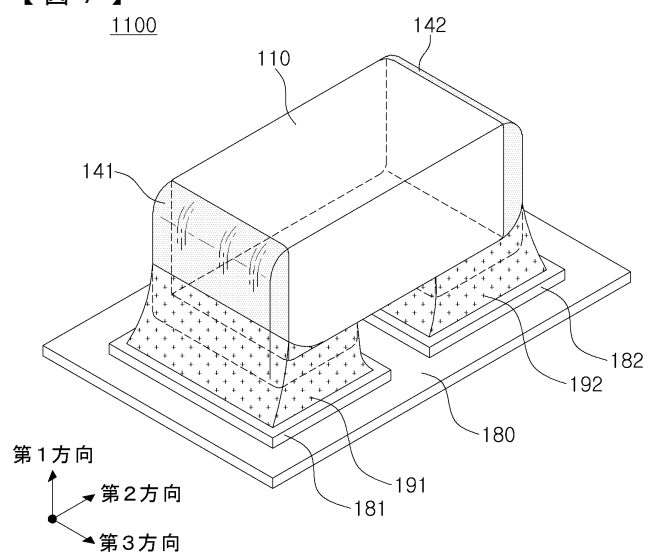
【 図 5 】



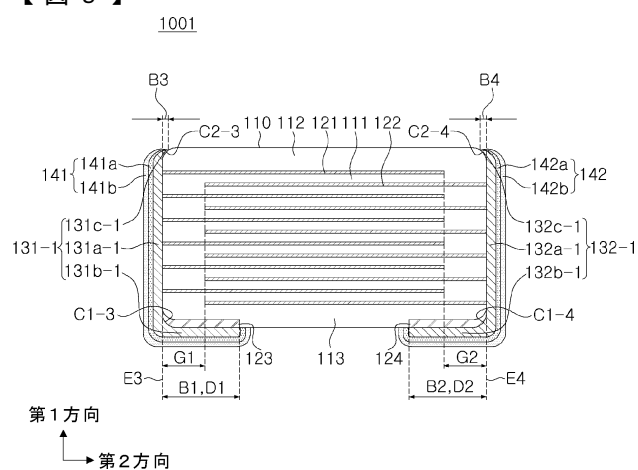
【 図 6 】



【圖 7】

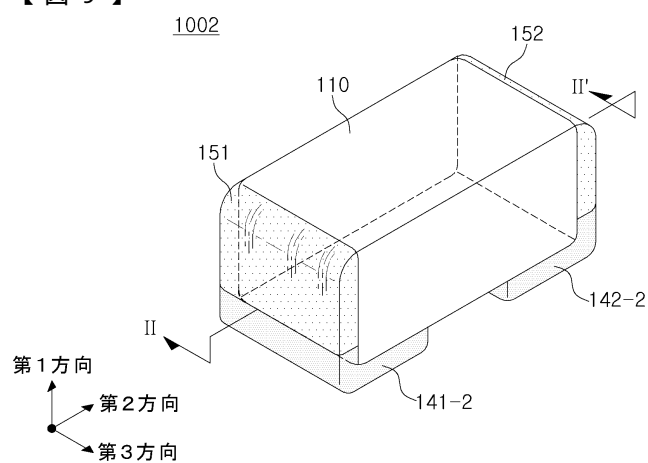


【圖 8】

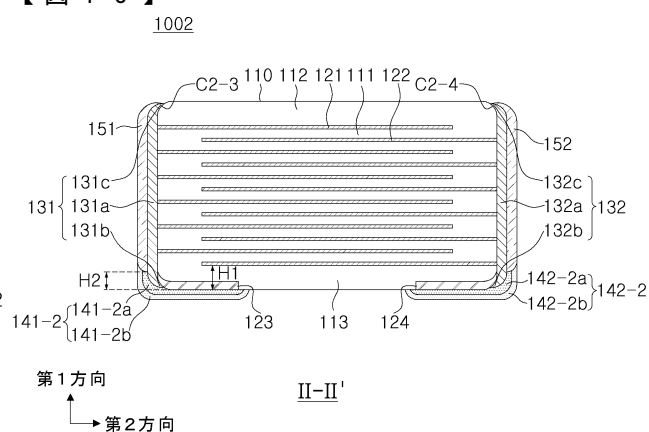


10

【 図 9 】



【 図 1 0 】



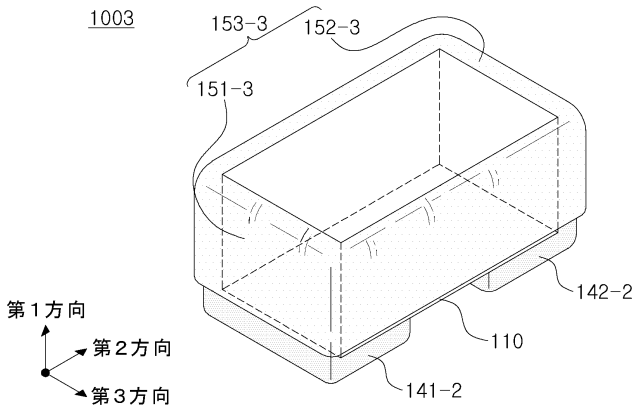
20

30

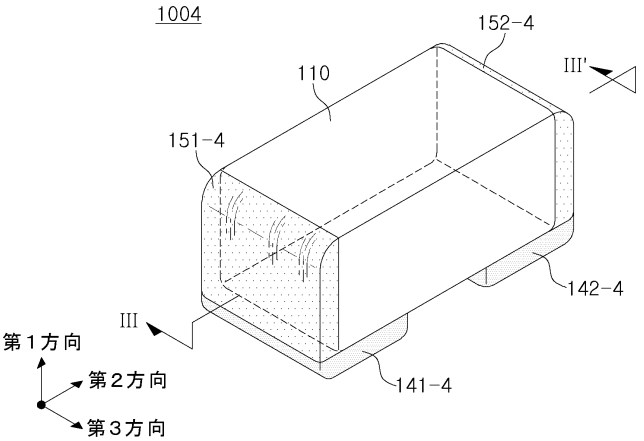
40

50

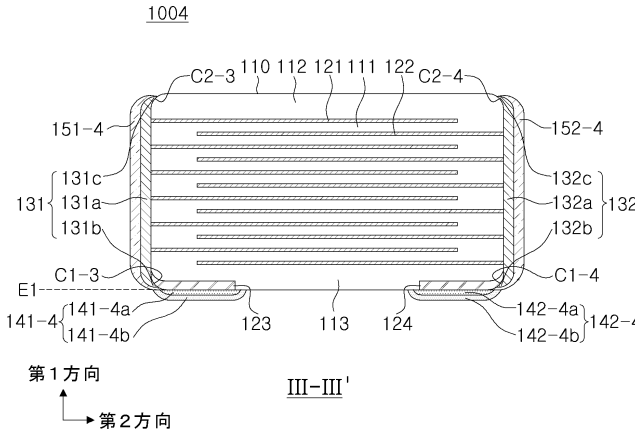
【図 1 1】



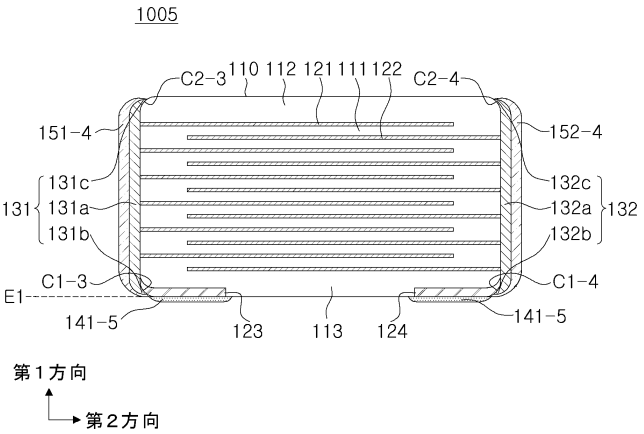
【図 1 2】



【図 1 3】



【図 1 4】



20

30

40

50

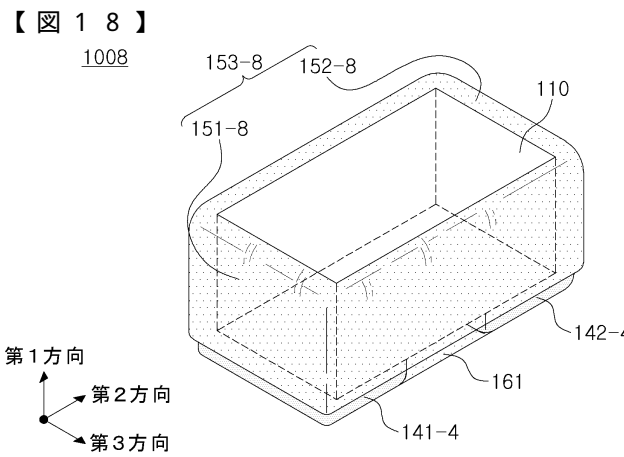
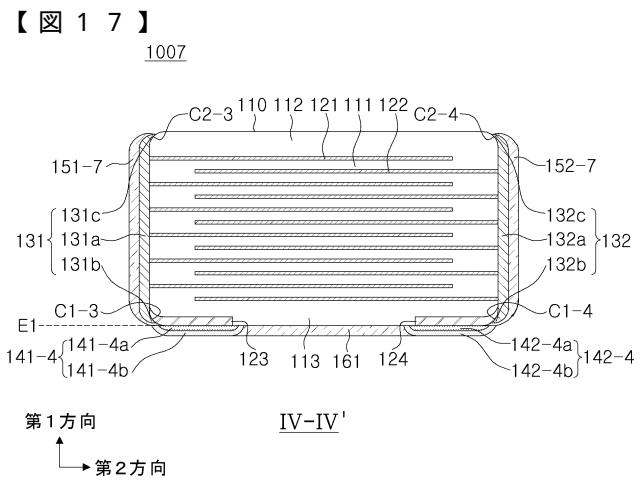
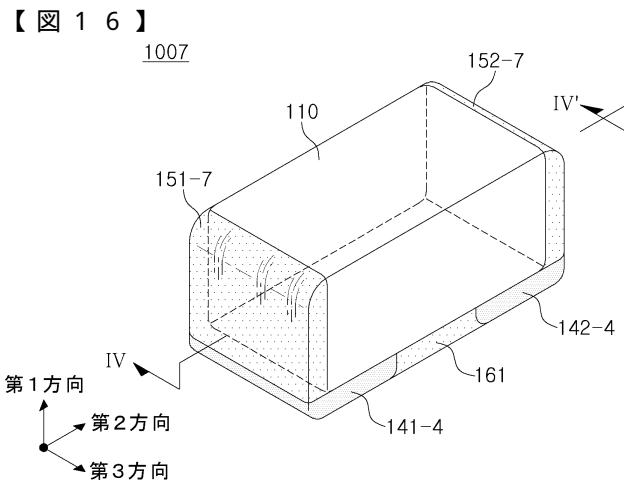
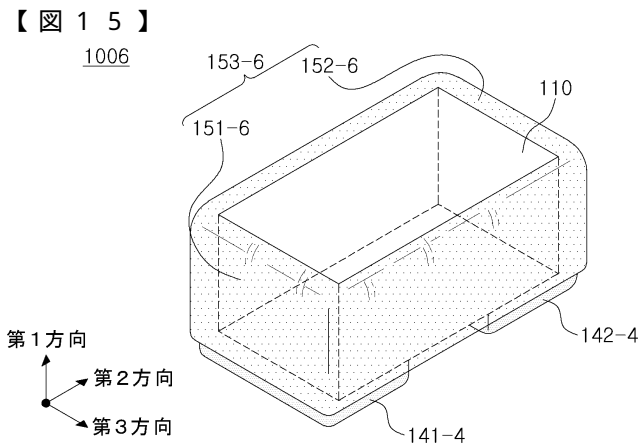
10

20

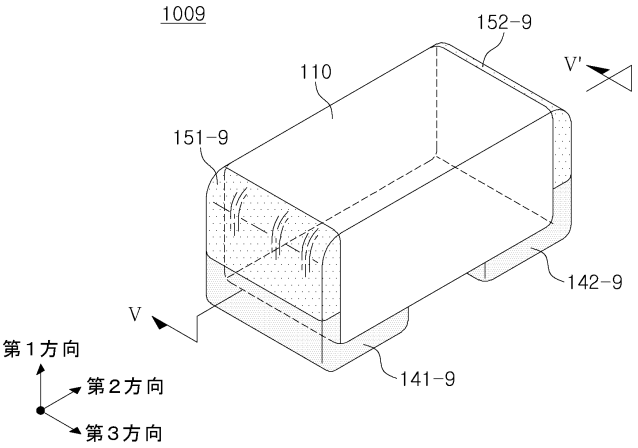
30

40

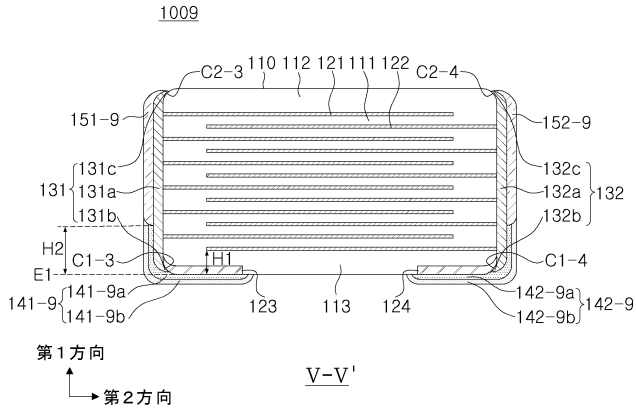
50



【図 19】

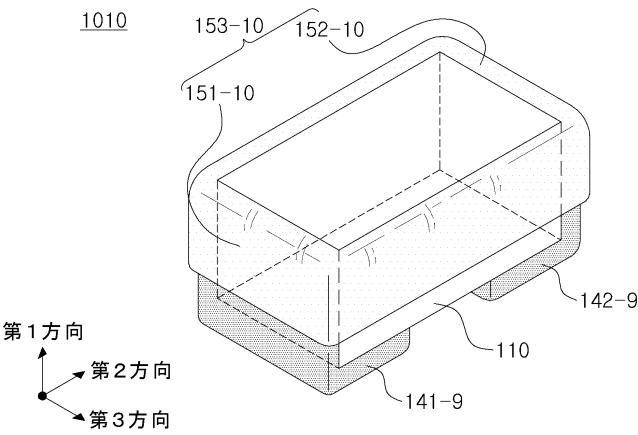


【図 20】

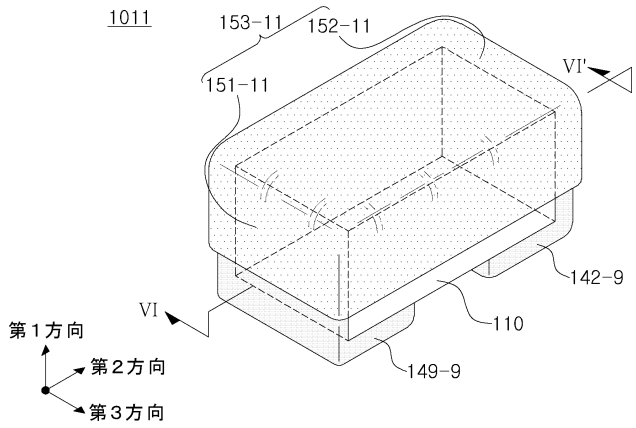


10

【図 21】



【図 22】



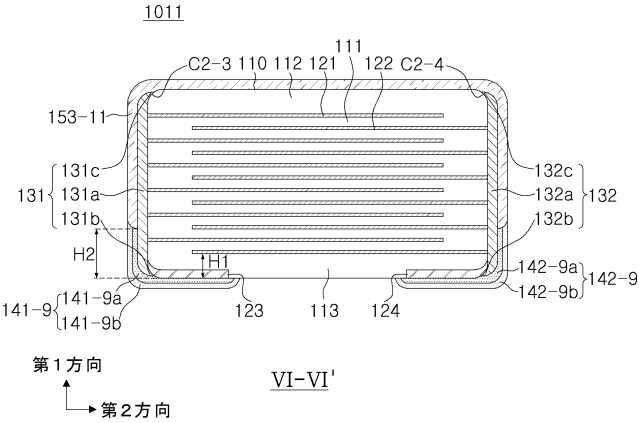
20

30

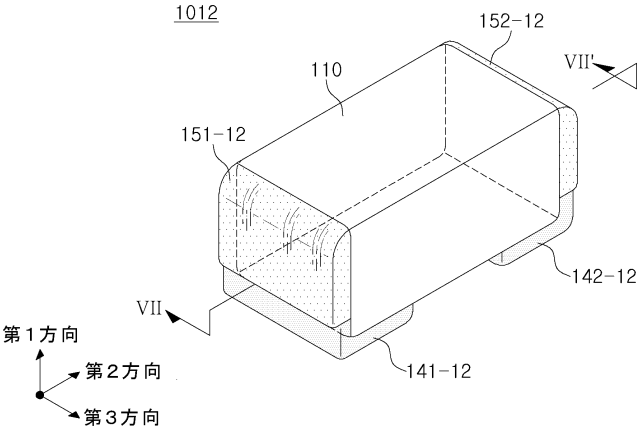
40

50

【図 2 3】

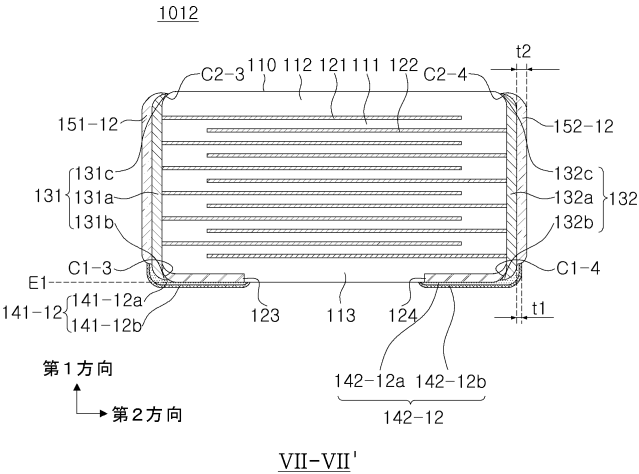


【図 2 4】

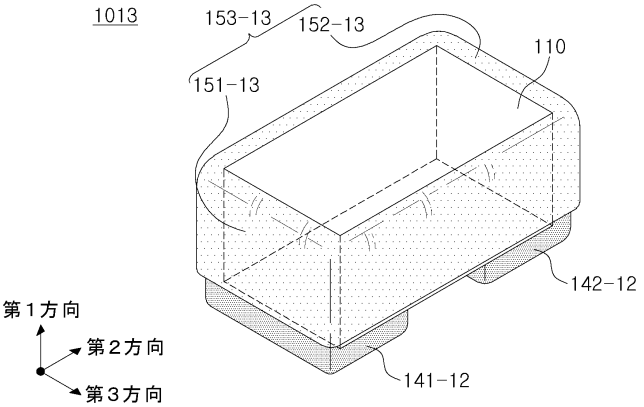


10

【図 2 5】



【図 2 6】



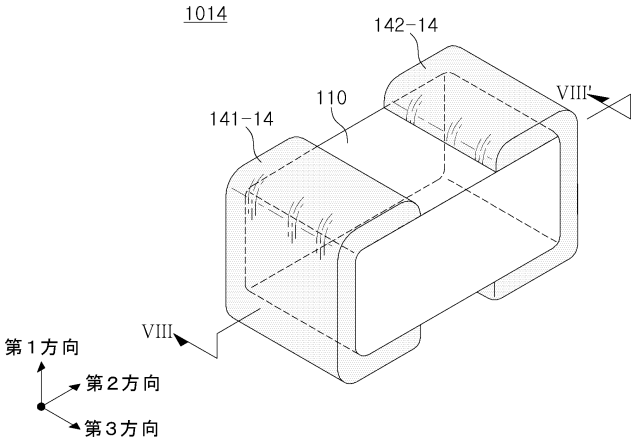
20

30

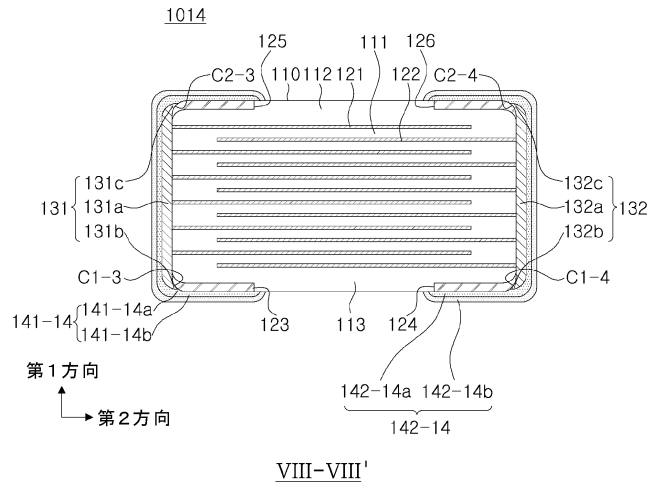
40

50

【図 2 7】



【図 2 8】



10

20

30

40

50

フロントページの続き

(51)国際特許分類	F I	テーマコード (参考)
	H 0 1 G 4/30 2 0 1 A	
	H 0 1 G 4/30 2 0 1 M	
	H 0 1 G 4/30 2 0 1 Z	
	H 0 1 G 4/224 1 0 0	
	H 0 1 G 2/10 J	
	H 0 1 G 4/30 5 1 2	
	H 0 1 G 4/30 5 1 3	
	H 0 1 G 4/30 5 1 6	
	H 0 1 G 4/30 5 1 1	
	H 0 1 G 4/224	

- 大韓民国、キョンギ - ド、スウォン - シ、ヨントン - グ、(マエタン - ドン)マエヨン - ロ 1 5
0 サムソン エレクトロ - メカニックス カンパニーリミテッド . 内
- (72)発明者 リム、ジン ヒュン
大韓民国、キョンギ - ド、スウォン - シ、ヨントン - グ、(マエタン - ドン)マエヨン - ロ 1 5
0 サムソン エレクトロ - メカニックス カンパニーリミテッド . 内
- (72)発明者 グ、シン イル
大韓民国、キョンギ - ド、スウォン - シ、ヨントン - グ、(マエタン - ドン)マエヨン - ロ 1 5
0 サムソン エレクトロ - メカニックス カンパニーリミテッド . 内
- (72)発明者 リー、ジョン ホ
大韓民国、キョンギ - ド、スウォン - シ、ヨントン - グ、(マエタン - ドン)マエヨン - ロ 1 5
0 サムソン エレクトロ - メカニックス カンパニーリミテッド . 内

F ターム (参考) 5E001 AB03 AE02 AE03 AE04 AG01 AH01 AH05 AH07 AH09 AJ01
AJ02
5E082 AB03 BC39 EE04 EE23 EE26 EE35 FG04 FG26 FG54 GG10
GG26 GG28 HH25 HH26 HH43 HH44 HH47 HH48 HH51 LL02 MM24
PP09