

【公報種別】 特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】 第 7 部門第 3 区分
 【発行日】 平成 19 年 3 月 1 日 (2007.3.1)

【公開番号】 特開 2006-109286 (P2006-109286A)
 【公開日】 平成 18 年 4 月 20 日 (2006.4.20)
 【年通号数】 公開・登録公報 2006-016
 【出願番号】 特願 2004-295676 (P2004-295676)
 【国際特許分類】

H O 3 K 17/08 (2006.01)
F O 2 P 3/055 (2006.01)
F O 2 P 15/00 (2006.01)
H O 3 K 17/28 (2006.01)
H O 3 K 17/56 (2006.01)

【F I】

H O 3 K 17/08 Z
 F O 2 P 3/055 C
 F O 2 P 15/00 3 0 3 G
 H O 3 K 17/28 E
 H O 3 K 17/56 Z

【手続補正書】
 【提出日】 平成 19 年 1 月 15 日 (2007.1.15)
 【手続補正 1】
 【補正対象書類名】 明細書
 【補正対象項目名】 0 0 0 2
 【補正方法】 変更
 【補正の内容】
 【0 0 0 2】

自動車エンジン等の内燃機関用イグニッションシステムにおいて、メンテナンス中の作業ミス等により制御信号がオンしたままになり、誘導負荷（例えばトランスフォーマーや、負荷コイル）の電流を制御するスイッチング素子が導通し続け、半導体装置自身や負荷が発熱により特性劣化や破壊に至るという問題がある。

【手続補正 2】
 【補正対象書類名】 明細書
 【補正対象項目名】 0 0 0 8
 【補正方法】 変更
 【補正の内容】
 【0 0 0 8】

例えば、特許文献 1 に記載の発明は、コンデンサの充電時間により、出力電流の遮断速度を制御している。出力電流の遮断速度を低くするために、大きな容量のコンデンサを必要とするので回路面積を縮小することが困難である。また、誘導負荷の大きさに応じて発生する誘導起電力の大きさが異なるので、誘導負荷の大きさに応じてコンデンサの容量を変更する必要がある。そのため、誘導負荷の大きさによらないで所望のクランプ電圧となるように誘導起電圧を制御することが困難である。

【手続補正 3】
 【補正対象書類名】 明細書
 【補正対象項目名】 0 0 2 0
 【補正方法】 変更
 【補正の内容】

【0020】

入力端子10から入力信号VINが入力されると、制御回路6は、IGBT1の駆動状態を監視する監視回路（図示せず）からの信号に¹⁰応答して入力信号VINを制御し、ゲート駆動回路9に制御信号を出力する。ゲート駆動回路9は、制御信号に基づいてIGBT1のゲートを駆動する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正の内容】

【0025】

タイマー回路7は、通常Lレベルの信号を出力している。そして、入力端子10からオン信号が入力されると、タイマー動作を行う。すなわち、メンテナンス作業中のミス等により、オン信号が入力され続けると、オン信号の入力開始から所定時間経過後にHレベルの信号を出力するように動作する。またタイマー回路7は、オン信号が所定時間以上継続しない場合は、Lレベルの信号を出力し続ける。すなわち、タイマー回路7は、IGBT1を駆動するためのオン信号が所定時間以上入力されると、所定の出力信号（上記の例ではHレベルの信号）を出力するように構成されている。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正の内容】

【0026】

次に、図2を用いてゲート駆動回路9の構成について説明する。カレントミラー回路14の入力が制御回路6の出力に接続されている。そして、カレントミラー回路14の出力は、IGBT1のゲートに接続されている。NMOSトランジスタ15のドレインがカレントミラー回路14の入力に接続され、ソースは接地されている。NMOSトランジスタ15のゲートはタイマー回路7の出力に接続されている。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

上述したように、ゲート放電抵抗部101の抵抗値は抵抗4の抵抗値によって与えられている。そのため、ツェナーダイオード3を流れるリーク電流程度ではIGBT1をオン状態に移す程のゲート電圧は発生せず、IGBT1がオフ状態に保たれまま電圧VCEは上昇していく。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0035

【補正方法】変更

【補正の内容】

【0035】

次に一次コイル側で発生した誘導起電力は、二次コイル側に -30 kV 程度に昇圧されて伝わり、点火プラグ13にアーク放電を発生させる。すると、負荷コイル2の一次コイル側及び二次コイル側の電圧は低下し、電圧VCEおよび点火プラグ13の電圧V2は電圧VBになる。

【手続補正8】

【補正対象書類名】明細書
【補正対象項目名】0036
【補正方法】変更
【補正の内容】
【0036】

次に、本実施の形態に係る半導体装置の保護動作時での動作について説明する。入力信号VINがオン信号となってから所定時間経過後、タイマー回路7はHレベルの信号を出力する。タイマー回路7から出力された信号は、インバータ8で反転されて、Lレベルの信号としてNMOSトランジスタ11のゲートに入力される。Lレベルの信号が入力されると、NMOSトランジスタ11はオン状態からオフ状態となる。そのためIGBT1のゲート放電抵抗部101の抵抗値は、抵抗4及び抵抗5の合成抵抗によって与えられる。

【手続補正9】
【補正対象書類名】明細書
【補正対象項目名】0038
【補正方法】変更
【補正の内容】
【0038】

IGBT1がオフ状態に遷移するとともに、コレクタ電流ICが徐々に遮断され、電圧VCEが上昇する。前述したように保護動作時に、ゲート放電抵抗部101は抵抗4及び抵抗5の合成抵抗で与えられている。そして抵抗5の抵抗値を設定することにより、ツェナーダイオード3を流れるリーク電流程度でIGBT1がオンするように、合成抵抗の抵抗値が設定されている。電圧VCEが30V程度に上昇すると、ツェナーダイオード3を流れるリーク電流で、IGBT1をオン状態に保持するのに十分なゲート電圧がIGBT1のゲートに印加される。そのため、ゲート駆動回路9からLレベルの信号が出力されても、IGBT1は完全にオフ状態に遷移することなく、コレクタ電流ICは、破線で示すように徐々に減少する。コレクタ電流ICが0になると、IGBT1は完全にオフ状態となり、また電圧VCEは電圧VBとなる。

【手続補正10】
【補正対象書類名】明細書
【補正対象項目名】0039
【補正方法】変更
【補正の内容】
【0039】

以上説明したように、抵抗5の抵抗値を適当に選ぶことで保護動作時に印加されるゲート電圧値を制御すると、電圧VCEは30V程度の上昇で抑えられる。そして、図3の破線で示すように、点火プラグ13の電圧V2も3000V程度の上昇で抑えられアーク放電の発生を防止することができる。

【手続補正11】
【補正対象書類名】明細書
【補正対象項目名】0044
【補正方法】変更
【補正の内容】
【0044】

次に従来の半導体装置の動作について説明する。通常動作時は、タイマー回路7から入力されたLレベルの信号が、インバータ22で反転してNMOSトランジスタ20のゲートに入力される。そのため、電流源18から流れる電流は、NMOSトランジスタ20を介して接地電位に流れる。制御回路6から出力されるオン信号は、引き算回路23で介してそのままカレントミラー回路14に出力される。カレントミラー回路14は、引き算回路23から出力された出力電流を増幅して出力する。IGBT1のオン状態では、カレントミラー回路14から出力される電流が抵抗16を流れることにより、IGBT1をオン

状態にするのに十分な電圧を I G B T 1 のゲートに印加している。

【手続補正 1 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 5 0

【補正方法】変更

【補正の内容】

【0 0 5 0】

また、コレクタ電流 I C を遮断する速度は、コンデンサ 2 1 の容量の大きさによって制御されるため、負荷コイル 2 の巻き数に応じてコンデンサ 2 1 の容量を設定する必要がある。

【手続補正 1 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 5 1

【補正方法】変更

【補正の内容】

【0 0 5 1】

さらにまた、引き算回路 2 3 を駆動するための電源を入力信号 V I N から供給する必要がある場合、グラウンド浮き等により引き算回路 2 3 に供給される電源が小さくなり 引き算回路 2 3 が動作しなくなるという可能性もある。

【手続補正 1 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 5 3

【補正方法】変更

【補正の内容】

【0 0 5 3】

また、抵抗 5 の 抵抗値 を調節して、I G B T 1 のゲートに印加される電圧を制御することで、電圧 V C E をクランプするクランプ電圧の大きさを制御することができる。言い換えれば、用いる負荷コイル 2 の大きさによらず、所望のクランプ電圧で電圧 V C E をクランプすることができる。

【手続補正 1 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 5 5

【補正方法】変更

【補正の内容】

【0 0 5 5】

図 6 は、ゲート放電抵抗部 1 0 1 を P M O S トランジスタ 2 4 を用いて構成した構成例を示している。バッファ 4 5 の入力タイマー回路 7 の出力に接続され、バッファ 4 5 の出力が P M O S トランジスタ 2 4 のゲートに接続されている。P M O S トランジスタ 2 4 のソース・ドレイン間には抵抗 4 が介挿され、P M O S トランジスタ 2 4 のソースは I G B T 1 のゲートに接続され、ドレインは接地されている。本実施の形態では、抵抗 4 は大きな抵抗値の抵抗が用いられ、抵抗 5 の大きさは小さな値の抵抗が用いられるように構成されている。その他の構成は、図 1 に示した半導体装置と同一のため説明は省略する。また動作についても、図 1 の構成と同様のため省略する。

【手続補正 1 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 5 6

【補正方法】変更

【補正の内容】

【0 0 5 6】

以上の構成では、スイッチング素子として I G B T を用いた例を示したが、本発明は、

パワーMOSFET等を用いた半導体装置にも適用することができる。また、負荷コイル2以外の構成要素を同一半導体基板上に形成することにより、回路面積を縮小することができる。

【手続補正17】

【補正対象書類名】明細書

【補正対象項目名】0060

【補正方法】変更

【補正の内容】

【0060】

次に本実施の形態に係る半導体装置の動作について説明する。通常動作時では、タイマー回路7からLレベルの信号がバッファ回路25を介してNMOSトランジスタ26のゲートに出力されている。そのため、NMOSトランジスタ26はオフ状態となっている。PMOSトランジスタ27はオンすることなく、ツェナーダイオード28がIGBT1のゲート・コレクタ間に接続されることはない。そのため、IGBT1のゲート・コレクタ間電圧はツェナーダイオード3によってクランプされる。ツェナーダイオード3のクランプ電圧程度まで電圧VCEは上昇し、点火プラグ13で放電が行われる。

【手続補正18】

【補正対象書類名】明細書

【補正対象項目名】0062

【補正方法】変更

【補正の内容】

【0062】

保護動作時には、ツェナーダイオード28、3を流れるリーク電流が抵抗4、5を流れてIGBT1がオン状態に保持される。その結果、既に実施の形態1の半導体装置と同様に、コレクタ・エミッタ間電圧VCEが所望のクランプ電圧でクランプされ、点火プラグ13でのアーク放電の発生を防止することができる。

【手続補正19】

【補正対象書類名】明細書

【補正対象項目名】0065

【補正方法】変更

【補正の内容】

【0065】

本実施の形態では、ツェナーダイオード28を流れるリーク電流がツェナーダイオード3を流れるリーク電流に加わるので、抵抗5の抵抗値を実施の形態1に比べて小さくすることができる。従って、回路面積を実施の形態1に比べて縮小することができる。

【手続補正20】

【補正対象書類名】明細書

【補正対象項目名】0072

【補正方法】変更

【補正の内容】

【0072】

またタイマー回路7の出力はバッファ25を介してNMOSトランジスタ26のゲートに入力され、NMOSトランジスタ26はオン状態に遷移する。PMOSトランジスタ27のゲートはNMOSトランジスタ26を介して接地され、オン状態になる。PMOSトランジスタ27がオン状態となる結果、ツェナーダイオード28が、PMOSトランジスタ27を介してIGBT1のゲート・コレクタ間に接続されることになる。

【手続補正21】

【補正対象書類名】明細書

【補正対象項目名】0078

【補正方法】変更

【補正の内容】

【0078】

次に動作について説明する。通常動作時には、タイマー回路7からLレベルの信号が出力され、バッファ32を介してNMOSトランジスタ30のゲートに入力される。NMOSトランジスタ30はオフ状態となり、通常動作時にはツェナーダイオード3によってIGBT1のゲートコレクタ間電圧はクランプされる。

【手続補正22】

【補正対象書類名】明細書

【補正対象項目名】0080

【補正方法】変更

【補正の内容】

【0080】

ツェナーダイオード28の降伏電圧はツェナーダイオード3よりも低く設定されているので、保護動作時にはツェナーダイオード28によってIGBT1のゲートコレクタ間電圧はクランプされる。ツェナーダイオード28の降伏電圧を適当に選ぶことで、保護動作時のクランプ電圧を所望の値に精度よく設定することができる。

【手続補正23】

【補正対象書類名】明細書

【補正対象項目名】0082

【補正方法】変更

【補正の内容】

【0082】

<実施の形態4>

図10は、本実施の形態に係る半導体装置の構成を示す回路図である。ツェナーダイオード3のカソードにPNPトランジスタ（第1トランジスタ）37のエミッタが接続されている。PNPトランジスタ37のコレクタ（電流入力端子）は、NPNトランジスタ（第2トランジスタ）38のベース及びツェナーダイオード36のカソードに接続されている。PNPトランジスタ37のベースはNPNトランジスタ38のコレクタに接続され、NPNトランジスタ38のエミッタ（電流出力端子）は抵抗39の一端に接続されている。抵抗39の他端は接地されている。

【手続補正24】

【補正対象書類名】明細書

【補正対象項目名】0084

【補正方法】変更

【補正の内容】

【0084】

ツェナーダイオード36のアノードにはツェナーダイオード35のカソードが接続され、ツェナーダイオード35のアノードは、ツェナーダイオード34のカソードに接続されている。ツェナーダイオード34のアノードは、抵抗29の一端、PMOSトランジスタ（第3トランジスタ、トランジスタ）27のドレイン（電流出力端子）、及びツェナーダイオード33（第3クランプ素子）のカソードに接続されている。ツェナーダイオード33のアノードは接地されている。

【手続補正25】

【補正対象書類名】明細書

【補正対象項目名】0092

【補正方法】変更

【補正の内容】

【0092】

ここで、IGBT1のゲート・コレクタ間にはPNPトランジスタ37を介してツェナーダイオード34～36が接続されている。そして、PNPトランジスタ37がオン状態

にあることにより、PNPトランジスタ37のコレクタ電圧（NPNトランジスタ38のベース電圧）は、ほぼIGBT1のコレクターエミッタ間電圧VCEに等しくなっている。そのため、IGBT1のコレクタ・エミッタ間電圧VCEはツェナーダイオード34～36による降伏電圧でクランプされる。ここで使用されるツェナーダイオードの段数は、所望の電圧値にあわせて変えてもかまわない。

【手続補正26】

【補正対象書類名】明細書

【補正対象項目名】0103

【補正方法】変更

【補正の内容】

【0103】

そして、何らかの異常が発生し、IGBT1がオン動作中にコレクターエミッタ間電圧VCEが、ツェナーダイオード33から36によって与えられる降伏電圧（例えば約30V）以上に上昇すると、IGBT1のコレクタからPNPトランジスタ37及びツェナーダイオード34～36を介してツェナーダイオード33及び抵抗44へ電流が流れる。その結果、比較器42のプラス端子にツェナーダイオード33の降伏電圧に相当する電圧が入力される。

【手続補正27】

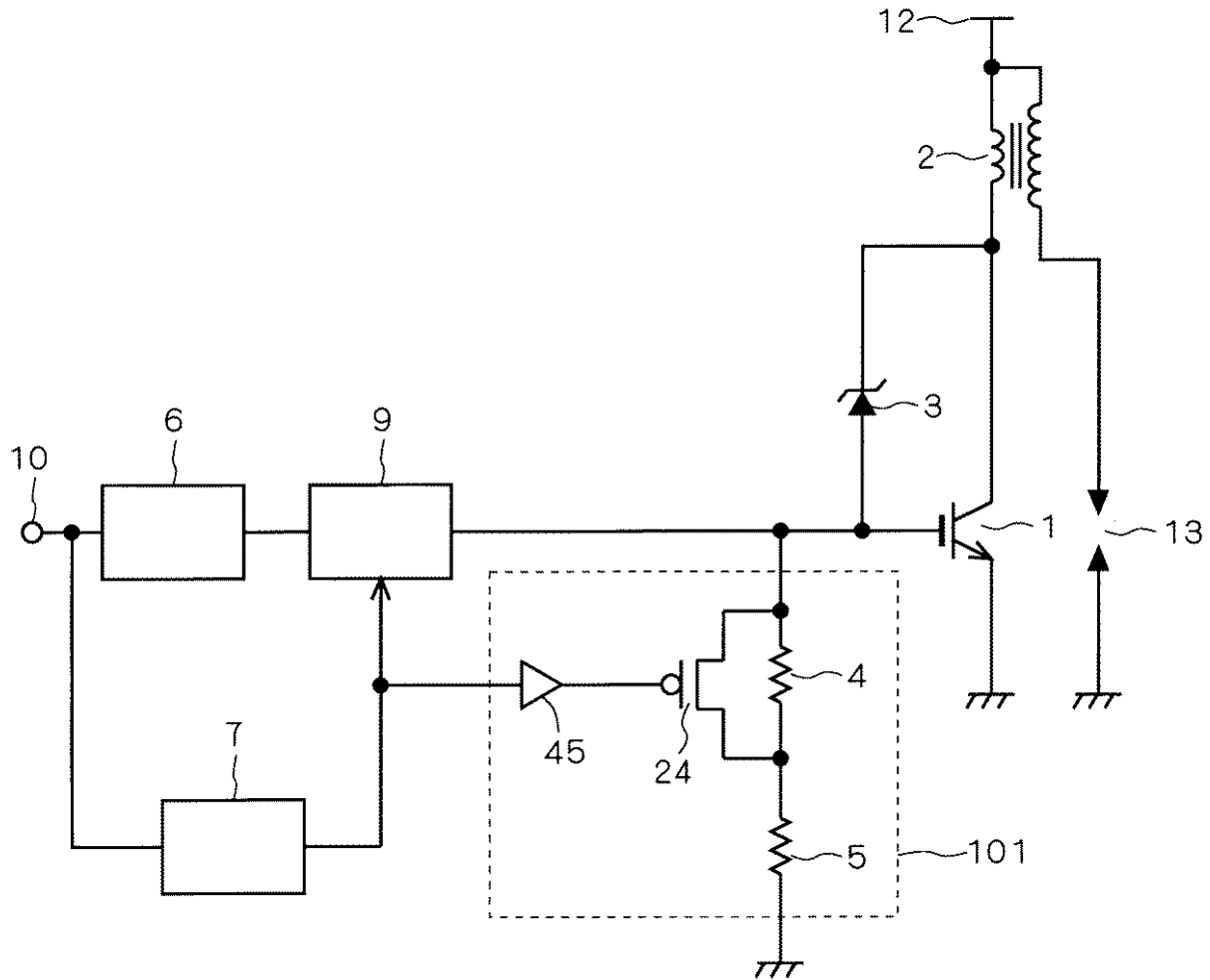
【補正対象書類名】図面

【補正対象項目名】図6

【補正方法】変更

【補正の内容】

【図 6】



45 : バッファ

24 : PMOSトランジスタ