

# 公告本

295752

申請日期	85. 6. 06
案 號	85106788
類 別	174J / 13 / 00

A4  
C4

295752

(以上各欄由本局填註)

## 發 明 專 利 說 明 書

一、發明 名稱	中 文	用於一擴展頻譜多重存取通訊系統的可移動式解調架構
	英 文	"MOBILE DEMODULATOR ARCHITECTURE FOR A SPREAD SPECTRUM MULTIPLE ACCESS COMMUNICATION SYSTEM"
二、發明 人	姓 名	肯尼士·D·伊斯頓
	國 籍	美國
	住、居所	美國加州聖地牙哥市卡拉克斯特伯路7379號
三、申請人	姓 名 (名稱)	美商奎康公司
	國 籍	美國
	住、居所 (事務所)	美國加州聖地牙哥市拉斯克大道6455號
	代 表 人 姓 名	艾文·M·傑可伯

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6  
B6

本案已向：

美 國(地區) 申請專利，申請日期： 1995. 6. 20 案號： 08/492,592 ， 有 無主張優先權

有關微生物已寄存於： ， 寄存日期： ， 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

## 五、發明說明(1)

## 發明背景

## I. 發明之領域

本發明係有關於擴展頻譜通訊系統，尤其是在蜂巢電話結合器系統中的信號處理。

## II. 相關技術說明

在無線電電話通訊系統中，許多使用者在無線電頻道上通訊以無線電電話系統連結。在無線電頻道上的通訊可為多種多重存取技術之一，其允許在有限的頻譜中存在多個使用者。這些多重存取技術用於分時多工存取(TDMA)，分頻多工存取(FDMA)，及分碼多工存取(CDMA)。

CDMA技術存在許多優點。一標準的CDMA系統可參見U.S.專利案案號4,901,307，標題為"Spread Spectrum Multiple Access Communication System Using Satellite or Terrestrial Repeaters"，1990年2月13日號出版，且指定予本發明之受讓人。

在'307的專利案中提出一多重存取技術，其中多個可移動式電話系統使用者，均含一收發機，經衛星轉發器或使用CDMA擴展頻譜通訊信號的地面基地台通訊。基地台至行動台信號傳輸路徑稱為前向連結，而行動台至基地台的信號傳輸路徑稱為反向連結。

在應用CDMA的通訊中，頻譜重複多次使用，以增加系統使用者能力。在涵蓋區內的行動台經一蜂巢系統(cellular system)切換至公共開關電話網路(PSTN)。當一行動台向新基地台之涵蓋區移動時，使用者傳呼的路徑指向新基地台

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(2)

傳送。

在'307專利案及美國專利申請案案號5,102,459(標題 System and Method For Generating Signal Waveforms in a CDMA Cellular Telephone System, 1990年6月25日發表,且指定予本發明之受讓人)提出的CDMA調變技術減輕了地面頻道所產生的特殊問題,如多路徑傳播及信號衰減。在此窄頻系統並不為一項缺點,分開的多路徑可在行動分離多路徑接收機中進行多樣結合以增強資料機性能。在可移動式無線電頻道,由信號從環境障礙反射而產生多路徑傳輸,該障礙如建物,樹,車子及人。一般由於產生多路徑之結構的相對移動可移動式無線電頻道為一時變多路徑頻道。例如,如果理想脈衝傳過時變多路徑頻道,則脈衝的接收串將隨時間,位置,相位及尼阻而變,其為理想脈衝傳輸時間的函數。

在接收機處,地面頻道的多路徑特質產生之信號,其在多個不同傳播路徑上傳播。一種多路徑頻道的特性為在信號中導入的時間擴展,其中該信號在頻道中傳輸。使用在CDMA系統中的擴展頻譜虛擬(PN)調變允許相同信號之不同傳輸路徑可辨識及結合,此假設在路徑延遲中的差值超過PN晶片期間。如果約1 MHz的PN晶片率用於CDMA系統,則等於展頻寬時系統資料率比的擴展頻譜處理增益可加以使用,以對抗延遲差多於1微秒的路徑。1微秒的路徑延遲差對應於約300米的距離差。當超過1微秒時,基本上住戶環境提供不同的路徑延遲。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

### 五、發明說明(3)

多路徑頻道的另一特性是通過頻道的各路徑可產生不同的衰減因素。例如，若所收到的脈波串的每一脈波通常其信號強度與其他接收脈波的信號強度不同。

多路徑頻道又一特性是通過頻道的各路徑可產生信號之相位差，例如，各脈波接收串的脈波之相位差超過一接收脈波。此可導致信號衰減。

當多路徑向量產生破壞性干涉時則產生衰減，而使接收信號小於向量。例如，如果一正弦波傳過含兩路徑的多路徑頻道，其中第一路徑的衰減因數為  $X$  dB，其時間延遲為  $d$ ，而相差為  $Q$  徑度，且第二路徑之衰減因素  $X$  dB，時間延遲為解調，且相差為  $Q+p$  徑度，則在頻道的輸出處接收不到信號。

如上所述，PN晶片間隔形成兩路徑必須結合的最小分隔。在不同路徑可解調之前。在接收信號上相對的到達時間(或偏移)必須決定。解調器由搜尋過一序列之偏移且量測在各偏移處的能量而執行此功能。如果與潛在偏移相關的周超過某一臨限值，一解調元件(或"指狀部")可指定予該偏移。然後，在該路徑偏移的信號表示與在相關偏移處其他指狀部之貢獻加總。

基於搜尋器及指狀部能量位準之指狀部指定的方法及裝置可見於待審之美國專利申請案 08/144,902，標題為 *Finger Assignment in a System Capable of Receiving Multiple Signals*，申請日 1993 年 10 月 28 日，指定予本發明之受讓人。

圖 1 示到達行動台之共型信號組。縱軸表以 dB 表示的接

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(4)

收功率。水平軸表由於多路徑延遲，所致之信號到達時間之延遲。進入書面中之軸(圖中無)示時間區段，在一頁之共同面中各信號尖峰在同一時間到達但在基地台於不同的時間中傳輸。

在同一面上，向著左邊的峰值比向左的峰值較早為基地台傳輸。例如，最左邊的峰值2對應最近傳輸的信號。各信號指定2-7傳輸過不同路徑，因此存在不同的時間延遲及不同的振幅響應。

由峰值2-7表示的6種不同的信號峰值表示一嚴謹的路徑環境。基本上住宅區所接收的可用路徑較少。系統的雜訊位階為峰值表示，而下落處的能量位準較低。

搜尋器的工作係辨識為信號峰值2-7之水平軸所量測的延遲，可使用於潛在的指狀部指定，指狀部的工作為解調一組多路徑峰值中的一峰值以結合於單一輸出中。一當指定於多路徑峰值時，指狀部的另一項工作為追蹤可即時移動的峰值。

水平軸亦可視為含PN偏移單元者。在給定的任何時間中，行動台接收來自基地台的多個信號，每一信號通不同的路徑，且彼此間的延遲不同。PN序列調變基地台信號，而且在行動台中產生PN序列的副本。而且在行動台中，應用與接收時間偏移對齊的PN序列碼各別將多路徑信號解調。水備軸座標可視為對應PN序列碼偏移，其可用於解調在該座標處的信號。

注意，各多路徑峰值的振幅為時間的函數，如各多路徑

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(5)

峰值中不平坦之脊部所示。在所示的有限時間中，在多路徑峰值中不存在主要變更。在更長的延伸時間中，多路徑峰值消失，且隨時間前進產生新路徑。當行動台繞著基地台的涵蓋區域移動，當路徑距離改變，峰值亦移向較早或較晚之偏移處。

在窄頻系統中，無線電頻道中多路徑存在可導致在所使用的窄頻帶中產生嚴厲的衰減。此系統的功能受限於必須克服此深度衰減的額外傳輸功率。如上所述，CDMA信號路徑可辨識且在解調處理中分集結合。

有三種主要的分集型式：時間分集(diversity)，頻率分集，及空間/路徑分集。最好使用重複，時間交錯，錯誤偵測及導入冗餘的偵測碼得到時間分集。一系統可使用這些技術之一，以形成時間分集。

由於CDMA的寬頻特性，可將信號分散一寬頻中而提供頻率分集。可導致跨寬頻系統頻寬之深度衰減的頻寬服務衰減通常只影響為CDMA擴展頻譜信號所使用頻寬之一部份。

分離多徑接收機提供路徑分集，由此能力而結合多路徑延遲信號；所有含一指定予該路徑之指狀部的路徑必須在結合信號下降前衰減。其他路徑分集可由已知的"soft hand-off"程序得到，在該程序以來自二或多個基地台的同時，而冗餘的連結可應用一行動台建立。此可在蜂巢邊界的嚴厲環境下支援一自動連結。路徑分集的例子可參見美國專利申請案案號5,101,501，標題為Soft Hand-Off in a

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(6)

CDMA Cellular Telephone System, 1992年3月21號發表, 及美國專利申請案 5,109,390 標題為 Diversity Receiver in a CDMA Cellular Telephone System, 1992年4月28號發表, 兩皆指定予本案之受讓人。

在不同PN序列間的互相關(cross correlation)及一PN序列的自相關(autocorrelation), (每次偏移不為零的數目), 其平均值幾為0。此允許不同使用者之信號在接收時可加以辨識。自相關及互相關需取邏輯"0"之值為"1", 而邏輯"1"之值為"-1", 或者是另一相似的映成關係, 以得到零平均值。

但是, 此PN信號並不正交, 雖然在短間隔內, 如一資訊位元時間在整個序列長度上互相關基本上平均為0, 但互相關的分佈基別上為一雙態(binomial)分佈。因此, 信號彼此間的干擾方式如果在相同功率頻譜密度下的高斯雜訊。

在本行中已知一組n個正交二位元序列, 各序列之長度為n, 則可架構2的n次方組(見 Digital Communications with Space Applications, 作者 S.W. Golomb 等人, 由 Prentice-Hall 公司在 1964 年出版, 見該書第 45-64 頁)。實際上, 長度為4的乘積而小於200的正交二位元序列組為已知者。此序列中有一類稱為 Walsh 函數, 其易於產生; n階的 Walsh 函數可遞迴定義如下:

$$W(n) = \begin{vmatrix} W(n/2), & W(n/2) \\ W(n/2), & W'(n/2) \end{vmatrix} \quad (1)$$

此處 W' 為 W 的邏輯互補值, 且 W(1)=|0|。

一 Walsh 序列或碼為一系列 Walsh 函數矩陣之一。一資料階

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(7)

的 Walsh 函數矩陣用於  $n$  個序列，各資料的長度為  $n$  Walsh 片 (chip)。  $n$  階 Walsh 函數矩陣 (及其他長度為  $n$  的正交階數) 其特質為在  $n$  位元間隔內，在一組內不同序列間的互相關。一組中不同的序列有正好一半的位元不同。須知總有一序列全為 0，而其他所有的序列含一半 0 及 1。

在 '459 案中所述的系統，呼叫信號開始於每移資訊源 9600 位元，然後，由  $1/2$  比率前向錯誤偵測編碼器轉換為每移 19,200 符號之輸出串。來自一蜂巢的各呼叫信號廣播為 64 個正交 Walsh 序列中的一序列所涵蓋，各序列含 64 個 Walsh 片，或一符號。姑且不論將覆蓋之符號為何，所有 Walsh 序列的正交性在該蜂巢所有來自使用者信號的干擾可在符號整合期間相抵消。來自其他蜂巢的非正交干擾限制前連結的能力。

所有為基地台所傳輸之使用者信號為正交相移鍵 (QPSK) 分佈，其使用相同的同相 (I) 頻道 PN 序列，及正交 (Q) 頻道 PN 序列。在 CDMA 系統中的基地台以使用同一 PN 序列同一頻帶傳輸，但相對於與廣泛時間參考對齊的未偏移 PN 序列具有唯一的偏移。PN 分佈率與 Walsh 涵蓋率相同的 1.2288 MHz 或每符號 64 片。在較佳之實施例中，各基地台傳輸一導引參考。

導引頻道為一指向標，其傳輸一固定的零符號，且應用相同的 I 及 QPN 序列加以擴展，該序列為交通承載信號所使用。在較佳實施例中，導引頻道涵蓋所有 0 的 Walsh 序列 0。在原始的系統辨識中，行動台到達所有可能的 PN 序列偏移

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(8)

，且一當其發現一基地台導引時，然後，使其與系統時間同步。如下文中將詳述者，在可移動式解調器分離多徑接收機架構中當使用在原始同步之外時，導引扮演著重要的角色。

圖2示無線電一般之分離多徑接收機解調器10，用於接收及解調到達天線18的前向連結信號20。該類比傳輸機及接收機用於一QPSK降頻鍵，其在基頻處輸出數位I及Q頻道取樣32。取樣時脈CHIPX8 40用於數位接收波形，係從壓控溫度補償本地振盪器(TCXO)中得到。

解調器10為一微處理器30經一資料匯流排監控。在接收器內，I及Q取樣32提供予多個指狀部12a-c及一搜尋器14。搜尋器14搜尋傾向於含多路徑信號峰值而適於指定予指狀部12a-c的偏移窗口。對於搜尋窗口的各偏移，搜尋器14向微處理器報告其在該偏移上發現的導引能量。然後，流覽指狀部12a-c，且微處理器30指定未指定或追蹤的微弱信號予用於為搜尋器14所辨識用於較強路徑的偏移。

一當指狀部12a-c已鎖住於其指定偏移的多路徑信號，然後，其追蹤該路徑，直到路徑衰減，或用於其內部時間追蹤迴路再指定。此指狀部時間追蹤迴路量測指狀部現解調中之偏移的峰值任一側的能量。這些能量差形成一矩陣，然後，對此矩陣濾波並整合。

整合器輸出信號至進位器，其為一晶片間隔服務輸入取樣之一，以使用於解調中。如果峰值移動，指狀部調整進位器位置以與其同共移動。然後，使用與指狀部所指定之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(9)

偏移一致的PN序列解展頻該進位取樣串。此解展頻I及Q取樣在一符號處加總，以產生導引向量 $(P_I, P_Q)$ 。這些解展頻I及Q取樣為可移動式使用者唯一的Walsh碼指定之未覆蓋Walsh，且在一符號期間加總未覆蓋解展頻I及Q取樣而產生符號資料向量 $(D_I, D_Q)$ 。定義內積操作如下：

$$P(n) \cdot D(n) = P_I(n)D_I(n) + P_Q(n)D_Q(n) \quad (2)$$

其中 $P_I(n)$ 及 $P_Q(n)$ 為用於符號n中對應的導引向量P的I及Q組成， $D_I(n)$ 及 $D_Q(n)$ 為用於符號n中對應的資料向量D之I及Q組成。

因為導引信號向量比資料信號向量強，其可作為相關解調之準確相關參考；內積應用導引向量計算同相中資料向量組成量。如待審之U. S. Application No. 07/981,034(標題Pilot Carrier Dot Product Circuit，指定予本發明之受讓人)，內積對指狀部貢獻加重權值，以使用於有效結合，實際由將為指狀部為接收之導引的相對強度，定各指狀部符號輸出42a-c的尺寸。因此內積執行在相關分離多徑接收機解調器相投射及指狀部符號加權之雙重角色。

各指狀部含一鎖住偵測器電路，如果其長期平均能量不超過一最小的臨限值，則罩住至結合器42的符號輸出。此保證只有追蹤一可信賴路徑的指狀部對結合輸出有所貢獻，因此增強解調器性能。

由於各指狀部12a-c指定之路徑到達時間之相對差值，各指狀部12a-c含一去轉換緩衝器，其使指狀部符號串42a-c對齊，因此符號結合器22可將其加總，而產生一"軟決定"解

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 10 )

調符號。此符號正確辨識原如傳輸符號的信託所加權。符號傳輸至解交錯器/解碼器電路28，先進行第一偵解交錯，然後，前向錯誤偵測使用最可能維持比演算法對符號串解碼。然後，此解碼之資料為微處理器30或其他組件所使用，如聲碼器，再作更進一步的處理。

在反向連結上，對來自行動台之所有信號均相當重要的最大系統容量在同一信號強度在蜂巢處接收。一種閉式迴路功率信號方法可參見U.S. Patent No. 5,056,109，標題為"Method and Apparatus for Controlling Transmission Power in a CDMA Cellular Mobile Telephone System，1991年10月8號發表，且指定於本發明之受讓人。

閉式迴路功率信號方法為量測行動台接收之信號的蜂巢操作，且傳輸一命令予行動台，以在前向連結之穿附(puncture)次頻道上增或減其能量位準。一能量信號符號結合器24在前向連結中抽取這些穿附符號，加總來自指狀部42a-c的符號輸出，且對是否能量往上或往下調整作出困難的決定。整合這些決定，以提供傳輸增益參考位準輸出TXGAIN 38至類比傳輸機及接收機16中的傳輸能量放大器。

為了正確解調，必需使用一機構對齊本地振盪器頻率(其時脈用於蜂巢中以調變該資料)。各指狀部由量測QPSK中導引向量的轉率而估計頻率誤差，I，Q空間使用外積向量操作：

$$P(n) \times P(n-1) = P_I(n)P_Q(n-1) - P_I(n-1)P_Q(n) \quad (3)$$

## 五、發明說明(11)

來自各指狀部44a-c的頻率錯誤估計在頻率錯誤結合器26中結合並整合。然後。整合器輸出LO\_ADJ 36，饋入類比傳輸機及接收機16中的TCXO之壓控，以調整CHIPX8時脈40的時脈頻率，因此對本地振盪器的頻率錯誤提供用於補償的閉式迴路機構。

在可移動式分離路徑接收機解調器的助益電路配置中，各指狀部，搜尋器，及結合器分開配置如不同的電路，各電路直接對應至積體電路(IC)晶粒的某一區域。各方塊各自擁有，且對其本身的信號處理工作負責，因此方塊有其自身分開的累加器，乘法器及比較器。這些助益電路，尤其是各指狀部所需的多個乘法累加器需要大量用於裝配的晶粒區。

在解調器的典型數位信號處理器(DSP)配置中，各指狀部，搜尋器，及比較器配置如解調器工作中分開的編碼規程。有多種簡單的操作必須在PN晶片率之指狀部及搜尋器中執行。一般的DSP架構每秒需能執行75百萬個指令(MIPS)，以在較佳實施例中，1.2288 MHz的PN晶片率系統下對圖2之三個指狀部及搜尋器執行片率處理。75 MIPS的DSP消耗的能量相當大。在一般為手持消耗裝置的可移動式單元中能量為重要的顧慮點。DSP方法中極具意義的優點為與如傳統助益電路方法中進行實質電路改變的方法比較，可經由韌體(firmware)改變而使解調演算法的改變具韌性。

助益電路及一般DSP配置兩者均有其相對的助益區及能量上的考量，甚至在最近IC製程中特性大小縮減之狀態下

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(12)

，仍無法解決。因此需要更具效率的解調器。

### 發明概述

本發明係與一方法及裝置有關，其用於在使用前向連結上的導引之擴展頻譜多重存取通訊系統中解調一信號。本發明實施例中的解調架構產生一相似的晶片區，與助益電路或對等的一般DSP配備而言，其所耗功率較少，且成本亦較少。

助益符號率電路(在使用傳統的助益電路方法需配置一指狀部或搜尋器的主要區域)已從指狀部或搜尋器中移除，其符號率功能已併入共用資料路徑處理中。所留下者稱為指狀部前端或搜尋器前端，用於分別原始之指狀部或搜尋器，該等電路為執行所有與對應指狀部或搜尋器相關的晶片率處理的助益電路。

本發明基於處理發生的周期該信號處理功能分成兩群。尤其是此一新架構使用單一時間共享多重累積(MAC)資料路徑，其服務多個指狀部前端及一搜尋器前端。該資料路徑執行所有與指狀部及搜尋器有關的符號率處理。

在符號率下，此相同的資料路徑結合指狀部之輸出。此產生一解調一符號串及一功率信號次頻道決定串，其用於信號反向連結中的傳輸功率，及信號用於調整本地振盪器的頻率錯誤估計。與資料路徑有關者，一小的暫存器檔RAM儲存所有用於信號處理操作，其織成多於一符號的狀態資訊。

在用於指狀部的各符號，及用於搜尋器的各整合周期中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 13 )

，前端產生一資料向量，其用於導引之I及Q符號整合結果，交通頻道符號資料，及導引解調半擴展頻譜偏移，來自用於時間追蹤之現在指狀部偏移，或在搜尋器的例子中，用於各偏移之導引的I及Q整合同時計算。當前端累加器加總來自下一符號的資料向量時，將這些輸出緩衝，因此在一符號期間資料路徑可存取累積的資料向量，前端確定一旗標，其指示已產生需為共用資料路徑所服務的結果。

一資料路徑信號電路基於先來先服務的基礎裁指狀部前端，搜尋器前端及結合功能間資料路徑之使用。當排序之後，信號器經由一固定規程將資料路徑排序，依據儲存在暫存器檔RAM中的狀態資訊服務將操作之資料向量的組成，然後定資料路徑之型態使其可執行所有與將服務之方塊的信號處理相關的累加，相乘及比較功能。

### 圖形簡述

圖1示一嚴謹之多路徑信號狀態的範例。

圖2為習知技術中一可移動式解調器分離多徑接收機的方塊圖。

圖3為指狀部功能之方塊圖。

圖4為搜尋器之功能方塊圖。

圖5為結合器方塊功能的方塊圖。

圖6為本發明中共用資料路徑架構可移動式解調器的方塊圖。

圖7為指狀部前端之方塊圖。

圖8為搜尋器前端之方塊圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(14)

圖9為解調器之符號率信號處理相當的狀態資訊之記憶體圖樣。

圖10為共用資料路徑服務一指狀部時的序列時間線。

圖11為共用資料路徑服務一搜尋器時的序列時間線。

圖12為共用資料路徑服務一結合器時的序列時間線。

### 較佳實施例之詳細說明

如前所述，圖2為一耙型接收機解調器10。類比前端16經天線18接收前向連結信號20，將降載至基頻，且輸出數位I及Q頻道樣本32至多個指狀部12a-c，及一搜尋器14。搜尋器14搜尋各項偏移的外視窗，以用於多徑信號峰值，其適於指定指狀部12a-c中之一。對搜尋窗口中的各偏移，搜尋器14向微處理器30報告導引能量，此為其在該偏移項上所發現者。然後，對指狀部12a-c搜尋，且微處理器30將未指定或追蹤的微弱信號指定予為搜尋14所辨識而含較強之路徑的偏移。

指狀部12a-c均勻與圖3之指狀部功能方塊圖中所示的相同功能。在傳統的電路中，圖3的各元件含對應之實質電路；在傳統的DSP裝配中，各元件在信號處理碼中含對應之步驟。在較佳實施例中，由晶片率處理邊界98指示的晶片率及符號率所發生的處理之間一清除動作。所有在晶片位階操作的元件示於邊界98之左方，所有符號率所操作的元件示於邊界98之右方。

I，Q樣本32輸入進位器102中，其係基於指狀部指定偏移，選擇每晶片8個樣本之一，以用於即時處理，以另一半晶

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(15)

片延遲之樣本用於時間追蹤。此取樣及其他在指狀部之晶片率處理跟隨來自指狀部時計產生器122之晶片致能選衝脈波(156)動作。指狀部時計產生器122時計產生器在解調中之多路徑尖峰的時間補償。

各個由時間追蹤迴路調整或一微處理器的迴轉(slew)命令所產生的前進或延遲以向新偏移移動，可對所產生的晶片致能選衝脈波156產生減速或加速效應，且在較佳實施例中相關的符號致能選衝脈波158在每64晶片致能選衝脈波156中進行確認動作。指狀部時計產生器由增或減由微處理器所讀取之內部指狀部位置暫存器而反應任一偏移之改變。指狀部時計產生器122亦包含一為微處理器所寫入的內部位置指定暫存器，在指狀部再指定期間，由微處理器迴轉該指狀部。當微處理器再指定一指狀部時，在指狀部時計產生器122中的一內部機構持續前進，或延遲時計，直到認為指部已到達所指定的偏移為止。

在對應之QPSK解展頻器104a及104b中提供十進位即時或延遲I及Q信號取樣。時計產生器104亦從IQPN序列產生器106中接收PN序列，其與基地台中用於擴展資料者相同。IQPN解展頻產生器106亦跟隨來自指狀部時計產生器122的晶片致能輸出156動作，因指產生與指狀部之指定偏移一致的PN解展頻。另一種說明之方法為從PN產生器106輸出的序列由於從基地台至行動台中多路徑延遲，而使得來自PN產生器106的輸出序列為其相同解展頻所延遲。因此在解調器中解展頻可應用正確的時間指定反轉擴展處理。

## 五、發明說明(16)

爲了恢復原始傳輸資料，解展頻I及Q晶片從對應的即時解展頻器104a向互斥或閘(XOR gate)輸出。對XOR閘108提供Walsh序列產生器100，以在基地台施用的正交涵蓋量反轉，Walsh晶片序列對應指定於可移動式單元的Walsh碼。

Walsh碼經微處理器資料匯流排34送至指狀部。一當各符號產生一用於符號n的符號資料對 $D_I(n)$ 及 $D_Q(n)$ 時，在一符號間隔內I及Q符號累加器加總解展頻及未回復之I及Q晶片。因爲導引頻道涵蓋所有0 Walsh碼0，不需使用任何分開的Walsh序列產生器恢復導引。即時解展頻器的輸出直接爲即時I，Q累加器114及116所加總，而且符號資料產生一導引對 $P_I(n)$ 及 $P_Q(n)$ 。

時間追蹤迴路爲不同的導引強度所驅動，該導引強度補償距現行指狀部偏移之晶片之半。因此，一分開的I及Q累加器118及120組加總爲一延遲解展頻器104b所提供的解展頻導引，該解展頻器所使用的取樣爲即時導引及符號累加器所使用者相距半晶片。爲了對符號n產生一與即時導引對延遲半擴展頻譜的導引對， $P_{IL}(n)$ 及 $P_{QL}(n)$ ，延遲解展頻器104b與即時解展頻器104a使用相同的PN序列。爲了對符號資料產生一與即時導引對延遲半擴展頻譜的導引對， $P_{IE}(n)$ 及 $P_{QE}(n)$ ，延遲解展頻器104b累加器所使用的PN序列，比解展頻器104a所使用者慢一擴展頻譜。時間追蹤迴路使用交錯符號上先或慢導引對的半晶片。應用各符號致能選衝脈波158，可清除累加器，110，112，114，116，118，120

## 五、發明說明 ( 17 )

，且開始總加下一符號間隔。上述元件在指狀部中發生的晶片率處理，其位在圖3中邊界98之左側者。此晶片率處理的結果為一每符號中所產生的裝置向量。

$$\{D_I(n), D_Q(n), P_I(n), P_Q(n), P_{IE/L}(n), P_{QE/L}(n)\}$$

然後，由圖3中邊界98之右方的元符號率下處理該向量。

基本上如圖3中I及Q導引濾波132，134所示，對即時致能選衝脈波導引資料 $P_I(n)$ ， $P_Q(n)$ 濾波而開始符號率處理。此濾波動作使導引參考中符號至符號間的變動平整化，而對點產生相投影及尺度操作產生較穩定的參考值。

在較佳實施例中，I及Q導引濾波器132，134之型態如第一階無線脈衝響應(IIR)濾波器。對各個符號，抽出一部份現在正行濾波之值，且加入一新資料，導引資料 $P_I(n)$ ， $P_Q(n)$ 以產生新濾波輸出 $Pf_I(n)$ ， $Pf_Q(n)$ 。

在各符號中，內積電路130執行在式(2)中所定義的點產生操作，取出 $D_I(n)$ ， $D_Q(n)$ 符號向量，且應用濾波導引向量 $Pf_I(n)$ ， $Pf_Q(n)$ 求其內積。此結果為一尺寸值，指示含導引之向中資料符號量，其大小係由接收導引之強度所訂定。

在用於於對內積再正規化的穿越及限制(圖中無)以導致有興趣之位元之後，此符號輸出寫入符號去轉換緩衝器144中。去轉換緩衝器為應用指狀部自身特殊之符號對齊寫入的先入先出(FIFO)緩衝器，該特殊之符號對齊如由符號致能選衝脈波158所提供者。在各指狀部的去轉換緩衝器使用同一結合器符號致能選衝脈波(圖中無)加以讀取。此對指狀部所指定的不同偏移進行補充，且允許符號結合器22加

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 18 )

總不同指狀部的符號流。

去轉換緩衝器的符號輸出當指狀部為離開鎖住態時，為一AND閘152所罩住。鎖住態148指定指狀部正追蹤一可信賴且合理的強路徑，且當指狀部不在鎖住狀態時，罩住指狀部符號輸出，從結合器22輸出產生一較高品質的結合符號流。

決定鎖住狀態之信號處理由能量電路140開始，以使用I及Q導引濾波器輸出以決定 $[Pf_I(n)^2 + Pf_Q(n)^2]$ ，此對應將追蹤之峰值中導引之能量。然後，此能量為鎖住偵測濾波器142所濾波，而產生長期平均指狀部能量位階。在指狀部再指定期間，微處理器30可回讀此指狀部能量，且與搜尋器14所發現的最後多路徑峰值相比較，當多路徑環境改變，且峰值進入且離開時，將指狀部再指定予搜尋器所發現的較強路徑。

在較佳實施例中，鎖住偵測濾波器142的型態如同一簡單的第一階IIR濾波器。對各符號，在濾波器中一部份的能量被扣除，且從能量電路140加入的能量加總而產生新濾波指狀部能量輸出。

臨限值比較方塊150比較從鎖住偵測濾波器142輸出的指狀部能量與由微處理器30寫入方塊中的鎖住臨限值及未鎖住臨限值。如果能量高於正鎖住臨限值，強迫鎖住態進入正鎖住(in-lock)狀態。如果能量低於未鎖住臨限值，則鎖住狀態148強迫進入未鎖住狀態。否則鎖住狀態148仍然不變。此在鎖住狀態148中產生磁滯效應，其中一當指狀部掉

## 五、發明說明 ( 19 )

入未鎖住狀態時，其能量必須升至正鎖住狀態臨限值之上，以進入鎖住狀態，且一當指狀部被鎖住時，能量必需掉入未鎖住臨限值，以離開鎖住狀態。

一當符號通過濾波導引  $Pf_I(n)$ ， $Pf_Q(n)$  向量，穿越產生電路 146 執行在式 (3) 中定義的一內積操作，其中該濾波的導引向量用於前一符號， $Pf_I(n-1)$ ， $Pf_Q(n-1)$ 。此產生一純量值，其指示 QPSK I，Q 空間中導引之轉換率，提供區域振態器時脈間的頻率錯誤量測，且用於在基地台傳送信號。在穿越及限制 (圖中無) 以再正規化內積而產生所興趣之方塊之後，當指狀部在未鎖住狀態時，頻率錯誤為 AND 閘 154 所罩住，因此當指狀部正追蹤一可信賴而合理的強信號路徑時，只對 LO\_ADJ 符號 36 產生作用。

如前所述，一時間追蹤迴路，當尖峰偏離迴繞而行動台相對環境中目標位置改變時，其保持指狀部使對心於所指定的多路徑尖峰中，因此產生多路徑反射。一連續符號，半擴展頻譜補償導引符號 118 及 120 交替輸出。能量電路 136 對各符號計算  $[P_{IL}(n)^2 + P_{QL}(n)^2]$  或  $[P_{IE}(n)^2 + P_{QE}(n)^2]$ ，對應導引中能量，該導引比將時計產生器之追蹤之峰值早或晚半擴展頻譜偏移。時間追蹤濾波器 138 計算此兩能量之間的差。

$$[P_{IL}(n)^2 + P_{QL}(n)^2] - [P_{IE}(n-1)^2 + P_{QE}(n-1)^2] \quad (4)$$

此差值形成一矩陣，用於得到第二階低通濾波器。第一及第二階貢獻之增益為微處理器 30 所指定。此允許在起始的辨識期間得到較寬廣的濾波器頻帶，然後，再得到一較

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(20)

窄的頻帶，當指狀部鎖住時，其可排除在頻帶之外的寄生雜訊。當最後相累積階段溢流或不足時，時間追蹤濾波器發生一前進或延遲信號。此回饋至指狀部時計產生器122，此由一簡單的CHIPX8壓縮或擴充晶片周期。此調整指狀部，在將指狀部再集中於將追蹤之路徑的峰值方向上，將指狀部偏移1/8晶片。

在微處理器30指定一開始偏移之搜尋窗口(寫入搜尋時計產生器200)及一搜尋長度(寫入搜尋信號方塊206)後，搜尋器14搜尋各搜尋窗口，序列計算搜尋窗口中的各偏移。對各個偏移，在一指定數目的擴展頻譜中，搜尋器整合導引(寫入搜尋時計方塊200中)，計算所產生的導引能量，且最好在一指定的間隔數中，加總一些導引能量(寫入搜尋信號方塊206)。搜尋器的輸出為搜尋窗口中多路徑環境的軌跡，其極相似於圖1。多路徑軌跡可直接回至微處理器，或減低微處理器必需加以處理的資料量，搜尋器可濾波該結果，因此只報告在搜尋器所發現的最大峰值之分離表列。

如果指狀部處理分為擴展頻譜率及符號率處理，在較佳實施例中，搜尋器分成兩功能群，如圖4中的搜尋功能方塊圖中所示者。在傳統的電路配置中，圖4中的各元件各對應一實質電路；在傳統一般目的的DSP配置中，各元件在信號處理碼中均含對應步驟。所有在晶片位階上操作的元件示於邊界198之左側，而所有各整合期間操作的元件示於邊界198之右側。

搜尋器14提供輸入進位器102之I及Q取樣32。與指狀部

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(21)

12a-c不同，其可選擇輸入資料中8個位數中之一位數，搜尋器進位器102總是於搜尋期間固定的半晶片偏移處取樣。因為搜尋器只計算在半晶片增加處的搜尋窗口，所以可固定進位器102，一粗略掃描仍足以保證沒有任何候選路徑會漏失掉。當一指狀部指定予搜尋器所發現的路徑時，甚至當指定掉至分開搜尋結果之兩半晶片之間時，仍可快速對心在路徑上。該取樣及在搜尋器中的其他晶片率取樣隨來自搜尋器時計產生器200之晶片致能選衝脈波而動作。

各產生的前進或延遲(可由於搜尋信號方塊218依序處理經過搜尋窗口的搜尋器而產生的搜尋延遲，或由於微處理器30的轉換(slew)而在不同的開始偏移中開始新的搜尋)的效應為將晶片致能選衝脈波214產生的速率加快或減慢。搜尋器時計產生器200亦輸出一sum\_done選衝脈波216，其指示搜尋整合期間已完成。

搜尋時計產生器200在可為微處理器30所讀取的內部搜尋器位置暫存器中儲存所有偏移改變的淨效應。搜尋時計產生器200亦用於微處理器所寫入的位置指定暫存器。以轉換搜尋器至一新的偏移。當微處理器30轉換搜尋器14時，一在搜尋器時計產生器200中的內部機構持續前進或延遲搜尋時計，直到其決定搜尋器14已到達其指定偏移為止。一當其到達指定偏移時，搜尋器14開始在搜尋窗口中指定由第一偏移始的搜尋。

如應用指狀部12a-c，在搜尋器14中，對QPSK解展頻器104a及104b提供對應的十進位即時及延遲I及Q晶片取樣。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(22)

解展頻器104亦接收來自IQPN序列產生器106的PN序列，其與在基地台中擴展資料所用者相同。IQPN序列產生器106隨來自搜尋器時計產生器200之晶片致能輸出214而動，因此產生與將為搜尋器所計算之電流偏移一致的PN序列。搜尋器不只用於量測各偏移中的導引長度，且因此在指狀部中不需使用Walsh序列產生器。

即時解展頻104a之輸出直接由即時I及Q累加器162及164加總，且延遲解展頻104b方塊的輸出直接由延遲I及Q累加器166及168加總，產生一用於符號的導引對 $P_I(n)$ 及 $P_Q(n)$ ，且在各整合期間產生的資料向量：

$$\{P_I(n), P_Q(n), P_{IL}(n), P_{QL}(n)\}$$

然後，在整合的間隔率中由圖4中邊界198之右側的元件加以處理。

須知在較佳實施例中，一即時及一延遲偏移為搜尋器同時計算。此種平行處理可保證搜尋器對典型的搜尋窗口所產生的多路徑軌跡，其速率快於多路徑環境之改變。對較佳實施例所討論的信號處理亦可加以應用，而不對於額外的解展頻累加器對失去一般性，如果需要的話當額外解展頻累加器可得到額外的搜尋性能。

在各整合期間之後，能量電路202計算 $[P_I(n)^2 + P_Q(n)^2]$ ，其對應至即時導引能量，且能量計算204計算 $[P_{IL}(n)^2 + P_{QL}(n)^2]$ ，此對應用於現在為搜尋器所計算之偏移之延遲導引能量。最好在幾個整合期間中，由不相關累加器208加總即時導引能量，且同樣地，由不相關累加器210加總延遲導引能量

## 五、發明說明(23)

。在指定數的整合期間已經過之後，在不相關累加器208，210中所產生的結果送入搜尋結果處理器212中。然後，搜尋信號方塊206，減少其內部偏移計數，且發出一延遲予搜尋器時計產生器200。此導致搜尋器在下一窗口中進行下一偏移。

在與將計算之新偏移一致的PN序列開始解展頻，清除即時及延遲累加器162，164，166及168，且開始對新偏移加總解展頻導引晶片。當在搜尋窗口中搜尋信號方塊經指定數的晶片對搜尋器排序時，搜尋器再回至閒置態，直到搜尋器再接收到命令以搜尋另一窗口為止。

在上述美國專利申請案08/144,902中，其標題為Demodulation Element Assignment in a System Capable of Receiving Multiple Signal，該最佳的實施例基於在搜尋窗口中所得到的結果指定指狀部。在較佳實施例中，在各搜尋結果處理器212中追蹤四個最佳結果(微小或大於在其他實施例中儲存之結果數)。在結果處理器212內的結果暫存器儲存所發現之最大尖值的分列表列，及其對應偏移。如果為不相關累加器208或210所提供的最後搜尋結果超過在最佳結果表示中所儲存者，則在結果處理器212中的信號邏輯棄除第四個最佳結果，且在表中的適當位置，插入新的能量及對應偏移。存在更多種已知方法可提供此分類功能。其中任一方法可使用在本發明的觀點之內。

搜尋結果處理器212亦用於一局部最大濾波功能，其可比

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(24)

較現在之能量與相鄰偏移中所得到的能量。如果致能的話，局部最大濾波器防止最佳結果表列被更新，甚至雖然一結果爲了包含在內非其要求之品質時，除非該結果表示一區域多路徑指定。依此方式，局部最大濾波器防止在最佳結果中由充填多個項目而清除多路徑，而沒有留下任何空間供微弱而不同的多路徑，而可作爲解調之較佳候選者使用。

局部最大濾波器可直接配置。現在搜尋結果與前偏移結果比較，比較之結果指示將追蹤之峰值的斜率。一從正至負之斜率遷移指出局部最大，且使最佳結果更新。可適當啓動斜率鎖存器，且由此，可將邊界偏移考慮進去。

在搜尋結尾時，最佳結果提供予微處理器。搜尋器濾波該結果，使得微處理器30只需鎖住最大峰值，而使微處理器30大大地減低於搜尋工作上的處理量。

圖5爲圖2之可移動式解調器中符號結合器22，功率結合器24及頻率錯誤結合器26之處理的功能圖。在各符號中，符號結合器從三個指狀部中取出去除轉換符號串42a-c，由加法器262加總，在穿越及限制後(圖中無)，經圖6的XOR閘270使用由使用指定長碼280時間(其與蜂巢(cell)中同一部份)對齊去擾頻軟決定符號。各使用者有其唯一的使用者長碼，且更呼叫設定期間應用未廣播之參數塑立其型態，因此提供私人量測。PN產生器埋入結合器時計產生器264中，且在時間上與其結合。結合器時計產生器264輸出一結合器符號選衝脈波282，其與指狀部符號選衝脈波158a-c無關

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 25 )

，其已在12a-c之符號去轉換緩衝器144中瞬間讀取的致能角色中提到。

結合器時計產生器264用於一來自資料機(圖中無)之調變區之輸入TX\_PCG信號278，其指示在前一功率信號群期間行動單元在反向連結上傳輸。在較佳實施例中，功率信號群為1.25 msec間隔，其中行動單元可管制反向連結中的傳輸。如果有可移動式傳輸，則TX\_PCG 278告知結合器在前向連結上封閉功率信號決定次頻道上注意接收功率信號決定。

來自使用者PN序列280的取樣位元決定在功率信號群內那一前向連結交通符號被選中，以提供功率信號決定位元。在較佳之實施例中，功率信號決定可依據應用上的需要選定一或兩符號，在符號選用期間，結合器時計產生器264確認PUNCT信號284。此標示符號資料，因此在符號資料串46中放置一刪除信號，資料串46提供予解交錯器及解碼器。給定在較佳實施例中使用的強力前向錯誤校正碼，解碼器28可重建選用符號。

功率結合器24使用為符號結合器22所使用的三個去除轉換指狀部符號串。實際上功率結合器24為2個分開的加法器結合器對，其允許行動台監視來自不同蜂巢的功率。一般這些加法器結合器對中只有一個動作，但應用二或三種軟按鍵，行動台可同時從二或三個蜂巢採取功率決定。

蜂巢0使用加法器246及累加器252；蜂巢1使用加法器248及累加器254；蜂巢2使用加法器250及累加器256。在各符

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 26 )

號中加法器 246，248及 250加總來自三個指狀部 12a-c的符號串 42a-c。累加器 252，254及 256如果使用兩符號穿越。在軟鍵中斷期間，指狀部 12a-c可於蜂巢之間重新指定作為各蜂巢改變的多路徑環境。

為了提供最大韌性，AND閘 240a-c，242a-c，及 244a-c提供微處理器 30一機構以將指狀部從一蜂巢向另一蜂巢切換。例如，當不只軟鍵中斷期間，只使用蜂巢加法器累加器對 246，，252。三個AND閘 240a-c均致能，而對應蜂巢 1及 2的AND閘 242a-c及 244a-c均失能，罩住指狀部加法器—累加器對 248，254及 250，256則可有效地減弱。

在三種軟鍵中斷的方法中，一指狀部指定予各蜂巢，且AND閘 240a-c，242a-c中的各指狀部應用其他兩個來自各失能群的AND閘致能，因此三個加法器—累加器均動作。在累加器 252，254，256中的符號位元形成一硬 "up=0"或 "down=1"決定。

在軟鍵中斷中，如果任一蜂巢向行動台提供請求以關閉其傳輸功率，此指示行動台聲音相當大且在蜂巢位址處相當清楚，且可不必知曉其他蜂巢決定。此種邏輯反應在 "or-of-the-down" OR閘 258，其結合來自動作蜂巢的功率決定。表示最後結合之決定之OR閘 258之輸出在TXGAIN累加器 268中加總。

TXGAIN累加器由PUNCT信號 284致能，保證其傳輸功率輸出只有在回應功率決定符號時才調整。由外部R-C濾波脈衝密度調整器(PDM)276而將TXGAIN值轉換為類比電壓

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(27)

位準，其輸出一脈衝串，其值在一設定間隔期間正比於由 TXGAIN ACCUM 268所提供的輸入值。

在各符號中，頻率錯誤結合器26從三個指狀部中取出頻率錯誤串44a-c，由加法器加總，且在穿越及限制(圖中無)之後加總結合之頻率錯誤進入LO\_ADJ累加器266中，以提供局部振盪器調整參考。LO\_ADJ值由外部R-C濾波PDM 274 LO\_ADJ輸出36而轉變成類比電壓位階。PDM 274輸出脈衝串，其密度在一設定的間隔之內正比於由LO\_ADJ ACCUM 266所提供的輸入值。

在傳統的助益電路裝配中，在圖3，4及5中說明的各個乘法器，累加器或比較器如分佈電路般分開裝配，而各元件直接對應至積體功率(IC)晶粒上某些電路區。特別需要顧慮者為用於執行即時導引濾波能量，早或延遲導引濾波能量，操作及外積操作，和內積操作的四個乘法累加器，其對各指狀部複製。

這些結構採取一尺寸合適的晶粒區以作為配置之用。本發明者應用一完全符號完成該處理，其功能比使用共享資料路徑更有效。圖6示混合結構，其用於助益選衝脈波及一般DSP方法之元件。在圖3中線98左方的各所有指狀部晶片率正規化保持在圖6之其餘助益電路中作為指狀部前端312，及搜尋前端314。所有在圖3之線98之右方處理的指狀部符號率，所有在圖4中線198之右方處理的各積分間隔，及圖5的結合功能已整合在共用多重累加器資料路徑300中。

在各符號中，指狀部前端312產生一用於I及Q符號整合以

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 28 )

用於交通頻道符號資料，I及Q導引及早或延遲導引的資料向量。在各整合期間，搜尋器前端314產生一資料向量，其用於I及Q及延遲導引之I及Q符號整合結果。由共用資料路徑經指狀部前端及搜尋器前端共用的三態匯流排174存取資料向量組成。

在各符號中，結合器時計產生器264輸出一結合器符號致能282，指狀部前端輸出各別的符號致能158a-c，且在各搜尋器整合期間，搜尋器輸出一sum-done信號216。資料路徑信號電路308使用這些選衝脈波使指狀部前端312，搜尋器前端314和在先來先服務基礎上的結合功能之間資料路徑的使用。一當列隊完成之後，信號器308經一儲存在微碼ROM 306中的微碼指令區將一資料路徑列序。微碼說明資料路徑300之內部元件而允許其執行用於服務方塊之信號處理所需的累加，乘及比較功能。信號器從隨機存取記憶體(RAM)304中讀寫，RAM304作為儲存所有跨符號邊界保留的解調器狀態資訊的暫存器。這些用於各指狀部12a-c的去除轉換記憶體及濾波器值，及在搜尋器14中發現的最大峰值之分類表列。

圖7為指狀部前端312的方塊圖。其執行與圖3之指狀部晶片率處理相同之功能，以上至晶片累加器110，112，114，116，118，120。在指狀部符號致能選衝脈波158中，這些累加器的資料向量輸出為半鎖存器350a-f所存鎖，緩衝資料向量，因此當在半鎖存器350a-f中鎖存之值等待轉為共用資料路徑300所處理時，指狀部晶片累加器可開始總用於

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(29)

下一符號的資料向量。半鎖存器350a-f為三態緩衝352a-f，以允許其在所有指狀部前端及搜尋前端之間使用之共同匯流排上輸出。三態匯流排174為一分佈多工器；資料路徑信號308選擇在指狀部前端或搜尋器指狀部中三態驅動器352a-f中之一以向匯流排驅動。三態匯流排174提供對所有含最小路徑指向之不同資料向量組成的資料路徑存取。指狀部前端時計產生器122接受一外部前進或延遲160，其為資料路徑信號308在更新指狀部時間追蹤濾波器之值時產生。

圖8示搜尋器前端314的方塊圖。其所執行的功能同於晶片率處理功能，其中於圖4中上至晶片累加器162，164，166，168之搜尋器。在搜尋器sum-done邊界216上，這些累加器的資料向量輸出為半鎖存器360a-d所存鎖，緩衝資料向量，因此搜尋器晶片累加器當存鎖在半鎖存器360a-d中之值等待轉為共用資料路徑300所處理時開始加總下一符號的資料向量。半鎖存器360a-d為三態緩衝362a-d可允許在與指狀部前端共用匯流排174上輸出。資料路徑信號308選擇三態驅動器362a-d中之一驅動器，以當資料路徑服務搜尋器時，可驅動入匯流排。搜尋器前端時計產生器200當其完成一偏移處理，且考慮在搜尋窗口中的下一偏移時，接收為資料路徑信號308所產生的外部搜尋器延遲。

現請參考圖6，資料路徑300用於兩操作域輸入鎖存器322，326。此操作鎖存器可用於來自狀態資料向量匯流排174或暫存器檔RAM 304之值，此經多工器(MUX)320及MUX

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 30 )

324獨立選取例如，當將用於在時間追蹤中半晶片延遲導引能量計算之 $P_{II}(n)$ 平方時，在此例中，MUX 320及324選擇來自資料向量輸入匯流排之輸入。當執行內積時，從暫存器檔RAM中讀取濾波之導引 $Pf_I(n)$ ，其為MUX 324所選用且為鎖存器326所取得，而用於將服務之指狀部的 $D_I(n)$ 驅動內資料向量輸入匯流排，其為MUX 320選用，且為鎖存器322取得。兩操作域鎖存器乘法器328加以相乘。

乘法器328為完全平行的結合乘法器，其在單時脈循環內產生兩操作域之乘積。乘法器輸出或儲存在鎖存器326中的操作域之一經MUX 330選擇，而由加法器334應用累加器回饋鎖存器342加總。

在資料路徑中的所有數學操作使用2補數表示法使用，因此使用XOR閘332執行1補數操作且固定時加法器之LSB進1位，則MUX 330的輸出可視狀態扣減而非加入。可視狀態將AND閘336置於加入加法器334的累加器鎖存器342之回饋中，因此MUX 330的輸出累加器鎖存器342中，而非與前一內容相加。

對加法器的輸出饋入一可程式限制階338，其伴有一可程式正規化階340，只對將執行之操作選擇有興趣的加法器輸出位元。在操作後對該結果再正規化，對系統雜訊底階之下的LSB加以去除，且將對很少設定的MSB飽合，則對所有操作值至多維持雙精準字元，而不會產生位元溢載現象。

在三態匯流排174上提供的資料向量為單精確字元，在較

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(31)

佳實施例中，其寬度為10位元。基本上指狀部符號及儲存在暫存器檔RAM 304中的頻率錯誤為單精準字元，而第一值以雙精準字元加以儲存，在較佳實施例中為20位元寬。暫存器檔RAM 304用於可獨立存取之兩排，其可存取一單精準字元或共同存取雙精準字元。

在較佳實施例之暫存器檔304的儲存圖中用於兩64個10位元字元的RAM排，如圖9所示。在暫存器檔中的儲存值分成指狀部頁，一搜尋頁及一結合器頁。在指狀部頁的場組成對各指狀部均相同，因此將服務之指狀部前端之指數形成負選擇，且從暫存器檔304中存取的指狀部狀態指定為一進入選擇頁的偏移。對各指狀部12a-c中，符號去除轉換緩衝記憶體，I及Q導引濾波值及其用於外積的延遲型式，時間追蹤濾波器值，及鎖住中濾波值皆存在暫存器檔中。

暫存器檔用於微處理器寫入暫存器，即正及未鎖住臨限值，及在指狀部完成轉換之後的起始指狀部中，及用於第二階時間追蹤迴路的頻率累加器項。暫存器檔亦用於微處理器讀取暫存器，即用於第二階時間追蹤迴路的指狀部中及頻率累加器。這些值可更有效地儲存在RAM中，而非在讀寫鎖存器中；一微處理器讀寫標示344提供一端口，微處理器可由此讀寫這些值，當進行存取時，暫時停止資料路徑序列。微處理器不經常地充分存取這些數值，因此在資料路徑序列上所產生的延遲不具意義。

對於搜尋器14，暫存器檔儲存即時及不相當累加器的中間值，及用於局部最大偵測的能量值，及由搜尋器發現的

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(32)

四個最強峰值之儲存表列。對於結合器，暫存器檔儲存在加總兩連續選用符號時的峰巢累加器252，254及256狀態，及TXGAIN累加器268和LO\_ADJ累加器266之狀態。由微處理器30指定TXGAIN及LO\_ADJ累加器的起始值，且這些現行值為微處理器30使用讀/寫標示344回讀。

回至圖6中，由累加器鎖存器342取得限制正規化之加法器輸出。累加器鎖存器342輸出回饋至用於下一加總計算的加法器336中，且其內容可回寫至暫存器檔RAM 304。在適當的時間當更新TXGAIN或LO\_ADJ累加器值對應寫回暫存器檔RAM 304中時，鎖存器342的輸出可為TXGAIN PDM 274及LO\_ADJ PDM 276所取得。當服務結合器功能時，資料路徑在一點上產生在累加器鎖存器342之輸出處的結合符號。然後，結合符號為XOR閘270所擾頻，且由使用者PN序列280及結合器時計產生器264之PUNCT信號284輸出所除去，如前面圖5之相同電路之說明。

由於易於裝置，在較佳實施例中，某些使資料路徑序列有效的狀態，如指狀部鎖住狀態，用於局部最大濾波的斜率鎖存器，用於指狀部去轉緩衝器的讀寫指標，不相關累加及現在搜尋偏移計數為不同的鎖存器及在資料路徑信號電路308內的信號邏輯所完成，而非經過RE檔304中的資料路徑序列及額外的儲存宣告。由追蹤讀寫去轉緩衝指標，為結合器時計產生器264或指狀部時計產生器212所處理的最大時間間隔為對應的符號間隔選衝脈波。

資料路徑信號308使用來自加法器334的符號位元輸出346

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 33 )

作為旗標信號用於正鎖住臨限值，未鎖住臨限值的資料路徑序列及最大局部濾波器，且在最佳搜尋器結果表列分類期間執行。如果當計算新的時間追蹤濾波器輸出時，符號位元346溢流，此指示指狀部為CHIPX8所前進或延遲。當發生此情況時，前進或延遲命令160a-c從資料路徑信號308回至前端為資料路徑所服務的指狀部前端312。經微處理器資料匯流排34，微處理器30指定資料路徑信號308整合數，以對各偏移執行，且指定在各窗口之偏移數。微處理器亦指定用於功率結合之各蜂巢指狀部，致能指狀部時間追蹤迴路增益予資料路徑信號，且亦可直接寫入指狀部的鎖住狀態，以超越由鎖住臨限值比較所決定的值。

如前所述，當指狀部前端，結合器功能或搜尋器前端前對應的符號致能選衝脈波158a-c，282或sum\_done選衝脈波確定時，在先來先服務的基礎上加以服務。當資料路徑300已完成早先請求元件服務時，資料路徑信號308將請求元素置於處理列對中。如果二或多個元件同時請求服務，資料路徑信號308任意指定所含元素之一序列隊中的第一項，且其他元素置於其後。因為指狀部前端及搜尋器前端之輸出已緩衝，資料路徑含完全之符號以對其服務，直到下一個符號結果蓋住緩衝器中的資料向量為止。只要資料路徑在各符號周期中的額外時脈循環可用，總是可確認在任何最惡劣的列隊情況下，在下一符號邊界發生前，每指狀部12a-c均可用。

在一前述期間，指狀部時間追蹤迴路除去在連續符號選

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 34 )

衝脈波158之間的時間中不合理的單一時脈。尤其需顧慮的是在一前進方向上轉換多指狀部12a-c的狀態。在此狀態下，指狀部12a-c在晶片基礎上於一晶片上前進，因此連續符號選衝脈波之間的時間減半。在實施例中並非設計一資料路徑序列，使其有足夠的頭部空間以處理最壞狀態下使用256時脈間隔的列隊圖樣，本發明的指狀部時計產生器122在前進期間簡單地壓抑其符號致能選衝脈波輸出158a-c，當指狀部完成轉換，且到達其指定的偏移時將其再度致能。

一當列隊完成後，信號器經一固定的處理序列而將資料路徑列序，塑立該資料路徑之型態以執行與將服務方塊之信號處理有關的累加，相乘及比較操作。將服務之元件的型式形成進入微碼ROM 306的頁選擇，且使用進入序列的元素型式作為進入選擇頁的偏移以形成微碼ROM位址。微碼ROM輸出指定驅動入資料向量三態匯流排174的組成，任何對暫存器檔RAM 304之存取，及一信號字元c[16:0]，其型能為共用資料路徑300的內部元素。信號c[0]，c[2]，c[4]形成MUX's 324，320，330之多選擇輸入；信號c[1]，c[3]，c[16]為鎖存器326，322，342的致能信號；信號c[5]，c[6]，c[7]，信號用於加法器之額外減及負載功能，場c[11:8]及c[15:12]完全指定用於加法器334之輸出的限制及正規化位元位置。

當服務一指狀部前端312如圖10所示，則在連續時脈循環上的資料路徑執行操作序列。其緊密地跟隨與圖3討論指狀

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 35 )

部相關之符號率處理。對各循環而言，圖10之表列其組成，如果需要該驅動進入三態資料向量匯流排174，及如果需要，從暫存器檔RAM 304對c[16:0]資料路徑信號字元之存取，和一簡短的引言，用於參考圖3之指狀部所使用資料路徑符號率信號處理之說明。

首先，由抽減一部份的現行位準而更新導引濾波器，且在時脈循環0-6期間從選擇的指狀部前端加總即時I及Q導引累加器輸出。在時脈循環7-9期間，計算濾波的導引及選擇指狀部前端之符號累加輸出計算內積。在時脈循環10-13期間，使用濾波的導引及儲存在暫存器檔304之前一符號濾波導引值計算內積。在時脈循環14-16期間計算導引能量。當在時脈循環17-18期間鎖住偵測濾波器首先由抽減一部份現行位準而更新時，此能量寫入暫存器檔304中的寫入位置。

然後，用於現行位準的導引能量再讀出且加總已產生新的鎖住偵測濾波器值，其在時脈循環19-21期間寫回暫存器檔304。在時脈循環20-21期間由比較正鎖住及未鎖住臨限值而決定新的時脈循環狀態。在時脈循環22-24期間，計算延遲導引能量，減去在上一符號中得到的前頭導引中，且從暫存器檔RAM 304中讀回以產生早一延遲能量差矩陣，以驅動第二階時間追蹤迴路。

時間追蹤矩陣寫入暫存器檔304中，且馬上讀出至資料路徑之輸入位置。當在時脈循環27期間，載入累加器輸出鎖存器342時，其大小由微處理器指定之增益常數K2決定。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 36 )

然後，此大小之值加入第二階濾波器的時間追蹤頻率累加器組成。更新的時間追蹤頻率累加器回寫入暫存器檔304，且馬上再讀回至資料路徑的輸入位置，在此與時間追蹤矩陣加總，該矩陣之大小係在時脈循環32期間由時間指定的追蹤相累加器組成決定。此值與第二階濾波器之時間追蹤累加器組成加總，且新的相累加器值回寫入時脈循環34上的暫存器檔304。因此資料路徑總共需35時脈循環，以處理各符號的指狀部。

當服務搜尋器前端314示於圖11中時，由連續時脈循環上的資料路徑執行操作序列。其緊密跟隨用於圖4中討論之搜尋器的各整合期間處理。在時脈循環0-2期間，計算用於延遲導引整合的導引能量。此能量與一在時脈循環3上的瞬間不相關累加器值加總，且在已消逝之整合間數上操作的新總合在時脈循環4中回寫入暫存器檔304中。在時脈循環4-8期間對即時導引整合進行相同的操作。如果搜尋器14對同一偏移必需進行更進一步的組合，則資料路徑完成服務該搜尋器，如在圖11之時脈循環8之後的實線所畫者。

如果不是持續處理，則此為現行偏移的最後整合間隔。在時脈循環9-12中進行局部最大濾波處理。資料路徑300決定即時及延遲偏移結果的多路徑追蹤斜率，及決定延遲偏移結果及前一偏移即時結果之間的多路徑追蹤斜率。如果斜率鎖存器從"1"向"0"遷移，則已偵測到局部最大。然後，資料路徑300考慮在該點上於搜尋時發現之最峰值分類表列中的峰值。

## 五、發明說明(37)

從在時脈循環13上最強峰值0開始，且持續至時脈循環23上的峰值3，現正處理之偏移的能量與儲存峰值相比較。如果輸入能量大於比較的儲存能量，則將輸入能量寫入儲存能量中，然後，同時在累加器鎖存器342中取代輸入能量。依序由最大至最小，一當輸入能量大於儲存峰值時，當累加器比較處理持續時，所有較小的峰值皆自動降一級。此僅為提供此種分類之多種方法中的一種。任一方法份適用於本發明的觀點。在較佳實施例中，此最小搜尋器整合為32晶片，且每偏移含單一整合間隔，在較差的狀態下，對每32個晶片整合間隔而言，資料路徑300總共需要24時脈循環，以支持該搜尋器。

當服務結合器功能時，為連續時脈循環所使用的操作序列示於圖12中。其緊緊跟隨著用於圖5之結合器功能之符號率處理之後，在時脈循環3中，從暫存器檔304讀取各時脈循環中的一去除轉換指狀部符號，產生最後結合，限制及穿越軟決定符號。在時脈循環4-8，9-13，14-17期間相似的各指狀部加總在用於蜂巢0，蜂巢1，及蜂巢2功率結合器I決定的穿附(puncture)符號中進行。如果使用兩穿附符號，結合的穿附符號可與前一用於將處理之結合符號加總，該將處理2結合符號儲存在暫存器檔304中。"or-of-the-downs" OR閘258為一資料路徑信號308中的不同閘，信號308使用加法器符號位元輸出346作為各依序通過之各蜂巢的硬體上/下決定。在時脈循環19-20期間，一基於結合功率決定的+1或-1值加入從暫存器當304中讀取的TXGAIN值。當新的

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 38 )

TXGAIN值回寫入暫存器檔304時為PDM 276取得。在時脈循環22-24期間，從暫存器檔304中讀取每時脈循環一指狀部頻率錯誤，且加總以產生一新頻率錯誤調整，此值加入來暫存器檔304讀取的LO\_ADJ值。當新的LO\_ADJ值寫入暫存器檔304中PDM 274取得新的LO\_ADJ值。因此，資料路徑總共需要28個時脈循環以對各符號處理一指狀部。

本發明的架構存在一些優點。例如，因為一組指狀部前端方塊共同複雜的處理方塊，所以可簡單地加一新的指狀部前端方塊而加入解調一額外信號路徑的能力。指狀部前端方塊不需使用相當大的晶粒區域，因此在此型式中延伸解調能力的成本相當低。每符號應用512 CHIPX8時脈循環，資料路徑具有相當多的"頭部空間"，或閒置循環，其多於指定信號處理工作所必需者。

如圖10，11及12中所計算者，在512個CHIPX8符號間隔期間，本較佳實施例使用3個指狀部前端及最小的32晶片搜尋器整合間隔，資料路徑將處理用於105時脈循環的指狀部。該搜尋器用於48時脈循環，且結合器用於28時脈循環，總共使用512個可用時脈循環中的181個，對應35%的使用因素。另一種陳述方法為資料路徑在3.5 MIPS下執行。此證明了對助益搜尋器及指狀部前端載下簡單的晶片率功能的意義，此將信號處理所需的速度從75 MIPS降至3.5 MIPS。此種遷移直接達成節省功率的目的，且由助益前端所消耗的功率只增加此量之一小部份。為了對量，或指定型態及搜尋器處理產生有意義的擴充，或應用對應較短的符號

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 39 )

周期支援較高的資料服務，可簡單地增加共用資料路徑時脈頻率而增加此頭端空間(headroom)。

在本發明實施例中的解調器架構為傳統助益電路及一般目的使用之DSP方法的混合。與傳統的助益電路方法相比較，共用資料路徑消耗的功率較少，且與圖3，4，5中不同的符號率電路比較相當小。共用資料路徑相當精緻，且使用I及Q位元單精準和20位元雙精準演算法，因此適於即時工作處理的需要。混合方法維持韌體(而非助益電路)中編碼演算。圖10，11，12中的時間線序列形成小微碼核心的基礎，且與指狀部，搜尋器及結合器功能可在100微碼線下裝配。

前述較佳實施例之說明在於使嫻熟本技術者可裝造或使用本發明。對於熟習本技術者可對這些實施例進行不同的修改，且本文中所定義的一般原則可加到其他的實施例，而不使用本發明之功能者。因此本發明並不限於上述實施例，而是依據下列申請專利範圍中所提出的原理及新特徵中的廣泛觀點。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要 (發明之名稱： 用於一擴展頻譜多重存取通訊系統的可移動式) 解調架構

本發明係有關於在使用前向連結指狀部的導引之擴展頻譜多重存取系統中解調一信號。一分離多徑接收機基於信號處理所產生的周期分離信號處理。由服務多個指狀部前端及搜尋器前端的單一共時多重累加資料路徑執行符號率處理。該前端為助益電路 (dedicated circuit)，其執行所有的晶片率處理，產生一資料向量，且確定一旗標，其指出該結果正準備接受共用資料路徑之服務。一資料路徑信號器裁定 (arbitrate) 指狀部前端，搜尋器前端及結合功能間資料路徑之使用，資料路徑之型態可達成先來先服務的基準。該信號器經一固定規程對資料路徑排序，如與將服務之方塊有關之信號處理中所指出者。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要 (發明之名稱： "MOBILE DEMODULATOR ARCHITECTURE FOR A SPREAD SPECTRUM MULTIPLE ACCESS COMMUNICATION SYSTEM")

The present invention involves demodulating a signal in a spread spectrum multiple access system employing a pilot on the forward link. The rake receiver separates the signal processing based on the period over which the processing occurs. Symbol rate processing is performed by a single time-shared multiply-accumulate datapath that services multiple finger front ends and a searcher front end. The front ends are dedicated circuits that perform all chip rate processing, producing a data vector and asserting a flag indicating the results are ready to be serviced by the shared datapath. A datapath controller arbitrates use of the datapath between the finger front ends, the searcher front end, and combining functions, configuring the datapath to service them on a first-come, first-serve basis. The controller sequences the datapath through a fixed routine as dictated by the signal processing associated with the block being serviced.

## 六、申請專利範圍

1. 一種用於多重存取通訊系統中的擴展頻譜解調裝置，該裝置包含：

多個指狀部前端，各前端接收展頻信號，且執行與擴展頻譜解調裝置有關的晶片率信號處理；

一耦合多個指狀部前端的緩衝器，用於緩衝各符號累積的資料向量；

一儲存裝置，用以維持與擴展頻譜解調裝置之符號率信號處理有關的狀態資訊；

一耦合儲存裝置及緩衝器的數學資料路徑，用於執行與擴展頻譜解調裝置之信號處理有關的符號率相乘及累加功能，該數學資料路徑有一符號輸出；及

一耦合數學資料路徑之資料路徑信號電路，用於裁定多個指狀部前端數學資料路徑之使用。

2. 根據申請專利範圍第1項之擴展頻譜解調裝置，其中該數學資料路徑包含：

一第一多工器，具有一與多個指狀部前端耦合的第一輸入及一與儲存裝置耦合的第二輸入，該第一多工器從多個指狀部前端的一指狀部前端或儲存裝置中選擇第一信號，該第二多工器在輸出處提供第一選擇信號；

一第二多工器，具有一與多個指狀部前端耦合的第一輸入及一與儲存裝置耦合的第二輸入，該第二多工器從多個指狀部前端的一指狀部前端或儲存裝置中選擇第一信號，該第二多工器在輸出處提供第二選擇信號；

一乘法器，具有一與第一多工器耦合的第一輸入，及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

一與第二多工器耦合的第二輸入，乘法器在一輸出處提供一乘積信號；

一第三多工器，含一與乘法器輸出耦合的第一輸入，及與第二乘法器輸出耦合的第二輸入，第三多工器在輸出處提供第二選擇信號或乘積信號兩者之一；

一加法/減法器，具有與第三多工器輸出耦合的第一輸入，及與數學資料路徑輸出信號耦合的第二輸入，該加法/減法器在輸出處提供一加總信號；

一限制/正規化器與加法/減法器的輸出相耦合，用於選擇性地將加總信號限制在一預定範圍內，限制/正規化器電路提供一正規化(normalize)加總信號；及

鎖存器，與限制/正規化器電路耦合，用於儲存正規化的加總信號，因此提供數學資料路徑輸出信號。

3. 根據申請專利範圍第1項之擴展頻譜解調裝置，更包含：

一搜尋器前端，耦合於接收展頻信號與數學資料路徑之間，用於計算多個接收展頻信號之能量；及

一符號結合器，與數學資料路徑相耦合，用於將符號輸出結合於解調之符號流中。

4. 根據申請專利範圍第3項之擴展頻譜解調裝置，其中資料路徑控制電路更裁定指狀部前端，指狀部前端及符號結合器間數學資料路徑之使用。

5. 根據申請專利範圍第3項之擴展頻譜解調裝置，其中搜尋器前端包含：

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

一 虛擬雜訊序列產生器，用於產生一I序列及一Q序列；

一 與接收展頻信號耦合的進位器，其經選擇性地取樣接收之展頻信號而產生一I即時信號，一Q即時信號，一I延遲信號，及一Q延遲信號；

一 與來自虛擬雜訊序列產生器之I及Q序列及I及Q即時信號耦合的第一解展頻器，第一解展頻器產生第一解展頻I信號及第一解展頻Q信號；

一 與來自虛擬雜訊序列產生器之I及Q序列及I及Q即時信號耦合的第二解展頻器，第二解展頻器產生第二解展頻I信號及第二解展頻Q信號；

多個累加器，一第一累加器與第一解展頻信號耦合，一第二累加器與第一解展頻Q信號耦合，一第三累加器與第二解展頻I信號耦合，及一第四累加器與第二解展頻Q信號耦合，將此累加器加總其對應之I或Q信號；

多個鎖存器，各鎖存器與多個累加器中的一累加器耦合；及

一用於控制第一及第二解展頻器虛擬雜訊序列產生器，及多個累加器的時計產生器。

6. 根據申請專利範圍第1項之擴展頻譜解調裝置，其中多個指狀部前端的各指狀部前端包含：

一 虛擬雜訊序列產生器，用於產生一I序列及一Q序列；

一 與接收展頻信號耦合的進位器，其經選擇性地取樣

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

接收之展頻信號而產生一I即時信號，一Q即時信號，一I延遲信號，及一Q延遲信號；

一與來自虛擬雜訊序列產生器之I及Q序列及I及Q即時信號耦合的第一解展頻器，第一解展頻器產生第一解展頻I信號及第一解展頻Q信號；

一與來自虛擬雜訊序列產生器之I及Q序列及I及Q即時信號耦合的第二解展頻器，第二解展頻器產生第二解展頻I信號及第二解展頻Q信號；

一Walsh序列產生器，用於產生一Walsh擴展頻譜序列；

一未覆蓋電路，與Walsh序列產生器相耦合，用於反轉I及Q信號之正交覆蓋(covering)，以回應Walsh晶片序列；

多個累加器，一第一累加器與第一解展頻信號耦合，一第二累加器與第一解展頻Q信號耦合，一第三累加器與第二解展頻I信號耦合，及一第四累加器與第二解展頻Q信號耦合，且第五及第六累加器耦合未覆蓋電路，將此累加器加總其對應之I或Q信號；

多個鎖存器，各鎖存器與多個累加器中的一累加器耦合；及

一用於控制第一及第二解展頻器虛擬雜訊序列產生器，及多個累加器的時計產生器。

7. 一種在多個多重存取通訊系統中用於擴展頻譜解調的方法，該方法包含下列步驟：

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

由多個指狀部前端接收展頻信號；

在接收的展頻信號上執行與擴展頻譜解調器相關的晶片率信號處理；

緩衝接收展頻信號的各符號累積資料向量；

儲存狀態資訊于一儲存裝置中，其與擴展頻譜解調器的符號率信號處理有關；

執行與指狀部前端之信號處理相關的符號率相乘及累加功能；及

裁定多個指狀部前端之間符號率相乘及累加，且對其排序。

8. 根據申請專利範圍第7項之方法，其中裁定及排序的步驟包含：

在多個指狀部前端，一結合器及一搜尋器前端間進行裁定操作；

執行與搜尋器前端之信號處理相關的搜尋器整合間隔相乘及累加功能；及

執行與結合器之信號處理相關的符號率累加功能。

9. 根據申請專利範圍第7項之方法，其中執行符號率相乘及累加的步驟包含如下：

將來自多個指狀部前端的一指狀部前端或儲存裝置的第一信號乘上來自多個指狀部前端之第一指狀部前端或儲存裝置的第二信號，以產生一乘積信號；

將乘積信號或第二信號加至一回饋信號中，以產生一加總信號；及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

將加總信號限制在一預定範圍內，以產生一限制的加總信號；

正規化限制的加總信號，以產生一正規化信號；及  
存鎖正規化加總信號以產生回饋信號。

10. 根據申請專利範圍第9項之方法，更用於存鎖(latch)該第一及第二信號的步驟。

11. 一種在多重存取通訊系統中用於通訊的無線電裝置，該無線電裝置用於：

一用於控制無線電電話的控制器；

一用於接收無線電信號的接收機；

一解調器，與信號器及接收機耦合，用於耦合該無線電信號，該解調器用於：

多個指狀部前端，各指狀部接收展頻信號，且執行與擴展頻譜解調裝置有關的晶片率信號處理；

一耦合多個指狀部前端的緩衝器，用於緩衝各符號累積的資料向量；

一儲存裝置，已維持與擴展頻譜解調裝置之符號率信號處理有關的狀態資訊；

一耦合儲存裝置及緩衝器的數學資料路徑，用於執行與擴展頻譜解調裝置之信號處理有關的符號率相乘及累加功能，該數學資料路徑含一符號輸出；及

一耦合數學資料路徑之資料路徑信號電路，用於裁定多個指狀部前端數學資料路徑之使用；

一耦合與多個接收之展頻信號與數學資料路徑之間

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

的搜尋器前端，用於計算接收展頻信號的信號中；及  
一與數學資料路徑耦合的符號結合器，用於將符號  
輸出合於一解調的符號之間。

12. 一種在多個多重存取通訊系統中用於擴展頻譜解調的方法，該方法包含下列步驟：

由多個指狀部前端接收展頻信號；

在接收的展頻信號上執行與擴展頻譜解調器相關的晶片率信號處理；

緩衝接收展頻信號的各符號累積資料向量；

儲存狀態資訊，其與擴展頻譜解調器的符號率信號處理有關；

執行與指狀部前端之擴展頻譜解調器之信號處理有關的符號率相乘及累加功能，以提供一符號輸出；

裁定多個指狀部前端之間符號率相乘及累加，且對其排序，及

結合符號輸出，以產生一解調的信號。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

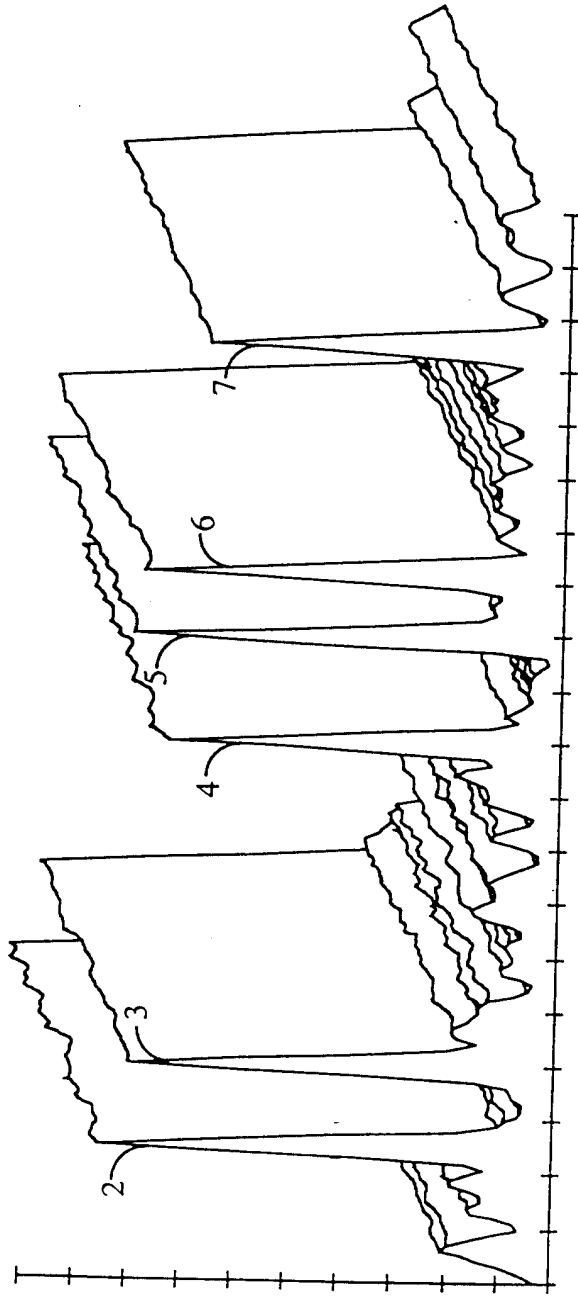


圖 1

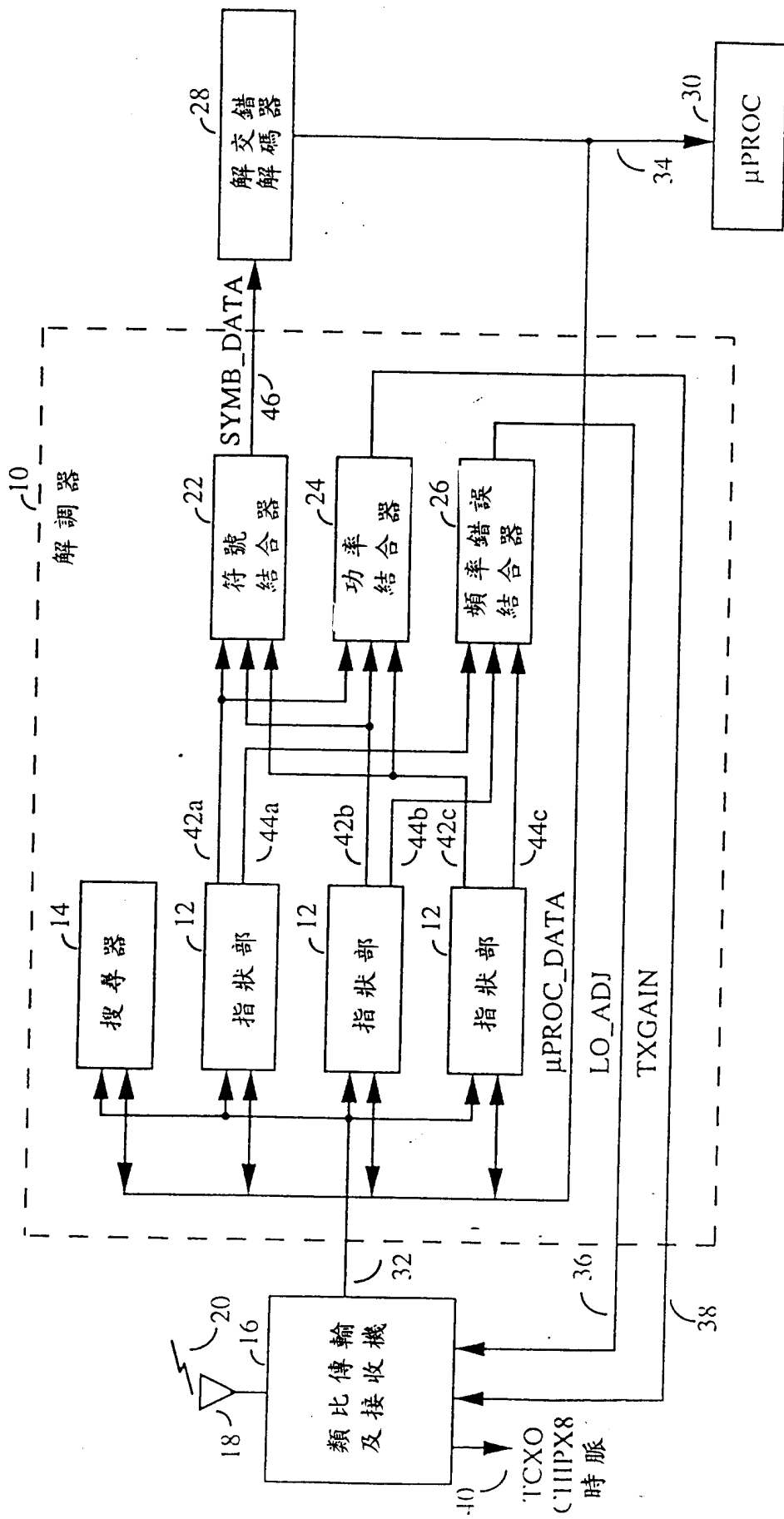
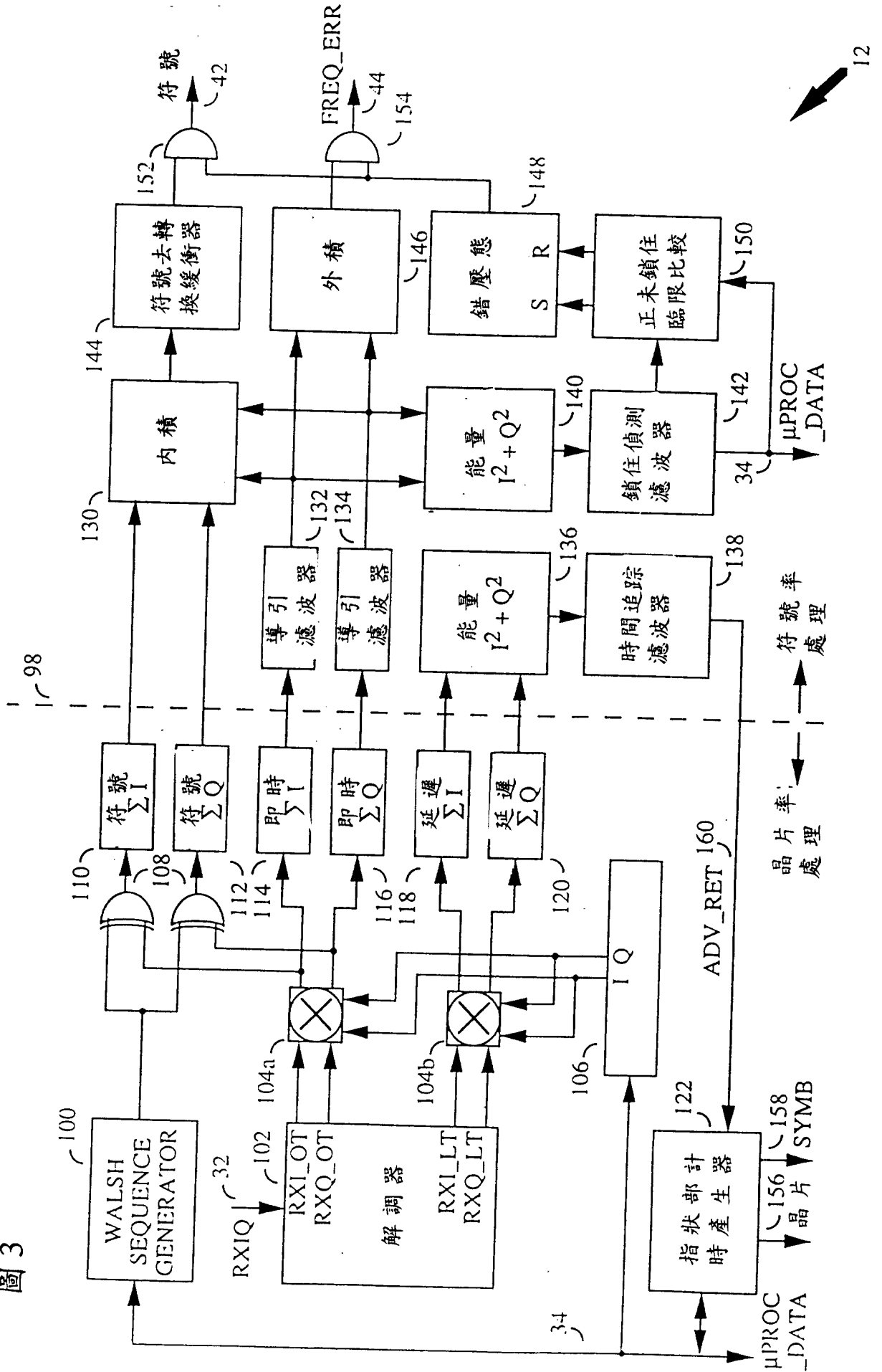


圖 2  
(習知技術)

圖 3



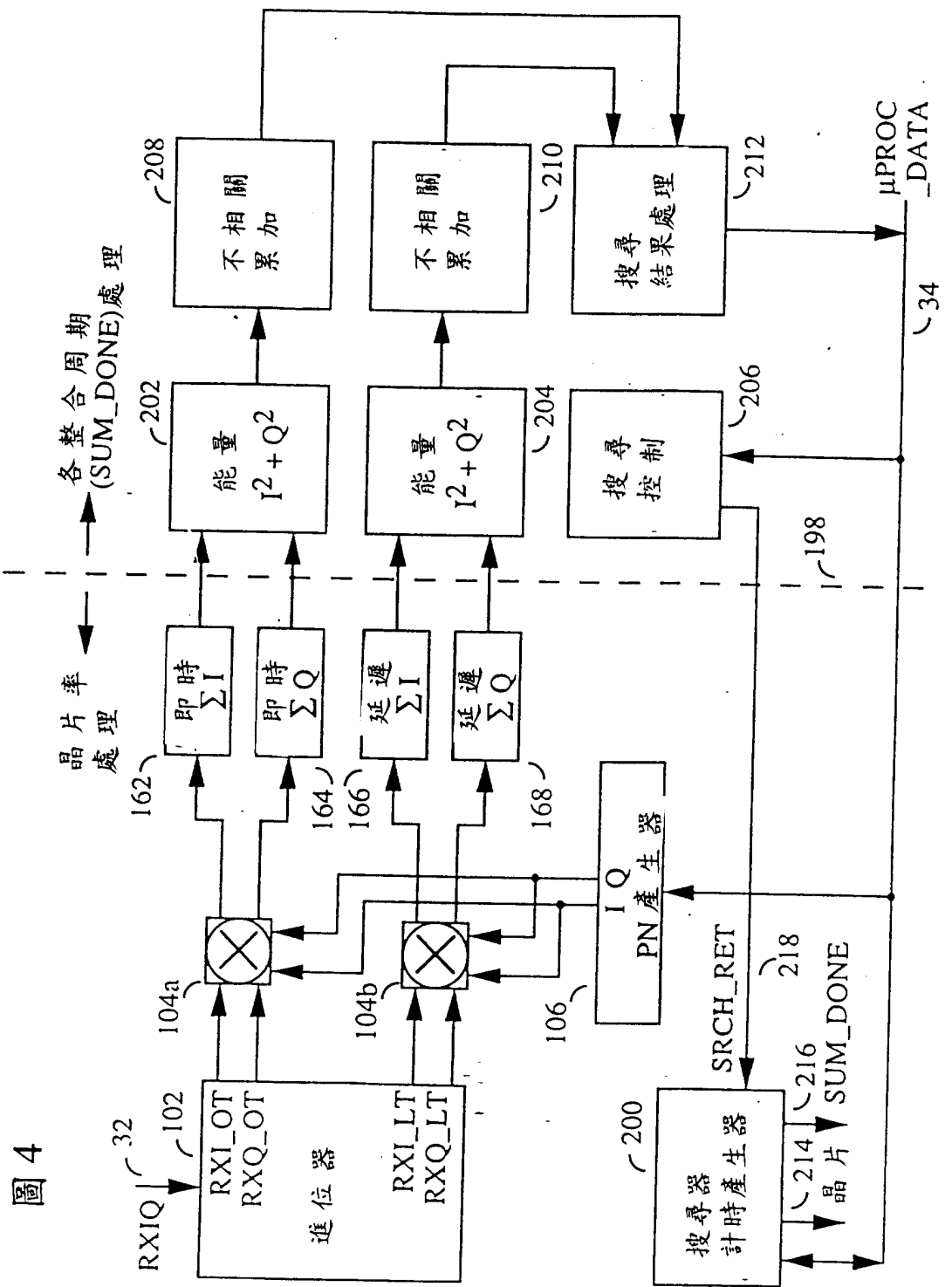


圖 4

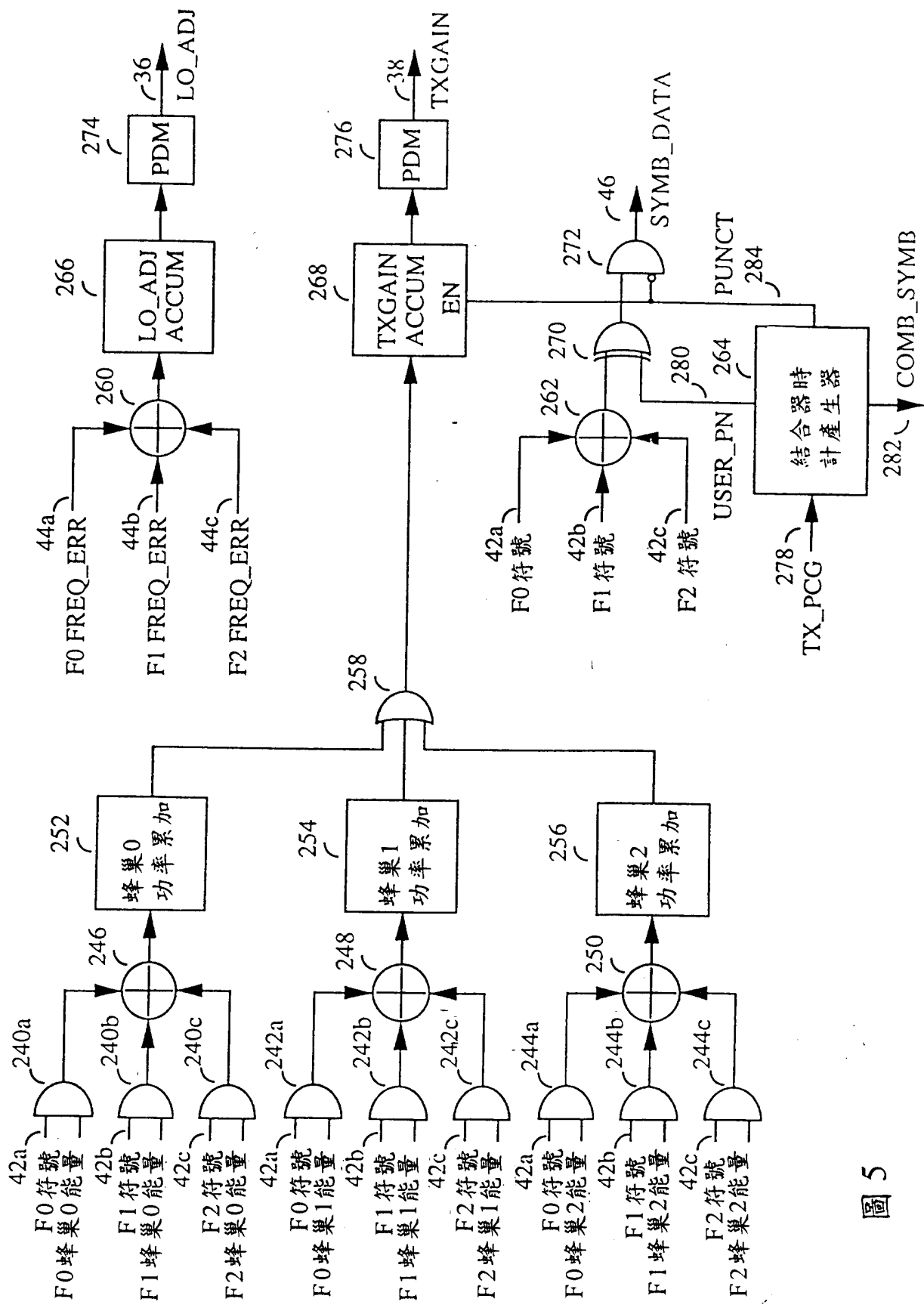


圖 5



圖 7

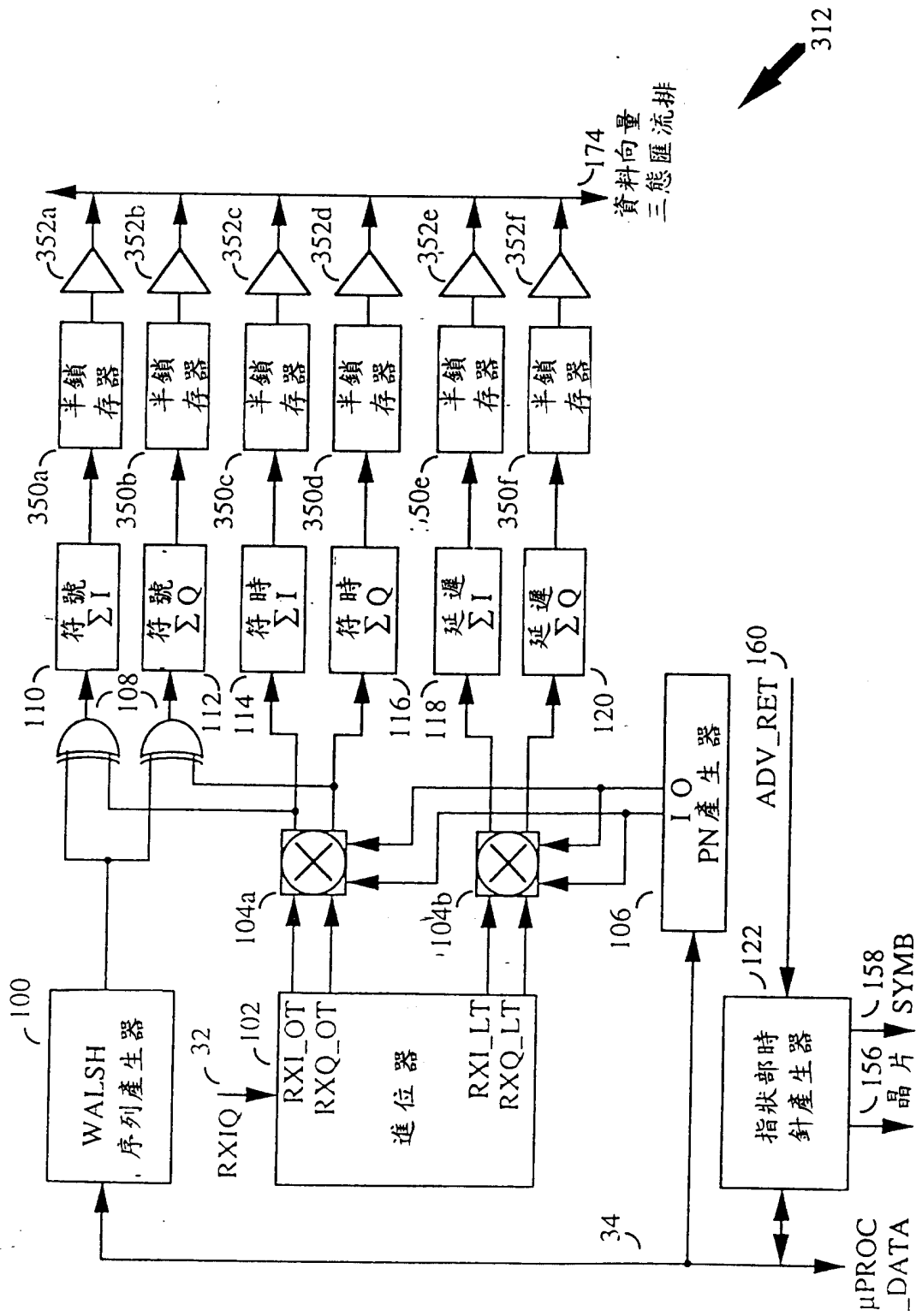
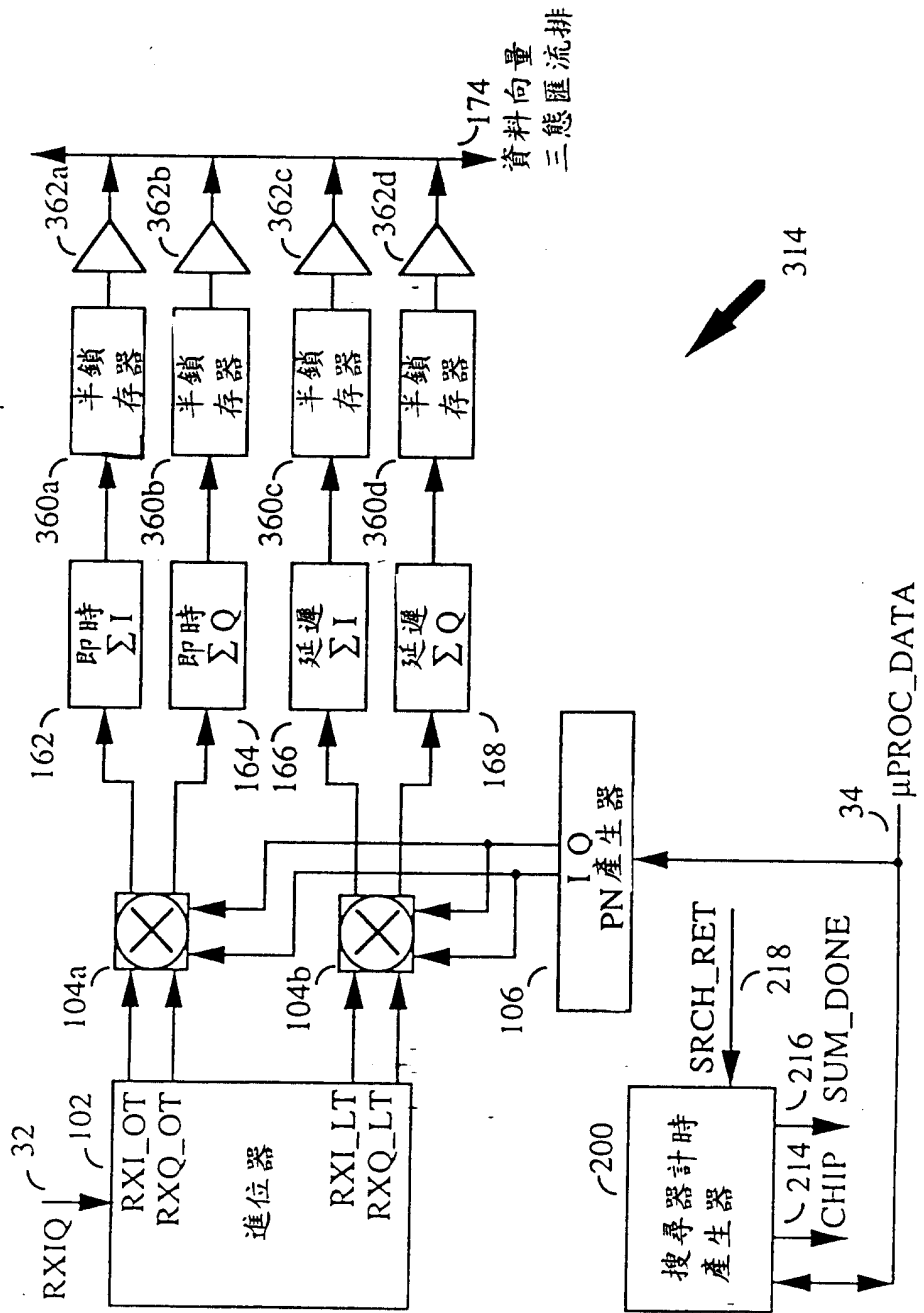


圖 8



ADDR	BANK 0	BANK 1	ADDR	BANK 0	BANK 1
0	F0 符號 0	F0 符號 1	32	F2 符號 0	F2 符號 1
1	F0 符號 2	F0 符號 3	33	F2 符號 2	F2 符號 3
2	F0 符號 4	F0 符號 5	34	F2 符號 4	F2 符號 5
3	F0 符號 6	F0 符號 7	35	F2 符號 6	F2 符號 7
4	F0 FREQ ERR	F0 μP-WR INIT ENERGY	36	F2 FREQ ERR	F2 μP-WR INIT ENERGY
5	F0 PFI_OLD	F0 PFQ_OLD	37	F2 PFI_OLD	F2 PFQ_OLD
6	F0 正鎖住臨界值	F0 未鎖住臨界值	38	F2 IN-正鎖住臨界值	F2 未鎖住臨界值
7		搜尋	39		搜尋
8	F0 PILOT FILTER I	F0 PILOT FILTER I	40	F2 PILOT FILTER I	F2 PILOT FILTER I
9	F0 PILOT FILTER Q	F0 PILOT FILTER Q	41	F2 PILOT FILTER Q	F2 PILOT FILTER Q
10	F0 LOCK FILTER ENERGY	F0 LOCK FILTER ENERGY	42	F2 LOCK FILTER ENERGY	F2 LOCK FILTER ENERGY
11	F0 時間追蹤頻率 ACC	F0 時間追蹤頻率 ACC	43	F2 時間追蹤頻率 ACC	F2 時間追蹤頻率 ACC
12	F0 時間追蹤相位 ACC	F0 時間追蹤相位 ACC	44	F2 時間追蹤相位 ACC	F2 時間追蹤相位 ACC
13	F0 μP-WR INIT FREQ ACC	F0 μP-WR INIT FREQ ACC	45	F2 μP-WR FREQ ACC	F2 μP-WR FREQ ACC
14	F0 μP-RD LOCK FILTER ENERGY	F0 μP-RD LOCK FILTER ENERGY	46	F2 μP-RD LOCK FILTER ENERGY	F2 μP-RD LOCK FILTER ENERGY
15	F0 μP-RD FREQ ACC	F0 μP-RD FREQ ACC	47	F2 μP-RD FREQ ACC	F2 μP-RD FREQ ACC
16	F1 符號 0	F1 符號 1	48	PWR CTL CELL A SUM	TXGAIN
17	F1 符號 2	F1 符號 3	49	PWR CTL CELL B SUM	μP-WR TXGAIN
18	F1 符號 4	F1 符號 5	50	PWR CTL CELL C SUM	μP-RD TXGAIN
19	F1 符號 6	F1 符號 7	51		LO_ADJ
20	F1 FREQ ERR	F1 μP-WR INIT ENERGY	52	μP-WR LO_ADJ	
21	F1 PFI_OLD	F1 PFQ_OLD	53	μP-RD LO_ADJ	
22	F1 IN-LOCK THRESH	F1 OUT-LOCK THRESH	54		即時不相關ACC
23		搜尋	55		延遲相關ACC
24	F1 PILOT FILTER I	F1 PILOT FILTER I	56		尖峰0 能量
25	F1 PILOT FILTER Q	F1 PILOT FILTER Q	57		尖峰1 能量
26	F1 LOCK FILTER ENERGY	F1 LOCK FILTER ENERGY	58		尖峰2 能量
27	F1 時間追蹤頻率 ACC	F1 時間追蹤頻率 ACC	59		尖峰3 能量
28	F1 時間追蹤相位 ACC	F1 時間追蹤相位 ACC	60	LOCAL MAX FILTER PRIOR ENERGY	
29	F1 μP-WR INIT FREQ ACC	F1 μP-WR INIT FREQ ACC	61	尖峰0 偏移	尖峰2 偏移
30	F1 μP-RD LOCK FILTER ENERGY	F1 μP-RD LOCK FILTER ENERGY	62	尖峰1 偏移	尖峰3 偏移
31	F1 μP-RD FREQ ACC	F1 μP-RD FREQ ACC	63	"1"	

圖 9

CLK	DATA_VEC	暫存器檔	c[0]	c[1]	c[2]	c[3]	c[4]	c[5]	c[6]	c[7]	c[11:8]	c[15:12]	c[16]
0		RD PFI	1	1	0	0	0	0	0	0	0	導引	0
1	即時 I	RD PFQ	0	0	0	0	0	0	0	0	導引	0	0
2		WR PFI	0	1	0	0	0	0	0	0	導引	0	0
3	即時 Q	RD PFI	0	1	0	0	0	0	0	0	導引	0	0
4	符號 I	WR PFQ	0	1	0	0	0	0	0	0	導引	0	0
5		RD PFQ	0	1	0	0	0	0	0	0	導引	0	0
6	符號 Q	RD PFI	0	1	0	0	0	0	0	0	導引	0	0
7		WR PFQ	0	1	0	0	0	0	0	0	導引	0	0
8		RD PFQ	0	1	0	0	0	0	0	0	導引	0	0
9		RD PFI_OLD	0	1	0	0	0	0	0	0	內積	0	0
10		WR SYMBOL n	0	1	0	0	0	0	0	0	內積	0	0
11		RD PFI	0	1	0	0	0	0	0	0	內積	0	0
12		RD PFQ_OLD	0	1	0	0	0	0	0	0	內積	0	0
13		RD PFI	0	1	0	0	0	0	0	0	內積	0	0
14		WR FREQ_ERR	0	1	0	0	0	0	0	0	外積	0	0
15		RD PFQ	0	1	0	0	0	0	0	0	外積	0	0
16		RD LOCK FILT	0	1	0	0	0	0	0	0	外積	0	0
17		WR 能量	0	1	0	0	0	0	0	0	能量	0	0
18		RD 能量	0	1	0	0	0	0	0	0	能量	0	0
19		RD IN-LOCK	0	1	0	0	0	0	0	0	濾波器 IIR 鎖住	0	0
20	延遲 I	RD OUT-LOCK	0	1	0	0	0	0	0	0	濾波器 IIR 鎖住	0	0
21		WR LOCK FILT	0	1	0	0	0	0	0	0	濾波器 IIR 鎖住	0	0
22	延遲 Q	RD TT_METRIC	0	1	0	0	0	0	0	0	TT_METRIC	0	0
23		WR TT_METRIC	0	1	0	0	0	0	0	0	TT_METRIC	0	0
24		RD TT_METRIC	0	1	0	0	0	0	0	0	TT_METRIC	0	0
25		RD TT_METRIC	0	1	0	0	0	0	0	0	TT_METRIC	0	0
26		RD TT_FREQ	0	1	0	0	0	0	0	0	TT_FREQ	0	0
27		WR TT_FREQ	0	1	0	0	0	0	0	0	TT_FREQ	0	0
28		RD TT_FREQ	0	1	0	0	0	0	0	0	TT_FREQ	0	0
29		RD TT_FREQ	0	1	0	0	0	0	0	0	TT_FREQ	0	0
30		RD TT_METRIC	0	1	0	0	0	0	0	0	TT_METRIC	0	0
31		RD TT_相位	0	1	0	0	0	0	0	0	TT_K1	0	0
32		RD TT_FREQ	0	1	0	0	0	0	0	0	TT_K1	0	0
33		WR TT	0	1	0	0	0	0	0	0	TT_K2	0	0
34		RD TT	0	1	0	0	0	0	0	0	TT_K2	0	0

圖 10

CLK	DATA VEC	暫存器檔	c[0]	c[1]	c[2]	c[3]	c[4]	c[5]	c[6]	c[7]	c[11:8]	c[15:12]	c[16]	註解 :
0	延遲 I		0	1	0	1	0	0	0	0	0	0	0	I^2 延遲
1	延遲 Q	RD 不相關 LT	0	1	0	1	0	0	0	0	0	0	1	延遲能量
2		WR 不相關 LT	1	0	0	0	1	0	0	1	不相關	不相關	1	不相關 ACC
3		RD 不相關 OT	0	0	0	1	0	0	0	0	0	0	1	I^2 ONTIME
4	即時 I	WR 不相關 OT	0	1	0	1	0	0	0	0	0	0	1	即時能量
5	即時 Q		1	1	0	0	0	0	0	1	不相關	不相關	1	不相關 ACC
6		RD 不相關 LT	0	0	0	0	1	0	0	0	0	0	1	
7		RD LAST LT	1	1	0	0	1	1	1	0	0	0	1	
8		RD 尖峰 0	0	0	0	0	0	0	0	0	0	0	0	
9		COND WR 尖峰 0	1	1	0	0	1	1	1	0	0	0	0	
10		RD 尖峰 1	0	0	0	0	0	0	0	0	0	0	0	
11		COND WR 尖峰 1	1	1	0	0	1	1	1	0	0	0	0	
12		RD 尖峰 2	0	0	0	0	0	0	0	0	0	0	0	
13		COND WR 尖峰 2	1	1	0	0	1	1	1	0	0	0	0	
14		RD 尖峰 3	0	0	0	0	0	0	0	0	0	0	0	
15		COND WR 尖峰 3	1	1	0	0	1	1	1	0	0	0	0	
16			0	0	0	0	0	0	0	0	0	0	0	
17			1	1	0	0	1	1	1	0	0	0	0	
18			0	0	0	0	0	0	0	0	0	0	0	
19			1	1	0	0	1	1	1	0	0	0	0	
20			0	0	0	0	0	0	0	0	0	0	0	
21			1	1	0	0	1	1	1	0	0	0	0	
22			0	0	0	0	0	0	0	0	0	0	0	
23			1	1	0	0	1	1	1	0	0	0	0	

圖 11

CLK	暫存器檔	c[0]	c[1]	c[2]	c[3]	c[4]	c[5]	c[6]	c[7]	c[11:8]	c[15:12]	c[16]	註解:
0	RD F0 符號 n	1	1	0	0	0	0	0	0	0	0	0	
1	RD F1 符號 n	1	1	0	0	0	0	0	0	0	0	0	
2	RD F2 符號 n	1	1	0	0	0	0	0	0	0	0	0	
3		0	1	0	0	0	0	0	0	SYMBOMB	SYMBOMB	0	SYMB_DATA
4	RD F0 符號 n	1	1	0	0	0	0	0	0	0	0	0	
5	RD F1 符號 n	1	1	0	0	0	0	0	0	0	0	0	
6	RD F2 符號 n	1	1	0	0	0	0	0	0	0	0	0	
7	RD 峰 0 加總	1	1	0	0	0	0	0	0	0	0	0	
8		0	1	0	0	0	0	0	0	PWROMB	PWROMB	0	峰巢 0 決定
9	RD F0 符號 n	1	1	0	0	0	0	0	0	0	0	0	
10	RD F1 符號 n	1	1	0	0	0	0	0	0	0	0	0	
11	RD F2 符號 n	1	1	0	0	0	0	0	0	0	0	0	
12	RD 峰 1 加總	1	1	0	0	0	0	0	0	0	0	0	
13		0	1	0	0	0	0	0	0	PWROMB	PWROMB	0	峰巢 1 決定
14	RD F0 符號 n	1	1	0	0	0	0	0	0	0	0	0	
15	RD F1 符號 n	1	1	0	0	0	0	0	0	0	0	0	
16	RD F2 符號 n	1	1	0	0	0	0	0	0	0	0	0	
17	RD 峰 2 加總	1	1	0	0	0	0	0	0	0	0	0	
18	RD TXGAIN	1	1	0	0	0	0	0	0	PWROMB	PWROMB	0	峰巢 2 決定
19	RD "1"	1	1	0	0	0	0	0	0	0	TXGAIN	0	TXGAIN
20		0	1	0	0	0	0/1	0/1	0	0	0	0	
21	WR TXGAIN	1	1	0	0	0	0	0	0	0	0	0	
22	RD F0 FREQ_ERR n	1	1	0	0	0	0	0	0	0	0	0	
23	RD F1 FREQ_ERR n	1	1	0	0	0	0	0	0	0	0	0	
24	RD F2 FREQ_ERR n	1	1	0	0	0	0	0	0	0	0	0	
25	RD LO_ADJ	1	1	0	0	0	0	0	0	FREQOMB	FREQOMB	0	FREQ_COMB
26		0	1	0	0	0	0	0	0	LO_ADJ	LO_ADJ	0	LO_ADJ
27	WR LO_ADJ	0	0	0	0	0	0	0	0	0	0	0	

圖 12