



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I608533 B

(45)公告日：中華民國 106 (2017) 年 12 月 11 日

(21)申請案號：102106858

(22)申請日：中華民國 102 (2013) 年 02 月 27 日

(51)Int. Cl. : H01L21/3065(2006.01)

H01L21/205 (2006.01)

(30)優先權：2012/02/29 英國

GB 1203530.9

(71)申請人：牛津儀器奈米科技工具有限公司(英國) OXFORD INSTRUMENTS

NANOTECHNOLOGY TOOLS LIMITED (GB)

英國

(72)發明人：邁可尼 馬克 艾華德 MCNIE, MARK EDWARD (GB)；庫奇 麥可 約瑟

COOKE, MICHAEL JOSEPH (GB)；爾阿 爾斯利 麥可 LEA, LESLIE MICHAEL

(GB)

(74)代理人：洪武雄；陳昭誠

(56)參考文獻：

JP H08-250479

US 6261962B1

US 2007/0175856A1

US 2011/0207323A1

審查人員：林士淵

申請專利範圍項數：37 項 圖式數：11 共 74 頁

(54)名稱

用來於基板上沈積及／或蝕刻材料之方法及裝置

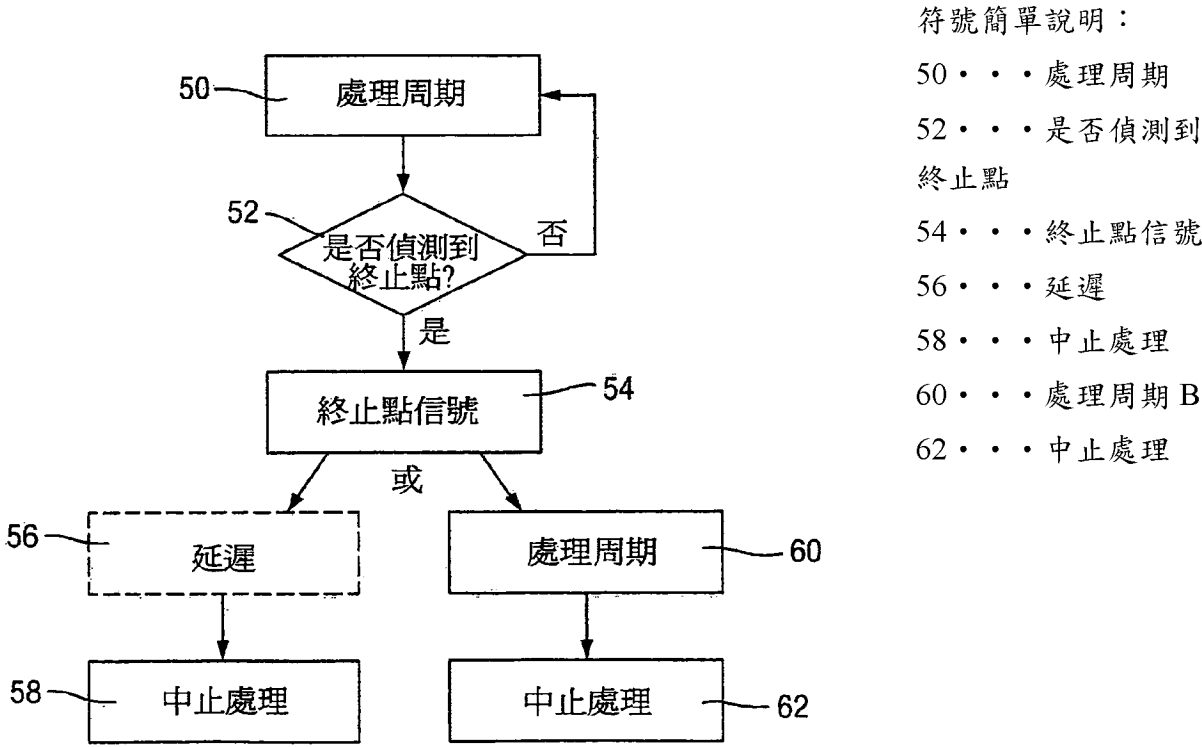
METHODS AND APPARATUS FOR DEPOSITING AND/OR ETCHING MATERIAL ON A SUBSTRATE

(57)摘要

本發明揭露一種方法，其係用於在表面處理工具中將材料沉積於基板上及／或從基板蝕刻材料，該表面處理工具具有處理室、控制器及一或多個用於調整處理室內製程參數之元件。該方法包含：控制器依據一連串控制步驟指示一或多個元件，各控制步驟指定一或多個元件受指示而實現之一組經界定製程參數，其中，控制步驟的至少一者包含控制器指示一或多個元件於步驟持續期間實現一組經界定固定製程參數，該固定製程參數包括至少一室壓和流經處理室之氣體流速，步驟之持續期間小於處理室之對應氣體駐留時間(T_{gr})。

Methods are disclosed for depositing material onto and/or etching material from a substrate in a surface processing tool having a processing chamber, a controller and one or more devices for adjusting the process parameters within the chamber. The method comprises: the controller instructing the one or more devices according to a series of control steps, each control step specifying a defined set of process parameters that the one or more devices are instructed to implement, wherein at least one of the control steps comprises the controller instructing the one or more devices to implement a defined set of constant process parameters for the duration of the step, including at least a chamber pressure and gas flow rate through the chamber, which duration is less than the corresponding gas residence time (T_{gr}) of the processing chamber for the step.

指定代表圖：



第11圖

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

用來於基板上沈積及/或蝕刻材料之方法及裝置

METHODS AND APPARATUS FOR DEPOSITING

AND/OR ETCHING MATERIAL ON A SUBSTRATE

【技術領域】

【0001】 本發明係關於用於在表面處理工具中於基板上沉積及/或蝕刻材料之方法、以及其裝置。所揭露之技術有助於應用到任何可以或可不呈電漿增強型之沉積或蝕刻製程，包括用於將特徵蝕刻到如矽晶圓之基板內的波希法(Bosch process)。

【先前技術】

【0002】 許多如材料沉積或蝕刻之類的表面處理製程包含進行一連串不同之處理步驟。例如，化學氣相沉積(CVD)製程通常包含依序沉積不同材料以形成具有多種材料之分層結構。在電漿增強型 CVD (PECVD)及其它電漿增強型表面處理方法中，亦可實現一連串步驟以便初始衝擊(strike)電漿並接著使其穩定而供後續處理使用。

【0003】 另一實施例為舉例在第 DE-A-4241045 號與第 US-A-5,501,893 號以及第 EP-A-1131847 號文件中說明之「波希法」。這是一種將特徵蝕刻到如矽晶圓之基板內的方法。光罩係應用於晶圓表面以界定期望特徵之側向尺寸。接著係重複多次對晶圓施以一連串交替之鈍化（或稱保

護，passivation)(沉積)和蝕刻步驟。在鈍化步驟中，如聚合物層之鈍化材料係沉積在晶圓之所有表面上，包括要蝕刻之區域及光罩。在蝕刻步驟中，對晶圓施以選擇性蝕刻(藉由對製程強加方向性)，其優先自特徵基礎(base)移除鈍化層，側壁留有塗佈(沉積於光罩上之鈍化材料或其它具有與特徵基礎配向(orientation)，例如水平，相同之表面亦將予以移除)。繼續蝕刻步驟接著主要等向蝕刻曝露之基板材料。隨著特徵深度增加，等向蝕刻亦由於新側壁未鈍化而將基板材料自新側壁移除。

【0004】 藉由交替進行之鈍化與蝕刻步驟，側壁蝕刻量由於新側壁將以頻繁之時間間距(frequent interval)鈍化而可減少，從而減少特徵之側向生長。依此方式，蝕刻特徵之側向範圍可經由其全深度(full depth)予以更精確地控制。然而，側壁仍將呈現使側壁無法真實平滑(truly smooth)並從而降低壁面位置精確度之凹陷圖案(通常稱為「凹坑(scallop)」)。平滑側壁亦屬優選用以在後續舉例可在側壁上沉積材料或填充蝕刻特徵之製程中得到良好結果。舉例而言，在以導電材料填充矽穿孔之前可藉由絕緣層之保形沉積(conformal deposition)形成電接觸路徑。因此，需要使凹坑尺寸縮到最小。

【0005】 交替鈍化與蝕刻機制(mechanism)係藉由在一連串步驟中控制納有(housing)基板之處理室內的製程參數予以實現。相關製程參數可包括：輸入至處理室之氣體類型(亦即，前驅氣體(precursor gas)及/或載體氣體(carrier

gas))、輸入氣體之質量流速(mass flow rate)、室壓、溫度、以及，若有用到，電漿條件。直流(DC)或交流(AC)偏壓亦可予以施加於基板以促使離子通量(ion flux)朝向基板（亦即，方向性）以及若如此則其參數（例如功率、頻率）可相關。同時，在任一時間於處理室內建立之該組製程參數決定將於該時發生之處理步驟之本質。例如，在波布法之鈍化步驟中，輸入氣體將為鈍化氣體（例如 C_4F_8 ）並且流入基板之離子通量最好少量或沒有（亦即，無方向性）。相對地，在蝕刻步驟中，輸入氣體將為蝕刻氣體（例如 SF_6 ）並且希望具有高方向性。對於各步驟通常亦將有不同的較佳室壓。

【0006】 製程參數係藉由一組（一或多個）控制處理室內條件之元件予以調整。這些舉例可包括一或多個以指定速率流至處理室之各別輸入氣體的質量流速控制器；一或多個如 ICP（感應耦合電漿）或 CCP（電容式耦合電漿）之電漿源；基板偏壓源（直流或交流）；用於調整基板及/或處理室溫度之排氣幫浦、壓力控制閥以及一或多個加熱器及/或冷卻系統。通常提供有如 PLC（可程式邏輯控制器）之控制器用來依據預先編程程序對網路或匯流排上之元件提供命令(command)。

【0007】 各程序步驟包含指示元件對於要予以實現之處理步驟設定處理室內之合適製程參數。由於處理室內之大氣(atmosphere)將用有限量時間轉移並反應元件之一所作的調整，對各步驟建立處理室內期望條件時存在固有

延遲。因此，元件輸出改變後，各處理步驟之最小處理時間（或稱處理期間）(duration)照慣例已受限於存在於處理室內中之氣體條件可由另一氣體予以取代之速度。如此，一般處理步驟具有數秒或更多的處理時間。例如，在第 US-A-5501893 號文件中，揭露具有一分鐘處理時間之鈍化步驟，以及後續蝕刻步驟具有介於 6 秒與 1.5 分鐘之間的處理時間。第 EP-A-1131847 號文件揭露處理時間介於 5 與 12 秒之間的鈍化與蝕刻步驟。如此處理時間就以（或接近的）期望製程參數達到各處理步驟穩態情況 (steady state condition) 而言是有必要的。相同考量適用於其它多步驟沉積及/或蝕刻製程。

【發明內容】

【0008】 本發明之第一態樣提供一種方法，其用於在表面處理工具中的基板上沉積材料及/或從基板蝕刻材料，該表面處理工具具有處理室、控制器及一或多個用來調整處理室內製程參數之元件，該方法包含：控制器依據一連串控制步驟指示一或多個元件，各控制步驟指定一或多個元件受指示以實現之一組經界定製程參數，其中，控制步驟的至少一者包含控制器指示一或多個元件於步驟期間實現一組經界定固定製程參數，該固定製程參數包括至少一室壓和流經處理室之氣體流速，步驟之處理時間小於處理室之對應氣體駐留時間 (T_{gr})，其界定為 $T_{gr}=pV/Q$ ，其中， p 為以 Pa 為單位之室壓； V 為以 m^3 為單位之處理室體積；以及 Q 為以 $Pa \cdot m^3 \cdot s^{-1}$ 為單位流經處理室之氣體流速。

【0009】 處理室之氣體駐留時間測量在特定壓力與流速的狀況下，處理室內由一氣體變為另一氣體之可能速度（亦即，一組條件）可由另一組條件取代的速度。令人驚訝的是，本案發明人已發現到，處理時間小於對應之氣體駐留時間的短暫控制步驟對於在處理室內進行之製程的確有效，以及即使步驟期間時間不足以讓處理室達到穩態情況仍具有高度效果。此類短暫控制步驟之利用可用於達成顯著的處理效益(process benefit)，底下將作更詳細的說明。

【0010】 應注意的是，整篇本揭露對於「基板」之參照包含如未修改矽(unmodified silicon)或藍寶石晶圓之基座基板(base substrate)以及可具有多層結構之處理基板(processed substrate)。因此，從基板蝕刻材料意指蝕刻基座材料或蝕刻基板上之沉積層，或兩者皆予以蝕刻。

【0011】 「指示(instructing)」意指藉由控制器對元件發出命令(command)，因各控制步驟中所界定之製程參數意指元件受指示用以實現之數值，而非處理室內之真實條件。

【0012】 各處理步驟憑藉連續步驟中至少有一不同之受指示製程參數而彼此有所區分。換句話說，各處理步驟之起點與終點其特徵將在於至少一受指示製程參數之變化，較佳地為變化將在處理室內引起不同氣體條件（例如，氣體類型、氣體流速、壓力或排氣抽吸速度）的參數。

【0013】 在較佳實現中，控制步驟中至少一者之處

理室之對應氣體駐留時間係介於 0.1 與 5 秒之間，較佳地係介於 0.5 與 2 秒之間，更佳地係接近 1 秒。有助益的是，控制步驟中至少一者具有小於 1 秒之處理時間，較佳地係小於或等於 750 毫秒，更佳地係小於或等於 500 毫秒，再佳地係小於或等於 100 毫秒，又再佳地係小於或等於 50 毫秒，最佳地係介於 5 與 50 毫秒之間。實際上，連串的控制步驟一般包括具有不同處理時間（或稱處理期間，during）之步驟，某些或所有步驟將小於對應之氣體駐留時間。

【0014】 所揭露之技術可有助於應用到波希式製程 (Bosch-type process)。例如，在有利的具體實施例中，一或多個連串控制驟之第一循序子集(sequential subset)構成期間處理參數(processing parameter)係經選擇用以在基板上沉積保護層(passivation layer)之鈍化處理階段(process phase)，而一或多個連串控制步驟之第二循序子集構成期間處理參數係經選擇用來蝕刻基板之蝕刻處理階段，並且其中，控制步驟之第一與第二循序子集形成重複交替進行鈍化處理階段與蝕刻處理階段的周期(cycle)。藉由配置(configure)一或多個步驟以具有小於對應之氣體駐留時間的處理時間，整體周期時間與傳統波希法比較可顯著降低。例如，在示例性具體實施例中，周期之總處理時間小於 10 秒，較佳地係小於或等於 5 秒，更佳地係小於或等於 3 秒，最佳地係小於或等於 2 秒。對於固定之蝕刻速度，這縮小在側壁中形成之「凹坑」尺寸。或者，較短之周期

時間可用於致能使用較快之蝕刻率而不需對凹坑尺寸作讓步。

【0015】 在尤佳之具體實施例中，控制步驟構成蝕刻處理階段之第二循序子集包含第一部份和第二部份，在該第一部份期間，處理參數係經選擇用以在保護層移除處理子階段中部份移除（例如，僅由特定表面移除，如要予以蝕刻之特徵基座）保護層，而在該第二部份期間，處理參數係經選擇用以在基板蝕刻處理子階段中蝕刻曝露之基板。以此方式將蝕刻階段區分成兩離散部份藉由將離子撞擊(ion bombardment)之實體蝕刻機制定於本階段足以至少從特徵基座移除保護層（或稱鈍化層）而仍使光罩材料保持大體完整之初始部份以改良光罩選擇性（亦即，促進基板蝕刻而非界定待蝕刻特徵之光罩）。在本步驟的第二部份期間，離子撞擊係遭到中止(stop)或減弱以致蝕刻經由主要化學機制進行，而將僅移除要予以蝕刻之曝露材料。

【0016】 所揭露類型之短暫處理步驟之使用由於進行基板材料蝕刻期間之周期之比例可增加而不需要不期望之長周期時間故亦能改良波希法之效率。有利的是，周期總處理時間至少有 50%對應於基板蝕刻處理子階段，較佳地係 60%，更佳地係至少 70%，再佳地係介於 80%與 99%之間，最佳地係介於 80%與 90%之間。

【0017】 在較佳具體實施例中，鈍化處理階段之處理時間介於 50 與 1000 毫秒之間，較佳地係介於 50 與 500 毫秒之間，更佳地係介於 50 與 250 毫秒之間，又佳地係介

於 100 與 200 毫秒之間。保護層移除處理子階段較佳地具有介於 50 與 1000 毫秒之間的處理時間，其係較佳地介於 50 與 500 毫秒之間，更佳地係介於 50 與 250 毫秒之間，再佳地係介於 100 與 200 毫秒之間。基於上述理由，基板蝕刻處理子階段係較佳地較長，其處理時間舉例係介於 100 毫秒與 2 秒之間，較佳地係介於 500 毫秒與 1.5 秒之間，更佳地係介於 750 毫秒與 1.25 秒之間。

【0018】 在實際表面處理工具中，若對於相鄰處理步驟期望顯著不同之處理條件，這會導致包含電漿不穩定性在內的難處，其潛在地導致電漿消失(extinguishing of the plasma)。在尤佳具體實施例中，這是藉由包含有核心處理步驟及核心處理步驟之前及/或後之一或多個中間控制步驟的處理階段及子階段至少一者予以解決，該等或各中間控制步驟包含指示一或多個元件實現一組經界定固定製程參數，固定製程參數的至少一參數值落於核心處理步驟中相同製程參數值與先前或後續處理階段或子階段中相同製程參數值之間。藉由在需要不同處理條件之處理步驟之間插入此類中間控制步驟，此轉變可經控制在有限期間發生，藉以支持對穩定電漿的維持。中間控制步驟中至少一步驟，較佳地係一些或全部步驟，其處理時間係有利地短於對應之氣體駐留時間，用以避免顯著增加周期時間或降低周期效率。受到指示之條件於控制步驟處理時間係固定的，其能使控制器對各元件保留中央控制（與藉由指示元件於步驟處理期間改變其輸出授權對局部元件之控制截然

不同)。

【0019】 本技術可應用於波希式製程中處理階段(或子階段)之間的任何或所有轉換。因此，在較佳具體實施例中，控制步驟構成鈍化處理階段之第一循序子集包含核心鈍化步驟及一或多個在核心鈍化步驟之前及/或之後的中間控制步驟，此等或各中間控制步驟包含指示一或多個元件以實現一組經界定固定製程參數，固定製程參數中至少一製程參數之數值落於核心鈍化步驟中相同製程參數之數值與蝕刻處理階段中相同製程參數之數值之間。

【0020】 在另一較佳具體實施例中，控制步驟構成蝕刻處理階段之第二循序子集包含核心蝕刻步驟和一或多個在核心蝕刻步驟之前及/或之後之中間控制步驟，此等或各中間控制步驟包含指示一或多個元件實現一組經界定固定製程參數，固定製程參數至少之一之數值落於核心蝕刻步驟中相同製程參數之數值與鈍化處理階段中相同製程參數之數值之間。

【0021】 在上述類型之改進型(modified)波希法得以實現的情況下，控制步驟構成保護層移除處理子階段之第二循序子集中之第一部份包含核心保護層移除步驟及一或多個在核心保護層移除步驟之前及/或之後的中間控制步驟，此等或各中間控制步驟包含指示一或多個元件實現一組經界定固定製程參數，固定製程參數的至少一者之數值落於核心保護層移除步驟中與鈍化處理階段或基板蝕刻處理子階段中之固定製程參數之數值之間。有利的是，在構

成保護層移除處理子階段之控制步驟的至少一者的期間，較佳地係指核心保護層移除步驟，製程參數係經配置用於方向性、離子輔助式蝕刻。

【0022】 類似地，控制步驟構成基板蝕刻處理子階段之第二循序子集中的第二部份較佳地包含核心基板蝕刻步驟和一或多個在核心基板蝕刻步驟之前及/或之後的中間控制步驟，此等或各中間控制步驟包含指示一或多個元件實現一組經界定固定製程參數，固定製程參數的至少一者的數值落於核心基板蝕刻步驟中與保護層移除處理子階段或鈍化處理階段中之固定製程參數之數值之間。有利的是，在構成基板蝕刻處理子階段之控制步驟的至少一者的期間，較佳地係指在構成核心基板蝕刻步驟之控制步驟的至少一者的期間，製程參數係經配置用於主要等向、化學蝕刻。

【0023】 經界定用於各步驟之製程參數包括如氣體流速、溫度、偏壓條件(bias condition)等之任何一個或全部。在從一處理階段到下一處理階段存在氣體類型變化之處，有利地係指在至少一中間控制步驟中，一或多個元件係受到指示以將包含第一與第二化學類型(species)構成之混合物之氣體輸入到處理室內。因此，在尤佳實施例中，此等或各中間控制包含指示一或多個元件將包含由第一與第二化學類型構成之混合物之氣體輸入至處理室內，核心處理步驟包含指示一或多個元件將主要由第一化學類型構成之氣體輸入至處理室內，以及先前或後續處理階段或子

階段包含指示一或多個元件將主要由第二化學類型構成之氣體輸入至處理室內。例如，至少一中間控制步驟中第一與第二化學類型構成之混合物就其分壓可具有介於 1:10 至 10:1 之間之第一化學類型對第二化學類型之比率，較佳地係介於 1:3 至 3:1 之間，更佳地係介於 1:2 至 2:1 之間，最佳地係大約 1:1。此漸進之氣體類型變化特別有助於避免或有可能在突然有不同氣體進入時導致的電漿消失。在尤佳具體實施例中，於複數連續中間控制步驟中，一或多個元件係受指示將包含由第一與第二化學類型構成之各別混合物之氣體輸入到處理室內，其中，各連續混合物中第一化學類型對第二化學類型之比率有改變，藉以造成從第一氣體化學類型至第二氣體化學類型之漸進轉移。

【0024】 製程之間的單一中間控制步驟可具有有利效應。然而，實際上，較佳地係連串控制步驟包括介於周期中至少一對毗連之核心處理步驟之間的複數中間控制步驟，由各中間控制步驟實現之該組經界定製程參數從一中間控制步驟到下一中間控制步驟有改變，以致造成製程參數於該對毗連之核心處理步驟之間漸進變化。

【0025】 在尤佳具體實施例中，其中，其期間一或多個元件係受指示以實現該組經界定固定中間製程參數之該或各中間處理步驟的處理時間小於該步驟處理室之對應之氣體駐留時間(T_{gr})。有利的是，其中，周期內毗連核心處理步驟之間該或各中間處理步驟之處理時間的總和小於那些中間處理步驟之平均氣體駐留時間(T_{gr})。

【0026】 經界定用於各控制步驟之製程參數可包括底下任何一項：至少一輸入氣體之氣體流速、處理室內之壓力、排氣抽吸速度、晶圓背側氣壓、電漿源功率或頻率、基板偏壓功率或頻率、以及阻抗匹配設定（如電容或電感值或對應可變組件之設定位置）。

【0027】 在尤佳具體實施例中，在處理時間小於處理室氣體駐留時間(T_{gr})之控制步驟的至少一者的期間所實現之該組經界定固定製程參數包括相對於先前及/或後續控制步驟經選擇用以在處理室內形成不同氣體條件（例如，氣體流速、壓力、排氣抽吸速度）之製程參數。當然，如上所述，由於步驟之處理時間小於氣體響應時間(response time)，依照真實之處理室條件（或稱狀況），這些指示之數值不太可能在相同步驟期間達成。

【0028】 概括而言，爲了達成高整體蝕刻率，所期望的是：

- 以較低室壓（例如相當於或小於鈍化移除子階段之壓力，以及小於基板蝕刻子階段之壓力）操作鈍化階段，通常是對基板少量或不使用離子通量（亦即，低電漿功率及少或無方向性）。

- 以低壓但利用高離子通量（亦即，較高基板偏壓）對基板再次操作鈍化移除子階段；以及

- 以較高室壓操作基板蝕刻子階段以產生大量反應化學類型（例如氟基(fluorine radical)），對基板少量或不使用離子通量，以促進光罩選擇性。

【0029】 因此，在示例性實現中，於構成鈍化處理階段之控制步驟的至少一者的期間，較佳地係指於構成核心鈍化步驟之控制步驟的至少一者的期間，製程參數包括：

- 輸入氣體主要為鈍化前驅氣體；
- 室壓係較佳地介於 3 與 12 Pa 之間，更佳地係大約 7 Pa；
- 電漿源功率係較佳地介於 1 與 2.5 kW 之間，更佳地係介於 1.5 與 2 kW 之間；以及
- 大體上為零之基板偏壓功率或小於 1500 W/m^2 之偏壓功率密度，較佳地係等於或小於 150 W/m^2 。

【0030】 本文所用之術語「鈍化前驅氣體」意指將以所實現之製程參數使基板鈍化之氣體。某些如 C_4F_8 之氣體取決於處理條件能夠蝕刻或鈍化。同樣地，下文之術語「蝕刻前驅氣體」意指將以所給予之特殊製程參數蝕刻待移除材料（亦即，鈍化材料及/或基板）的氣體。因此，「鈍化前驅氣體」（或簡稱「鈍化氣體」）及「蝕刻前驅氣體」（或簡稱「蝕刻氣體」）可為相同化學類型。或者，可利用不同的蝕刻氣體，如 SF_6 或 NF_3 。不同之蝕刻氣體亦可在兩蝕刻階段中之各個階段予以使用。

【0031】 在鈍化移除子階段之控制步驟中，經配置用於方向性製程參數、離子輔助式蝕刻之製程參數較佳地包括：

- 輸入氣體，主要作為蝕刻氣體；
- 室壓，較佳地係介於 1 與 10 Pa 之間，更佳地係大

約為 3 Pa；

- 電漿源功率，較佳地係介於 1.5 與 3 kW 之間，更佳地係介於 2 與 2.5 kW 之間；以及

- 比鈍化處理階段期間或基板蝕刻處理子階段期間所實現還要高的基板偏壓功率密度，較佳地係介於 1500 與 8000 W/m² 之間，更佳地係介於 3000 與 6000 W/m² 之間。

【0032】 在基板蝕刻子階段之控制步驟中，經配置用於大體上等向、化學蝕刻之製程參數較佳地包括：

- 輸入氣體，主要作為蝕刻氣體；
- 室壓，較佳地係介於 7 與 30 Pa 之間，更佳地係大約為 10 Pa；

- 電漿源功率，較佳地係介於 3 與 10 kW 之間，更佳地係介於 3 與 8 kW 之間；以及

- 零基板偏壓功率或小於 300 W/m² 之名義偏壓功率密度，較佳地係 30 W/m² 或更小。

【0033】 施加於基板之偏壓可來自直流電源。然而，在較佳實施例中，於構成保護層移除處理子階段之控制步驟的至少一者的期間，較佳地係指於構成核心保護層移除步驟之控制步驟的至少一者的期間，一或更多元件係受指示將交流偏壓施加於基板，其頻率較佳地係至少為 50kHz。如底下所述，施加偏壓頻率（較佳地係低或斷續性(intermittent)偏壓頻率）其優點在於降低或可在基板內半導體性（或導電性）與絕緣材料之間的介面出現之側壁凹口(notching)。

【0034】 在尤佳實現中，保護層移除處理子階段包含控制步驟中藉以使一或多個元件交替受指示用來在一控制步驟中實現零基板偏壓功率或小於 300 W/m^2 （較佳地係為 30 W/m^2 或更小）之名義偏壓功率以及在次一控制步驟中實現較佳地介於 1500 與 8000 W/m^2 之間（更佳地係介於 3000 與 6000 W/m^2 之間）之更高基板偏壓功率的核心序列 (core sequence)。此作法之優點將於下文說明。

【0035】 應注意的是，偏壓可在保護層移除子階段之外的處理步驟期間予以施加於基板，以及在此等情況下，低或斷續性偏壓頻率可再次地為較佳選擇，下文將作進一步說明。例如，在鈍化沉積階段期間對基板施加偏壓可以是有益處的，用來減少鈍化材料在待蝕刻特徵之基座表面 (base surface) 上的沉積量。

【0036】 實際表面處理工具中會遭遇到的另一問題在於控制處理室內條件之各種元件的響應時間不同。一般而言，如閥件 (valve) 之類的機械元件將比電源供應器之類無移動性部件之元件採用更長時間執行命令。因此，某些如改變電源供應器輸出位準之類的操作僅數十毫秒即可進行，而小閥件會需要數百毫秒用以使命令生效。結果是該組期望輸出可未完全實現直到歷經控制步驟之重要部份 (significant portion) 以致所指示步驟之有效處理時間不經意地縮短。為了解決此問題，在尤佳具體實施例中，一或多個元件包含複數元件，連串控制步驟包括一或多個轉移控制步驟 (transition control step)，元件之一者或子集在各

轉移控制步驟中係受指示而改變對應之製程參數，該或各轉移控制步驟之時序與受指示元件之已知響應時間有關。依此方式，各個元件（或元件組）在不同時間受到指示以致其輸出可同步化。例如，響應慢的元件可在第一轉移控制步驟中受指示以改變其輸出，並且接著在第二轉移控制步驟中，響應較快的元件將發以命令。這確保期望之連串控制步驟得以儘可能幾近同步地實現。

【0037】 取決於考慮的元件，單一轉移控制步驟可足夠。然而，連串控制步驟較佳地包括轉移控制步驟之序列，複數元件各自或其子集據以受指示依據元件之已知響應時間依序使對應之製程參數起改變，對於對應之製程參數所指示之改變藉以大體上彼此同步生效，較佳地係大體上同時生效。

【0038】 轉移控制步驟將有利地短於處理室對應之氣體響應時間，但這不是重點。

【0039】 如上所述，短暫控制步驟有好處，並且在較佳實施例中，連串控制步驟中各步驟之處理時間係小於步驟中處理室之對應之氣體駐留時間(T_{gr})。

【0040】 任何基板類型皆可用在所揭露之方法中，但有利的是，基板包含最好形成或位於例如矽晶圓之晶圓上的半導體層。若要將特徵蝕刻至基板內，則半導體層上最好載有界定待蝕刻至半導體層內之特徵的光罩層（例如光阻）。

【0041】 在較佳具體實施例中，本方法可進一步包

括當特徵已達到期望深度或另有界定之終止點(endpoint)時用於中止蝕刻的步驟。有利的是，本方法進一步包含隨著蝕刻進行而監測(monitor)基板，偵測(detect)蝕刻何時已到達預定終止點，以及輸出終止點信號。可回應(in response to)終止點信號採取各種動作。在一較佳實現中，本方法進一步包含回應終止點信號停止(halt)連串控制步驟（例如完全中止處理）以致不再進行蝕刻。在某些情況下，此處理可在終止點信號輸出後經過預設延遲期間(delay period)之後予以停止以允許「過蝕刻(over etch)」。

【0042】 在其它較佳實現中，終止點信號之輸出在所施處理(applied process)中觸發變化。因此，本方法可進一步包含回應終止點信號，最好在預定延遲之後，啟動(start)第二、不同、連串控制步驟。例如，第二連串控制步驟可具有經調整用以達到較慢蝕刻率之製程參數，用來使可在過蝕刻（如底下所述之凹口）期間造成之破壞降到最低或調整參數以聚焦晶圓區域上可尚未達到期望深度之蝕刻。第二連串控制步驟可執行固定處理時間並接著停止以完成處理。

【0043】 爲了偵測終止點而對基板之監測可用各種方式予以實施。在一較佳具體實施例中，這包含監測蝕刻深度（亦即，已達所蝕刻特徵之深度），使用光學干涉儀(optical interferometer)是優選，以及預定終止點爲預定蝕刻深度。在替代性有利具體實施例中，對於基板之監測包含監測遭蝕刻材料之成份(composition)，基板包含位在待

蝕刻層下方並與其成份不同之中止層(stop layer)，終止點偵測信號係在偵測到成份改變時予以輸出。因此，基板本身含有標示應中止蝕刻位置之中止層，而非提供期望深度值給控制器。遭蝕刻材料之成份可藉由光譜儀(spectrometer)或濾波器(filter)感測，用來觀視電漿處理室內代表相關原子躍遷(atomic transition)所發射光之特定波長。

【0044】 在特定應用中，基板可有利地進一步包含或提供有位在半導層上方或下方之絕緣層。絕緣層可或可不為基板之完整部份。例如，如上所述矽氧化物之類的絕緣層可用於使進展超過特定深度之蝕刻中止。絕緣層亦可用於使半導體元件各自隔離或形成電隔離孤島特徵(electrically isolated island features)。然而，如上所述，基板中絕緣層之出現會導致側壁「凹口」在介於半導體（或導體）層與絕緣層之間的介面處形成。其結果是絕緣層在離子撞擊期間帶電，其造成後續離子被迫移向側壁，導致不期望的側向蝕刻(lateral etching)。

【0045】 以上所引用之第 EP-A-1131847 號文件揭露用於減少側壁凹口之技術，其中，係施加於基板用以誘發方向性離子撞擊之偏壓為低頻交流偏壓或者藉由指示局部電源(local power source)輸出脈波產生器所調變信號而施加有脈波調變之（低或高頻）交流偏壓。第 US-A-6,926,844 號文件揭露其中，高頻脈波式高頻功率係施加於基板並具有低頻調變之另一系統。巴納(Banna)等人於 2009 年 9 月在 IEEE 電漿科學期刊第 37 專欄第 9 號標題為「感應耦合

脈波式電漿…」之文件揭露利用相同脈波信號產生器調變電源供應器使基板偏壓與電漿功率兩組件同步產生脈波。此等技術藉由使來自電漿之電子在低或無偏壓之情況期間向下擴散至絕緣層藉以中和某些電荷而減少絕緣層上的電荷。結果是，後續離子之排斥力(repellent force)亦得以降低，導致較少偏向(deflection)並因而減少凹口。

【0046】 本發明之第二態樣提供在表面處理工具中從基板蝕刻材料之方法，基板包含下有或上有絕緣層之半導體或導體層，表面處理工具包含處理室、控制器及一或多個用於調整處理室內製程參數的元件，該製程參數包括用於將偏壓施加於基板之偏壓電源，本方法包含：

【0047】 控制器一個接著一個地交替指示一或多個元件實現蝕刻與鈍化處理階段，以及，

【0048】 在交替階段的至少一者之至少部份期間，於步驟序列中控制電源，其包含控制器交替指示電源於第一步驟期間以較低或零強度輸出偏壓，以及接著於第二步驟期間以較高強度輸出偏壓，

【0049】 藉以減少介於半導體或導體層與下方絕緣層之間的介面處側壁凹口之形成。

【0050】 偏壓電源可呈靜態(DC)或交流(RF)並且可為電壓或電流供應器。藉由在其期間輸出為「開啓(on)」(高)或「關閉(off)」(零或名義值(nominal)，亦即接近零)之一連串步驟中指示偏壓源，而非委由偏壓源本身或脈波信號產生器控制偏壓，本發明之第二態樣使偏壓之詳細控

制合併至工具之全面控制(overall control)，由控制器併入功效。交流偏壓步驟之序列因而可由控制器調整(tailor)以達成最佳之整體處理成果。例如，在某些情況下，期望隨著變化同步化偏壓步驟為至少一其它製程參數，以及如此在較佳具體實施例中，此一或多個元件中的其它元件係受到額外指示而令第一與第二步驟之間對應之製程參數起變化。換句話說，控制器在偏壓改變的同時指示至少一其它製程參數改變。例如，電漿功率在偏壓「關閉」時亦可在步驟期間降低。

【0051】 藉由控制器對基板偏壓之直接控制亦使施加更複雜之一連串偏壓位準變得可行。例如，在使用脈波信號產生器之傳統系統中，所施加之偏壓將單純地在高位準與低位準（可為零）之間交替變換。在本發明之較佳具體實施例中，控制器指示電源在蝕刻與鈍化處理階段之一個周期期間以至少三個不同強度（其中之一可為零）對基板輸出偏壓。因此，在某些具體實施例中，可期望在一或多個步驟中（亦即，在該等處理階段的其中一者內）改變偏壓輸出的強度。例如，各第二步驟中所指示相對較高之基板偏壓功率之強度可有利地隨著步驟之序列改變，較佳地係朝序列結束方向增加。由於偏壓可於方向性離子撞擊開始(onset)時保持低電壓，使離子能量降至最低並從而保護(preserve)光罩，這有助於改良或維持光罩選擇性。隨著蝕刻進行且絕緣層上之變化增加，偏壓隨之增加，其提升方向性離子之能量，降低其軌道(trajectories)上之變化效應

並因此減少凹口。

【0052】 在其它具體實施例中，所施加之偏壓於一處理階段（蝕刻或鈍化）期間可在兩位準之間交替變換以及至少有第三、不同之偏壓位準係在另一個處理階段期間予以施加。在尤佳具體實施例中，除了零或接近零之功率位準以外，至少還有兩不同非零偏壓功率強度係在周期期間受到指示。

【0053】 在另一較佳具體實施例中，序列中各第二步驟所指示之相對較高基底偏壓功率之強度從序列之一發生(occurrence)至另一發生（亦即，介於周期之間）改變。因此，各第二步驟之強度在任一處理階段內可為固定但在施加有偏壓之下一個處理階段則提升或降低。例如，步驟之序列在各交替蝕刻階段期間進行時，第二周期中之強度相對於第一周期期間所施加之強度可有利地予以提升。於整體處理之至少一部份依此方式隨著周期轉換提升偏壓強度，由於儘管有穿插(intervene)處理步驟先前周期通常仍將殘留一些電荷，故有助於改良光罩選擇性同時基於以上相同理由減少凹口。各第二步驟中所施加偏壓之強度亦可在各周期內改變（例如，提升），以致例如在各序列期間以及逐周期地提升強度。若周期之間的強度改變得以實現，則不需要在每次序列發生都進行。例如，在指示強度改變之前可以一強度多次重複序列。

【0054】 如上所述，在某些情況下，電源最好是在交替之蝕刻階段的至少一者之至少部份期間在步驟序列中

受到控制。然而，藉由在其它處理階段期間執行序列亦可得到優勢。例如，如前所述，鈍化階段期間在根據步驟序列所述之方式中控制偏壓源可具有益處。這將減少在待蝕刻特徵基座上成功沉積之鈍化材料用量，同時側壁上因偏壓強加之方向性而對於沉積影響小。總體來說，處理之蝕刻效率由於鈍化移除階段之處理時間可減少且基板蝕刻開始較早而得以提升。由於實際上鈍化材料通常為在基板上形成上覆層(overlying layer)之電絕緣體（例如，PTFE 之類的材料）以及因此在可能在向下蝕刻至下覆絕緣層(underlying insulating layer)時遭遇類似的充電議題，故所述「開啓/關閉」偏壓步驟之序列基於如上所述之相同理由在鈍化階段期間具有益處。無論基板是否多一層絕緣層這都得以實現。

【0055】 若使用 RF 偏壓，最好是偏壓功率為具有在序列之各步驟期間提供至少 100 次振盪之頻率的交流功率（電壓或電流），該頻率範圍較佳地係由 50kHz 至 27MHz，更佳地係 300kHz 至 13.56MHz。

【0056】 有利的是，步驟中至少其中之一（較佳地為蝕刻）具有小於處理室於步驟中對應之氣體駐留時間(T_{gr})的處理時間。一般而言，處理室於步驟中對應之氣體駐留時間係介於 0.5 與 5 秒之間，較佳地係介於 0.5 與 2 秒之間，更較佳地為幾近於 1 秒。

【0057】 在序列之第一步驟中，偏壓電源係受到有利指示以實現零基板偏壓功率或小於 1500 W/m^2 之名義偏

壓功率，較佳地係 150 W/m^2 或更小。在第二步驟中，相對高之基板偏壓功率可介於 1500 與 8000 W/m^2 之間，更佳地係介於 3000 與 6000 W/m^2 之間。

【0058】 在尤佳具體實施例中，序列之步驟各具有介於 5 與 100 毫秒之間的處理時間，序列之總處理時間係介於 50 與 4000 毫秒之間，較佳地係介於 50 與 500 毫秒之間，更佳地係介於 100 與 200 毫秒之間。一般而言，最好是偏壓功率在其下降至零（或低數值）時具有介於施加有較高偏壓（至少在處理之鈍化移除階段期間）之較短時段 (periods of time) 之間的較長時段。因此，在較佳實施例中，低偏壓步驟之處理時間最好長於高偏壓步驟之處理時間。

【0059】 本方法亦可包含用於偵測蝕刻深度達預定終止點並且後續停止處理或調整製程參數以致不同交替蝕刻與鈍化步驟之新周期得以實施的步驟，如以上涉及本發明第一態樣所述。

【0060】 本發明亦提供內含命令用於控制表面處理工具以實施上述任一方法的電腦程式產品。

【0061】 亦提供有用於從基底蝕刻材料及/或在基底上沉積材料的表面處理工具，根據以上所述任一方法其包含其中置有使用中基板之處理室、一或多個用於調整處理室內製程參數的元件以及適用於控制一或多個元件之控制器。最好是，一或多個元件包括底下任一元件：一或多個質量流速控制器、一或多個電漿源電源供應器 (plasma source power supply)、基板偏壓電源、壓力控制閥以及排

氣抽吸系統。

【圖式簡單說明】

【0062】 現在將引用附加之圖式說明蝕刻及/或沉積方法、以及應用該方法之裝置的實施例，其中：

第 1 圖概要描繪適用於實施本文所揭露技術之示例性表面處理工具；

第 2 圖描述第 1 圖所示表面處理工具各種功能組件之間資料連接的概要網路圖；

第 3(i)圖描述根據本發明第一具體實施例在方法中實施之一連串控制步驟，第 3(a)、(b)和(c)圖為三個所選擇參數之波形圖，其表示各控制步驟期間各自的示例值；

第 4(a)至 4(g)圖表示第一具體實施例所選擇步驟期間的示例性基板，第 4(h)圖表示根據具體實施例所形成受蝕刻特徵之放大細部；

第 5 圖描述根據本發明第二具體實施例之方法中所實施之一連串控制步驟；

第 6(i)圖表示在根據本發明第三具體實施例之方法中所實施之一連串控制步驟，第 6(a)、(b)和(c)圖為描繪各步驟期間三個所選擇製程參數之數值的波形圖以及第 6(d)圖表示第 6(c)圖之放大細部；

第 7(i)圖表示本發明第四具體實施例中所實施之一連串控制步驟，第 7(a)、(b)和(c)圖為描繪各控制步驟期間三個所選擇製程參數之數值的波形圖；

第 8(a)圖概要描繪本發明第五具體實施例中的基板，

第 8(b)圖表示其放大細部，其描述「凹口」現象；

第 9 圖為描繪另一具體實施例中所實施一連串控制步驟裡基板偏壓源之受指示輸出功率的波形圖；

第 10(a)和 10(b)圖描繪可用於任一具體實施例之終止點偵測元件的兩個實施例；以及

第 11 圖為描述在任一具體實施例中偵測終止點時用於控制製程之選項的流程圖。

【實施方式】

【0063】 底下說明將以上述波希法之方式針對使用交替之蝕刻與鈍化步驟用於將特徵蝕刻到基板內之方法的實施例。然而，如前所示，本文揭露之技術侷限於用在任何一種特定製程，而是可有利地應用於任何需要多步驟的沉積及/或蝕刻程序。「蝕刻製程（或稱蝕刻處理）」為任何一種藉以使所指示製程參數之淨功效為從基底移除材料（無論材料是否形成基板本身之部份或有分層塗敷於基板）的製程（或稱處理），同樣地，「蝕刻步驟」為所指示製程參數之淨功效為移除材料之一種步驟。作為對比，「沉積製程（或稱沉積處理）」為所指示處理參數導致對基板淨添加材料之一種製程，以及「沉積步驟」為所指示製程參數造成淨添加材料之一種步驟。鈍化(passivation)製程（或稱鈍化處理）/步驟基於底下說明之目的為沉積製程/步驟之實施例，然而，實際上保護層（或稱鈍化層，passivation layer）之形成可包含前驅氣體與基板之間的反應，例如低溫矽蝕刻製程中矽含氧氟(silicon oxyfluoride)壁面鈍化。

【0064】 術語「蝕刻氣體」和「鈍化氣體」係分別用於意指能夠以所考慮之特殊製程參數蝕刻和鈍化之氣體。例如，某些如 C_4F_8 之氣體取決於所實現之其它製程參數可蝕刻或沉積。另一方面， SF_6 為僅能夠蝕刻之氣體實施例。

【0065】 應予以重視的是，所指示製程參數由於處理室具備有限定之響應時間以及其它因素而與任一時間在處理室內真實建立之製程參數可不完全相同。無論本揭露如何涉及「製程參數」，應注意的是，參考值為所指示之數值而非處理室內的真實條件（或稱狀況）。

【0066】 第 1 圖表示適用於實現本揭露之方法之表面處理工具的具體實施例。表面處理工具 1 包含使用期間其內置有基板 30 之處理室 2。為了實施蝕刻或沉積，一或多種輸入氣體係導入處理室 2 以及受控制以使期望之沉積或蝕刻機制起作用之條件。術語「輸入氣體」包括前驅氣體以及視需要而有的惰性、載體氣體。處理室內之製程參數係受到控制並且可藉由其實施例係概表示於第 1 圖之一組至少一（但較常見的為複數）元件 3 予以調整。在本實施例中，工具 1 備有兩分別用於供應第一與第二輸入氣體 G_1 與 G_2 給處理室 2 之輸入氣體供應器 4(a)與 4(b)。各氣體對處理室 2 之入口係藉由各自的質量流速控制器 6(a)與 6(b)予以控制。這些實質包含取決於各氣體之期望流速可呈較大或較小程度開啓之閥件。包含有無反應輸入氣體與任何反應產物(reaction product)之排放氣體(exhaust gas)，係經

由導管 7 (duct)和相關幫浦 8 予以自處理室 2 移除，幫浦 8 通常能夠將處理室內之壓力降低至幾近真空狀態。室壓將在主要部份藉由排氣幫浦系統以及尤其是從處理室到幫浦之抽吸線路 (pumping line)之抽吸速度與「導通率 (conductance)」(此為與抽吸線路之幾何有關的因素)予以決定。然而，在處理期間，當電漿產生時及/或當蝕刻或沉積發生時，氣體化學類型可在處理室內漏失或產生而對壓力產生影響。為了調節此變異 (variation)，最好如本技術所知般地提供自動壓力控制閥 8a。閥件 8a 改變抽吸線路之導通率，從而使室壓在電漿受到衝擊並且材料受到蝕刻 (material etched)時以期望程度大體上維持固定。

【0067】 在本實施例中，表面處理工具 1 備有用於藉由放電在處理室內產生電漿的電漿源。此處，電漿源係繪製成供應有經由 RF 匹配單元 11 來自電源供應器 10 之 RF 功率含有圍繞處理室 2 之線圈 9 之感應耦合電漿源。RF 匹配單元 11 係經配置而使電漿阻抗與 RF 供應器 10 之阻抗匹配以便使由供應至電漿之功率轉換 (power transfer) 效率最大化。適用之匹配單元之實施例係揭露於第 WO-A-2010/073006 號文件中。其它如電容式耦合電漿 (CCP) 之電漿源類型可予以取代使用。或者，製程可無電漿增強從而可省略電漿源。若有提供電漿源，任何、所有、或非處理步驟期間皆可予以利用。

【0068】 基板 30 係在平台 14 上安裝使用。如下所述，在特定處理步驟中，有利的是，施加偏壓於基板 30

以及這是藉由將電壓源 12 連接至平台 14 予以達成。若有使用 RF 電源供應器 12，則可較佳地提供自動阻抗匹配單元(AMU)以確保由電源供應器 12 到晶圓臺 14 (wafer table) 有良好的電源耦合。工具 1 可進一步包含如加熱器及/或冷卻系統(可提供用於加熱及/或冷卻處理室和電漿源之額外元件以協助製程控制及/或維持硬體穩定度)用於調整基板處理溫度之溫度控制單元 16。例如，在主要實施蝕刻處，最好使用循環冷卻劑冷卻基板以避免能量在離子撞擊期間及/或放熱化學反應期間大量轉移到基板而使基板溫度非期望地升高。

【0069】 元件 3 依照來自如可程式邏輯控制器(PLC)之類的控制器 20 之指令動作。在某些情況下，可提供多於一個控制器，其中，各控制器控制一元件或一元件子集。控制器亦得以連接到如電腦工作站 25 之使用者介面元件以供接收來自使用者之輸入及/或回傳輸出。

【0070】 在第 1 圖中，各種元件 3 與控制器 20 之間的資料連接係以虛線標示。實際上，這可予以實現成例如第 2 圖所示之網路。此處，控制器 20 經表示係連接到與各元件 3 及使用者介面 25 有連接之控制器區域網路匯流排橋接器 22 (CANbus bridge)。匯流排 22 通常包含多個網路通道，其包括一或多個如序列資料通道(例如 RS485)之資料通道及非必要性(optionally)一或多個電源通道。控制器 20 經由匯流排 22 發出命令，各命令係送給(address to)一或多個元件並且包括關於所考慮元件要實現之一或多個製程

參數的指示。一可用於發出命令控制元件之網路協定係在第 WO-A-2010/100425 號文件中作說明。當然，技能熟練之人士將可能領會許多其它網路實現。

【0071】 元件 3 係由控制器在一連串控制步驟中予以控制，各步驟對應於元件 3 受指示要實現之一組經界定製程參數。實際上，多個命令可由控制器 20 送至元件 3 以實現任一步驟；例如，第一命令可送至第一質量流控制器 6(a) (mass flow controller)，而第二和後續命令係送至質量控制器 6(b) (mass controller) 以及其輸出要在步驟中改變之任何其它元件。因此，在不是所有於一步驟需用以實現全套製程參數之命令皆可同時傳送或接收的同時 (whilst)，實際上，網路速度與步驟時序 (step timings) 相比較將為快速並且因而任一步驟之指示都可考慮予以大體上立即對元件 3 發送。或者，如第 WO-A-2010/100425 號文件所述之技術可用於傳送對各元件之指示到與各個元件相關之介面模組並且留住 (hold back) 指示直到觸發訊息發送到所有相關介面模組，此時，指示係同時傳到各個元件。

【0072】 一組經界定製程參數係經考慮若任一製程參數在兩組 (two sets) 之間數值改變則各不相同。所考慮之製程參數將取決於所實施之製程但一般將包括：一或多個輸入氣體（例如本實施例之 G_1 與 G_2 ）之流速、室壓（由排氣幫浦速度及/或壓力閥設定所控制）、電漿源功率及/或頻率、任何施加於基板之偏壓之功率及/或頻率和晶圓臺 14 之溫度以及在許多情況下還有處理室 2。

【0073】 第 3(i)圖概要描繪根據蝕刻/沉積方法第一具體實施例所實施的一連串控制步驟。此處，連串步驟由循序周期(sequential cycles) C_1 、 C_2 、 C_3 等所組成，各周期包含三個控制步驟 S_1 、 S_2 和 S_3 。在各控制步驟開始時，元件 3 受到控制器 20 的指示於步驟期間實現一組經界定製程參數。在特定控制步驟中，一或多個參數值可受指示於步驟期間改變。然而，各周期之步驟至少其中之一（較佳地係全部）於步驟期間包含對固定之經界定製程參數的指示。

【0074】 接著，請參閱第 4 圖，將說明的是各控制步驟之功能。在此實施例中，製程係用於將特徵蝕刻到如矽晶圓 30 之基板內的改進型波希式製程。如第 4(a)圖所示，基板 30 一開始係置於處理室 2 中之平台 14 上。基板包含其上施有光罩 32 由例如光阻製成之矽晶圓 31。光罩 32 界定要予以蝕刻到矽晶圓內之期望特徵 F 之側向範圍(lateral extent)。在對應於控制步驟 S_1 之第一步驟中，基板係曝露於如 C_4F_8 之鈍化氣體 G_1 ，其在基板全部表面上沉積一層鈍化材料 33(如聚合物)。步驟 S_2 與 S_3 共同實施蝕刻：依此方式將原來的波希式蝕刻步驟區分成兩部份而得以改良光罩選擇性。在步驟 S_2 中如 SF_6 之蝕刻氣體 G_2 係導入處理室以及對所沉積鈍化材料之方向性離子輔助式蝕刻係藉由對平台 14 施加偏壓予以實施。此偏壓建立對氣體離子強加接近垂直方向性之電場，其造成水平表面之優選撞擊(preferential bombardment)。依此方式，鈍化材料係從特徵之基座移除，曝露基板材料 31，並且亦從光罩 32 之上表

面移除。然而，要予以蝕刻之特徵之側壁保留鈍化被覆物 33 (passivation coverage)。在步驟 S_3 中，如第 4(d)圖所示，蝕刻係經由蝕刻氣體 G_2 與基板材料 31 之間的化學反應而進行。例如，蝕刻氣體 G_2 為 SF_6 (或釋放氟之常見蝕刻氣體)，來自電漿之氟基與曝露之矽起化學反應，形成由表面吸收藉以用等向方式移除矽的揮發性產物 (volatile product)。以此方式，特徵 34 之基座表面 34a 的深度增加。然而，隨著深度增加，新側壁區 34b 形成並且基板材料係側向及依照垂直方向 (向下到晶圓內) 移除。

【0075】 第 4(e)圖表示重複有步驟 S_1 藉以塗敷一層新鈍化材料 33 之周期 C_2 之開始。蝕刻因此停止以及特徵 34 之新側壁區與基座表面重新塗佈。如第 4(f)與 4(g)圖所示之後續蝕刻僅從特徵之基座表面再次移除鈍化材料，致使持續向下蝕刻同時控制特徵之側向擴張。在多次重複之後，結果係如第 4(h)中概要所示之已蝕刻特徵 34 (etched feature)，其具有精確對準已遮罩特徵 (masked feature) 之界定良好之接近垂直側壁 34b。然而，各蝕刻周期將在側壁 34b 中產生「凹坑」34c，亦即凹陷，其尺寸必需受到控制以維持側壁之位置精確度。

【0076】 用於各步驟 S_1 、 S_2 和 S_3 之最佳製程參數變化廣泛。第 3 圖中之波形圖 (a)、(b) 和 (c) 描繪三種示例性製程參數之數值並且描述其隨著連串步驟的變化 (應領會的是各波形圖的 y 軸為概要表示而未依照比例)。第 3(a)圖描繪鈍化氣體 G_1 深入處理室之流速 Q ，其將由質量流控制器

6a 予以控制。實線(i)代表所指示製程參數值，同時虛線(ii)概要表示處理室中的真實狀況，其基於底下所述理由可與在任何瞬間所指示的有相當大的差異。應領會的是，線條(ii)單純地為概要性表示，並且無意於精確表示處理室狀況，而是要強調可與所指示的有所不同。

【0077】 第 3(b)圖為表示用於輸入蝕刻氣體 G_2 之相同資訊的波形圖。

【0078】 第 3(c)圖為表示電源輸出受指示施加於晶圓（亦即基板偏壓）之波形圖。一般而言，由於這不影響氣體狀況，真實電源輸出將接近鏡射所指示電源輸出並且因而未提供代表真實狀況之單獨線條。

【0079】 因此，在鈍化步驟 S_1 中，該組對應之製程參數包括第一輸入氣體 G_1 之高流速、第二輸入氣體 G_2 之零（或名義）流速、以及零（或名義）偏壓電源。在步驟 S_2 中，對應於蝕刻之第一部份，第一輸入氣體 G_1 之流速降低至零（或名義值），同時第二輸入氣體 G_2 之流速升高並且偏壓電源切換成開啓以確保對基板之高離子通量。在步驟 S_3 中，對應於蝕刻之第二部份，氣體 G_2 之質量流速增加，同時基本偏壓電源切換成關閉。

【0080】 將領會的是，第 3 圖僅描述所選擇之製程參數並且實際上其它參數可隨步驟變換受到控制及/或改變。尤其是，為了達到高整體蝕刻率，通常期望鈍化步驟 S_1 係以較低室壓在為了使鈍化材料沉積均勻導致在特徵之所有表面上的材料沉積合理共形(reasonably conformal)、平

坦(even)而最佳化的條件下操作。室壓之選擇可用於對所沉積之材料影響沉積率及 / 或調整化學計量(stoichiometry)。蝕刻步驟 S₂最好是以類似或均勻之壓力實施以減少離子碰撞(collision)並且促進對矽晶圓之離子通量的方向性。比較起來，蝕刻步驟 S₃最好以高壓力操作以產生大量氟基並從而得到快速的蝕刻率。

【0081】 各步驟示例性製程參數係示於底下之第 1 表中。應注意的是，此處及本文所有其它實施例中的示例性參數係適用於能夠處理直徑高達 200 釐米之基板的裝置。技術熟練的讀者將領會到，此等參數對於其它基板尺寸將需適宜地調整比例。基板偏壓功率以瓦特(Watts)表示（亦即所施加功率而非功率密度），所假定的基板面積為 314cm²（例如直徑 200 釐米之基板）。

【0082】

第 1 表

時間 (毫秒)	階段	步驟	處理時間 (毫秒)	製程參數								Tgr (毫秒)
				G1 (sccm)	G1 (Pa.m3/s)	G2 (sccm)	G2 (Pa.m3/s)	Pw (W/m ²)	壓力 (mTorr)	壓力 (Pa)	Pp (kW)	
0	1	1	250	200	0.338	10	0.0169	30	50	6.6661	1.5	845
500	2	2	300	10	0.0169	200	0.338	4750	25	3.33305	2	423
1100	3	3	550	10	0.0169	800	1.352	30	130	17.3319	5	570

【0083】 其中：時間意指從步驟 S₁ 開始經過的時間；處理時間意指各步驟之時間長度；G₁ 為氣體 G₁ 之質量流速；G₂ 為氣體 G₂ 之質量流速（質量流速值同時以 sccm 和 Pa.m³/s 之單位提供）；P_w 為施加於晶圓（亦即基板）之功率密度，以功率密度的形式表示是爲了考量不同晶圓尺

寸（例如， 30W/m^2 之功率密度對應於對 200 釐米直徑之晶圓施加大約 1W）；壓力意指室壓； P_p 為電漿功率以及 T_{gr} 為氣體駐留時間，下文有作界定。

【0084】 最要的是，與傳統製程相比較，各控制步驟之處理時間非常短。例如，在上述實施例中，鈍化步驟 S_1 之處理時間 T_{s1} 近似於 250 毫秒同時第一蝕刻步驟 S_2 之處理時間 T_{s2} 近似於 300 毫秒，以及第二蝕刻步驟 S_3 之處理時間 T_{s3} 近似於 550 毫秒，使得總周期時間 T_{c1} 大約為 1.1 秒。此類步驟處理時間（或稱步驟期間）與處理室 2 響應氣體條件變化所用的時間相比屬於快速。這可予以量化為處理室 2 之「氣體駐留時間」 T_{gr} ，其對於各處理步驟係界定為： $T_{gr}=pV/Q$ ，其中， p 為處理室 2 內的壓力， V 為處理室之體積以及 Q 為流經處理室之（總）氣體流速。

【0085】 對於一般的電漿源、處理室及局部抽吸導管配置，本實施例中處理室 2 之體積近似於 45 公升 (0.045m^3)。因此，對於第 1 表中所列之示例性製程參數，步驟 S_1 期間的氣體駐留時間將近似於 850 毫秒、 S_2 期間近似於 400 毫秒以及步驟 S_3 期間近似於 600 毫秒。這是將處理室內所含氣體體積更換成另一個，亦即為了以新製程參數達成穩態所需要的時間測量。然而，在本具體實施例中，控制步驟其中至少一步驟（較佳地係數個控制步驟以及更佳地係各控制步驟）的處理時間小於那個控制步驟對應之氣體駐留時間。同時將預期的是，該等短暫步驟將不具有操作功效 (operative effect)，事實上，本案發明人已發現儘

管處理室從未達到穩定狀態條件仍可達到非常好的成果。不想受限於理論，咸信連串控制步驟對製程條件引發之循環變化足以影響第 4 圖中所示不同機制的期望周期，儘管製程參數之單獨組(individual set)未依照處理室內建立的真實條件一個一個地予以清楚描繪。

【0086】 小於氣體駐留時間之控制步驟處理時間有功效的認知提供顯著效益。首先，整體周期時間 T_{c1} 與傳統製程比較可顯著減少。例如，上述示例性具體實施例具有 1.1 秒之周期期間而傳統波希法周期的等級一般為 10 秒或更長。經由審視第 4 圖可領會的是，減少周期時間則凹坑 34c 的側向範圍縮小：由於單獨化學蝕刻步驟 S_3 較短以及側壁係以更頻繁的時距鈍化，有可能側向蝕刻之範圍將縮減。用於產生具特定蝕刻深度之特徵之周期愈多，單獨凹坑將更小以及側壁 34b 因而將更接近於平滑表面。

【0087】 此改良亦用於例如藉由增加要在步驟 S_3 期間導入處理室之蝕刻氣體之濃度補償(offset)所實現增加的蝕刻率。藉由以上述方式減少各周期之期間（或類比地增加周期的頻率），特徵之側壁將受到更頻繁的鈍化，從而消除較快蝕刻帶來的不利效應並且因此能在較短時段達到期望的蝕刻深度同時維持側壁的位置精確度。

【0088】 另一效益為有可能改良蝕刻處理之效率。如第 4 圖所示，只有在步驟 S_3 才真正移除基板材料並且增加特徵深度。步驟 S_1 與 S_2 需用來確保特徵的側向精確度但其本身無助於增加特徵深度。非常短鈍化與鈍化移除步驟

(S_1 與 S_2) 之使用有可能增加周期時間能用來蝕刻基板材料本身 (步驟 S_3) 的比例。此具體實施例之實施例係示於第 5 圖中，係描繪可在第二具體實施例中予以實施之一連串控制步驟。此處，參考元件符號對應於第 3 圖之元件符號。將看到的是，步驟 S_1 與 S_2 顯著縮短以致蝕刻步驟 S_3 形成周期 C_1 、 C_2 等之最大部份。蝕刻步驟 S_3 最好實施至少周期之 50%，以及更佳地係大約 80%。第 2 表陳列可在各控制步驟中隨對應之步驟處理時間予以指示之示例性製程參數組。

【0089】

第 2 表

製程參數												
時間 (毫秒)	階段	步驟	處理時間 (毫秒)	G1 (sccm)	G1 (Pa.m3/s)	G2 (sccm)	G2 (Pa.m3/s)	Pw (W/m ²)	壓力 (mTorr)	壓力 (Pa)	Pp (kW)	Tgr (毫秒)
0	1	1	125	200	0.338	10	0.0169	30	50	6.6661	1.5	845
250	2	2	150	10	0.0169	200	0.338	4750	25	3.33305	2	423
550	3	3	825	10	0.0169	800	1.352	30	130	17.3319	5	570

【0090】 將看出的是，各步驟選擇之示例性製程參數值與第一具體實施例相同以及各步驟氣體駐留時間因而未變：步驟 S_1 大約 850 毫秒，步驟 S_2 大約 400 毫秒以及步驟 S_3 大約 600 毫秒。因此，在本實施例中，步驟 S_1 與 S_2 之處理時間小於處理室對應之氣體駐留時間，同時步驟 S_3 之處理時間較長。

【0091】 藉由增加其期間實施有步驟 S_3 之各製程周期的比例，製程整體效率由於基板材料蝕刻所佔時間比例較大而得以提高。如此，可增加蝕刻特徵之整體速度。然

而，將領會的是，步驟 S_3 之延長處理時間將導致凹坑尺寸增加，以及爲了解決這個問題，進一步減短整體周期時間因而是有幫助的，其運用第一與第二具體實施例結合起來的原理。

【0092】 將領會的是，以上第一與第二具體實施例所提示例性製程參數係單純地爲示例性，以及實際上，根據所用氣體化學類型和特徵需求將有變化。例如，鈍化步驟 S_1 取決於晶圓上所需輪廓(profile)可於一般介於約 3 與 12 Pa 之間（較佳地係大約 7 Pa）的壓力範圍實施。相同步驟期間的氣流(gas flow)其範圍一般爲 100 至 500 sccm，更佳地係介於 200 與 300 sccm 之間。一般而言，流速通常將在使用較高壓力時增加。在鈍化移除步驟 S_2 中，氣流之範圍一般將爲 200 至 500 sccm，較佳地係爲 300 至 400 sccm，以及室壓範圍較佳地係 1 至 10 Pa，更佳地係大約 3 Pa。在基板蝕刻步驟 S_3 中，壓力一般將介於 7 與 30 Pa 之間，較佳地係大約 10 Pa，但氣體流速視需求一般可在 600 與 1000 sccm 之間變化。較佳參數選擇一般給予各步驟之氣體駐留時間大約 2 秒或更短，以及在更佳具體實施例中，參數係經選擇平均給予 1 秒或更短的氣體駐留時間。

【0093】 如上述，對於各接續處理步驟之最佳製程參數明顯不同。例如，在步驟 S_1 與 S_2 之間，第一氣體 G_1 之流動必須停止並以第二輸入氣體 G_2 之類似流速予以取代，同時在步驟 S_2 與 S_3 之間，氣體 G_2 之流速增加 3 或更大的因子(factor)。類似地，室壓以及施加於晶圓或其它基

板(P_w)與電漿源(P_p)之功率位準具有廣大變化。

【0094】 實際上，此程度製程條件的突然變化引發大量難題。例如，由一種氣體突然轉成另一種氣體會使電漿不穩定，潛在地造成電漿消失。類似地，壓力或氣體流速突然大變化即使氣體類型未變仍會有不穩定效應。另外，製程參數變化將導致電漿阻抗改變，以及若此變化太激烈，如模組 11 之 RF 匹配系統可能無法跟上變化而造成不良功率傳輸。這是因為 RF 匹配系統一般包含一或多個響應較慢的機械組件。氣流突然大變化（例如，由一輸入氣體變為另一種，或顯著改變一氣體的流速）亦會造成壓力控制閥 8a 超出其適當位置，導致不良壓力控制，無論是否為電漿增強型這都會使處理中斷。

【0095】 諸如這些問題係在第 6 圖所示本發明第三具體實施例得到解決。再次地，技術將引用改進型波希式蝕刻製程予以說明，但可應用於需要多步驟之任何沉積或蝕刻製程。

【0096】 第 6(i)圖描述諸如第 1 圖所示藉由表面處理工具要予以實施的一連串控制步驟。如前所述，各控制步驟 S_1 、 S_2 、 S_3 等係與控制器 20 指示成組元件 3 於步驟期間輸出之一組經界定製程參數有關聯。再次地，對此製程有三個主要部份，其形成重複的周期：鈍化處理階段 P_1 、以及包含有保護層移除處理子階段 P_2 與基板蝕刻處理子階段 P_3 的蝕刻處理階段。這些階段概括地對應於具體實施例一與二所述的三個循序控制步驟 S_1 、 S_2 和 S_3 。然而在本具

體實施例中，各處理階段（或子階段）係由超過一個控制步驟所構成。在第 6(i)圖中，處理階段與子階段係利用實線為界分開繪製，同時內含任一處理階段或子階段之控制步驟係以虛線為界。然而，實際上，在任一處理階段之結束或開始處以及連串步驟期間任何其它時點處之控制步驟之間將無如此區別：此記號只是為了清楚。

【0097】 第 6(a)、(b)和(c)圖依照控制器發給成組元件之指示描繪三個示例性製程參數之數值以及從一控制步驟轉進下一個步驟的數值變化（為求清楚，未顯示處理室內的真實狀況）。如前所述，三部份(a)、(b)和(c)分別描繪第一氣體 G_1 之氣體流速、第二輸入氣體 G_2 之氣體流速以及施加於基板之功率位準 P_w 。將看出的是，連串控制步驟此時包括複數中間控制步驟用以在不同處理階段所需極端參數值之間達到漸進式轉移。

【0098】 為了期望的輸出功效最接近地對應於「最佳」處理條件之各處理階段或子階段內的控制步驟可稱為該處理階段或子階段之「核心」控制步驟。例如，在本具體實施例中，鈍化處理階段 P_1 包括在第 6 圖中以星號強調標註其狀態為核心控制步驟之核心鈍化步驟 S_2 。在步驟 S_2 期間，元件受到指示以鈍化氣體 G_1 輸出最大氣體流速、以蝕刻氣體 G_2 輸出最小或零氣體流速、以及輸出零或名義晶圓偏壓。為了使漸進式轉移之鈍化移除處理子階段 P_2 起作用，鈍化處理階段 P_1 之結束包括兩中間控制步驟 S_3 與 S_4 ，在其期間鈍化氣體 G_1 之質量流速得以降低同時蝕刻氣體

G_2 之質量流速得以增加直到核心鈍化移除步驟 S_7 中達到期望的鈍化移除狀態。

【0099】 在各中間控制步驟中，由控制器輸出至成組元件 3 之該組經界定製程參數落於在前與後續步驟之參數之間。例如，在步驟 S_3 中，受指示之鈍化氣體 G_1 之質量流速小於在前步驟 S_2 中對應的質量流速但大於後續中間控制步驟 S_4 中對應之質量流速，同時蝕刻氣體 G_2 之質量流速大於在前步驟 S_2 中對應之質量流速並且小於後續步驟 S_4 中對應之質量流速。應注意的是，不需要每一個製程參數都於步驟變為中間值以建構中間控制步驟；而是，任何一個或多個製程參數將變為中間值。然而，在氣體類型要有所改變處（例如，由鈍化氣體 G_1 變為蝕刻氣體 G_2 ），相對於在前與後續步驟，在至少一中間控制步驟中兩種氣體之質量流通常將為中間物，以致兩種氣體於步驟期間受指示而流動。例如，在中間步驟期間，氣體混合物依分壓其第一化學類型（例如 G_1 ）對第二化學類型（例如 G_2 ）之比率介於 1:10 至 10:1 之間，較佳地係介於 1:3 至 3:1 之間，更佳地係介於 1:2 至 2:1 之間，最佳地係大約 1:1。這應該與核心處理步驟期間之較佳氣體輸入成對比，必要的蝕刻或鈍化氣體在核心處理步驟期間呈重度主導性（例如，主導性氣體對任一次要氣體之比率大於 10:1，更佳地係大約 100:1）。

【0100】 依此方式一或多個中間控制步驟之使用可用於控制在有限時段(finite time frame)由一組極端製程參

數向另一組製程參數之轉移，藉以有助於維持電漿穩定度並且確保以如 RF 匹配系統之較慢組件可跟上之速率發生轉移。

【0101】 同時，在第 6 圖之實施例中，多個中間控制步驟係插入各毗連成對之核心控制步驟之間（例如在下一個周期中介於步驟 S_2 與 S_7 之間、步驟 S_7 與 S_{12} 之間以及步驟 S_{12} 與 S_2 之間），實際上，即使是介於兩不同處理步驟之間的單一轉移步驟仍可具有益處。另外，不需在處理階段之間的每一次轉移都置有中間控制步驟，但在每個周期通常都有使用至少一個中間處理步驟。

【0102】 在上述實施例中，根據各步驟中受指示製程參數的淨功效，控制步驟係歸屬於各處理階段 P_1 、 P_2 和 P_3 ：若無淨功效，則控制步驟可經考慮為部份毗連處理階段或形成 (can be considered part of either adjacent process phase or to form) 另一、中間處理階段。

【0103】 在第三具體實施例中，控制步驟可用長於或短於處理室對應之氣體駐留時間予以實現。然而，處理時間小於對應之氣體駐留時間之短暫控制步驟之使用對於涉及第一與第二具體實施例所述之所有理由係較佳的。尤其是，至少一中間控制步驟較佳地具有小於處理室對應之氣體駐留時間的處理時間，更佳地是各中間控制步驟分享此條件。

【0104】 底下第 3 表陳列第三具體實施例所示 14 個步驟中各步驟製程參數之示例值、以及對應之氣體駐留時

間(T_{gr})。

【0105】

第3表

時間 (毫秒)	階段	步驟	處理時間 (毫秒)	製程參數								Tgr (毫秒)
				G1 (sccm)	G1 (Pa.m3/s)	G2 (sccm)	G2 (Pa.m3/s)	Pw (W/m ²)	壓力 (mTorr)	壓力 (Pa)	Pp (kW)	
0	1	1	10	150	0.2535	50	0.0845	30	60	7.99932	2	1065
10		2*	235	200	0.338	10	0.0169	30	50	6.6661	1.5	845
245		3	5	175	0.29575	50	0.0845	30	50	6.6661	1.5	789
250		4	5	125	0.21125	100	0.169	2375	45	5.99949	1.5	710
255	2	5	5	75	0.12675	150	0.2535	3950	35	4.66627	2	552
260		6	5	10	0.0169	200	0.338	4750	30	3.99966	2	507
265		7*	250	10	0.0169	200	0.338	4750	25	3.33305	2	423
515		8	40	10	0.0169	400	0.676	4750	30	3.99966	2	260
555	3	9	5	10	0.0169	500	0.845	3950	50	6.6661	3	348
560		10	5	10	0.0169	600	1.014	2375	80	10.6658	4	466
565		11	10	10	0.0169	700	1.183	30	100	13.3322	5	500
575		12*	500	10	0.0169	800	1.352	30	130	17.3319	5	570
1075	3	13	15	50	0.0845	500	0.845	30	100	13.3322	4	645
1090		14	10	100	0.169	150	0.2535	30	80	10.6658	3	1136

【0106】 在另一較佳具體實施例中，引用第 8 與 9 圖將在底下作更詳細說明的是，保護層移除處理階段 P₂ 還可有利地予以區分成更多未在第 6(i)圖未予以表示之控制步驟。第 6(d)圖描述第 6(c)圖中核心保護層移除步驟 S₇ 由一連串非常短之控制步驟（例如 5 毫秒或更短）所構成之放大區，其中，施加於晶圓之功率在零（或名義值）與足以使方向性離子蝕刻起作用之較高值之間變換。依此方式使功率在高與低位準之間變換之控制使基板內絕緣層上之電荷累積(build up)減少，藉以如下所述減少凹口。各個步驟 S_{7a}、S_{7b}、S_{7c} 等係以如同已說明之其它控制步驟之方式受到控制器指示。

【0107】 現在將引用第 7 圖說明沉積及/或蝕刻製程

中短暫控制步驟之另一項有益應用。第 7(i)圖描繪在本發明第四具體實施例中循環實施之一連串控制步驟。再次地，改進型波希式蝕刻製程係經由實施例予以使用。如同第 6 圖之具體實施例所示，各周期係區分成三個部份，其對應於鈍化處理階段 P_1 、保護層移除處理子階段 P_2 以及基板蝕刻處理子階段 P_3 。各處理階段/子階段包括複數控制步驟 S_1 至 S_8 。再次以星號強調之控制步驟代表其期間所指示條件係經最佳化以供實現期望之處理機制的核心控制步驟。因此， S_1 為核心鈍化步驟， S_4 為核心保護層移除步驟以及 S_7 為核心基板蝕刻步驟。此處，核心步驟之間穿插的控制步驟未用於使由一組條件至另一組條件之漸進式轉移作用，而是顧及硬體響應時間帶來的延遲。

【0108】 在實際的表面處理工具中，裝置裡的不同元件將需要不同的時段(periods of time)用以實施所需功能。例如，如閥件之機械性元件（例如包含於質量流控制器 6a 與 6b 中）可需用來由關閉或接近關閉到開啓至其特定程度，或用來由開啓到採取關閉配置。有限時段將需用於機械性元件以實施必要改變。若元件為電源供應器（DC 或 RF），特定時間量將需用於開啓輸出並且由關閉狀態設為選用程度(chosen level)，或反之亦然。然而，所需時間通常將小於任一機械性元件所需之時間。由一元件至另一元件之響應時間變化意指儘管元件發出指示至成組元件以大體上立即地採取特定製程參數組，實際上，仍非所有變變都將於相同時間由元件輸出。這意指期望之製程參數組

將不由元件採取直到任一處理步驟之較晚階段，以致其期間所有期望之輸出都一致的時段可短於意圖之時段。

【0109】 在本具體實施例中，這是藉由使用短暫轉移控制步驟取決於元件之已知響應時間在不同時間對個別元件（或其子集）發出指示而予以處理。例如，響應較慢之元件可受指示而在比響應時間較快之步驟更早之控制步驟期間採取新輸出值。例如，第 7(a)、(b)與(c)圖為三個製程參數及所繪連串步驟期間其指示值之波形圖。第 7(a)圖表示鈍化氣體 G_1 之質量流速之指示值（標示為(i)之實線），標示為(ii)之虛線代表對於質量流控制器 6a 之指示之延遲響應。類似地，第 7(b)圖表示蝕刻氣體 G_2 之受指示質量流速（實線(i)），以及真實響應之表示（虛線(ii)）。第 7c 圖描繪受指示之晶圓偏壓功率（實線(i)）以及真實輸出之表示（虛線(ii)）。應注意的是，第 7(a)、(b)與(c)圖中的虛線未表示處理室中的整體狀況（關於第 3 圖如上所述），而是各自元件之響應。

【0110】 在核心鈍化步驟 S_1 中，鈍化氣體 G_1 之質量流速處於其最佳、最大之鈍化程度，同時蝕刻氣體 G_2 之流速為零（或名義值），以及未施加晶圓偏壓。在控制步驟 S_2 中，控制器指示質量流控制器關閉鈍化氣體 G_1 之輸入並且開啓蝕刻氣體 G_2 之輸入至適用於鈍化移除之第一程度。步驟 S_2 之處理時間係基於對質量流控制器響應時間 ΔT_{G1} 與 ΔT_{G2} 之認識，以及此步驟係瞬間啓動以致來自各質量流控制器之期望輸出將達到與核心保護層移除步驟 S_4

之開始一致。同時，在轉移控制步驟 S_3 中，對質量流控制器之指示未改變，同時開啓用於供應功率給基板之電源。再次地，步驟 S_3 之處理時間係基於對電源響應時間 ΔT_{PW} 之認識而選擇的，其通常將比質量流控制器之響應時間短很多。步驟 S_3 係在經選擇以致期望之功率輸出將達到與期望之氣體輸出一致的瞬間啓動，亦即，步驟 S_4 之開始。

【0111】 類似的轉移步驟可視需要透過周期剩餘時間起作用。例如，保護層移除子階段 P_2 結束前，第一轉移控制步驟 S_5 係經實現以啓動蝕刻氣體 G_2 之氣體流速由保護層移除層次至基板蝕刻層次之變化，以及在步驟 S_6 中，基板偏壓電源係關閉以致期望的輸出於基板蝕刻步驟 S_7 開始時同時達成。同樣地，在基板蝕刻處理子階段 P_3 結束前，轉移控制步驟 S_8 起作用以關閉蝕刻氣體 G_2 之輸入並且開啓鈍化氣體 G_1 之輸入。

【0112】 一般而言，該或各轉移控制步驟將比具有對應處理條件之處理室之氣體駐留時間還短的處理時間。例如，某些如改變電源供應器輸出位準之操作可需要數十毫秒同時小數值可操作數百毫秒。在兩種情況下，此等處理時間一般將明顯小於大約 1 或 2 秒之氣體駐留時間。

【0113】 第 4 表陳列第四具體實施例中所繪 14 個步驟裡各步驟之製程參數的示例值，以及對應之氣體駐留時間 (T_{gr})。

【0114】

第 4 表

時間 (毫秒)	階段	步驟	處理時間 (毫秒)	製程參數								Tgr (毫秒)
				G1 (sccm)	G1 (Pa.m3/s)	G2 (sccm)	G2 (Pa.m3/s)	Pw (W/m ²)	壓力 (mTorr)	壓力 (Pa)	Pp (kW)	
0	1	1	225	200	0.338	10	0.0169	30	50	6.6661	1.5	845
225		2	20	10	0.0169	200	0.338	30	50	6.6661	1.5	845
245		3	5	10	0.0169	200	0.338	4750	50	6.6661	1.5	845
250	2	4	275	10	0.0169	200	0.338	4750	25	3.33305	2	423
525		5	20	10	0.0169	800	1.352	4750	25	3.33305	2	110
545		6	5	10	0.0169	800	1.352	30	25	3.33305	2	110
550	3	7	525	10	0.0169	800	1.352	30	130	17.3319	5	570
1075		8	25	200	0.338	10	0.0169	30	130	17.3319	5	2198

【0115】 在更佳實現中，第 6 與 7 具體實施例之原理將結合起來予以使用。亦即，中間控制步驟將予以另外配置以考慮各元件之響應時間延遲，藉以達到如上所述之額外益處。

【0116】 如上所述，在蝕刻包括有絕緣層之基板時會遭遇特定額外問題。尤其是，當穿過導體或如矽之半導體層向下蝕刻至如埋置型氧化物層(buried oxide layer)之絕緣中止層時，側向「凹口」可在介於兩材料之間的介面形成。第 8(a)與 8(b)圖概要描述此現象背後的機制。第 8(a)圖表示示例性基板 30，其例如包含具有如矽氧化物之下覆絕緣層 35 之矽或其它半導體層 31。特徵係以上述方式予以蝕刻至半導體層 31。當蝕刻到達絕緣層 35 時，由於在晶圓其它區域中絕緣層可尚未到達（由於晶圓之蝕刻率變化及/或待蝕刻層之厚度變化）而使製程通常無法立即中止。一定程度上的「過蝕刻」因此需用以克服(counter)晶圓上的變異。然而，當絕緣層 35 曝露時，方向性離子蝕刻

保護層移除步驟期間由電漿至絕緣體之第一離子可帶電。這導致接著的離子（將具有相同之電荷符號）偏向特徵之側壁而會使沉積之鈍化材料 33 局部移除，使接著受化學蝕刻影響之基板材料（例如矽）曝露。這在側壁造成不期望的「凹口」（第 8(b)圖中標示的元件符號為 36）。

【0117】 絕緣層 35 上之電荷累積(build-up)，從而一定程度之凹口，可藉由降低施加於基板之偏壓位準（第 8 圖中標示為 -V）予以減少。然而，此亦降低蝕刻製程上強加之此程度之方向性以及離子用以撞擊基板之能量。在如第 EP-A-1131847 與 US-A-6,926,844 號文件中所揭露之一些傳統製程中，已表示若所施加之偏壓為低頻或較佳地為脈波式偏壓，絕緣層 35 上電荷累積之層級(level)可降低，同時仍達到適當蝕刻。這是因為在交流偏壓期間，若基板上之電壓為零（或接近零），一些來自電漿的電子能夠到達絕緣層 35 並且抵消一些正電荷。在其它方式中，高頻偏壓係施加於晶圓臺，其係接著以較低頻率予以調變以在電源的控制下產生高頻偏壓脈波。偏壓的頻率對於讓電漿響應太快以及因此偏壓本身的交流本質未能降低電荷累積。然而，較低頻脈波提供機會使一些來自電漿之電子到達絕緣層並且以如同上述之相同方式抵消一些正電荷。

【0118】 在本發明另一具體實施例中，成組元件據以藉由控制器 20 予以指示之控制步驟之序列係適用於減少此等介面凹口之發生。尤其是，在鈍化移除處理階段期間，一系列(a sequence of)控制步驟將如第 6(d)圖步驟 S_{7A}、

S_{7B} 、 S_{7C} 等所示予以實施。在交替步驟期間，晶圓偏壓係在零或名義值（例如 30 W/m^2 ）與足以達到期望方向性等級之較高「開啓」值（例如 4750 W/m^2 ）之間切換。在其中，晶圓偏壓「開啓」之各控制步驟中，偏壓吸引離子，故達成方向性並且從特徵之基座移除沉積之聚合物，同時在其期間無施加偏壓或施加名義偏壓之交替時段中，電子可向下擴散以抵消絕緣層上之正電荷。對比於先前方法，此處晶圓偏壓控制之達成係藉由控制器 20 而非電源所設定之頻率或電源之任何局部脈波調變。這使較高度控制成為可能並且有可能視需要使各自步驟與對其它製程參數之變化同步。例如，在一些具體實施例中，可想要同步交流晶圓偏壓位準與對電漿源功率之變化。

【0119】 任何施加有基板偏壓之處理步驟可以上述方式使用一系列「開啓」與「關閉」步驟予以實施。例如，在第 6(d)圖所示之步驟 S_4 與 $S_{5/6}$ 中，固定功率係施加於基板，實際上，這些步驟可實現成數個「開啓」/「關閉」步驟以避免電荷累積。然而，若步驟夠短，則可不必如此。

【0120】 在第 6(d)中，「開啓」與「關閉」步驟係繪製成具有大體上相等的處理時間（亦即，50%之「標示：空間(mark:space)」比率）。然而，實際上，通常喜歡在「開啓」步驟之間提供較長間距以允許更多時間用來中和累積之電荷。因此，標示：空間比率最好是介於 5 與 20%之間。例如，偏壓開啓時間可為 5 毫秒（例如步驟 S_{7A} ）以及偏壓關閉時間可為 50 毫秒（例如步驟 S_{7B} ），其中，標示：空間

比率為 10%。一般而言，較佳的是，若施加較高偏壓（至少在製程之鈍化移除階段期間），則偏壓功率在其降至介於更短時段之間之零（或低數值）時具有較長時段。

【0121】 一般而言，序列 S_{7A} 至 S_{7Z} 中各步驟之處理時間將介於 1 與 100 毫秒之間：短到足以用頻繁的間距中和電荷累積同時長到足以讓電漿響應。在各「開啓」步驟期間所施加的偏壓可為 DC 或 RF 偏壓。在 RF（交流）偏壓的情況下，偏壓的頻率與步驟處理時間相比通常將屬於快速（例如 13.56 兆赫(Megahertz)）。

【0122】 可得之較高度控制亦可能選擇並施加多個不同偏壓位準，以及在較佳實施例中，至少三個不同偏壓位準係在各鈍化/蝕刻周期期間予以施加（其中之一可為零）。

【0123】 例如，在另一具體實施例中，若晶圓偏壓之強度係在保護層移除處理期間改變則可達成進一步好處。此實現之一實施例係示於第 9 圖中，其表示共同形成核心鈍化移除層步驟 S_7 之另一連串控制步驟 S_{7A} 至 S_{7Z} 之示例性晶圓偏壓功率。在此實施例中，晶圓偏壓功率係在零或名義值與隨著保護層移除處理朝結束方向增加之較高「開啓」強度之間交替。例如，在此實施例中，第一步驟 S_{7A} 與其期間晶圓偏壓為「開啓」之後續四個控制步驟係設定在第一位準同時步驟 S_{7J} 至 S_{7Z} 之強度增加。例如，步驟 S_{7A} 、 S_{7C} 、 S_{7E} 等可具有大約 1600 W/m^2 之晶圓偏壓功率，同時步驟 S_{7X} 與 S_{7Z} 可具有近似於 4750 W/m^2 之功率。依照改

良製程之光罩選擇性，此配置具有好處，由於貫穿大部份保護層移除步驟，偏壓功率較低，其保持用以將離子較低地抽向基板的能量，藉以降低除了保護層外還要移除任何光罩材料之可能性。隨著方向性蝕刻持續，正電荷將如上所述開始累積在絕緣層 35 上，並且於此階段，有必要藉由如圖示增加晶圓偏壓率而增加離子能量。這增加離子向下速度，其降低電荷累積效應，理由是較大電荷將需用來使離子偏離其另外的直線路徑。

【0124】 除了或代替任一處理階段內之步驟，類似效益可藉由改變周期之間之步驟上的偏壓強度予以達成。例如，請參閱第 6 圖，在周期 C_2 中構成步驟 S_7 之序列步驟可具有與周期 C_1 中步驟 S_7 不同、較高之強度等等。藉由依此方式隨著製程進行增加偏壓強度，光罩選擇性基於上述理由可提升，因為一般而言，某些電荷將於與穿插之鈍化階段無關之周期之間留在絕緣層上。

【0125】 在另一具體實施例中，如第 6(d)與 9 圖所示之步驟序列可在其它處理階段及具有或不具有上覆絕緣層之基底上交替使用。例如，若偏壓功率係在鈍化階段施加於基板則對製程的整體蝕刻率有利。這包括方向性離子撞擊同時又沉積鈍化材料，其導致包括有待蝕刻特徵基座之水平表面上的沉積減少。結果是，保護層之厚度在特徵基座較小，其顧及到減少之鈍化移除步驟處理時間及較早之基板蝕刻處理階段刺激(instigation)。

【0126】 然而，一般鈍化材料(例如 PTFE 或類似物)

爲絕緣體並且因此在與帶電離子撞擊時，將基於上述理由引起偏差及潛在的側壁凹口，保護層有效地爲上覆絕緣層。因此，階梯式地施加偏壓由於其顧及鈍化材料上某些電荷中和並因而使凹口減少而有好處。

【0127】 在上述任一具體實施例中，有利於控制製程以致蝕刻停在期望深度。這可藉由以預定時段實施製程予以達成並且接著中止。然而，這一般將不產生充份精確的結果。因此，在另一較佳具體實施中，裝置具有終止點偵測元件用來感測蝕刻深度何時到達期望之終止點。這可依照由晶圓表面起算的深度予以界定或可與晶圓之實體特徵有關，例如待蝕刻層下方之中止層，如上述之絕緣層 35。

【0128】 第 10a 與 10b 圖描述兩示例性終止點偵測元件 40。在第 10a 圖中，所蝕刻特徵 F 之測度藉由含有電磁輻射（例如光）源 41 與對應之偵測器 42 的光學干涉儀予以感測與監測。一或多個輻射波長向下導向至在晶圓 30 上所蝕刻之特徵，以及偏向之放射干涉入射輻射產生干涉條紋 43。干涉條紋 43 之數目可予以計算（例如藉由移動偵測器 42 穿過干涉區）以推斷特徵 F 之深度。在計數到對應於期望深度之干涉條紋 43 之正確數目時即知道到達終止點。

【0129】 在第 10b 圖中，晶圓 30 本身具有分層 31 所要蝕刻之成份不同之例如矽氧化物之材料構成之中止層 35。此處，目前所蝕刻材料之成份（亦即在任一情況形成蝕刻特徵 F 之基座之材料）係利用如光纖 45 之輻射集合器

(radiation collector)觀視處理室內製程所發射之輻射而予以感測。集合器 45 可連接至頻譜儀 46 以選擇對應於蝕刻相關材料時發生之已知原子轉移之特定波長。或者，光學濾波器可用於選擇感測器所響應用以達到相同功效之波長。當蝕刻深度達到內嵌(embedded)中止層（或其它特徵）時，發射波長將有對應之變化。例如，若元件 40 係經配置用以觀視適當之氟線(fluorine lines)，則在矽蝕刻期間（例如第 10b 圖中的位置 q），此等線之強度由於在蝕刻反應裡使用氟而應該低。一旦到達下覆絕緣層（位置 r），氟線的強度由於不再消耗氟而應該增加。

【0130】 在偵測到蝕刻特徵已到達期望之終止點時，元件 40 輸出信號到控制器。這可用許多替換方式予以使用以中止處理，如第 11 圖之流程圖中所作的總結。開始時，在步驟 50 中，蝕刻製程係如前述任一具體實施例所述予以實施。對於各參照，這是以「處理周期 A」予以在第 11 圖中說明，包含一連串適當的處理步驟以供達到期望的蝕刻率與效率。在步驟 52 中，系統等待終止點偵測元件 40 以感測終止點已達到，並且藉此輸出終止點信號（步驟 53）。

【0131】 在第一實現中，一旦收到終止點信號，控制器即指示成組元件停止處理並且蝕刻停止。然而，如前所述，情況通常是終止點將領先到達晶圓之特定區域（一般為中央）。因此，為了顧及「過蝕刻」，在處理停止（步驟 58）之前可經過預定延遲期間（步驟 56）。

【0132】 在第二實現中，到達終止點時，處理周期 A 中止以及新處理周期（處理周期「B」）（步驟 60）啟動。處理周期 B 例如可包含一連串類似周期 A 之步驟，但具有調整過之製程參數及/或時序以達到較不激烈（亦即較慢）之蝕刻，或改變處理室內蝕刻率之空間變化。例如，處理周期 B 可適用於朝晶圓邊緣比在中央蝕刻更快以致完成晶圓邊緣附近之特徵蝕刻同時使晶圓中央之過蝕刻保持少量。這可例如藉由在鈍化處理階段增加室壓予以達成，以致在晶圓中央沉積之材料比在邊緣附近還多（晶圓沉積輪廓隨壓力改變）。或者若蝕刻製程藉由與蝕刻步驟相比增加鈍化步驟之時間長度而變慢，則更多鈍化將有助於保護任何已向下蝕刻到下覆層之特徵之基座附近之側壁，藉以又有助於降低凹口層級(level)。

【符號說明】

【0133】

- | | |
|-----------|-------------------------|
| 1 | 表面處理工具 |
| 2 | 處理室 |
| 3 | 元件 |
| 4(a)、4(b) | 輸入氣體供應器 |
| 6(a) | 質量流速控制器、第一質量流控制器、質量流控制器 |
| 6(b) | 質量流速控制器、質量控制器 |
| 7 | 導管 |
| 8 | 幫浦 |
| 8a | 自動壓力控制閥 |

9	線圈
10	電源供應器
11	RF 匹配單元、模組
12	電壓源、RF 電源供應器
14	平台、晶圓臺
16	溫度控制單元
20	控制器
22	控制器區域網路匯流排橋接器、匯流排
25	電腦工作站
30	基板
31	矽晶圓
32	光罩
33	鈍化材料、鈍化被覆物
34	特徵
34a	基座表面
34b	側壁區、接近垂直側壁
34c	凹坑
35	下覆絕緣層、絕緣層、中止層
36	凹口
40	終止點偵測元件
41	電磁輻射（例如光）源
42	偵測器
43	干涉條紋
45	光纖

50	處理周期
52	是否偵測到終止點
54	終止點信號
56	延遲
58	中止處理
60	處理周期 B
62	中止處理
F	特徵
G ₁	第一輸入氣體、鈍化氣體
G ₂	第二輸入氣體、蝕刻氣體
S ₁ 、S ₂ 、S ₃	步驟

發明摘要

※申請案號：102106858

※申請日：102.2.27

※IPC分類：

H01L21/3065

2006.01

2006.01

H01L21/205

【發明名稱】(中文/英文)

用來於基板上沈積及/或蝕刻材料之方法及裝置

METHODS AND APPARATUS FOR DEPOSITING

AND/OR ETCHING MATERIAL ON A SUBSTRATE

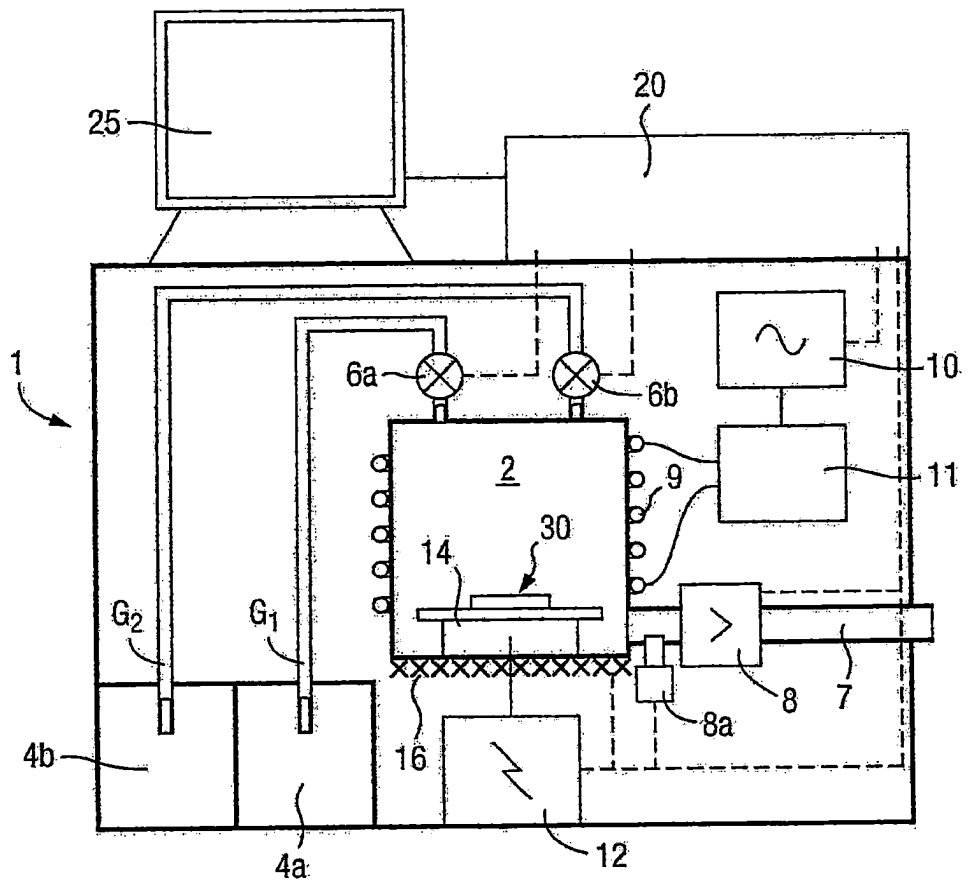
【中文】

本發明揭露一種方法，其係用於在表面處理工具中將材料沉積於基板上及/或從基板蝕刻材料，該表面處理工具具有處理室、控制器及一或多個用於調整處理室內製程參數之元件。該方法包含：控制器依據一連串控制步驟指示一或多個元件，各控制步驟指定一或多個元件受指示而實現之一組經界定製程參數，其中，控制步驟的至少一者包含控制器指示一或多個元件於步驟持續期間實現一組經界定固定製程參數，該固定製程參數包括至少一室壓和流經處理室之氣體流速，步驟之持續期間小於處理室之對應氣體駐留時間(T_{gr})。

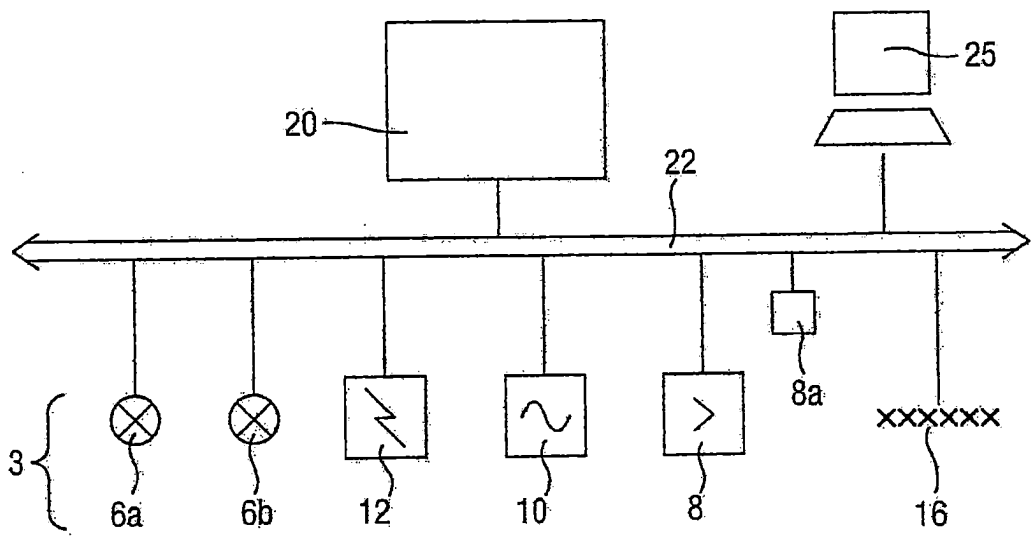
【英文】

Methods are disclosed for depositing material onto and/or etching material from a substrate in a surface processing tool having a processing chamber, a controller and one or more devices for adjusting the process parameters within the chamber. The method comprises: the controller instructing the one or more devices according to a series of control steps, each control step specifying a defined set of process parameters that the one or more devices are instructed to implement, wherein at least one of the control steps comprises the controller instructing the one or more devices to implement a defined set of constant process parameters for the duration of the step, including at least a chamber pressure and gas flow rate through the chamber, which duration is less than the corresponding gas residence time (T_{gr}) of the processing chamber for the step.

圖式

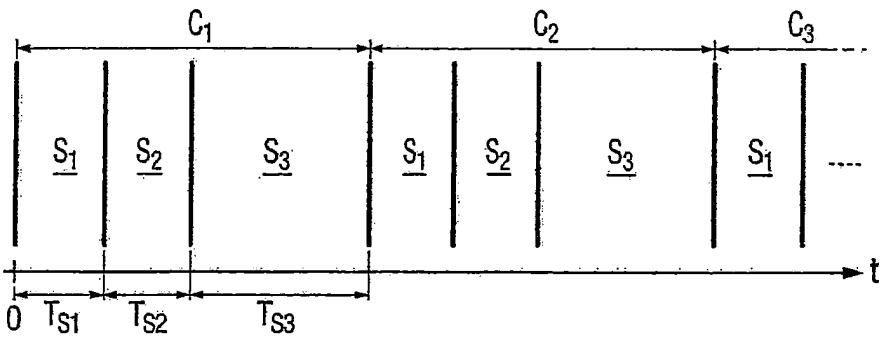


第1圖

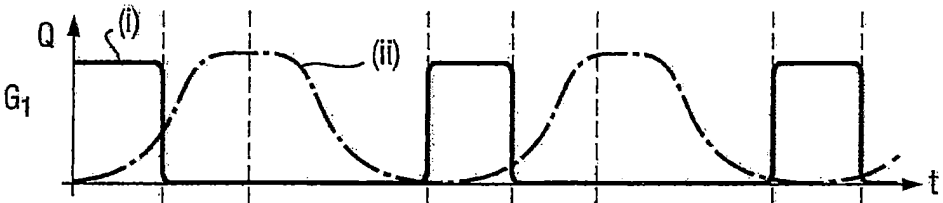


第2圖

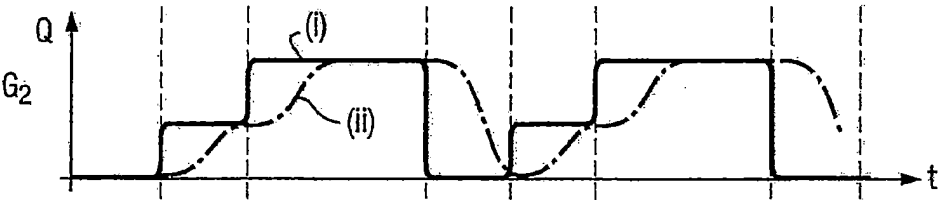
第3(i)圖



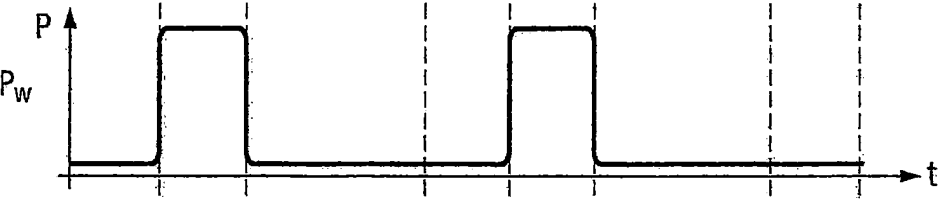
第3(a)圖



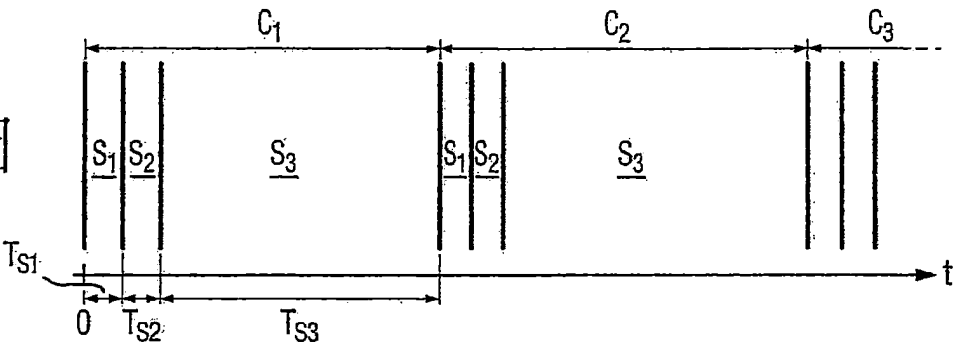
第3(b)圖

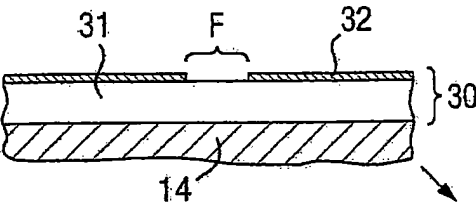


第3(c)圖

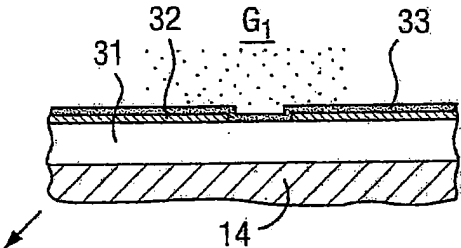


第5圖

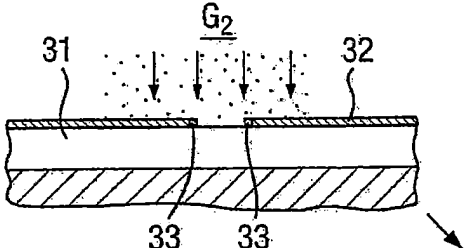




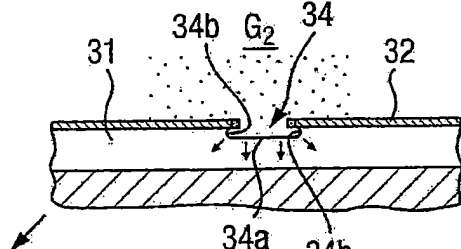
第4(a)圖



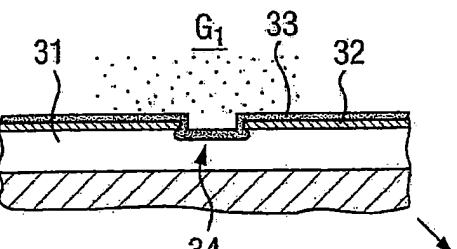
第4(b)圖



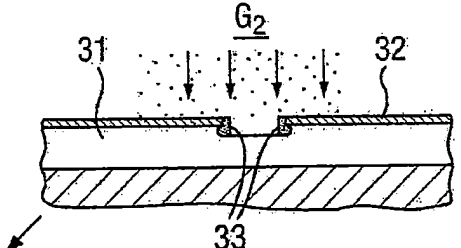
第4(c)圖



第4(d)圖



第4(e)圖



第4(f)圖

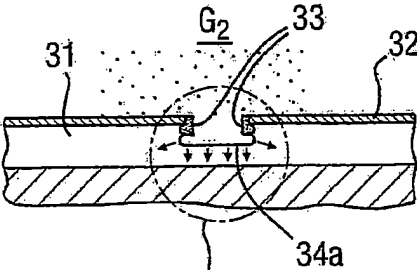
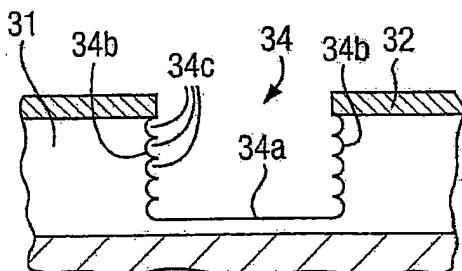
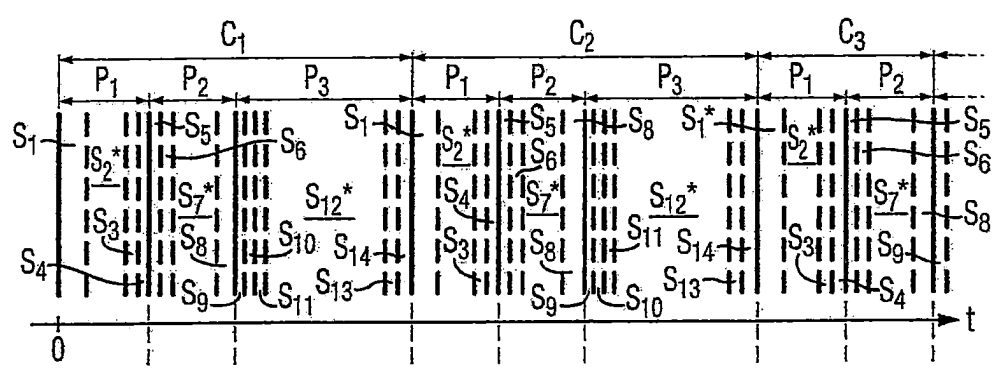


Fig. 4(h)

第4(g)圖



第4(h)圖



第6(i)圖



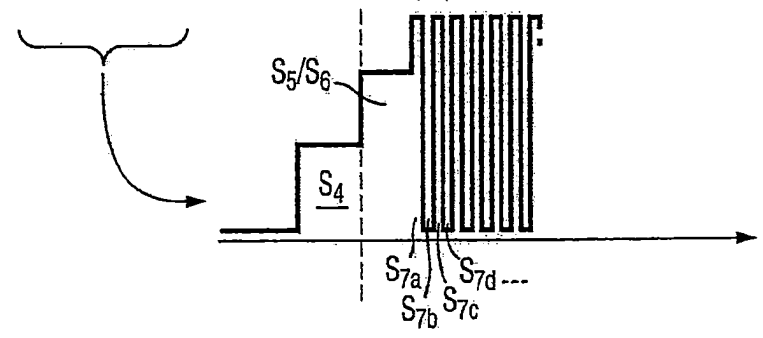
第6(a)圖



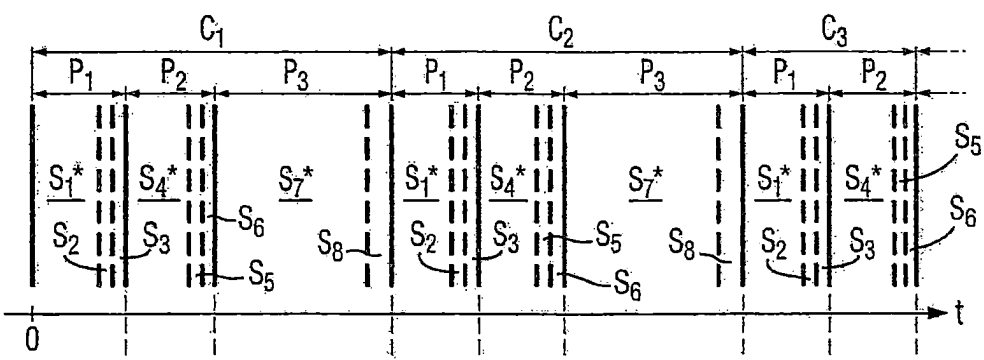
第6(b)圖



第6(c)圖



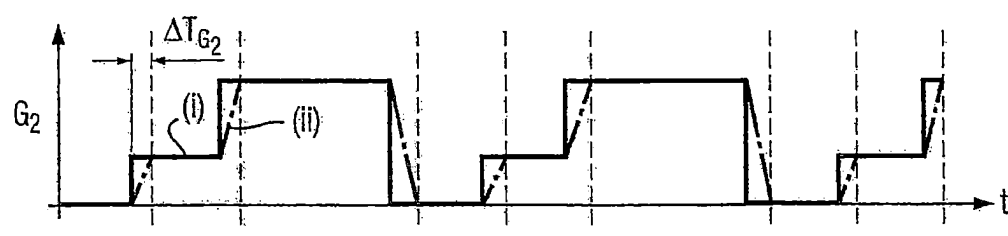
第6(d)圖



第7(i)圖



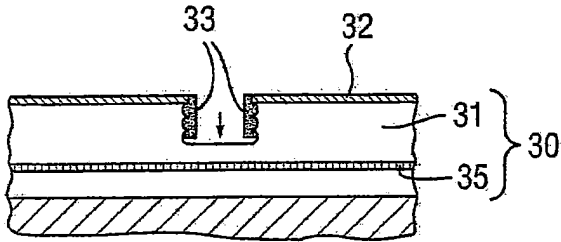
第7(a)圖



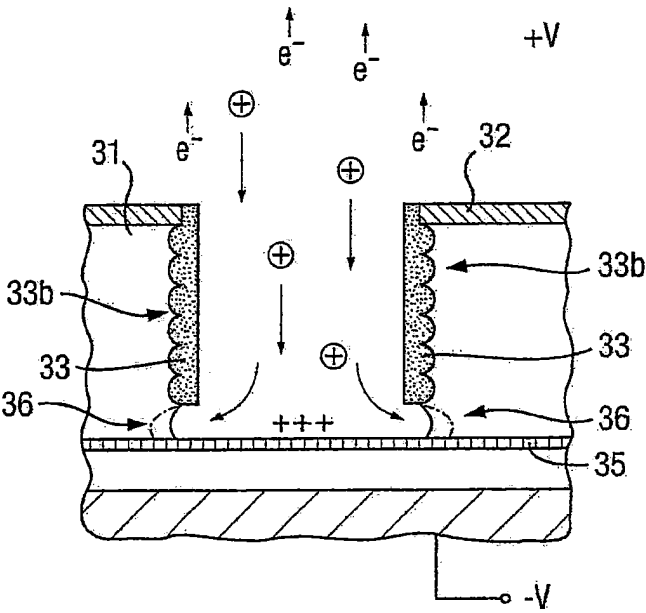
第7(b)圖



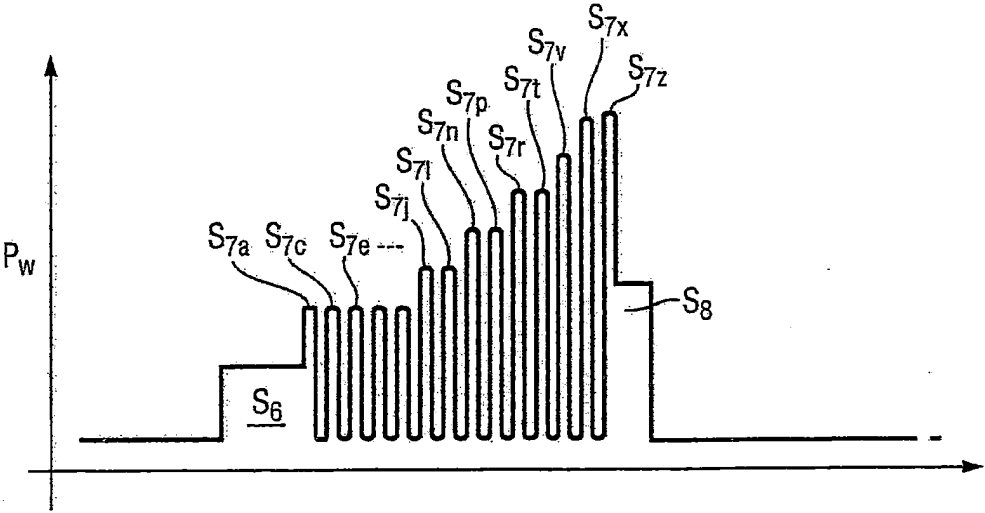
第7(c)圖



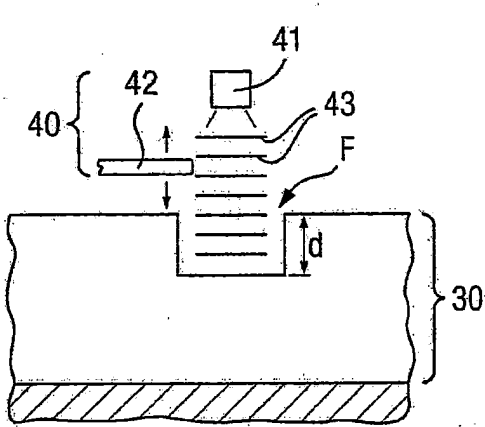
第8(a)圖



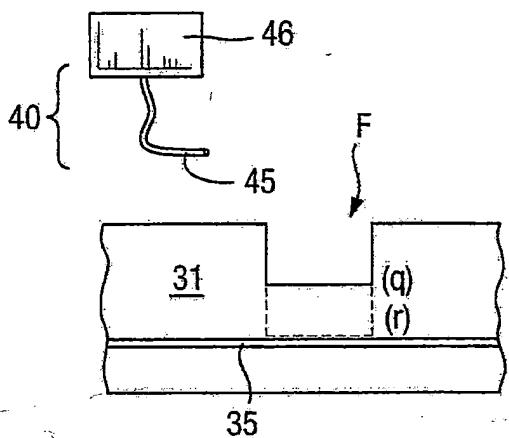
第8(b)圖



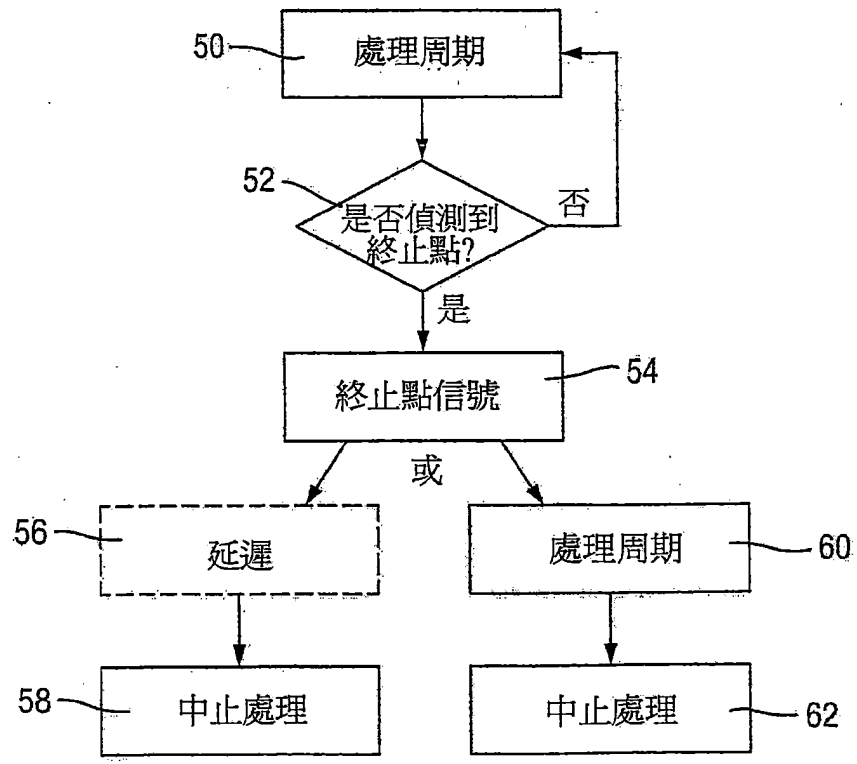
第9圖



第10(a)圖



第10(b)圖



第11圖

【代表圖】

【本案指定代表圖】：第（ 11 ）圖。

【本代表圖之符號簡單說明】：

- 50 處理周期
- 52 是否偵測到終止點
- 54 終止點信號
- 56 延遲
- 58 中止處理
- 60 處理周期 B
- 62 中止處理

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

本案無化學式。

申請專利範圍

1. 一種方法，用於在表面處理工具的基底上沉積材料及/或從該基底蝕刻材料，該表面處理工具具有處理室、控制器及用以調整該處理室內的製程參數之一或多個元件，該方法包含：該控制器根據一連串控制步驟指示該一或多個元件，各控制步驟指定該一或多個元件受指示要實現之一組經界定製程參數，其中，該等控制步驟之至少一者包含該控制器於該步驟之處理時間指示該一或多個元件實現一組經界定固定製程參數，該固定製程參數包含至少一處理室壓力和通過該處理室的總氣體流速，該處理時間小於該處理室於該步驟所對應之氣體駐留時間(T_{gr})，其界定如下： $T_{gr}=pV/Q$ ，其中： p 是以 Pa 為單位之該處理室壓力； V 是以 m^3 為單位之該處理室之體積；而 Q 是以 $Pa \cdot m^3 \cdot s^{-1}$ 為單位之通過該處理室之總氣體流速，其中，具有處理時間小於該處理室之該氣體駐留時間(T_{gr})之該控制步驟的至少一者的期間內的該組經界定固定製程參數包括經選用在該處理室內引發與該等在前及/或後續控制步驟相對不同之氣體條件的製程參數。
2. 如申請專利範圍第 1 項所述之方法，其中，該處理室於該等控制步驟之該至少一者之該對應之氣體駐留時間係介於 0.1 與 5 秒之間，較佳地係介於 0.5 與 2 秒之間，更佳地為大約 1 秒。
3. 如申請專利範圍第 1 或 2 項所述之方法，其中，該或

各控制步驟包含於該步驟之該處理時間指示該一或多個元件實現一組經界定固定製程參數，該處理時間小於該處理室於該步驟之該對應之氣體駐留時間(T_{gr})，該或各控制步驟的處理時間小於 1 秒，較佳地係小於或等於 750 毫秒，更佳地係小於或等於 500 毫秒，再佳地係小於或等於 100 毫秒，仍佳地係小於或等於 50 毫秒，最佳地係介於 5 與 50 毫秒之間。

4. 如前述申請專利範圍第 1 項所述之方法，其中，一或多個該連串控制步驟之第一循序子集構成鈍化處理階段，在該鈍化處理階段期間，該等處理參數係選用於在該基板上沉積保護層，而一或多個該連串控制步驟之第二循序子集構成蝕刻處理階段，在該蝕刻處理階段期間，該等處理參數係選用於蝕刻該基板，並且其中，該控制步驟之第一與第二循序子集形成周期，該周期是重複以致交替實施該鈍化處理階段與蝕刻處理階段。
5. 如申請專利範圍第 4 項所述之方法，其中，構成該蝕刻處理階段之該控制步驟之第二循序子集包含第一部份和第二部份，在該第一部份期間，該等處理參數係選用於在保護層移除處理子階段中部份地移除該保護層，在該第二部份期間，該等處理參數係選用於在基板蝕刻處理子階段中用於蝕刻該曝露之基板。
6. 如申請專利範圍第 5 項所述之方法，其中，該周期之該總處理時間之至少 50%對應於該基板蝕刻處理子階

- 段，較佳地係至少 60%，更佳地係至少 70%，仍佳地係介於 80%與 99%之間，最佳地係介於 80%與 90%之間。
7. 如申請專利範圍第 4 至 6 項中任一項所述之方法，其中，該處理階段與子階段之至少一者包含核心處理步驟和處於該核心處理步驟之前及/或之後的一或多個中間控制步驟，該或各中間控制步驟包含指示該一或多個元件實現一組經界定固定製程參數，該組經界定固定製程參數的至少一者的數值落於該核心處理步驟與該在前或後續處理階段或子階段中相同製程參數之數值之間。
8. 如申請專利範圍第 7 項所述之方法，該或各中間控制步驟包含指示該一或多個元件將含有第一與第二化學類型之混合物之氣體輸入該處理室，該核心處理步驟包含指示該一或多個元件將主要為該第一化學類型之氣體輸入該處理室，而該之前或後續處理階段或子階段包含指示該一或多個元件將主要為該第二化學類型之氣體輸入該處理室。
9. 如申請專利範圍第 8 項所述之方法，其中，在複數連續中間控制步驟中，該一或多個元件係受指示將含有該第一與第二化學類型之各別混合物之氣體輸入該處理室，其中，各連續混合物中的該第一化學類型對該第二化學類型之該比率有變化，藉以使由該第一氣體化學類型至該第二氣體化學類型之漸進式轉移起作用。

10. 如申請專利範圍第 7 項所述之方法，其中，該連串控制步驟包括複數中間控制步驟，其介於該周期內的至少一對毗連核心處理步驟之間，由各該中間控制步驟所實現之該組經界定製程參數從一個中間控制步驟變化至下一個中間控制步驟，以致使該對毗連核心處理步驟之間之該等製程參數的漸進式變化起作用。
11. 如申請專利範圍第 10 項所述之方法，其中，該或各中間處理步驟之處理時間係小於該處理室於該步驟之該對應之氣體駐留時間(T_{gr})，在該或個中間處理步驟期間，該一或多個元件係受指示以實現該組經界定固定中間製程參數，該氣體駐留時間(T_{gr})係界定為 $T_{gr}=pV/Q$ ，其中： p 是以 Pa 為單位之該處理室之壓力； V 是以 m^3 為單位之該處理室之體積；而 Q 是以 $Pa \cdot m^3 \cdot s^{-1}$ 為單位通過該處理室之氣體流速。
12. 如申請專利範圍第 11 項所述之方法，其中，該周期內的毗連核心處理步驟之間的該或各中間處理步驟之處理時間之總和小於那些中間處理步驟之平均氣體駐留時間(T_{gr})。
13. 如前述申請專利範圍第 1、2 和 4-6 項中任一項所述之方法，其中，該等製程參數包括後述任何一項：至少一輸入氣體之氣體流速、該處理室內之壓力、排氣抽吸速度、晶圓背側氣壓、電漿源功率或頻率、基板偏壓功率或頻率、以及阻抗匹配設定。
14. 如前述申請專利範圍第 1、2 和 4-6 項中任一項所述之

方法，其中，經選用在該處理室內引發與該等在前及/或後續控制步驟相對不同之氣體條件的該製程參數包含至少一輸入氣體之不同氣體流速、該處理室內之不同壓力、不同之排氣淨抽吸速度及/或不同之溫度。

15. 如申請專利範圍第 5 或 6 項所述之方法，其中，在建構該保護層移除處理子階段之該等控制步驟之至少一者的期間，較佳地為該核心保護層移除步驟之該等控制步驟之至少一者的期間，該等製程參數係經配置用於方向性、離子輔助式蝕刻。
16. 如申請專利範圍第 5 或 6 項所述之方法，其中，在建構該基板蝕刻處理子階段之該等控制步驟之至少一者的期間，較佳地為該核心基板蝕刻步驟之該等控制步驟之至少一者的期間，該等製程參數係經配置用於大體上等向、化學蝕刻。
17. 如申請專利範圍第 5 或 6 項所述之方法，其中，在建構該保護層移除處理子階段的該等控制步驟之至少一者的期間，較佳地為該核心保護層移除步驟的該等控制步驟之至少一者的期間，該一或多個元件係受指示施加交流偏壓給該基板，其頻率係較佳地至少 50kHz。
18. 如申請專利範圍第 5 或 6 項所述之方法，其中，該保護層移除處理子階段包含控制步驟核心序列，藉以讓該一或多個元件交替受指示以在一控制步驟中實現零基板偏壓功率或小於 300 W/m^2 之名義偏壓功率，較佳地為 30 W/m^2 或更小之名義偏壓功率，以及在次一控制

步驟中實現較高基板偏壓功率，較佳地係介於 1500 與 8000 W/m² 之間，更佳地係介於 3000 與 6000 W/m² 之間。

19. 如前述申請專利範圍第 1、2 和 4-6 項中任一項所述之方法，其中，該一或多個元件包含複數元件以及該連串控制步驟包括一或多個轉移控制步驟，該等元件之一者或子集在各該轉移控制步驟中係受指示使對應之製程參數之變化起作用，該或各轉移控制步驟之時序與該（等）受指示元件之已知響應時間有關。
20. 如申請專利範圍第 19 項所述之方法，其中，該連串控制步驟包括轉移控制步驟序列，該複數元件之各個元件或子集根據該轉移控制步驟序列受指示依照該等元件之已知響應時間使對應之製程參數之變化循序作用，對於該等對應之製程參數之該等受指示之變化藉以大體上彼此同步起作用，較佳地係大體上同時起作用。
21. 如前述申請專利範圍第 1、2 和 4-6 項中任一項所述之方法，其中，該連串中各該控制步驟的處理時間小於該處理室於該步驟該對應之氣體駐留時間(T_{gr})。
22. 如前述申請專利範圍中第 1、2 和 4-6 項任一項所述之方法，其中，該連串控制步驟之淨功效為從該基板蝕刻材料，該方法復包含在該蝕刻進行時監測該基板，偵測該蝕刻何時已到達預定終止點並且輸出終止點信號。
23. 如申請專利範圍第 22 項所述之方法，其復包含響應該

終止點信號停止該連串控制步驟，較佳地係在預定延遲之後停止該連串控制步驟。

24. 如申請專利範圍第 22 項所述之方法，其復包含響應該終止點信號開始第二、不同之連串控制步驟，較佳地係在預定延遲之後開始第二、不同之連串控制步驟。
25. 如申請專利範圍第 22 項所述之方法，其中，該基板之該監測包含較佳地利用光學干涉儀監測蝕刻深度，以及該預定終止點為預定蝕刻深度。
26. 如申請專利範圍第 22 項所述之方法，其中，該監測該基板包含監測所蝕刻材料之成份，該基板包含位處該待蝕刻層下方並且成份不同之中止層，該終止點信號係在偵測到成份改變時輸出。
27. 一種在表面處理工具中從基板蝕刻材料之方法，該基板包含具有上覆或下覆絕緣層之半導體或導電層，該表面處理工具包含處理室、控制器以及用於調整該處理室內的製程參數之複數個元件，該製程參數包括用於供應偏壓給該基板之偏壓電源，該方法包含：

該控制器交替指示該複數個元件一個接著一個地實現由蝕刻與鈍化處理階段所構成之周期，以及，

在該等交替處理階段中至少一者之至少部份期間，以交替的步驟序列控制該電源，其包含該控制器交替指示該電源於該等交替的序列步驟的第一步驟期間以較低或零強度輸出偏壓，並且接著於該等交替的序列步驟的第二步驟期間以較高強度輸出偏壓，

藉以降低該半導體或導電層與該絕緣層之間之介面處的凹口形成。

28. 如申請專利範圍第 27 項所述之方法，其中，該控制器指示該電源在由蝕刻與鈍化處理階段構成之周期的期間內，以至少三個不同強度輸出偏壓至該基底。
29. 如申請專利範圍第 27 或 28 項所述之方法，其中，該偏壓電源係於該等交替蝕刻階段之至少一者之至少部份期間在該步驟序列中受到控制。
30. 如申請專利範圍第 27 或 28 項所述之方法，其中，在該第一步驟中，該偏壓電源係受指示以實現零基板偏壓功率或小於 160 W/m^2 ，較佳地為 30 W/m^2 或更小的名義偏壓功率。
31. 如申請專利範圍第 27 或 28 項所述之方法，其中，在該第二步驟中，該較高基板偏壓功率介於 1600 與 8000 W/m^2 之間，較佳地係介於 3000 與 6000 W/m^2 之間。
32. 如申請專利範圍第 27 或 28 項所述之方法，其中，在各第二步驟中受指示之該較高基板偏壓功率之強度隨著該步驟序列而變，較佳地係朝該序列結束而遞增。
33. 如申請專利範圍第 27 或 28 項所述之方法，其中，在該序列之各第二步驟中受指示之該較高基板偏壓功率之強度由該序列之一次發生至下一次發生而變，較佳地係強度由該序列之一次發生至下一次發生而遞增。
34. 如申請專利範圍第 27 或 28 項所述之方法，其中，該一或多個元件之其它元件係受到額外指示使該第一與第

二步驟之間對應之製程參數起變化。

35. 如申請專利範圍第 34 項所述之方法，其中，該一或多個元件包括電漿源以及該電漿源係受到控制使介於該第一與第二步驟之間的電漿源功率及/或頻率起變化。
36. 一種電腦程式產品，內含命令，該命令用於控制表面處理工具以實施如前述申請專利範圍中任一項所述之方法。
37. 一種表面處理工具，用於從基板蝕刻材料及/或在基板上沉積材料，該表面處理工具包含處理室、一或多個元件、及控制器，其中，該基板係置於該處理室中使用，該一或多個元件用於調整該處理室內的製程參數，而該控制器適用於依據申請專利範圍第 1 至 35 項中任一項所述之方法控制該一或多個元件。