

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 992 677**

51 Int. Cl.:

H05B 6/06 (2006.01)

H02M 7/48 (2007.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **06.11.2019** **PCT/ES2019/070750**

87 Fecha y número de publicación internacional: **28.05.2020** **WO20104718**

96 Fecha de presentación y número de la solicitud europea: **06.11.2019** **E 19887616 (1)**

97 Fecha y número de publicación de la concesión europea: **25.09.2024** **EP 3886535**

54 Título: **Método de sincronismo y control de potencia para un inversor de potencia resonante de un generador de calentamiento por inducción**

30 Prioridad:

21.11.2018 ES 201831129

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
16.12.2024

73 Titular/es:

GH ELECTROTERMIA, S.A. (100.0%)
Vereda Real, s/n
46184 San Antonio de Benagéber (Valencia), ES

72 Inventor/es:

ESPÍ HUERTA, JOSÉ MIGUEL;
CASTELLÓ MORENO, JAIME y
CASES SANCHÍS, CÉSAR MANUEL

74 Agente/Representante:

UNGRÍA LÓPEZ, Javier

ES 2 992 677 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Método de sincronismo y control de potencia para un inversor de potencia resonante de un generador de calentamiento por inducción

5

Objeto de la invención

La presente invención, tal y como se expresa en el enunciado de esta memoria descriptiva, se refiere a un método de sincronismo y control de potencia para inversores de potencia resonantes, basado en la utilización de un algoritmo de tipo PLL (del inglés, *Phase-Locked Loop*) capaz de estimar la fase de una señal alterna del oscilador, elegida como señal de sincronismo, y consistente en la utilización de dicha fase como base para la construcción de señales portadoras adelantadas o retrasadas que permitan la generación de los pulsos de disparo de los transistores del puente inversor.

La invención es aplicable a todos los tipos de generadores para calentamiento por inducción, y permite una rápida sintonía de la resonancia, tanto serie como paralelo, así como la sintonía de las dos frecuencias de resonancia de los generadores bifrecuencia.

La invención establece cómo, a partir de la fase de sincronismo proporcionada por el PLL, pueden construirse señales portadoras para los tipos de control habituales: variación de frecuencia o FM (del inglés, *Frequency Modulation*), variación de densidad de pulsos o PDM (del inglés, *Pulse Density Modulation*), modulación del ancho de pulso o PWM (del inglés, *Pulse Width Modulation*) tanto centrada como por desplazamiento de fase o PS (del inglés, *Phase Shift*), y control bifrecuencial. Para cada tipo de generador, se determina qué señales del oscilador pueden usarse como señales de sincronismo de entrada al PLL, para luego resolver el control por cualquiera de los métodos mencionados.

Mediante la solución que se propone en la invención, se consigue una notable reducción de los tiempos de respuesta en la generación de potencia. Esto permite el calentamiento superficial de piezas pequeñas, donde la difusión del calor al interior de la pieza ocurre muy rápidamente, aplicando pulsos de potencia de muy corta duración. También permite un mejor sincronismo en el control PDM, donde la frecuencia de la oscilación de corriente cambia rápidamente entre el valor de la frecuencia de conmutación cuando se aplican pulsos con el inversor, y el valor de resonancia cuando no se aplican pulsos. Por otro lado, la utilización de este tipo de PLL en generadores para calentamiento por inducción permite resolver el control del generador en el marco de referencia síncrono o "dq" (del inglés, *Direct Quadrature*).

El método de sincronismo y control de potencia objeto de la presente divulgación tiene aplicación en el ámbito de la industria dedicada al diseño y comercialización de convertidores conmutados resonantes, y más concretamente, en la industria dedicada al diseño, fabricación y explotación de generadores de calentamiento por inducción para metalurgia.

Problema técnico a resolver y antecedentes de la invención

Los generadores de calentamiento por inducción utilizan mecanismos de sincronismo para sintonizar la frecuencia de resonancia del oscilador. Los métodos de sincronismo actuales pueden clasificarse en dos tipos:

a) el método tradicional basado en detector de desfase más oscilador controlado o VCO (del inglés, *Voltage Controlled Oscillator*). [*Surge Analysis of Induction Heating Power Supply With PLL*. Mu-Ping Chen, Jan-Ku Chen, Katsuaki Murata, Masatoshi Nakahara and Koosuke Harada. IEEE Transactions on Power Electronics, vol. 16, no. 5, september 2001.], y;

b) los métodos auto-oscilantes. Para más información, pueden consultarse las publicaciones:

- *Tunable Self-Oscillating Switching Technique for Current Source Induction Heating Systems*. Alireza Namadmalan y Javad S. Moghani. IEEE Transactions On Industrial Electronics, vol. 61, n.º 5, mayo de 2014.
- *Self-Oscillating Tuning Loops for Series Resonant Inductive Power Transfer Systems*. Alireza Namadmalan. IEEE Transactions on Power Electronics, vol. 31, n.º 10, octubre de 2016.
- *Universal Tuning System for Series-Resonant Induction Heating Applications*. Alireza Namadmalan. IEEE Transactions on Industrial Electronics, vol. 64, n.º 4, abril de 2017.

En el primer caso, el detector de desfase recibe las entradas de tensión y corriente del inversor, y calcula el desfase entre ambas. Este desfase se integra y se lleva al VCO, que modifica la frecuencia de conmutación. Al cambiar la frecuencia, y en función de los parámetros del oscilador, se modifica el desfase. Cuando la frecuencia se estabiliza, el integrador garantiza que el desfase es cero, indicando que se ha sintonizado la resonancia. Existen variantes de este método, pero todas forman un bucle de enganche de fase o PLL (*Phase-Locked Loop*) en el que interviene el propio oscilador, lo que limita la velocidad de sintonía. Como consecuencia, el tiempo de búsqueda de la sintonía en el arranque del generador es alto, lo que impide la rápida aplicación de potencia. Esto es importante en el calentamiento superficial de piezas pequeñas, donde la difusión del calor al interior de la pieza es muy rápida. Para evitar esta difusión, debe aplicarse la potencia de calentamiento en forma de pulso muy corto y enfriar rápidamente. Otra consecuencia es la dificultad para sintonizar señales cuya frecuencia cambia rápidamente, tal y como ocurre en el control PDM (*Pulse Density Modulation*) con índices de modulación pequeños y ciclos cortos, donde la frecuencia

cambia entre el valor de conmutación y el de resonancia en pocos ciclos.

Por otro lado, los métodos de sincronismo auto-oscilantes más recientes determinan los instantes de conmutación a partir de los cruces por cero de la señal de sincronismo (corriente en el inversor serie o tensión en el paralelo). En el generador serie, para adelantar las conmutaciones respecto a la corriente y así garantizar el comportamiento inductivo del oscilador, se inserta una red de adelanto de fase entre la medida de la corriente y el detector de cruce por cero. El ajuste del ángulo de adelanto se hace mediante un potenciómetro digital comandado desde la unidad de control. La ventaja del método es que, fijando un ángulo cercano a cero, el sincronismo es instantáneo, lo que permite una rápida generación de potencia en el arranque. Las desventajas son, entre otras, el rango limitado de ángulos de adelanto que pueden conseguirse, la dependencia del ángulo con la frecuencia, la respuesta dinámica de la red de adelanto ante un cambio en el valor de su potenciómetro, la dificultad para compensar los retardos de conmutación en aplicaciones de alta frecuencia, y la sensibilidad del detector de cruce por cero al ruido presente en la medida de la señal de sincronismo, que es amplificado por la propia red de adelanto. Aunque podrían realizarse comparaciones de cruce por cero con histéresis como solución al problema del ruido, esto genera un retraso angular dependiente de la amplitud y de la frecuencia de la señal de sincronismo que es difícilmente compensable.

Algunos ejemplos de **antecedentes** relevantes relacionados con el objeto de la presente invención se divulgan en "Phase Locked Loop based Pulse Density Modulation Scheme for the Power Control of Induction Heating Applications", (Booma Nagarajan *et al.*); US7499290B1 (Mazzola Michael S *et al.*); US9559614B2 (SMA Solar Technology AG); EP2148421A1 (GH Electrotermia); EP2148551A1 (GH Electrotermia); "Induction Heating Technology and Its Applications: Past Developments, Current Technology and Future Challenges" (IEE Transactions on Industrial Electronics); ES2626572A1 (Univ. Zaragoza); y JP2014056701A (Neturen Co Ltd).

Descripción de la invención

Con el fin de lograr una sintonía rápida de la resonancia que permita la aplicación de potencia en tiempos de respuesta muy cortos y sin los problemas anteriormente descritos, la presente divulgación describe un novedoso método de sincronismo y control de potencia para inversores resonantes de calentamiento por inducción.

El método de la invención se aplica a generadores de calentamiento por inducción que incluyen un inversor, un inductor de calentamiento y un oscilador.

El método de la invención comprende generar pulsos de disparo de los transistores del inversor de potencia mediante la comparación de una primera señal portadora triangular con un umbral de disparo, siendo el umbral de disparo aproximadamente el valor medio entre los valores extremos de la primera señal portadora.

Los pulsos de disparo se adelantan/retrasan un ángulo de conmutación θ respecto de una señal alterna del oscilador elegida como señal de sincronismo. Dicho adelanto/retraso puede realizarse bien adelantando/retrasando la primera señal portadora un ángulo θ sin alterar el umbral de disparo o bien reduciendo/aumentado el umbral de disparo y los extremos de la primera señal portadora en un valor θ .

La primera señal portadora sin adelantar/retrasar es la estimación de la fase de la señal de sincronismo que proporciona un algoritmo PLL.

El adelanto/atraso de la primera señal portadora consiste en sumar/restar a la estimación de la fase un ángulo θ .

El control de la potencia por variación de frecuencia se realiza cambiando el valor de θ .

Según una posible realización, el método de la invención comprende seleccionar como señal de sincronismo la corriente del inversor o la tensión de un condensador serie en el caso de un generador serie; o bien la tensión de un condensador paralelo en un generador paralelo; o bien la corriente serie o la tensión del condensador paralelo en un generador serie-paralelo de tres elementos LLC.

Según una posible forma de realización, el método comprende transmitir pulsos al oscilador con el valor θ constante que determina el funcionamiento en resonancia, pero evitando la transmisión de una cierta cantidad de pulsos al oscilador, de manera que la potencia varía según la densidad de los pulsos aplicados al oscilador.

Asimismo, según una posible realización, el método de sincronismo y control de potencia para un inversor de potencia resonante de un generador de calentamiento por inducción comprende utilizar el inversor de potencia en configuración de puente completo, y disparar una de las dos ramas del inversor con un ángulo θ para fijar la frecuencia de funcionamiento, y la otra con un retraso respecto a la primera. Este retraso se obtiene por comparación entre una segunda señal portadora de una frecuencia igual al doble de la frecuencia de la primera señal portadora y un umbral de desfase ϕ . La segunda señal portadora puede ser simétrica o antisimétrica pero coincide con la primera señal portadora al principio de su ciclo. El cambio del umbral de desfase ϕ produce cambios de potencia por modulación del ancho de los pulsos aplicados al oscilador.

De manera preferente, según una posible realización, el método comprende generar una corriente por el inductor de calentamiento con dos componentes frecuenciales utilizando dos inversores de potencia y dos algoritmos PLL. Cada algoritmo PLL recibe del oscilador una señal de sincronismo, siendo una de baja frecuencia y otra de alta frecuencia. Las salidas de los PLL se utilizan para construir señales portadoras de baja y alta frecuencia. Los controles de potencia de las componentes de baja y alta frecuencia se pueden realizar de forma independiente mediante variación de frecuencia cambiando el ángulo θ , densidad de pulsos con ángulo θ constante, modulación de ancho de pulso cambiando el desfase φ , o también, en el caso del generador paralelo, desde los rectificadores de entrada manteniendo θ constante.

Asimismo, según una posible forma de realización alternativa a lo mencionado en el párrafo anterior, el método comprende generar una corriente por el inductor de calentamiento con dos componentes frecuenciales utilizando un único inversor de potencia en puente completo y dos algoritmos PLL. Dichos algoritmos reciben del oscilador sus señales de sincronismo de baja frecuencia y alta frecuencia. La salida del PLL de alta frecuencia se utiliza para construir la segunda señal portadora de frecuencia doble simétrica/antisimétrica. La salida del PLL de baja frecuencia se utiliza para construir dos señales moduladoras sinusoidales de baja frecuencia y en contrafase. Los pulsos de disparo a los transistores se determinan mediante la comparación entre la segunda señal portadora de frecuencia doble y las señales moduladoras, utilizándose una de las señales moduladoras para generar los pulsos positivos al oscilador y la otra señal moduladora para generar los pulsos negativos. La potencia de baja frecuencia se controla variando la amplitud de las señales moduladoras, y la potencia de alta frecuencia se controla variando el ángulo de conmutación θ en el generador serie, o desde el rectificador en el generador paralelo.

Así pues, según una posible forma de realización, el método comprende seleccionar como señales de sincronismo:

- las corrientes de salida de los inversores de alta y baja frecuencia, o las tensiones de los condensadores de alta y baja frecuencia, en un generador serie bifrecuencia con dos inversores de potencia, o bien;
- la corriente por la bobina de baja frecuencia o la tensión del condensador de baja frecuencia, y la corriente de alta frecuencia o la tensión del condensador de alta frecuencia, en un generador serie bifrecuencia con un único inversor de potencia, o bien;
- las tensiones de los condensadores de alta y baja frecuencia, o las corrientes de alta y baja frecuencia, en un generador paralelo bifrecuencia con dos inversores de potencia, o bien;
- la corriente por la bobina de baja frecuencia o la tensión del condensador de baja frecuencia, y la corriente por el condensador de alta frecuencia o la tensión de la bobina de calentamiento, en un generador paralelo bifrecuencia con un único inversor de potencia.

Se hace notar que en el estado actual de la técnica, los algoritmos PLL mencionados ya se utilizan habitualmente en aplicaciones de baja frecuencia, como convertidores de potencia conectados a la red eléctrica y convertidores para generación energética o tracción con máquina eléctrica. Por tanto, debe subrayarse que la invención no consiste en el PLL en sí mismo, sino en el uso que se hace de la fase estimada con este para generar los pulsos de disparo en un inversor resonante.

Nótese también la diferencia entre el detector de desfase antes mencionado y la estimación de la fase de una señal. Mientras que el detector de desfase daría una cantidad constante ante dos señales de la misma frecuencia y desfase constante, la estimación de fase nos da la posición angular de las señales en tiempo real, lo que no solo nos permite calcular el desfase (mediante una resta) sino que además nos permite planificar eventos (como conmutaciones de transistores) dependientes de la posición angular de las señales.

El método de sincronismo que se propone en la invención es del tipo auto-oscilante, pero de implementación completamente digital. Permite la generación adelantada o retrasada de los pulsos de disparo respecto de la señal de sincronismo, de forma precisa e instantánea. Además, como el PLL ofrece la información angular en todo momento, pueden generarse pulsos distribuidos a voluntad a lo largo del ciclo de la señal de sincronismo. Gracias a esto, el método puede usarse para generar las señales de disparo de las estrategias de control más habituales: variación en frecuencia (FM), modulación de densidad de pulso (PDM), modulación de ancho de pulso (tanto por desplazamiento de fase PS como por PWM centrada), control del tercer armónico (*Third Harmonic Operation* - THO), control bifrecuencia, etc.

Puesto que el algoritmo PLL es capaz de estimar también la frecuencia ω de la señal de sincronismo, resulta sencillo compensar retardos de tiempo t_d constante, como el retraso en los disparos de los transistores o retrasos de medida, añadiendo el término de adelanto $\omega \cdot t_d$.

Otra ventaja es que el método es poco sensible al ruido de medida, ya que el algoritmo PLL realiza un filtrado pasa-banda inherente para extraer el armónico fundamental de la señal de sincronismo.

Por último, la utilización de un PLL como el que se menciona tiene la ventaja adicional de que abre la puerta a la implementación de los controles de los generadores en el marco de referencia síncrono o "dq". En este marco de referencia, las amplitudes o envolventes de las señales alternas del oscilador se calculan sin necesidad de circuitería para la detección del valor de pico.

A continuación, para facilitar una mejor comprensión de esta memoria descriptiva, y formando parte integrante de la misma, se acompañan unas figuras que con carácter ilustrativo y no limitativo, representan el objeto de la invención.

5 Breve descripción de las figuras

Como parte de la explicación de al menos una forma de realización ejemplar del método de sincronismo para inversores resonantes de calentamiento por inducción objeto de la presente divulgación, se han incluido las siguientes figuras.

- 10 La Figura 1A muestra la estructura de un generador de calentamiento por inducción.
 La Figura 1B muestra la estructura básica del control del inversor utilizando el método de la presente invención.
 La Figura 2A muestra un primer instante de variación de frecuencia aplicada al oscilador, según una primera forma de realización del método de la invención.
 15 La Figura 2B muestra un segundo instante de variación de frecuencia aplicada al oscilador, según la primera forma de realización del método de la invención.
 La Figura 3A muestra un primer instante de variación de frecuencia aplicada al oscilador, según una segunda forma de realización del método de la invención.
 La Figura 3B muestra un segundo instante de variación de frecuencia aplicada al oscilador, según la segunda forma de realización del método de la invención.
 20 La Figura 4 muestra una forma de realización del control por modulación de densidad de pulsos (PDM), según el método de la invención.
 La Figura 5 muestra una forma de realización del empleo de un PLL para realizar una modulación del ancho de pulso (PWM) por desplazamiento de fase, según el método de la invención.
 25 La Figura 6 muestra una forma de realización de la generación de patrones de modulación PWM centrados, según el método de la invención.
 La Figura 7 muestra una forma de realización de la generación de patrones de modulación bifrecuenciales, según el método de la invención.
 La Figura 8A muestra una representación esquemática de un generador de calentamiento por inducción tipo serie.
 30 La Figura 8B muestra una representación esquemática de un generador de calentamiento por inducción tipo paralelo.
 La Figura 8C muestra una representación esquemática de un generador de calentamiento por inducción de tres elementos, LLC.
 La Figura 9A muestra una representación esquemática de un generador serie de calentamiento por inducción bifrecuencia con dos inversores de potencia.
 35 La Figura 9B muestra una representación esquemática de un generador serie de calentamiento por inducción bifrecuencia con un solo inversor de potencia.
 La Figura 10A muestra una representación esquemática de un generador paralelo de calentamiento por inducción bifrecuencia con dos inversores de potencia.
 40 La Figura 10B muestra una representación esquemática de un generador paralelo de calentamiento por inducción bifrecuencia con un solo inversor de potencia.

Descripción detallada

- 45 La presente divulgación se refiere, como ya se ha mencionado anteriormente, a un método de sincronismo y control de potencia para inversores resonantes de calentamiento por inducción.

- En la Figura 1A se muestra la estructura de un generador de calentamiento por inducción, formado por el inductor de calentamiento (5) y la caja (7), que contiene el rectificador (2) de la tensión de la red eléctrica (1), el puente inversor (3), el oscilador (4), y el circuito de control (6) del inversor (y del rectificador en el caso del generador paralelo).

- La Figura 1B muestra la estructura básica del control del inversor utilizando la estrategia propuesta. Las entradas al control son las medidas (8) y las señales de comando o de limitación (13). De entre todas las medidas, se selecciona una señal AC del oscilador como señal de sincronismo (9) (dos señales en el caso del generador bifrecuencia). El algoritmo PLL (10) extrae la frecuencia ω y la fase (11) de la señal de sincronismo, recorriendo esta valores comprendidos entre 0 y 360 grados en un ciclo completo. Por tanto, la representación numérica de esta fase en función del tiempo tiene forma de diente de sierra entre 0 y 360 grados. El bloque de regulación/limitación (12) determina el ángulo de adelanto/atraso θ y, en ciertos tipos de control, también el ángulo ϕ para modulación del ancho del pulso, de tal manera que se regula la potencia de calentamiento y se mantienen las variables del oscilador dentro de los rangos aceptables. Finalmente, el bloque (14) generador de señales, genera las señales de disparo (15) de los transistores del inversor a partir de la fase del PLL y los ángulos θ y ϕ .

- Las Figuras 2 y 3 corresponden a un generador serie, y muestran dos posibles realizaciones de la invención. La fase de sincronismo calculada por el PLL (20, 25, 30, 35), se ha representado entre 0 grados y 360 grados por conveniencia y sin pérdida de generalidad, aunque en la implementación real en un procesador estos ángulos serían códigos de valores proporcionales a los indicados. También buscando simplicidad en la descripción, se han hecho coincidir los

cruces por cero de la señal de sincronismo (22, 27, 32, 37) con los pasos de la fase (20, 25, 30, 35) por 0, 180 y 360 grados, cuando el PLL está estabilizado. Aunque una implementación diferente del PLL puede dar fases diferentes en los cruces por cero, bastaría con sumar o restar un ángulo constante a la fase del PLL para reproducir la situación que se expone. Más adelante se explican estas figuras con detalle.

En las Figuras 2A y 2B, el adelanto/atraso de los pulsos (23, 28) aplicados al oscilador respecto a la corriente (22, 27), se consigue sumando/restando respectivamente el ángulo θ deseado a la fase de sincronismo (20, 25) dada por el PLL, obteniéndose la señal triangular portadora (21, 26), y realizando la comparación de esta con el umbral intermedio de 180 grados.

Concretamente, la Figura 2A muestra un cambio súbito, en el instante t_0 , de un valor $\theta=0$ a otro $\theta=80$ grados, lo que produce el adelanto de los pulsos y el incremento de frecuencia desde la operación en resonancia hasta la operación a alta frecuencia. Posteriormente, en la Figura 2B, se vuelve a sintonizar la resonancia restituyendo el valor $\theta=0$ en el instante t_1 .

En las Figuras 3A y 3B se muestra una forma alternativa de realizar la misma acción. Aquí, el adelanto/atraso de los pulsos de disparo se consigue restando/sumando respectivamente el ángulo θ deseado al nivel de 180 grados, resultando un umbral de comparación variable con θ . Ahora, la señal triangular portadora (31, 36) que se compara con el umbral, coincide con la fase de sincronismo (30, 35), salvo en sus límites inferior y superior, que deben modificarse de igual manera que el umbral para garantizar pulsos con la misma duración a estado bajo que a estado alto.

Así, en la Figura 3A se reducen, en el instante t_0 , tanto el umbral de comparación como los límites de la portadora (36), en una cantidad $\theta=80$ grados, lo que provoca el adelanto de los pulsos y el cambio de operación desde la resonancia hasta alta frecuencia. Los efectos sobre la tensión (33) y corriente (32) del inversor son idénticos a los mostrados en la Figura 2A. Posteriormente, en la Figura 3B, se vuelve a aplicar $\theta=0$ grados en el instante t_1 , lo que restituye la operación en resonancia. De nuevo, los resultados sobre la tensión (38) y corriente (37) del inversor son idénticos a los obtenidos en la Figura 2B, demostrando que los métodos de las Figuras 2 y 3 son equivalentes.

Las Figuras 4, 5, 6 y 7 muestran ejemplos de aplicación de la invención, donde se detalla de forma gráfica cómo generar los pulsos del inversor en los controles PDM, PS (*Phase-Shift*), PWM centrada y control bifrecuencia, respectivamente. En todas ellas se ha optado por la estrategia de la Figura 2 para adelantar los pulsos de disparo de los transistores respecto a la corriente.

En la Figura 4 se muestra el control por modulación de densidad de pulsos o PDM aplicado a un generador serie. La operación en resonancia se garantiza sumando un ángulo θ pequeño a la fase de sincronismo (40) obtenida con el PLL, para obtener la señal portadora (41) ligeramente adelantada. De esta forma los pulsos (43) siempre se aplican ligeramente adelantados respecto a la corriente (42).

La Figura 5 muestra cómo puede utilizarse la información del PLL para realizar modulación de ancho de pulso PWM mediante la técnica de desplazamiento de fase o PS (*Phase-Shift*). En este caso resulta necesario construir una señal triangular portadora (51) del doble de frecuencia, a partir de la fase de sincronismo (50). El ancho de los pulsos transmitidos por el inversor se obtiene de la intersección de la portadora (51) con el umbral (52) (valor de ϕ). Aunque por simplicidad en este ejemplo la portadora (51) no se ha adelantado respecto a la fase de sincronismo (50) (es decir se ha asumido $\theta=0$), en realidad pueden generarse desfases θ y anchos de pulso ϕ simultáneamente y de forma independiente.

En la Figura 6 se muestra cómo pueden generarse patrones de modulación PWM centrada. De nuevo, por simplicidad, se ha supuesto $\theta=0$. En este caso, es necesario construir una portadora triangular de frecuencia doble pero simétrica (62), a partir de la señal triangular antisimétrica (61) de frecuencia doble que se utiliza en el control PS. El ancho de los pulsos se determina por intersección de la portadora simétrica (62) con el umbral (63).

En la Figura 7 se muestra cómo pueden generarse patrones de modulación bifrecuenciales. En la figura se ha utilizado PWM centrada, aunque también puede realizarse con PWM-PS. Se utilizan dos señales moduladoras sinusoidales y complementarias (73, 74), que se van alternando cada semiciclo para determinar el ancho del pulso por comparación con la portadora simétrica (72). El resultado es una tensión (76) en el inversor y una corriente (75) donde se aprecian las componentes de baja y alta frecuencia. Este tipo de modulación se utiliza en generadores bifrecuenciales con un único inversor de potencia.

Finalmente, las Figuras 8, 9 y 10 muestran las configuraciones habitualmente utilizadas en calentamiento por inducción, y se identifican, en cada una de ellas, las variables del oscilador que podrían usarse como señales de sincronismo a la entrada del PLL para implementar la invención. A continuación se explica cómo deben tratarse dichas señales.

En la Figura 8A se muestra el generador tipo serie. Pueden utilizarse como señales de sincronismo las medidas habituales: la corriente del inversor (80) y la tensión del condensador (81). En el caso de utilizarse la tensión del condensador, que está retrasada 90 grados con respecto a la corriente, deberá sumarse 90 grados a la fase de

sincronismo obtenida por el PLL, o utilizar una implementación PLL que aporte los 90 grados adicionales.

En la Figura 8B se muestra el generador tipo paralelo. La medida habitual es la tensión en el condensador (82), que debe usarse como señal de sincronismo. Para operar ligeramente por debajo de la resonancia, la señal portadora se retrasa un ángulo θ pequeño.

En la Figura 8C se muestra el generador de tres elementos LLC. Se miden habitualmente la corriente (84) y la tensión del condensador (83). Si se utiliza esta última como señal de sincronismo, la resonancia serie se sintoniza cuando se adelantan los pulsos un ángulo $\theta=90$ grados respecto a la tensión en el condensador.

En las Figuras 9A y 9B se muestran los generadores serie bifrecuencia, con dos inversores de potencia (Figura 9A) y con un solo inversor de potencia (Figura 9B).

En la Figura 9A, bifrecuencia serie con dos inversores, se miden habitualmente la corriente de baja frecuencia (90) y la corriente de alta frecuencia (92), y las tensiones de los condensadores de baja (91) y alta (93) frecuencia. Deben utilizarse dos PLL, uno conectado a (90) o (91) para sintonizar la baja frecuencia, y otro conectado a (92) o (93) para sintonizar la alta frecuencia. Si un PLL se conecta a la tensión de un condensador, la fase obtenida debe adelantarse 90 grados. Cada PLL proporciona una fase de sincronismo en forma triangular, una de baja y otra de alta frecuencia, a partir de las cuales se determinan las conmutaciones de los inversores de baja y alta frecuencia conforme al método descrito. Las amplitudes de corriente de baja y alta frecuencia se pueden controlar independientemente en cada inversor mediante cualquiera de los métodos de control mencionados.

En la Figura 9B, bifrecuencia serie con un solo inversor de potencia, se pueden medir las corrientes de baja (95) y alta (97) frecuencia, y las tensiones de baja (96) y alta (98) frecuencia. El PLL de baja frecuencia puede usar (95) o (96), y el PLL de alta frecuencia puede usar (97) o (98). De nuevo recordar que si se usan las tensiones (96) o (98), deberá sumarse 90 grados a las fases de sincronismo obtenidas con los PLL. El PLL de baja frecuencia proporciona una fase cuya función seno permite construir las señales moduladoras (73, 74) de la Figura 7. La amplitud de estas señales moduladoras determina la amplitud de la corriente de baja frecuencia generada. Por otro lado, el PLL de alta frecuencia determina la fase de sincronismo (70) de la Figura 7, a partir de la cual se puede construir la portadora antisimétrica (71) si se usa control PS, o la portadora simétrica (72) si se usa PWM centrada. El ángulo de adelanto θ de la portadora de alta frecuencia determina la amplitud de la corriente de alta frecuencia.

Finalmente, en las Figuras 10A y 10B se muestran los generadores paralelo bifrecuencia, con dos inversores (Figura 10A) y con un solo inversor (Figura 10B).

En la Figura 10A se muestra el generador bifrecuencia paralelo con dos inversores. Pueden medirse las corrientes de baja (101) y alta (103) frecuencia, y las tensiones de baja (100) y alta (102) frecuencia. Los dos inversores conmutan pulsos de corriente en resonancia, ligeramente retrasados respecto a (100) y (102), con un pequeño ángulo θ de atraso. Desde el rectificador de cada convertidor se modifica la amplitud de los pulsos de corriente de baja y alta frecuencia, para regular de forma independiente la amplitud de tensión resultante de baja (100) y alta (102) frecuencia.

En la Figura 10B, bifrecuencia paralelo con un solo inversor, pueden medirse las corrientes de baja (105) y alta (107) frecuencia, y las tensiones de baja (106) y alta (108) frecuencia. El PLL de baja frecuencia proporciona una fase cuya función seno permite construir las dos señales moduladoras sinusoidales necesarias, y cuya amplitud permite controlar la amplitud de baja frecuencia de la tensión resultante en (106). El PLL de alta frecuencia permite construir las señales portadoras de doble frecuencia antisimétrica y simétrica, utilizando un ángulo θ de atraso cercano a cero. Las intersecciones entre la portadora y las moduladoras determinan los instantes de conmutación de los transistores del inversor para generar el patrón de corriente conmutada bifrecuencia. La amplitud de la tensión de alta frecuencia resultante en (108) se controla desde el rectificador, modificando la amplitud de los pulsos de corriente. Esto afecta también a la amplitud de tensión resultante de baja frecuencia, lo que obliga a actuar continuamente sobre la amplitud de las señales moduladoras.

REIVINDICACIONES

1. Método de sincronismo y control de potencia para un inversor (3) de potencia resonante de un generador de calentamiento por inducción, donde dicho generador de calentamiento por inducción comprende el inversor (3) de potencia, un inductor (5) de calentamiento y un oscilador (4), **caracterizado por que** comprende generar pulsos de disparo (15) de los transistores del inversor (3) de potencia mediante la comparación de una primera señal portadora (21, 26, 31, 36, 41) triangular con un umbral de disparo (24, 29, 34, 39, 44), donde el umbral de disparo (24, 29, 34, 39, 44) es aproximadamente el valor medio entre los valores extremos de la primera señal portadora (21, 26, 31, 36, 41), donde dichos pulsos de disparo (15) se adelantan/retrasan un ángulo de conmutación θ respecto de una señal alterna del oscilador elegida como señal de sincronismo (80, 81, 82, 83, 84, 90, 91, 92, 93, 95, 96, 97, 98, 100, 101, 102, 103, 105, 106, 107, 108), donde dicho adelanto/retraso puede realizarse bien adelantando/retrasando la primera señal portadora (21, 26, 31, 36, 41) un ángulo θ sin alterar el umbral de disparo (24, 29, 34, 39, 44) o bien reduciendo/aumentado el umbral de disparo (24, 29, 34, 39, 44) y los extremos de la primera señal portadora (21, 26, 31, 36, 41) en un valor θ , donde la primera señal portadora (21, 26, 31, 36, 41) sin adelantar/retrasar es la estimación de la fase (11, 20, 25, 30, 35, 40, 50, 60, 70) de la señal de sincronismo (80, 81, 82, 83, 84, 90, 91, 92, 93, 95, 96, 97, 98, 100, 101, 102, 103, 105, 106, 107, 108) que proporciona un algoritmo PLL (10), donde el adelanto/atraso de la primera señal portadora (21, 26, 31, 36, 41) consiste en sumar/restar a la estimación de la fase (11, 20, 25, 30, 35, 40, 50, 60, 70) un ángulo θ , y donde el control de la potencia por variación de frecuencia se realiza cambiando el valor de θ .
2. Método de sincronismo y control de potencia para un inversor de potencia resonante de un generador de calentamiento por inducción según la reivindicación 1, **caracterizado por que** comprende seleccionar como señal de sincronismo la corriente del inversor (80) o la tensión de un condensador serie (81) en el caso de un generador serie, la tensión de un condensador paralelo (82) en un generador paralelo, y la corriente serie (84) o la tensión del condensador paralelo (83) en un generador serie-paralelo de tres elementos LLC.
3. Método de sincronismo y control de potencia para un inversor de potencia resonante de un generador de calentamiento por inducción según la reivindicación 1, **caracterizado por que** comprende transmitir pulsos al oscilador con el valor θ constante que determina el funcionamiento en resonancia, pero evitando la transmisión de una cierta cantidad de pulsos al oscilador, de manera que la potencia varía según la densidad de los pulsos aplicados al oscilador.
4. Método de sincronismo y control de potencia para un inversor de potencia resonante de un generador de calentamiento por inducción según la reivindicación 1, **caracterizado por que** comprende utilizar el inversor de potencia en puente completo donde una de las dos ramas del inversor se dispara con un ángulo θ para fijar la frecuencia de funcionamiento, y la otra rama se dispara con un retraso respecto a la primera, donde dicho retraso se obtiene por comparación entre una segunda señal portadora (62, 72) de una frecuencia igual al doble de la frecuencia de la primera señal portadora y un umbral de desfase ϕ (52, 63), donde la segunda señal portadora puede ser simétrica o antisimétrica pero coincide con la primera señal portadora al principio de su ciclo, y donde el cambio del umbral de desfase ϕ produce cambios de potencia por modulación del ancho de los pulsos aplicados al oscilador.
5. Método de sincronismo y control de potencia para un inversor de potencia resonante de un generador de calentamiento por inducción según cualquiera de las reivindicaciones 1, 3 o 4, **caracterizado por que** comprende generar una corriente por el inductor de calentamiento con dos componentes frecuenciales utilizando dos inversores de potencia y dos algoritmos PLL, donde cada algoritmo PLL recibe del oscilador una señal de sincronismo, siendo una de baja frecuencia (90, 91, 100, 101) y otra de alta frecuencia (92, 93, 102, 103), donde las salidas de los PLL se utilizan para construir señales portadoras de baja y alta frecuencia, y donde los controles de potencia de las componentes de baja y alta frecuencia se pueden realizar de forma independiente mediante variación de frecuencia cambiando el ángulo θ , densidad de pulsos con ángulo θ constante, modulación de ancho de pulso cambiando el desfase ϕ , o también, en el caso del generador paralelo, desde los rectificadores de entrada manteniendo θ constante.
6. Método de sincronismo y control de potencia para un inversor de potencia resonante de un generador de calentamiento por inducción según la reivindicación 4, **caracterizado por que** comprende generar una corriente por el inductor de calentamiento con dos componentes frecuenciales utilizando un único inversor de potencia en puente completo y dos algoritmos PLL, donde dichos algoritmos reciben del oscilador sus señales de sincronismo de baja frecuencia (95, 96, 105, 106) y alta frecuencia (97, 98, 107, 108), donde la salida del PLL de alta frecuencia se utiliza para construir la segunda señal portadora (72) de frecuencia doble simétrica/antisimétrica, donde la salida del PLL de baja frecuencia se utiliza para construir dos señales moduladoras (73, 74) sinusoidales de baja frecuencia y en contrafase, donde los pulsos de disparo a los transistores se determinan mediante la comparación entre la segunda señal portadora (72) de frecuencia doble y las señales moduladoras (73, 74), utilizándose una de las señales moduladoras (73) para generar los pulsos positivos al oscilador y la otra señal moduladora (74) para generar los pulsos negativos, y donde la potencia de baja frecuencia se controla variando la amplitud de las señales moduladoras, y la potencia de alta frecuencia se controla variando el ángulo de conmutación θ en el generador serie, o desde el rectificador en el generador paralelo.
7. Método de sincronismo y control de potencia para un inversor de potencia resonante de un generador de calentamiento por inducción según las reivindicaciones 5 y 6, **caracterizado por que** comprende seleccionar como

- 5 señales de sincronismo una corriente de baja frecuencia (90) o una tensión de condensador de baja frecuencia (91) y una corriente de alta frecuencia (92) o una tensión de condensador de alta frecuencia (93) en un generador serie bifrecuencia con dos inversores de potencia, una corriente de baja frecuencia (95) o una tensión de condensador de baja frecuencia (96) y una corriente de alta frecuencia (97) o una tensión de condensador de alta frecuencia (98) en un generador serie bifrecuencia con un único inversor de potencia, una tensión de condensador de baja frecuencia (100) o una corriente de baja frecuencia (101) y una tensión de condensador de alta frecuencia (102) o una corriente de alta frecuencia (103) en un generador paralelo bifrecuencia con dos inversores de potencia, y la corriente de baja frecuencia (105) o la tensión de condensador de baja frecuencia (106) y la corriente de alta frecuencia (107) o la tensión de alta frecuencia (108) en un generador paralelo bifrecuencia con un único inversor de potencia.

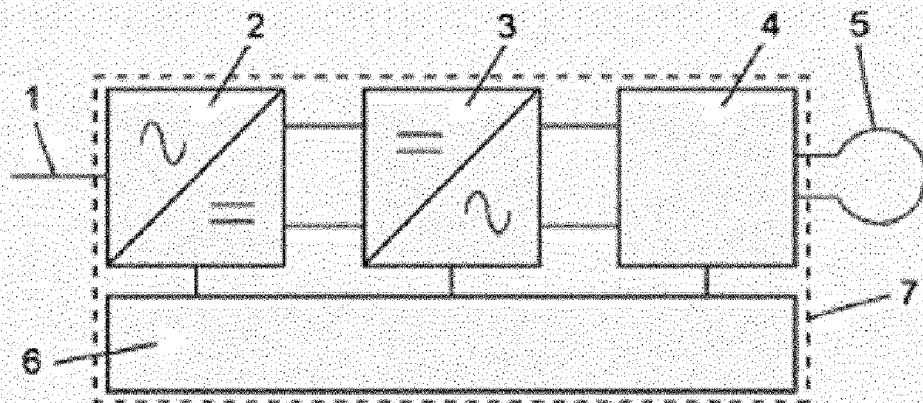


FIG. 1A

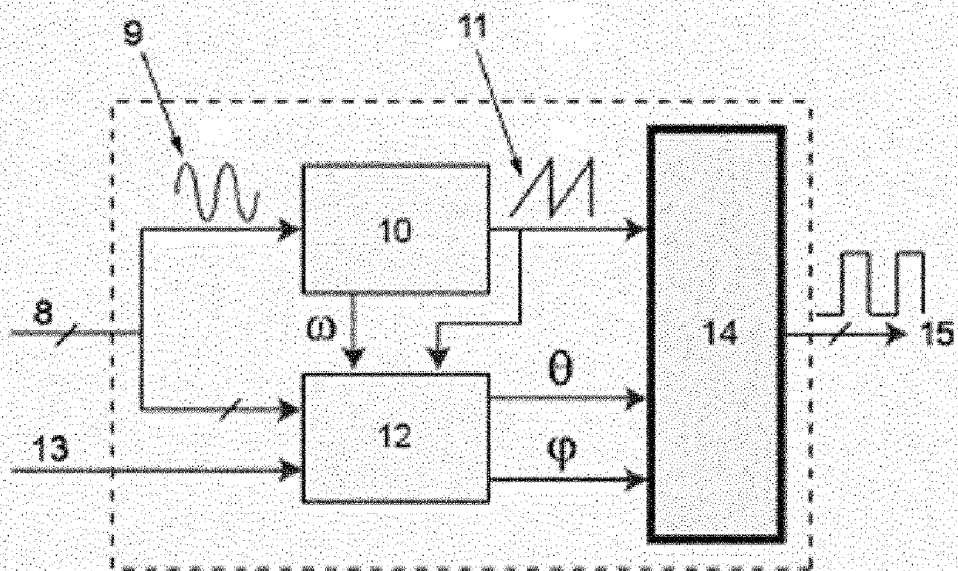
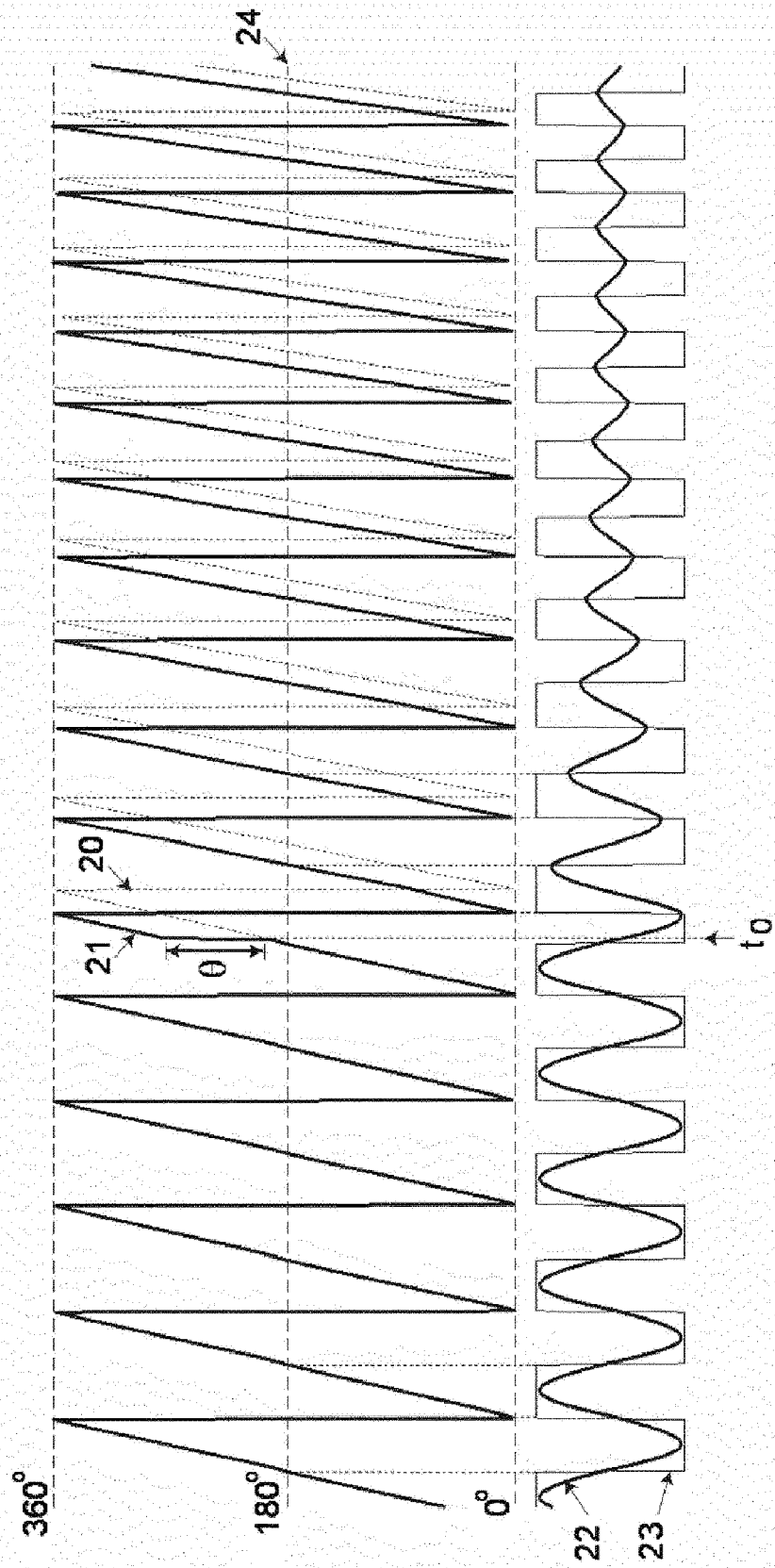
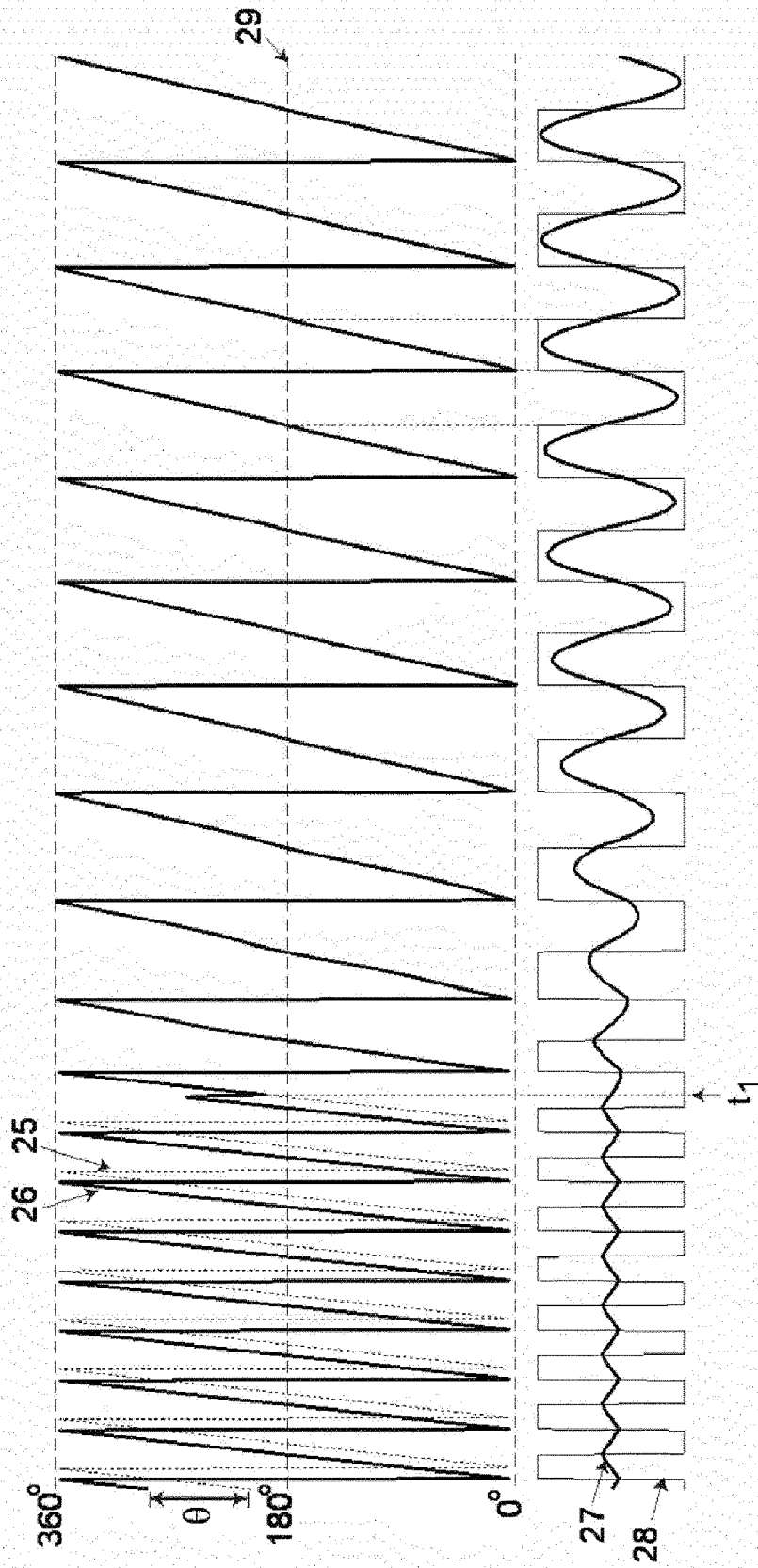
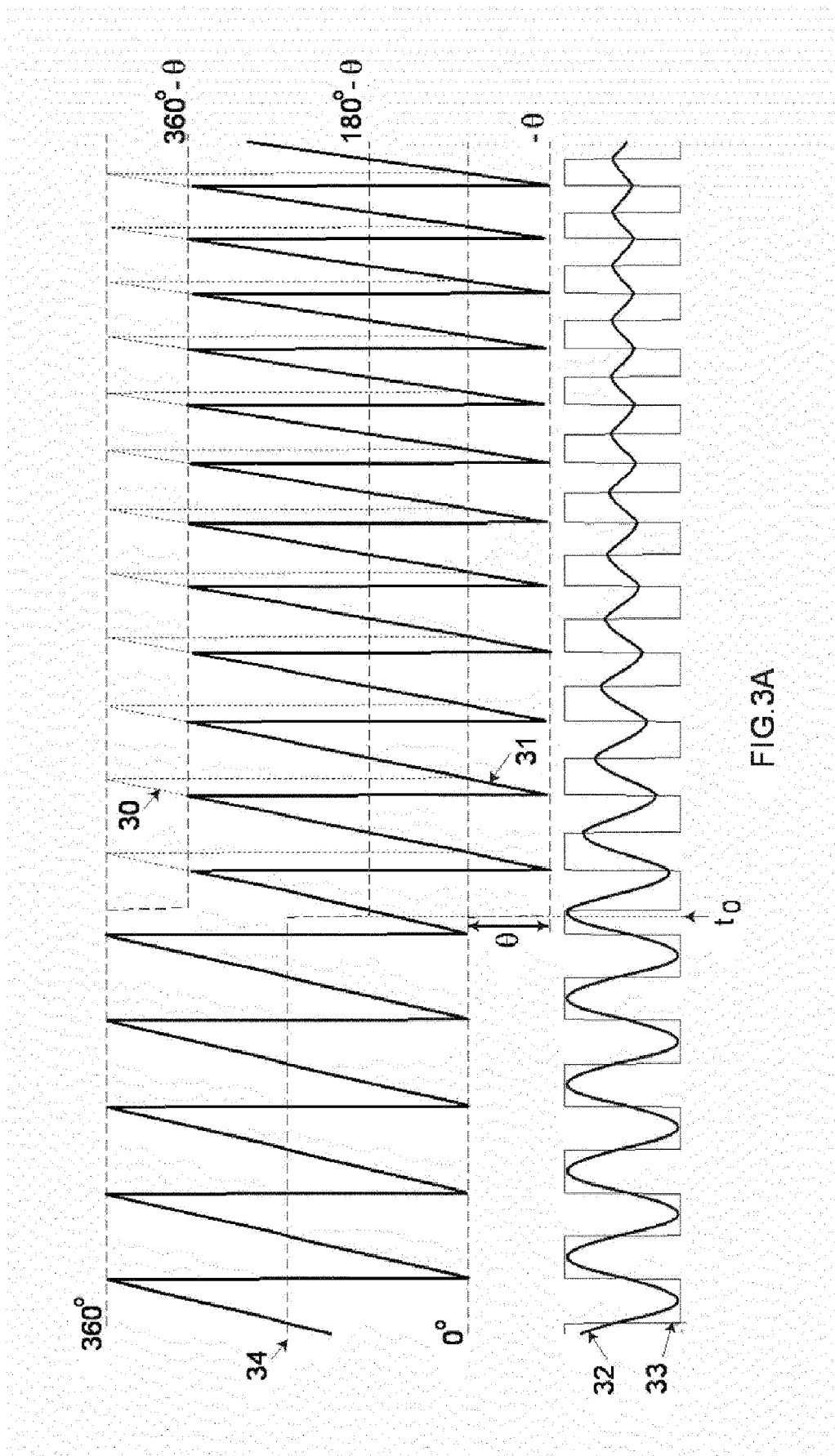
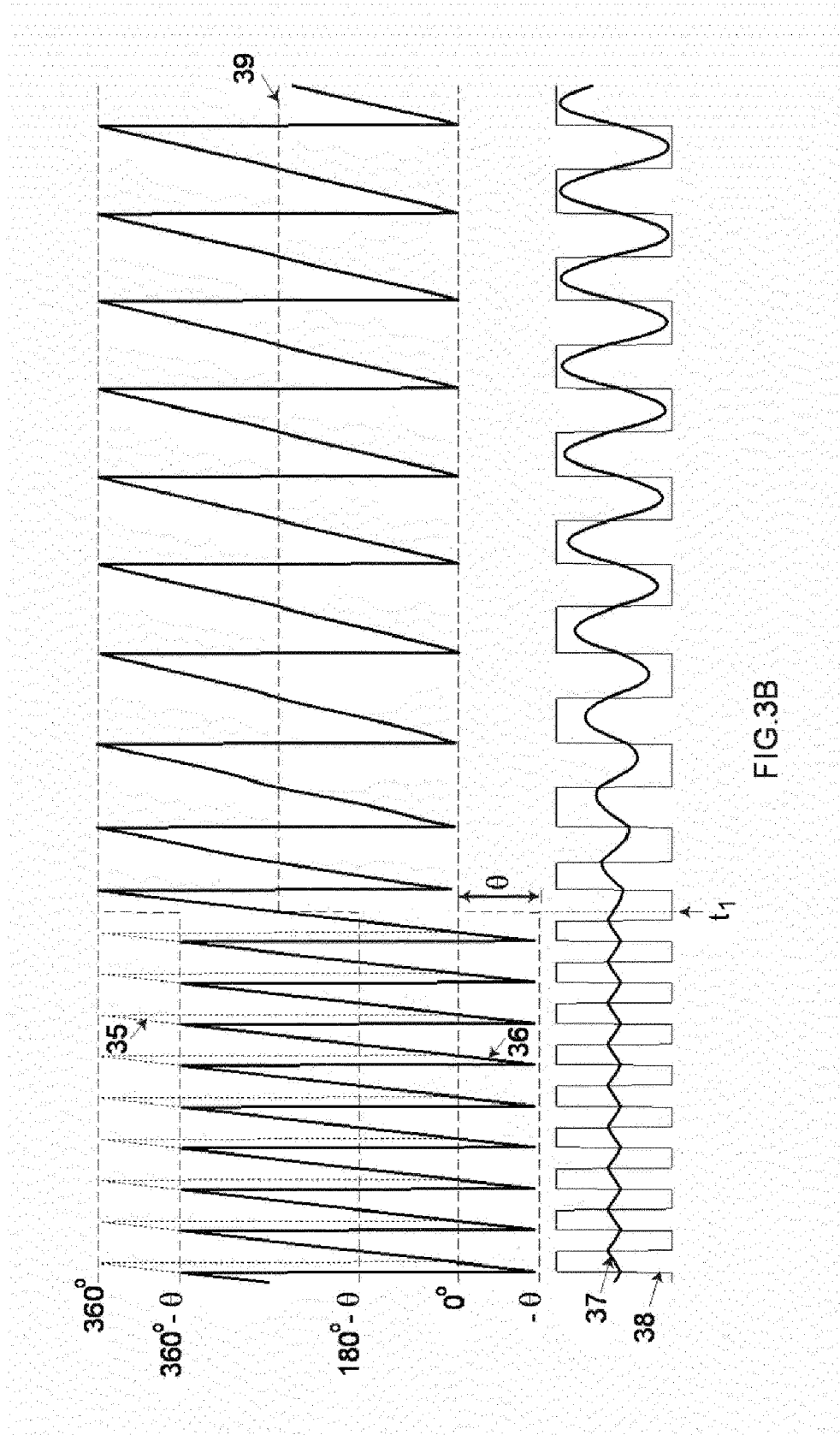


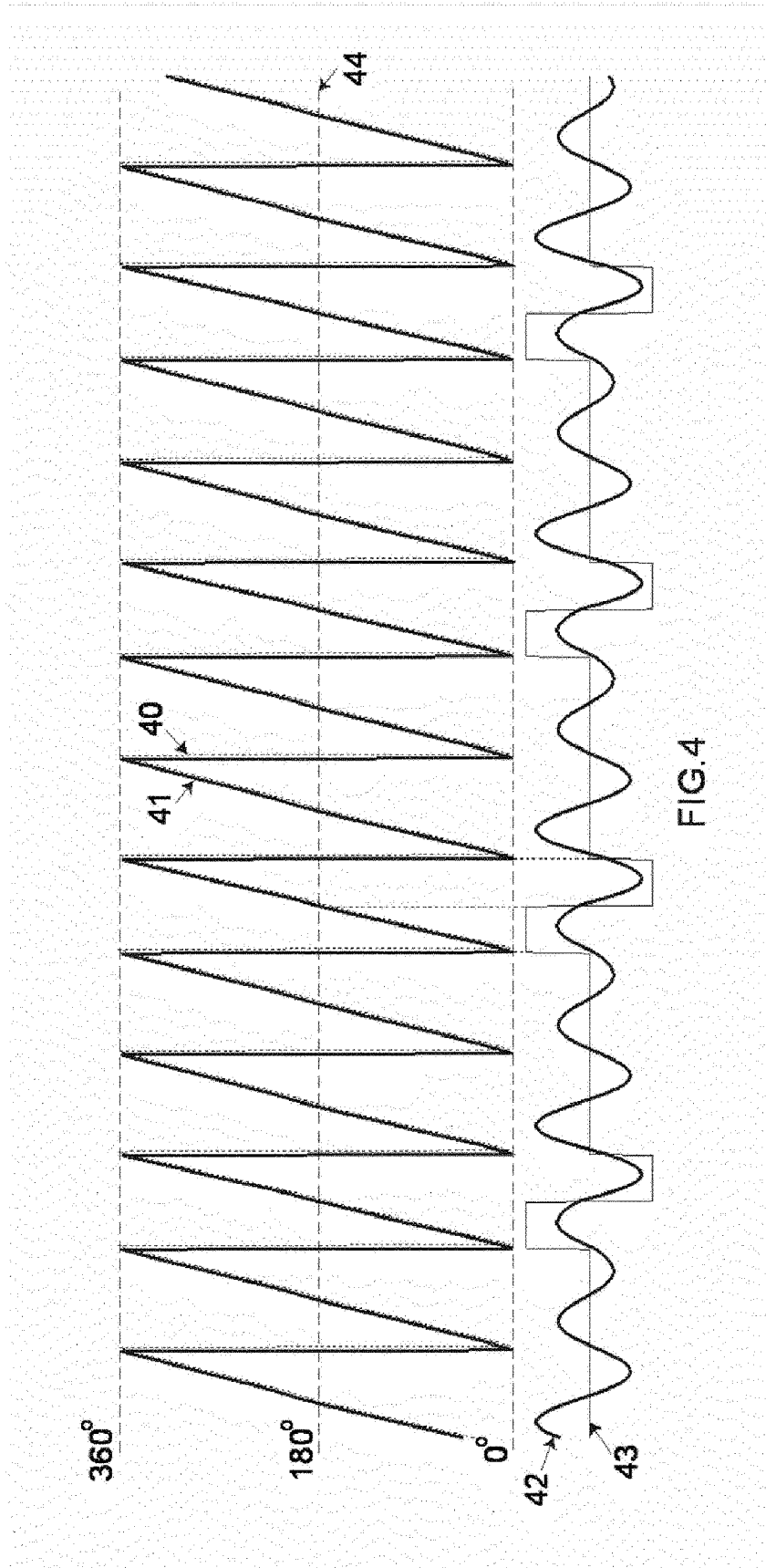
FIG. 1B

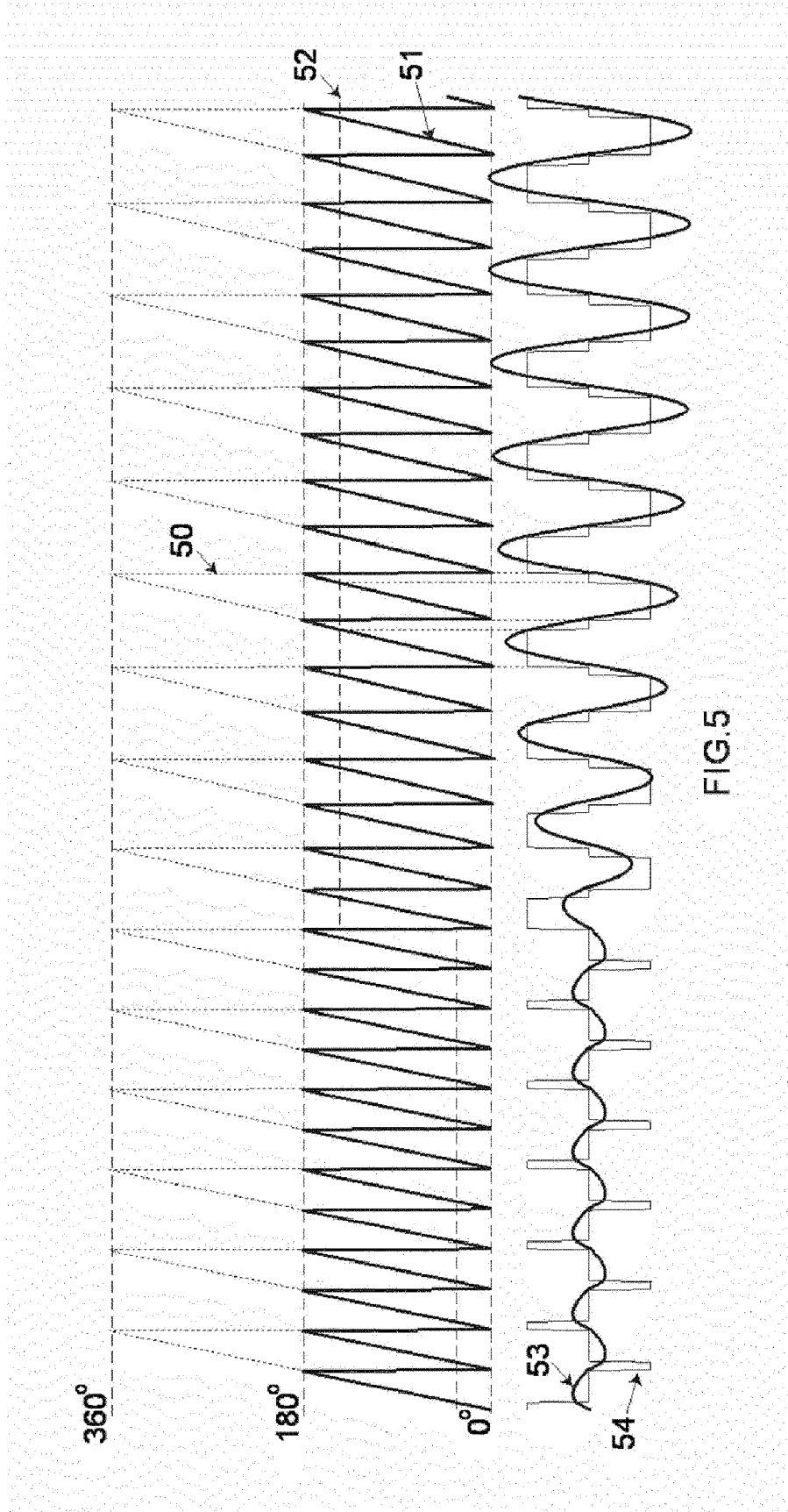


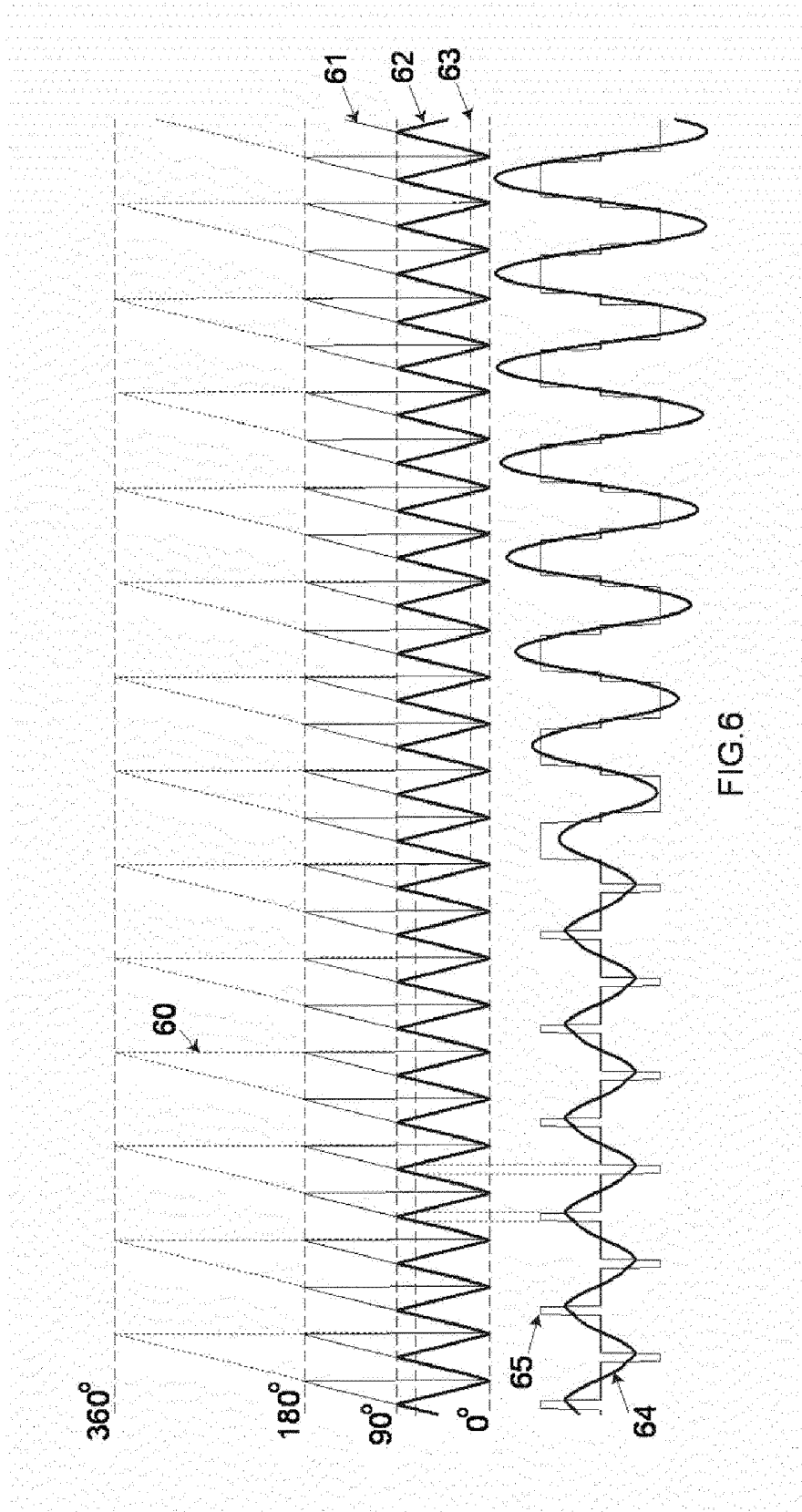


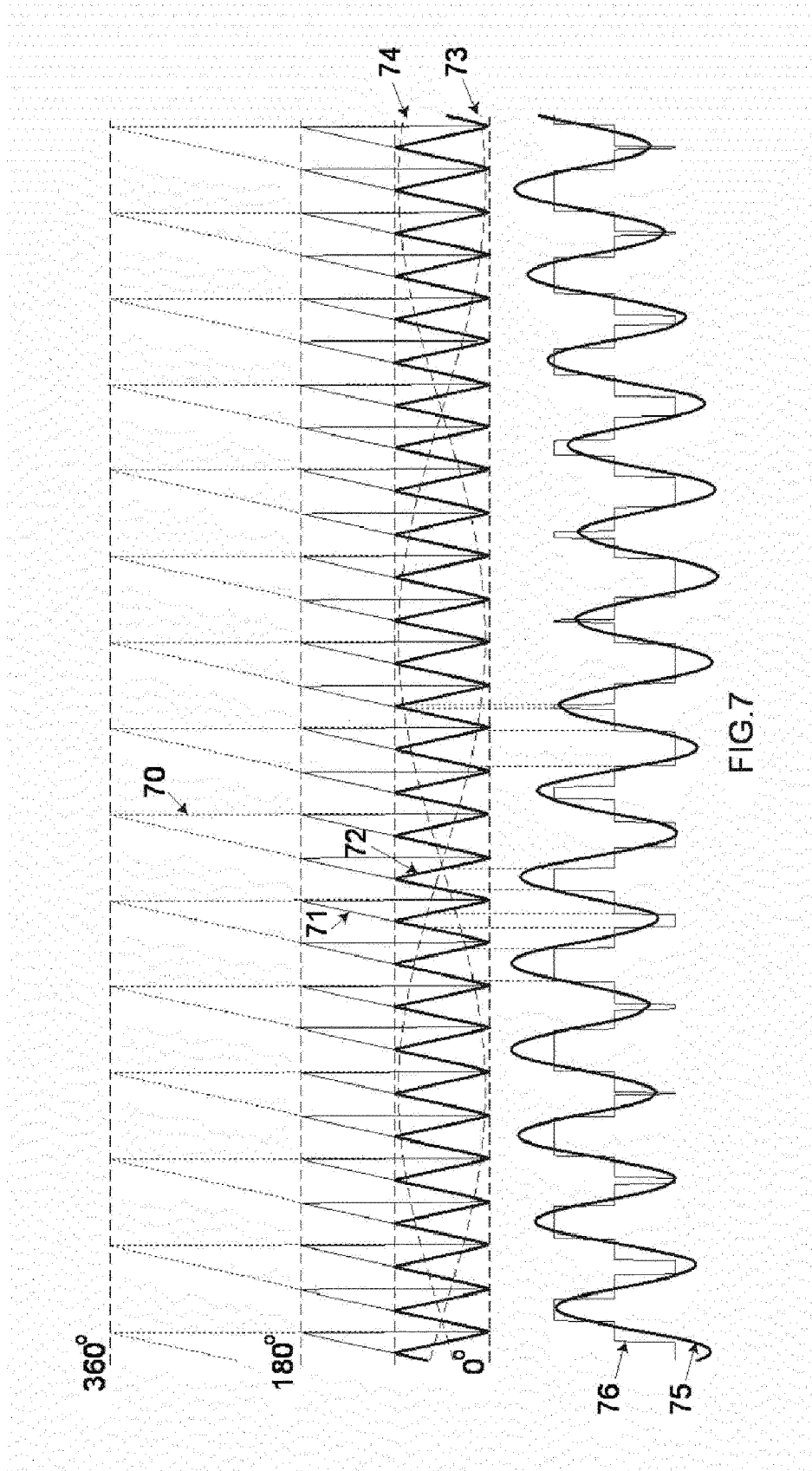












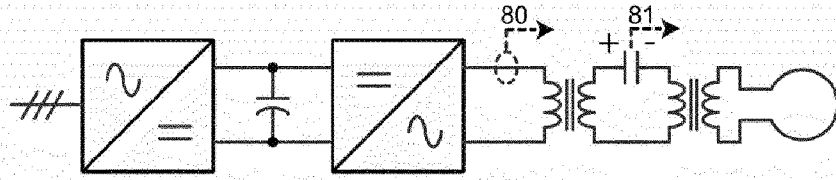


FIG. 8A

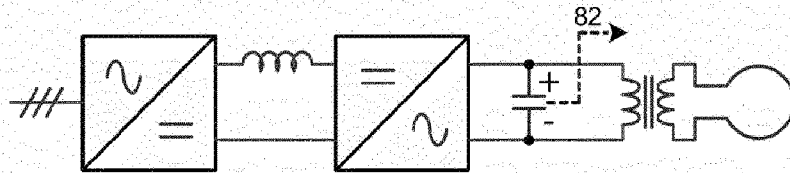


FIG. 8B

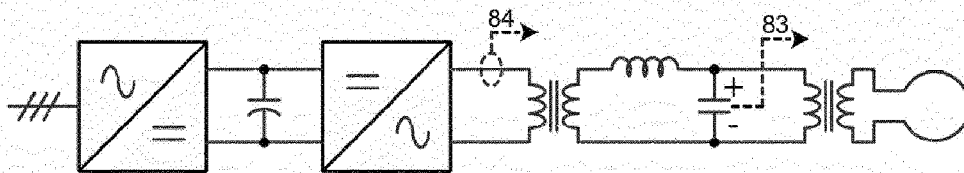


FIG. 8C

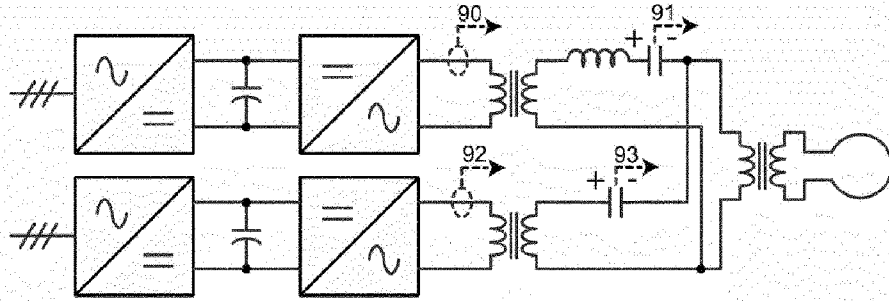


FIG. 9A

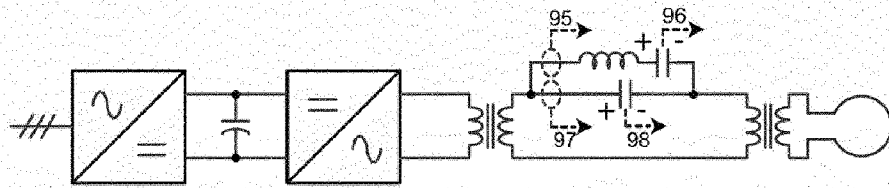


FIG. 9B

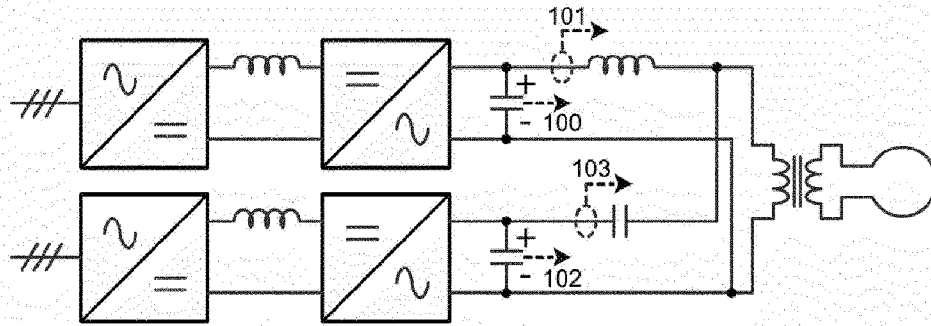


FIG.10A

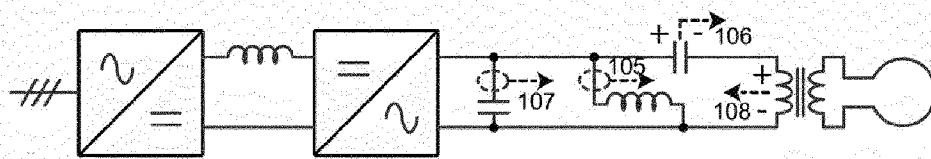


FIG.10B