

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 7 月 24 日(24.07.2014)



(10) 国際公開番号
WO 2014/112560 A1

- (51) 国際特許分類:
G09F 9/30 (2006.01) *G02F 1/1368* (2006.01)
G02F 1/1345 (2006.01)
- (21) 国際出願番号: PCT/JP2014/050696
- (22) 国際出願日: 2014 年 1 月 16 日(16.01.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-008254 2013 年 1 月 21 日(21.01.2013) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 藤川陽介(FUJIKAWA Yohsuke).
- (74) 代理人: 特許業務法人池内・佐藤アンドパートナーズ(IKEUCHI SATO & PARTNER PATENT ATTORNEYS); 〒5306026 大阪府大阪市北区天満橋 1 丁目 8 番 3 0 号 O A P タワー 2 6 階 Osaka (JP).

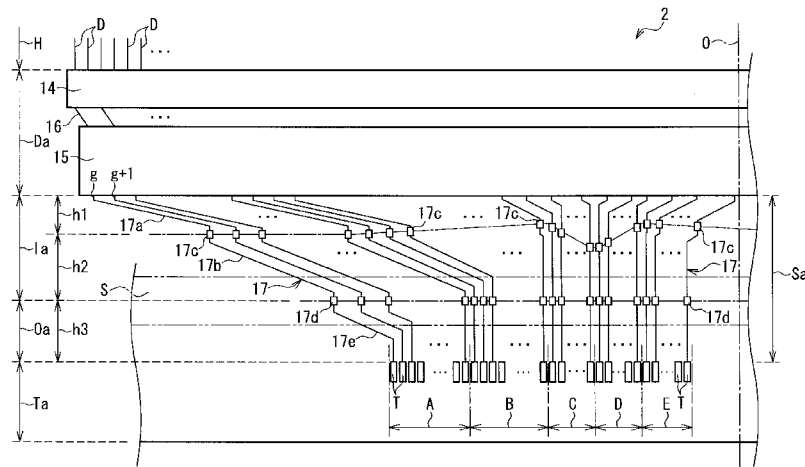
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: ACTIVE MATRIX SUBSTRATE AND DISPLAY DEVICE

(54) 発明の名称: アクティブマトリクス基板、及び表示装置



(57) Abstract: Provided is an active matrix substrate (2), wherein a plurality of signal wires (17) are disposed, said signal wires (17) comprising first and second wiring parts (17a, 17b), and inner-side connection parts (connection parts) (17c) which connect the first and second wiring parts (17a, 17b). The first and second wiring parts (17a, 17b) of one of two adjacent signal wires (17) are respectively configured of first and second conductive layers, and the first and second wiring parts (17a, 17b) of the other of the two adjacent signal wires (17) are respectively configured of the second and the first conductive layers. With each of the plurality of signal wires (17), the location of the connection part (17c) of the signal wire (17) is established according to the wiring location in the wiring region of the signal wire (17).

(57) 要約: アクティブマトリクス基板 (2) において、第 1 及び第 2 の配線部 (17a) 及び (17b) と、第 1 及び第 2 の配線部 (17a) 及び (17b) を接続する内側接続部 (接続部) (17c) を有する信号線 (17) を複数設ける。また、隣接する 2 本の方の信号線 (17) の第 1 及び第 2 の配線部 (17a) 及び (17b) を第 1 及び第 2 の導電層によりそれぞれ構成し、他方の信号線 (17) の第 1 及び第 2 の配線部 (17a) 及び (17b) を第 2 及び第 1 の導電層によりそれぞれ構成する。また、複数の各信号線 (17) では、信号線 (17) の配線領域での配線位置に応じて、当該信号線 (17) の接続部 (17c) の位置を定める。



WO 2014/112560 A1

明 細 書

発明の名称： アクティブマトリクス基板、及び表示装置

技術分野

[0001] 本発明は、複数のデータ配線及び複数の走査配線をマトリクス状に設けたアクティブマトリクス基板、及びこれを用いた表示装置に関する。

背景技術

[0002] 近年、例えば液晶表示装置は、在来のブラウン管に比べて薄型、軽量などの特長を有するフラットパネルディスプレイ（表示セル）として、液晶テレビ、モニター、携帯電話、デジタルカメラ、情報端末などの電気機器に幅広く利用されている。このような液晶表示装置では、複数のデータ配線（ソース配線）及び複数のゲート配線（走査配線）をマトリクス状に配線するとともに、データ配線と走査配線との交差部の近傍に薄膜トランジスタ（TFT：Thin Film Transistor）等のスイッチング素子と、このスイッチング素子に接続された画素電極を有する画素をマトリクス状に配置したアクティブマトリクス基板を、表示パネルとしての液晶パネルに用いたものが知られている。

[0003] また、上記のような表示セルでは、高解像度化あるいは小型化の要求が高まっており、複数のデータ配線及び複数の走査配線がマトリクス状に配列されたマトリクス領域（すなわち、複数の画素をマトリクス状に配置した画素アレイ）の一辺から端子に向かって引き回されている多数本の配線を所定の領域に収めることが望まれている。すなわち、表示セルの周囲であって表示に関与しない額縁と呼ばれる部分の縮小が望まれている。

[0004] また、アクティブマトリクス基板では、上述のような表示セルでの狭額縁化の要求に対応すべく、低温多結晶シリコンを基材としてモノリシック化された走査信号駆動回路（ゲートドライバ）を基板上に同時に形成することによって、上記端子が設けられた端子辺以外の額縁の縮小が実現されている。

[0005] 一方、データ配線に接続される、ビデオ信号線と呼ばれる配線に係る引き

回しを収めている端子辺の額縁は、モノリシック化できる回路要素と比べて配線の数が非常に多く、その縮小が困難であった。それゆえ、従来のアクティブマトリクス基板では、おもにビデオ信号線の配線幅や配線ピッチおよび配線構造を工夫する提案がされてきた。

[0006] 具体的には、従来のアクティブマトリクス基板では、例えば下記特許文献1または特許文献2に記載されているように、互いに異なる2つの導電層、つまり下層金属膜と上層金属膜とをビデオ信号線に用いることにより、その配線をより小さいピッチにて引き回すことが提案されている。

[0007] また、この従来のアクティブマトリクス基板では、上記マトリクス領域と、複数の上記端子が設置された端子領域との間で、当該マトリクス領域から端子領域に向かう方向で配線ピッチが小さくなるように設定された配線領域（つまり、扇状に絞り込まれるように引き回された配線領域）に対し、複数のビデオ信号線を配線することも示されている。そして、この従来のアクティブマトリクス基板では、マトリクス領域の一辺の寸法に比べて、端子領域の寸法を小さくすることにより、端子領域の端子に接続されるFPCやデータドライバ（ドライバIC）を小さくすることができ、これらFPCやドライバICの部材コストを安価にできるとされていた。

先行技術文献

特許文献

[0008] 特許文献1：特開平05-19282号公報

特許文献2：特開平05-150263号公報

発明の概要

発明が解決しようとする課題

[0009] しかしながら、上記のような従来のアクティブマトリクス基板では、隣接する2本のビデオ信号線（信号線）での抵抗の変化が大きくなるおそれがあった。この結果、この従来のアクティブマトリクス基板では、例えば液晶表示装置に用いた場合に、上記抵抗変化に起因する表示ムラが視認されるおそ

れがあった。

[0010] 具体的にいえば、この従来のアクティブマトリクス基板では、上記のように、配線ピッチが小さくなるように設定された配線領域に対して、ビデオ信号線を効率よく配線するために、隣接する2本のビデオ信号線の一方及び他方をそれぞれシート抵抗が異なる下層金属膜及び上層金属膜（第1及び第2の導電層）を用いて構成していた。このため、この従来のアクティブマトリクス基板では、各シート抵抗の大きさやビデオ信号線の長さ等の寸法によっては、隣接する2本のビデオ信号線での抵抗変化が大きくなることがあった。

[0011] 上記の課題を鑑み、本発明は、配線ピッチが小さくなるように配線された複数の信号線において、シート抵抗が異なる2つの導電層を用いた場合でも、隣接する2本の信号線での抵抗変化が小さいアクティブマトリクス基板、及びこれを用いた表示装置を提供することを目的とする。

課題を解決するための手段

[0012] 上記の目的を達成するために、本発明にかかるアクティブマトリクス基板は、マトリクス状に配列された複数のデータ配線及び複数の走査配線と、前記複数のデータ配線と前記複数の走査配線との各交差部に対応して設けられたスイッチング素子及び前記スイッチング素子に接続された画素電極を有する画素を備えたアクティブマトリクス基板であって、

前記複数のデータ配線または前記複数の走査配線に対し、外部からの信号を入力する複数の端子と、

前記複数のデータ配線及び前記複数の走査配線のマトリクス状に配列されたマトリクス領域と前記複数の端子が設置された端子領域との間で、前記マトリクス領域から前記端子領域に向かう方向で配線ピッチが小さくなるように設定された配線領域に配線された複数の信号線を備え、

前記複数の各信号線では、一方の端部側が前記データ配線または前記走査配線を駆動するように接続されるとともに、他方の端部側が前記端子に接続され、

前記複数の各信号線は、前記マトリクス領域側及び前記端子領域側にそれぞれ設けられた第1及び第2の配線部と、前記第1及び第2の配線部を接続する接続部を有し、

前記複数の信号線では、隣接する2本の一方の信号線の前記第1及び第2の配線部が互いに異なる第1及び第2の導電層によりそれぞれ構成され、かつ、他方の信号線の前記第1及び第2の配線部が前記第2及び第1の導電層により構成され、

前記複数の各信号線では、その信号線の前記配線領域での配線位置に応じて、当該信号線の前記接続部の位置が定められていることを特徴とするものである。

[0013] 上記のように構成されたアクティブマトリクス基板では、複数の信号線が上記マトリクス領域と上記端子領域との間で、マトリクス領域から端子領域に向かう方向で配線ピッチが小さくなるように設定された配線領域に配線されている。また、複数の各信号線は、マトリクス領域側及び端子領域側にそれぞれ設けられた第1及び第2の配線部と、第1及び第2の配線部を接続する接続部を有している。また、複数の信号線では、隣接する2本の一方の信号線の第1及び第2の配線部が互いに異なる第1及び第2の導電層によりそれぞれ構成され、かつ、他方の信号線の第1及び第2の配線部が第2及び第1の導電層によりそれぞれ構成されている。さらに、複数の各信号線では、その信号線の配線領域での配線位置に応じて、当該信号線の前記接続部の位置が定められている。これにより、上記従来例と異なり、配線ピッチが小さくなるように配線された複数の信号線において、シート抵抗が異なる2つの導電層を用いた場合でも、隣接する2本の信号線での抵抗変化が小さいアクティブマトリクス基板を構成することができる。

[0014] また、上記アクティブマトリクス基板において、前記複数の各信号線では、前記第1及び第2の配線部の長さが互いに等しくなるように、前記接続部の位置が定められていることが好ましい。

[0015] この場合、複数の信号線において、隣接する2本の信号線での抵抗の差を

最小化することができる。

[0016] また、上記アクティブマトリクス基板において、前記複数の信号線は、前記配線領域において、当該配線領域での配線長が順次短くなる第1、第2、及び第3の配線群のいずれかの配線群に属するように配線され、

前記第1の配線群では、複数の前記接続部が前記マトリクス領域の一辺と平行となるように配置され、

前記第2の配線群では、複数の前記接続部が前記マトリクス領域に徐々に近づくように当該マトリクス領域の一辺に対して所定の角度で配置され、

前記第3の配線群では、複数の前記接続部が前記マトリクス領域に徐々に離れるように当該マトリクス領域の一辺に対して所定の角度で配置されてもよい。

[0017] この場合、上記第1～第3の各配線群において、第1及び第2の配線部の配線長が同じ位置となるように接続部を設けることができ、隣接する2本の信号線での抵抗の差を最小化することができる。

[0018] また、上記アクティブマトリクス基板において、前記第1の配線群において、前記マトリクス領域側の端部での配置間隔を P_a とし、前記接続部の配置間隔を P_{ai} とし、

前記第2の配線群において、前記マトリクス領域側の端部での配置間隔を P_b とし、前記接続部の配置間隔を P_{bi} とし、かつ、

前記第3の配線群において、前記マトリクス領域側の端部での配置間隔を P_c とし、前記接続部の配置間隔を P_{ci} とした場合に、下記(1)式～(4)式

$$P_a = P_{ai} \quad \text{—— (1)}$$

$$P_b > P_{bi} \quad \text{—— (2)}$$

$$P_c > P_{ci} \quad \text{—— (3)}$$

$$P_a = P_b = P_c \quad \text{—— (4)}$$

を満足していることが好ましい。

[0019] この場合、第1～第3の配線群において、各信号線の上記マトリクス領域

側からの引き出し方向を揃えることができ、各信号線が互いに平行となるように容易に配線することができる。

[0020] また、上記アクティブマトリクス基板において、前記第 1 の配線群において、前記マトリクス領域の一辺に対する前記第 1 の配線部の角度を $\theta a 1$ とし、前記マトリクス領域の一辺に対する前記第 2 の配線部の角度を $\theta a 2$ とし、

前記第 2 の配線群において、前記マトリクス領域の一辺に対する前記第 1 の配線部の角度を $\theta b 1$ とし、前記マトリクス領域の一辺に対する前記第 2 の配線部の角度を $\theta b 2$ とし、かつ、

前記第 3 の配線群において、前記マトリクス領域の一辺に対する前記第 1 の配線部の角度を $\theta c 1$ とし、前記マトリクス領域の一辺に対する前記第 2 の配線部の角度を $\theta c 2$ とした場合に、下記 (5) 式及び (6) 式

$$\theta a 1 = \theta b 1 = \theta c 1 = \theta a 2 = \theta b 2 \text{ ——— (5)}$$

$$\theta c 2 = 90^\circ \text{ ——— (6)}$$

を満足していることが好ましい。

[0021] この場合、第 1 ～第 3 の配線群において、各信号線を互いに平行に配線することができ、引き回しのレイアウトの効率を容易に改善することができる。

[0022] また、上記アクティブマトリクス基板において、前記第 1 の配線群と前記第 2 の配線群との境界において、前記マトリクス領域側の端部での配置間隔を $P a b$ とし、かつ、

前記第 2 の配線群と前記第 3 の配線群との境界において、前記マトリクス領域側の端部での配置間隔を $P b c$ とした場合に、下記 (7) 式

$$P a = P a b = P b = P b c = P c \text{ ——— (7)}$$

を満足していることが好ましい。

[0023] この場合、第 1 及び第 2 の配線群の境界と第 2 及び第 3 の配線群の境界とにおいて、不要な空きスペースが生じるのを防ぐことができる。

[0024] また、上記アクティブマトリクス基板において、前記第 1 の配線群と前記

第2の配線群との境界において、前記接続部の配置間隔を P_{abi} とした場合に、下記(8)式

$$P_{ai} \neq P_{abi} \neq P_{bi} \quad \text{--- (8)}$$

を満足していることが好ましい。

[0025] この場合、第1及び第2の各配線群において、接続部の位置調整を互いに独立して行うことができ、信号線の引き回しの自由度を確保することができる。

[0026] また、上記アクティブマトリクス基板において、前記第2の配線群と前記第3の配線群との境界において、前記接続部の配置間隔を P_{bci} とした場合に、下記(9)式

$$P_{bi} \neq P_{bci} \neq P_{ci} \quad \text{--- (9)}$$

を満足していることが好ましい。

[0027] この場合、第2及び第3の各配線群において、接続部の位置調整を互いに独立して行うことができ、信号線の引き回しの自由度を確保することができる。

[0028] また、上記アクティブマトリクス基板において、前記複数の各信号線では、前記第1及び第2の導電層の一方の導電層により構成された外側配線が前記第2の配線部と前記端子との間に設けられるとともに、

前記第2の配線部が前記第1及び第2の導電層の他方の導電層により構成されている場合には、当該第2の配線部と前記外側配線とは外側接続部を介して接続され、

複数の前記外側接続部は、前記マトリクス領域の一辺と平行になるように配置されてもよい。

[0029] この場合、複数の外側接続部が直線上に配列されているので、これら複数の外側接続部上に、例えばシール材を設ける場合でも、容易にシール材を設けることができる。

[0030] また、上記アクティブマトリクス基板において、前記端子の配置間隔を P_{ic} とした場合に、下記(10)式

$$P_{ci} = P_{ic} \quad \text{--- (10)}$$

を満足していることが好ましい。

[0031] この場合、第1～第3の配線群において、上記外側配線が設けられている場合でも、各信号線の上記マトリクス領域側からの引き出し方向を揃えることができ、各信号線が互いに平行となるように容易に配線することができる。したがって、シール材の外部に曝することが好ましくない薄膜材料を、上記第1及び第2の導電層として使うことができる。

[0032] また、上記アクティブマトリクス基板において、前記複数の各信号線は、前記データ配線に接続されるビデオ信号線であってもよい。

[0033] この場合、上記ビデオ信号線に接続されるデータドライバの小型化及びそのアクティブマトリクス基板を用いた表示装置の低消費電力化を容易に図ることができる。

[0034] また、上記アクティブマトリクス基板において、前記第1の配線部が、前記データ配線及び前記走査配線の一方と同じ導電層により構成され、
前記第2の配線部が、前記データ配線及び前記走査配線の他方と同じ導電層により構成されていることが好ましい。

[0035] この場合、アクティブマトリクス基板の製造工程が増加するのを防ぐことができる。

[0036] また、本発明の表示装置は、上記いずれかのアクティブマトリクス基板を用いたことを特徴とするものである。

[0037] 上記のように構成された表示装置では、配線ピッチが小さくなるように配線された複数の信号線において、シート抵抗が異なる2つの導電層を用いた場合でも、隣接する2本の信号線での抵抗変化が小さいアクティブマトリクス基板が用いられているので、優れた表示品位を有するコンパクトな表示装置を容易に構成することができる。

発明の効果

[0038] 本発明によれば、配線ピッチが小さくなるように配線された複数の信号線において、シート抵抗が異なる2つの導電層を用いた場合でも、隣接する2

本の信号線での抵抗変化が小さいアクティブマトリクス基板、及びこれを用いた表示装置を提供することが可能となる。

図面の簡単な説明

[0039] [図1]図1は、本発明の第1の実施形態にかかるアクティブマトリクス基板を用いた液晶表示装置を示す斜視図である。

[図2]図2は、上記液晶表示装置の要部を説明する図である。

[図3]図3は、図2に示した薄膜トランジスタを説明する拡大断面図である。

[図4]図4は、図1に示したアクティブマトリクス基板の要部構成を説明する図である。

[図5]図5は、図4に示したビデオ信号線の構成を説明する図である。

[図6]図6は、上記アクティブマトリクス基板の具体的な要部構成を示す拡大平面図である。

[図7]図7は、隣接する2本の方のビデオ信号線を説明する断面図である。

[図8]図8は、隣接する2本の他方のビデオ信号線を説明する断面図である。

[図9]図9は、図6に示した第1の配線群でのビデオ信号線を説明する図である。

[図10]図10(a)は、図9のXa-Xa線断面図であり、図10(b)は、図9のXb-Xb線断面図であり、図10(c)は、図9のXc-Xc線断面図である。

[図11]図11は、図6に示した第2の配線群でのビデオ信号線を説明する図である。

[図12]図12(a)は、図11のX11a-X11a線断面図であり、図12(b)は、図11のX11b-X11b線断面図であり、図12(c)は、図11のX11c-X11c線断面図である。

[図13]図13は、図6に示した第3の配線群でのビデオ信号線を説明する図である。

[図14]図14(a)は、図13のX1Va-X1Va線断面図であり、図14(b)は、図13のX1Vb-X1Vb線断面図であり、図14(c)は

、図13のXⅠVc-XⅠVc線断面図である。

[図15]図15は、図6に示した第4の配線群でのビデオ信号線を説明する図である。

[図16]図16(a)は、図15のXⅠVa-XⅠVa線断面図であり、図16(b)は、図15のXⅠVb-XⅠVb線断面図であり、図16(c)は、図15のXⅠVc-XⅠVc線断面図である。

[図17]図17は、図6に示した第5の配線群でのビデオ信号線を説明する図である。

[図18]図18(a)は、図17のXⅠVⅠⅠa-XⅠVⅠⅠa線断面図であり、図18(b)は、図17のXⅠVⅠⅠb-XⅠVⅠⅠb線断面図であり、図18(c)は、図17のXⅠVⅠⅠc-XⅠVⅠⅠc線断面図である。

[図19]図19は、上記アクティブマトリクス基板でのビデオ信号線の並びと配線構造を説明するための平面図である。

[図20]図20は、上記アクティブマトリクス基板でのビデオ信号線の並びと配線構造の変形例1を説明するための平面図である。

[図21]図21は、上記アクティブマトリクス基板でのビデオ信号線の並びと配線構造の変形例2を説明するための平面図である。

[図22]図22は、上記アクティブマトリクス基板でのビデオ信号線の並びと配線構造の変形例3を説明するための平面図である。

[図23]図23は、上記アクティブマトリクス基板でのビデオ信号線の並びと配線構造の変形例4を説明するための平面図である。

発明を実施するための形態

[0040] 以下、本発明のアクティブマトリクス基板、及び表示装置の好ましい実施形態について、図面を参照しながら説明する。なお、以下の説明では、本発明を透過型の液晶表示装置に適用した場合を例示して説明する。また、各図中の構成部材の寸法は、実際の構成部材の寸法及び各構成部材の寸法比率等を忠実に表したものではない。

[0041] [第1の実施形態]

(液晶表示装置の構成例)

図1は、本発明の第1の実施形態にかかるアクティブマトリクス基板を用いた液晶表示装置を示す斜視図である。図において、本実施形態の液晶表示装置1は、本発明のアクティブマトリクス基板（TFT基板）2と、後述のシール材を介してアクティブマトリクス基板2に向かい合うように貼り合わされた対向基板（カラーフィルタ基板）3とを備えている。また、液晶表示装置1では、上記シール材が枠状に設けられており、このシール材の内側に液晶材が保持されて液晶層18（後掲の図7または図8参照）が構成されている。

[0042] また、液晶表示装置1では、後に詳述するように、複数のデータ配線（ソース配線）及び複数の走査配線（ゲート配線）がマトリクス状に配列されたマトリクス領域Hが設けられており、このマトリクス領域Hは、液晶表示装置1の有効表示領域として機能するようになっている。

[0043] また、液晶表示装置1では、上記データ配線を駆動するように接続されるとともに、後述のビデオ信号線を含んだ配線DHがマトリクス領域Hから引き出されて、アクティブマトリクス基板2の基材上に形成されている。また、このアクティブマトリクス基板2の基材上には、複数の端子Tが設けられており、図1に示すように、ドライバIC100により構成された後述のデータドライバが複数の端子Tに接続されるようになっている。

[0044] ここで、図2及び図3を参照して、本実施形態の液晶表示装置1の要部について、具体的に説明する。

[0045] 図2は、上記液晶表示装置の要部を説明する図である。図3は、図2に示した薄膜トランジスタを説明する拡大断面図である。

[0046] 図2において、液晶表示装置1には、文字や画像等の情報を表示する表示部（液晶パネル）の駆動制御を行うパネル制御部4と、このパネル制御部4からの指示信号を基に動作するデータドライバ（ソースドライバ）5及びゲートドライバ6が設けられている。

[0047] パネル制御部4は、液晶表示装置1の外部からの映像信号が入力されるよ

うになっている。また、パネル制御部4は、入力された映像信号に対して所定の画像処理を行ってデータドライバ5及びゲートドライバ6への各指示信号を生成する画像処理部4aと、入力された映像信号に含まれた1フレーム分の表示データを記憶可能なフレームバッファ4bとを備えている。そして、パネル制御部4が、入力された映像信号に応じて、データドライバ5及びゲートドライバ6の駆動制御を行うことにより、その映像信号に応じた情報が上記表示部に表示される。

[0048] また、データドライバ5は、上述したように、外付けのドライバIC100によって構成されている。一方、ゲートドライバ6は、後に詳述するように、左右の2つの部材に分けられて、アクティブマトリクス基板2の基材上に、例えば多結晶シリコンをベースとしてモノリシックに形成されている。

[0049] また、データドライバ5及びゲートドライバ6は、上記液晶パネル側に設けられた複数の画素Pを画素単位に駆動する駆動回路であり、それぞれ列制御回路及び行制御回路として機能するようになっている。つまり、データドライバ5及びゲートドライバ6には、複数のデータ配線（列制御線）D1～DM（Mは、2以上の整数、以下、“D”にて総称する。）及び複数のゲート配線（行制御線）G1～GN（Nは、2以上の整数、以下、“G”にて総称する。）がそれぞれ接続されている。これらのデータ配線D及びゲート配線Gは、アクティブマトリクス基板2に含まれた透明なガラス材あるいは透明な合成樹脂製の上記基材上で互いに交差するように、マトリクス状に配列されている。すなわち、データ配線Dは、マトリクス状の列方向（液晶パネルの縦方向）に平行となるように上記基材上に設けられ、ゲート配線Gは、マトリクス状の行方向（液晶パネルの横方向）に平行となるように上記基材上に設けられている。

[0050] また、これらのデータ配線Dと、ゲート配線Gとの交差部の近傍には、スイッチング素子としての薄膜トランジスタ7と、薄膜トランジスタ7に接続された画素電極8を有する上記画素Pが設けられている。また、各画素Pでは、対向電極9が上記液晶層を間に挟んだ状態で画素電極8に対向するよう

構成されている。すなわち、アクティブマトリクス基板2では、薄膜トランジスタ7及び画素電極8が画素単位に設けられている。さらに、マトリクス領域Hでは、複数の画素Pがマトリクス状に設けられており、画素アレイが構成されている。

[0051] また、薄膜トランジスタ7には、例えばトップゲート電極タイプのものが用いられている。具体的には、図3に示すように、薄膜トランジスタ7は、下地膜10上に形成された半導体層7hと、この半導体層7hの上方に設けられたゲート電極7gと、半導体層7hに接続されたソース電極7sとドレイン電極7dを備えている。下地膜10は、アクティブマトリクス基板2の上記基材2aの表面を覆うように設けられている。

[0052] また、アクティブマトリクス基板2では、ゲート絶縁膜11が半導体層7h及び下地膜10を覆うように設けられており、このゲート絶縁膜11上には、ゲート配線Gと一体的に構成されたゲート電極7gが設けられている。また、層間膜12が、ゲート電極7g及びゲート絶縁膜11を覆うように設けられており、この層間膜12上には、ソース電極7sとドレイン電極7dが設けられている。また、保護膜13が、ソース電極7s、ドレイン電極7d、及び層間膜12を覆うように設けられ、この保護膜13上には、画素電極8が設けられている。

[0053] ゲート電極7g及びゲート配線Gは、後述の第1の導電層（下層金属膜）により構成されている。また、ソース電極7sは、データ配線Dと一体的に構成されている。また、ドレイン電極7dは、図示しないコンタクトホールを介して画素電極8に接続されている。ソース電極7s、データ配線D、及びドレイン電極7dは、後述の第2の導電層（上層金属膜）により構成されている。

[0054] 図2に戻って、アクティブマトリクス基板2では、データ配線Dと、ゲート配線Gとによってマトリクス状に区画された各領域に、複数の各画素Pの領域が形成されている。これら複数の画素Pには、赤色（R）、緑色（G）、及び青色（B）の画素が含まれている。また、これらのRGBの画素は、

例えばこの順番で、各ゲート配線G 1～G Nに平行に順次配設されている。さらに、これらのR G Bの画素は、対向基板3側に設けられたカラーフィルタ層により、対応する色の表示を行えるようになっている。

[0055] また、アクティブマトリクス基板2では、ゲートドライバ6は、画像処理部4 aからの指示信号に基づいて、ゲート配線G 1～G Nに対して、対応する薄膜トランジスタ7のゲート電極7 gをオン状態にする走査信号（ゲート信号）を順次出力する。また、データドライバ5は、画像処理部4 aからの指示信号に基づいて、表示画像の輝度（階調）に応じたデータ信号（電圧信号（階調電圧））を対応するデータ配線D 1～D Mに出力する。

[0056] （アクティブマトリクス基板の要部構成）

次に、図4を参照して、本実施形態のアクティブマトリクス基板2の要部構成に具体的に説明する。

[0057] 図4は、図1に示したアクティブマトリクス基板の要部構成を説明する図である。

[0058] 本実施形態のアクティブマトリクス基板2では、図4に示すように、上記ドライバIC100（図1）が設置される端部において、マトリクス領域（有効表示領域）H、列制御回路領域D a、ビデオ信号線領域S a、及び端子領域T aが順次設けられている。

[0059] マトリクス領域Hでは、上述したように、複数のゲート配線（行制御線）Gが当該マトリクス領域Hの内部に構成された上記画素アレイを横断するように形成され、複数のデータ配線（列制御線）Dが画素アレイを縦断するように形成されている。また、この画素アレイでは、図2に示したように、薄膜トランジスタ7を備えた画素Pがマトリクス状に設けられており、薄膜トランジスタ7を用いて各画素Pに所定の電圧が印加される。

[0060] また、図4に示すように、マトリクス領域Hの左右辺、つまり液晶表示装置1の左右の額縁部分であって、シール材Sの直下を含んだアクティブマトリクス基板2の領域には、2つに分けられたゲートドライバ（行制御回路）6 a及び6 bがモノリシックに形成されている。また、これらのゲートドラ

イバ6 a 及び6 b には、それぞれバッファ回路や保護回路などの付属回路6 a 1 及び6 b 1 が隣接して設けられている。

[0061] 列制御回路領域D a には、データ配線D が接続されたR G Bスイッチ回路1 4 と、このR G Bスイッチ回路1 4 に接続配線1 6 を介して接続された検査及び保護回路1 5 が設けられている。この検査及び保護回路1 5 は、信号線としてのビデオ信号線1 7 を介してデータドライバ5（図2）に接続されるようになっている。また、これらのR G Bスイッチ回路1 4 と、検査及び保護回路1 5 とは、データドライバ5 とともに、列制御回路を構成している。

[0062] R G Bスイッチ回路1 4 は、1 本のビデオ信号線1 7 から与えられる信号を、R G B 1 組すなわち3 本のデータ配線D に振り分ける機能を担う。このような構成により、ビデオ信号線1 7 を減らすことができ、典型的には3 × n 個の列数の画素P をn 本のビデオ信号線で駆動することができる。このようなR G Bスイッチ回路1 4 は、比較的簡単な構成の回路で実現できることから、近年好んで用いられている。

[0063] 検査及び保護回路1 5 は、検査回路と保護回路を一体的に構成したものである。検査回路は、ドライバI C 1 0 0 を積載しない状態の上記液晶パネルを簡単な入力信号により簡易的に点灯表示させて良品検査を行えるようにするための回路である。

[0064] 保護回路は、静電気による上記列制御回路や画素P の破壊を抑制するための回路であり、保護トランジスタやコンデンサ、抵抗材、ダイオードなどで構成される。

[0065] ここで、検査回路や保護回路は、画素アレイの領域幅と同一である必要は必ずしもない。例えば検査回路や保護回路の紙面水平方向の寸法をR G Bスイッチ回路1 4 と比べてやや縮小させてもよい。この場合は、図4 に示すように、斜めに引き回されている接続配線1 6 を経由させてR G Bスイッチ回路1 4 と検査回路や保護回路とを接続させる。このようにすることによって検査回路や保護回路とゲートドライバ6 a 及び6 b との間に空き領域を作り

出すことができ、この領域を利用してRGBスイッチ回路14の駆動に必要な配線を通すことができる。この結果、液晶表示装置1の左右額縁を縮小させることができる利点を奏する。

[0066] また、本実施形態のアクティブマトリクス基板2では、列制御回路領域Daに、RGBスイッチ回路14と検査及び保護回路15が配置されている。しかしながら、本実施形態のアクティブマトリクス基板2は、これに限定されるものではなく、例えばマトリクス領域Hのデータ配線Dにビデオ信号線17を直接的に接続して、RGBスイッチ回路14と検査及び保護回路15を含む列制御回路領域Daの設置を省略した構成でもよい。また、RGBスイッチ回路14、検査回路、及び保護回路の少なくとも一つの回路を設置した列制御回路領域Daを設ける構成でもよい。いずれの構成においても、ビデオ信号線17は、端子領域Taに設置された端子T（図1）に向かって扇状に絞られて引き回される。

[0067] ビデオ信号線領域Saでは、マトリクス領域Hのセンター（図4に“Y軸O”にて図示）を境界として、図4の紙面左半分の領域において、ビデオ信号線17の配線長の長い側から平面視して、第1の配線群A、第2の配線群B、第3の配線群C、第4の配線群D、及び第5の配線群Eが設けられている。

[0068] また、図4の紙面右側半分の領域には、ビデオ信号線17の配線長が短い側から平面視して、第6の配線群Ey、第7の配線群Dy、第8の配線群Cy、第9の配線群By、及び第10の配線群Ayが設けられている。つまり、ビデオ信号線領域Saでは、ビデオ信号線17は、第1～第10の配線群のいずれかの配線群に属するように配線されている。

[0069] ここで、第1及び第10の配線群A及びAyは、互いに図4の紙面に対してY軸Oと対称な位置関係にある配線群であることを意味している。また、第2及び第9の配線群B及びBy、第3及び第8の配線群C及びCy、第4及び第7の配線群D及びDy、及び第5及び第6の配線群E及びEyにおいても、各々同様にY軸Oと対称な位置関係にある。

[0070] (ビデオ信号線の基本構成)

次に、図5を参照して、ビデオ信号線17の基本構成について具体的に説明する。

[0071] 図5は、図4に示したビデオ信号線の構成を説明する図である。

[0072] 図5に示すように、本実施形態のアクティブマトリクス基板2では、ビデオ信号線領域S aはシール材Sを境界として列制御回路領域D a側の内側配線領域I aと端子領域T a側の外側配線領域O aとに区分されている。また、内側配線領域I aには、検査及び保護回路15に接続された第1の配線部17 aと、接続部としての内側接続部17 cのコンタクトホールH1によって第1の配線部17 aに接続された第2の配線部17 bが設けられている。また、内側配線領域I aと外側配線領域O aとの境界部分には、外側接続部17 dまたはダミーの外側接続部17 d dが設けられている。また、外側配線領域O aには、外側配線17 eが設けられており、この外側配線17 eは、外側接続部17 dのコンタクトホールH2によって第2の配線部17 bに接続されている。また、ダミーの外側接続部17 d dでは、第2の配線部17 bが外側配線17 eとして延設されている（詳細は後述。）。

[0073] また、内側配線領域I aは、シール材Sの内側に位置していることから、配線（つまり、第1及び第2の配線部17 a及び17 b）の腐食や傷を防ぐことが容易となる。したがって、その内側配線領域I aの配線材料として、例えば腐食のし易さに左右されずに任意の金属膜を用いることができる。例えば異なる下層金属膜及び上層金属膜（上記第1及び第2の導電層）のいずれかで形成した配線を第1及び第2の各配線部17 a及び17 bとすることができる。これらの第1及び第2の導電層は、図3に示したように、層間膜12を介して直接接触しないようになっており、これにより、第1及び第2の各配線部17 a及び17 bは、狭い配置間隔で配線を配列させることができる。

[0074] また、外側配線領域O aは、シール材Sの外側に位置するため腐食や傷による断線が起こり易い。それ故、本実施形態のアクティブマトリクス基板2

では、外側配線領域O aの外側配線1 7 eとして、層間膜1 2で覆われた第1の導電層（下層金属膜）が用いられている。

[0075] また、本実施形態のアクティブマトリクス基板2では、後に詳述するように、内側配線領域I aの第1及び第2の配線部1 7 a及び1 7 bにおいて、その配線方向（紙面上下方向）の材料および並び方向（紙面水平方向）の材料を互いに入れ替えて繰り返された配線の配列としている。

[0076] ここで、ある任意のビデオ信号線1 7において、その内側配線領域I aの配線長を等分する位置に内側接続部1 7 cを設けた場合は、第1の導電層と第2の導電層とでシート抵抗が異なっても、隣り合う第1及び第2の配線部1 7 a及び1 7 b同士の配線抵抗を同一とすることができる。また、配線長が徐々に長く（短く）なるようなビデオ信号線1 7の配列であっても、内側配線領域I aの隣り合う第1及び第2の配線部1 7 a及び1 7 bの抵抗が大きく変化することを避けることができる。

[0077] 一方、本実施形態のアクティブマトリクス基板2では、図4に例示したように、ビデオ信号線1 7は、単純な平行線の集合ではなく、扇状の外観を呈する。したがって、ビデオ信号線1 7の配線経路や配線材料を切り替える為の内側接続部1 7 cの配置の形態は複雑になると予想されるが、その構成が開示されたことはなかった。本発明はその構成を開示するものであり以下詳細に説明する。

[0078] （ビデオ信号線の詳細な構成）

次に、図6も参照して、ビデオ信号線1 7の詳細な構成について具体的に説明する。尚、以下の説明では、第1～第5の配線群A～Eに属するビデオ信号線1 7について主に説明する。

[0079] 図6は、上記アクティブマトリクス基板の具体的な要部構成を示す拡大平面図である。

[0080] 図6に示すように、ビデオ信号線領域S aは、マトリクス領域H寄りに位置する配線領域としての内側配線領域I aと、端子領域T a寄りに位置する外側配線領域O aの2つの配線区間から構成されている。さらに、内側配線

領域 $l a$ には、第 1 の配線部 17 a と、内側接続部 17 c と、第 2 の配線部 17 b が設けられている。また、外側配線領域 $O a$ には、外側配線 17 e が設けられており、第 2 の配線部 17 b とは外側接続部 17 d を経由して電氣的に接続されている。

[0081] また、内側配線領域 $l a$ には、第 1 の配線部 17 a が設けられる第 1 の配線部領域 $h 1$ と、第 2 の配線部 17 b が設けられる第 2 の配線部領域 $h 2$ とが設定されている。これら第 1 及び第 2 の配線部領域 $h 1$ 及び $h 2$ は、第 1 ～第 5 の配線群 A ～ E に応じて、各々異なる大きさを有するようになっている。また、外側配線領域 $O a$ には、外側配線 17 e が設けられる第 3 の配線部領域 $h 3$ が設けられている。この第 3 の配線部領域 $h 3$ は、第 1 ～第 5 の配線群 A ～ E において、全て同じ大きさであり、かつ、外側配線領域 $O a$ と同じ大きさである。

[0082] ここで、 g 番目のビデオ信号線 17 とこれに隣接している $(g + 1)$ 番目のビデオ信号線 17 についてさらに説明する。

[0083] g 番目のビデオ信号線 17 の内側配線領域 $l a$ には、第 1 の導電層（下層金属膜）からなる第 1 の配線部 17 a と第 2 の導電層（上層金属膜）からなる第 2 の配線部 17 b が設けられている。そして、第 1 の配線部 17 a と第 2 の配線部 17 b とは、内側接続部 17 c によって、その配線材料を切り替えたうえで電氣的接続が維持されている。

[0084] $(g + 1)$ 番目のビデオ信号線 17 の内側配線領域 $l a$ には、第 2 の導電層からなる第 1 の配線部 17 a と第 1 の導電層からなる第 2 の配線部 17 b を有する。そして、第 1 の配線部 17 a と第 2 の配線部 17 b とは、内側接続部 17 c によって、その配線材料を切り替えたうえで電氣的接続が維持されている。

[0085] 本実施形態のアクティブマトリクス基板 2 では、 g 番目のビデオ信号線 17 が示す構造のビデオ信号線 17 と、 $(g + 1)$ 番目のビデオ信号線 17 が示す構造のビデオ信号線 17 とが交互に配列して、第 1 ～第 10 の配線群 A ～ A_y を構成している。

[0086] (g 番目のビデオ信号線 17 の断面構成)

次に、図 7 を参照して、g 番目のビデオ信号線 17 の断面構成について具体的に説明する。

[0087] 図 7 は、隣接する 2 本の方のビデオ信号線を説明する断面図である。

[0088] 図 7 に示すように、本実施形態の液晶表示装置 1 は、多結晶シリコンを基材とした薄膜トランジスタ 7 (図 3) 及び 15 Tr を用いたものであり、アクティブマトリクス基板 2 上に形成された回路層の構成は、アクティブマトリクス基板 2 を下層から見て、下地膜 10、半導体層 15 h、ゲート絶縁膜 11、ゲート電極 15 g、層間膜 12、ソース電極 15 s 及びドレイン電極 15 d、保護膜 13、及び画素電極 8 となっている。また、図 7 において、薄膜トランジスタ 15 Tr は、検査及び保護回路 15 の保護回路に含まれた薄膜トランジスタである。

[0089] また、ゲート電極 15 g は、ゲート電極 7 g 及びゲート配線 G と同様に、第 1 の導電層 (下層金属膜) により構成されている。この第 1 の導電層は、例えばタングステンやタンタルなどの高融点金属薄膜である。なお、このような金属膜はシート抵抗は大きい、下層に位置していることから信頼性を維持し易い利点がある。

[0090] また、ソース電極 15 s 及びドレイン電極 15 d は、ソース電極 7 s、ドレイン電極 7 d、及びデータ配線 D と同様に、第 2 の導電層 (上層金属膜) により構成されている。この第 2 の導電層は、例えばアルミニウムやクロムなどのシート抵抗が低い金属薄膜である。このような金属膜は腐食され易い欠点がある。しかしながら、保護膜 13 で覆ったり、さらにはシール材 S の直下の領域を含めた内側配線領域 1 a に限定したりして、第 2 の導電層を使用することを条件とすれば、当該第 2 の導電層を外気から隔離させて保護することによって腐食や断線を抑制できる。よって第 2 の導電層を配線として十分に実用な範囲で利用することができる。

[0091] また、g 番目のビデオ信号線 17 は、マトリクス領域 H 寄りに位置する第 1 の配線部 17 a、内側接続部 17 c、第 2 の配線部 17 b、外側接続部 1

7 d、及び外側配線 1 7 e を経由して端子 T に至る経路を有する。

[0092] 第 1 の配線部 1 7 a は、ドレイン電極 1 5 d からコンタクトホールを経由した直後から始まり、そして内側接続部 1 7 c に至る配線であり、第 1 の導電層からなる。

[0093] 内側接続部 1 7 c は、第 1 の導電層と層間膜 1 2 と第 2 の導電層からなり、層間膜 1 2 に開けられたコンタクトホール H 1 によって第 1 及び第 2 の導電層が電氣的に接続されている。

[0094] 第 2 の配線部 1 7 b は、内側接続部 1 7 c から始まり外側接続部 1 7 d に至る配線であり、第 2 の導電層からなる。

[0095] 外側接続部 1 7 d は、第 1 の導電層と層間膜 1 2 と第 2 の導電層からなり、層間膜 1 2 に開けられたコンタクトホール H 2 によって第 1 及び第 2 の導電層が電氣的に接続されている。

[0096] 外側配線 1 7 e は、第 1 の導電層からなり、外側接続部 1 7 e から始まり端子 T に至る配線である。

[0097] 端子 T は、第 1 の導電層、開口部が設けられた層間膜 1 2、第 2 の導電層からなる電極部 T 1 の順で積層された構造を有し、表面には透明電極 T 2 が形成されてドライバ I C 1 0 0 との電氣的接続を担う構成とされている。なお、透明電極 T 2 は、画素電極 8 を構成する透明電極材料と同一材料であってもよい。

[0098] ((g + 1) 番目のビデオ信号線 1 7 の断面構成)

次に、図 8 を参照して、(g + 1) 番目のビデオ信号線 1 7 の断面構成について具体的に説明する。

[0099] 図 8 は、隣接する 2 本の方のビデオ信号線を説明する断面図である。

[0100] 図 8 に示すように、(g + 1) 番目のビデオ信号線 1 7 は、マトリクス領域 H 寄りに位置する第 1 の配線部 1 7 a、内側接続部 1 7 c、第 2 の配線部 1 7 b、ダミーの外側接続部 1 7 d d、及び外側配線 1 7 e を経由して端子 T に至る経路を有する。

[0101] 第 1 の配線部 1 7 a は、ドレイン電極 1 5 d からそのまま内側接続部 1 7

cに向かって延伸された配線により構成されており、第2の導電層上層金属膜からなる。

[0102] 内側接続部17cは、第1の導電層と層間膜12と第2の導電層からなり、層間膜12に開けられたコンタクトホールH1によって第1及び第2の導電層が電氣的に接続されている。

[0103] 第2の配線部17bは、内側接続部17cから始まり外側接続部17ddに至る配線であり、第1の導電層からなる。

[0104] 外側接続部17ddは、第1の導電層と層間膜12と第2の導電層からなり、層間膜12に開けられたコンタクトホールH2によって第1及び第2の導電層が電氣的に接続されている。ここで、(g+1)番目のビデオ信号線17においては、第2の配線部17bと外側配線17eは同一の第1の導電層からなるので、外側接続部17ddはいわばダミーの接続部となる。

[0105] このようなダミーの外側接続部17ddは、マスキレイアウトにおいて引き回しを作図する際の位置の参照位置として利用するために配置してもよいし、当業者が不要と考えるのであれば配置しなくても構わない。なお、外側接続部17ddがシール材S直下に位置することに着目して、液晶表示装置1の端子領域Ta近傍のセルギャップを均一化させる目的でダミーの外側接続部17ddを配置してもよい。

[0106] なお、本明細書では、外側接続部の配列の間隔と言った場合は、正規の外側接続部17dとダミーの外側接続部17ddまたはその仮想した外側接続部を区分けせずに扱って指したものとする。

[0107] 外側配線17eは、第1の導電層からなり、外側接続部17ddから始まり端子Tに至る配線である。

[0108] 端子Tは、第1の導電層、開口部が設けられた層間膜12、第2の導電層からなる電極部T1の順で積層された構造を有し、表面には透明電極T2が形成されてドライバIC100との電氣的接続を担う構成とされている。なお、透明電極T2は、画素電極8を構成する透明電極材料と同一材料であってもよい。

[0109] (g 番目と (g + 1) 番目のビデオ信号線 17)

上記に説明したように、g 番目のビデオ信号線 17 と (g + 1) 番目のビデオ信号線 17 とは隣接していることから検査及び保護回路 15 から端子 T に至るまでの配線長は、実質的に同一の配線長とみなすことができる。

[0110] したがって、g 番目のビデオ信号線 17 と (g + 1) 番目のビデオ信号線 17 とにおいて、それぞれを構成している第 1 の導電層が占める区間と第 2 の導電層が占める区間の割合を同一とすることができれば、g 番目のビデオ信号線 17 と (g + 1) 番目のビデオ信号線 17 の配線抵抗を実質的に同一をみなすことができる。少なくとも隣接するビデオ信号線 17 にて大きくその配線抵抗が変化してしまうことを避けることができ、液晶表示装置 1 において、表示ムラの無い表示の均一性を維持できる。

[0111] 本実施形態のアクティブマトリクス基板 2 においては、内側接続部 17c が内側配線領域 1a の配線長を 2 等分する位置（つまり、第 1 及び第 2 の配線部 17a 及び 17b の配線長を同じとする位置）に配置されている。したがって、第 1 の導電層が占める区間と第 2 の導電層が占める区間の割合が、g 番目のビデオ信号線 17 と (g + 1) 番目のビデオ信号線 17 にて同一とすることができる。

[0112] また、このようなビデオ信号線 17 は、内側配線領域 1a において隣接する 2 本のビデオ信号線 17 の金属膜が層間膜を介して異なって存在しているので、異物などによる短絡の可能性を抑えながら小さいピッチでビデオ信号線 17 を配置することができる。したがって、きつい絞り込み角度で扇状のビデオ信号線 17 を引き回すことができ、ひいては端子辺（つまり、液晶表示装置 1 において、端子 T が設けられた一辺）の額縁が小さい液晶表示装置 1 を実現できる。

[0113] (扇状に絞り込まれたビデオ信号線の構成)

上記の説明では、隣接する 2 本のビデオ信号線 17 に着目して説明したが、扇状に絞りこまれて多数本が引き回されるビデオ信号線 17、つまりマトリクス領域 H と端子領域 Ta との間で、マトリクス領域 H から端子領域 Ta

に向かう方向で配線ピッチが小さくなるように設定された配線領域（内側配線領域 l_a ）に配線された複数のビデオ信号線 17 に対して適用するためには更なる工夫が必要である。

[0114] すなわち、第 1 の導電層と第 2 の導電層を用いて小さい配線ピッチを有する配線を効率よく引き回すためには、多数本のビデオ信号線 17 の構成を一樣にすることによっては実現できず、ビデオ信号線 17 の構成を意図的に変化させる必要があることを本願発明の発明者は見出した。

[0115] すなわち、図 4 に示すように、第 1 ～第 5 の配線群 A ～ E 及び第 6 ～第 10 の配線群 $E_y \sim A_y$ のように、ビデオ信号線 17 を区分けして、それぞれに適した構成とすることによって本願発明の発明者は本発明を完成させた。これを以下に続いて説明する。なお、図 4 では、第 1 ～第 5 の配線群 A ～ E 及び第 6 ～第 10 の配線群 $E_y \sim A_y$ の計 10 個の配線群がある構成を示しているがこれに限らない。後述するように、配線群の種類が最小になる事例では、第 1 ～第 3 の配線群 A ～ C の 3 つの配線群があればよい。

[0116] （第 1 の配線群 A のビデオ信号線 17）

次に、図 9 ～図 10 を参照して、第 1 の配線群 A のビデオ信号線 17 について具体的に説明する。

[0117] 図 9 は、図 6 に示した第 1 の配線群でのビデオ信号線を説明する図である。図 10 (a) は、図 9 の $X_a - X_a$ 線断面図であり、図 10 (b) は、図 9 の $X_b - X_b$ 線断面図であり、図 10 (c) は、図 9 の $X_c - X_c$ 線断面図である。なお、図 9 においては、図面の簡略化のために、第 1 の配線群 A のビデオ信号線 17 以外のビデオ信号線 17 の図示を省略している。

[0118] 図 9 に示すように、第 1 の配線群 A において、ビデオ信号線 17 は図の紙面左上から右下に向かう方向に配線されている。ビデオ信号線領域 S_a は、シール材 S を境界としてマトリクス領域 H 寄りに位置する内側配線領域 l_a と端子領域 T_a 寄りに位置する外側配線領域 O_a から構成されている。内側配線領域 l_a には、マトリクス領域 H 側から順に第 1 の配線部 17 a、内側接続部 17 c、及び第 2 の配線部 17 b が設けられている。また、内側配線

領域 $l a$ の第 2 の配線部 17 b と外側配線領域 $O a$ の外側配線 17 e とは外側接続部 17 d で電氣的に接続されている。したがって、第 1 の配線群 A のビデオ信号線 17 の各々は、マトリクス領域 H 側から見て、第 1 の配線部 17 a、内側接続部 17 c、第 2 の配線部 17 b、外側接続部 17 d、外側配線 17 e、及び端子 T の経路を有する。

[0119] 第 1 の配線部 17 a は、検査及び保護回路 15 側であってマトリクス領域 H の一辺（紙面水平方向）に沿うように平行に所定のピッチ（配置間隔） $P a$ の間隔で端子領域 T a に向かうように引き出され、またマトリクス領域 H の一辺に対して所定の角度 $\theta a 1$ で引き出されている。

[0120] 第 1 の配線部 17 a は、図 10 (a) に示すように、第 2 の導電層の配線部と第 1 の導電層の配線部が交互に $P a 1$ のピッチで繰り返した構造を有する。すなわち、 $A(h)$ 番目の第 1 の配線部 17 a と $A(h+2)$ 番目の第 1 の配線部 17 a は第 2 の導電層で構成され、 $A(h+1)$ 番目の第 1 の配線部 17 a と $A(h+3)$ 番目の第 1 の配線部 17 a は第 1 の導電層で構成されている。

[0121] 隣接する $A(h)$ 番目の第 1 の配線部 17 a と $A(h+1)$ 番目の第 1 の配線部 17 a のピッチは $P a 1$ である。また、同層に形成されている第 1 の配線部 17 a、例えば $A(h)$ 番目の第 1 の配線部 17 a と $A(h+2)$ 番目の第 1 の配線部 17 a のピッチは $2 \times P a 1$ であり、 $A(h+1)$ 番目の第 1 の配線部 17 a と $A(h+3)$ 番目の第 1 の配線部 17 a のピッチは $2 \times P a 1$ である。

[0122] 内側接続部 17 c は、第 1 の配線部 17 a と第 2 の配線部 17 b の接続位置にマトリクス領域 H の一辺に沿うように平行に所定の間隔 $P a i$ で配置されている。また内側配線領域 $l a$ にあって隣接する 2 本のビデオ信号線 17 の配線抵抗の均一化のために、配線長を 2 等分する位置に内側接続部 17 c が配置されている。すなわち、第 1 の配線部 17 a の配線長と第 2 の配線部 17 b の配線長は同一である。

[0123] 第 2 の配線部 17 b は、内側接続部 17 c から端子領域 T a に向かうよう

に引き出され、かつ内側接続部 17 c の配列方向、言い換えるとマトリクス領域 H の一辺に対して所定の角度 $\theta a 2$ で引き出される。第 2 の配線部 17 b は、図 10 (b) に示すように、第 2 の導電層の配線部と第 1 の導電層の配線部が交互に $P a 2$ のピッチで繰り返した構造を有する。そして、同一のビデオ信号線 17 の経路上にある第 1 の配線部 17 a と第 2 の配線部 17 b とはその配線材料が異なる。すなわち、 $A(h)$ 番目の第 2 の配線部 17 b と $A(h+2)$ 番目の第 2 の配線部 17 b は第 1 の導電層で構成され、 $A(h+1)$ 番目の第 2 の配線部 17 b と $A(h+3)$ 番目の第 2 の配線部 17 b は第 2 の導電層で構成されている。

[0124] 隣接する $A(h)$ 番目の第 2 の配線部 17 b と $A(h+1)$ 番目の第 2 の配線部 17 b のピッチは $P a 2$ である。また同層にある第 2 の配線部 17 b 、例えば $A(h)$ 番目の第 2 の配線部 17 b と $A(h+2)$ 番目の第 2 の配線部 17 b のピッチは $2 \times P a 2$ であり、 $A(h+1)$ 番目の第 2 の配線部 17 b と $A(h+3)$ 番目の第 2 の配線部 17 b のピッチは $2 \times P a 2$ である。

[0125] 外側接続部 17 d は、第 2 の配線部 17 b と外側配線 17 e の接続位置にマトリクス領域 H の一辺に沿うように平行に所定の間隔 $P a o$ で配置されている。ここで、外側接続部 17 d は 2 種類が配置されている。すなわち、第 2 の配線部 17 b と外側配線 17 e の配線材料が異なる場合は、外側接続部 17 d は配線切り替え部として機能し、第 2 の配線部 17 b と外側配線 17 e が同一の配線材料である場合はダミーの外側接続部 17 d d となる。ダミーの外側接続部 17 d d は極端な場合では設ける必要はない。本明細書では断りのない限り正規の外側接続部 17 d とダミーの外側接続部 17 d d は区別していないが、第 2 の配線部 17 b と外側配線 17 e の構成に基づけば該当箇所の外側接続部が正規かダミーかは自ずと判ることは言うまでもない。

[0126] 外側配線 17 e は、外側接続部 17 d から端子 T の配列方向に、言い換えるとマトリクス領域 H の一辺に対して所定の角度 $\theta a 3$ で端子領域 T a に向かうように引き出されている。外側配線 17 e は、図 10 (c) に示すよう

に、第1の導電層がP a 3のピッチで繰り返した構造を有する。すなわちA (h) 番目、A (h + 1) 番目、A (h + 2) 番目、及びA (h + 3) 番目の外側配線1 7 eは、全て第1の導電層から構成されている。また、外側配線1 7 eは、その経路の途中で屈曲して端子Tの方向へ延伸され、所定のピッチP i cで配列している端子Tに接続できるように、外側接続1 7 eの配線ピッチを変化させて端子Tへ接続される。つまり、第1の配線群Aにおいては、ビデオ信号線1 7を端子Tへ接続させるための位置調整を、外側配線1 7 eが屈曲することによって担っている。

[0127] ここで、第1の配線群Aのビデオ信号線1 7の特徴とその好適な引き回しを説明する。第1の配線群Aにおいては、マトリクス領域Hの一辺に沿って平行に内側接続部1 7 cが配列されていることが特徴であり、以下にその理由及び効果を説明する。

[0128] 内側配線領域I aにおいて、シート抵抗が異なる第1の導電層の配線と第2の導電層の配線を1組にして繰り返した配線とした場合に、隣接する2本のビデオ信号線1 7同士の抵抗が大きく変わらないようにするためには、そのビデオ信号線1 7を2等分する位置に内側接続部1 7 cを配置してそこで配線材料を切り替える必要がある。

[0129] ビデオ信号線1 7と端子Tの位置調整は屈曲している外側配線1 7 eが担っていることに着目すると、内側配線領域I aのビデオ信号線1 7の一方端のピッチP aと他方端のピッチP a oの関係について、 $P a = P a o$ とすれば、第1の配線部1 7 aと第2の配線部1 7 bをほぼ1直線の平行な配線群とすることができる。すなわち、内側配線領域I aのビデオ信号線1 7を1本の配線とみなすことができるので、幾何学的にそれを2等分する位置を容易に探すことができる。したがって、その位置に基づいて、内側接続部1 7 cを配置することができる。このようにして第1の配線部1 7 aと第2の配線部1 7 bのレイアウトを調整し、条件を好適に調整した場合には第1の配線部1 7 aと第2の配線部1 7 bを等長にすることができる。

[0130] 好適な引き回しとするためには、第1の配線部1 7 aの延伸方向である角

度 θ_{a1} と第2の配線部17bの延伸方向である角度 θ_{a2} に関して $\theta_{a1} = \theta_{a2}$ であるとよい。これによって第1の配線部17aと第2の配線部17bとを1本の実質的に屈曲しない直線として扱うことができ、内側配線領域1aのビデオ信号線17を2等分する位置を容易に探すことができる。

[0131] 第1の配線部17aの延伸方向である角度 θ_{a1} はその配線ピッチ P_{a1} と引き出しピッチ P_a で決まる。第2の配線部17bの延伸方向である角度 θ_{a2} はその配線ピッチ P_{a2} と引き出しピッチ P_{ai} で決まる。第1の配線部17aと第2の配線部17bの断面構造と配線材料が同一であるとみなせることから、第1の配線部17aの配線ピッチ P_{a1} と第2の配線部17bの配線ピッチ P_{a2} の関係は $P_{a1} = P_{a2}$ と言える。したがって、角度 θ_{a1} と角度 θ_{a2} を同一とするためには $P_a = P_{ai}$ とすることが最も好ましい。

[0132] (第2の配線群Bのビデオ信号線17)

次に、図11～図12を参照して、第2の配線群Bのビデオ信号線17について具体的に説明する。

[0133] 図11は、図6に示した第2の配線群でのビデオ信号線を説明する図である。図12(a)は、図11のX11a-X11a線断面図であり、図12(b)は、図11のX11b-X11b線断面図であり、図12(c)は、図11のX11c-X11c線断面図である。なお、図11においては、図面の簡略化のために、第2の配線群Bのビデオ信号線17と隣接する第1の配線群Aの1本のビデオ信号線17以外のビデオ信号線17の図示を省略している。

[0134] 図11に示すように、第2の配線群Bにおいて、ビデオ信号線17は図の紙面左上から右下に向かう方向に配線されている。ビデオ信号線領域 S_a は、シール材 S を境界としてマトリクス領域 H 寄りに位置する内側配線領域1aと端子領域 T_a 寄りに位置する外側配線領域 O_a から構成されている。内側配線領域1aには、マトリクス領域 H 側から順に第1の配線部17a、内側接続部17c、及び第2の配線部17bが設けられている。また、内側配

線領域 I a の第 2 の配線部 17 b と外側配線領域 O a の外側配線 17 e とは外側接続部 17 d で電氣的に接続されている。したがって、第 2 の配線群 B のビデオ信号線 17 の各々は、マトリクス領域 H 側から見て、第 1 の配線部 17 a、内側接続部 17 c、第 2 の配線部 17 b、外側接続部 17 d、外側配線 17 e、及び端子 T の経路を有する。

[0135] 第 1 の配線部 17 a は、検査及び保護回路 15 側であってマトリクス領域 H の一辺（紙面水平方向）に沿うように平行に所定のピッチ（配置間隔）P b の間隔で端子領域 T a に向かうように引き出され、またマトリクス領域 H の一辺に対して所定の角度 $\theta b 1$ で引き出されている。

[0136] 第 1 の配線部 17 a は、図 12 (a) に示すように、第 2 の導電層の配線部と第 1 の導電層の配線部が交互に P b 1 のピッチで繰り返した構造を有する。すなわち、B (i) 番目の第 1 の配線部 17 a と B (i + 2) 番目の第 1 の配線部 17 a は第 2 の導電層で構成され、B (i + 1) 番目の第 1 の配線部 17 a と B (i + 3) 番目の第 1 の配線部 17 a は第 1 の導電層で構成されている。

[0137] 隣接する B (i) 番目の第 1 の配線部 17 a と B (i + 1) 番目の第 1 の配線部 17 a のピッチは P b 1 である。また、同層に形成されている第 1 の配線部 17 a、例えば B (i) 番目の第 1 の配線部 17 a と B (i + 2) 番目の第 1 の配線部 17 a のピッチは $2 \times P b 1$ であり、B (i + 1) 番目の第 1 の配線部 17 a と B (i + 3) 番目の第 1 の配線部 17 a のピッチは $2 \times P b 1$ である。

[0138] 内側接続部 17 c は、第 1 の配線部 17 a と第 2 の配線部 17 b の接続位置であってマトリクス領域 H の一辺に徐々に近づくように配置されている。内側接続部 17 c のマトリクス領域 H の一辺に沿った配置ピッチは P b i である。また内側配線領域 I a にあって隣接する 2 本のビデオ信号線 17 の配線抵抗の均一化のために、配線長を 2 等分する位置に内側接続部 17 c が配置されている。すなわち、第 1 の配線部 17 a の配線長と第 2 の配線部 17 b の配線長は同一である。

- [0139] 第2の配線部17bは、内側接続部17cから端子領域Taに向かうように引き出され、かつマトリクス領域Hの一辺に対して所定の角度 $\theta b2$ で引き出される。第2の配線部17bは、図12(b)に示すように、第2の導電層の配線部と第1の導電層の配線部が交互に $Pb2$ のピッチで繰り返した構造を有する。そして、同一のビデオ信号線17の経路上にある第1の配線部17aと第2の配線部17bとはその配線材料が異なる。すなわち、 $B(i)$ 番目の第2の配線部17bと $B(i+2)$ 番目の第2の配線部17bは第1の導電層で構成され、 $B(i+1)$ 番目の第2の配線部17bと $B(i+3)$ 番目の第2の配線部17bは第2の導電層で構成されている。
- [0140] 隣接する $B(i)$ 番目の第2の配線部17bと $B(i+1)$ 番目の第2の配線部17bのピッチは $Pb2$ である。また同層にある第2の配線部17b、例えば $B(i)$ 番目の第2の配線部17bと $B(i+2)$ 番目の第2の配線部17bのピッチは $2 \times Pb2$ であり、 $B(i+1)$ 番目の第2の配線部17bと $B(i+3)$ 番目の第2の配線部17bのピッチは $2 \times Pb2$ である。
- [0141] 外側接続部17dは、第2の配線部17bと外側配線17eの接続位置にマトリクス領域Hの一辺に沿うように平行に所定の間隔 Pbo で配置されている。ここで、外側接続部17dは2種類が配置されている。すなわち、第2の配線部17bと外側配線17eの配線材料が異なる場合は、外側接続部17dは配線切り替え部として機能し、第2の配線部17bと外側配線17eが同一の配線材料である場合はダミーの外側接続部17ddとなる。ダミーの外側接続部17ddは極端な場合では設ける必要はない。本明細書では断りのない限り正規の外側接続部17dとダミーの外側接続部17ddは区別していないが、第2の配線部17bと外側配線17eの構成に基づけば該当箇所の外側接続部が正規かダミーかは自ずと判ることは言うまでもない。
- [0142] 外側配線17eは、外側接続部17dから端子Tの配列方向に、言い換えるとマトリクス領域Hの一辺に対して垂直な角度（角度 $\theta b3$ 、図示せず）、つまり屈曲せずに端子領域Taに向かうように引き出されている。外側配

線 17 e は、図 12 (c) に示すように、第 1 の導電層が P b 3 のピッチで繰り返した構造を有する。すなわち B (i) 番目、B (i + 1) 番目、B (i + 2) 番目、及び B (i + 3) 番目の外側配線 17 e は、全て第 1 の導電層から構成されている。また、外側配線 17 e は、その経路の途中で屈曲せずに端子 T の方向へ延伸されるため、その配置ピッチ P b 3 は端子 T の配列ピッチ P i c に対して $P b 3 = P i c$ となる。つまり、第 2 の配線群 B においては、ビデオ信号線 17 を端子 T へ接続させるための位置調整を、外側配線 17 e ではなくて第 2 の配線部 17 b が屈曲することによって担っている。

[0143] ここで、第 2 の配線群 B のビデオ信号線 17 の特徴とその好適な引き回しを説明する。第 2 の配線群 B においては、マトリクス領域 H の一辺に対して徐々に近づくように内側接続部 17 c が配列されていることが特徴であり、以下にその理由及び効果を説明する。

[0144] 内側配線領域 I a において、シート抵抗が異なる第 1 の導電層の配線と第 2 の導電層の配線を 1 組にして繰り返した配線とした場合に、隣接する 2 本のビデオ信号線 17 同士の抵抗が大きく変わらないようにするためには、そのビデオ信号線 17 を 2 等分する位置に内側接続部 17 c を配置してそこで配線材料を切り替える必要がある。

[0145] しかし、第 2 の配線群 B においては、ビデオ信号線 17 と端子 T の位置調整は屈曲している第 2 の配線部 17 b が担っていること、及び内側配線領域 I a の配線距離が徐々に短くなっていくことから内側接続部 17 c の配置位置に工夫が必要である。言い換えると、内側接続部 17 c の配置は単調な構成は適切ではなく積極的に調整する必要があるのである。

[0146] そこで、本実施形態のアクティブマトリクス基板 2 では、内側接続部 17 c のマトリクス領域 H の一辺に沿った配置ピッチ P b i を、内側配線領域 I a のビデオ信号線 17 の一方端のピッチ P b に対して $P b i < P b$ になるように設定した。さらに、内側接続部 17 c をマトリクス領域 H の一辺に徐々に 1 ピッチあたり Δb だけ近づくように紙面右上方向の斜め線上に配列する

ようにした。こうすることにより、内側配線領域 1 a の配線長の 2 等分する位置近傍に内側接続部 1 7 c を配置することができ、条件を好適に調整した場合には第 1 の配線部 1 7 a と第 2 の配線部 1 7 b を等長にすることができる。

[0147] 好適な引き回しとするためには、第 1 の配線部 1 7 a の延伸方向である角度 $\theta b 1$ と第 2 の配線部 1 7 b の延伸方向である角度 $\theta b 2$ に関して、第 1 の配線群 A の第 1 の配線部 1 7 a の延伸方向である角度 $\theta a 1$ 、第 2 の配線部 1 7 b の延伸方向である角度 $\theta a 2$ との間に、 $\theta a 1 = \theta b 1$ 、かつ、 $\theta a 2 = \theta b 2$ であると良い。これによって、第 2 の配線群 B のビデオ信号線 1 7 の延伸方向が隣接している第 1 の配線群 A のビデオ信号線 1 7 と干渉することがなくなる。

[0148] 第 2 の配線群 B においては、第 1 の配線部 1 7 a の延伸方向である角度 $\theta b 1$ はその配線ピッチ $P b 1$ と引き出しピッチ $P b$ で決まる。第 2 の配線部 1 7 b の延伸方向である角度 $\theta b 2$ はその配線ピッチ $P b 2$ と引き出しピッチ $P b i$ 及び Δb とで決まる。第 1 の配線部 1 7 a と第 2 の配線部 1 7 b の断面構造と配線材料が同一であるとみなせることから、第 1 の配線部 1 7 a の配線ピッチ $P b 1$ と第 2 の配線部 1 7 b の配線ピッチ $P b 2$ の関係は $P b 1 = P b 2$ と言える。したがって、角度 $\theta b 1$ と角度 $\theta b 2$ を同一とするためには $P b > P b i$ とすることが最も好ましい。

[0149] (第 3 の配線群 C のビデオ信号線 1 7)

次に、図 1 3 ~ 図 1 4 を参照して、第 3 の配線群 C のビデオ信号線 1 7 について具体的に説明する。

[0150] 図 1 3 は、図 6 に示した第 3 の配線群でのビデオ信号線を説明する図である。図 1 4 (a) は、図 1 3 の X | V a - X | V a 線断面図であり、図 1 4 (b) は、図 1 3 の X | V b - X | V b 線断面図であり、図 1 4 (c) は、図 1 3 の X | V c - X | V c 線断面図である。なお、図 1 3 においては、図面の簡略化のために、第 3 の配線群 C のビデオ信号線 1 7 と隣接する第 2 の配線群 B の 1 本のビデオ信号線 1 7 以外のビデオ信号線 1 7 の図示を省略し

ている。

[0151] 図13に示すように、第3の配線群Cにおいて、ビデオ信号線17は図の紙面左上から右下に向かう方向に配線されている。ビデオ信号線領域S aは、シール材Sを境界としてマトリクス領域H寄りに位置する内側配線領域I aと端子領域T a寄りに位置する外側配線領域O aから構成されている。内側配線領域I aには、マトリクス領域H側から順に第1の配線部17 a、内側接続部17 c、及び第2の配線部17 bが設けられている。また、内側配線領域I aの第2の配線部17 bと外側配線領域O aの外側配線17 eとは外側接続部17 dで電氣的に接続されている。したがって、第3の配線群Cのビデオ信号線17の各々は、マトリクス領域H側から見て、第1の配線部17 a、内側接続部17 c、第2の配線部17 b、外側接続部17 d、外側配線17 e、及び端子Tの経路を有する。

[0152] 第1の配線部17 aは、検査及び保護回路15側であってマトリクス領域Hの一辺（紙面水平方向）に沿うように平行に所定のピッチ（配置間隔）P cの間隔で端子領域T aに向かうように引き出され、またマトリクス領域Hの一辺に対して所定の角度 $\theta c1$ で引き出されている。また引き出されたあと、第1の配線部17 aは第2の配線部17 bに接続される手前で屈曲して延伸方向を変えて端子領域T aに向かって延伸している。つまり、第3の配線群Cにおいては、ビデオ信号線17を端子Tへ接続させるための位置調整を、外側配線17 eや第2の配線部17 bではなくて第1の配線部17 aが屈曲することによって担っている。

[0153] 第1の配線部17 aは、図14（a）に示すように、第2の導電層の配線部と第1の導電層の配線部が交互にP c1のピッチで繰り返した構造を有する。すなわち、C（j）番目の第1の配線部17 aとC（j+2）番目の第1の配線部17 aは第2の導電層で構成され、C（j+1）番目の第1の配線部17 aとC（j+3）番目の第1の配線部17 aは第1の導電層で構成されている。

[0154] 隣接するC（j）番目の第1の配線部17 aとC（j+1）番目の第1の

配線部 17 a のピッチは P_{c1} である。また、同層に形成されている第 1 の配線部 17 a、例えば $C(j)$ 番目の第 1 の配線部 17 a と $C(j+2)$ 番目の第 1 の配線部 17 a のピッチは $2 \times P_{c1}$ であり、 $C(j+1)$ 番目の第 1 の配線部 17 a と $C(j+3)$ 番目の第 1 の配線部 17 a のピッチは $2 \times P_{c1}$ である。

[0155] 内側接続部 17 c は、第 1 の配線部 17 a と第 2 の配線部 17 b の接続位置であってマトリクス領域 H の一辺から徐々に離れるように配置されている。内側接続部 17 c のマトリクス領域 H の一辺に沿った配置ピッチは P_{ci} である。また内側配線領域 1 a にあって隣接する 2 本のビデオ信号線 17 の配線抵抗の均一化のために、配線長を 2 等分する位置に内側接続部 17 c が配置されている。すなわち、第 1 の配線部 17 a の配線長と第 2 の配線部 17 b の配線長は同一である。

[0156] 第 2 の配線部 17 b は、内側接続部 17 c から端子領域 T a に向かうように引き出され、かつマトリクス領域 H の一辺に対して所定の角度 θ_{c2} で引き出される。ここで、第 1 の配線部 17 a は、内側接続部 17 c の手前で屈曲して、マトリクス領域 H の一辺に対して 90° の向きで端子領域 T a へ延伸している。したがって、内側接続部 17 c から引き出される第 2 の配線部 17 b の延伸方向である角度 θ_{c2} は、マトリクス領域 H の一辺に対して垂直、つまり 90° の角度となる。

[0157] 第 2 の配線部 17 b は、図 14 (b) に示すように、第 2 の導電層の配線部と第 1 の導電層の配線部が交互に P_{c2} のピッチで繰り返した構造を有する。そして、同一のビデオ信号線 17 の経路上にある第 1 の配線部 17 a と第 2 の配線部 17 b とはその配線材料が異なる。すなわち、 $C(j)$ 番目の第 2 の配線部 17 b と $C(j+2)$ 番目の第 2 の配線部 17 b は第 1 の導電層で構成され、 $C(j+1)$ 番目の第 2 の配線部 17 b と $C(j+3)$ 番目の第 2 の配線部 17 b は第 2 の導電層で構成されている。

[0158] 隣接する $C(j)$ 番目の第 2 の配線部 17 b と $C(j+1)$ 番目の第 2 の配線部 17 b のピッチは P_{c2} である。また同層にある第 2 の配線部 17 b

、例えば第C（j）番目の2の配線部17bとC（j+2）番目の第2の配線部17bのピッチは $2 \times P_{c2}$ であり、C（j+1）番目の第2の配線部17bとC（j+3）番目の第2の配線部17bのピッチは $2 \times P_{c2}$ である。

[0159] 外側接続部17dは、第2の配線部17bと外側配線17eの接続位置にマトリクス領域Hの一辺に沿うように平行に所定の間隔 P_{c0} で配置されている。ここで、外側接続部17dは2種類が配置されている。すなわち、第2の配線部17bと外側配線17eの配線材料が異なる場合は、外側接続部17dは配線切り替え部として機能し、第2の配線部17bと外側配線17eが同一の配線材料である場合はダミーの外側接続部17ddとなる。ダミーの外側接続部17ddは極端な場合では設ける必要はない。本明細書では断りのない限り正規の外側接続部17dとダミーの外側接続部17ddは区別していないが、第2の配線部17bと外側配線17eの構成に基づけば該当箇所の外側接続部が正規かダミーかは自ずと判ることは言うまでもない。

[0160] 外側配線17eは、外側接続部17dから端子Tの配列方向に、言い換えるとマトリクス領域Hの一辺に対して垂直な角度（角度 θ_{c3} 、図示せず）、つまり屈曲せずに端子領域Taに向かうように引き出されている。外側配線17eは、図14（c）に示すように、第1の導電層が P_{c3} のピッチで繰り返した構造を有する。すなわちC（j）番目、C（j+1）番目、C（j+2）番目、及びC（j+3）番目の外側配線17eは、全て第1の導電層から構成されている。また、外側配線17eは、その経路の途中で屈曲せずに端子Tの方向へ延伸されるため、その配置ピッチ P_{c3} は端子Tの配列ピッチ P_{ic} に対して $P_{c3} = P_{ic}$ となる。

[0161] ここで、第3の配線群Cのビデオ信号線17の特徴とその好適な引き回しを説明する。第3の配線群Cにおいては、マトリクス領域Hの一辺に対して徐々に離れるように内側接続部17cが配列されていることが特徴であり、以下にその理由及び効果を説明する。

[0162] 内側配線領域Iaにおいて、シート抵抗が異なる第1の導電層の配線と第

2の導電層の配線を1組にして繰り返した配線とした場合に、隣接する2本のビデオ信号線17同士の抵抗が大きく変わらないようにするためには、そのビデオ信号線17を2等分する位置に内側接続部17cを配置してそこで配線材料を切り替える必要がある。

[0163] しかし、第3の配線群Cにおいては、ビデオ信号線17と端子Tの位置調整は屈曲している第1の配線部17aが担っていること、及び内側配線領域Iaの配線距離に占める、マトリクス領域Hの一辺に対して 90° の角度の配線の割合が増えていくことから、内側接続部17cの配置位置に工夫が必要である。言い換えると、内側接続部17cの配置は単調な構成は適切ではなく、積極的に調整する必要があるのである。

[0164] そこで、本実施形態のアクティブマトリクス基板2では、内側接続部17cのマトリクス領域Hの一辺に沿った配置ピッチ P_{ci} を、内側配線領域Iaのビデオ信号線17の一方端のピッチ P_c に対して $P_{ci} < P_c$ になるように設定し、好適には $P_{ci} = P_{ic}$ とした。さらに、内側接続部17cをマトリクス領域Hの一辺に徐々に1ピッチあたり Δc だけ離れていくように紙面右下方向の斜め線上に配列するようにした。こうすることにより、内側配線領域Iaの配線長の2等分する位置近傍に内側接続部17cを配置することができ、条件を好適に調整した場合には第1の配線部17aと第2の配線部17bを等長にすることができる。

[0165] 好適な引き回しとするためには、第1の配線部17aの延伸方向である角度 θ_{c1} に関して、第2の配線群Bの第1の配線部17aの延伸方向である角度 θ_{b1} との関係が、 $\theta_{b1} = \theta_{c1}$ であると良い。これによって、第3の配線群Cのビデオ信号線17の延伸方向が隣接している第2の配線群Bのビデオ信号線17と干渉することがなくなる。

[0166] (第4の配線群Dのビデオ信号線17)

次に、図15～図16を参照して、第4の配線群Dのビデオ信号線17について具体的に説明する。

[0167] 図15は、図6に示した第4の配線群でのビデオ信号線を説明する図であ

る。図16(a)は、図15のXV1a-XV1a線断面図であり、図16(b)は、図15のXV1b-XV1b線断面図であり、図16(c)は、図15のXV1c-XV1c線断面図である。なお、図15においては、図面の簡略化のために、第4の配線群Dのビデオ信号線17と隣接する第3の配線群Cの1本のビデオ信号線17以外のビデオ信号線17の図示を省略している。

[0168] 図15に示すように、第4の配線群Dにおいて、ビデオ信号線17は紙面右上から左下に向かう配線されている。ビデオ信号線領域Saは、シール材Sを境界としてマトリクス領域H寄りに位置する内側配線領域Iaと端子領域Ta寄りに位置する外側配線領域Oaから構成されている。内側配線領域Iaには、マトリクス領域H側から順に第1の配線部17a、内側接続部17c、及び第2の配線部17bが設けられている。また、内側配線領域Iaの第2の配線部17bと外側配線領域Oaの外側配線17eとは外側接続部17dで電氣的に接続されている。したがって、第4の配線群Dのビデオ信号線17の各々は、マトリクス領域H側から見て、第1の配線部17a、内側接続部17c、第2の配線部17b、外側接続部17d、外側配線17e、及び端子Tの経路を有する。

[0169] 第1の配線部17aは、検査及び保護回路15側であってマトリクス領域Hの一辺（紙面水平方向）に沿うように平行に所定のピッチ（配置間隔）Pdの間隔で端子領域Taに向かうように引き出され、またマトリクス領域Hの一辺に対して所定の角度 $\theta d1$ で引き出されている。また引き出されたあと、第1の配線部17aは第2の配線部17bに接続される手前で屈曲して延伸方向を変えて端子領域Taに向かって延伸している。つまり、第4の配線群Dにおいては、ビデオ信号線17を端子Tへ接続させるための位置調整を、外側配線17eや第2の配線部17bではなくて第1の配線部17aが屈曲することによって担っている。

[0170] 第1の配線部17aは、図16(a)に示すように、第2の導電層の配線部と第1の導電層の配線部が交互にPd1のピッチで繰り返した構造を有す

る。すなわち、 $D(k)$ 番目の第1の配線部17aと $D(k+2)$ 番目の第1の配線部17aは第2の導電層で構成され、 $D(k+1)$ 番目の第1の配線部17aと $D(k+3)$ 番目の第1の配線部17aは第1の導電層で構成されている。

[0171] 隣接する $D(k)$ 番目の第1の配線部17aと $D(k+1)$ 番目の第1の配線部17aのピッチは $Pd1$ である。また、同層に形成されている第1の配線部17a、例えば $D(k)$ 番目の第1の配線部17aと $D(k+2)$ 番目の第1の配線部17aのピッチは $2 \times Pd1$ であり、 $D(k+1)$ 番目の第1の配線部17aと $D(k+3)$ 番目の第1の配線部17aのピッチは $2 \times Pd1$ である。

[0172] 内側接続部17cは、第1の配線部17aと第2の配線部17bの接続位置であってマトリクス領域Hの一辺に徐々に近づくように配置されている。内側接続部17cのマトリクス領域Hの一辺に沿った配置ピッチは Pdi である。また内側配線領域1aにあって隣接する2本のビデオ信号線17の配線抵抗の均一化のために、配線長を2等分する位置に内側接続部17cが配置されている。すなわち、第1の配線部17aの配線長と第2の配線部17bの配線長は同一である。

[0173] 第2の配線部17bは、内側接続部17cから端子領域Taに向かうように引き出され、かつマトリクス領域Hの一辺に対して所定の角度 $\theta d2$ （図示せず）で引き出される。ここで、第1の配線部17aは、内側接続部17cの手前で屈曲して、マトリクス領域Hの一辺に対して 90° の向きで端子領域Taへ延伸している。したがって、内側接続部17cから引き出される第2の配線部17bの延伸方向である角度 $\theta d2$ は、マトリクス領域Hの一辺に対して垂直、つまり 90° の角度となる。

[0174] 第2の配線部17bは、図16(b)に示すように、第2の導電層の配線部と第1の導電層の配線部が交互に $Pd2$ のピッチで繰り返した構造を有する。そして、同一のビデオ信号線17の経路上にある第1の配線部17aと第2の配線部17bとはその配線材料が異なる。すなわち、 $D(k)$ 番目の

第2の配線部17bとD(k+2)番目の第2の配線部17bは第1の導電層で構成され、D(k+1)番目の第2の配線部17bとD(k+3)番目の第2の配線部17bは第2の導電層で構成されている。

[0175] 隣接するD(k)番目の第2の配線部17bとD(k+1)番目の第2の配線部17bのピッチはPd2である。また同層にある第2の配線部17b、例えばD(k)番目の第2の配線部17bとD(k+2)番目の第2の配線部17bのピッチは2×Pd2であり、D(k+1)番目の第2の配線部17bとD(k+3)番目の第2の配線部17bのピッチは2×Pd2である。

[0176] 外側接続部17dは、第2の配線部17bと外側配線17eの接続位置にマトリクス領域Hの一辺に沿うように平行に所定の間隔Pd0で配置される。ここで、外側接続部17dは2種類が配置されている。すなわち、第2の配線部17bと外側配線17eの配線材料が異なる場合は、外側接続部17dは配線切り替え部として機能し、第2の配線部17bと外側配線17eが同一の配線材料である場合はダミーの外側接続部17ddとなる。ダミーの外側接続部17ddは極端な場合では設ける必要はない。本明細書では断りのない限り正規の外側接続部17dとダミーの外側接続部17ddは区別していないが、第2の配線部17bと外側配線17eの構成に基づけば該当箇所の外側接続部が正規かダミーかは自ずと判ることは言うまでもない。

[0177] 外側配線17eは、外側接続部17dから端子Tの配列方向に、言い換えるとマトリクス領域Hの一辺に対して垂直な角度(角度θd3、図示せず)に屈曲せずに端子領域Taに向かうように引き出されている。外側配線17eは、図16(c)に示すように、第1の導電層がPd3のピッチで繰り返した構造を有する。すなわちD(k)番目、D(k+1)番目、D(k+2)番目、及びD(k+3)番目の外側配線17eは、全て第1の導電層から構成されている。また、外側配線17eは、その経路の途中で屈曲せずに端子Tの方向へ延伸されるため、その配置ピッチPd3は端子Tの配列ピッチPicに対してPd3=Picとなる。

[0178] ここで、第4の配線群Dのビデオ信号線17の特徴とその好適な引き回しを説明する。第4の配線群Dにおいては、マトリクス領域Hの一辺に対して徐々に近づくように内側接続部17cが配列されていることが特徴であり、以下にその理由及び効果を説明する。

[0179] 内側配線領域Iaにおいて、シート抵抗が異なる第1の導電層の配線と第2の導電層の配線を1組にして繰り返した配線とした場合に、隣接する2本のビデオ信号線17同士の抵抗が大きく変わらないようにするためには、そのビデオ信号線17を2等分する位置に内側接続部17cを配置してそこで配線材料を切り替える必要がある。

[0180] しかし、第4の配線群Dにおいては、ビデオ信号線17と端子Tの位置調整は屈曲している第1の配線部17aが担っていること、及び内側配線領域Iaの配線距離に占める、マトリクス領域Hの一辺に対して90°の角度の配線の割合が減少していくことから、内側接続部17cの配置位置に工夫が必要である。言い換えると、内側接続部17cの配置は単調な構成は適切ではなく、積極的に調整する必要があるのである。

[0181] そこで、本実施形態のアクティブマトリクス基板2では、内側接続部17cのマトリクス領域Hの一辺に沿った配置ピッチ P_{di} を、内側配線領域Iaのビデオ信号線17の一方端のピッチ P_d に対して $P_{di} < P_d$ になるように設定し、好適には $P_{di} = P_{ic}$ とした。さらに、内側接続部17cをマトリクス領域Hの一辺に徐々に1ピッチあたり Δd だけ近づいていくように紙面右上方向の斜め線上に配列するようにした。こうすることにより、内側配線領域Iaの配線長の2等分する位置近傍に内側接続部17cを配置することができ、条件を好適に調整した場合には第1の配線部17aと第2の配線部17bを等長にすることができる。

[0182] (第5の配線群Eのビデオ信号線17)

次に、図17～図18を参照して、第5の配線群Eのビデオ信号線17について具体的に説明する。

[0183] 図17は、図6に示した第5の配線群でのビデオ信号線を説明する図であ

る。図18(a)は、図17のXV111a-XV111a線断面図であり、図18(b)は、図17のXV111b-XV111b線断面図であり、図18(c)は、図17のXV111c-XV111c線断面図である。なお、図17においては、図面の簡略化のために、第5の配線群Eのビデオ信号線17と隣接する第4の配線群Dの1本のビデオ信号線17以外のビデオ信号線17の図示を省略している。

[0184] 図17に示すように、第5の配線群Eにおいて、ビデオ信号線17は紙面右上から左下に向かう配線されている。ビデオ信号線領域S_aは、シール材Sを境界としてマトリクス領域H寄りに位置する内側配線領域I_aと端子領域T_a寄りに位置する外側配線領域O_aから構成されている。内側配線領域I_aには、マトリクス領域H側から順に第1の配線部17a、内側接続部17c、及び第2の配線部17bが設けられている。また、内側配線領域I_aの第2の配線部17bと外側配線領域O_aの外側配線17eとは外側接続部17dで電氣的に接続されている。したがって、第5の配線群Eのビデオ信号線17の各々は、マトリクス領域H側から見て、第1の配線部17a、内側接続部17c、第2の配線部17b、外側接続部17d、外側配線17e、及び端子Tの経路を有する。

[0185] 第1の配線部17aは、検査及び保護回路15側であってマトリクス領域Hの一辺（紙面水平方向）に沿うように平行に所定のピッチ（配置間隔）P_eの間隔で端子領域T_aに向かうように引き出され、またマトリクス領域Hの一辺に対して所定の角度 θ_{e1} で引き出されている。

[0186] 第1の配線部17aは、図18(a)に示すように、第2の導電層の配線部と第1の導電層の配線部が交互にP_{e1}のピッチで繰り返した構造を有する。すなわち、E(p)番目の第1の配線部17aとE(p+2)番目の第1の配線部17aは第2の導電層で構成され、E(p+1)番目の第1の配線部17aとE(p+3)番目の第1の配線部17aは第1の導電層で構成されている。

[0187] 隣接するE(p)番目の第1の配線部17aとE(p+1)番目の第1の

配線部 17 a のピッチは P_{e1} である。また、同層に形成されている第 1 の配線部 17 a、例えば $E(p)$ 番目の第 1 の配線部 17 a と $E(p+2)$ 番目の第 1 の配線部 17 a のピッチは $2 \times P_{e1}$ であり、 $E(p+1)$ 番目の第 1 の配線部 17 a と $E(p+3)$ 番目の第 1 の配線部 17 a のピッチは $2 \times P_{e1}$ である。

[0188] 内側接続部 17 c は、第 1 の配線部 17 a と第 2 の配線部 17 b の接続位置であってマトリクス領域 H の一辺から徐々に離れるように配置されている。内側接続部 17 c のマトリクス領域 H の一辺に沿った配置ピッチは P_{ei} である。また内側配線領域 I a にあって隣接する 2 本のビデオ信号線 17 の配線抵抗の均一化のために配線長を 2 等分する位置に内側接続部 17 c が配置されている。すなわち、第 1 の配線部 17 a の配線長と第 2 の配線部 17 b の配線長は同一である。

[0189] 第 2 の配線部 17 b は、内側接続部 17 c から端子領域 T a に向かうように引き出され、かつマトリクス領域 H の一辺に対して所定の角度 θ_{e2} 引き出される。第 2 の配線部 17 b は、図 18 (b) に示すように、第 2 の導電層の配線部と第 1 の導電層の配線部が交互に P_{e2} のピッチで繰り返した構造を有する。そして、同一のビデオ信号線 17 の経路上にある第 1 の配線部 17 a と第 2 の配線部 17 b とはその配線材料が異なる。すなわち、 $E(p)$ 番目の第 2 の配線部 17 b と $E(p+2)$ 番目の第 2 の配線部 17 b は第 1 の導電層で構成され、 $E(p+1)$ 番目の第 2 の配線部 17 b と $E(p+3)$ 番目の第 2 の配線部 17 b は第 2 の導電層で構成されている。

[0190] 隣接する $E(p)$ 番目の第 2 の配線部 17 b と $E(p+1)$ 番目の第 2 の配線部 17 b のピッチは P_{e2} である。また同層にある第 2 の配線部 17 b、例えば $E(p)$ 番目の第 2 の配線部 17 b と $E(p+2)$ 番目の第 2 の配線部 17 b のピッチは $2 \times P_{e2}$ であり、 $E(p+1)$ 番目の第 2 の配線部 17 b と $E(p+3)$ 番目の第 2 の配線部 17 b のピッチは $2 \times P_{e2}$ である。

[0191] 外側接続部 17 d は、第 2 の配線部 17 b と外側配線 17 e の接続位置に

マトリクス領域Hの一辺に沿うように平行に所定の間隔 P_{e0} で配置される。ここで、外側接続部17dは2種類が配置されている。すなわち、第2の配線部17bと外側配線17eの配線材料が異なる場合は、外側接続部17dは配線切り替え部として機能し、第2の配線部17bと外側配線17eが同一の配線材料である場合はダミーの外側接続部17ddとなる。ダミーの外側接続部17ddは極端な場合では設ける必要はない。本明細書では断りのない限り正規の外側接続部17dとダミーの外側接続部17ddは区別していないが、第2の配線部17bと外側配線17eの構成に基づけば該当箇所の外側接続部が正規かダミーかは自ずと判ることは言うまでもない。

[0192] 外側配線17eは、外側接続部17dから端子Tの配列方向に、言い換えるとマトリクス領域Hの一辺に対して垂直な角度（角度 θ_{e3} 、図示せず）に屈曲せずに端子領域Taに向かうように引き出されている。外側配線17eは、図18(c)に示すように、第1の導電層が P_{e3} のピッチで繰り返した構造を有する。すなわちE(p)番目、E(p+1)番目、E(p+2)番目、及びE(p+3)番目の外側配線17eは、全て第1の導電層から構成されている。また、外側配線17eは、その経路の途中で屈曲せずに端子Tの方向へ延伸されるため、その配置ピッチ P_{e3} は端子の配列ピッチ P_{ic} に対して $P_{e3} = P_{ic}$ となる。つまり、第4の配線群Eにおいては、ビデオ信号線17を端子Tへ接続させるための位置調整を、外側配線17eではなくて第2の配線部17bが屈曲することによって担っている。

[0193] ここで、第5の配線群Eのビデオ信号線17の特徴とその好適な引き回しを説明する。第5の配線群Eにおいては、マトリクス領域Hの一辺に対して徐々に離れるように内側接続部17cが配列されていることが特徴であり、以下にその理由及び効果を説明する。

[0194] 内側配線領域Iaにおいて、シート抵抗が異なる第1の導電層の配線と第2の導電層の配線を1組にして繰り返した配線とした場合に、隣接する2本のビデオ信号線17同士の抵抗が大きく変わらないようにするためには、そのビデオ信号線17を2等分する位置に内側接続部17cを配置してそこで

配線材料を切り替える必要がある。

[0195] しかし、第5の配線群Eにおいては、ビデオ信号線17と端子Tの位置調整は屈曲している第2の配線部17bが担っていること、及び内側配線領域Iaの配線距離が徐々に長くなっていくことから内側接続部17cの配置位置に工夫が必要である。言い換えると、内側接続部17cの配置は単調な構成は適切ではなく、積極的に調整する必要があるのである。

[0196] そこで、本実施形態のアクティブマトリクス基板2では、内側接続部17cのマトリクス領域Hの一辺に沿った配置ピッチ P_{ei} を、内側配線領域Iaのビデオ信号線17の一方端のピッチ P_e に対して $P_{ei} < P_e$ になるように設定した。さらに、内側接続部17cをマトリクス領域Hの一辺から徐々に1ピッチあたり Δe だけ離れていくように紙面右下方方向の斜め線上に配列するようにした。こうすることにより、内側配線領域Iaの配線長の2等分する位置近傍に内側接続部17cを配置することができ、条件を好適に調整した場合には第1の配線部17aと第2の配線部17bを等長にすることができる。

[0197] 好適な引き回しとするためには、第1の配線部17aの延伸方向である角度 θ_{e1} に関して、第4の配線群Dの第1の配線部17aの延伸方向である角度 θ_{d1} との間に、 $\theta_{e1} = \theta_{d1}$ であると良い。これによって、第5の配線群Eのビデオ信号線17の延伸方向が隣接している第4の配線群Dのビデオ信号線17と干渉することがなくなる。

[0198] 第5の配線群Eにおいては、第1の配線部17aの延伸方向である角度 θ_{e1} はその配線ピッチ P_{e1} と引き出しピッチ P_e で決まる。第2の配線部17bの延伸方向である角度 θ_{e2} はその配線ピッチ P_{e2} と引き出しピッチ P_{ei} 及び Δe とで決まる。第1の配線部17aと第2の配線部17bの断面構造と配線材料が同一であるとみなせることから、第1の配線部17aの配線ピッチ P_{e1} と第2の配線部17bの配線ピッチ P_{e2} の関係は $P_e = P_{e2}$ と言える。したがって、角度 θ_{e1} と角度 θ_{e2} を同一とするためには $P_e > P_{ei}$ とすることが最も好ましい。

[0199] (第1～第5の配線群の最適化)

上記のとおり、第1～第5の各配線群A～Eのビデオ信号線17を説明したが、第1～第5の配線群A～Eのビデオ信号線17が集合して扇状のビデオ信号線17の半分をなすので、集合体となることを踏まえた最適化が必要である。最適化は以下の事項(1)、(2)、(3)、(4)、(5)及び(6)により実現される。また外側配線17eの好適例は事項(7)で実現される。

[0200] 事項(1)

第1の配線部17aと第2の配線部17bに関して、第1の配線部17aの抵抗と第2の配線部17bの抵抗の合計抵抗が任意の番号のビデオ信号線17と隣接するビデオ信号線17とで大きく変わらず、また狭ピッチの内側配線領域1aを構成するためには、内側接続部17cを適切に配置する必要がある。

[0201] すなわち、第1の配線群Aにおいては、内側接続部17cをマトリクス領域Hの一辺に平行になるように配列させる。

[0202] また、第2の配線群Bにおいては、内側接続部17cをマトリクス領域Hに徐々に近づくようにマトリクス領域Hの一辺に対して所定の角度で配列させる。

[0203] また、第3の配線群Cにおいては、内側接続部17cをマトリクス領域Hから徐々に離れるようにマトリクス領域Hの一辺に対して所定の角度で配列させる。

[0204] また、第4の配線群Dにおいては、内側接続部17cをマトリクス領域Hに徐々に近づくようにマトリクス領域Hの一辺に対して所定の角度で配列させる。

[0205] また、第5の配線群Eにおいては、内側接続部17cをマトリクス領域Hから徐々に離れるようにマトリクス領域Hの一辺に対して所定の角度で配列させる。

[0206] 以上の構成により、第1～第5の配線群A～Eが互いにそのビデオ信号線

17の配線形態が異なっても、内側配線領域1aの配線長を2等分する位置に内側接続部17cを配置することができる。

[0207] 事項(2)

内側配線領域1aのビデオ信号線17は、第1の配線部17aと内側接続部と第2の配線部17bからなる。したがって、最短で効率のよい配線とするためには、まず第1～第3の配線群A～Cのいずれのビデオ信号線17においても、第1の配線部17aの延伸方向と第2の配線部17bの延伸方向が内側接続部17c近傍で同一であり、また第4及び第5の配線群D及びEのいずれのビデオ信号線17においても、第1の配線部17aの延伸方向と第2の配線部17bの延伸方向が内側接続部17c近傍で同一であることが良い。

[0208] すなわち、第1の配線群Aにおいて、マトリクス領域Hの一辺に平行に配列しているビデオ信号線17の一方端の配置間隔を P_a とし、またマトリクス領域Hの一辺に平行に配列している内側接続部17cの配置間隔を P_{ai} とした場合に、 $P_a = P_{ai}$ とする。

[0209] また、第2の配線群Bにおいて、マトリクス領域Hの一辺に平行に配列しているビデオ信号線17の一方端の配置間隔を P_b とし、またマトリクス領域Hの一辺に平行に配列している内側接続部17cの配置間隔を P_{bi} とした場合に、 $P_b > P_{bi}$ とする。

[0210] また、第3の配線群Cにおいて、マトリクス領域Hの一辺に平行に配列しているビデオ信号線17の一方端の配置間隔を P_c とし、またマトリクス領域Hの一辺に平行に配列している内側接続部17cの配置間隔を P_{ci} とし、また端子領域Taにおいてマトリクス領域Hの一辺に平行に配列している端子Tの配置間隔を P_{ic} とした場合に、 $P_c > P_{ci} = P_{ic}$ とする。

[0211] また、第4の配線群Dにおいて、マトリクス領域Hの一辺に平行に配列しているビデオ信号線17の一方端の配置間隔を P_d とし、またマトリクス領域Hの一辺に平行に配列している内側接続部17cの配置間隔を P_{di} とし、また端子領域Taにおいてマトリクス領域Hの一辺に平行に配列している

端子 T の配置間隔を P_{ic} とした場合に、 $P_d > P_{di} = P_{ic}$ とする。

[0212] また、第 5 の配線群 E において、マトリクス領域 H の一辺に平行に配列しているビデオ信号線 17 の一方端の配置間隔を P_e とし、またマトリクス領域 H の一辺に平行に配列している内側接続部 17c の配置間隔を P_{ei} とした場合に、 $P_e > P_{ei}$ とする。

[0213] 上記に加えて、第 1 ～第 3 の配線群 A ～ C のいずれのビデオ信号線 17 においても、検査及び保護回路 15 から同じ方向へ平行に引き出され、また第 4 及び第 5 の配線群 D 及び E のいずれのビデオ信号線 17 においても、検査及び保護回路 15 から同じ方向へ平行に引き出されることが良い。

[0214] すなわち、 $P_a = P_b = P_c$ 、 $P_d = P_e$ とする。

[0215] 具体的には、内側配線領域 I a のビデオ信号線 17 を構成する材料は第 1 ～第 5 の配線群 A ～ E のビデオ信号線 17 のいずれにおいても、第 1 の導電層と第 2 の導電層の 2 つである。したがって、いずれのビデオ信号線 17 においても内側配線領域 I a の配線幅およびスペーシング（ピッチ）を同一とすることができる。したがって、 $P_a = P_b = P_c$ とすることによって第 1 ～第 3 の配線群 A ～ C のビデオ信号線 17 の検査及び保護回路 15 からの引き出し方向が揃う。また、 $P_d = P_e$ とすることによって第 4 及び第 5 の配線群 D 及び E のビデオ信号線 17 の検査及び保護回路 15 からの引き出し方向が揃う。

[0216] 以上をまとめると、第 1 ～第 3 の配線群 A ～ C に関しては以下の (1) 式～(4) 式及び (10) 式を満足すればよい。

$$P_a = P_{ai} \quad \text{—— (1)}$$

$$P_b > P_{bi} \quad \text{—— (2)}$$

$$P_c > P_{ci} \quad \text{—— (3)}$$

$$P_a = P_b = P_c \quad \text{—— (4)}$$

$$P_{ci} = P_{ic} \quad \text{—— (10)}$$

[0217] また、第 4 及び第 5 の配線群 D 及び E に関しては以下の (イ) 式～(ハ) 式を満足すればよい。

$$P_d > P_{di} = P_{ic} \quad \text{--- (イ)}$$

$$P_e > P_{ei} \quad \text{--- (ロ)}$$

$$P_d = P_e \quad \text{--- (ハ)}$$

[0218] 事項 (3)

内側接続部 17C の近傍にて第 1 の配線部 17a と第 2 の配線部 17b の延伸方向を揃えることができた場合は、さらに第 1 ～ 第 3 の配線群 A ～ C の第 1 の配線部 17a の各延伸方向が各々揃い、第 4 及び第 5 の配線群 D 及び E の第 1 の配線部 17a の各延伸方向が各々揃うとより好ましい。

[0219] すなわち、第 1 の配線群 A において、マトリクス領域 H の一辺に対するビデオ信号線 17 の第 1 の配線部 17a の延伸方向である角度を θ_{a1} とし、またマトリクス領域 H の一辺に対するビデオ信号線 17 の第 2 の配線部 17b の延伸方向である角度を θ_{a2} とする。

[0220] また、第 2 の配線群 B において、マトリクス領域 H の一辺に対するビデオ信号線 17 の第 1 の配線部 17a の延伸方向である角度を θ_{b1} とし、またマトリクス領域 H の一辺に対するビデオ信号線 17 の第 2 の配線部 17b の延伸方向である角度を θ_{b2} とする。

[0221] また、第 3 の配線群 C において、マトリクス領域 H の一辺に対するビデオ信号線 17 の第 1 の配線部 17a の延伸方向である角度 θ_{c1} とし、またマトリクス領域 H の一辺に対するビデオ信号線 17 の第 2 の配線部 17b の延伸方向である角度を θ_{c2} とした場合に以下の (5) 式及び (6) 式を満足すればよい。

$$\theta_{a1} = \theta_{b1} = \theta_{c1} = \theta_{a2} = \theta_{b2} \quad \text{--- (5)}$$

$$\theta_{c2} = 90^\circ \quad \text{--- (6)}$$

[0222] こうすることにより第 1 ～ 第 3 の配線群 A ～ C の内側配線領域 1a のビデオ信号線 17 が互いに平行に延伸できるため、引き回しのレイアウトの効率を容易に改善できる。

[0223] さらに、第 4 の配線群 D において、マトリクス領域 H の一辺に対するビデオ信号線 17 の第 1 の配線部 17a の延伸方向である角度を θ_{d1} とし、ま

たマトリクス領域Hの一辺に対するビデオ信号線17の第2の配線部17bの延伸方向である角度を θ_{d2} とする。

[0224] また、第5の配線群Eにおいて、マトリクス領域Hの一辺に対するビデオ信号線17の第1の配線部17aの延伸方向である角度を θ_{e1} とし、またマトリクス領域Hの一辺に対するビデオ信号線17の第2の配線部17bの延伸方向である角度を θ_{e2} とした場合に以下の(二)式及び(ホ)式を満足すればよい。

$$\theta_{d1} = \theta_{e1} = \theta_{e2} \quad \text{—— (二)}$$

$$\theta_{d2} = 90^\circ \quad \text{—— (ホ)}$$

[0225] こうすることにより第4及び第5の配線群D及びEの内側配線領域1aのビデオ信号線17が互いに平行に延伸できるため、引き回しのレイアウトの効率を容易に改善できる。

[0226] 事項(4)

上記により、内側配線領域1aのビデオ信号線17が互いに平行に延伸できることから、第1～第3の配線群A～Cの各間の領域を大きく確保する必要はない。

[0227] すなわち、第1の配線群Aと第2の配線群Bの境界において、マトリクス領域Hの一辺に平行に配列しているビデオ信号線17の一方端の配置間隔を P_{ab} とする。

[0228] また、第2の配線群Bと第3の配線群Cの境界において、マトリクス領域Hの一辺に平行に配列しているビデオ信号線17の一方端の配置間隔を P_{bc} とした場合に、以下の(7)式を満足すればよい。

$$P_a = P_{ab} = P_b = P_{bc} = P_c \quad \text{—— (7)}$$

[0229] こうすることにより、第1及び第2の配線群A及びBの境界と第2及び第3の配線群B及びCの境界とにおいて、不要な空きスペースが生じるのを防ぐことができる。

[0230] また、第4及び第5の配線群D及びEの間の領域を大きく確保する必要はない。

[0231] すなわち、第4の配線群Dと第5の配線群Eの境界において、マトリクス領域Hの一辺に平行に配列しているビデオ信号線17の一方端の配置間隔を P_{de} とした場合に、以下の(へ)式を満足すればよい。

$$P_d = P_{de} = P_e \quad \text{—— (へ)}$$

[0232] こうすることにより第4及び第5の配線群D及びEの境界において、不要な空きスペースが生じるのを防ぐことができる。

[0233] 事項(5)

第1の配線群Aと第2の配線群Bの境界において、マトリクス領域Hの一辺に平行に配列している内側接続部17cの配置間隔を P_{abi} とした場合に以下の(8)式を満足すればよい。

$$P_{ai} \neq P_{abi} \neq P_{bi} \quad \text{—— (8)}$$

[0234] $P_{ai} > P_{bi}$ であるが、第1の配線群Aと第2の配線群Bの位置関係によっては、 $P_{ai} = P_{abi}$ としたり、 $P_{abi} = P_{bi}$ としたりすることが不都合となる場合がある。しかしながら、上記のように内側接続部17cの位置調整のために、 $P_{ai} \neq P_{abi} \neq P_{bi}$ の関係として意図的に独立した寸法の P_{abi} を設ける。好適には $P_{ai} > P_{abi} > P_{bi}$ とする。こうすることによって、引き回しの自由度を確保できる効果を奏する。

[0235] 事項(6)

第2の配線群Bと第3の配線群Cの境界において、マトリクス領域Hの一辺に対する内側接続部17cの配置間隔を P_{bci} とした場合に以下の(9)式を満足すればよい。

$$P_{bi} \neq P_{bci} \neq P_{ci} \quad \text{—— (9)}$$

[0236] $P_{bi} > P_{ci}$ であるが、第2の配線群Bと第3の配線群Cの位置関係によっては、 $P_{bi} = P_{bci}$ としたり、 $P_{bci} = P_{ci}$ としたりすることが不都合となる場合がある。しかしながら、上記のように内側接続部17cの位置調整のために、 $P_{bi} \neq P_{bci} \neq P_{ci}$ の関係として意図的に独立した寸法の P_{bci} を設ける。好適には $P_{bi} > P_{bci} > P_{ci}$ とする。こうすることによって、引き回しの自由度を確保できる効果を奏する。

[0237] なお、同様のことは第4の配線群Dと第5の配線群Eの境界でも適用することができる。

[0238] すなわち、第4の配線群Dと第5の配線群Eの境界において、マトリクス領域Hの一辺に対する内側接続部17cの配置間隔を P_{dei} とした場合に以下の(ト)式を満足すればよい。

$$P_{di} \neq P_{dei} \neq P_{ei} \quad \text{—— (ト)}$$

[0239] $P_{di} < P_{ei}$ であるが、第4の配線群Dと第5の配線群Eの位置関係によっては、 $P_{di} = P_{dei}$ としたり、 $P_{dei} = P_{ei}$ としたりすることが不都合となる場合がある。しかしながら、上記のように内側接続部17cの位置調整のために、 $P_{di} \neq P_{dei} \neq P_{ei}$ の関係として意図的に独立した寸法の P_{dei} を設ける。好適には $P_{di} < P_{dei} < P_{ei}$ とする。こうすることによって、引き回しの自由度を確保できる効果を奏する。

[0240] 事項(7)

ビデオ信号線領域Saにおいては、第1及び第2の配線部17a及び17bを有する内側配線部と外側配線17eを有する外側配線部とを備えた一方のビデオ信号線17と、一方のビデオ信号線17に隣接して延伸しており、第1及び第2の配線部17a及び17bを有する内側接続部と外側接続部17dと外側配線17eを有する外側配線部とを備えた他方のビデオ信号線17とが交互に繰り返されており、さらには当該外側接続部17dが第1～第3の配線群A～Cのいずれにおいても、端子Tが形成されているアクティブマトリクス基板2の一辺に平行になるように配列していると良い。こうすることによって外側接続部17dの上部に形成されるシール材Sを単純な直線とすることができ、したがってシール材Sの形成が容易となる。

[0241] ビデオ信号線領域Saにおいては、第1及び第2の配線部17a及び17bを有する内側配線部と外側配線17eを有する外側配線部とを備えた一方のビデオ信号線17と、一方のビデオ信号線17に隣接して延伸しており、第1及び第2の配線部17a及び17bを有する内側接続部と外側接続部17dと外側配線17eを有する外側配線部とを備えた他方のビデオ信号線1

7とが交互に繰り返されており、さらには当該外側接続部17dが第4及び第5の配線群D及びEのいずれにおいても、端子Tが形成されているアクティブマトリクス基板2の一辺に平行になるように配列していると良い。こうすることによって外側接続部17dの上部に形成されるシール材Sを単純な直線とすることができ、したがってシール材Sの形成が容易となる。

[0242] すなわち、上述のように、第1～第5の配線群A～Eに係る外側接続部17dが、端子Tが形成されているアクティブマトリクス基板2の一辺に平行になるように配列していると良い。こうすることによって外側接続部17dの上部に形成されるシール材Sを液晶表示装置1の一辺のほぼ全てにわたって単純な直線とすることができ、したがってシール材Sの形成が最も容易となる。

[0243] (第6～第10の配線群E_y～A_y)

次に、図19も参照して、第6～第10の配線群E_y～A_yについても具体的に説明する。

[0244] 図19は、上記アクティブマトリクス基板でのビデオ信号線の並びと配線構造を説明するための平面図である。

[0245] 上述したように、「第1の配線群A」のようにyが無いものと、「第10の配線群A_y」のようにyが有るものとは、図19の紙面でのY軸Oに関して対称な位置関係にある配線であることを意味している。第2の配線群Bと第9の配線群B_y、第3の配線群Cと第8の配線群C_y、第4の配線群Dと第7の配線群D_y、及び第5の配線群Eと第6の配線群E_yのいずれも同様である。

[0246] したがって、これら第1～第10の配線群A～A_yは、紙面左側から見て、第1の配線群A、第2の配線群B、第3の配線群C、第4の配線群D、第5の配線群E、第6の配線群E_y、第7の配線群D_y、第8の配線群C_y、第9の配線群B_y、及び第10の配線群A_yの順で配置されている。

[0247] 本実施形態のアクティブマトリクス基板2においては、内側配線領域1aの第1の配線部17aと第2の配線部17bの配線材料を所定の導電層(金

属膜)で形成している。図19においては、第2の導電層(上層金属膜)を”U”、第1の導電層(下層金属膜)を”L”の記号で抽象化して図示している。したがって、図19において、”UL”とある場合は、マトリクス領域H(検査及び保護回路15)側から見て、第1の配線部17aは第2の導電層で形成され、第2の配線部17bは第1の導電層で形成されていることを示している。また、図19において、”LU”とある場合は、マトリクス領域H(検査及び保護回路15)側から見て、第1の配線部17aは第1の導電層で形成され、第2の配線部17bは第2の導電層で形成されていることを示している。

[0248] なお、図19に示す構成では、m番目のビデオ信号線17と(m+1)番目のビデオ信号線17はその構造がともに”LU”である。つまり、第1の配線部17aはともに第1の導電層であり、第2の配線部17bはともに第2の導電層である。このように内側配線領域1aであっても同一配線区間が同一材料でもよい理由は、m番目のビデオ信号線17と(m+1)番目のビデオ信号線17が平行で延伸されず、したがって、それらの配線間距離が広いためであり、必ずしも異物などによる配線間のショートの懸念が少ないためである。

[0249] 以上のように構成された本実施形態のアクティブマトリクス基板2では、複数のビデオ信号線(信号線)17がマトリクス領域Hと端子領域Taとの間で、マトリクス領域Hから端子領域Taに向かう方向で配線ピッチが小さくなるように設定された内側配線領域(配線領域)1aに配線されている。また、複数の各ビデオ信号線17は、マトリクス領域H側及び端子領域Ta側にそれぞれ設けられた第1及び第2の配線部17a及び17bと、第1及び第2の配線部17a及び17bを接続する内側接続部(接続部)17cを有している。また、複数のビデオ信号線17では、隣接する2本の方のビデオ信号線17の第1及び第2の配線部17a及び17bが互いに異なる第1及び第2の導電層によりそれぞれ構成され、かつ、他方のビデオ信号線17の第1及び第2の配線部17a及び17bが第2及び第1の導電層により

それぞれ構成されている。さらに、複数の各ビデオ信号線 17 では、そのビデオ信号線 17 の配線領域での配線位置に応じて、当該ビデオ信号線 17 の内側接続部 17c の位置が定められている。これにより、本実施形態では、上記従来例と異なり、配線ピッチが小さくなるように配線された複数のビデオ信号線 17 において、シート抵抗が異なる 2 つの導電層を用いた場合でも、隣接する 2 本のビデオ信号線 17 での抵抗変化が小さいアクティブマトリクス基板 2 を構成することができる。

[0250] また、本実施形態では、複数のビデオ信号線 17 が上述したように扇状に配線されているので、アクティブマトリクス基板 2 の額縁を小さくすることができ、例えばマザー基板から切り出すことができるアクティブマトリクス基板 2 の数を増やして、アクティブマトリクス基板 2 については液晶表示装置 1 の製造コストを下げるができる。また、このような液晶表示装置 1 を使った表示装置や電子機器を小型化したり、軽量化させたりすることができる。

[0251] また、本実施形態のアクティブマトリクス基板 2 では、同じ寸法の額縁に対して、よりきつい扇状の引き回しを形成することができるので、例えば検査及び保護回路 15 に対して小型のドライバ IC を適用させることができる。したがって、より安価なドライバ IC を使うことができる、その結果、アクティブマトリクス基板 2 及び液晶表示装置 1 のコストを下げることができる。

[0252] また、本実施形態では、配線ピッチが小さくなるように配線された複数のビデオ信号線 17 において、シート抵抗が異なる 2 つの第 1 及び第 2 の導電層を用いた場合でも、隣接する 2 本のビデオ信号線 17 での抵抗変化が小さいアクティブマトリクス基板 2 が用いられているので、優れた表示品位を有するコンパクトな液晶表示装置（表示装置）1 を容易に構成することができる。

[0253] [変形例 1]

図 20 は、上記アクティブマトリクス基板でのビデオ信号線の並びと配線

構造の変形例 1 を説明するための平面図である。

- [0254] 図において、本変形例 1 と上記第 1 の実施形態との主な相違点は、Y 軸に
対称な一对の第 1 ～第 5 の各配線群において、一方及び他方の配線群での第
1 及び第 2 の配線部を構成する導電層を互いに異ならせた点である。なお、
上記第 1 の実施形態と共通する要素については、同じ符号を付して、その重
複した説明を省略する。
- [0255] すなわち、図 20 において、本変形例 1 のアクティブマトリクス基板 2 で
は、紙面左側から見て、第 1 の配線群 A、第 2 の配線群 B、第 3 の配線群 C
、第 4 の配線群 D、第 5 の配線群 E、第 6 の配線群 E' y、第 7 の配線群 D
' y、第 8 の配線群 C' y、第 9 の配線群 B' y、及び第 10 の配線群 A'
y の順で配置されている。
- [0256] また、上述したように、「第 1 の配線群 A」のように y が無いものと、「
第 10 の配線群 A' y」のように y が有るものとは、図 20 の紙面での Y 軸
O に関して対称な位置関係にある配線であることを意味している。第 2 の配
線群 B と第 9 の配線群 B' y、第 3 の配線群 C と第 8 の配線群 C' y、第 4
の配線群 D と第 7 の配線群 D' y、及び第 5 の配線群 E と第 6 の配線群 E'
y のいずれも同様である。
- [0257] また、第 10 の配線群 A' y のように「'」の記号が添えられているもの
は、「'」の記号が有る配線群と「'」の記号が無い配線群とを比べた場合
に、内側配線領域 1 a の第 1 の配線部 17 a と第 2 の配線部 17 b の配線材
料が置き換わっていることを示す。
- [0258] すなわち、第 1 の配線群 A において内側配線領域 1 a の第 1 の配線部 17
a が第 2 の導電層で形成され、第 2 の配線部 17 b が第 1 の導電層で形成さ
れている場合、Y 軸 O に対称な位置関係にある第 10 の配線群 A' y におい
ては内側配線領域 1 a の第 1 の配線部 17 a は第 1 の導電層で形成され、第
2 の配線部 17 b は第 2 の導電層で形成されている。
- [0259] 図 20 に示した構成においては、m 番目のビデオ信号線 17 と (m + 1)
番目のビデオ信号線 17 との配線構造は、その内側配線領域 1 a にて配線材

料が同一材料で平行して延伸していない。したがって、第5の配線群Eと第6の配線群E' yが近接していても、異物による配線同士の短絡を抑制することができる。

[0260] 以上の構成により、本変形例1では、上記第1の実施形態と同様な作用・効果を奏することができる。

[0261] [変形例2]

図21は、上記アクティブマトリクス基板でのビデオ信号線の並びと配線構造の変形例2を説明するための平面図である。

[0262] 図において、本変形例2と上記第1の実施形態との主な相違点は、第4及び第5の配線群の設置を省略して、Y軸に対称な一对の第1～第3の配線群を設けた点である。なお、上記第1の実施形態と共通する要素については、同じ符号を付して、その重複した説明を省略する。

[0263] すなわち、図21において、本変形例2のアクティブマトリクス基板2では、紙面左側から見て、第1の配線群A、第2の配線群B、第3の配線群C、第8の配線群C' y、第9の配線群B' y、及び第10の配線群A' yの順で配置されている。

[0264] また、上述したように、「第1の配線群A」のようにyが無いものと、「第10の配線群A' y」のようにyが有るものとは、図21の紙面でのY軸Oに関して対称な位置関係にある配線であることを意味している。第2の配線群Bと第9の配線群B' y、及び第3の配線群Cと第8の配線群C' yのいずれも同様である。

[0265] また、第10の配線群A' yのように「'」の記号が添えられているものは、「'」の記号が有る配線群と「'」の記号が無い配線群とを比べた場合に、内側配線領域Iaの第1の配線部17aと第2の配線部17bの配線材料が置き換わっていることを示す。

[0266] すなわち、第1の配線群Aにおいて内側配線領域Iaの第1の配線部17aが第2の導電層で形成され、第2の配線部17bが第1の導電層で形成されている場合、Y軸Oに対称な位置関係にある第10の配線群A' yにおい

ては内側配線領域 1 a の第 1 の配線部 1 7 a は第 1 の導電層で形成され、第 2 の配線部 1 7 b は第 2 の導電層で形成されている。

[0267] 以上の構成により、本変形例 2 では、上記第 1 の実施形態と同様な作用・効果を奏することができる。

[0268] [変形例 3]

図 2 2 は、上記アクティブマトリクス基板でのビデオ信号線の並びと配線構造の変形例 3 を説明するための平面図である。

[0269] 図において、本変形例 3 と上記第 1 の実施形態との主な相違点は、2 個のデータドライバを用いた点である。なお、上記第 1 の実施形態と共通する要素については、同じ符号を付して、その重複した説明を省略する。

[0270] すなわち、図 2 2 において、本変形例 3 のアクティブマトリクス基板 2 では、1 つの検査及び保護回路 1 5 に対して、2 個のドライバ 1 C 1 0 0 が設けられている。それ故、ビデオ信号線 1 7 の配線群は、図 2 2 に示すように、2 つの扇状の引き回しとなる。

[0271] 具体的にいえば、本変形例 3 のアクティブマトリクス基板 2 では、紙面左側から見て、第 1 の配線群 A、第 2 の配線群 B、第 3 の配線群 C、第 8 の配線群 C' y、第 9 の配線群 B' y、及び第 1 0 の配線群 A' y の順で、検査及び保護回路 1 5 と左側のドライバ 1 C 1 0 0 との間に配置されている。また、第 1 の配線群 A'、第 2 の配線群 B'、第 3 の配線群 C'、第 8 の配線群 C y、第 9 の配線群 B y、及び第 1 0 の配線群 A y の順で、検査及び保護回路 1 5 と右側のドライバ 1 C 1 0 0 との間に配置されている。

[0272] また、上述したように、「第 1 の配線群 A」のように y が無いものと、「第 1 0 の配線群 A' y」のように y が有るものとは、図 2 2 の紙面での Y 軸 O 1 に関して対称な位置関係にある配線であることを意味している。第 2 の配線群 B と第 9 の配線群 B' y、及び第 3 の配線群 C と第 8 の配線群 C' y のいずれも同様である。同様に、「第 1 の配線群 A'」のように y が無いものと、「第 1 0 の配線群 A y」のように y が有るものとは、図 2 2 の紙面での Y 軸 O 2 に関して対称な位置関係にある配線であることを意味している。

第2の配線群B'と第9の配線群B_y、及び第3の配線群C'と第8の配線群C_yのいずれも同様である。

[0273] また、第10の配線群A'_yのように「'」の記号が添えられているものは、「'」の記号が有る配線群と「'」の記号が無い配線群とを比べた場合に、内側配線領域1aの第1の配線部17aと第2の配線部17bの配線材料が置き換わっていることを示す。

[0274] すなわち、第1の配線群Aにおいて内側配線領域1aの第1の配線部17aが第2の導電層で形成され、第2の配線部17bが第1の導電層で形成されている場合、Y軸O1に対称な位置関係にある第10の配線群A'_yにおいては内側配線領域1aの第1の配線部17aは第1の導電層で形成され、第2の配線部17bは第2の導電層で形成されている。

[0275] 以上の構成により、本変形例3では、上記第1の実施形態と同様な作用・効果を奏することができる。

[0276] [変形例4]

図23は、上記アクティブマトリクス基板でのビデオ信号線の並びと配線構造の変形例4を説明するための平面図である。

[0277] 図において、本変形例4と上記第1の実施形態との主な相違点は、検査及び保護回路に対して、データドライバを偏らせて配置した点である。なお、上記第1の実施形態と共通する要素については、同じ符号を付して、その重複した説明を省略する。

[0278] すなわち、図23において、本変形例4のアクティブマトリクス基板2では、検査及び保護回路15に対してドライバIC100の位置が大きく紙面右側へ偏っている。また、図23に示すように、本変形例4のアクティブマトリクス基板2では、紙面左側から見て、第1の配線群A、第2の配線群B、及び第3の配線群Cの順で配置されている。

[0279] 検査及び保護回路15に対するドライバIC100の位置は当業者の設計事項であるが、扇状に複数のビデオ信号線17を引き回す構成においては、図23に示したように、少なくとも第1～第3の配線群A～Cの3種類が必

要である。本明細書で説明したビデオ信号線 17 は、検査及び保護回路 15 に対するドライバ IC 100 の位置に制約を受けるものではない。したがって、本明細書では、複数のビデオ信号線 17 は、配線領域としての内側配線領域 1a において、当該内側配線領域 1a での配線長が順次短くなる、少なくとも第 1～第 3 の配線群 A～C の 3 種類の配線群のいずれかに属するように配線される。

[0280] なお、ここで液晶表示装置 1 の上記端子辺の額縁縮小を必ずしも目的としない場合に言及しておく。この場合では、例えば第 2 の配線群 B 及び第 3 の配線群 C の 2 種類の配線群のみで構成されたビデオ信号線となる。すなわち図 23 において第 1 の配線群 A が無い構成である。

[0281] このような場合であっても、第 1 の配線部 17a と第 2 の配線部 17b を接続する内側接続部 17c は一様に配置されるのではなく、第 2 の配線群 B と第 3 の配線群 C のそれぞれに応じて適切に配置されていることはこれまで説明した実施の構成と同一である。つまり長い配線側から配線群を平面視した場合に、第 2 の配線部 B においては、内側接続部 17c はマトリクス領域 H に徐々に近づくように配列する。また第 3 の配線部 C においては、内側接続部 17c はマトリクス領域 H から徐々に離れるように配列する。

[0282] さて、図 23 の構成から第 1 の配線群 A を単純欠いた構成の場合では、第 2 の配線群 B の配線の屈曲点がドライバ IC 100 から離れた構成となる都合上、第 2 の配線群 B とドライバ IC 100 との間に空き領域が生じる。この空き領域は他の用途例えばマーク等の配置や他の電極の配置のための領域として利用することができる。当業者の目的を満足させることができるのであれば、本発明の配線を、端子辺の額縁の直接の縮小ではなく、空き領域を生じせしめるために適用することができる。なおマーク等の配置のための領域を新たに必要としない点に着目すると、本構成であっても端子辺の額縁の増大を防ぐ効果を奏しており間接的には端子辺の額縁の縮小に寄与する。

[0283] また、上記の空き領域を縮小させて検査及び保護回路 15 とドライバ IC 100 を接近させた場合は、配線群全体が再構成されることになる。その結

果、第1の配線群A、第2の配線群B、第3の配線群Cの3種類を有する構成となりこれは即ち図23の構成となる。

[0284] 以上の構成により、本変形例4では、上記第1の実施形態と同様な作用・効果を奏することができる。

[0285] 尚、上記の実施形態はすべて例示であって制限的なものではない。本発明の技術的範囲は特許請求の範囲によって規定され、そこに記載された構成と均等の範囲内のすべての変更も本発明の技術的範囲に含まれる。

[0286] 例えば、上記の説明では、本発明を透過型の液晶表示装置に適用した場合について説明したが、本発明のアクティブマトリクス基板はこれに限定されるものではなく、複数の画素を有する表示領域と、画素を駆動するための信号を伝達する配線を有するあらゆる表示装置に対して本発明のアクティブマトリクス基板を適用することができる。例えば、ELディスプレイ、プラズマディスプレイ、電子インクペーパー、又は、マイクロカプセル型電気泳動方式の表示装置その他表示装置に本発明を適応することができる。マイクロカプセル型電気泳動方式の表示装置は、例えば、表示領域に形成されたマイクロカプセル層に画素ごとに電圧を印加することで、画像を表示する構成とすることができる。表示装置は、例えば、画素ごとに設けられた画素電極にスイッチング素子を介して接続された表示領域の配線と、表示領域の配線に接続された引き出し線を備える基板を備える構成とすることができ、この基板を例えば、上記実施形態におけるアクティブマトリクス基板のように構成することができる。また、このような表示装置以外に、本発明のアクティブマトリクス基板は、例えばX線検出装置用のセンサー基板等の各種センサー基板に適用することができる。

[0287] また、上記の説明では、複数の各ビデオ信号線（信号線）が、第1及び第2の配線部と内側接続部を有する内側配線部と、外側接続部を介して第2の配線部に接続されるとともに、端子に接続される外側配線を有する外側配線部を備えた構成について説明した。しかしながら、本発明はこれに限定されるものではなく、複数の各信号線が、上記マトリクス領域と上記端子領域と

の間で、当該マトリクス領域から端子領域に向かう方向で配線ピッチが小さくなるように設定された配線領域（つまり、扇状に絞り込まれるように引き回された配線領域）に対して配線されるとともに、第１及び第２の配線部とこれら第１及び第２の配線部を接続する接続部を有し、第２の配線部が端子に接続される構成を備えたものであれば何等限定されない。

[0288] また、上記の説明では、複数の各ビデオ信号線では、第１及び第２の配線部の長さが互いに等しくなるように、内側接続部の位置を定めた場合について説明したが、本発明はこれに限定されるものではなく、複数の各信号線において、その信号線の配線領域での配線位置に応じて、当該信号線の接続部の位置が定められているものであればよい。すなわち、配線ピッチが小さくなるように配線された複数の信号線において、シート抵抗が異なる２つの導電層を用いた場合でも、隣接する２本の信号線での抵抗変化が小さくなるものであればよく、好適には、本発明のアクティブマトリクス基板を、例えば表示装置に適用した場合に、表示ムラが視認されない状態となるように、隣接する２本の信号線での抵抗変化が小さいものであればよい。

[0289] 但し、上記の実施形態のように、複数の各信号線において、第１及び第２の配線部の長さが互いに等しくなるように、接続部の位置を定める場合の方が、複数の信号線において、隣接する２本の信号線での抵抗を同じとすることができ点で好ましい。

[0290] また、上記の説明では、複数の各信号線がデータ配線に接続されるビデオ信号である場合について説明したが、本発明はこれに限定されるものではなく、ゲート配線（走査配線）に接続される信号線であってもよい。

[0291] 但し、上記実施形態のように、ビデオ信号線である場合の方が、当該ビデオ信号線に接続されるデータドライバの小型化及びそのアクティブマトリクス基板を用いた表示装置の低消費電力化を容易に図ることができる点で好ましい。

[0292] また、上記の説明では、ドライバＩＣによって構成したデータドライバと、アクティブマトリクス基板の基材上にモノリシックに形成したゲートドラ

イバを用いた構成について説明したが、本発明はこれに限定されるものではなく、例えばデータドライバとゲートドライバを一体的に構成したドライバＩＣ（ドライバチップ）を用いたり、データドライバとゲートドライバとの各々を互いに異なるドライバＩＣによって構成したりしてもよい。

[0293] また、上記の説明では、第１の配線部が、データ配線及び走査配線の一方と同じ導電層により構成され、第２の配線部が、データ配線及び走査配線の他方と同じ導電層により構成されている場合について説明した。しかしながら、本発明はこれに限定されるものではなく、第１及び第２の配線部の各々が、データ配線または走査配線と異なる導電層によって構成されてもよい。

[0294] 但し、上記の各実施形態のように、第１の配線部が、データ配線及び走査配線の一方と同じ導電層により構成され、第２の配線部が、データ配線及び走査配線の他方と同じ導電層により構成されている場合の方が、アクティブマトリクス基板の製造工程が増加するのを防ぐことができる点で好ましい。

産業上の利用可能性

[0295] 本発明は、配線ピッチが小さくなるように配線された複数の信号線において、シート抵抗が異なる２つの導電層を用いた場合でも、隣接する２本の信号線での抵抗変化が小さいアクティブマトリクス基板、及びこれを用いた表示装置に対して有用である。

符号の説明

- [0296]
- １ 液晶表示装置（表示装置）
 - ２ アクティブマトリクス基板
 - ７ 薄膜トランジスタ
 - ８ 画素電極
 - １７ ビデオ信号線（信号線）
 - １７ a 第１の配線部
 - １７ b 第２の配線部
 - １７ c 内側接続部（接続部）
 - １７ d 外側接続部

17 d d (ダミーの) 外側接続部

17 e 外側配線

A、A_y、A'_y 第1の配線群

B、B_y、B'_y 第2の配線群

C、C_y、C'_y 第3の配線群

D、D₁～D_M データ配線 (ソース配線)

G、G₁～G_N ゲート配線 (走査配線)

P 画素

H マトリクス領域 (有効表示領域)

T 端子

T_a 端子領域

請求の範囲

[請求項1]

マトリクス状に配列された複数のデータ配線及び複数の走査配線と、前記複数のデータ配線と前記複数の走査配線との各交差部に対応して設けられたスイッチング素子及び前記スイッチング素子に接続された画素電極を有する画素を備えたアクティブマトリクス基板であって、

前記複数のデータ配線または前記複数の走査配線に対し、外部からの信号を入力する複数の端子と、

前記複数のデータ配線及び前記複数の走査配線のマトリクス状に配列されたマトリクス領域と前記複数の端子が設置された端子領域との間で、前記マトリクス領域から前記端子領域に向かう方向で配線ピッチが小さくなるように設定された配線領域に配線された複数の信号線を備え、

前記複数の各信号線では、一方の端部側が前記データ配線または前記走査配線を駆動するように接続されるとともに、他方の端部側が前記端子に接続され、

前記複数の各信号線は、前記マトリクス領域側及び前記端子領域側にそれぞれ設けられた第1及び第2の配線部と、前記第1及び第2の配線部を接続する接続部を有し、

前記複数の信号線では、隣接する2本の一方の信号線の前記第1及び第2の配線部が互いに異なる第1及び第2の導電層によりそれぞれ構成され、かつ、他方の信号線の前記第1及び第2の配線部が前記第2及び第1の導電層により構成され、

前記複数の各信号線では、その信号線の前記配線領域での配線位置に応じて、当該信号線の前記接続部の位置が定められている、

ことを特徴とするアクティブマトリクス基板。

[請求項2]

前記複数の各信号線では、前記第1及び第2の配線部の長さが互いに等しくなるように、前記接続部の位置が定められている請求項1に

記載のアクティブマトリクス基板。

[請求項3] 前記複数の信号線は、前記配線領域において、当該配線領域での配線長が順次短くなる第1、第2、及び第3の配線群のいずれかの配線群に属するように配線され、

前記第1の配線群では、複数の前記接続部が前記マトリクス領域の一辺と平行となるように配置され、

前記第2の配線群では、複数の前記接続部が前記マトリクス領域に徐々に近づくように当該マトリクス領域の一辺に対して所定の角度で配置され、

前記第3の配線群では、複数の前記接続部が前記マトリクス領域に徐々に離れるように当該マトリクス領域の一辺に対して所定の角度で配置されている請求項1または2に記載のアクティブマトリクス基板。

[請求項4] 前記第1の配線群において、前記マトリクス領域側の端部での配置間隔を P_a とし、前記接続部の配置間隔を P_{ai} とし、

前記第2の配線群において、前記マトリクス領域側の端部での配置間隔を P_b とし、前記接続部の配置間隔を P_{bi} とし、かつ、

前記第3の配線群において、前記マトリクス領域側の端部での配置間隔を P_c とし、前記接続部の配置間隔を P_{ci} とした場合に、下記

(1) 式～(4) 式

$$P_a = P_{ai} \quad \text{—— (1)}$$

$$P_b > P_{bi} \quad \text{—— (2)}$$

$$P_c > P_{ci} \quad \text{—— (3)}$$

$$P_a = P_b = P_c \quad \text{—— (4)}$$

を満足している請求項3に記載のアクティブマトリクス基板。

[請求項5] 前記第1の配線群において、前記マトリクス領域の一辺に対する前記第1の配線部の角度を θ_{a1} とし、前記マトリクス領域の一辺に対する前記第2の配線部の角度を θ_{a2} とし、

前記第2の配線群において、前記マトリクス領域の一辺に対する前記第1の配線部の角度を θ_{b1} とし、前記マトリクス領域の一辺に対する前記第2の配線部の角度を θ_{b2} とし、かつ、

前記第3の配線群において、前記マトリクス領域の一辺に対する前記第1の配線部の角度を θ_{c1} とし、前記マトリクス領域の一辺に対する前記第2の配線部の角度を θ_{c2} とした場合に、下記(5)式及び(6)式

$$\theta_{a1} = \theta_{b1} = \theta_{c1} = \theta_{a2} = \theta_{b2} \text{ ——— (5)}$$

$$\theta_{c2} = 90^\circ \text{ ——— (6)}$$

を満足している請求項4に記載のアクティブマトリクス基板。

[請求項6]

前記第1の配線群と前記第2の配線群との境界において、前記マトリクス領域側の端部での配置間隔を P_{ab} とし、かつ、

前記第2の配線群と前記第3の配線群との境界において、前記マトリクス領域側の端部での配置間隔を P_{bc} とした場合に、下記(7)式

$$P_a = P_{ab} = P_b = P_{bc} = P_c \text{ ——— (7)}$$

を満足している請求項5に記載のアクティブマトリクス基板。

[請求項7]

前記第1の配線群と前記第2の配線群との境界において、前記接続部の配置間隔を P_{abi} とした場合に、下記(8)式

$$P_{ai} \neq P_{abi} \neq P_{bi} \text{ ——— (8)}$$

を満足している請求項4～6のいずれか1項に記載のアクティブマトリクス基板。

[請求項8]

前記第2の配線群と前記第3の配線群との境界において、前記接続部の配置間隔を P_{bci} とした場合に、下記(9)式

$$P_{bi} \neq P_{bci} \neq P_{ci} \text{ ——— (9)}$$

を満足している請求項4～7のいずれか1項に記載のアクティブマトリクス基板。

[請求項9] 前記複数の各信号線では、前記第1及び第2の導電層の一方の導電層により構成された外側配線が前記第2の配線部と前記端子との間に設けられるとともに、

前記第2の配線部が前記第1及び第2の導電層の他方の導電層により構成されている場合には、当該第2の配線部と前記外側配線とは外側接続部を介して接続され、

複数の前記外側接続部は、前記マトリクス領域の一辺と平行になるように配置されている請求項1～8のいずれか1項に記載のアクティブマトリクス基板。

[請求項10] 前記端子の配置間隔を P_{ic} とした場合に、下記(10)式

$$P_{ci} = P_{ic} \quad \text{--- (10)}$$

を満足している請求項9に記載のアクティブマトリクス基板。

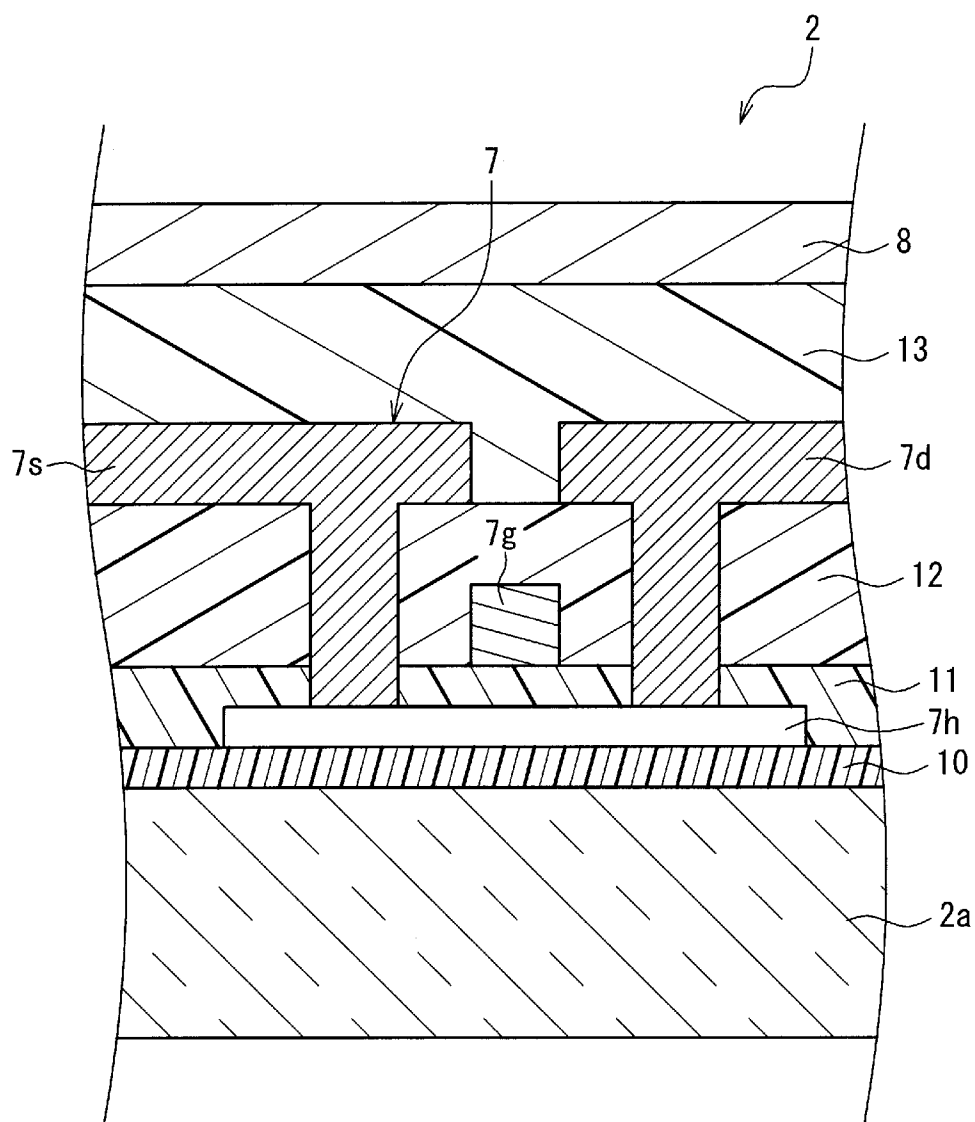
[請求項11] 前記複数の各信号線は、前記データ配線に接続されるビデオ信号線である請求項1～10のいずれか1項に記載のアクティブマトリクス基板。

[請求項12] 前記第1の配線部が、前記データ配線及び前記走査配線の一方と同じ導電層により構成され、

前記第2の配線部が、前記データ配線及び前記走査配線の他方と同じ導電層により構成されている請求項1～11のいずれか1項に記載のアクティブマトリクス基板。

[請求項13] 請求項1～12のいずれか1項に記載のアクティブマトリクス基板を用いたことを特徴とする表示装置。

[図3]



[図4]

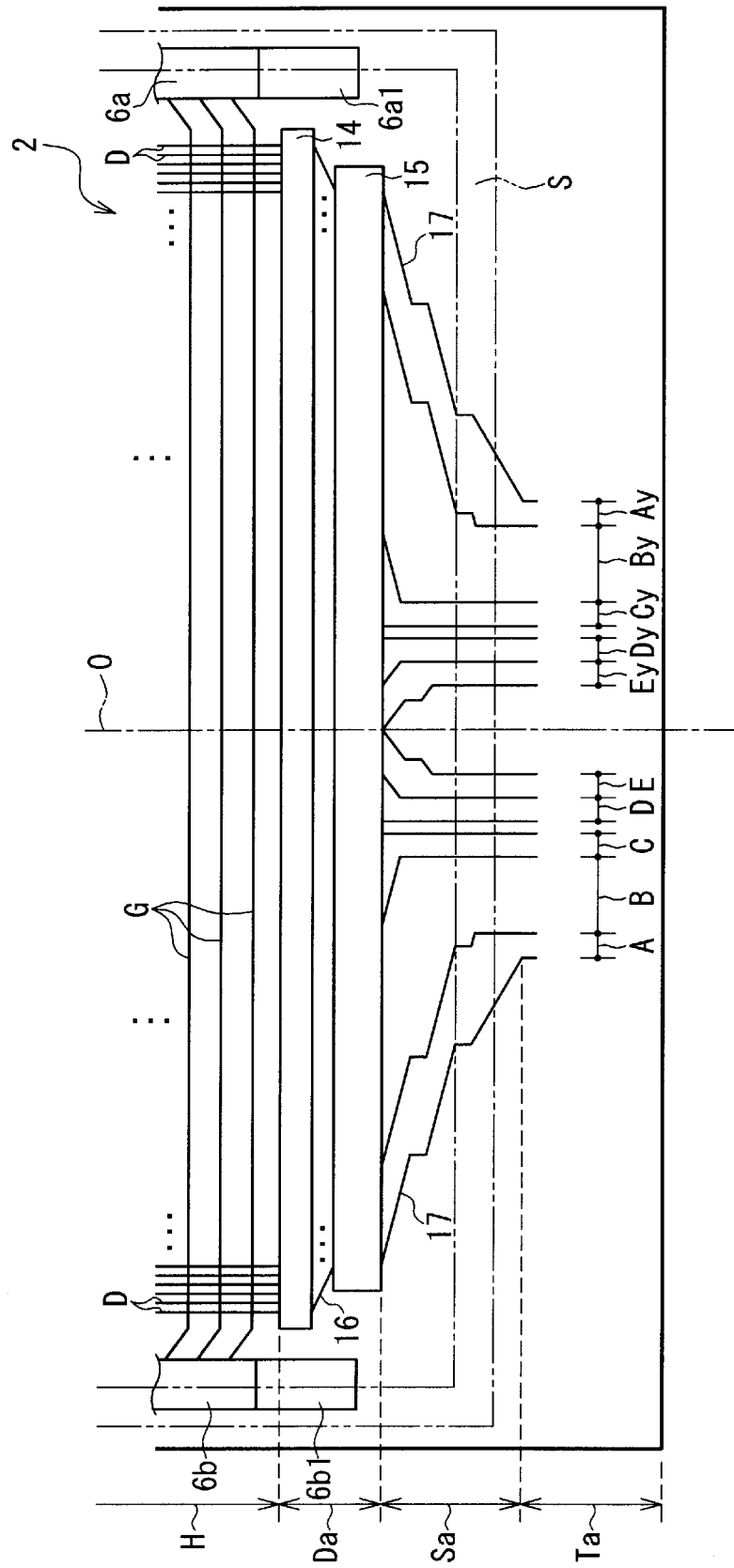
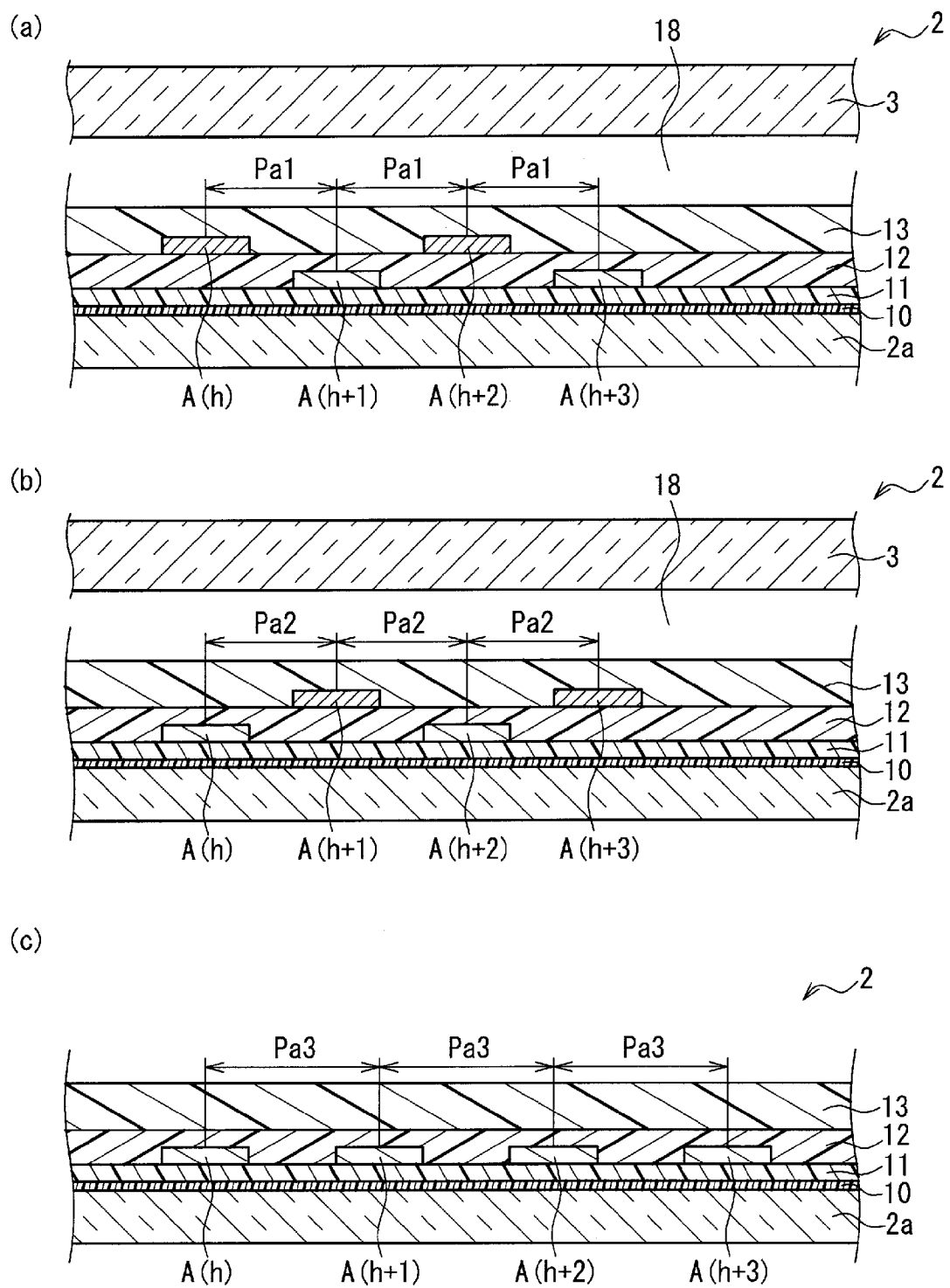
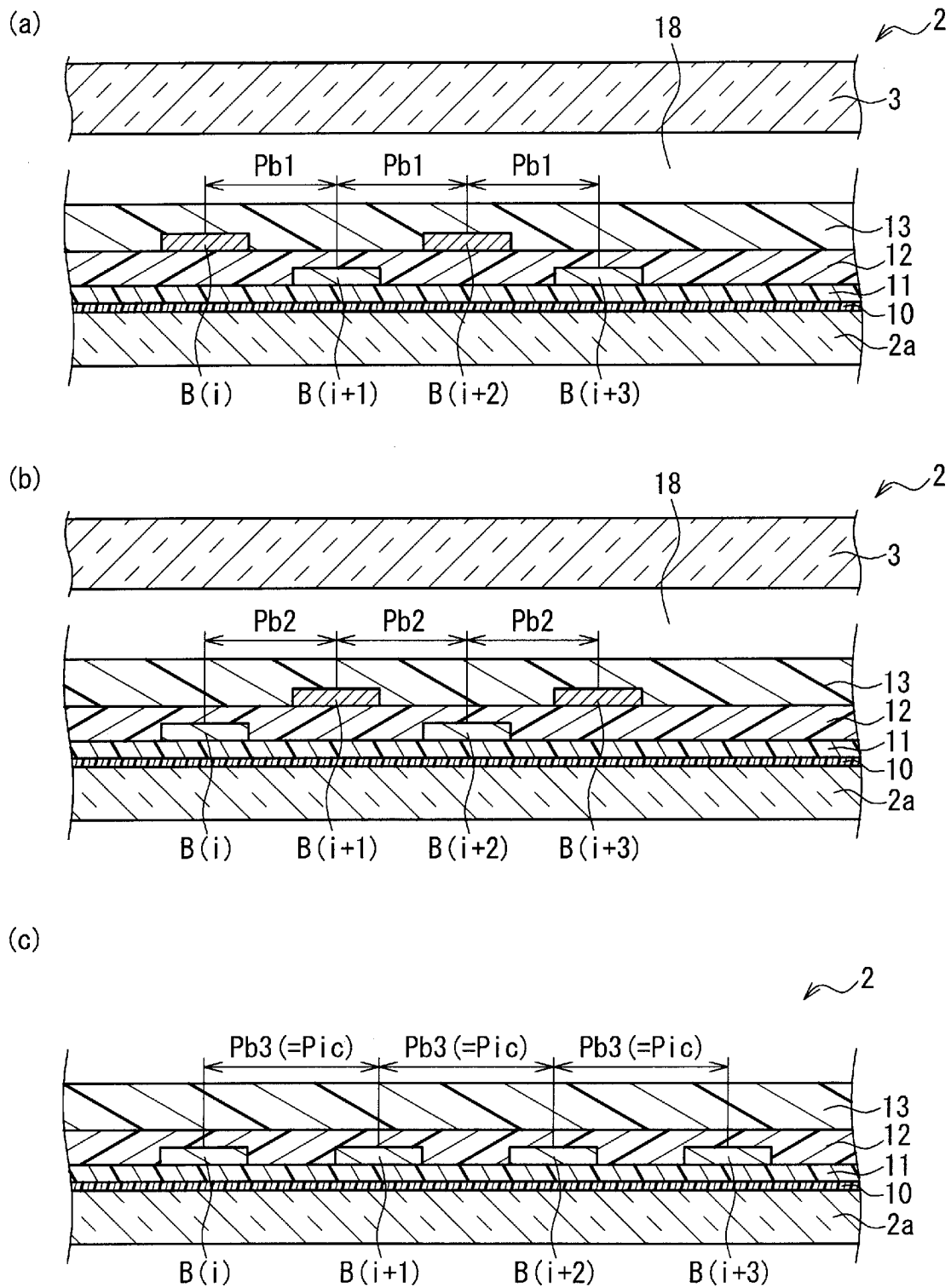


Figure 1 is a cross-sectional view of a semiconductor device 2. The device is built on a substrate 18. A top layer 3 is present. Below it, a series of layers and structures are shown, including 15s, 15d, 15g, 15h, 15Tr, 17a, 17b, 17c, 17d, 17e, 13, 12, 11, 10, and 2a. Dimensions are indicated: h1, h2, h3, la, Sa, 0a, Da, Ta, and T.

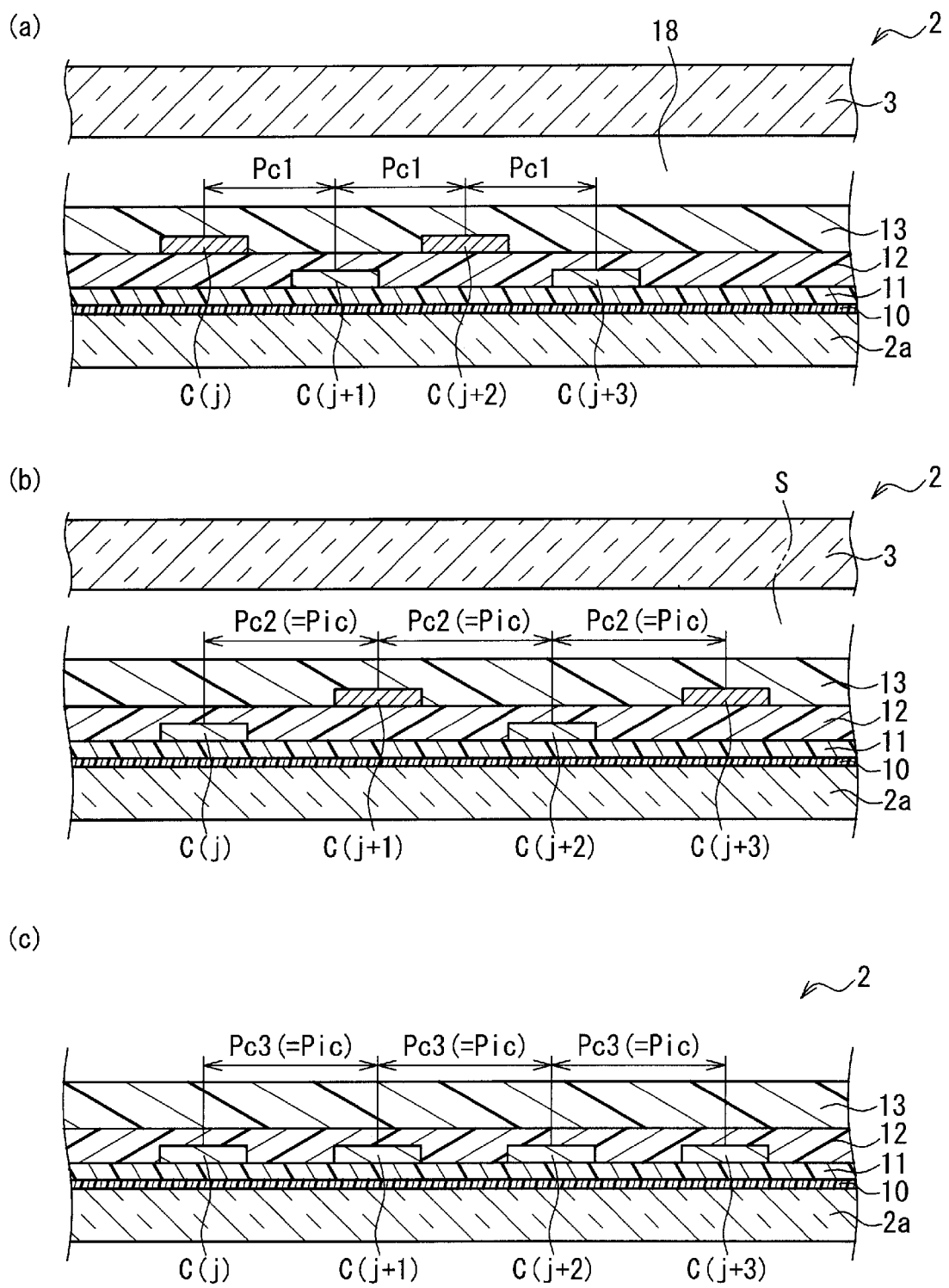
[図10]



[図12]

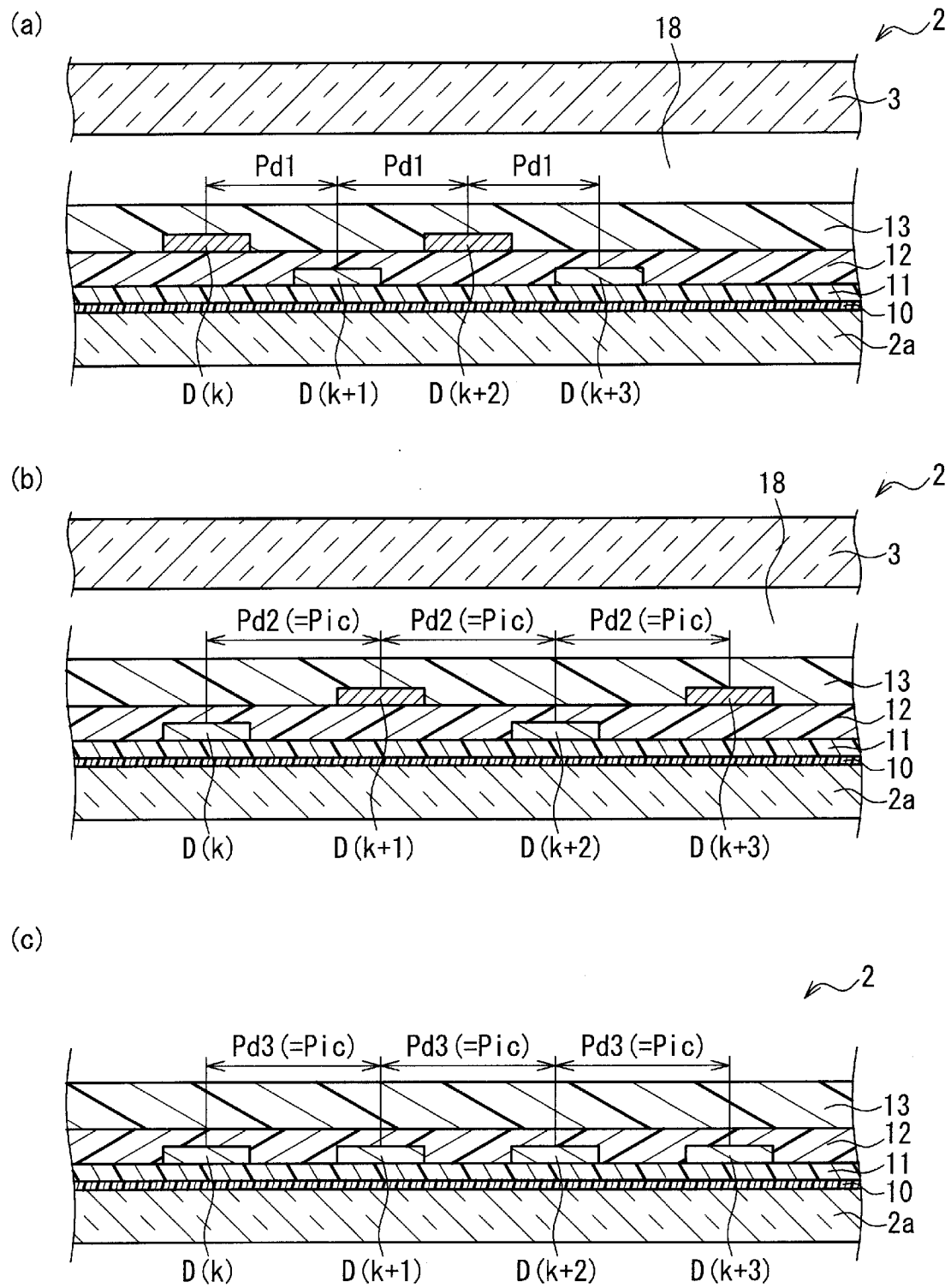


[図14]

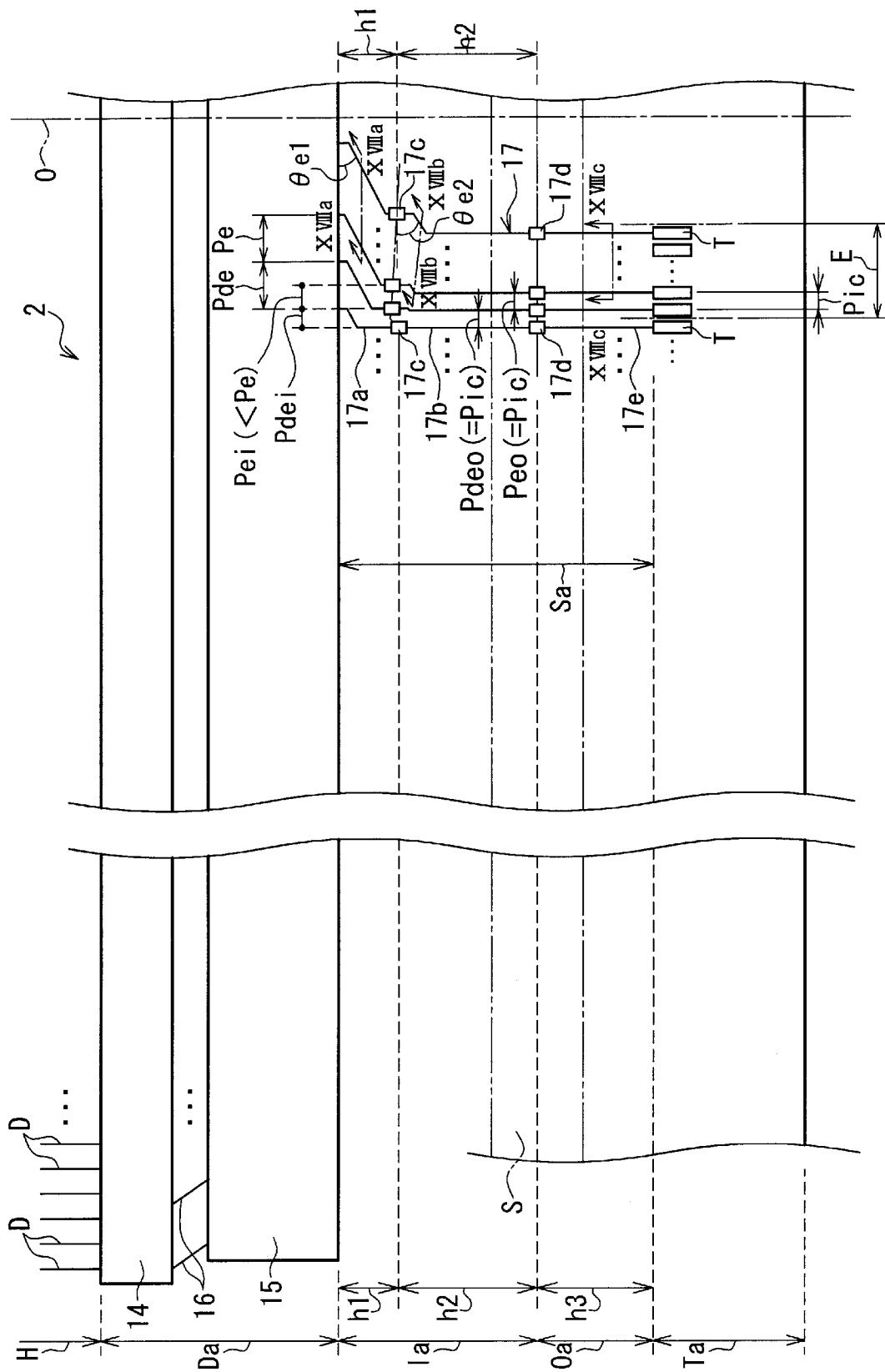


[illegible]

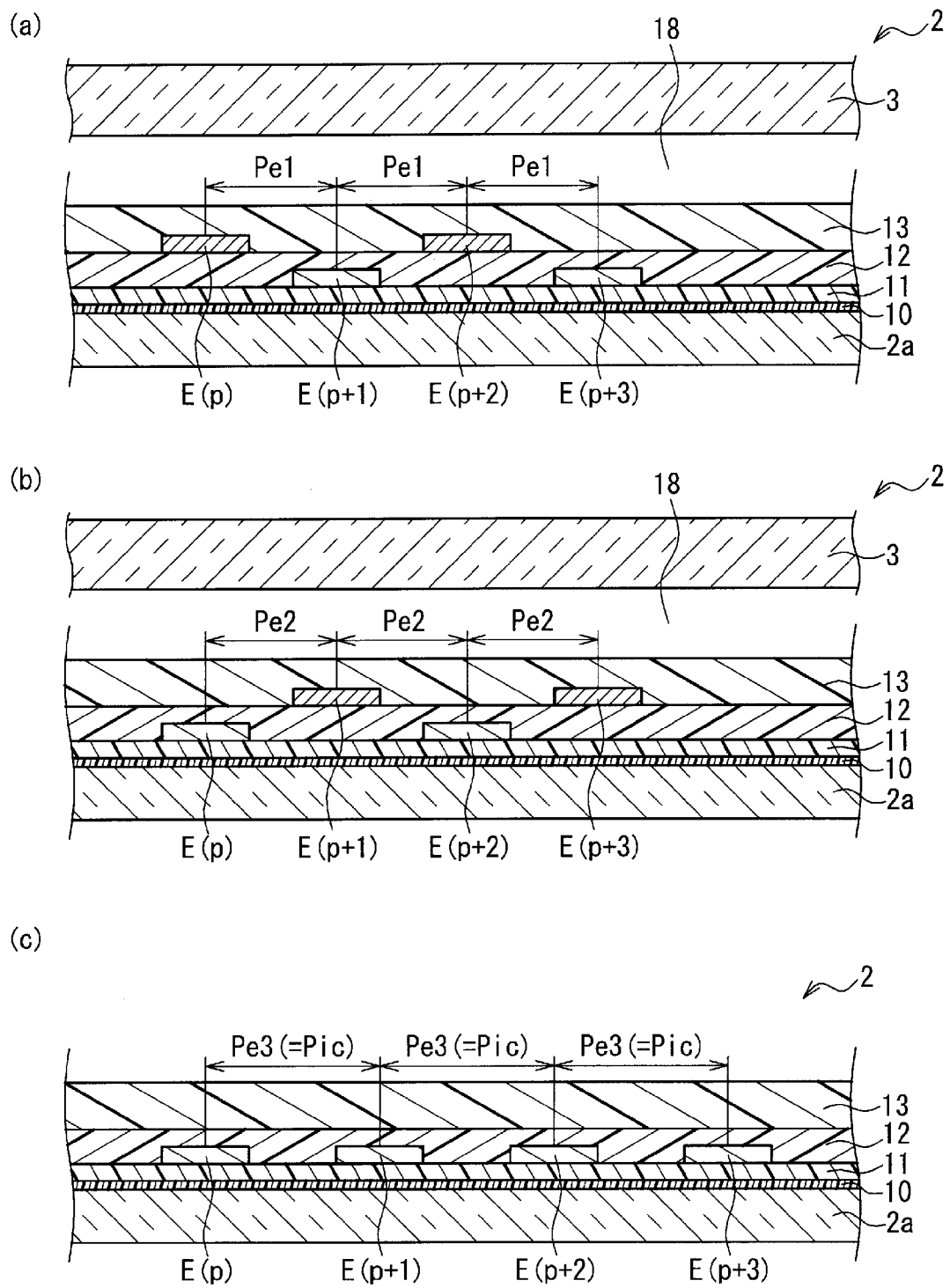
[図16]



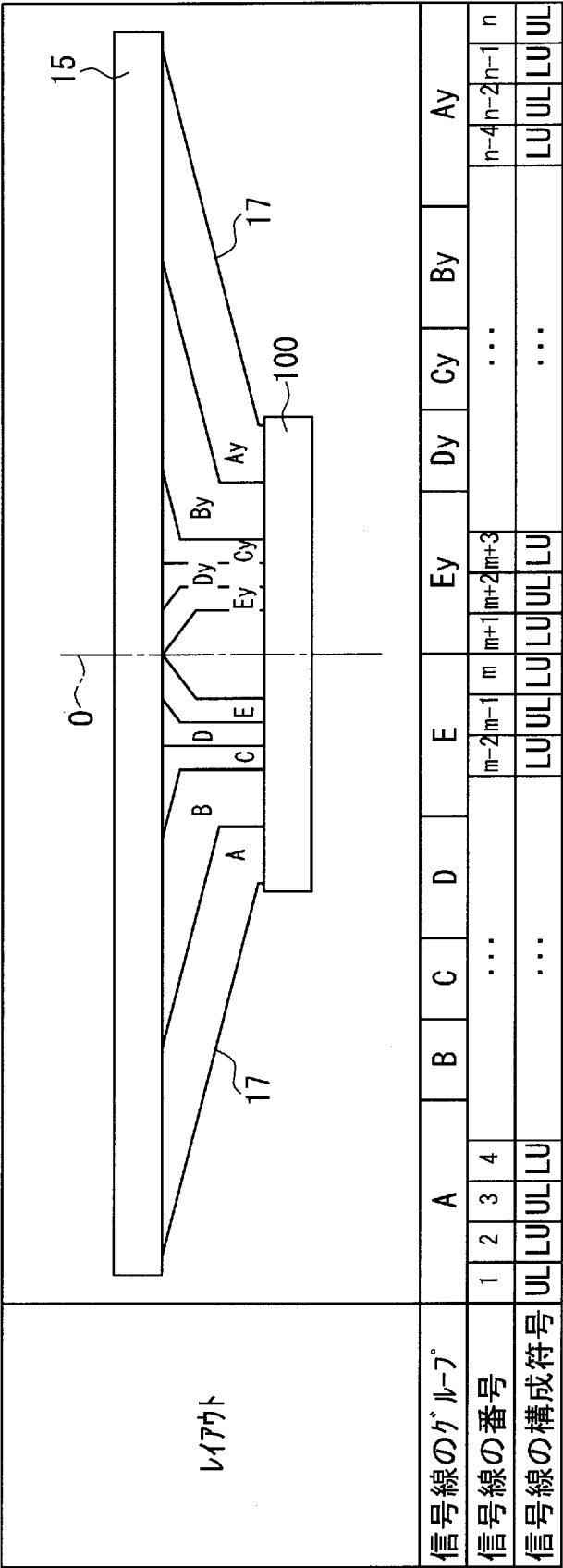
[図17]



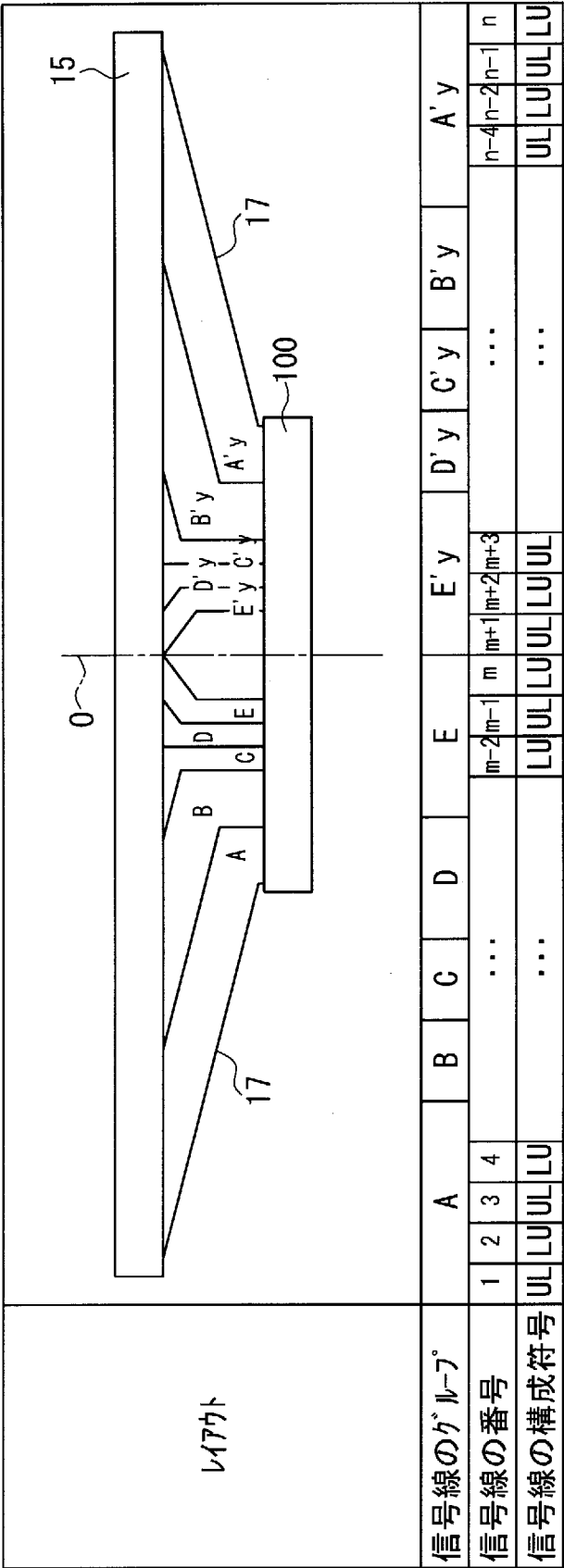
[図18]



[図19]



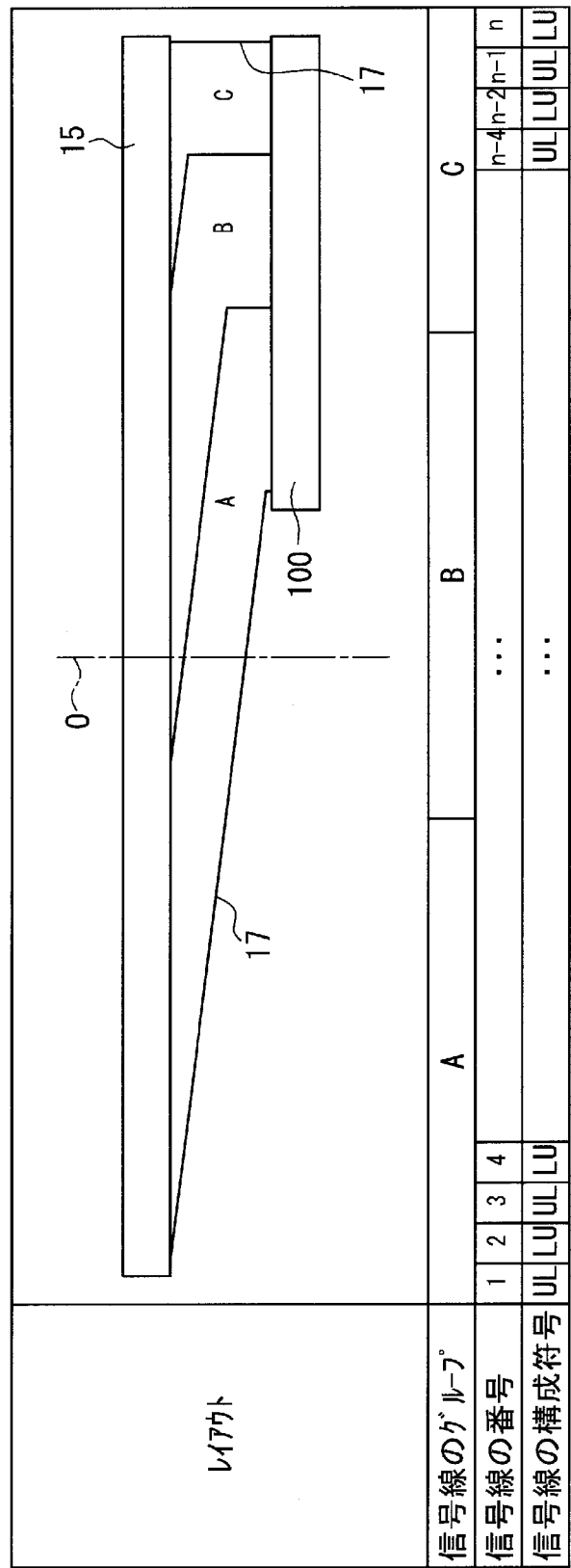
[図20]



レイアウト																	
	信号線のグループ		A		B		C		C'y		B'y		A'y				
	1	2	3	4	...		m-2	m-1	m	m+1	m+2	m+3	n-4	n-3	n-2	n-1	n
信号線の番号	UL	LU	UL	LU	...		LU	LU	LU	LU	LU	LU	UL	LU	UL	LU	LU
信号線の構成符号	UL	LU	UL	LU	...		LU	LU	LU	LU	LU	LU	UL	LU	UL	LU	LU

レイアウト												
	信号線のゲル-フ											
	信号線の番号											
信号線の構成符号	1	2	3	4	...				...			
	UL	LU	UL	LU	LU'UL				LU'UL			
					m-2m-1				m			
					m+1m+2m+3				A'			
					B'				C' Cy By Ay			
					n-4n-2n-1				n			
					LU'UL				LU'UL			

[図23]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/050696

A. CLASSIFICATION OF SUBJECT MATTER

G09F9/30(2006.01)i, G02F1/1345(2006.01)i, G02F1/1368(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09F9/00-9/46, G02F1/1345, G02F1/1368

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	WO 2011/061961 A1 (Sharp Corp.), 26 May 2011 (26.05.2011), paragraphs [0045] to [0067]; fig. 1 to 4, 6 & US 2012/0235713 A1 & CN 102667897 A	1, 2, 11-13 9, 10 3-8
Y	JP 2007-86474 A (Kyocera Corp.), 05 April 2007 (05.04.2007), paragraphs [0016] to [0028]; fig. 1, 2, 4, 5 (Family: none)	9, 10
Y	JP 2007-140378 A (Toshiba Matsushita Display Technology Co., Ltd.), 07 June 2007 (07.06.2007), paragraphs [0010] to [0033]; fig. 1 to 4 (Family: none)	10

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20 February, 2014 (20.02.14)

Date of mailing of the international search report
04 March, 2014 (04.03.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/050696

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-2582 A (Hitachi Displays, Ltd.), 06 January 2011 (06.01.2011), paragraphs [0045] to [0050]; fig. 1 to 4 & US 2010/0321624 A1	1-13
A	JP 2005-91962 A (Sharp Corp.), 07 April 2005 (07.04.2005), paragraphs [0035], [0036], [0077] to [0081]; fig. 1, 2, 6, 7 & US 2006/0138461 A1 & EP 1667090 A1 & WO 2005/029450 A1 & KR 10-2005-0086699 A & CN 1717710 A & TW 001294549 B	1-13

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09F9/30(2006.01)i, G02F1/1345(2006.01)i, G02F1/1368(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09F9/00-9/46, G02F1/1345, G02F1/1368

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	WO 2011/061961 A1（シャープ株式会社）2011.05.26, 段落0045 - 0067、図1-4、6 & US 2012/0235713 A1 & CN 102667897 A	1, 2, 11-13 9, 10 3-8
Y	JP 2007-86474 A（京セラ株式会社）2007.04.05, 段落0016-0 028、図1、2、4、5（ファミリーなし）	9, 10

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 0 . 0 2 . 2 0 1 4

国際調査報告の発送日

0 4 . 0 3 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小野 博之

2 I

4 0 7 2

電話番号 03-3581-1101 内線 3273

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-140378 A (東芝松下ディスプレイテクノロジー株式会社) 2007.06.07, 段落 0 0 1 0 - 0 0 3 3、図 1 - 4 (ファミリーなし)	10
A	JP 2011-2582 A (株式会社 日立ディスプレイズ) 2011.01.06, 段 落 0 0 4 5 - 0 0 5 0、図 1 - 4 & US 2010/0321624 A1	1-13
A	JP 2005-91962 A (シャープ株式会社) 2005.04.07, 段落 0 0 3 5、 0 0 3 6、0 0 7 7 - 0 0 8 1、図 1、2、6、7 & US 2006/0138461 A1 & EP 1667090 A1 & WO 2005/029450 A1 & KR 10-2005-0086699 A & CN 1717710 A & TW 001294549 B	1-13