(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年9月29日(29.09.2022)

WIPO | PCT

(10) 国際公開番号
WO 2022/201520 A1

(51) 国際特許分類:
G10K 11/178 (2006.01)

(21) 国際出願番号： PCT/JP2021/012966

(22) 国際出願日： 2021年3月26日(26.03.2021)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(71) 出願人: 本田技研工業株式会社 (**HONDA MOTOR CO., LTD.**) [JP/JP]; 〒1078556 東京都港区南青山二丁目１番１号 Tokyo (JP).

(72) 発明者: 井上敏郎(**INOUE Toshio**); 〒3510193 埼玉県和光市中央１丁目４番１号 株式会社本田技術研究所内 Saitama (JP). 王循(**WANG Xun**); 〒3510193 埼玉県和光市中央１丁目４番１号 株式会社本田技術研究所内 Saitama (JP).

(74) 代理人: 千葉剛宏，外(**CHIBA Yoshihiro** et al.); 〒1510053 東京都渋谷区代々木２丁目１番１号 新宿マインズタワー １６階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

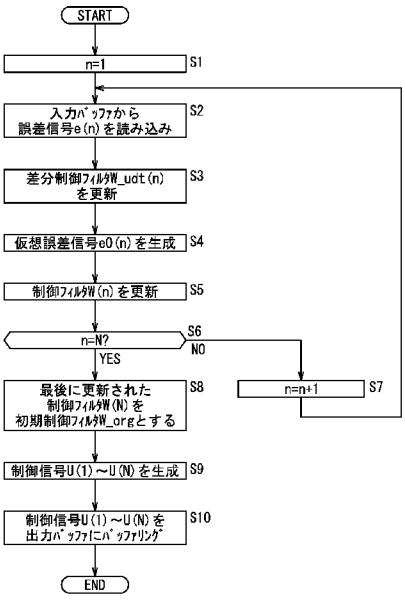
(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS,

WO 2022/201520 A1

(54) **Title:** ACTIVE NOISE CONTROL DEVICE, ACTIVE NOISE CONTROL METHOD, PROGRAM, AND NON-TRANSITORY TANGIBLE COMPUTER-READABLE STORAGE MEDIUM

(54) 発明の名称： 能動型騒音制御装置、能動型騒音制御方法、プログラム及び非一時的な有形のコンピュータ可読記憶媒体

FIG. 4



(57) **Abstract:** An active noise control device (10) controls a speaker (18) on the basis of an error signal outputted from a detector (32) that has detected, at a control point, a synthesized sound of a noise transmitted from a vibration source and a cancellation sound outputted from the speaker (18) in order to cancel out the noise, and is provided with a control signal generation unit (62) that generates a control signal for controlling the speaker (18) by performing signal processing on a reference signal by a control filter corresponding to an error signal buffered at the end of an input buffer (72) for buffering error signals (e) on a time-series basis.

(57) 要約：振動源から伝達される騒音と騒音を打ち消すためにスピーカ（１８）から出力された相殺音との合成音を制御点において検出した検出器（３２）から出力される誤差信号に基づいて、スピーカ（１８）を制御する能動型騒音制御装置（１０）であって、誤差信号（ｅ）を時系列でバッファリングする入力バッファ（７２）の最後尾にバッファリングされている誤差信号に対応する制御フィルタにより基準信号を信号処理をして、スピーカ（１８）を制御する制御信号を生成する制御信号生成部（６２）を備える。

［続葉有］

MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一　国際調査報告（条約第21条(3)）

明　細　書

発明の名称 ：

能動型騒音制御装置、能動型騒音制御方法、プログラム及び非一時的な有形のコンピュータ可読記憶媒体

技術分野

[0001] 本発明は、振動源から伝達される騒音と騒音を打ち消すためにスピーカから出力された相殺音との合成音を制御点において検出した検出器から出力される誤差信号に基づいて、スピーカを制御する能動型騒音制御装置及び能動型騒音制御方法、並びに、当該能動型騒音制御方法をコンピュータに実行させるプログラム、当該プログラムが記憶された非一時的な有形のコンピュータ可読記憶媒体に関する。

背景技術

[0002] 特開２００８－２３９０９８号公報では、プロペラシャフトの回転周波数に基づく基準信号を生成し、基準信号を適応フィルタにより信号処理を行って、スピーカを制御する制御信号を生成するものが開示されている。制御信号によりスピーカが制御されることにより、スピーカから騒音を打ち消す相殺音が出力されて、騒音が低減される。適用フィルタの更新は、車内に設けられたマイクロフォンにより出力される誤差信号、及び、基準信号を補正値により補正して生成される参照信号とに基づいて行われる。

発明の概要

[0003] スマートフォン等の汎用ＯＳにより駆動される汎用端末において音情報処理が行われる場合、音情報信号である入力信号と出力信号のそれぞれがバッファにバッファリングされる。そのため、入力信号が入力されてから、入力信号に対応する出力信号が出力されるまでの遅延時間が長期化する。特開２００８－２３９０９８号公報の技術を、汎用端末に適用した場合、遅延時間の長期化により、騒音の低減性能が悪化するおそれがある。

[0004] 本発明は、上記の問題を解決するためになされたものであり、音情報信号

である入力信号と出力信号のそれぞれがバッファにバッファリングされて音情報処理が行われる場合において、能動型騒音制御の性能向上を図ることができる能動型騒音制御装置及び能動型騒音制御方法、並びに、当該能動型騒音制御方法をコンピュータに実行させるプログラム、当該プログラムが記憶された非一時的な有形のコンピュータ可読記憶媒体を提供することを目的とする。

[0005] 本発明の第１の態様は、振動源から伝達される騒音と前記騒音を打ち消すためにスピーカから出力された相殺音との合成音を制御点において検出した検出器から出力される誤差信号に基づいて、前記スピーカを制御する能動型騒音制御装置であって、前記誤差信号を時系列でバッファリングする入力バッファと、前記入力バッファにバッファリングされているそれぞれの前記誤差信号に基づいて、適応フィルタである制御フィルタを適応更新する制御フィルタ更新部と、前記振動源の振動周波数に応じた基準信号を生成する基準信号生成部と、前記入力バッファの最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタにより前記基準信号を信号処理をして、前記スピーカを制御する制御信号を生成する制御信号生成部と、を備える。

[0006] 本発明の第２の態様は、振動源から伝達される騒音と前記騒音を打ち消すためにスピーカから出力された相殺音との合成音を制御点において検出した検出器から出力される誤差信号に基づいて、前記スピーカを制御する能動型騒音制御装置であって、前記振動源の振動周波数に応じた基準信号を生成する基準信号生成部と、前記基準信号を適応フィルタである制御フィルタにより信号処理をして、仮想制御信号を生成する仮想制御信号生成部と、前記仮想制御信号を適応フィルタである二次経路フィルタにより信号処理をして、第１仮想相殺音信号を生成する第１仮想相殺音信号生成部と、前記基準信号を前記二次経路フィルタにより信号処理をして、参照信号を生成する参照信号生成部と、前記参照信号を前記制御フィルタにより信号処理をして、第２仮想相殺音信号を生成する第２仮想相殺音信号生成部と、前記参照信号を差

分制御フィルタにより信号処理をして、第３仮想相殺音信号を生成する第３仮想相殺音信号生成部と、前記基準信号を適応フィルタである一次経路フィルタにより信号処理をして、推定騒音信号を生成する推定騒音信号生成部と、前記誤差信号を時系列でバッファリングする入力バッファと、前記入力バッファにバッファリングされているそれぞれの前記誤差信号、及び、前記第３仮想相殺音信号に基づき、第１仮想誤差信号を生成する第１仮想誤差信号生成部と、前記第１仮想誤差信号、前記第１仮想相殺音信号、及び、前記推定騒音信号に基づき、第２仮想誤差信号を生成する第２仮想誤差信号生成部と、前記第２仮想相殺音信号、及び、前記推定騒音信号に基づき、第３仮想誤差信号を生成する第３仮想誤差信号生成部と、前記基準信号、及び、前記第２仮想誤差信号に基づき、前記第２仮想誤差信号の大きさが最小となるように前記一次経路フィルタを遂次適応更新する一次経路フィルタ更新部と、前記仮想制御信号、及び、前記第２仮想誤差信号に基づき、前記第２仮想誤差信号の大きさが最小となるように前記二次経路フィルタを遂次適応更新する二次経路フィルタ更新部と、前記参照信号、及び、前記第３仮想誤差信号に基づき、前記第３仮想誤差信号の大きさが最小となるように前記制御フィルタを適応更新する制御フィルタ更新部と、前記入力バッファの最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタにより前記基準信号を信号処理をして、前記スピーカを制御する制御信号を生成する制御信号生成部と、を備える。

[0007] 本発明の第３の態様は、振動源から伝達される騒音と前記騒音を打ち消すためにスピーカから出力された相殺音との合成音を制御点において検出した検出器から出力される誤差信号に基づいて、前記スピーカを制御する能動型騒音制御方法であって、前記誤差信号を時系列でバッファリングし、バッファリングされているそれぞれの前記誤差信号に対応づけて、適応フィルタである制御フィルタを適応更新し、前記振動源の振動周波数に応じた基準信号を生成し、最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタにより前記基準信号を信号処理をして、前記スピーカを制御す

る制御信号を生成する。

[0008] 本発明の第４の態様は、上記第３の態様の能動型騒音制御方法をコンピュータに実行させる、プログラムである。

[0009] 本発明の第５の態様は、上記第３の態様の能動型騒音制御方法をコンピュータに実行させるプログラムが記憶された、非一時的な有形のコンピュータ可読記憶媒体である。

[0010] 本発明では、能動型騒音制御の性能向上を図ることができる。

図面の簡単な説明

[0011] [図1]能動型騒音制御装置において実行される能動型騒音制御の概要を説明する図である。

[図2]能動型騒音制御部の制御ブロック図である。

[図3]制御信号の生成の概要を説明する図である。

[図4]能動型騒音制御装置において行われる制御信号生成処理の流れを示すフローチャートである。

[図5]能動型騒音制御装置において実行される能動型騒音制御の概要を説明する図である。

[図6]能動型騒音制御部の制御ブロック図である。

[図7]能動型騒音制御装置において行われる制御信号生成処理の流れを示すフローチャートである。

[図8]振動周波数に対する音圧レベルを示すグラフである。

[図9]振動周波数に対する音圧レベルを示すグラフである。

[図10]能動型騒音制御装置の制御ブロック図である。

発明を実施するための形態

[0012] 〔第１実施形態〕

［能動型騒音制御の概要］

図１は、能動型騒音制御装置１０において実行される能動型騒音制御の概要を説明する図である。

[0013] 車両１３の車室１４内には騒音源１１から発せられた騒音が伝達される。

本実施形態の能動型騒音制御装置１０は、車室１４内に設けられたスピーカ１８から相殺音を出力させて、車室１４内の制御点における騒音の音圧を低減する。

[0014] 本実施形態の能動型騒音制御装置１０は、例えば、スマートフォン等の汎用ＯＳにより駆動される端末（以下、汎用端末）である。本実施形態では、能動型型騒制御プログラムがインストールされた汎用端末が能動型騒音制御プログラムを実行することにより、汎用端末は能動型騒音制御装置１０として機能する。汎用端末は、携帯端末でなくともよい。汎用端末は、車両１３に取り付けられてインフォテインメント機器として機能するものであってもよい。

[0015] 能動型騒音制御装置１０は、有線又は無線により車両１３に接続されて、マイクロフォン３２から出力される誤差信号ｅを取得する。また、能動型騒音制御装置１０は、スピーカ１８を制御する制御信号Ｕを出力する。

[0016] 本実施形態では、乗員の耳の近くを制御点とするために、図１に示すように車室１４内のシート３４のヘッドレスト３６にマイクロフォン３２が設けられている。誤差信号ｅは、制御点における騒音ｄと、制御点における相殺音ｙとの合成音を検出したマイクロフォン３２から出力される信号である。

[0017] 能動型騒音制御装置１０は、不図示の演算部及び記憶部を有する。演算部は、例えば、ＣＰＵ（Ｃｅｎｔｒａｌ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）、ＧＰＵ（Ｇｒａｐｈｉｃｓ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）等のプロセッサによって構成される。

[0018] 演算部は、不図示の判定部及び制御部を有している。判定部及び制御部は、記憶部に記憶されているプログラムが演算部によって実行されることによって実現される。

[0019] なお、判定部及び制御部の少なくとも一部が、ＡＳＩＣ（Ａｐｐｌｉｃａｔｉｏｎ Ｓｐｅｃｉｆｉｃ Ｉｎｔｅｇｒａｔｅｄ Ｃｉｒｃｕｉｔ）、ＦＰＧＡ（Ｆｉｅｌｄ－Ｐｒｏｇｒａｍｍａｂｌｅ Ｇａｔｅ Ａｒｒａｙ）等の集積回路によって実現されるようにしてもよい。また、判定部及び制

御部の少なくとも一部が、ディスクリートデバイスを含む電子回路によって構成されるようにしてもよい。

[0020] 記憶部は、非一時的な有形のコンピュータ可読記憶媒体であって、不図示の揮発性メモリと、不図示の不揮発性メモリとによって構成され得る。揮発性メモリとしては、例えばＲＡＭ（Ｒａｎｄｏｍ　Ａｃｃｅｓｓ　Ｍｅｍｏｒｙ）等が挙げられ得る。不揮発性メモリとしては、例えばＲＯＭ（Ｒｅａｄ　Ｏｎｌｙ　Ｍｅｍｏｒｙ）、フラッシュメモリ等が挙げられ得る。データ等が、例えば揮発性メモリに記憶され得る。プログラム、テーブル、マップ等が、例えば不揮発性メモリに記憶される。記憶部の少なくとも一部が、上述したようなプロセッサ、集積回路等に備えられていてもよい。

[0021] ［能動型騒音制御装置の構成］

図２は、能動型騒音制御装置１０の制御ブロック図である。以下では、スピーカ１８からマイクロフォン３２への音の伝達経路を二次経路と称し、二次経路の伝達特性をＣとする。

[0022] 能動型騒音制御装置１０は、入力バッファ７２、出力バッファ６４、基準信号生成部８０、制御信号生成部８２、参照信号生成部８４、仮想相殺音信号生成部８６、差分制御フィルタ更新部８８、仮想誤差信号生成部９０及び制御フィルタ更新部９２を有している。基準信号生成部８０、制御信号生成部８２、参照信号生成部８４、仮想相殺音信号生成部８６、差分制御フィルタ更新部８８、仮想誤差信号生成部９０及び制御フィルタ更新部９２は、前述の記憶部に記憶されたプログラムが演算部において実行されることにより実現される。入力バッファ７２及び出力バッファ６４は、記憶部により実現される。

[0023] 入力バッファ７２は、バッファサイズがＮであって、Ｎ個の誤差信号ｅ（１）～ｅ（Ｎ）を時系列でバッファリングする。入力バッファ７２にバッファリングされている誤差信号ｅ（１）～ｅ（Ｎ）のうち、バッファ番号ｎが「１」である誤差信号ｅ（１）が最初にバッファリングされた誤差信号であり、バッファ番号ｎが「Ｎ」である誤差信号ｅ（Ｎ）が最後にバッファリン

グされた誤差信号である。

[0024] 入力バッファ７２にバッファリングされた誤差信号ｅ（ｎ）は、能動型騒音制御装置１０において、１回の制御周期で１つの誤差信号ｅ（ｎ）が処理される。以下では、誤差信号ｅ（ｎ）が処理される制御周期と、同じ制御周期において処理された信号及びフィルタを、バッファ番号ｎを用いて表現することがある。例えば、誤差信号ｅ（１）が処理される制御周期と、同じ制御周期において処理された制御信号はＵ（１）と表現され、制御フィルタはＷ（１）と表現される。すなわち、制御信号Ｕ（ｎ）は誤差信号ｅ（ｎ）に対応する制御信号であり、制御フィルタＷ（ｎ）は誤差信号ｅ（ｎ）に対応する制御フィルタであることを示す。

[0025] 入力バッファ７２にバッファリングされている誤差信号ｅ（ｎ）は、マイクロフォン３２が出力したアナログ信号がアナログ／デジタル変換器５１においてデジタル信号に変換された信号である。

[0026] 出力バッファ６４は、バッファサイズがＮであって、後述する制御信号生成部８２で生成されたＮ個の制御信号Ｕ（１）～Ｕ（Ｎ）を時系列でバッファリングする。出力バッファ６４にＮ個のＵ（１）～Ｕ（Ｎ）が溜まると、制御信号Ｕ（１）から順にデジタル／アナログ変換器４１によりアナログ信号に変換されて、スピーカ１８に出力される。

[0027] 基準信号生成部８０は、音圧低減対象の騒音の信号として基準信号Ｘ（ｎ）を生成する。後述する適応ＦＩＲ(Finite Impulse Response)フィルタのタップ数をＭとすると、基準信号Ｘ（ｎ）は次のベクトルにより示すことができる。

[0028] [数1]

$$X(n)=[x(n),x(n-1),\cdots,x(n-M+1)]^{T} \quad \cdots(1)$$

[0029] 制御信号生成部８２は、基準信号Ｘ（ｎ）を制御フィルタＷ（Ｎ）により信号処理をして、制御信号Ｕ（ｎ）を生成する。制御フィルタＷ（Ｎ）は、入力バッファ７２の最後尾にバッファリングされている誤差信号ｅ（Ｎ）に

対応する制御フィルタである。制御信号生成部８２では、制御フィルタＷ（Ｎ）として適応ＦＩＲフィルタが用いられている。制御フィルタＷ（Ｎ）を含むそれぞれの制御フィルタＷ（ｎ）は、後述する制御フィルタ更新部９２において更新されて最適化される。なお、制御フィルタＷ（ｎ）は、次のベクトルにより示すことができる。

[0030] [数2]

$$W(n)=[W0(n),W1(n),\cdots,WM-1(n)]^{T} \quad \cdots(2)$$

[0031] また、制御信号Ｕ（ｎ）は次のベクトルにより示すことができる。

[0032] [数3]

$$U(n)=[u(n),u(n-1),\cdots,u(n-M+1)]^{T} \quad \cdots(3)$$

[0033] 制御信号Ｕ（ｎ）の要素ｕ（ｎ）は次の式により示すことができる。以下では、式中の「＊」は畳み込み演算を示す。

[0034] [数4]

$$u(n)=W(N)^{T} * X(n) \quad \cdots(4)$$

[0035] 参照信号生成部８４は、基準信号Ｘ（ｎ）を二次経路フィルタＣ＾により信号処理をして、参照信号Ｒ（ｎ）を生成する。二次経路フィルタＣ＾は、あらかじめ二次経路の伝達特性Ｃに同定された固定値である。二次経路フィルタＣ＾は、次のベクトルにより示すことができる。

[0036] [数5]

$$C^{\wedge}=[C0^{\wedge},C1^{\wedge},\cdots,CM-1^{\wedge}]^{T} \quad \cdots(5)$$

[0037] また、参照信号Ｒ（ｎ）は次のベクトルにより示すことができる。

[0038] [数6]

$$R(n)=[r(n),r(n-1),\cdots,r(n-M+1)]^{T} \quad \cdots(6)$$

[0039] 参照信号Ｒ（ｎ）の要素ｒ（ｎ）は次の式により示すことができる。

[0040] [数7]

$$r(n)=C^{\wedge T} * X(n) \quad \cdots(7)$$

[0041] 仮想相殺音信号生成部８６は、参照信号Ｒ（ｎ）を差分制御フィルタＷ__ｕｄｔ（ｎ）により信号処理をして、仮想相殺音信号ｙ＾（ｎ）を生成する。差分制御フィルタＷ__ｕｄｔ（ｎ）については、後に詳述する。仮想相殺音信号ｙ＾（ｎ）は次の式により示すことができる。

[0042] [数8]

$$y^{\wedge}(n)=W_udt(n)^{T} * R(n) \quad \cdots(8)$$

[0043] 差分制御フィルタ更新部８８は、差分制御フィルタＷ__ｕｄｔ（ｎ）を更新する。差分制御フィルタＷ__ｕｄｔ（ｎ）の更新については、後に詳述する。

[0044] 仮想誤差信号生成部９０は、入力バッファ７２にバッファリングされている誤差信号ｅ（ｎ）、及び、仮想相殺音信号ｙ＾（ｎ）に基づいて仮想誤差信号ｅ０（ｎ）を生成する。仮想誤差信号生成部９０は、加算器９０ａを有している。誤差信号ｅ（ｎ）と仮想相殺音信号ｙ＾（ｎ）とが、加算器９０ａにおいて加算されて仮想誤差信号ｅ０（ｎ）が生成される。

[0045] 制御フィルタ更新部９２は、仮想誤差信号ｅ０（ｎ）が最小となるように、適応アルゴリズム（例えば、ＬＭＳ（Least Mean Square）アルゴリズム）により、制御フィルタＷ（ｎ）を遂次適応更新する。制御フィルタＷ（ｎ）の更新については、後に詳述する。

[0046] ［制御信号Ｕ（ｎ）の生成の概要］

図３は、制御信号Ｕ（ｎ）の生成の概要を説明する図である。本実施形態の能動型騒音制御装置１０は、スマートフォン等の汎用ＯＳにより駆動される端末である。本実施形態の能動型騒音制御装置１０は、サンプリング周波数（例えば、４４．１［ｋＨｚ］や４８［ｋＨｚ］）で誤差信号ｅをサンプ

リングし、アナログ／デジタル変換器５１により遂次デジタル信号に変換して、入力バッファ７２にバッファリングする。

[0047] 入力バッファ７２にバッファリングされている誤差信号ｅ（ｎ）の個数がＮに達すると、制御フィルタ更新部７６は、入力バッファ７２にバッファリングされているそれぞれの誤差信号ｅ（１）～ｅ（Ｎ）に基づいて、制御フィルタＷ（ｎ）の更新を繰り返し行う。そして、制御信号生成部６２は、入力バッファ７２にバッファリングされている最後の誤差信号ｅ（Ｎ）に基づいて更新された制御フィルタＷ（Ｎ）を用いて制御信号Ｕ（１）～Ｕ（Ｎ）を生成する。生成された制御信号Ｕ（１）～Ｕ（Ｎ）は、出力バッファ６４にバッファリングされる。出力バッファ６４にバッファリングされている制御信号Ｕ（１）～Ｕ（Ｎ）は、デジタル／アナログ変換器４１によりアナログ信号に変換されて、スピーカ１８に出力される。

[0048] ［制御信号生成処理］

図４は、能動型騒音制御装置１０において行われる制御信号生成処理の流れを示すフローチャートである。制御信号生成処理は、入力バッファ７２にＮ個の誤差信号ｅ（１）～ｅ（Ｎ）がバッファリングされる度に実行される。

[0049] ステップＳ１において、能動型騒音制御装置１０はカウンタｎを「１」にセットして、ステップＳ２へ移行する。

[0050] ステップＳ２において、能動型騒音制御装置１０は入力バッファ７２から誤差信号ｅ（ｎ）を読み込み、ステップＳ３へ移行する。

[0051] ステップＳ３において、能動型騒音制御装置１０の差分制御フィルタ更新部８８は差分制御フィルタＷ＿ｕｄｔ（ｎ）を更新して、ステップＳ４へ移行する。差分制御フィルタ更新部８８は、次の式に基づいて差分制御フィルタＷ＿ｕｄｔ（ｎ）を更新する。なお、式中のＷ（ｎ－１）は、前回の制御周期のステップＳ５において制御フィルタ更新部９２で更新された最新の制御フィルタを示す。式中のＷ＿ｏｒｇは、後述する初期制御フィルタＷ＿ｏｒｇであって、Ｗ（０）＝Ｗ＿ｏｒｇとなる。

[0052] [数9]

$$W_udt(n)=W(n-1)-W_org \quad \cdots(9)$$

[0053] ステップＳ４において、能動型騒音制御装置１０の仮想誤差信号生成部９０は仮想誤差信号ｅ０（ｎ）を生成して、ステップＳ５へ移行する。仮想誤差信号生成部９０は、次の式に基づいて仮想誤差信号ｅ０を生成する。

[0054] [数10]

$$e0(n)=e(n)+y\hat{}(n)=e(n)+W_udt(n)*R(n) \quad \cdots(10)$$

[0055] ステップＳ５において、能動型騒音制御装置１０の制御フィルタ更新部９２は制御フィルタＷ（ｎ）を更新して、ステップＳ６へ移行する。制御フィルタ更新部９２は、次の式に基づいて制御フィルタＷの更新を行う。式中のμ_Wは、ステップサイズパラメータを示す。

[0056] [数11]

$$W(n)=W(n-1)-\mu_W\times e0(n)*R(n) \quad \cdots(11)$$

[0057] 上記の式中の仮想誤差信号ｅ０（ｎ）は誤差信号ｅ（ｎ）から求められており、制御フィルタＷ（ｎ）は誤差信号ｅ（ｎ）に応じて更新されているということもできる。

[0058] ステップＳ６において、能動型騒音制御装置１０はカウンタｎが「Ｎ」であるか否かを判定する。カウンタｎが「Ｎ」である場合にはステップＳ８へ移行し、カウンタｎが「Ｎ」でない場合にはステップＳ７へ移行する。

[0059] ステップＳ７において、能動型騒音制御装置１０はカウンタｎをインクリメントして、ステップＳ２に戻る。

[0060] ステップＳ８において、能動型騒音制御装置１０の差分制御フィルタ更新部８８は、最後（カウンタｎ＝Ｎのとき）に更新された制御フィルタＷ（Ｎ）を初期制御フィルタＷ＿ｏｒｇとして、ステップＳ９へ移行する。すなわち、差分制御フィルタ更新部８８は、入力バッファ７２の最後尾にバッファ

リングされている誤差信号ｅ（Ｎ）に応じて制御フィルタＷ（Ｎ）が更新される度に、更新された制御フィルタＷ（Ｎ）を初期制御フィルタＷ＿ｏｒｇとする。

[0061] ステップＳ９において、能動型騒音制御装置１０の制御信号生成部８２は、基準信号Ｘ（１）～Ｘ（Ｎ）を制御フィルタＷ（Ｎ）により信号処理をして制御信号Ｕ（１）～Ｕ（Ｎ）を生成し、ステップＳ１０へ移行する。

[0062] ステップＳ１０において、能動型騒音制御装置１０の出力バッファ６４は、制御信号生成部６２において生成された制御信号Ｕ（１）～Ｕ（Ｎ）を遂次バッファリングして、制御信号生成処理を終了する。

[0063] ステップＳ２～ステップＳ５の処理は、制御周期毎に１回実行され、Ｎ回繰り返されることとなる。

[0064] ［作用効果］

前述のように、本実施形態の能動型騒音制御装置１０は、スマートフォン等の汎用ＯＳにより駆動される汎用端末である。汎用端末において音情報処理が行われる場合、サンプリングされた音情報信号である入力信号は、一旦入力バッファにバッファリングされる。入力バッファにバッファリングされている入力信号のデータ数が所定個数に達すると、汎用端末は、バッファリングされている入力信号を用いて処理を行い、出力信号が生成される。そして、出力信号は、一旦出力バッファにバッファリングされ、出力信号のデータ数が所定個数に達すると、出力バッファにバッファリングされている出力信号が順次出力される。そのため、汎用端末では、入力信号が入力されてから、入力信号に対応する出力信号が出力されるまでの遅延時間が長期化する。

[0065] 一方、能動型騒音制御のための専用の機器（以下、専用機器）では、入力信号がサンプリングされる度に遂次処理が行われて、出力信号が生成され、生成された出力信号は遂次出力される。そのため、専用機器では、入力信号が入力されてから、入力信号に対応する出力信号が出力されるまでの遅延時間を短縮化できる。

[0066] 例えば、汎用端末におけるサンプリング周波数が４８［ｋＨｚ］に設定され、入力バッファ及び出力バッファのそれぞれが、１００個程度のデータをバッファリングできるサイズに設定されているとすると、遅延時間は、専用機器において５００［Ｈｚ］程度のサンプリング周波数でサンプリングを行った場合の遅延時間と同程度となる。

[0067] 遅延時間が長くなるほど、入力信号が入力されたときの音響環境と、出力信号が出力されるときの音響環境との変化が大きくなるため、能動型騒音制御の性能が低下する。

[0068] 本実施形態の能動型騒音制御装置１０は、遅延時間自体の短縮化を図ることができないものの、汎用端末により能動型騒音制御装置１０を実現するにあたり、能動型騒音制御の性能向上を図る。具体的には、本実施形態の能動型騒音制御装置１０は、入力バッファ７２にバッファリングされている最後の誤差信号ｅ（Ｎ）に基づいて更新された制御フィルタＷ（Ｎ）を用いて制御信号Ｕ（１）～Ｕ（Ｎ）を生成することで、能動型騒音制御の性能向上できる。

[0069] 〔第２実施形態〕

［能動型騒音制御の概要］

図５は、能動型騒音制御装置１０において実行される能動型騒音制御の概要を説明する図である。

[0070] エンジン１２の回転や車両走行時のプロペラシャフトの回転に伴い、車両１３の車室１４内にはエンジンこもり音と呼ばれる周期性の騒音が発生する。本実施形態の能動型騒音制御装置１０は、車室１４内に設けられたスピーカ１８から相殺音を出力させて、車室１４内の制御点におけるエンジンこもり音の音圧を低減する。

[0071] 第１実施形態では、車室１４内の騒音の音圧を幅広い周波数に渡って低減させるために、ＦＩＲフィルタを用いて信号処理を行っている。一方、本実施形態では、エンジン回転数Ｎｅによって決まる特定の振動周波数ｆのエンジンこもり音の音圧を低減させる。エンジンこもり音の音圧の低減させるた

めにＦＩＲフィルタを用いた信号処理を行うことも当然できるが、本実施形態では、演算部の負荷を低減するためにノッチフィルタを用いた信号処理を行う。

[0072] 能動型騒音制御装置１０は、有線又は無線により車両１３に接続されて、エンジン回転数センサ３０が検出したエンジン回転数Ｎｅ、及び、マイクロフォン３２から出力される誤差信号ｅを取得する。また、能動型騒音制御装置１０は、スピーカ１８を制御する制御信号ｕを出力する。

[0073] ［能動型騒音制御装置の構成］

図６は、能動型騒音制御装置１０の制御ブロック図である。以下では、エンジン１２からマイクロフォン３２への音の伝達経路を一次経路と称し、一次経路の伝達特性をＨとする。また、スピーカ１８からマイクロフォン３２への音の伝達経路を二次経路と称し、二次経路の伝達特性をＣとする。

[0074] 能動型騒音制御装置１０は、入力バッファ７２、出力バッファ６４、基準信号生成部６０、制御信号生成部６２、参照信号生成部６６、仮想相殺音信号生成部６８、差分制御フィルタ更新部７０、仮想誤差信号生成部７４及び制御フィルタ更新部７６を有している。基準信号生成部６０、制御信号生成部６２、参照信号生成部６６、仮想相殺音信号生成部６８、差分制御フィルタ更新部７０、仮想誤差信号生成部７４及び制御フィルタ更新部７６は、第１実施形態で説明した記憶部に記憶されたプログラムが演算部において実行されることにより実現される。入力バッファ７２及び出力バッファ６４は、記憶部により実現される。

[0075] 入力バッファ７２は、バッファサイズがＮであって、Ｎ個の誤差信号ｅ（１）～ｅ（Ｎ）を時系列でバッファリングする。入力バッファ７２にバッファリングされている誤差信号ｅ（１）～ｅ（Ｎ）のうち、バッファ番号ｎが「１」である誤差信号ｅ（１）が最初にバッファリングされた誤差信号であり、バッファ番号ｎが「Ｎ」である誤差信号ｅ（Ｎ）が最後にバッファリングされた誤差信号である。

[0076] 入力バッファ７２にバッファリングされた誤差信号ｅ（ｎ）は、能動型騒

音制御装置１０において、１回の制御周期で１つの誤差信号ｅ（ｎ）が処理される。以下では、誤差信号ｅ（ｎ）が処理される制御周期と、同じ制御周期において処理された信号及びフィルタを、バッファ番号ｎを用いて表現することがある。例えば、誤差信号ｅ（１）が処理される制御周期と、同じ制御周期において処理された制御信号はｕ（１）と表現され、制御フィルタはＷ（１）と表現される。すなわち、制御信号ｕ（ｎ）は誤差信号ｅ（ｎ）に対応する制御信号であり、制御フィルタＷ（ｎ）は誤差信号ｅ（ｎ）に対応する制御フィルタであることを示す。

[0077] 入力バッファ７２にバッファリングされている誤差信号ｅ（ｎ）は、マイクロフォン３２が出力したアナログ信号がアナログ／デジタル変換器５１においてデジタル信号に変換された信号である。

[0078] 出力バッファ６４は、バッファサイズがＮであって、後述する制御信号生成部６２で生成されたＮ個の制御信号ｕ（１）～ｕ（Ｎ）を時系列でバッファリングする。出力バッファ６４にＮ個のｕ（１）～ｕ（Ｎ）が溜まると、制御信号ｕ（１）から順にデジタル／アナログ変換器４１によりアナログ信号に変換されて、スピーカ１８に出力される。

[0079] 基準信号生成部６０は、エンジン回転数Ｎｅに基づいて、エンジン１２の振動周波数ｆを算出する。また、基準信号生成部６０は、振動周波数ｆの余弦信号である基準信号ｘｃ（ｎ）（＝ｃｏｓ（２π×ｆ×ｎｔ））、及び、振動周波数ｆの正弦信号である基準信号ｘｓ（ｎ）（＝ｓｉｎ（２π×ｆ×ｎｔ））を生成する。ここで、ｔは制御周期を示す。

[0080] 制御信号生成部６２は、基準信号ｘｃ（ｎ）及び基準信号ｘｓ（ｎ）を制御フィルタＷ（Ｎ）により信号処理をして、制御信号ｕ（１）～ｕ（Ｎ）を生成する。制御信号生成部６２では、制御フィルタＷ（Ｎ）として適応ノッチフィルタ（例えば、ＳＡＮ(Single-frequency Adaptive Notch)フィルタ）が用いられている。制御フィルタＷ（Ｎ）は、制御フィルタ更新部７６において、入力バッファ７２にバッファリングされている最後の誤差信号ｅ（Ｎ）に基づいて更新された制御フィルタである。制御フィルタＷ（Ｎ）は、ス

ピーカ１８から出力される相殺音の余弦波成分の振幅を調整するフィルタ係数Ｗ０（Ｎ）、正弦波成分の振幅を調整するフィルタ係数Ｗ１（Ｎ）を有している。

[0081] 第１制御フィルタ６２ａはフィルタ係数Ｗ０（Ｎ）を有している。第２制御フィルタ６２ｂはフィルタ係数Ｗ１（Ｎ）を有している。第１制御フィルタ６２ａにおいて振幅が調整された基準信号ｘｃ（ｎ）と、第２制御フィルタ６２ｂにおいて振幅が調整された基準信号ｘｓ（ｎ）とが、加算器６２ｃにおいて加算されて制御信号ｕ（１）～ｕ（Ｎ）が生成される。

[0082] 参照信号生成部６６は、基準信号ｘｃ（ｎ）及び基準信号ｘｓ（ｎ）を二次経路フィルタＣ＾により信号処理をして、参照信号ｒ０（ｎ）及び参照信号ｒ１（ｎ）を生成する。二次経路フィルタＣ＾は、あらかじめ二次経路の伝達特性Ｃに同定された固定値である。

[0083] 参照信号生成部６６は、第１二次経路フィルタ６６ａ、第２二次経路フィルタ６６ｂ、第３二次経路フィルタ６６ｃ、第４二次経路フィルタ６６ｄ、反転増幅器６６ｅ、加算器６６ｆ及び加算器６６ｇを有している。

[0084] 第１二次経路フィルタ６６ａはフィルタ係数Ｃ０＾を有している。第２二次経路フィルタ６６ｂはフィルタ係数Ｃ１＾を有している。第３二次経路フィルタ６６ｃはフィルタ係数Ｃ０＾を有している。第４二次経路フィルタ６６ｄはフィルタ係数Ｃ１＾を有している。

[0085] 第２二次経路フィルタ６６ｂには、反転増幅器６６ｅで極性が反転された基準信号－ｘｓ（ｎ）が入力される。第１二次経路フィルタ６６ａにおいて振幅が調整された基準信号ｘｃ（ｎ）と、第２二次経路フィルタ６６ｂにおいて振幅が調整された基準信号－ｘｓ（ｎ）とが、加算器６６ｆにおいて加算されて参照信号ｒ０（ｎ）が生成される。

[0086] 第３二次経路フィルタ６６ｃにおいて振幅が調整された基準信号ｘｓ（ｎ）と、第４二次経路フィルタ６６ｄにおいて振幅が調整された基準信号ｘｃ（ｎ）とが、加算器６６ｇにおいて加算されて参照信号ｒ１（ｎ）が生成される。

[0087] 仮想相殺音信号生成部６８は、参照信号ｒ０（ｎ）及び参照信号ｒ１（ｎ）を差分制御フィルタＷ＿ｕｄｔ（ｎ）により信号処理をして、仮想相殺音信号ｙ＾（ｎ）を生成する。仮想相殺音信号生成部６８は、第１差分制御フィルタ６８ａ、第２差分制御フィルタ６８ｂ及び加算器６８ｃを有している。第１差分制御フィルタ６８ａは、フィルタ係数Ｗ０＿ｕｄｔ（ｎ）を有している。第２差分制御フィルタ６８ｂは、フィルタ係数Ｗ１＿ｕｄｔ（ｎ）を有している。

[0088] 第１差分制御フィルタ６８ａにおいて振幅が調整された参照信号ｒ０（ｎ）と、第２差分制御フィルタ６８ｂにおいて振幅が調整された参照信号ｒ１（ｎ）とが、加算器６８ｃにおいて加算されて仮想相殺音信号ｙ＾（ｎ）が生成される。

[0089] 差分制御フィルタ更新部７０は、差分制御フィルタＷ＿ｕｄｔ（ｎ）を更新する。差分制御フィルタ更新部７０は、第１差分フィルタ係数更新部７０ａ及び第２差分制御フィルタ更新部７０ｂを有している。第１差分フィルタ係数更新部７０ａは、フィルタ係数Ｗ０＿ｕｄｔ（ｎ）を更新する。第２差分制御フィルタ更新部７０ｂは、フィルタ係数Ｗ１＿ｕｄｔ（ｎ）を更新する。フィルタ係数Ｗ０＿ｕｄｔ（ｎ）及びフィルタ係数Ｗ１＿ｕｄｔ（ｎ）の更新については、後に詳述する。

[0090] 仮想誤差信号生成部７４は、入力バッファ７２にバッファリングされている誤差信号ｅ（ｎ）、及び、仮想相殺音信号ｙ＾（ｎ）に基づいて仮想誤差信号ｅ０（ｎ）を生成する。仮想誤差信号生成部７４は、加算器７４ａを有している。誤差信号ｅ（ｎ）と仮想相殺音信号ｙ＾（ｎ）とが、加算器７４ａにおいて加算されて仮想誤差信号ｅ０（ｎ）が生成される。

[0091] 制御フィルタ更新部７６は、仮想誤差信号ｅ０（ｎ）、参照信号ｒ０（ｎ）及び参照信号ｒ１（ｎ）に基づき、仮想誤差信号ｅ０（ｎ）が最小となるように、適応アルゴリズム（例えば、ＬＭＳ（Least Mean Square）アルゴリズム）により、制御フィルタＷ（ｎ）を遂次適応更新する。

[0092] 制御フィルタ更新部７６は、第１制御フィルタ係数更新部７６ａ及び第２

制御フィルタ係数更新部７６ｂを有している。第１制御フィルタ係数更新部７６ａ及び第２制御フィルタ係数更新部７６ｂは、フィルタ係数Ｗ０（ｎ）及びフィルタ係数Ｗ１（ｎ）を更新する。フィルタ係数Ｗ０（ｎ）及びフィルタ係数Ｗ１（ｎ）の更新については、後に詳述する。

[0093] ［制御信号生成処理］

図７は、能動型騒音制御装置１０において行われる制御信号生成処理の流れを示すフローチャートである。制御信号生成処理は、入力バッファ７２にＮ個の誤差信号ｅ（１）～ｅ（Ｎ）がバッファリングされる度に実行される。

[0094] ステップＳ２１において、能動型騒音制御装置１０はカウンタｎを「１」にセットして、ステップＳ２２へ移行する。

[0095] ステップＳ２２において、能動型騒音制御装置１０は入力バッファ７２から誤差信号ｅ（ｎ）を読み込み、ステップＳ２３へ移行する。

[0096] ステップＳ２３において、能動型騒音制御装置１０の差分制御フィルタ更新部７０は差分制御フィルタＷ＿ｕｄｔ（ｎ）を更新して、ステップＳ２４へ移行する。差分制御フィルタ更新部７０は、次の式に基づいて差分制御フィルタＷ＿ｕｄｔ（ｎ）のフィルタ係数Ｗ０＿ｕｄｔ及びフィルタ係数Ｗ１＿ｕｄｔを更新する。なお、式中のＷ０（ｎ－１）及びＷ１（ｎ－１）は、前回の制御周期のステップＳ２５において制御フィルタ更新部７６で更新された最新の制御フィルタＷ（ｎ－１）のフィルタ係数を示す。また、Ｗ０（０）＝Ｗ０＿ｏｒｇ、Ｗ１（０）＝Ｗ１＿ｏｒｇである。

[0097] [数12]

$$W0_udt(n)=W0(n-1)-W0_org$$
$$W1_udt(n)=W1(n-1)-W1_org \quad \cdots(12)$$

[0098] ステップＳ２４において、能動型騒音制御装置１０の仮想誤差信号生成部７４は仮想誤差信号ｅ０を生成して、ステップＳ２５へ移行する。仮想誤差信号生成部７４は、次の式に基づいて仮想誤差信号ｅ０を生成する。

[0099] [数13]

$$e0(n) = e(n) + y\hat{}(n) = e(n) + W0_udt(n) \times r0(n) + W1_udt(n) \times r1(n) \quad \cdots(13)$$

[0100] ステップＳ２５において、能動型騒音制御装置１０の制御フィルタ更新部７６は制御フィルタＷ（ｎ）を更新して、ステップＳ２６へ移行する。制御フィルタ更新部７６は、次の式に基づいて制御フィルタＷの更新を行う。なお、式中の$\mu 0_W$、$\mu 1_W$は、ステップサイズパラメータを示す。

[0101] [数14]

$$W0(n)=W0(n-1) - \mu 0_W \times e0(n) \times r0(n)$$
$$W1(n)=W1(n-1) - \mu 1_W \times e0(n) \times r1(n) \quad \cdots(14)$$

[0102] なお、上記の式中の仮想誤差信号ｅ０は誤差信号から求められており、制御フィルタＷは誤差信号に応じて更新されているということもできる。

[0103] ステップＳ２６において、能動型騒音制御装置１０はカウンタｎが「Ｎ」であるか否かを判定する。カウンタｎが「Ｎ」である場合にはステップＳ２８へ移行し、カウンタｎが「Ｎ」でない場合にはステップＳ２７へ移行する。

[0104] ステップＳ２７において、能動型騒音制御装置１０はカウンタｎをインクリメントして、ステップＳ２に戻る。

[0105] ステップＳ２８において、能動型騒音制御装置１０の差分制御フィルタ更新部７０は、最後（カウンタｎ＝Ｎのとき）に更新された制御フィルタＷ（ｎ）を初期制御フィルタＷ__ｏｒｇとして、ステップＳ２９へ移行する。すなわち、差分制御フィルタ更新部７０は、入力バッファ７２の最後尾にバッファリングされている誤差信号ｅ（Ｎ）に応じて制御フィルタＷ（Ｎ）が更新される度に、更新された制御フィルタＷ（Ｎ）を初期制御フィルタＷ__ｏｒｇとする。

[0106] ステップＳ２９において、能動型騒音制御装置１０の制御信号生成部６２は、基準信号ｘｃ（１）～ｘｃ（Ｎ）及び基準信号ｘｓ（１）～ｘｓ（Ｎ）

を制御フィルタW（N）により信号処理をして制御信号ｕ（１）～（N）を生成し、ステップＳ３０へ移行する。

[0107] ステップＳ３０において、能動型騒音制御装置１０の出力バッファ６４は、制御信号生成部６２において生成された制御信号ｕ（１）～ｕ（N）を遂次バッファリングして、制御信号生成処理を終了する。

[0108] ステップＳ２２～ステップＳ２５の処理は、制御周期毎に１回実行され、Ｎ回繰り返されることとなる。

[0109] ［作用効果］

図８は、振動周波数に対する音圧レベルを示すグラフである。図８の実線は、本実施形態の能動型騒音制御装置１０のように、制御フィルタW（N）を用いて生成された制御信号ｕ（１）～ｕ（N）により、スピーカ１８を制御した場合の音圧レベルを示す。図８の点線は、誤差信号ｅ（１）～ｅ（N）のそれぞれに基づいて更新された制御フィルタW（１）～W（N）を用いて生成された制御信号ｕ（１）～ｕ（N）により、スピーカ１８を制御した場合の音圧レベルを示す。図８の一点鎖線は、能動型騒音制御が行われていないときの音圧レベルを示す。図８に示すように、振動周波数全域にわたって、実線で示す音圧レベルは点線で示す音圧レベルより概ね低く、本実施形態の能動型騒音制御装置１０は能動型騒音制御の性能向上を図ることができる。

[0110] 本実施形態の能動型騒音制御装置１０では、制御フィルタW（N）により基準信号ｘｃ及び基準信号ｘｓを信号処理して制御信号ｕ（１）～ｕ（N）が生成される。つまり、制御フィルタW（１）～W（Ｎ－１）により信号処理された制御信号ｕは生成されない。そのため、制御フィルタW（１）～W（Ｎ－１）の更新の影響は誤差信号ｅに直接作用せず、誤差信号ｅを用いて制御フィルタWの更新を行っても、適切な制御フィルタWを設定することができないおそれがある。そこで、本実施形態の能動型騒音制御装置１０は、制御フィルタ更新部７６に制御フィルタWの更新の影響を作用させるために、誤差信号ｅに仮想相殺音信号ｙ＾を加算して仮想誤差信号ｅ０を生成する

。この仮想相殺音信号ｙ＾は、最新の制御フィルタＷと初期制御フィルタＷ＿ｏｒｇとの差分である差分制御フィルタＷ＿ｕｄｔに基づいて求められているため、制御フィルタ更新部７６に制御フィルタＷの更新の影響を作用させることができる。

[0111] 図９は、振動周波数に対する音圧レベルを示すグラフである。図９の二点鎖線は、本実施形態の能動型騒音制御装置１０のように、仮想誤差信号ｅ０に基づいて更新された制御フィルタＷを用いて生成された制御信号ｕにより、スピーカ１８を制御した場合の音圧レベルを示す。図９の実線は、誤差信号ｅに基づいて更新された制御フィルタＷを用いて生成された制御信号ｕにより、スピーカ１８を制御した場合の音圧レベルを示す。図９の一点鎖線は、能動型騒音制御が行われていないときの音圧レベルを示す。なお、図９の実線及び一点鎖線のそれぞれで示す音圧レベルの変化、図８の実線及び一点鎖線のそれぞれで示す音圧レベルと同じである。図９に示すように、振動周波数全域にわたって、実線で示す音圧レベルは点線で示す音圧レベルより概ね低く、本実施形態の能動型騒音制御装置１０は能動型騒音制御の性能向上をさらに図ることができる。

[0112] 〔第３実施形態〕

第２実施形態の能動型騒音制御装置１０では、二次経路フィルタＣ＾として、あらかじめ二次経路の伝達特性Ｃに同定された固定値が用いられていた。本実施形態の能動型騒音制御装置１０では、二次経路フィルタＣ＾の同定も能動型騒音制御装置１０において行われる。

[0113] ［能動型騒音制御装置の構成］

図１０は、能動型騒音制御装置１０の制御ブロック図である。能動型騒音制御装置１０は、入力バッファ７２、出力バッファ６４、基準信号生成部３８、仮想制御信号生成部４０、第１仮想相殺音信号生成部４２、参照信号生成部４４、第２仮想相殺音信号生成部４６、第３仮想相殺音信号生成部４７、推定騒音信号生成部４８、第１仮想誤差信号生成部４９、第２仮想誤差信号生成部５０、第３仮想誤差信号生成部５２、一次経路フィルタ更新部５４

、二次経路フィルタ更新部５６、制御フィルタ更新部５８、差分制御フィルタ更新部５９及び制御信号生成部６１を有している。

[0114] 基準信号生成部３８、仮想制御信号生成部４０、第１仮想相殺音信号生成部４２、参照信号生成部４４、第２仮想相殺音信号生成部４６、第３仮想相殺音信号生成部４７、推定騒音信号生成部４８、第１仮想誤差信号生成部４９、第２仮想誤差信号生成部５０、第３仮想誤差信号生成部５２、一次経路フィルタ更新部５４、二次経路フィルタ更新部５６、制御フィルタ更新部５８、差分制御フィルタ更新部５９及び制御信号生成部６１は、前述の記憶部に記憶されたプログラムが演算部において実行されることにより実現される。入力バッファ７２及び出力バッファ６４は、記憶部により実現される。

[0115] 入力バッファ７２は、バッファサイズがＮであって、Ｎ個の誤差信号ｅ（１）～ｅ（Ｎ）を時系列でバッファリングする。入力バッファ７２にバッファリングされている誤差信号ｅ（１）～ｅ（Ｎ）のうち、バッファ番号ｎが「１」である誤差信号ｅ（１）が最初にバッファリングされた誤差信号であり、バッファ番号ｎが「Ｎ」である誤差信号ｅ（Ｎ）が最後にバッファリングされた誤差信号である。

[0116] 入力バッファ７２にバッファリングされた誤差信号ｅ（ｎ）は、能動型騒音制御装置１０において、１回の制御周期で１つの誤差信号ｅ（ｎ）が処理される。以下では、誤差信号ｅ（ｎ）が処理される制御周期と、同じ制御周期において処理された信号及びフィルタを、バッファ番号ｎを用いて表現することがある。例えば、誤差信号ｅ（１）が処理される制御周期と、同じ制御周期において処理された制御信号はｕ（１）と表現され、制御フィルタはＷ（１）と表現される。すなわち、制御信号ｕ（ｎ）は誤差信号ｅ（ｎ）に対応する制御信号であり、制御フィルタＷ（ｎ）は誤差信号ｅ（ｎ）に対応する制御フィルタであることを示す。

[0117] 入力バッファ７２にバッファリングされている誤差信号ｅ（ｎ）は、マイクロフォン３２が出力したアナログ信号がアナログ／デジタル変換器５１においてデジタル信号に変換された信号である。

[0118] 出力バッファ６４は、バッファサイズがＮであって、後述する制御信号生成部６１で生成されたＮ個の制御信号ｕ（１）～ｕ（Ｎ）を時系列でバッファリングする。出力バッファ６４にＮ個のｕ（１）～ｕ（Ｎ）が溜まると、制御信号ｕ（１）から順にデジタル／アナログ変換器４１によりアナログ信号に変換されて、スピーカ１８に出力される。

[0119] 基準信号生成部３８は、エンジン回転数Ｎｅに基づいて、エンジン１２の振動周波数ｆを算出する。また、基準信号生成部３８は、振動周波数ｆの余弦信号である基準信号ｘｃ（ｎ）（＝ｃｏｓ（２π×ｆ×ｎｔ））、及び、振動周波数ｆの正弦信号である基準信号ｘｓ（ｎ）（＝ｓｉｎ（２π×ｆ×ｎｔ））を生成する。ここで、ｔは制御周期を示す。

[0120] 仮想制御信号生成部４０は、基準信号ｘｃ（ｎ）及び基準信号ｘｓ（ｎ）を制御フィルタＷ（ｎ）により信号処理をして、仮想制御信号ｖ０（ｎ）及び仮想制御信号ｖ１（ｎ）を生成する。

[0121] 仮想制御信号生成部４０では、制御フィルタＷ（ｎ）として適応ノッチフィルタ（例えば、ＳＡＮ(Single-frequency Adaptive Notch)フィルタ）が用いられている。制御フィルタＷ（ｎ）は、後述する制御フィルタ更新部５８において更新されて最適化される。制御フィルタＷ（ｎ）は、スピーカ１８から出力される相殺音の余弦波成分の振幅を調整するフィルタ係数Ｗ０（ｎ）、正弦波成分の振幅を調整するフィルタ係数Ｗ１（ｎ）を有している。

[0122] 仮想制御信号生成部４０は、第１制御フィルタ４０ａ、第２制御フィルタ４０ｂ、第３制御フィルタ４０ｃ、第４制御フィルタ４０ｄ、反転増幅器４０ｅ、加算器４０ｆ及び加算器４０ｇを有している。

[0123] 第１制御フィルタ４０ａはフィルタ係数Ｗ０（ｎ）を有している。第２制御フィルタ４０ｂはフィルタ係数Ｗ１（ｎ）を有している。第３制御フィルタ４０ｃはフィルタ係数Ｗ０（ｎ）を有している。第４制御フィルタ４０ｄはフィルタ係数Ｗ１（ｎ）を有している。

[0124] 第１制御フィルタ４０ａにおいて振幅が調整された基準信号ｘｃ（ｎ）と、第２制御フィルタ４０ｂにおいて振幅が調整された基準信号ｘｓ（ｎ）と

が、加算器４０ｆにおいて加算されて仮想制御信号ｖ０（ｎ）が生成される。

[0125] 第３制御フィルタ４０ｃには、反転増幅器４０ｅで極性が反転された基準信号－ｘｓ（ｎ）が入力される。第３制御フィルタ４０ｃにおいて振幅が調整された基準信号－ｘｓ（ｎ）と、第４制御フィルタ４０ｄにおいて振幅が調整された基準信号ｘｃ（ｎ）とが、加算器４０ｇにおいて加算されて仮想制御信号ｖ１（ｎ）が生成される。

[0126] 次に説明する第１仮想相殺音信号生成部４２において、仮想制御信号ｖ０（ｎ）は実数成分として用いられ、仮想制御信号ｖ１（ｎ）は虚数成分として用いられる。

[0127] 第１仮想相殺音信号生成部４２は、仮想制御信号ｖ０及び仮想制御信号ｖ１（ｎ）を二次経路フィルタＣ＾（ｎ）により信号処理をして、第１仮想相殺音信号ｙ１＾（ｎ）を生成する。

[0128] 第１仮想相殺音信号生成部４２では、二次経路フィルタＣ＾（ｎ）として適応ノッチフィルタ（例えば、ＳＡＮフィルタ）が用いられている。二次経路フィルタＣ＾（ｎ）は、後述する二次経路フィルタ更新部５６において更新されることにより、二次経路における音の伝達特性Ｃに収束する。二次経路フィルタＣ＾（ｎ）は、フィルタ係数Ｃ０＾（ｎ）及びフィルタ係数Ｃ１＾（ｎ）を用いてＣ＾（ｎ）＝Ｃ０＾（ｎ）＋ｉＣ１＾（ｎ）で表される。なお、ｉは虚数を示す。

[0129] 第１仮想相殺音信号生成部４２は、第１二次経路フィルタ４２ａ、第２二次経路フィルタ４２ｂ及び加算器４２ｃを有している。

[0130] 第１二次経路フィルタ４２ａはフィルタ係数Ｃ０＾（ｎ）を有している。第２二次経路フィルタ４２ｂはフィルタ係数Ｃ１＾（ｎ）を有している。第１二次経路フィルタ４２ａにおいて振幅が調整された仮想制御信号ｖ０（ｎ）と、第２二次経路フィルタ４２ｂにおいて振幅が調整された仮想制御信号ｖ１（ｎ）とが、加算器４２ｃにおいて加算されて第１仮想相殺音信号ｙ１＾（ｎ）が生成される。

[0131] 参照信号生成部４４は、基準信号ｘｃ（ｎ）及び基準信号ｘｓ（ｎ）を二次経路フィルタＣ＾（ｎ）により信号処理をして、参照信号ｒ０（ｎ）及び参照信号ｒ１（ｎ）を生成する。

[0132] 参照信号生成部４４は、第３二次経路フィルタ４４ａ、第４二次経路フィルタ４４ｂ、第５二次経路フィルタ４４ｃ、第６二次経路フィルタ４４ｄ、反転増幅器４４ｅ、加算器４４ｆ及び加算器４４ｇを有している。

[0133] 第３二次経路フィルタ４４ａはフィルタ係数Ｃ０＾（ｎ）を有している。第４二次経路フィルタ４４ｂはフィルタ係数Ｃ１＾（ｎ）を有している。第５二次経路フィルタ４４ｃはフィルタ係数Ｃ０＾（ｎ）を有している。第６二次経路フィルタ４４ｄはフィルタ係数Ｃ１＾（ｎ）を有している。

[0134] 第４二次経路フィルタ４４ｂには、反転増幅器４４ｅで極性が反転された基準信号－ｘｓ（ｎ）が入力される。第３二次経路フィルタ４４ａにおいて振幅が調整された基準信号ｘｃ（ｎ）と、第４二次経路フィルタ４４ｂにおいて振幅が調整された基準信号－ｘｓ（ｎ）とが、加算器４４ｆにおいて加算されて参照信号ｒ０（ｎ）が生成される。

[0135] 第５二次経路フィルタ４４ｃにおいて振幅が調整された基準信号ｘｓ（ｎ）と、第６二次経路フィルタ４４ｄにおいて振幅が調整された基準信号ｘｃ（ｎ）とが、加算器４４ｇにおいて加算されて参照信号ｒ１（ｎ）が生成される。

[0136] 第２仮想相殺音信号生成部４６は、参照信号ｒ０（ｎ）及び参照信号ｒ１（ｎ）を制御フィルタＷ（ｎ）により信号処理をして、第２仮想相殺音信号ｙ２＾（ｎ）を生成する。第２仮想相殺音信号生成部４６は、第５制御フィルタ４６ａ、第６制御フィルタ４６ｂ及び加算器４６ｃを有している。

[0137] 第５制御フィルタ４６ａにおいて振幅が調整された参照信号ｒ０（ｎ）と、第６制御フィルタ４６ｂにおいて振幅が調整された参照信号ｒ１（ｎ）とが、加算器４６ｃにおいて加算されて第２仮想相殺音信号ｙ２＾（ｎ）が生成される。

[0138] 第３仮想相殺音信号生成部４７は、参照信号ｒ０（ｎ）及び参照信号ｒ１

（ｎ）を差分制御フィルタＷ＿ｕｄｔ（ｎ）により信号処理をして、第３仮想相殺音信号ｙ３＾（ｎ）を生成する。第３仮想相殺音信号生成部４７は、第１差分制御フィルタ４７ａ、第２差分制御フィルタ４７ｂ及び加算器４７ｃを有している。第１差分制御フィルタ４７ａは、フィルタ係数Ｗ０＿ｕｄｔ（ｎ）を有している。第２差分制御フィルタ４７ｂは、フィルタ係数Ｗ１＿ｕｄｔ（ｎ）を有している。

[0139] 第１差分制御フィルタ４７ａにおいて振幅が調整された参照信号ｒ０（ｎ）と、第２差分制御フィルタ４７ｂにおいて振幅が調整された参照信号ｒ１（ｎ）とが、加算器４７ｃにおいて加算されて第３仮想相殺音信号ｙ３＾（ｎ）が生成される。

[0140] 推定騒音信号生成部４８は、基準信号ｘｃ（ｎ）及び基準信号ｘｓ（ｎ）を一次経路フィルタＨ＾（ｎ）により信号処理をして、推定騒音信号ｄ＾（ｎ）を生成する。推定騒音信号生成部４８は、一次経路フィルタＨ＾（ｎ）として適応ノッチフィルタ（例えば、ＳＡＮフィルタ）が用いられている。一次経路フィルタＨ＾は、後述する一次経路フィルタ更新部５４において更新されることにより、一次経路における音の伝達特性Ｈに収束する。一次経路フィルタＨ＾（ｎ）は、フィルタ係数Ｈ０＾（ｎ）及びフィルタ係数Ｈ１＾（ｎ）を用いてＨ＾（ｎ）＝Ｈ０＾（ｎ）＋ｉＨ１＾（ｎ）で表される。なお、ｉは虚数を示す。

[0141] 推定騒音信号生成部４８は、第１一次経路フィルタ４８ａ、第２一次経路フィルタ４８ｂ、反転増幅器４８ｃ及び加算器４８ｄを有している。第１一次経路フィルタ４８ａはフィルタ係数Ｈ０＾（ｎ）を有している。第２一次経路フィルタ４８ｂはフィルタ係数Ｈ１＾（ｎ）を有している。

[0142] 第２一次経路フィルタ４８ｂには、反転増幅器４８ｃで極性が反転された基準信号－ｘｓ（ｎ）が入力される。第１一次経路フィルタ４８ａにおいて振幅が調整された基準信号ｘｃ（ｎ）と、第２一次経路フィルタ４８ｂにおいて振幅が調整された基準信号－ｘｓ（ｎ）とが、加算器４８ｄにおいて加算されて推定騒音信号ｄ＾（ｎ）が生成される。

[0143] 第１仮想誤差信号生成部４９は、入力バッファ７２にバッファリングされている誤差信号ｅ（ｎ）、及び、第３仮想相殺音信号ｙ３＾（ｎ）に基づいて第１仮想誤差信号ｅ１（ｎ）を生成する。第１仮想誤差信号生成部４９は、加算器４９ａを有している。誤差信号ｅと第３仮想相殺音信号ｙ３＾（ｎ）とが、加算器４９ａにおいて加算されて第１仮想誤差信号ｅ１（ｎ）が生成される。

[0144] 第２仮想誤差信号生成部５０は、第１仮想誤差信号ｅ１（ｎ）、推定騒音信号ｄ＾（ｎ）及び第１仮想相殺音信号ｙ１＾（ｎ）に基づいて第２仮想誤差信号ｅ２（ｎ）を生成する。第２仮想誤差信号生成部５０は、反転増幅器５０ａ、反転増幅器５０ｂ及び加算器５０ｃを有している。

[0145] 第１仮想誤差信号ｅ１（ｎ）と、反転増幅器５０ａで極性が反転された推定騒音信号－ｄ＾（ｎ）と、反転増幅器５０ｂで極性が反転された第１仮想相殺音信号－ｙ１＾（ｎ）とが、加算器５０ｃにおいて加算されて第２仮想誤差信号ｅ２（ｎ）が生成される。

[0146] 第３仮想誤差信号生成部５２は、推定騒音信号ｄ＾（ｎ）及び第２仮想相殺音信号ｙ２＾（ｎ）に基づいて第３仮想誤差信号ｅ３（ｎ）を生成する。第３仮想誤差信号生成部５２は、加算器５２ａを有している。推定騒音信号ｄ＾（ｎ）と第２仮想相殺音信号ｙ２＾（ｎ）とが、加算器５２ａにおいて加算されて第３仮想誤差信号ｅ３（ｎ）が生成される。

[0147] 一次経路フィルタ更新部５４は、第２仮想誤差信号ｅ２（ｎ）、基準信号ｘｃ（ｎ）及び基準信号ｘｓ（ｎ）に基づき、第２仮想誤差信号ｅ２（ｎ）が最小となるように、適応アルゴリズム（例えば、ＬＭＳ（Least Mean Square）アルゴリズム）により、一次経路フィルタＨ＾（ｎ）を逐次適応更新する。

[0148] 一次経路フィルタ更新部５４は、第１一次経路フィルタ係数更新部５４ａ及び第２一次経路フィルタ係数更新部５４ｂを有している。第１一次経路フィルタ係数更新部５４ａ及び第２一次経路フィルタ係数更新部５４ｂは、次の式に基づいてフィルタ係数Ｈ０＾（ｎ）及びフィルタ係数Ｈ１＾（ｎ）更

新する。式中のμ０$_H$、μ１$_H$はステップサイズパラメータを示す。

[0149] [数15]

$$H0\hat{}(n)=H0\hat{}(n-1)-\mu 0_H\times e2(n)\times xc(n)$$
$$H1\hat{}(n)=H1\hat{}(n-1)-\mu 1_H\times e2(n)\times xs(n) \quad \cdots(15)$$

[0150] 二次経路フィルタ更新部５６は、第２仮想誤差信号ｅ２（ｎ）、仮想制御信号ｖ０（ｎ）及び仮想制御信号ｖ１（ｎ）に基づき、第２仮想誤差信号ｅ２（ｎ）が最小となるように、適応アルゴリズム（例えば、ＬＭＳアルゴリズム）により、二次経路フィルタＣ＾を遂次適応更新する。

[0151] 二次経路フィルタ更新部５６は、第１二次経路フィルタ係数更新部５６ａ及び第２二次経路フィルタ係数更新部５６ｂを有している。第１二次経路フィルタ係数更新部５６ａ及び第２二次経路フィルタ係数更新部５６ｂは、次の式に基づいてフィルタ係数Ｃ０＾（ｎ）及びフィルタ係数Ｃ１＾（ｎ）更新する。式中のμ０$_C$、μ１$_C$はステップサイズパラメータを示す。

[0152] [数16]

$$C0\hat{}(n)=C0\hat{}(n-1)-\mu 0_C\times e2(n)\times v0(n)$$
$$C1\hat{}(n)=C1\hat{}(n-1)-\mu 1_C\times e2(n)\times v1(n) \quad \cdots(16)$$

[0153] 制御フィルタ更新部５８は、第３仮想誤差信号ｅ３（ｎ）、参照信号ｒ０（ｎ）及び参照信号ｒ１（ｎ）に基づき、第３仮想誤差信号ｅ３（ｎ）が最小となるように、適応アルゴリズム（例えば、ＬＭＳアルゴリズム）により、制御フィルタＷを遂次適応更新する。

[0154] 制御フィルタ更新部５８は、第１制御フィルタ係数更新部５８ａ及び第２制御フィルタ係数更新部５８ｂを有している。第１制御フィルタ係数更新部５８ａ及び第２制御フィルタ係数更新部５８ｂは、次の式に基づいてフィルタ係数Ｗ０（ｎ）及びフィルタ係数Ｗ１（ｎ）を更新する。式中のμ０$_W$、μ１$_W$はステップサイズパラメータを示す。なお、式中のＷ０（ｎ－１）及びＷ１（ｎ－１）は、制御フィルタ更新部７６において前回更新された制御フィルタＷ（ｎ－１）のフィルタ係数を示す。また、Ｗ０（０）＝Ｗ０＿ｏｒｇ

、Ｗ１（０）＝Ｗ１＿ｏｒｇである。

[0155] [数17]

$$W0(n)=W0(n-1)-\mu 0_W\times e3(n)\times r0(n)$$
$$W1(n)=W1(n-1)-\mu 1_W\times e3(n)\times r1(n) \quad \cdots(17)$$

[0156] 差分制御フィルタ更新部５９は、差分制御フィルタＷ＿ｕｄｔ（ｎ）を更新する。差分制御フィルタ更新部５９は、第１差分フィルタ係数更新部５９ａ及び第２差分制御フィルタ更新部５９ｂを有している。第１差分フィルタ係数更新部５９ａ及び第２差分制御フィルタ更新部５９ｂは、次の式に基づいてフィルタ係数Ｗ０＿ｕｄｔ（ｎ）及びフィルタ係数Ｗ１＿ｕｄｔ（ｎ）を更新する。なお、式中のＷ０（ｎ－１）及びＷ１（ｎ－１）は、制御フィルタ更新部７６において前回更新された制御フィルタＷ（ｎ－１）のフィルタ係数を示す。また、Ｗ０（０）＝Ｗ０＿ｏｒｇ、Ｗ１（０）＝Ｗ１＿ｏｒｇである。

[0157] [数18]

$$W0_udt(n)=W0(n-1)-W0_org$$
$$W1_udt(n)=W1(n-1)-W1_org \quad \cdots(18)$$

[0158] ここで、Ｗ０＿ｏｒｇ及びＷ１＿ｏｒｇは、入力バッファ７２に前回バッファリングされていた最後尾の誤差信号ｅ（Ｎ）に対応する制御フィルタＷ（Ｎ）のフィルタ係数Ｗ０（Ｎ）及びフィルタ係数Ｗ１（Ｎ）である。

[0159] 制御信号生成部６１は、基準信号ｘｃ（１）～ｘｃ（Ｎ）及び基準信号ｘｓ（１）～ｘｓ（Ｎ）を制御フィルタＷ（Ｎ）により信号処理をして、制御信号ｕ（１）～ｕ（Ｎ）を生成する。制御フィルタＷ（Ｎ）は、制御フィルタ更新部５８において、入力バッファ７２にバッファリングされている最後の誤差信号ｅ（Ｎ）に基づいて更新された制御フィルタである。制御フィルタＷ（Ｎ）は、スピーカ１８から出力される相殺音の余弦波成分の振幅を調整するフィルタ係数Ｗ０（Ｎ）、正弦波成分の振幅を調整するフィルタ係数

Ｗ１（Ｎ）を有している。

[0160] 制御信号生成部６１は、第１制御フィルタ６１ａ、第２制御フィルタ６１ｂ及び加算器６１ｃを有している。

[0161] 第１制御フィルタ６１ａはフィルタ係数Ｗ０（Ｎ）を有している。第２制御フィルタ６１ｂはフィルタ係数Ｗ１（Ｎ）を有している。第１制御フィルタ６１ａにおいて振幅が調整された基準信号ｘｃ（ｎ）と、第２制御フィルタ６１ｂにおいて振幅が調整された基準信号ｘｓ（ｎ）とが、加算器６１ｃにおいて加算されて制御信号ｕ（１）～ｕ（Ｎ）が生成される。

[0162] ［作用効果］

本実施形態の能動型騒音制御装置１０では、二次経路フィルタ更新部５６により二次経路フィルタＣ＾（ｎ）を更新するようにした。これにより、例えば、マイクロフォン３２の位置が変わった場合等、二次経路の伝達特性Ｃが変化したときに、二次経路フィルタＣ＾を伝達特性Ｃの変化に追従させることができる。そのため、能動型騒音制御装置１０は、伝達特性Ｃが変化した場合であっても、能動型騒音制御の性能を維持できる。

[0163] 〔実施形態から得られる技術的思想〕

上記実施形態から把握しうる技術的思想について、以下に記載する。

[0164] 振動源から伝達される騒音と前記騒音を打ち消すためにスピーカ（１８）から出力された相殺音との合成音を制御点において検出した検出器（３２）から出力される誤差信号に基づいて、前記スピーカを制御する能動型騒音制御装置（１０）であって、前記誤差信号を時系列でバッファリングする入力バッファ（７２）と、前記入力バッファにバッファリングされているそれぞれの前記誤差信号に基づいて、適応フィルタである制御フィルタを適応更新する制御フィルタ更新部（７６、９２）と、前記振動源の振動周波数に応じた基準信号を生成する基準信号生成部（６０、８０）と、前記入力バッファの最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタにより前記基準信号を信号処理をして、前記スピーカを制御する制御信号を生成する制御信号生成部（６２、８２）と、を備える。

[0165] 上記の能動型騒音制御装置であって、前記基準信号を二次経路フィルタにより信号処理をして、参照信号を生成する参照信号生成部（６６、８４）と、前記参照信号を差分制御フィルタにより信号処理をして、仮想相殺音信号を生成する仮想相殺音信号生成部（６８、８６）と、前記入力バッファにバッファリングされているそれぞれの前記誤差信号、及び、前記仮想相殺音信号に基づいて、仮想誤差信号を生成する仮想誤差信号生成部（７４、９０）と、前記入力バッファの最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタが更新される度に、当該制御フィルタを初期制御フィルタとし、前記制御フィルタ更新部において前記制御フィルタが更新される度に、当該制御フィルタと前記初期制御フィルタとの差分を前記差分制御フィルタに設定する差分制御フィルタ更新部（７０、８８）と、を有し、前記制御フィルタ更新部は、前記参照信号、及び、前記仮想誤差信号に基づき、前記仮想誤差信号大きさが最小となるように前記制御フィルタを逐次適応更新してもよい。

[0166] 振動源から伝達される騒音と前記騒音を打ち消すためにスピーカ（１８）から出力された相殺音との合成音を制御点において検出した検出器（３２）から出力される誤差信号に基づいて、前記スピーカを制御する能動型騒音制御装置（１０）であって、前記振動源の振動周波数に応じた基準信号を生成する基準信号生成部（３８）と、前記基準信号を適応フィルタである制御フィルタにより信号処理をして、仮想制御信号を生成する仮想制御信号生成部（４０）と、前記仮想制御信号を適応フィルタである二次経路フィルタにより信号処理をして、第１仮想相殺音信号を生成する第１仮想相殺音信号生成部（４２）と、前記基準信号を前記二次経路フィルタにより信号処理をして、参照信号を生成する参照信号生成部（４４）と、前記参照信号を前記制御フィルタにより信号処理をして、第２仮想相殺音信号を生成する第２仮想相殺音信号生成部（４６）と、前記参照信号を差分制御フィルタにより信号処理をして、第３仮想相殺音信号を生成する第３仮想相殺音信号生成部（４７）と、前記基準信号を適応フィルタである一次経路フィルタにより信号処理

をして、推定騒音信号を生成する推定騒音信号生成部（４８）と、前記誤差信号を時系列でバッファリングする入力バッファ（７２）と、前記入力バッファにバッファリングされているそれぞれの前記誤差信号、及び、前記第３仮想相殺音信号に基づき、第１仮想誤差信号を生成する第１仮想誤差信号生成部（４９）と、前記第１仮想誤差信号、前記第１仮想相殺音信号、及び、前記推定騒音信号に基づき、第２仮想誤差信号を生成する第２仮想誤差信号生成部（５０）と、前記第２仮想相殺音信号、及び、前記推定騒音信号に基づき、第３仮想誤差信号を生成する第３仮想誤差信号生成部（５２）と、前記基準信号、及び、前記第２仮想誤差信号に基づき、前記第２仮想誤差信号の大きさが最小となるように前記一次経路フィルタを逐次適応更新する一次経路フィルタ更新部（５４）と、前記仮想制御信号、及び、前記第２仮想誤差信号に基づき、前記第２仮想誤差信号の大きさが最小となるように前記二次経路フィルタを逐次適応更新する二次経路フィルタ更新部（５６）と、前記参照信号、及び、前記第３仮想誤差信号に基づき、前記第３仮想誤差信号の大きさが最小となるように前記制御フィルタを適応更新する制御フィルタ更新部（５８）と、前記入力バッファの最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタにより前記基準信号を信号処理をして、前記スピーカを制御する制御信号を生成する制御信号生成部（６１）と、を備える。

[0167] 振動源から伝達される騒音と前記騒音を打ち消すためにスピーカから出力された相殺音との合成音を制御点において検出した検出器から出力される誤差信号に基づいて、前記スピーカを制御する能動型騒音制御方法であって、前記誤差信号を時系列でバッファリングし、バッファリングされているそれぞれの前記誤差信号に基づいて、適応フィルタである制御フィルタを適応更新し、前記振動源の振動周波数に応じた基準信号を生成し、最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタにより前記基準信号を信号処理をして、前記スピーカを制御する制御信号を生成する。

[0168] プログラムは、上記の能動型騒音制御方法をコンピュータに実行させるプ

ログラムである。

[0169] 非一時的な有形のコンピュータ可読記憶媒体は、上記の能動型騒音制御方法をコンピュータに実行させるプログラムを記憶する。

符号の説明

[0170] １０…能動型騒音制御装置　　１８…スピーカ

３２…マイクロフォン（検出器）

３８、６０、８０…基準信号生成部

４０…仮想制御信号生成部

４２…第１仮想相殺音信号生成部

４４、６６、８４…参照信号生成部

４６…第２仮想相殺音信号生成部

４８…推定騒音信号生成部

５８、７６、９２…制御フィルタ更新部

５９、７０、８８…差分制御フィルタ更新部

６１、６２、８２…制御信号生成部　　６８…仮想相殺音信号生成部

７２…入力バッファ　　７４…仮想誤差信号生成部

請求の範囲

[請求項1] 振動源から伝達される騒音と前記騒音を打ち消すためにスピーカ（１８）から出力された相殺音との合成音を制御点において検出した検出器（３２）から出力される誤差信号に基づいて、前記スピーカを制御する能動型騒音制御装置（１０）であって、

前記誤差信号を時系列でバッファリングする入力バッファ（７２）と、

前記入力バッファにバッファリングされているそれぞれの前記誤差信号に基づいて、適応フィルタである制御フィルタを適応更新する制御フィルタ更新部（７６、９２）と、

前記振動源の振動周波数に応じた基準信号を生成する基準信号生成部（６０、８０）と、

前記入力バッファの最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタにより前記基準信号を信号処理をして、前記スピーカを制御する制御信号を生成する制御信号生成部（６２、８２）と、

を備える、能動型騒音制御装置。

[請求項2] 請求項１に記載の能動型騒音制御装置であって、

前記基準信号を二次経路フィルタにより信号処理をして、参照信号を生成する参照信号生成部（６６、８４）と、

前記参照信号を差分制御フィルタにより信号処理をして、仮想相殺音信号を生成する仮想相殺音信号生成部（６８、８６）と、

前記入力バッファにバッファリングされているそれぞれの前記誤差信号、及び、前記仮想相殺音信号に基づいて、仮想誤差信号を生成する仮想誤差信号生成部（７４、９０）と、

前記入力バッファの最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタが更新される度に、当該制御フィルタを初期制御フィルタとし、前記制御フィルタ更新部において前記制御

フィルタが更新される度に、当該制御フィルタと前記初期制御フィルタとの差分を前記差分制御フィルタに設定する差分制御フィルタ更新部（７０、８８）と、

を有し、

前記制御フィルタ更新部は、前記参照信号、及び、前記仮想誤差信号に基づき、前記仮想誤差信号の大きさが最小となるように前記制御フィルタを遂次適応更新する、能動型騒音制御装置。

[請求項3] 振動源から伝達される騒音と前記騒音を打ち消すためにスピーカ（１８）から出力された相殺音との合成音を制御点において検出した検出器（３２）から出力される誤差信号に基づいて、前記スピーカを制御する能動型騒音制御装置（１０）であって、

前記振動源の振動周波数に応じた基準信号を生成する基準信号生成部（３８）と、

前記基準信号を適応フィルタである制御フィルタにより信号処理をして、仮想制御信号を生成する仮想制御信号生成部（４０）と、

前記仮想制御信号を適応フィルタである二次経路フィルタにより信号処理をして、第１仮想相殺音信号を生成する第１仮想相殺音信号生成部（４２）と、

前記基準信号を前記二次経路フィルタにより信号処理をして、参照信号を生成する参照信号生成部（４４）と、

前記参照信号を前記制御フィルタにより信号処理をして、第２仮想相殺音信号を生成する第２仮想相殺音信号生成部（４６）と、

前記参照信号を差分制御フィルタにより信号処理をして、第３仮想相殺音信号を生成する第３仮想相殺音信号生成部（４７）と、

前記基準信号を適応フィルタである一次経路フィルタにより信号処理をして、推定騒音信号を生成する推定騒音信号生成部（４８）と、

前記誤差信号を時系列でバッファリングする入力バッファ（７２）と、

前記入力バッファにバッファリングされているそれぞれの前記誤差信号、及び、前記第３仮想相殺音信号に基づき、第１仮想誤差信号を生成する第１仮想誤差信号生成部（４９）と、

前記第１仮想誤差信号、前記第１仮想相殺音信号、及び、前記推定騒音信号に基づき、第２仮想誤差信号を生成する第２仮想誤差信号生成部（５０）と、

前記第２仮想相殺音信号、及び、前記推定騒音信号に基づき、第３仮想誤差信号を生成する第３仮想誤差信号生成部（５２）と、

前記基準信号、及び、前記第２仮想誤差信号に基づき、前記第２仮想誤差信号の大きさが最小となるように前記一次経路フィルタを遂次適応更新する一次経路フィルタ更新部（５４）と、

前記仮想制御信号、及び、前記第２仮想誤差信号に基づき、前記第２仮想誤差信号の大きさが最小となるように前記二次経路フィルタを遂次適応更新する二次経路フィルタ更新部（５６）と、

前記参照信号、及び、前記第３仮想誤差信号に基づき、前記第３仮想誤差信号の大きさが最小となるように前記制御フィルタを適応更新する制御フィルタ更新部（５８）と、

前記入力バッファの最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタにより前記基準信号を信号処理をして、前記スピーカを制御する制御信号を生成する制御信号生成部（６１）と、

を備える、能動型騒音制御装置。

[請求項4] 振動源から伝達される騒音と前記騒音を打ち消すためにスピーカから出力された相殺音との合成音を制御点において検出した検出器から出力される誤差信号に基づいて、前記スピーカを制御する能動型騒音制御方法であって、

前記誤差信号を時系列でバッファリングし、

バッファリングされているそれぞれの前記誤差信号に基づいて、適

応フィルタである制御フィルタを適応更新し、

前記振動源の振動周波数に応じた基準信号を生成し、

最後尾にバッファリングされている前記誤差信号に対応する前記制御フィルタにより前記基準信号を信号処理をして、前記スピーカを制御する制御信号を生成する、能動型騒音制御方法。

[請求項5] 請求項４に記載の能動型騒音制御方法をコンピュータに実行させる、プログラム。

[請求項6] 請求項４に記載の能動型騒音制御方法をコンピュータに実行させるプログラムが記憶された、非一時的な有形のコンピュータ可読記憶媒体。

[図1]

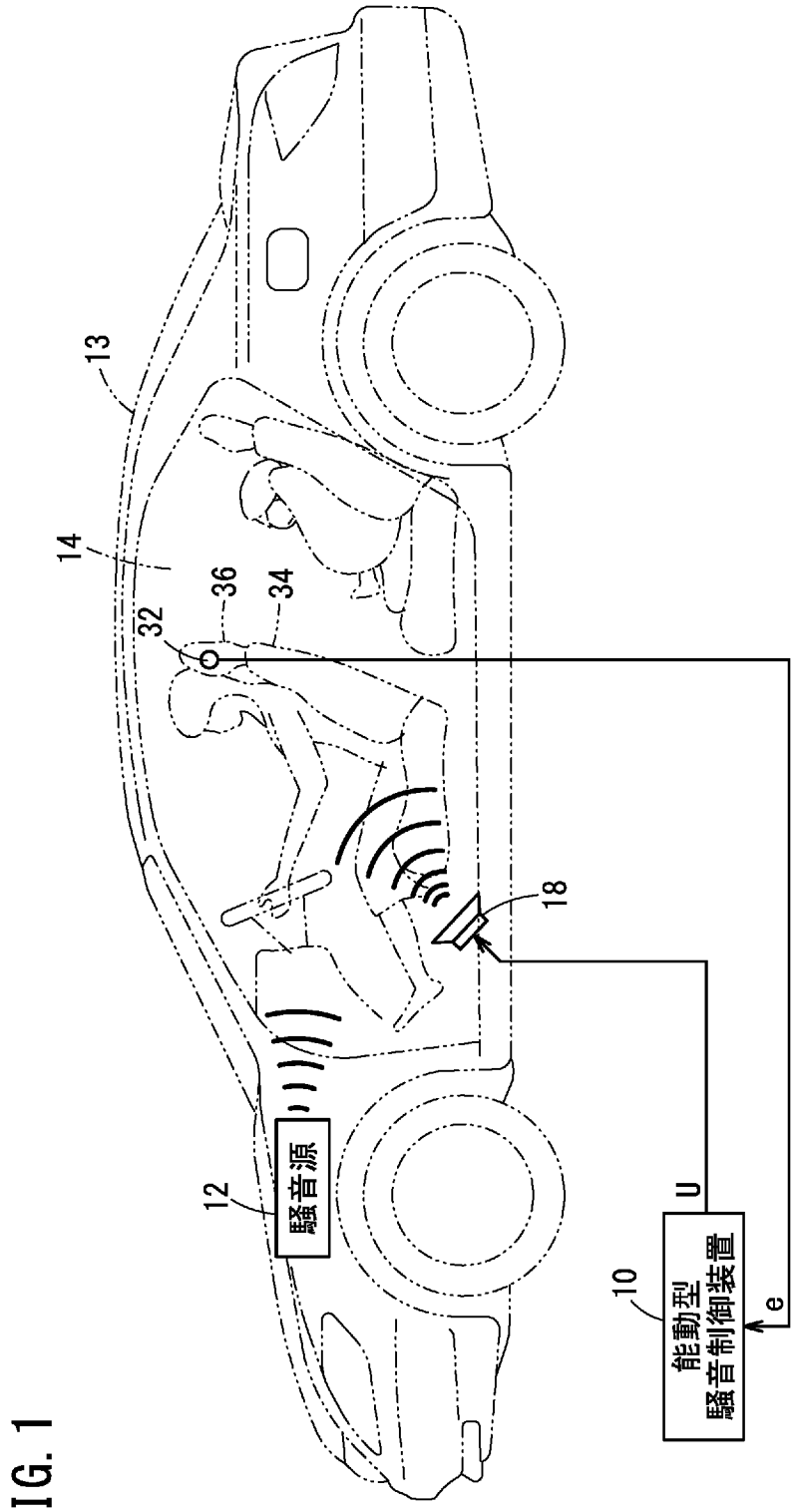


FIG. 1

[図2]

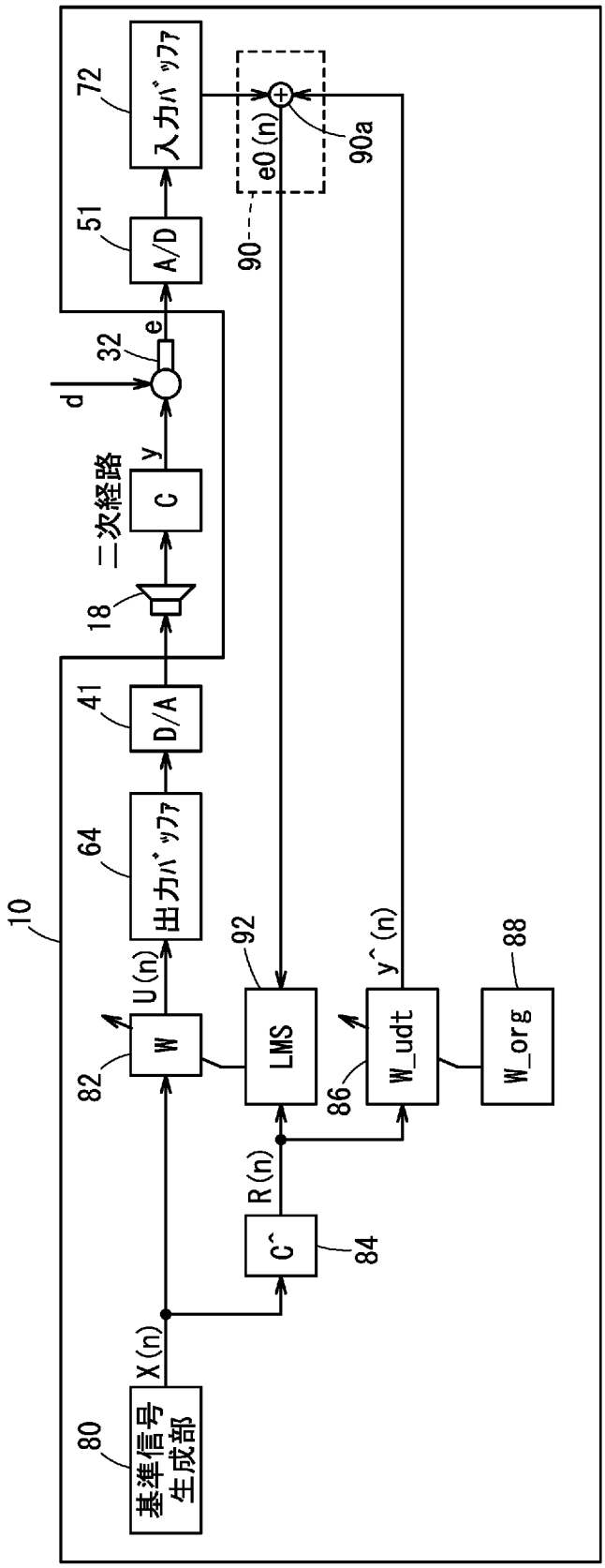
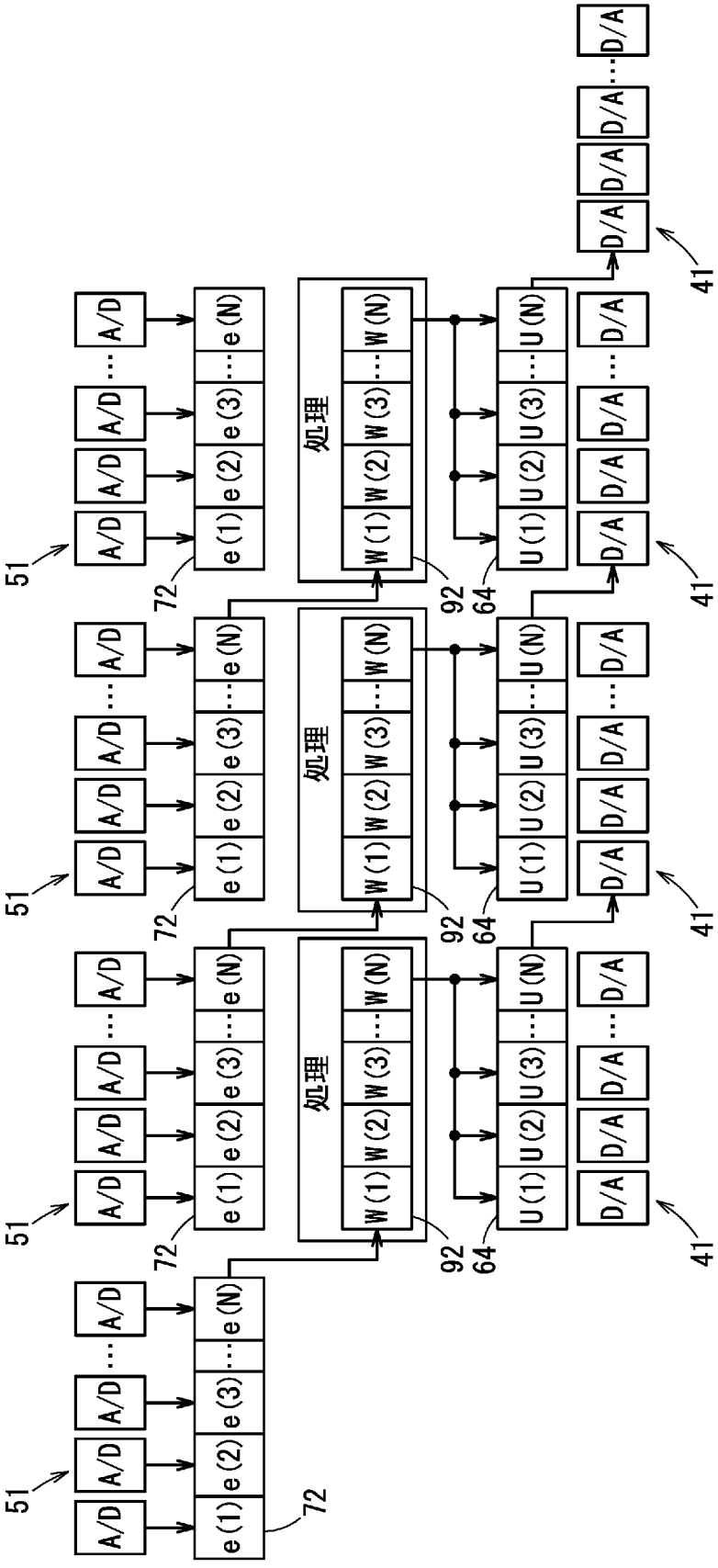

10
80
基準信号生成部
X(n)
82
W
U(n)
64
出力バッファ
41
D/A
18
二次経路
C
y
d
32
e
51
A/D
72
入力バッファ
90
e0(n)
90a
92
LMS
R(n)
C^
84
86
W_udt
y^(n)
88
W_org

FIG. 2

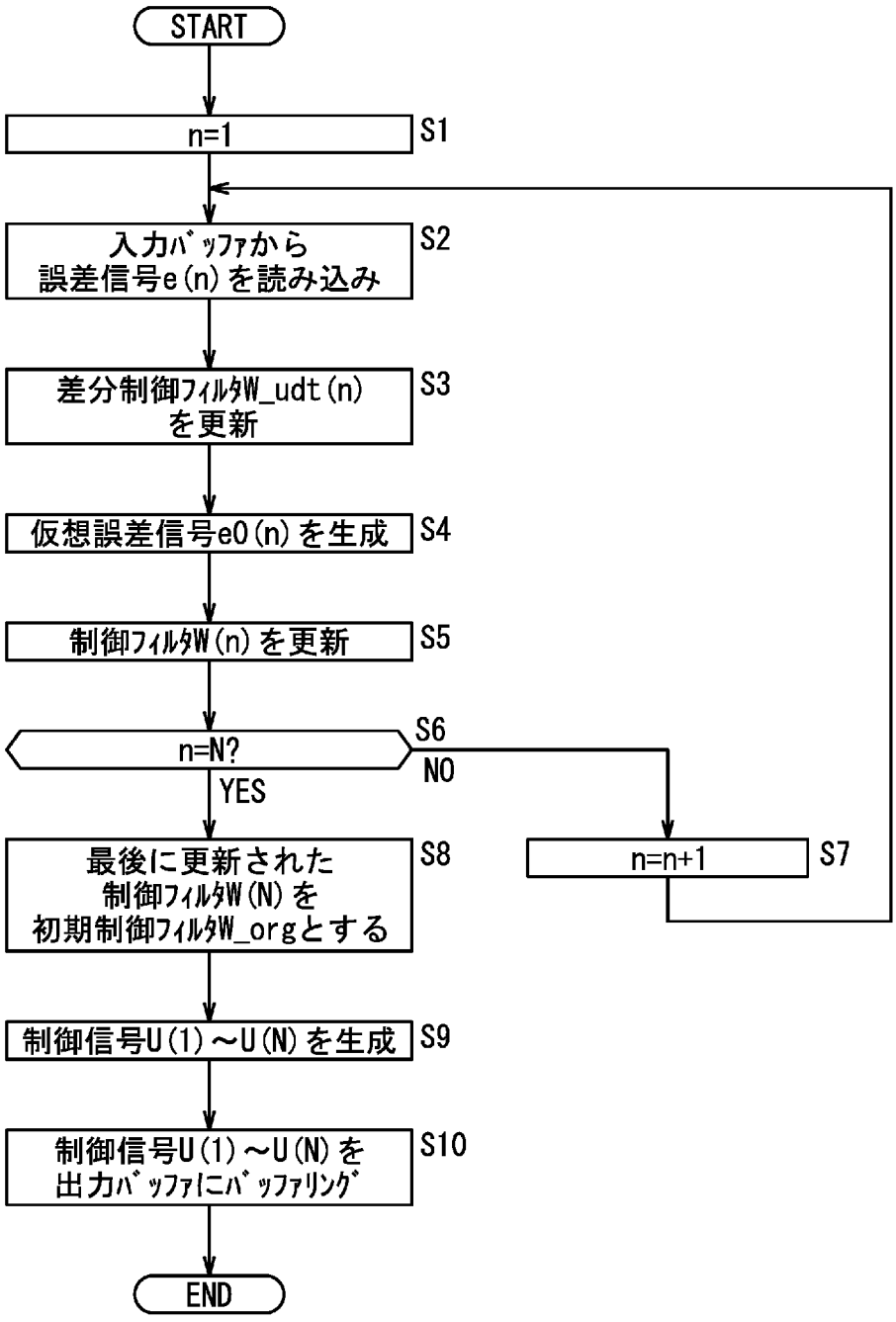
[図3]

FIG. 3



[図4]

FIG. 4


START
n=1
S1
入力ﾊﾞｯﾌｧから
誤差信号e(n)を読み込み
S2
差分制御ﾌｨﾙﾀW_udt(n)
を更新
S3
仮想誤差信号e0(n)を生成
S4
制御ﾌｨﾙﾀW(n)を更新
S5
n=N?
S6
NO
YES
n=n+1
S7
最後に更新された
制御ﾌｨﾙﾀW(N)を
初期制御ﾌｨﾙﾀW_orgとする
S8
制御信号U(1)～U(N)を生成
S9
制御信号U(1)～U(N)を
出力ﾊﾞｯﾌｧにﾊﾞｯﾌｧﾘﾝｸﾞ
S10
END

[図5]

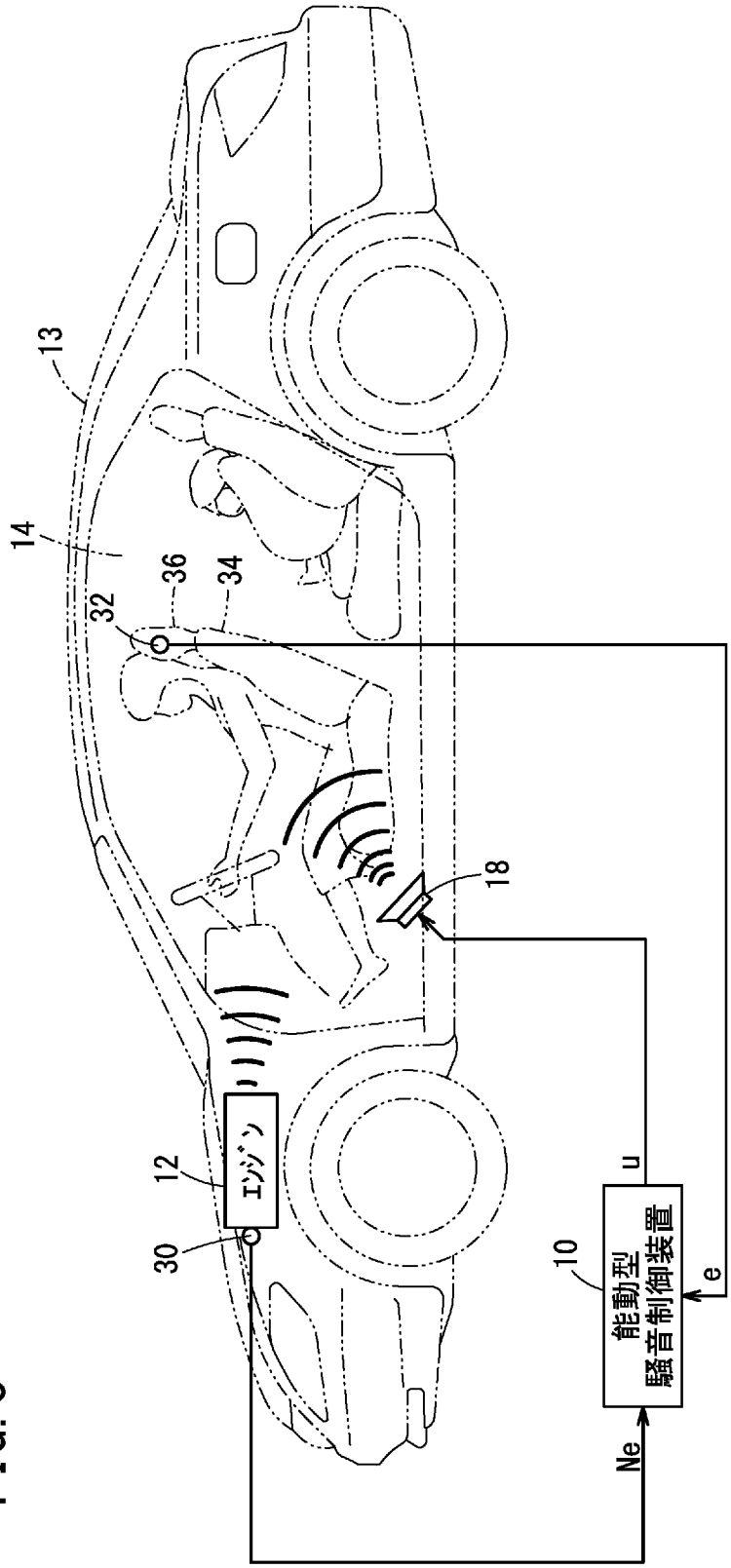


FIG. 5

[図6]

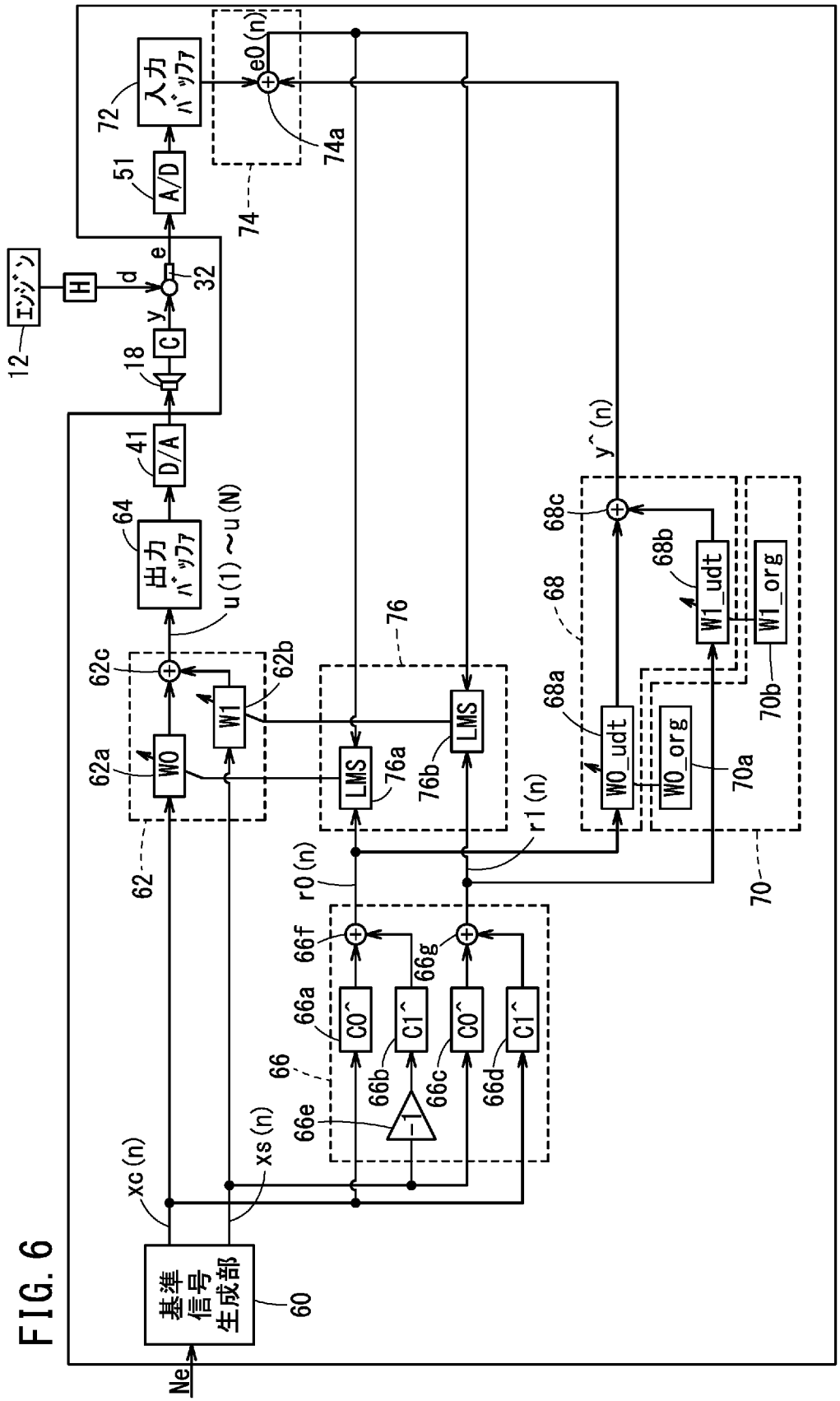
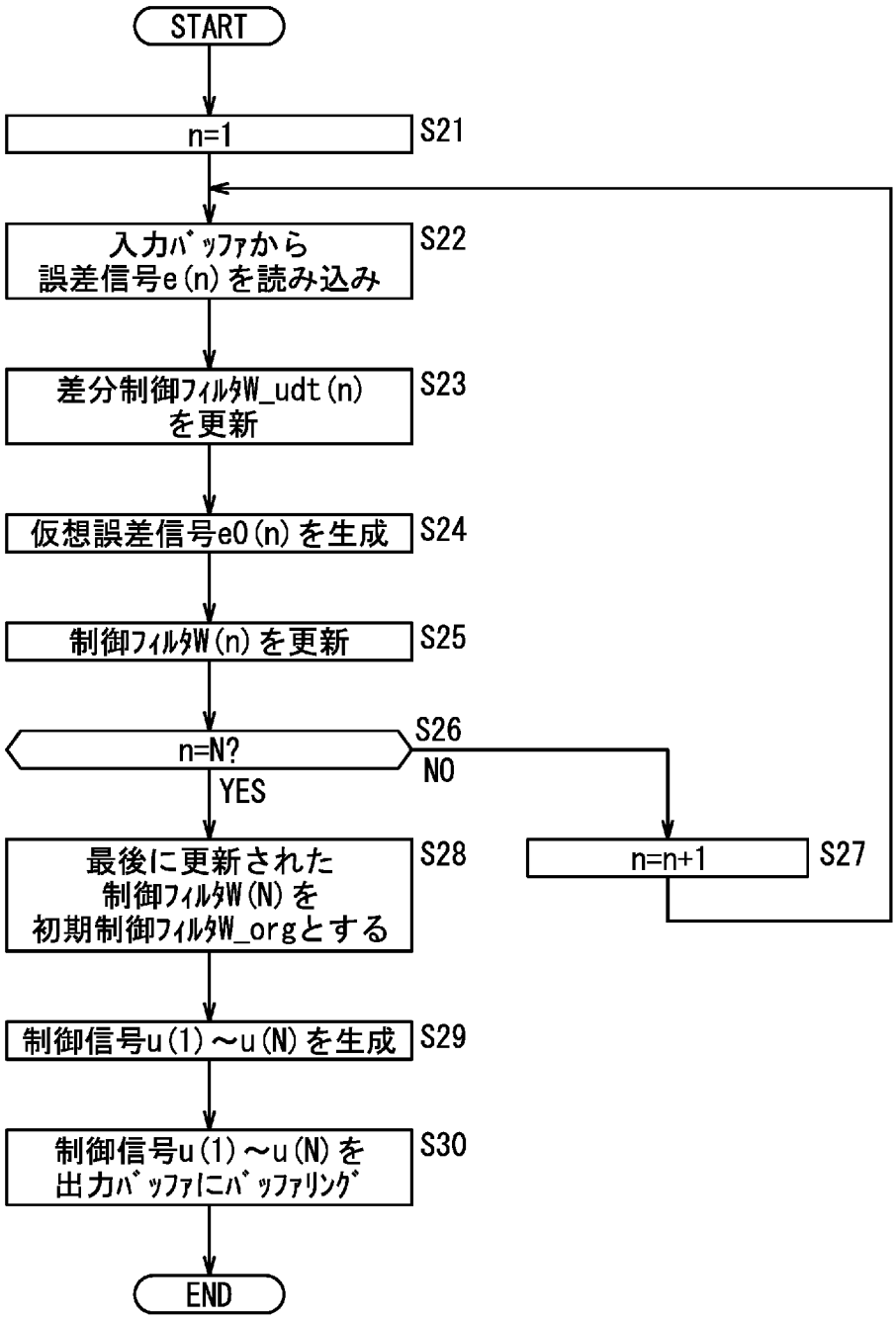

基準信号生成部
60
Ne
xc(n)
xs(n)
66
66a
C0^
66b
C1^
66c
C0^
66d
C1^
66e
-1
66f
66g
r0(n)
r1(n)
62
62a
W0
62b
W1
62c
76
LMS
76a
LMS
76b
70
68
68a
W0_udt
68b
W1_udt
68c
y^(n)
70a
W0_org
70b
W1_org
64
出力バッファ
u(1)～u(N)
41
D/A
18
C
y
32
e
d
H
エンジン
12
51
A/D
72
入力バッファ
74
74a
e0(n)

FIG. 6

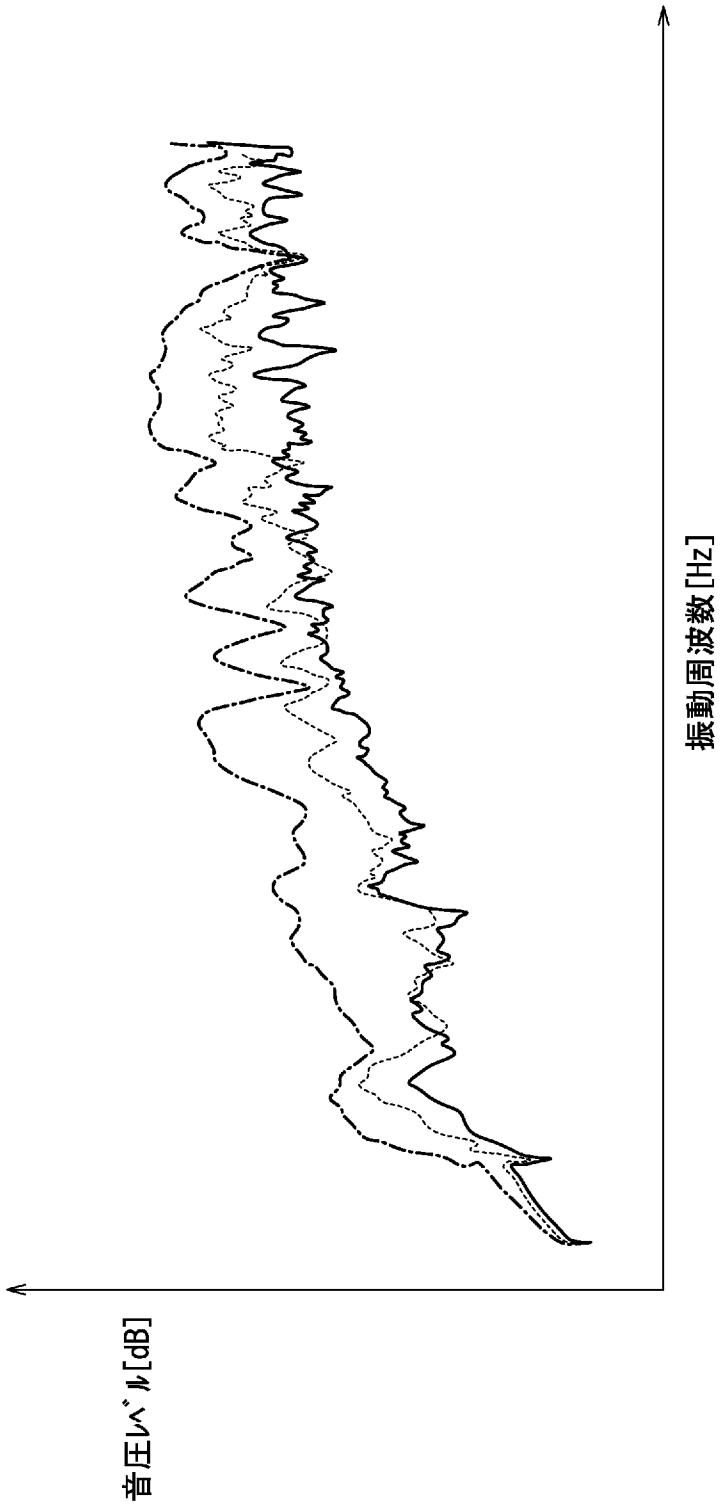
[図7]

FIG. 7


START
n=1
S21
入力ﾊﾞｯﾌｧから
誤差信号e(n)を読み込み
S22
差分制御ﾌｨﾙﾀW_udt(n)
を更新
S23
仮想誤差信号e0(n)を生成
S24
制御ﾌｨﾙﾀW(n)を更新
S25
n=N?
S26
NO
YES
n=n+1
S27
最後に更新された
制御ﾌｨﾙﾀW(N)を
初期制御ﾌｨﾙﾀW_orgとする
S28
制御信号u(1)～u(N)を生成
S29
制御信号u(1)～u(N)を
出力ﾊﾞｯﾌｧにﾊﾞｯﾌｧﾘﾝｸﾞ
S30
END

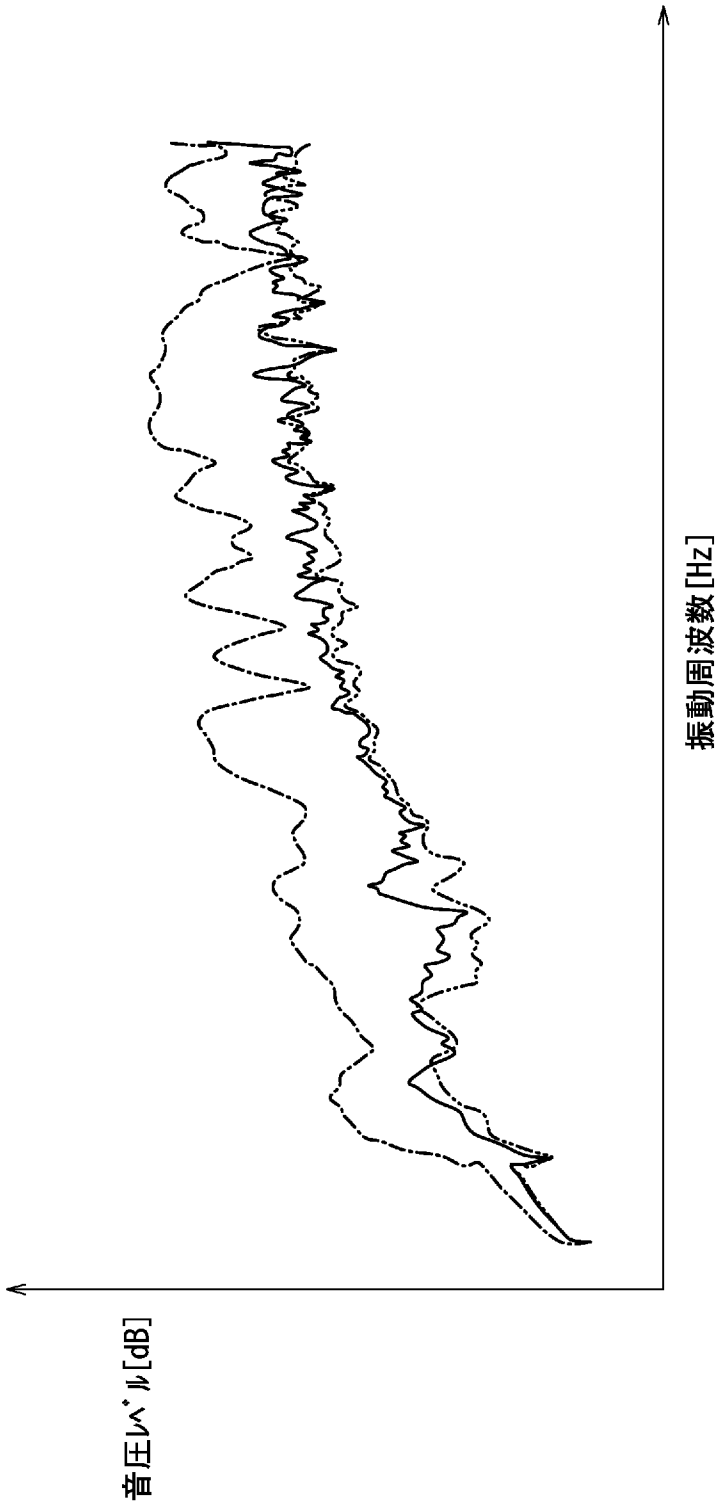
[図8]

FIG.8



[図9]

FIG. 9



[図10]

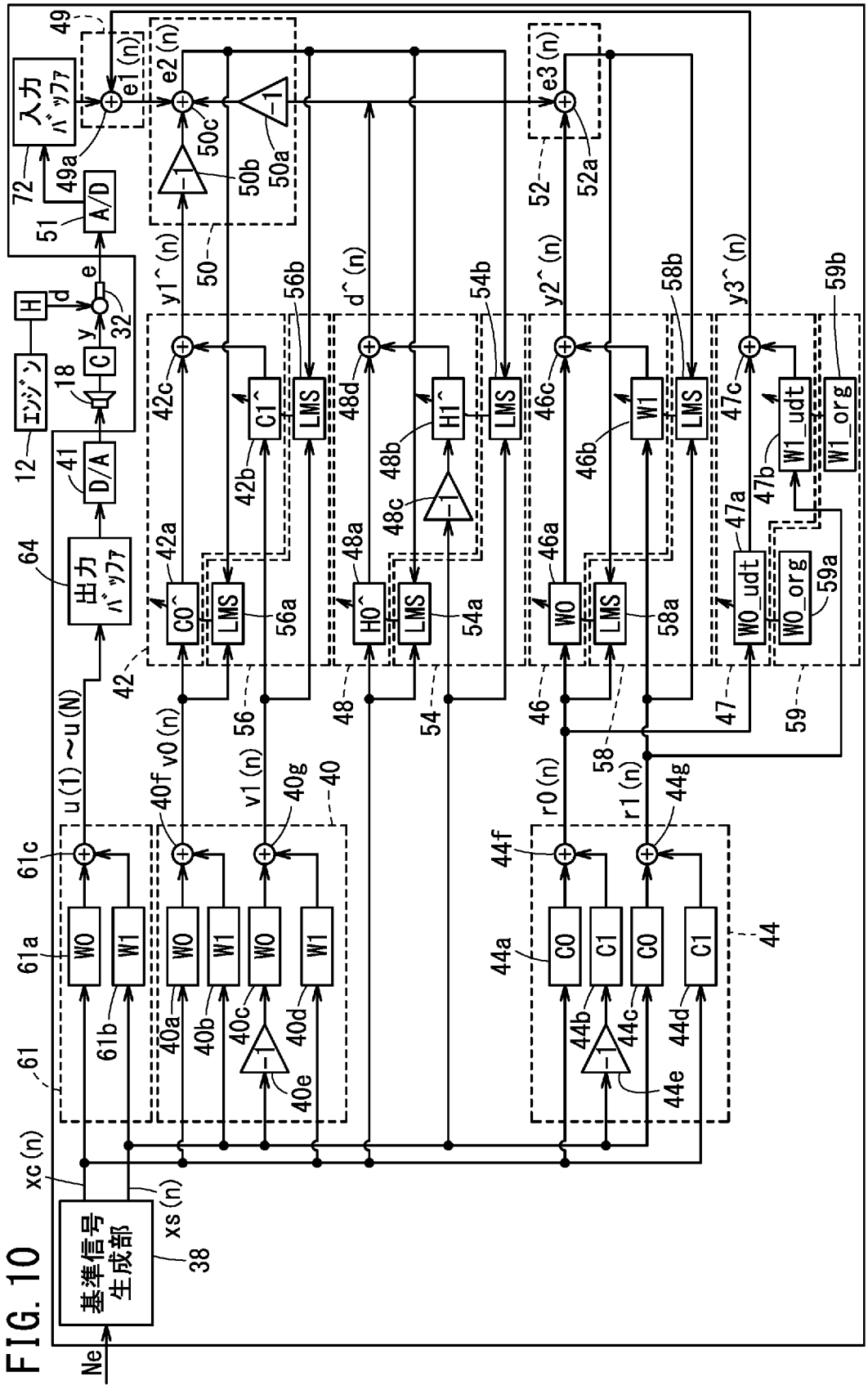

入力バッファ
A/D
出力バッファ
D/A
エンジン
基準信号生成部
LMS
W0
W1
C0
C1
H0
H1
W0_udt
W0_org
W1_udt
W1_org
e1(n)
e2(n)
e3(n)
y1^(n)
y2^(n)
y3^(n)
d^(n)
v0(n)
v1(n)
r0(n)
r1(n)
u(1)～u(N)
xc(n)
xs(n)
Ne

FIG. 10

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/012966

A. CLASSIFICATION OF SUBJECT MATTER
G10K 11/178(2006.01)i
FI: G10K11/178 100; G10K11/178 120

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G10K11/178

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	CN 110599996 A (UNIV ELECTRONIC SCI & TECH CHINA) 20 December 2019 (2019-12-20) paragraphs [0033]-[0041], fig. 2	1, 4-6 2, 3
A	JP 2000-330572 A (HONDA MOTOR CO LTD) 30 November 2000 (2000-11-30) entire text, all drawings	1-6
A	JP 2007-093962 A (TOSHIBA CORP) 12 April 2007 (2007-04-12) entire text, all drawings	1-6
A	JP 2014-235240 A (PANASONIC CORP) 15 December 2014 (2014-12-15) entire text, all drawings	1-6

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
24 May 2021 (24.05.2021)	01 June 2021 (01.06.2021)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/012966

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 110599996 A	20 Dec. 2019	(Family: none)	
JP 2000-330572 A	30 Nov. 2000	(Family: none)	
JP 2007-093962 A	12 Apr. 2007	US 2007/0076896 A1 entire text, all drawings	
JP 2014-235240 A	15 Dec. 2014	(Family: none)	

国際調査報告

国際出願番号
PCT/JP2021/012966

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

G10K 11/178(2006.01)i
FI: G10K11/178 100; G10K11/178 120

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

G10K11/178

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２１年
日本国実用新案登録公報	１９９６－２０２１年
日本国登録実用新案公報	１９９４－２０２１年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	CN 110599996 A (UNIV ELECTRONIC SCI & TECH CHINA) 20.12.2019 (2019-12-20) 段落[0033]-[0041],図2	1,4-6
A		2,3
A	JP 2000-330572 A (本田技研工業株式会社) 30.11.2000 (2000-11-30) 全文，全図	1-6
A	JP 2007-093962 A (株式会社東芝) 12.04.2007 (2007-04-12) 全文，全図	1-6
A	JP 2014-235240 A (パナソニック株式会社) 15.12.2014 (2014-12-15) 全文，全図	1-6

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
24.05.2021	01.06.2021

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
堀　洋介 5Z 3996

電話番号 03-3581-1101 内線 3591

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2021/012966

引用文献	公表日	パテントファミリー文献	公表日
CN 110599996 A	20.12.2019	（ファミリーなし）	
JP 2000-330572 A	30.11.2000	（ファミリーなし）	
JP 2007-093962 A	12.04.2007	US 2007/0076896 A1 全文，全図	
JP 2014-235240 A	15.12.2014	（ファミリーなし）	