

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：96145773

※ 申請日期：2007 年 11 月 30 日

※IPC 分類：

一、發明名稱：(中文/英文)

含有矽及碳之磊晶層的形成與處理

FORMATION AND TREATMENT OF EPITAXIAL LAYER

CONTAINING SILICON AND CARBON

H01L 21/50 (2006.01)

H01L 21/65 (2006.01)

H01L 21/838 (2006.01)

H01L 21/092 (2006.01)

H01L 21/78 (2006.01)

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商·應用材料股份有限公司

APPLIED MATERIALS, INC.

代表人：(中文/英文)

鄺錦安

KWONG, RAYMOND K.

住居所或營業所地址：(中文/英文)

美國加州聖大克勞拉市波爾斯大道 3050 號

3050 Bowers Avenue, Santa Clara, CA 95054, U.S.A.

國籍：(中文/英文)

美國/USA

三、發明人：(共 2 人)

姓名：(中文/英文)

1. 邱永男/CHO, YONAH

2. 金以寬/KIM, YIHWAN

國籍：(中文/英文)

1. 美國/USA

2.韓國/KOREA

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2006 年 12 月 1 日；11/566,058

2. 美國；2007 年 7 月 16 日；11/778,212

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明揭示一種用於形成並處理含矽和碳之磊晶層的方法。根據一個或多個實施例，該處理方法能將磊晶層中的間隙碳轉換為替代碳。特定的實施例係關於在半導體元件中，例如金屬氧化物半導體場效應電晶體（Metal Oxid Semiconductor Field Effect Transistor，MOSFET）元件中磊晶層的形成和處理。在特定實施例中，磊晶層的處理牽涉到短時間周期的退火，例如，通過鐳射退火、毫秒退火、快速熱退火、瞬間退火及其組合。實施例包括含矽和碳之至少部分磊晶層的非晶化。

六、英文發明摘要：

Method for formation and treatment of epitaxial layers containing silicon and carbon are disclosed. Treatment converts interstitial carbon to substitutional carbon in the epitaxial layer, according to one or more embodiments. Specific embodiments pertain to the formation and treatment of epitaxial layers in semiconductor devices, for example, Metal Oxid Semiconductor Field Effect Transistor (MOSFET) devices. In specific embodiments, the treatment of the epitaxial layer involves annealing for short periods of time, for example, by laser annealing, millisecond annealing, rapid thermal annealing, spike annealing, and combinations thereof. Embodiments include amorphization of at least a portion of the epitaxial alyer containing silicon and carbon.

七、指定代表圖：

(一)、本案指定代表圖為：第(2)圖。

(二)、本代表圖之元件代表符號簡單說明：

無

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明的實施例主要涉及含矽和碳 (Si: C) 磊晶層的形成和處理。特定實施例係關於在半導體元件 (例如金屬氧化物半導體場效應電晶體 (metal oxide semiconductor field effect transistor, MOSFET) 元件) 中，磊晶層的形成和處理。

【先前技術】

金屬氧化物半導體 (MOS) 電晶體通常包括半導體基板、源極、汲極以及設置在基板上源極與汲極間的通道，基板通常由矽製成。一般地，閘極疊層設置在通道上方，閘極疊層由設置在通道正上方的閘極氧化層或閘極電極、閘極氧化層上方的閘極導體材料，以及側壁間隙壁組成。側壁間隙壁保護閘極導體的側壁。閘極電極一般由摻雜多晶矽 (Si) 形成，而閘極介電材料可包含高介電常數材料 (例如，大於 4.0 的介電常數，如二氧化矽 (SiO_2) 或氮摻雜的二氧化矽等) 的薄層 (例如， $< 20\text{\AA}$)。

流經 MOS 電晶體的通道的電流，與通道中載子的遷移率成正比，並且使用高遷移率 MOS 電晶體能使更多的電流流過，並因此有更快的電路性能。MOS 電晶體通道中載子的遷移率可以藉由在通道中產生機械應力而增加。在壓縮應變下的通道 (例如，在矽上生長的矽-鍺通道層) 具有顯著增強的電洞遷移率，以提供 pMOS 電晶體。在拉伸應變

(tensile train)下的通道(例如，在鬆弛的 (relaxed) 矽-鍺上生長的薄矽通道層)，則達到顯著增強的電子遷移率，以提供 nMOS 電晶體。

亦能藉由在源極和汲極區域中，形成一個或多個碳摻雜的矽磊晶層，以提供在拉伸應變下的 nMOS 電晶體通道，其可與 pMOS 電晶體中，由 SiGe 源極和汲極所形成的壓縮應變通道互補。因此，碳摻雜的矽和矽-鍺磊晶層可分別沈積在 nMOS 和 pMOS 電晶體的源/汲極上。源極區域和汲極區域可通過選擇性 Si 乾蝕刻呈平面或凹陷。當適當地製造時，由碳摻雜的矽磊晶層覆蓋的 nMOS 源極和汲極，在通道中施加拉伸應變，並增加 nMOS 驅動電流。

爲了利用碳摻雜的矽磊晶層，提高具有凹陷源極/汲極之 nMOS 電晶體其通道中的電子遷移率，需要通過選擇性的沈積或通過後沈積製程，在源極/汲極上選擇性地形成碳摻雜的矽磊晶層。另外，需要碳摻雜的矽磊晶層含有替代的 C 原子，以在通道中引起拉伸應變。可利用增加碳摻雜的矽源極和汲極中替代 C 的含量，以達到較高的通道拉伸應變。然而，通過一般選擇性 Si:C 磊晶製程（例如在 $> 700^{\circ}\text{C}$ 的製程溫度下）所結合的 C 原子，大部分佔據了 Si 晶格的非替代（即，空隙）位置。通過降低生長溫度，可達到較高比例的替代原子含量（例如，在 500°C 生長溫度下接近 100%），然而，對於元件應用，這些較低溫度下的慢生長速度是不合宜的，因此所述選擇性製程不可能在較低溫度下進行。

因此，需要提供一些方法，以改善碳摻雜矽磊晶層中替代碳含量。該方法將有益於電晶體元件的製造。

【發明內容】

本發明的一個實施例係關於形成並處理包含矽和碳的磊晶層的方法。其他實施例關於製造包括含矽和碳之磊晶層的電晶體元件的方法。在特定實施例中，提供用於形成包含具有高替代碳含量之 n-摻雜 Si: C 的 nMOS 電晶體的方法。

根據本發明的一個實施例，提供一種處理在基板上包含矽和碳之磊晶層的方法，該方法包含：提供具有磊晶層的基板，該磊晶層包含沈積在所述基板上的碳和矽，該碳包括間隙碳；以及在從約 800°C 到約 1350°C 的溫度下退火所述基板和磊晶層，以將所述磊晶層中的至少部分間隙碳轉化為替代碳。根據一個實施例，替代碳（如果初始存在的話）和間隙碳的總量高於約 0.5 原子百分率，以及在特定實施例中，高於約 1 原子百分率，且尤其是，高於約 2 原子百分率。

根據特定實施例，該方法進一步包含離子佈植磊晶層。離子佈植可導致至少部分磊晶層的非晶化。非晶化可通過典型的非晶化製程實現，包括預非晶化 (pre-amorphization) (例如，使用 Si) 佈植。如此所使用，非晶化佈植係指使至少部分磊晶層非晶化的佈植製程。在另一實施例中，磊晶層形成於元件的源極區和汲極區中。

在包括源極和汲極的元件實施例中，離子佈植可包括與用於形成深源極和汲極接合，或與伴隨著預非晶化佈植之深源極和汲極佈植的相同條件，以增加磊晶層中的替代碳。在包括非晶化的實施例中，退火可通過動態表面退火、鐳射退火、毫秒退火、快速退火或瞬間退火中的一個或多個來執行。在一個或多個實施例中，以短於 10 秒的時間執行退火。在其他實施例中，以短於 900 毫秒的時間執行退火。例如，退火可通過鐳射退火或毫秒退火，以短於 900 毫秒（例如小於 10 毫秒）的時間來執行。根據一個或多個實施例，選擇整體順序、佈植條件和退火條件以最大化磊晶層中的替代碳。

在其他實施例中，退火通過短於 900 毫秒的鐳射退火或毫秒退火，接著以短於 10 秒的快速熱退火來執行。在又一其他實施例中，退火可以短於 10 秒的快速熱退火，接著以短於 10 秒的鐳射退火或毫秒退火來執行。

形成 Si:C 磊晶膜的方法可在電晶體製程的製造步驟期間使用。本發明的實施例涉及一種製造電晶體的方法，該方法包含：在基板上形成閘極介電質；在所述閘極介電質上形成閘極電極；在該閘極電極的相對側上，在具有第二導電率的基板上形成源/汲極區，並在源/汲極區之間界定通道區；在源/汲極區正上方沈積包含矽和碳的磊晶層，部分碳為替代碳，其餘碳為間隙碳；以及在約 800°C 到約 1350°C 之間的溫度下，退火基板和磊晶層，以將磊晶層中的至少部分間隙碳轉換為替代碳。在特定實施例中，替代

碳和間隙碳的總量高於約 0.5 原子百分率，以及在特定實施例中，高於約 1 原子百分率，並且在更特定實施例中，高於約 2 原子百分率。間隙碳和替代碳的量可在約 0.5 和 2 原子百分率之間的範圍中。

在特定實施例中，製造電晶體的方法可進一步包含將離子佈植到磊晶層中，且之後為退火。退火可通過毫秒退火（諸如動態表面退火、鐳射表面退火或快速退火）或快速熱退火（諸如瞬間退火）中的一個或多個來執行。以上所述的各種退火可用於製造電晶體。根據本發明的實施例，選擇整體順序、佈植條件和退火條件，以最大化替代碳的含量。

前述廣泛地概括了本發明的特定特徵和技術優點。本領域的熟習技術人員應理解在利用所公開的特定實施例作為基礎的情形下，能在本發明的範圍內修改或設計其他結構或製程。本領域的熟習技術人員還應知前述均等結構並未脫離所附申請專利範圍中陳述的本發明的精神和範圍。

【實施方式】

本發明的實施例主要提供一種形成並處理包含矽和碳的磊晶層的方法。其他實施例涉及製造電晶體的方法。

在特定實施例中，提供在 nMOS 電晶體的源極區域和汲極區域中形成 Si:C 的方法。在特定實施例中，當對 nMOS 電晶體 Si:C 以 n 型摻雜物（例如，P、As 或其組合）進行高摻雜時，則維持了高通道應力之高替代 C。後磊晶離

子佈植過程造成佈植所引起的損壞，並劣化 Si:C 磊晶層。佈植引起的損壞導致佈植結晶缺陷以及替代 C 損失，這直接影響到通道應力或通道遷移率，進而涉及元件性能。期望提供將替代 C 之損失降至最小化的方法，或者可選地，通過後佈植製程恢復丟失的替代 C，例如增強退火，諸如毫秒退火(如動態表面退火(DSA)、鐳射表面退火或快速退火)。實驗證明用於摻雜劑活化的傳統瞬間退火，無法獨自恢復替代 C，但是毫秒鐳射退火，特別地，DSA，在恢復丟失替代 C 甚至是增加替代 C，使其大於在佈植製程之前初始磊晶層中的替代 C 含量方面，非常有效。根據本發明的一個或多個實施例，來自剛沈積(as-deposited)階段或來自佈植階段的替代 C 含量，皆為增加。

形成並處理磊晶層的方法包含：提供具有磊晶層的基板，該磊晶層包含沈積在基板上的碳和矽，該碳包括間隙碳；以及在從約 800°C 到約 1300°C 的溫度下退火基板和磊晶層，以將磊晶層中的至少一部分間隙碳轉換為替代碳。在一個實施例中，製造電晶體的方法包含：在基板上形成閘極介電質；在閘極介電質上形成閘極電極；在閘極電極相對側上具有第二電導率的基板上，形成源/汲極區，並界定出位在源/汲極區間的通道區；在源/汲極區正上方沈積含有矽和碳的磊晶層，該碳包括間隙碳；以及在從約 800°C 到約 1350°C 的溫度下退火基板和磊晶層，以將磊晶層中的至少一部分間隙碳轉換為替代碳。磊晶層與體基板和多晶矽層不同。

如此所使用，磊晶沈積指在基板上單晶層的沈積，因而沈積層的晶體結構與基板的晶體結構相符。因此，磊晶層或膜是單晶層，或具有與基板的晶體結構相符的晶體結構的膜。

根據本發明的實施例，對含有碳和矽之磊晶膜的處理增加了膜的替代 C 含量。Si:C 層中的替代 C 含量可通過將所沈積的未替代 C 原子轉化到替代 Si 晶格位置而增加。儘管本發明不意欲由特定理論限制，但是一般認為未替代(或間隙) C 原子到替代位置的轉換，可與點缺陷(諸如空位、自占間隙和其他外部占間隙以及缺陷群聚)相關。通過將初始(所沈積的)缺陷分佈和 Si 晶格改變為有利於更多 C 原子佔據替代位置的結構，可增加替代 C 含量。將應知的是，所增加替代碳之量的參考，不意欲將本發明限制於含有替代碳的沈積膜。根據本發明的實施例，初始沈積的磊晶膜可以不包含替代碳，並且根據本發明的實施例，處理包含間隙碳的膜，以降低間隙碳量，並在所沈積膜中從零增加替代碳的含量。該結構變化和替代 C 含量增加可通過在此所述的製程次序實現。

在一個或多個實施例中，如以下進一步所述，通過佈植和退火形成並處理含有矽和碳的磊晶膜。通過選擇或未選擇磊晶層沈積可形成磊晶膜。

在一個或多個實施例中，替代 C 含量的增加可通過以下示例性製程次序中，佈植和退火的組合來實現：(1) 通過選擇性或未選擇性沈積製程，沈積含有矽和碳的磊晶

層，該磊晶層具有高總 C 濃度(例如大於約 0.5 原子百分率，或高於約 1 原子百分率)；(2) 含矽和碳的磊晶層的非晶化，例如，通過離子(諸如 Si)佈植。一般所需能量和劑量為使至少部分磊晶層非晶化，而不在佈植之後晶格結晶(lattice crystallinity)；以及(3)以少於 60 秒的時間對動態表面退火(DSA)腔室退火(例如，動態表面退火、毫秒退火或鐳射退火)。在一個或多個實施例中，退火溫度可以在 1000°C 以上，並具有在 10s 和 100s mm/s 範圍中的各種掃描速度(或停留時間)。根據一個或多個實施例，方法係依序進行，然而，該製程不完全限於上述的步驟。例如，只要保持製程順序的次序其他製程步驟可夾在步驟之間。現在將根據一個或多個實施例描述該製程的各個步驟。

基板

基板通常為矽基板，並且可以是已圖案化的基板。已圖案化的基板為具有電子特徵形成於基板表面中或之上的基板。圖案化的基板可包含單晶表面，以及至少一個不為單晶的第二表面，例如多晶或非晶表面。單晶表面包括裸晶基板，或通常由諸如矽、矽鍺或矽碳的材料製成的沈積單晶層。多晶或非晶表面可包括介電質材料，諸如氧化物或氮化物，特別是氧化矽或氮化矽，以及非晶矽表面。

磊晶沈積

矽碳層可使用磊晶製程在合適製程腔室中沈積，合適

的製程腔室例如為 Epi RP 或 Centura，其可從加利福尼亞的 Santa Clara 的應用材料公司購得。一般而言，製程腔室在整個磊晶製程中保持一致的溫度。然而，一些步驟可在變化溫度下執行。製程腔室可保持在約 250°C 到約 1000°C 範圍間的溫度，例如從約 500°C 到約 900°C。適於執行磊晶製程的溫度取決於用於沈積和 / 或蝕刻含矽和碳材料的特定前驅物，並可通過本領域中的熟習技藝者決定。製程腔室通常可保持在約 0.1 Torr 到約 200 Torr 的壓力，該壓力在沈積步驟期間以及沈積步驟之間可能波動，但一般為恆定。

在磊晶沈積製程期間，基板暴露於沈積氣體，以在單晶表面上形成磊晶層，同時在第二表面上形成多晶層。沈積製程的特定暴露時間的決定係與在蝕刻製程期間的暴露時間相關，亦與在製程中所使用的特定前驅物和溫度相關。一般地，基板暴露於沈積氣體足夠長的時間，以形成最大厚度的磊晶層，同時形成在沈積期間，易於蝕刻掉的多晶層最小厚度。

沈積氣體至少包含矽源、載氣和碳源。在可選實施例中，沈積氣體可包括至少一種蝕刻劑，諸如氯化氫或氯氣。

通常以約 5 sccm 到約 500 sccm 的速度範圍，例如，從約 10 sccm 到約 300 sccm 的速度，尤其是從約 50 sccm 到約 200 sccm，更特定地約 100 sccm 的速度，將矽源提供到製程腔室中。在沈積含矽和碳化合物的沈積氣體中，有用的矽源包括，但是不限於，矽烷、鹵化矽烷和有機矽烷。

矽烷包括矽烷 (SiH_4) 和具有實驗式 $\text{Si}_x\text{H}_{(2x+2)}$ 的較高級矽烷，諸如二矽烷 (Si_2H_6)、三矽烷 (Si_3H_8) 和四矽烷 (Si_4H_{10}) 等。鹵化矽烷包括具有實驗式 $\text{X}'_y\text{Si}_x\text{H}_{(2x+2-y)}$ ，其中 $\text{X}' = \text{F}$ 、 Cl 、 Br 或 I ，諸如六氯二矽烷 (Si_2Cl_6)、四氯矽烷 (SiCl_4)、二氯矽烷 (Cl_2SiH_2) 和三氯矽烷 (Cl_3SiH)。有機矽烷包括具有實驗式 $\text{R}_y\text{Si}_x\text{H}_{(2x+2-y)}$ 的化合物，其中 $\text{R} =$ 甲基、乙基、丙基或丁基，諸如甲基矽烷 ($(\text{CH}_3)\text{SiH}_3$)、二甲基矽烷 ($(\text{CH}_3)_2\text{SiH}_3$)、乙基矽烷 ($(\text{CH}_3\text{CH}_2)\text{SiH}_3$)、甲基二矽烷 ($(\text{CH}_3)\text{Si}_2\text{H}_5$)、二甲基二矽烷 ($(\text{CH}_3)_2\text{Si}_2\text{H}_4$) 和六甲基二矽烷 ($(\text{CH}_3)_6\text{Si}_2$)。

矽源通常與載氣一起輸送到製程腔室中。載氣具有從約 1 slm (公升/分鐘) 到約 100 slm 的流速，例如從約 5 slm 到約 75 slm，以及特別地從約 10 slm 到約 50 slm，例如約 25 slm。載氣可包括氮氣 (N_2)、氫氣 (H_2)、氫、氮及其組合。惰性載氣是較佳的，並包括氮氣、氫、氮及其組合。載氣可依據在磊晶製程 120 期間，所使用的前驅物和/或製程溫度來選擇。通常，載氣在整個蝕刻步驟期間相同。然而，部分實施例可在特定步驟中使用不同的載氣。

在步驟 120 期間，與矽源和載氣一起提供到製程腔室，以形成含矽和碳化合物 (諸如矽碳材料) 的碳源，通常以約 0.1 sccm 到約 20 sccm 的流速範圍，例如，從約 0.5 sccm 到約 10 sccm，以及尤其是從約 1 sccm 到約 5 sccm，例如約 2 sccm 的速度提供到製程腔室中。用於沈積含矽和碳化合物的碳源包括，但是不限於，有機矽烷、烷、烯，

以及乙基、丙基和丁基的炔。該碳源包括甲基矽烷($(\text{CH}_3)\text{SiH}_3$)、二甲基矽烷($(\text{CH}_3)_2\text{SiH}_2$)、三甲基矽烷($(\text{CH}_3)_3\text{SiH}$)、乙基矽烷($(\text{CH}_3\text{CH}_2)\text{SiH}_3$)、甲烷(CH_4)、乙烯(C_2H_4)、乙炔(C_2H_2)、丙烷(C_3H_8)、丙烯(C_3H_6)、丁炔(C_4H_6)等。磊晶層的碳濃度在約 200ppm 到約 5 原子百分率的範圍內，例如從約 1 原子百分率到約 3 原子百分率，尤其是至少約 2 原子百分率或至少約 1.5 原子百分率。在一個實施例中，碳濃度在磊晶層內可以成梯度分佈，較佳地，所具有的梯度為在磊晶層下部分中碳濃度比磊晶層上部分中的濃度高。可選地，鍍源和碳源可以都與矽源和載氣一起添加到製程腔室中，以形成含矽和碳的化合物，諸如矽鍍碳材料。

沈積製程停止。在一個實施例中，製程腔室可由清洗氣體或載氣沖洗，及/或製程腔室可由真空泵排空。清洗和/或排氣處理去除過剩的沈積氣體、反應副產物和其他污染物。在另一實施例中，一旦沈積製程停止，蝕刻製程立即開始而不清洗和/或排空製程腔室。

蝕刻

可執行一可選的蝕刻製程。蝕刻製程去除在基板表面上的部分磊晶層。蝕刻製程可將磊晶或單晶材料，以及非晶或多晶材料都去除。如果在基板表面上存在沈積的多晶層，則以比磊晶層更快的速度去除。蝕刻製程的時間周期與沈積製程的時間周期協調，以使磊晶層的淨沈積選擇性

地形成於所需的基板區域上。因此，沈積製程和蝕刻製程的淨結果形成選擇性且磊晶生長的含矽和碳材料，同時如果有多晶材料的話，可使多晶材料的生長最小化。

在蝕刻製程期間，基板暴露於蝕刻氣體約 10 秒到約 90 秒內的時間周期，例如從約 20 秒到約 60 秒，尤其是從約 30 秒到約 45 秒。蝕刻氣體包括至少一種蝕刻劑和載氣。蝕刻劑通常以約 10 sccm 到約 700 sccm 的速度，例如約 50 sccm 到約 500 sccm 的速度，提供到製程腔室中。在蝕刻氣體中使用的蝕刻劑可包括氯氣 (Cl_2)、氯化氫 (HCl)、三氯化硼 (BCl_3)、氯甲烷 (CH_3Cl)、四氯化碳 (CCl_4)、三氟化氯 (ClF_3) 及其組合。較佳地，氯或氯化氫用作蝕刻劑。

蝕刻劑通常與載氣一起提供到製程腔室中。載氣具有約 1 slm 到約 100 slm 範圍中，例如從約 5 slm 到約 75 slm，更具體地從約 10 slm 到約 50 slm，例如約 25 slm 的流速。載氣可包括氮氣 (N_2)、氫氣 (H_2)、氫、氮及其組合。在一些實施例中，惰性載氣是較佳的，且其包括氮氣、氫、氮及其組合。載氣可依據在磊晶製程期間，所使用的特定前驅物和/或溫度來選擇。

蝕刻製程終止。在一個實施例中，製程腔室由清洗氣體或載氣沖洗，及/或製程腔室可由真空泵排空。清洗和/或排氣處理去除過剩的蝕刻氣體、反應副產物和其他污染物。在另一實施例中，一旦蝕刻製程停止，則立即開始磊晶層的沈積製程，而不清洗和/或排空製程腔室。

可確定磊晶層和多晶層的厚度。如果達到預定厚度，則終止磊晶製程。然而，如果沒有達到預定厚度，則重複沈積製程迴圈，直到達到所需厚度。磊晶層通常長成具有約 $10\text{\AA}$ 到約 $2000\text{\AA}$ 範圍的厚度，例如從約 $100\text{\AA}$ 到約 $1500\text{\AA}$ ，以及更具體地從約 $400\text{\AA}$ 到約 $1200\text{\AA}$ ，例如約 $800\text{\AA}$ 的厚度。如果存在有多晶層的話，多晶層通常沈積成從一原子層到約 $500\text{\AA}$ 的範圍的厚度。含磊晶矽和碳層或含多晶矽和碳層的所需或預定厚度係依據個別的製程而定。在一個實施例中，磊晶層可達到預定厚度，同時多晶層特別厚。

在沈積期間的摻雜劑暴露（或原位摻雜 (in-situ doping)）

在磊晶沈積期間，磊晶層可選地暴露於摻雜劑。典型的摻雜劑可包括至少一種摻雜劑化合物，以提供摻雜元素源，諸如硼、砷、磷、銻或鋁。摻雜劑提供所沈積的含矽和碳化合物各種導電屬性，諸如在電子元件所需的可控和所需路徑中的方向電子流。含矽和碳化合物的膜可由特定摻雜劑摻雜，以達到所需的導電屬性。在一個實施例中，含矽和碳化合物為 p 型摻雜，諸如通過使用二硼烷，以於約 10^{15} 原子/ cm^3 到約 10^{21} 原子/ cm^3 的濃度範圍中添加硼。在一個實施例中，p 型摻雜劑具有至少 5×10^{15} 原子/ cm^3 的濃度在另一實施例中，p 型摻雜劑濃度範圍為約 1×10^{20} 原子/ cm^3 到約 2.5×10^{21} 原子/ cm^3 。在另一實施例中，含矽和碳化合物為 n 型摻雜，諸如由磷和 / 或砷 n-型摻雜至約

5×10^{19} 原子/cm³ 到約 5×10^{21} 原子/cm³ 範圍的濃度。

通常在沈積期間將摻雜劑源提供到製程腔室中。用作摻雜劑源的含硼摻雜劑包括硼烷類和有機硼烷類。硼烷類包括硼烷、二硼烷 (B_2H_6)、三硼烷、四硼烷和五硼烷，而烷基硼烷包括具有實驗式 $R_xBH_{(3-x)}$ 的化合物，其中 R = 甲基、乙基、丙基或丁基以及 $x=1, 2$ 或 3 。烷基硼烷包括三甲基硼烷 ($(CH_3)_3B$)、二甲基硼烷 ($(CH_3)_2BH$)、三乙基硼烷 ($(CH_3CH_2)_3B$) 和二乙基硼烷 ($(CH_3CH_2)_2BH$)。摻雜劑還可包括砷化氫 (AsH_3)、磷化氫 (PH_3) 和烷基磷，諸如具有實驗式 $R_xPH_{(3-x)}$ ，其中 R = 甲基、乙基、丙基或丁基以及 $x=1, 2$ 或 3 。烷基磷包括三甲基磷 ($(CH_3)_3P$)、二甲基磷 ($(CH_3)_2PH$)、三乙基磷 ($(CH_3CH_2)_3P$) 和二乙基磷 ($(CH_3CH_2)_2PH$)。

離子佈植

執行磊晶層的離子佈植，將導致至少部分磊晶層的非晶化。離子佈植可用於形成摻雜區域諸如源極和汲極，其將導致磊晶層的非晶化。例如，這可在輕摻雜和重摻雜汲極區或源汲極區延伸部，以及深源極和汲極的形成期間發生，其作為部分電晶體的製造製程。對於含 Si : C 源極 / 汲極電晶體的 n-型摻雜，摻雜區域的厚度將由所需的源 / 汲極區接面深度來決定，該厚度典型地小於 1000 Å。磷、砷及其二者之結合的摻雜，通常用於如 nMOS 電晶體的 Si : C 源 / 汲極。峰摻雜劑雜質濃度可大於 1×10^{20} 原子/cm³

或更高，並且摻雜劑量可等於或大於 2×10^{15} 原子/cm²。在一個或多個實施例中，已知為預先非晶化的額外非晶化步驟可由 Si、Ge 或 As 離子佈植執行，然而，也可使用其他方法。該非晶化深度由佈植物質的離子能量來確定。如在本領域中眾所周知的，使結晶 Si 非晶化所需的最小劑量，係以例如 1×10^{15} /cm² 的 Si 進行佈植。

含矽和碳之磊晶層的非晶化佈植和摻雜劑佈植可以由可從加利福尼亞的聖克拉拉 (Santa Clara) 的應用材料公司購得的 Quantum X 佈植機來實現。利用將替代 Si 和 C 原子置換到非替代位置，離子佈植非晶化至少部分的初始 Si: C 磊晶層 (結晶結構)。

退火

根據本發明的一個或多個實施例，磊晶層係被退火。在特定實施例中，退火發生在相對短的時間周期內，諸如在快速熱退火或快速熱處理腔室中。如於此所使用的，快速熱退火 (rapid thermal annealing, RTA) 和快速熱處理 (rapid thermal processing, RTP) 係為使樣品經歷極短但高度受控之熱迴圈的製程，其中該熱迴圈將樣品從室溫加熱到高溫，例如與 1200°C 等溫。在 RTP 或 RTA 製程期間的熱迴圈周期通常少於約 60 秒，以及通常少於約 30 秒。在特定實施例中，RTP 或 RTA 的周期少於約 20 秒、15 秒、10 秒或 5 秒。瞬間退火係指在短於約 10 秒或 5 秒時間周期內，使樣品暴露於高溫的製程。例如，瞬間退火可在短

於約 5 秒的時間周期內在約攝氏 800 度到攝氏 1200 度之間的高溫下發生。毫秒退火係指在短於約 900 毫秒以及更典型地小於約 500 毫秒的時間內，將樣品從室溫加熱至高溫（例如與 1350°C 等溫）之製程。毫秒退火可通過鐳射退火（諸如應用材料的 Dynamic Surface Anneal（動態表面退火））或快速退火來實現。顧名思義，鐳射退火使用雷射加熱樣品。

退火製程包括快速熱處理諸如快速熱退火、快速熱處理、毫秒退火和/或瞬間退火及其組合。退火溫度可取決於所使用的製程。例如，當固相磊晶可在 500°C 或更高溫度下執行時，瞬間退火可具有約 1000°C 和約 1100°C 之間變化的溫度，較佳地約 1050°C。

退火製程可包括瞬間退火，其為一種快速熱處理（RTP 具有諸如氧氣、氮氣、氫氣、氫、氬及其組合等氣體之空氣）。退火製程可在從約 800°C 到約 1200°C，較佳為從約 1050°C 到約 1100°C 的溫度下執行。退火製程可在含矽和碳層沈積之後或在基板將經歷各種其他製程步驟之後立即發生。

在一個實施例中，瞬間退火係在 RTP 系統中執行，該 RTP 系統能使退火環境中之氣壓維持在顯著地低於大氣壓值。該 RTP 系統的實施例為可從加利福尼亞的聖克拉拉的應用材料有限公司市售購得的 RADIANCE CENTURA®。瞬間退火則在 2005 年 5 月 24 日公告，標題為 “ADVANCES IN SPIKE ANNEAL 20 PROCESSES FOR ULTRA

SHALLOW JUNCTIONS” 共同授讓的美國專利 No.6,897,131，和在 2004 年 10 月 12 日公告，標題為 “OPTIMAL SPIKE ANNEAL AMBIENT” 共同授讓的美國專利 No.6,803,297 中進行了進一步描述，於此引入作為參考，但其不與現有說明書和申請專利範圍相衝突。

已經觀察到在應用材料 DSA 腔室/系統中，在 1000°C 以上的毫秒退火或鐳射退火提供了優良的結果：毫秒退火或鐳射退火提供充足的能量以使非替代 C 原子回到替代位置以增加磊晶層的替代碳含量。在美國專利 No.6,987,240、No.7,005,601 和 No.7,078,651 中公開了適宜的 DSA 系統的實施例，在此引入其全部內容作為參考。

本發明的製程可在本領域中公知的設備中實施。設備可包含多條氣體管道，以在進入製程腔室之前維持沈積氣體和其他製程氣體。之後，使氣體與熱基板接觸，含矽和碳化合物薄膜則形成於熱基板上。可用於沈積含矽和碳薄膜的工件包括可從位於加利福尼亞的聖克拉拉的應用材料有限公司市售購得的 Epi Centura[®]系統和 Poly Gen[®]系統。其他設備包括本領域中公知的批次處理的高溫爐管。

實施例

實施例 1

將 300mm 裸矽晶圓放置在可從加利福尼亞的聖克拉拉的應用材料有限公司市售購得的 300mm Epi Centura 減壓腔室中。在第一處理步驟期間，將 500Å 厚未摻雜的 Si：

C 磊晶膜沈積在 300mm 裸矽晶圓上。剛沈積 (as-deposited) 的 Si: C 膜包含 2.3% 總 C，而 1.04% C 為替代的，如在第 1 圖之高解析度 X 光繞射儀 (high resolution X-ray diffractometer, HR-XRD) 測量中由 1200 角秒周圍的膜峰位置所示。在第二處理步驟期間，該膜隨後於應用材料的 Quantum X 佈植器中以 25keV 離子能量以及 $1.5 \times 10^{15}/\text{cm}^2$ 劑量進行 Si 離子佈植。雖然所沈積的 Si: C 膜顯示在 1200 角秒周圍的 HRXRD 峰對應於膜中的 1.04% 替代 C，Si: C 膜峰在 Si 佈植之後消失。這表示結晶損失或非晶化。在本實施例和其他實施例中，利用 P. C. Kelires, Phys. Rev. B 55 25 (14), 8784 (1997) 中描述的 Kelires 模型確定替代碳，該模型之內容係併入作為參考。

第 1 圖顯示了高分辨 x-射線衍射 (HR-XRD) 掃描譜圖。在 Si 佈植後，未產生薄膜峰，但僅顯示對應於 Si 基板之 0 角秒處的參考 Si 峰，說明了不具有起始結晶 Si: C 磊晶層。然後在應用材料的動態表面退火系統 (Dynamic Surface Anneal System) 中，於 1100-1300°C 間的溫度範圍內以 150mm/s 或 50mm/s (對應於 0.5ms 或 1.5ms 的停留時間) 的掃描速度，以退火非晶化的結構。在第 2 圖中為所得到的 HRXRD 圖譜，其顯示在 2000 角秒周圍出現波峰，說明在 DSA 之後約 1.75% 的替代 C 之結晶層形成。樣品 Si 晶圓進一步在 1050°C 下，在 10% O₂ 和 90% N₂ 氣體中使用 Centura RTP，進行瞬間退火的處理。如第 3 圖所示，與 1.04% 的剛沈積 (as-deposited) 含量相比較，經退火

(DSA+瞬間退火)樣品的替代C含量約為1.32%。

實施例 2

第2圖示出在1100°C和1300°C間的溫度下以及50-150mm/s的掃描速度下進行動態表面退火後，相同Si:C樣品的XRD。在DSA之後，出現了對應於1.56-1.75%替代C之1800-2000角秒處的新薄膜峰。所觀察到的1.56-1.75%替代C係高於第1圖所示剛沈積(as-deposited)Si:C層中的初始1.04%替代C含量。

實施例 3

第3圖顯示在所提出的3步製程並續以1050°C瞬間退火後，Si:C層的HRXRD。在1500角秒的波峰位置表示1.32%的替代C含量，高於第1圖中所示出的1.04%的剛沈積(as-deposited)含量。經過上述程序而不經動態表面退火處理的樣品標記為“RTA”，並顯示1000角秒以下，替代C低於0.88%的膜峰位置。所接收的替代C從剛佈植(as-implanted)的Si:C磊晶膜增加，但是所增加的替代C不單僅藉由傳統瞬間退火實現。所增加的替代C由動態表面退火或表面退火續以瞬間退火而實現。

因此，該實施例證明即使在活化退火前，在上述製程順序後，以高達1050°C的傳統摻雜劑活化退火後，在Si:C中增加的替代C含量係保持在剛沈積(as-deposited)替代C含量以上的程度。根據一個或多個實施例，所提出的保

持所增加的替代 C 之整體製程順序為 Si: C 磊晶層沈積，之後藉由佈植非晶化，再藉由動態表面退火，或者藉由高達 1050°C 動態表面退火和瞬間退火的組合。

實施例 4

將 300mm 裸矽晶圓放置在可從加利福尼亞的 Santa Clara 的應用材料有限公司市售購得的 300mm Epi Centura 減壓腔室中。1000Å 厚的未摻雜 Si: C 磊晶膜沈積在 300mm 裸矽晶圓上。剛沈積 (as-deposited) Si: C 膜包含約 1.5 原子百分率的總 C，而 1.5 原子百分率的 C 為替代的，如在第 4 圖中的高解析度 X 光繞射儀 (HR-XRD) 測量中由 1740 角秒周圍的薄膜峰位置所示。在所製備的磊晶薄膜中的整體替代 C 劑量對應於 $7.5 \times 10^{15} / \text{cm}^2$ 。然後，薄膜經由應用材料的 Quantum X 佈植機以 12keV 離子能量和 $4 \times 10^{15} / \text{cm}^2$ 劑量，進行磷離子佈植。選擇適於源極和汲極接合深度的佈植條件來摻雜 Si: C。在佈植之後，頂層（在該情形中為 ~400 Å）被破壞並且在受破壞層中減少了替代 C。條紋消失以及薄膜峰加寬表示薄膜的物理變化。在佈植之後整體替代 C 劑量為約 $4 \times 10^{15} / \text{cm}^2$ 。然後，樣品經由用於 CMOS 電晶體製造中的傳統退火，特別地，經由在應用材料的 Radiance Plus 中 10% O₂/90% N₂ 環境中 1050°C 下的瞬間退火。在 Si 基板峰附近出現的峰表示通過瞬間退火，在頂層中恢復了少量損失的替代 C。在 1500 角秒以上（在佈植和瞬間退火之後）消失的條紋表示頂層上替代 C 的損失和晶

體的破壞。對應的整體替代 C 大於 $4 \times 10^{15}/\text{cm}^2$ ，但是不大於 $5 \times 10^{15}/\text{cm}^2$ 。

實施例 5

起始 Si:C 磊晶層利用與實施例 4 中的相同方法製備。剛沈積 (as-deposited) 的 Si:C 薄膜包含 1.42% 的總 C，而 1.35% C 為替代的，如第 5 圖中的高解析度 X 光繞射儀 (HR-XRD) 中 1500 角秒周圍的薄膜峰位置所示。在所製備的磊晶膜中的整體替代的 C 劑量對應於約 $7 \times 10^{15}/\text{cm}^2$ 。然後，薄膜經由與實施例 4 中的樣品相同的佈植條件 (在應用材料的 Quantum X 佈植機中，以 12keV 離子能量和 $4 \times 10^{15}/\text{cm}^2$ 劑量下進行磷離子佈植)。在佈植之後，頂層 (在此實施例中為 $\sim 400\text{\AA}$) 被破壞，並且減少了在破壞層中的替代 C，與實施例 4 類似。然後，樣品使用應用材料的 Dynamic Surface Anneal (動態表面退火) 系統，以 150mm/s 掃描速度，1100 和 1300°C 之間的溫度進行毫秒退火。第 5 圖中的 HRXRD 示出強條紋，特別在毫秒退火之後，在 1500 角秒處之薄膜峰之上，說明了高替代 C 的存在。在毫秒退火之後對應的替代 C 劑量為約 $7 \times 10^{15}/\text{cm}^2$ ，可與在佈植和退火之前起始 Si:C 磊晶層中的替代 C 劑量相比。

實施例 6

第 6 圖顯示出動態表面退火對數個樣品之替代碳含量的影響。樣品以各種佈植條件製備並在從 1100°C 至 1300

°C 之間變化的溫度下以 DSA 退火。第 6 圖將佈植後和 3 步製程順序後的替代碳含量，與在 300mm 裸矽晶圓上剛沈積 (as-deposited) 之磊晶層的替代碳含量相比較。爲了比較，每個薄膜中的替代 C 在磊晶層上方整合並以劑量表示，且以剛沈積 (as-deposited) Si:C 磊晶膜 (Epi) 中的替代 C 劑量標準化，因此起始 Si:C 磊晶膜於標準化之替代 C 劑量中設為 100% (在第 6 圖中的 y 軸)。將每個晶圓放置在可從加利福尼亞的聖克拉拉的應用材料有限公司購得的 300mm Epi Centura 減壓腔室中。1000Å 厚的未摻雜 Si:C 磊晶膜沈積在 300mm 裸矽晶圓上。測量初始替代碳含量。每個製備的 Si:C 磊晶膜經由以下四個佈植條件的其中之一佈植：(i) 在 9keV 下 $4 \times 10^{15}/\text{cm}^2$ 劑量的 P，(ii) 在 12keV 下 $4 \times 10^{15}/\text{cm}^2$ 劑量的 P，(iii) 在 15keV 下 $4 \times 10^{15}/\text{cm}^2$ 劑量的 P，或 (iv) 在 8keV 下 $2 \times 10^{15}/\text{cm}^2$ 劑量的 P 與 25keV 下 $2 \times 10^{15}/\text{cm}^2$ 劑量的 As 之組合。在製造 nMOS 電晶體中，可選擇佈植條件以滿足目標源極和汲極接合位置。例如，在 Si:C 中 12keV 佈植條件下的 P 將在距離表面約 600Å 處產生具有 $2 \times 10^{18}/\text{cm}^2$ 和 $2 \times 10^{18}/\text{cm}^3$ 間之 P 濃度的接合。較低的能量將產生較淺的接合，而高能量能產生較深的接合。因此，選擇這四個佈植條件以仿效 HDD 形成。然後，以這四個條件之一佈植的各樣品係在不同溫度下 (1100°C, 1200°C, 或 1300°C)，利用 DSA，以對應於 0.5 毫秒停留時間的 150mm/s 掃描速度處理。對於所有的佈植條件，在 HDD 佈植後替代 C 劑量降低到剛沈積

(as-deposited)劑量的 45-65%，但是在 DSA 處理後增加回到 94%或更高，證明通過 DSA 使 Si:C 層中的替代 C 有效恢復。

本發明的一個或多個實施例提供特別有利於形成互補金屬氧化物半導體 (CMOS) 積體電路元件的方法，並將在以下文中描述。其他元件和應用也在本發明的範圍內。第 7 圖示出了典型 CMOS 元件中 FET 對的部分橫截面視圖。在形成井(well)後，元件 100 包含半導體基板以提供源/汲極區、閘極介電質和 NMOS 元件與 PMOS 元件的閘極電極。元件 100 可使用傳統的半導體製程，諸如生成單晶矽，和通過溝槽蝕刻並在溝槽開口中生成或沈積介電質，以形成淺槽隔離結構來形成。用於形成這些各種結構的詳細程序在本領域中是公知的並且在此不再進一步描述。

元件 100 包含半導體基板 155，例如，由 p 型材料摻雜的矽基板、在基板 155 上的 p 型磊晶矽層 165、在磊晶層 165 中界定的 p 型井區 120 和 n 型井區 150、在 p-井 120 中限定的 n 型電晶體 (NMOS FET) 110 和在 n-井 150 中限定的 p 型電晶體 (PMOS FET) 140。第一隔離區 158 電性隔離 NMOS 110 和 PMOS 140 電晶體，並且第二隔離區 160 將第一電晶體 110 和 140 與基板 155 上的其他半導體元件電性隔離。

根據本發明的一個或多個實施例，NMOS 電晶體 110 包含閘極電極 122、第一源極區 114 和汲極區 116。NMOS 閘極電極 122 的厚度係可提高的 (scalable) 並可根據對元

件性能的考慮來調整。NMOS 閘極電極 122 具有對應於 N 型元件之功函數的功函數。源極區和汲極區是在閘極電極 122 相對側上的 n 型區。通道區 118 夾在源極區 114 和汲極區 116 之間。閘極介電質 112 將通道區 118 和閘極電極 122 分離。用於形成 NMOS 閘極電極 122 和介電層的製程在本領域中是公知的，並且在此不再進一步討論。應該理解根據本發明實施例 Si: C 磊晶層將填充部分或整個源/汲極區 114 或 116。

根據一個或多個實施例，PMOS 電晶體 140 包含閘極電極 152、源極區 144 和汲極區 146。PMOS 閘極電極 152 的厚度是可提高的，並且可根據對元件性能的考慮來調整。PMOS 閘極電極 152 具有對應於 N 型元件之功函數的功函數。源極區和汲極區是在閘極電極 152 相對側上的 P 型區。通道區 148 夾在源極區 144 和汲極區 146 之間。閘極介電質 142 將通道區 148 和閘極電極 152 分離。介電質 142 電性絕緣閘極電極 152 與通道區 148。將理解第 4 圖中所繪示且上述的電晶體 110 和 140 結構僅為示例之用，各種材料、層等中的變化都在本發明的範圍內。

現參照第 8 圖，其示出了在形成間隙壁、在源/汲極區上形成層(例如矽化物層)以及蝕刻停止形成後，第 7 圖的 NMOS 元件 110 的額外細節的視圖。將理解在第 4 圖中示出的 PMOS 元件可包含類似的間隙壁和層(其可變化尺寸和/或成分)，以影響 NMOS 元件通道中產生的應力，如於下文進一步敘述。然後，為了示意性目的，僅示出 NMOS

元件並僅對其進行詳細描述。

第 8 圖係繪示間隙壁 175，其由閘極 119 周圍所包含的合適介電質材料形成。還可提供偏移間隙壁 177，其圍繞每個間隙壁 175。用於形成間隙壁 175 和 177 的形狀、尺寸和厚度的製程在本領域中是公知的，在此不再進一步描述。金屬矽化物層 179 可形成於源極區 114 和汲極區 116 上方。矽化物層 179 可通過合適的製程，諸如濺射或物理氣相沈積 (physical vapor deposition, PVD)，由適宜的材料諸如鎳、鈦或鈷形成。矽化物層 179 可擴散到部分下層表面中。汲極區 116 的高度 (elevation) 由箭頭 181 示出，其表示從基板表面 180 到矽化物層 179 頂部的距離。源汲極區的面 (facet) 183 係以傾斜表面表示。如本領域的普通技術人員所能理解的，可修改在此描述的示例性元件，以包括根據此述之方法進一步潤飾的源/汲極區或具有 Si:C 磊晶層的源/汲極區。因此，本發明的實施例提供藉由在佈植後，恢復替代 C 的後續程序，最大化 Si:C 層中的替代 C 的方法。根據一個實施例的製程順序包括 Si:C 磊晶沈積，之後為 HDD 或深 S/D 佈植，之後為毫秒退火。在特定實施例中，起始磊晶層包含等於或高於約 1 原子百分率的替代 C。在一個或多個實施例中，退火之後在最終磊晶層中的整體 C 劑量為起始磊晶層的至少約 90%。

佈植可包含形成 nMOS 深源/汲極，其還已知為“HDD”高摻雜漏。示例性佈植條件包括僅 P、As/P 共同佈植或僅 As 佈植。特定實施例為僅 P 佈植：6-15keV；As：

25keV/P : 8keV , 僅 As 佈植 : 25keV 及更高。總劑量約 $4 \times 10^{15}/\text{cm}^2$ 。在電晶體製造流程中 N 型佈植可以伴隨額外的預非晶化(pre-amorphization)佈植(例如, Si)(這可在 HDD 步驟期間或之前), 其導致至少部分磊晶層的非晶化。雖然本發明不意欲通過特定理論限定, 但是佈植導致磊晶膜破壞並降低至少部分磊晶膜中的替代 C。因此, 在佈植之後, 剛沈積(as-deposited)膜中的整體替代 C 超過替代 C。

在佈植之後退火磊晶膜時, 例如, 通過毫秒退火, 替代 C 從佈植後增加含量, 導致最終替代 C 可小於、可相比於, 或高於剛沈積(as-deposited)替代 C 含量。如以上所述, 可改變退火程序。例如, 低溫瞬間退火可插入如在以下順序的次序之間, 但不限於此: Si:C 磊晶沈積, 之後為 HDD 或深 S/D 佈植, 之後為低溫退火, 並接著為毫秒退火。在另一實施例中, 瞬間退火可在毫秒退火之後的順序加入, 這樣的順序為: Si:C 磊晶沈積, 之後為 HDD 或 S/D 佈植, 接著為 DSA, 然後為瞬間退火。

整個說明書中的參照“一個實施例”、“特定實施例”、“一個或多個實施例”或“實施例”指特定部件、結構、材料或結合實施例描述的屬性包括於本發明的至少一個實施例中。因此, 在整個說明書各處所出現的術語諸如“在一個或多個實施例中”、“在特定實施例中”、“在一個實施例中”或“在實施例中”不必參照本發明的相同實施例。另外, 特定部件、結構、材料或屬性可以任何適

當的方式結合在一個或多個實施例中。以上方法的描述順序不應該考慮為限定，並且方法可次序顛倒或忽略或添加步驟來使用描述的操作。

應該理解以上說明僅為例示性的，並且不是限制性的。對於本領域的熟習技藝者而言，在查看以上說明時，多種其他實施例是顯而易見的。因此，本發明的範圍應該參照附加的申請專利範圍以及該申請專利範圍所包括的均等物範圍來確定。

【圖式簡單說明】

為了獲致並能詳細理解本發明上述實施例，以下將參照附圖中示出的實施例，對以上述進行更具體的描述。然而，應當理解，附圖僅示出了本發明的典型實施例，並因此不應考慮為對本發明範圍的限制，因為本發明承認其他等效實施例。

第 1 圖繪示在非晶化之後，包含矽和碳的磊晶層之結構變化的 HRXRD 譜圖；

第 2 圖繪示在非晶化和在以 1100°C 和 1300°C 間的溫度表面退火後，含矽和碳的磊晶層之結構變化的 HRXRD 譜圖；

第 3 圖繪示在非晶化和在以 1100°C 和 1300°C 間的溫度表面退火，並進一步進行瞬間退火處理後，含矽和碳的磊晶層之結構變化的 HRXRD 譜圖；

第 4 圖繪示在 P 12 keV, $4 \times 10^{15}/\text{cm}^2$ 佈植, 以及在 1050°C 瞬間退火後, 起始磊晶層的 HRXRD 譜圖;

第 5 圖繪示起始磊晶層以及在經過 P 12 keV, $4 \times 10^{15}/\text{cm}^2$ 佈植, 且藉由在 1100°C 、 1200°C 和 1300°C 下毫秒鐳射退火的動態表面退火處理後的 HRXRD 譜圖;

第 6 圖繪示僅由 P 在各種能量級別下佈植和 As 與 P 組合佈植, 且進一步通過在 1100°C 和 1300°C 之間的動態表面退火處理之樣品的一致化比較替代 C 資料;

第 7 圖是根據本發明的實施例的場效應電晶體對的橫截面視圖; 以及

第 8 圖是第 1 圖中示出, 於元件上形成額外層之 NMOS 場效應電晶體的橫截面視圖。

【主要元件符號說明】

100 元件	110 n 型電晶體
112 閘極介電質	114 源極區
116 汲極區	118 通道區
119 閘極	120 p 型井區
122 閘極電極	140 P 型電晶體
144 源極區	146 汲極區
148 通道區	150 n 型井區
152 閘極電極	155 基板
158 第一隔離區	160 第二隔離區

165 磊晶層

175 間隙壁

177 間隙壁

179 矽化物層

181 箭頭

183 面

十、申請專利範圍：

1.一種處理在基板上的 Si:C 磊晶層的方法，包含以下步驟：

提供具有一磊晶層的一基板，該磊晶層含有碳和矽且該磊晶層沈積在所述基板上，所述碳包含一第一整體劑量的替代碳；

離子佈植所述磊晶層，造成替代碳損失至一第二整體劑量，該第二整體劑量低於該第一整體劑量；以及

在約 1000°C 到約 1350°C 的溫度下，退火所述基板和磊晶層達低於約 900 毫秒的時間，以將所述替代碳從該第二整體劑量增加到該第一整體劑量的至少約 90%。

2.如申請專利範圍第 1 項所述的方法，其中在離子佈植之前，所述層中的所述替代碳的量在約 0.5 原子百分率至 2 原子百分率的範圍內。

3.如申請專利範圍第 1 項所述的方法，其中在離子佈植前，所述磊晶層中的所述替代碳的量高於約 1 原子百分率。

4.如申請專利範圍第 1 項所述的方法，其中所述離子佈植包括一元素，該元素選自 P、As、Si 及其組合所構成的群組，該元素的劑量至少約 $1.5 \times 10^{15} / \text{cm}^2$ 。

5.如申請專利範圍第4項所述的方法，其中所述離子佈植導致至少部分的所述磊晶層的非晶化。

6.如申請專利範圍第1項所述的方法，其中所述退火係藉由鐳射退火與毫秒退火中的一個或兩個來執行。

7.如申請專利範圍第6項所述的方法，其中先執行所述退火短於900毫秒，之後執行短於10秒的快速熱退火。

8.如申請專利範圍第6項所述的方法，其中所述退火是以以下方式執行：先執行短於10秒的快速熱退火，之後執行短於900毫秒的鐳射退火或毫秒退火。

9.如申請專利範圍第1項所述的方法，其中所述Si:C磊晶層係在電晶體製程的製造步驟(fabrication step)期間形成，並且所述方法進一步包含以下步驟：

在一基板上形成一閘極介電質；

在所述閘極介電質上形成一閘極電極；

在所述基板上於所述閘極電極的相對側上形成源/汲極區，並在所述源/汲極區間界定出一通道區；以及

在所述源/汲極區正上方沈積含有矽和碳的所述磊晶層。

10.如申請專利範圍第9項所述的方法，其中在離子佈植之前，在該層中的所述替代碳的量在約0.5原子百分率至2原子百分率的範圍內。

11.如申請專利範圍第9項所述的方法，其中在離子佈植前，在所述磊晶層中的所述替代碳的量高於約1原子百分率。

12.如申請專利範圍第9項所述的方法，其中所述離子佈植包括一元素，該元素選自P、As、Si及其組合所構成的群組，該元素的劑量至少約為 $1.5 \times 10^{15}/\text{cm}^2$ 。

13.如申請專利範圍第9項所述的方法，其中所述離子佈植導致至少部分的所述磊晶層的非晶化。

14.如申請專利範圍第13項所述的方法，其中先執行短於900毫秒之所述退火，之後執行短於10秒的快速熱退火。

15.如申請專利範圍第13項所述的方法，其中先執行短於10秒的快速熱退火，之後執行短於900毫秒的所述退火。

16.如申請專利範圍第9項所述的方法，其中所述離子佈植使用劑量至少約為 $1.5 \times 10^{15}/\text{cm}^2$ 的元素來執行，以形成一重摻雜汲極，該元素選自 P、As 及其組合所構成的群組。

17.如申請專利範圍第9項所述的方法，其中所述電晶體包括具有一通道的一 nMOS 電晶體，以及所述方法增加所述 nMOS 電晶體之所述通道中的拉伸應變。

18.如申請專利範圍第1項所述的方法，其中執行所述退火少於5毫秒。

19.如申請專利範圍第18項所述的方法，其中執行所述退火約0.5毫秒。

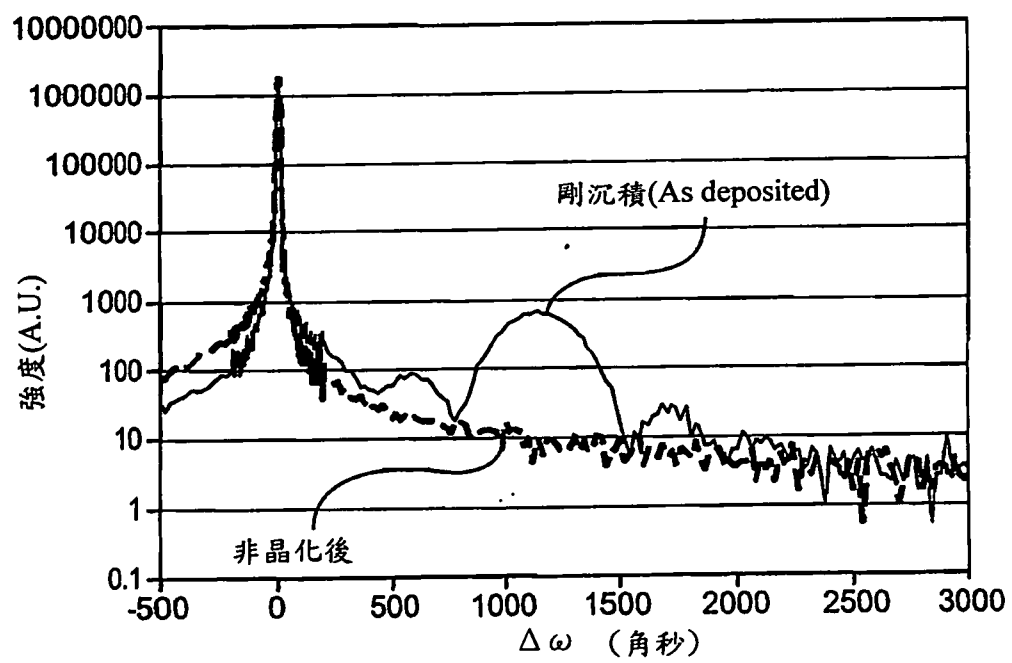
20.如申請專利範圍第1項所述的方法，其中在退火後，所述磊晶層中的所述替代碳的量大於約1原子百分率。

21.如申請專利範圍第1項所述的方法，其中在退火後與佈植前，所述磊晶層中的所述替代碳的量大於約1原子百分率。

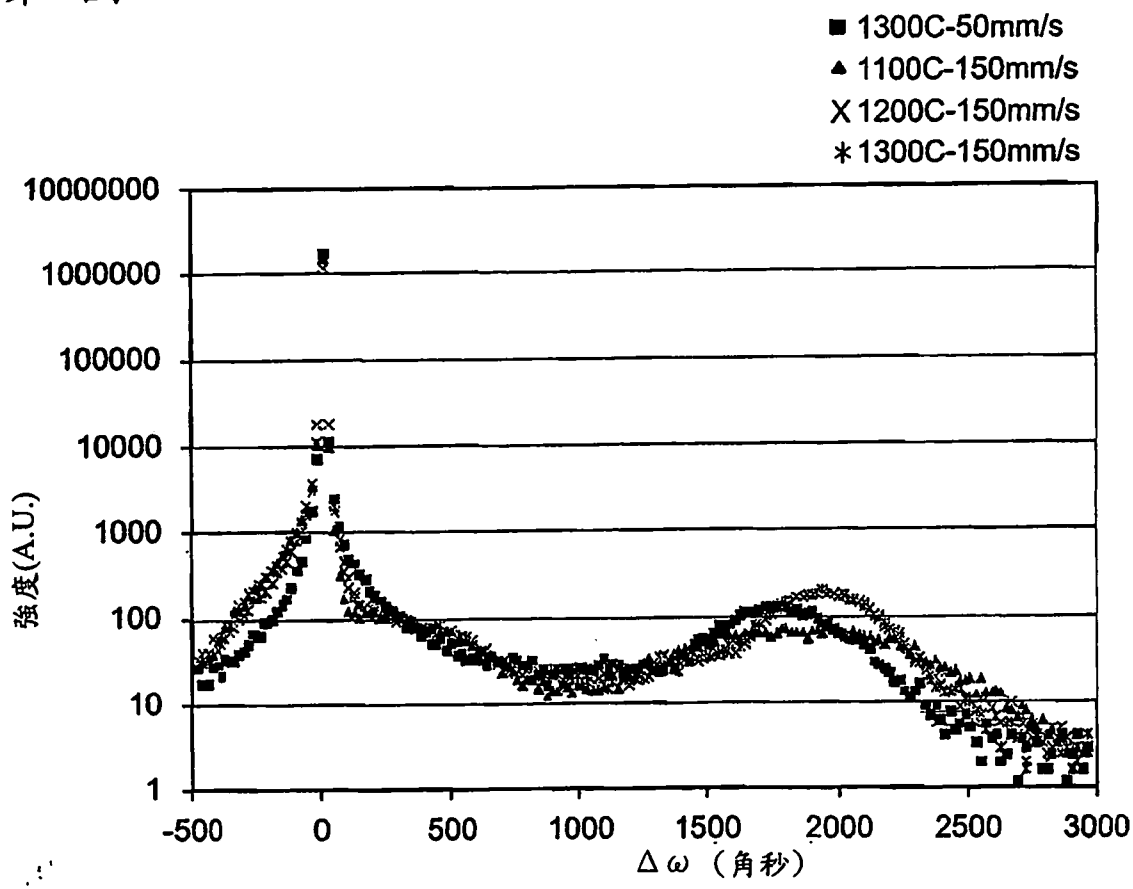
22.如申請專利範圍第 1 項所述的方法，其中退火後所述替代碳的整體劑量實質上等於或大於佈植前所述替代碳的所述第一整體劑量。

第1圖

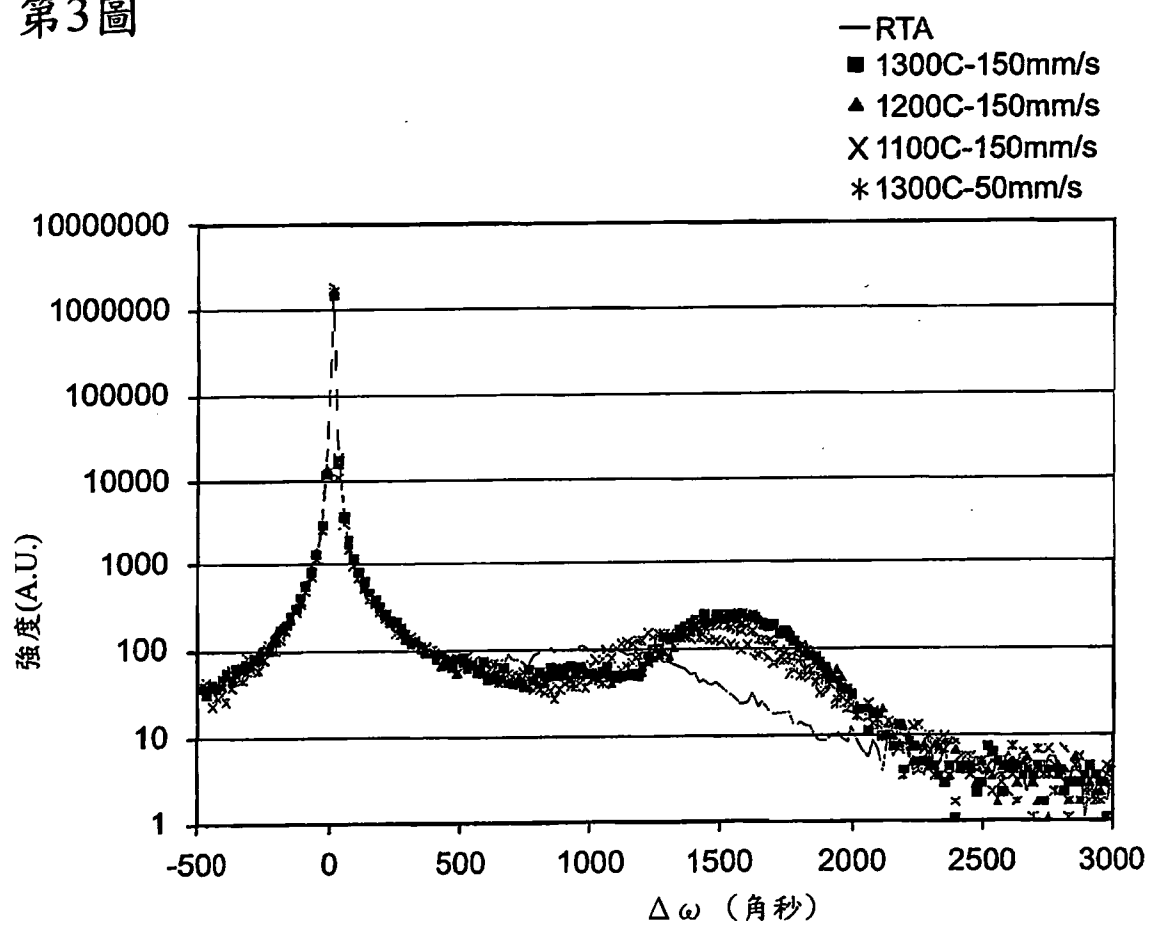
1/5



第2圖

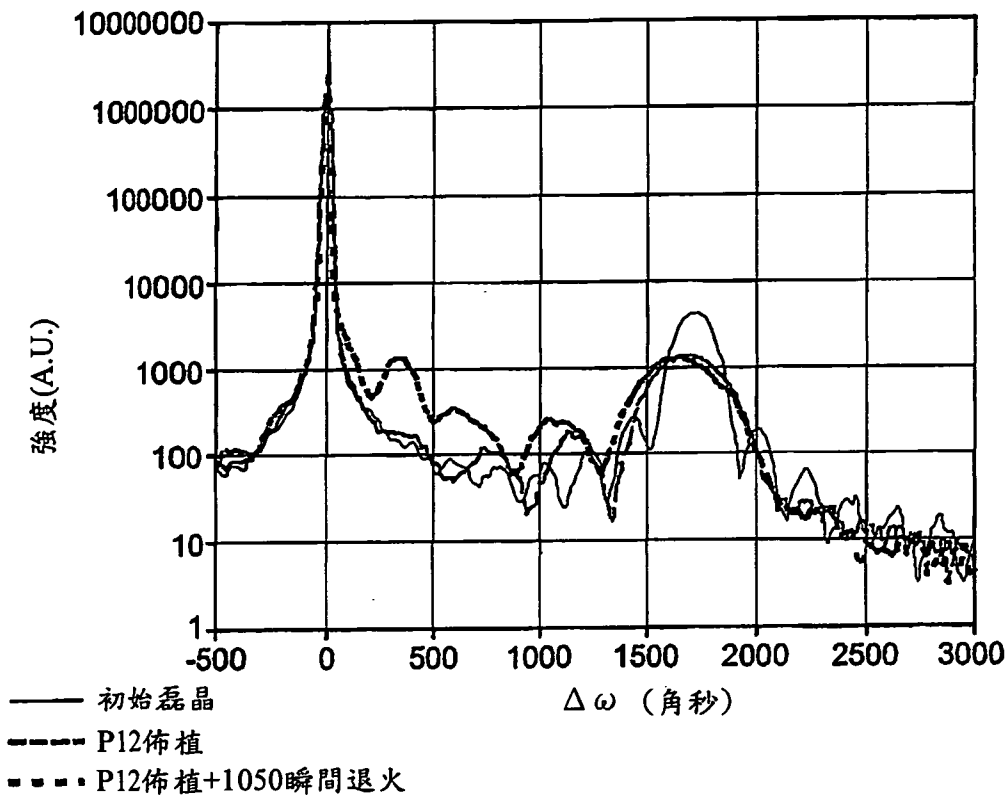


第3圖

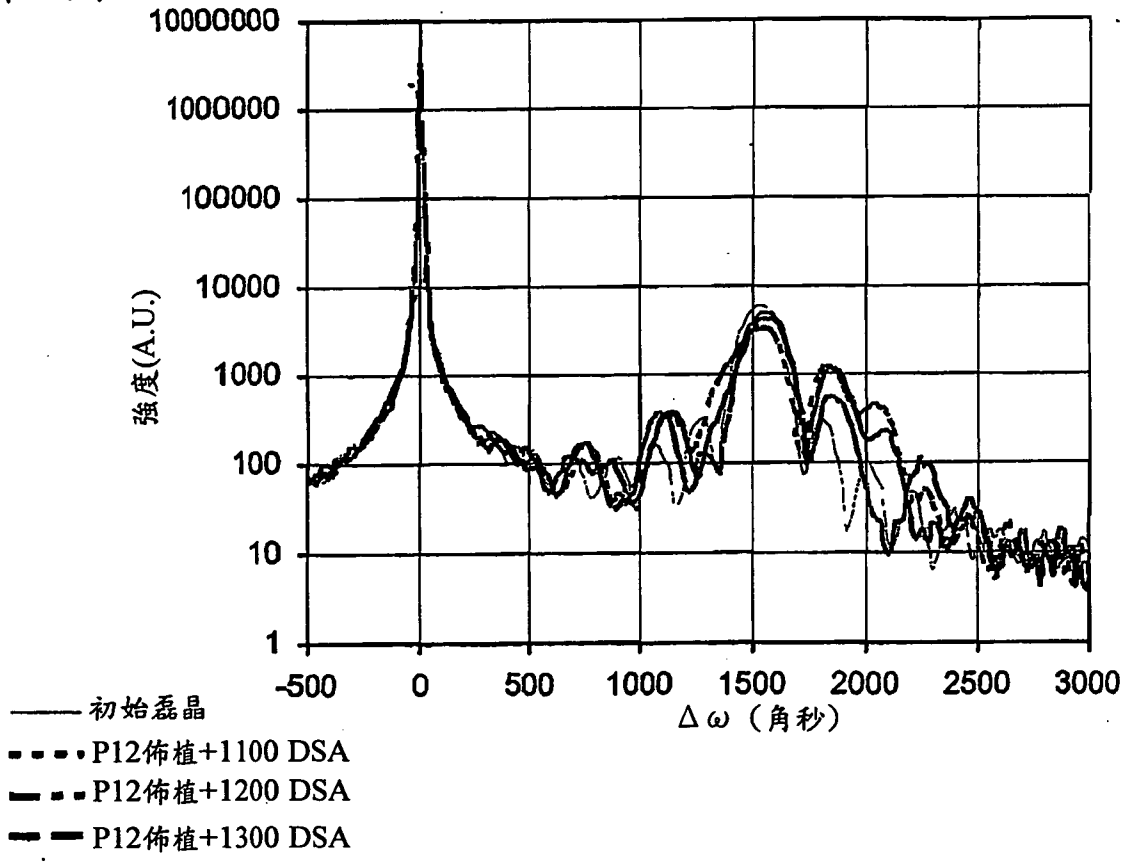


第4圖

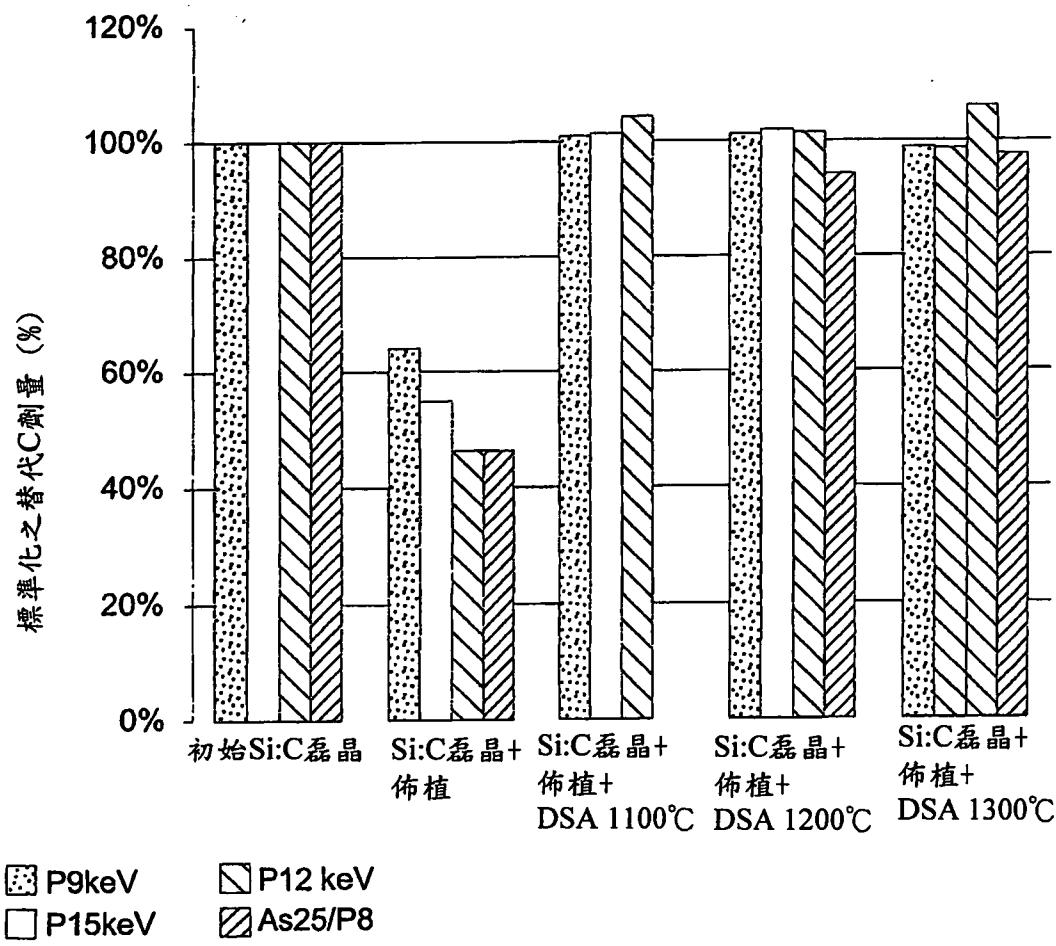
3/5



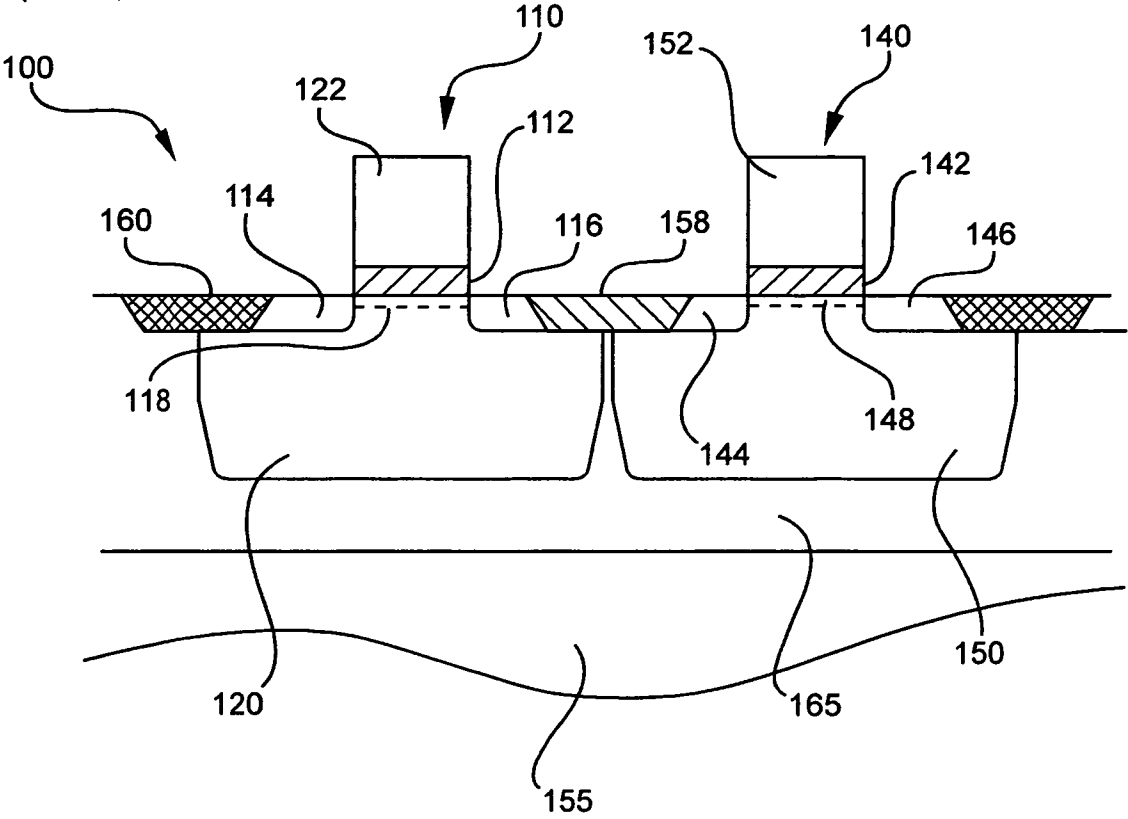
第5圖



第6圖



第7圖



第8圖

