

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 6 部門第 3 区分  
 【発行日】令和 2 年 7 月 27 日 (2020.7.27)

【公表番号】特表 2020-517002 (P2020-517002A)  
 【公表日】令和 2 年 6 月 11 日 (2020.6.11)  
 【年通号数】公開・登録公報 2020-023  
 【出願番号】特願 2019-554891 (P2019-554891)  
 【国際特許分類】

G 0 6 N 3/063 (2006.01)

G 0 6 G 7/60 (2006.01)

G 0 6 N 3/08 (2006.01)

G 0 6 F 17/10 (2006.01)

【 F I 】

G 0 6 N 3/063

G 0 6 G 7/60

G 0 6 N 3/08 1 4 0

G 0 6 F 17/10 S

【手続補正書】

【提出日】令和 2 年 5 月 25 日 (2020.5.25)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ニューラル・ネットワークの更新管理のためのコンピュータ実装方法であって、抵抗型処理ユニット ( R P U ) を使用して前記ニューラル・ネットワークに対して、乗算の被乗数と乗数とを使用する等方的更新プロセスを実行するステップを含み、前記実行するステップは、前記被乗数と前記乗数とを同じ桁を有するようにスケーリングするステップを含む、コンピュータ実装方法。

【請求項 2】

前記被乗数および前記乗数が、前記スケーリングの前と後とで同じ積を維持するようにスケーリングされる、請求項 1 に記載のコンピュータ実装方法。

【請求項 3】

前記スケーリングするステップは、前記等方的更新プロセスの入力に適用される入力調整プロセスにおいて実行される、請求項 1 に記載のコンピュータ実装方法。

【請求項 4】

前記入力調整プロセスは、前記被乗数と前記乗数との桁の相違の結果として生じる偽空間相関を解消する、請求項 3 に記載のコンピュータ実装方法。

【請求項 5】

前記等方的更新プロセスは、単一の更新サイクルのみを使用して実行される、請求項 1 に記載のコンピュータ実装方法。

【請求項 6】

R P U アレイがアナログ・ベクトル行列乗算を実行するように構成された、請求項 1 に記載のコンピュータ実装方法。

【請求項 7】

1 つまたは複数の確率的変換器によって、前記ニューラル・ネットワークのニューロン

に対応する数値の組を確率的ビット・ストリームに変換することをさらに含む、請求項 1 に記載のコンピュータ実装方法。

【請求項 8】

前記等方的更新プロセスが、1 つまたは複数の所定の基準を満たすビット長を有する前記確率的ビット・ストリームのそれぞれに対して実行される、請求項 7 に記載のコンピュータ実装方法。

【請求項 9】

前記 1 つまたは複数の所定の基準が最小ビット・ストリーム長を含む、請求項 8 に記載のコンピュータ実装方法。

【請求項 10】

スケーリング係数が、前記 1 つまたは複数の確率的変換器の増幅係数に適用される、請求項 7 に記載のコンピュータ実装方法。

【請求項 11】

前記 1 つまたは複数の確率的変換器が第 1 の確率的変換器と第 2 の確率的変換器とを含み、前記スケーリングするステップが、前記第 1 の確率的変換器の増幅係数に前記スケーリング係数を乗じることと、前記第 2 の確率的変換器の増幅係数を前記スケーリング係数で割ることとを含む、請求項 7 に記載のコンピュータ実装方法。

【請求項 12】

1 つまたは複数の決定論的変換器によって、前記ニューラル・ネットワークのニューロンに対応する数値の組を決定論的ビット・ストリームに変換することをさらに含む、請求項 1 に記載のコンピュータ実装方法。

【請求項 13】

前記等方的更新プロセスが、1 つまたは複数の所定の基準を満たすビット長を有する前記決定論的ビット・ストリームのそれぞれに対して実行される、請求項 12 に記載のコンピュータ実装方法。

【請求項 14】

前記 1 つまたは複数の所定の基準が最小ビット・ストリーム長を含む、請求項 13 に記載のコンピュータ実装方法。

【請求項 15】

前記スケーリング係数が、前記 1 つまたは複数の決定論的変換器の増幅係数に適用される、請求項 12 に記載のコンピュータ実装方法。

【請求項 16】

前記 1 つまたは複数の決定論的変換器が第 1 の決定論的変換器と第 2 の決定論的変換器とを含み、前記スケーリングするステップが、前記第 1 の決定論的変換器の増幅係数に前記スケーリング係数を乗じることと、前記第 2 の決定論的変換器の増幅係数を前記スケーリング係数で割ることとを含む、請求項 12 に記載のコンピュータ実装方法。

【請求項 17】

請求項 1 ~ 16 の何れか 1 項に記載の方法の各ステップをコンピュータ・ハードウェアによる手段として構成した、コンピュータ処理システム。

【請求項 18】

請求項 1 ~ 16 の何れか 1 項に記載の方法の各ステップをコンピュータに実行させる、コンピュータ・プログラム。

【請求項 19】

請求項 18 に記載のコンピュータ・プログラムをコンピュータ可読記録媒体に記録した、コンピュータ可読記録媒体。