

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6541675号  
(P6541675)

(45) 発行日 令和1年7月10日 (2019.7.10)

(24) 登録日 令和1年6月21日 (2019.6.21)

(51) Int. Cl.

F I

H O 2 M 3/07 (2006.01)

H O 2 M 3/07

H O 1 L 33/00 (2010.01)

H O 1 L 33/00

J

H O 5 B 37/02 (2006.01)

H O 5 B 37/02

J

請求項の数 15 (全 21 頁)

(21) 出願番号 特願2016-553462 (P2016-553462)  
 (86) (22) 出願日 平成27年2月13日 (2015.2.13)  
 (65) 公表番号 特表2017-513443 (P2017-513443A)  
 (43) 公表日 平成29年5月25日 (2017.5.25)  
 (86) 国際出願番号 PCT/EP2015/053143  
 (87) 国際公開番号 W02015/124514  
 (87) 国際公開日 平成27年8月27日 (2015.8.27)  
 審査請求日 平成30年2月8日 (2018.2.8)  
 (31) 優先権主張番号 PCT/CN2014/000170  
 (32) 優先日 平成26年2月24日 (2014.2.24)  
 (33) 優先権主張国 中国 (CN)  
 (31) 優先権主張番号 14164134.0  
 (32) 優先日 平成26年4月10日 (2014.4.10)  
 (33) 優先権主張国 欧州特許庁 (EP)

(73) 特許権者 516043960  
 シグニファイ ホールディング ビー ヴ  
 イ  
 オランダ国 5 6 5 6 アーエー アイン  
 トホーフェン ハイ テク キャンパス  
 4 8  
 (74) 代理人 100163821  
 弁理士 柴田 沙希子  
 (72) 発明者 ジャン ジュンミン  
 オランダ国 5 6 5 6 アーエー アイン  
 トホーフェン ハイ テク キャンパス  
 5

最終頁に続く

(54) 【発明の名称】 拡張動作範囲を有する駆動回路

(57) 【特許請求の範囲】

【請求項 1】

複数の動作モードを有するスイッチドキャパシタ電圧変換器を含む駆動回路と、

パルス幅変調信号のデューティサイクルを変化させることによって、及び前記電圧変換器の動作モードを切り替えることによって、前記駆動回路に供給される入力電圧と前記駆動回路から出力されるべき目標出力電圧との比率を制御するように動作可能なコントローラであって、前記デューティサイクル及び前記電圧変換器の前記動作モードの組み合わせによって引き起こされる望ましくない状態で前記駆動回路が動作していることを決定し、前記望ましくない状態は、閾値効率レベルを下回る効率に対応する、コントローラと、前記決定にตอบสนองして、前記駆動回路の等価出力抵抗を調節する抵抗調節回路とを含む、システム。

【請求項 2】

前記駆動回路は、前記比率に依存した異なる効率で出力電圧を提供し、前記望ましくない状態は、前記効率と前記比率との間の関係の領域に対応する、請求項 1 に記載のシステム。

【請求項 3】

前記抵抗調節回路は、前記電圧変換器のスイッチに出力されるゲート駆動電圧を制御することによって、前記駆動回路の前記等価出力抵抗を調節する、請求項 1 又は 2 に記載のシステム。

【請求項 4】

10

20

前記抵抗調節回路は、前記電圧変換器のスイッチのスイッチング周波数を制御することによって、前記駆動回路の前記等価出力抵抗を調節する、請求項 1 又は 2 に記載のシステム。

【請求項 5】

前記抵抗調節回路は、前記電圧変換器のスイッチに関連する無駄時間を制御することによって、前記駆動回路の前記等価出力抵抗を調節する、請求項 1 又は 2 に記載のシステム。

【請求項 6】

前記抵抗調節回路は、エラー信号の受信に基づいて、前記駆動回路の前記等価出力抵抗を調節し、前記エラー信号は、基準電圧とセンス電圧との比較に基づいて生成される、請求項 1 乃至 5 の何れか一項に記載のシステム。

10

【請求項 7】

前記コントローラは、前記比率に基づいて、前記駆動回路が望ましくない状態で動作していることを決定する、請求項 1 乃至 6 の何れか一項に記載のシステム。

【請求項 8】

前記コントローラは、前記パルス幅変調信号のデューティサイクルに基づいて、前記駆動回路が望ましくない状態で動作していることを決定する、請求項 1 乃至 7 の何れか一項に記載のシステム。

【請求項 9】

前記コントローラは、前記駆動回路に供給される入力電圧に基づいて、前記駆動回路が望ましくない状態で動作していることを決定する、請求項 1 乃至 7 の何れか一項に記載のシステム。

20

【請求項 10】

前記コントローラは、前記駆動回路の効率の決定に基づいて、前記駆動回路が望ましくない状態で動作していることを決定する、請求項 1 乃至 7 の何れか一項に記載のシステム。

【請求項 11】

前記コントローラは、制限デューティサイクル範囲内に制限されるように前記パルス幅変調信号の前記デューティサイクルを限定する、請求項 1 乃至 10 の何れか一項に記載のシステム。

30

【請求項 12】

前記コントローラは、前記駆動回路が望ましくない状態で動作しているとの決定に応答して、前記パルス幅変調信号の前記デューティサイクルを制限デューティサイクル範囲内の一定値に限定する、請求項 1 乃至 11 の何れか一項に記載のシステム。

【請求項 13】

前記電圧変換器は、第 1 のスイッチセット及び第 2 のスイッチセットを含むディクソンラダートポロジに基づきスイッチドキャパシタ変換器によって形成される、請求項 1 乃至 12 の何れか一項に記載のシステム。

【請求項 14】

少なくとも 1 つの光源と、請求項 1 乃至 12 の何れか一項に記載のシステムとを含む、光モジュールであって、前記駆動回路は、前記少なくとも 1 つの光源を駆動する出力電圧を提供する、光モジュール。

40

【請求項 15】

電圧変換器を含む駆動回路と抵抗調節回路とを制御するためのコンピュータプログラムであって、コンピュータ可読媒体上で具現化されたコードであって、プロセッサ上で実行されると、

パルス幅変調信号のデューティサイクルを変化させることによって、及び前記電圧変換器の動作モードを切り替えることによって、前記駆動回路に供給される入力電圧と前記駆動回路から出力されるべき目標出力電圧との比率を制御し、前記デューティサイクル及び前記電圧変換器の動作モードの組み合わせによって引き起こされる望ましくない状態で前

50

記駆動回路が動作していることを決定し、前記決定に応答して、前記駆動回路の等価出力抵抗を調節するために前記パルス幅変調信号を前記抵抗調節回路に供給するための当該コードを含み、前記望ましくない状態は、閾値効率レベルを下回る効率に対応する、コンピュータプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、駆動回路の分野に関し、及びより詳細には、発光ダイオード（LED：Light Emitting Diode）光源用の駆動回路に関する。

【背景技術】

【0002】

LED用の小型及びコンパクトな電力管理ユニットに対するソリッドステート照明（SSL：solid state lighting）業界の要望が増している。この要望は、電源からのエネルギーが可能な限り効率的に一定電流の形態で伝えられる必要があるパワーLEDの分野において一層強い。

【0003】

SSL光源及びドライバが1つのキャリアボード上で組み合わせられる「ドライバオンボード」技術が知られている。これの例は、（i）プリント回路基板上でドライバの少なくとも一部と組み合わせられた、LEDであるSSL光源（直接、近接、遠隔又はその他の蛍光体等の光変換を有する又は有さない）、（ii）シリコンウエハ、ガラス板、（熱強化）プラスチックキャリア等の別のキャリア上でドライバの少なくとも一部と組み合わせられた、LEDであるSSL光源、（iii）OLEDのキャリア上でドライバの少なくとも一部と組み合わせられた、OLEDであるSSL光源、（iv）レーザ及びドライバの組み合わせ、並びに（v）光源及び他の信号又は電力電子機器の組み合わせとなる。

【0004】

これらの「ドライバオンボード」シナリオでは、設置面積（基板上で占有される駆動回路の「土地」）及び/又は構成要素の高さにおける制限として、サイズが1つの制約である。これらの制限は、光学的制約に由来する場合があります。例えば、高さのある構成要素は光源からの光放射の一部を遮ることができ、又は大きな面の構成要素は光混合室の全反射率に影響を与えることができる。

【0005】

一方では、駆動回路の小型サイズが目標であるが、小型サイズは、構成要素の低体積を伴う。他方では、高性能が目標であるが、構成要素の低体積は、比較的限られた性能をもたらす、このことが駆動回路設計に困難をもたらす。

【0006】

マルチモード駆動回路は、一般的に、電力変換器を使用することによって実現される。マルチモードドライバ電力変換器は、入力電圧のばらつきに対処するために、複数の変換率範囲を用いて一定出力電圧を調整することを可能にする。入力供給電圧は、交流（AC：Alternating Current）入力（送電網から）又は直流（DC：Direct Current）入力（電池、AC整流電圧等）からのものでもよい。これらの供給源からの電圧のばらつきは不可避である。例えば、電力がAC送電網から来ている場合、発電機の固有の質及び電線による送電損失は、一般的に、ユーザへのAC供給電圧の供給に10%の誤差をもたらす。アダプタが、AC電圧をDC電圧へと整流するために使用され、及び電子回路によって制御される。これらの電子回路の性能（DC調整能力、プロセス変動等）が、異なるDC電圧をもたらす。リチウム電池によって電力が供給される携帯デバイスの場合、電池からの電圧は、一般的に、4.2V（完全に充電された状態）～2.7V（完全に使用された状態）まで様々である。電力変換率は、基本的に、各動作範囲におけるデューティサイクルに比例し、望ましい変換率は、一般的に、パルス幅変調（PWM：Pulse Width Modulation）信号のデューティサイクルの調節によって達成することができる。

【発明の概要】

## 【発明が解決しようとする課題】

## 【0007】

本発明者らは、マルチモード電力変換器の各動作範囲の境界では、場合によってはゼロにまで効率が急激に低下し、特定の領域で変換器の非常に限られた性能をもたらすことを認識した。このような効率「ギャップ」は、マルチモード変換器の大きな欠点となり、これらの用途を大いに限定する。

## 【課題を解決するための手段】

## 【0008】

本発明は、1つのトポロジを用いて変換率の必要とされる全範囲を対象にすることにより、そのようなギャップを埋めることを提案する。

10

## 【0009】

本発明の一態様によれば、電圧変換器を含む駆動回路と、パルス幅変調信号のデューティサイクルを変化させることによって、及び前記電圧変換器の動作モードを切り替えることによって、駆動回路に供給される入力電圧と駆動回路から出力されるべき目標出力電圧との比率を制御するように動作可能なコントローラであって、デューティサイクル及び変換器の動作モードの組み合わせによって引き起こされる望ましくない状態で駆動回路が動作していることを決定するように構成されたコントローラと、前記決定に応答して、駆動回路の等価出力抵抗を調節するように構成された抵抗調節回路とを含むシステムが提供される。

## 【0010】

20

実施形態では、駆動回路は、比率に依存した異なる効率で出力電圧を提供することができ、望ましくない状態は、効率と比率との間の関係の領域に対応する。

## 【0011】

抵抗調節回路は、電圧変換器のスイッチに出力されるゲート駆動電圧を制御することによって、駆動回路の等価出力抵抗を調節するように構成される。

## 【0012】

抵抗調節回路は、電圧変換器のスイッチのスイッチング周波数を制御することによって、駆動回路の等価出力抵抗を調節するように構成される。

## 【0013】

抵抗調節回路は、電圧変換器のスイッチに関連する無駄時間を制御することによって、駆動回路の等価出力抵抗を調節するように構成される。

30

## 【0014】

抵抗調節回路は、エラー信号の受信に基づいて、駆動回路の等価出力抵抗を調節するように構成され、前記エラー信号は、基準電圧とセンス電圧との比較に基づいて生成される。

## 【0015】

コントローラは、前記比率に基づいて、駆動回路が望ましくない状態で動作していることを決定するように構成される。

## 【0016】

コントローラは、パルス幅変調信号のデューティサイクルに基づいて、駆動回路が望ましくない状態で動作していることを決定するように構成される。

40

## 【0017】

コントローラは、駆動回路に供給される入力電圧に基づいて、駆動回路が望ましくない状態で動作していることを決定するように構成される。

## 【0018】

コントローラは、駆動回路の効率の決定に基づいて、駆動回路が望ましくない状態で動作していることを決定するように構成される。

## 【0019】

コントローラは、制限デューティサイクル範囲内に制限されるようにパルス幅変調信号のデューティサイクルを限定するように構成される。

50

## 【 0 0 2 0 】

コントローラは、駆動回路が望ましくない状態で動作しているとの決定にตอบสนองして、パルス幅変調信号のデューティサイクルを制限デューティサイクル範囲内の一定値に限定するように構成される。

## 【 0 0 2 1 】

電圧変換器は、第 1 のスイッチセット及び第 2 のスイッチセットを含むスイッチドキャパシタ変換器によって形成される。

## 【 0 0 2 2 】

電圧変換器は、ディクソンラダートポロジに基づく。

## 【 0 0 2 3 】

本発明の別の態様によれば、少なくとも 1 つの光源及び本明細書に記載されたシステムを含む光モジュールであって、駆動回路は、前記少なくとも 1 つの光源を駆動する出力電圧を提供する、光モジュールが提供される。

## 【 0 0 2 4 】

本発明の更に別の態様によれば、電圧変換器を含む駆動回路及び抵抗調節回路を制御するためのコンピュータプログラム製品であって、コンピュータ可読媒体上で具現化されたコードを含み、且つプロセッサ上で実行されると、パルス幅変調信号のデューティサイクルを変化させることによって、及び前記電圧変換器の動作モードを切り替えることによって、駆動回路に供給される入力電圧と駆動回路から出力されるべき目標出力電圧との比率を制御し、デューティサイクル及び変換器の動作モードの組み合わせによって引き起こされる望ましくない状態で駆動回路が動作していることを決定し、及び前記決定にตอบสนองして、駆動回路の等価出力抵抗を調節するためにパルス幅変調信号を抵抗調節回路に供給するように構成される、コンピュータプログラム製品が提供される。

## 【 0 0 2 5 】

これらの及び他の態様は、以下に記載される実施形態から明らかとなるであろう。本開示の範囲は、この概要によって、又は記載された欠点の何れか若しくは全てを必ず解決する実装形態に限定されることを意図されるものではない。

## 【 0 0 2 6 】

本開示のより良い理解のため、及びどのように実施形態を実施することができるかを示すために、添付図面が参照される。

## 【図面の簡単な説明】

## 【 0 0 2 7 】

【図 1】マルチモード変換器の変換率及びデューティサイクルに対する典型的な効率曲線を示す。

【図 2】本発明の実施形態例による装置の概略ブロック図を示す。

【図 3】本発明の実施形態例による LED 駆動回路を示す。

【図 4】電圧変換器の等価回路を示す。

【図 5】図 4 に示される LED 駆動回路の第 1 の動作モードの充電プロセスを示す。

【図 6】図 4 に示される LED 駆動回路の第 2 の動作モードの充電プロセスを示す。

【図 7】図 4 に示される LED 駆動回路の第 3 の動作モードの充電プロセスを示す。

【図 8】図 4 に示される LED 駆動回路の第 4 の動作モードの充電プロセスを示す。

【図 9】本発明の実施形態例による、駆動回路の動作範囲を拡張するためのプロセスを示す。

【図 10】図 9 に示されたプロセスを用いることによる効率向上の結果を示す。

【図 11】本発明の実施形態例による図 3 に示された LED 駆動回路からどのように連続した出力電圧が出力されるかを示す。

## 【発明を実施するための形態】

## 【 0 0 2 8 】

ドライバオンボード電力変換器の場合、基本要件は、例えば、入力又は出力電圧、変換率、効率等の様々な電気規格を対象にすることができる複数のモードで動作する能力であ

10

20

30

40

50

る。

【 0 0 2 9 】

容量エネルギー蓄積を用いたスイッチモード電源（ S M P S : switched mode power supply ）駆動回路（ S M P S は、特に、電荷ポンプ（ C P : charge pump ）とも呼ばれるスイッチドキャパシタ（ S C : switched capacitor ）変換器を含む）は、コンデンサ及び半導体スイッチの使用のみで、高効率 D C - D C 電圧変換を提供することができる。 S C C 変換器は、入力電圧を上げる又は下げることによって、調整出力電圧を生成することができる。

【 0 0 3 0 】

S C 変換器の効率 は、スイッチ抵抗とは無関係に電圧伝達比の関数として表すことができる。

10

【 数 1 】

$$\eta = \frac{V_o}{M \cdot V_{in}} = \frac{V_o}{V_T}$$

式中、 $V_o$  は、変換器の出力電圧であり、 $V_{in}$  は、変換器の入力電圧であり、 $V_T$  は、目標電圧であり、及び  $M$  は、変換率である。

【 0 0 3 1 】

マルチモード電力変換器は、望ましくない動作条件によって分けられる複数の望ましい動作条件を有する。特に、マルチモード電力変換器は、負荷によって必要とされる電圧が、範囲  $V_{o1}$  内又は範囲  $V_{o2}$  内にある場合に、変換器の少なくとも 1 つの出力に結合された少なくとも 1 つの負荷に対して望ましい方法で電力を供給でき得る。

20

$$V_a > V_{o1} > V_b$$

$$V_c > V_{o2} > V_d$$

式中、 $V_c > V_b$  である。

【 0 0 3 2 】

従って、負荷によって必要とされる電圧が、

$$V_b < V_{o3} < V_c$$

である範囲  $V_{o3}$  内にある場合、変換器は全く動作しないか、又は非常に限られた性能のみを有する。

30

【 0 0 3 3 】

これらの電圧「ギャップ」は、S C 変換器の効率をゼロにまでさえ急激に低下させる。

【 0 0 3 4 】

図 1 は、4 つの変換率範囲を提供することができる 4 つの動作モードで設計されたステップダウン S C 電力変換器の変換率を有する、典型的な効率曲線 1 0 2 及びデューティサイクル曲線 1 0 4 を示す。これは、電力変換器が広い電圧範囲の適用例に適用されることを可能にする。

【 0 0 3 5 】

機能上、一定出力電圧を調整する際には、入力電圧のばらつきに対処するために、4 つの変換率範囲（0.2 ~ 0.4、0.4 ~ 0.6、0.6 ~ 0.8 及び 0.8 ~ 1）が利用可能である。従って、出力電圧は、以下の範囲から簡単に選択することができる。

40

$$0.2 V_{in} < V_{o1} < 0.4 V_{in}$$

$$0.4 V_{in} < V_{o2} < 0.6 V_{in}$$

$$0.6 V_{in} < V_{o3} < 0.8 V_{in}$$

$$0.8 V_{in} < V_{o4} < V_{in}$$

【 0 0 3 6 】

図 1 に示されるように、変換率は、各動作モードのデューティサイクルに比例する。従って、例えばパルス幅変調（P W M）を用いたデューティサイクルの調整は、所望の変換率を達成するための一般的な方法である。

【 0 0 3 7 】

50

しかしながら、目標変換率が0.2、0.4、0.6及び0.8である各動作モードの境界では、効率がゼロにまでさえ急激に低下することが分かる。従って、電力変換器は、これらの境界では、非常に限られた性能を実現する。デューティサイクルが0に近づく時に、及びデューティサイクルが1に近づく時に、効率が急激に低下することが図1から分かる。

【0038】

これらの効率「ギャップ」は、本発明の実施形態によって解消される。即ち、本発明の実施形態は、駆動回路の動作範囲を拡張する。

【0039】

これより、システム200を示す図2について言及される。システム200は、駆動回路201に  $V_{in}$  を供給する電源20を含む。

10

【0040】

図2に示される例示的システム200では、駆動回路201は、LED(D)を駆動するために使用される。但し、実施形態は、ライト負荷の駆動に対処することのみに限定されず、サイズ制約が同様に当てはまる他の適用例(例えば、スリム及びコンパクトな電子設計を必要とするスマートフォン、ラップトップPC及び他の携帯デバイスにおいて)も含む。

【0041】

例示的駆動回路201が図3に示される。図3に示されるように、駆動ユニット201は、例えば、例えばラダートポロジ型のSC変換器に基づく電荷ポンプである電圧変換器300を含む。駆動ユニット201は、LEDドライバの一部でもよい又はLEDドライバにとって外部でもよい電源20によって供給される  $V_{in}$  によって供給される。

20

【0042】

図3によって示される実施形態例では、駆動ユニット201は、電圧変換器300を形成する所謂ディクソンラダー変換器を含む。例えば標準ラダー、フィボナッチ、又は直並列トポロジ等の他のSCCトポロジが用いられ得ることが分かる。

【0043】

この示された実施形態例は、5つのコンデンサC1~C5及び単極単投型の9つのスイッチS1~S9に基づいたディクソンラダートポロジを用いる。より詳細には、駆動ユニット201は、2つのフライングラダーを含み、各フライングラダーは、2つのコンデンサを含む(一方の第1のフライングラダーは、第3のコンデンサC3と直列の第1のコンデンサC1を含み、及び第2のフライングラダーは、第4のコンデンサC4と直列の第2のコンデンサC2を含む)。

30

【0044】

駆動ユニット201は、6つの中央ノード3011~3016を更に含む。第1のスイッチS1は、選択的に第1の中央ノード3011を電源20の正極に接続する。第2のスイッチS2は、選択的に第1の中央ノード3011を第2の中央ノード3012に接続する。第3のスイッチS3は、選択的に第2の中央ノード3012を第3の中央ノード3013に接続する。第4のスイッチS4は、選択的に第3の中央ノード3013を第4の中央ノード3014に接続する。第5のスイッチS5は、選択的に第4の中央ノード3014を第5の中央ノード3015に接続する。第5のコンデンサC5は、第5の中央ノード3015と第6の中央ノード3016との間に配置される。第6の中央ノード3016は、電源20の負極に接続される。

40

【0045】

第1及び第3のコンデンサC1、C3を含む第1のフライングラダーは、第1の中央ノード3011と第1の二次ノード3021との間に配置される。第6のスイッチS6は、選択的に第1の二次ノード3021を第5の中央ノード3015に接続し、第7のスイッチS7は、選択的に第1の二次ノード3021を第6の中央ノード3016に接続する。第1のコンデンサC1と第3のコンデンサC3との中間のノードは、第3の中央ノード3

50

0 1 3 に接続される。

【 0 0 4 6 】

第 2 及び第 4 のコンデンサ C 2、C 4 を含む第 2 のフライングラダーは、第 2 の中央ノード 3 0 1 2 と第 2 の二次ノード 3 0 2 2 との間に配置される。第 8 のスイッチ S 8 は、選択的に第 2 の二次ノード 3 0 2 2 を第 5 の中央ノード 3 0 1 5 に接続し、第 9 のスイッチ S 9 は、選択的に第 2 の二次ノード 3 0 2 2 を第 6 の中央ノード 3 0 1 6 に接続する。第 2 のコンデンサ C 2 と第 4 のコンデンサ C 4 との中間のノードは、第 4 の中央ノード 3 0 1 4 に接続される。

【 0 0 4 7 】

2 つのフライングラダーは、スイッチ S 1 ~ S 9 の適切な一連の開及び閉動作によって、逆位相にされる。

【 0 0 4 8 】

コントローラ 2 0 2 ( 図 2 に示される ) は、駆動回路 2 0 1 のスイッチ S 1、S 3、S 5、S 6、及び S 9 を制御する第 1 の PWM 信号、並びに駆動回路 2 0 1 のスイッチ S 2、S 4、S 7、及び S 8 を制御する第 2 の PWM 信号を生成するように構成される。第 1 の PWM 信号は、第 1 の時相 1 の間、所定の状態となるように、例えばオンにされるようにスイッチ S 1、S 3、S 5、S 6、及び S 9 を制御するために使用される一方で、第 2 の PWM 信号は、逆の状態となるように、例えばオフにされるようにスイッチ S 2、S 4、S 7、及び S 8 を制御するために使用される。次の第 2 の時相 2 の間、全てのスイッチの状態が逆転される。即ち、第 1 の PWM 信号は、デューティサイクル D を有し、及び第 2 の PWM 信号は、1 - D のデューティサイクルを有する。コントローラ 2 0 2 によって生成された第 1 の PWM 信号及び第 2 の PWM 信号は、駆動回路 2 0 1 に供給される ( 関係 2 0 6 a によって示される )。代替的に、コントローラ 2 0 2 によって生成された第 1 の PWM 信号及び第 2 の PWM 信号は、以下により詳細に説明される抵抗調節回路 2 1 0 に供給される。

【 0 0 4 9 】

駆動回路 2 0 1 は、最初の 4 つの中央ノード 3 0 1 1、3 0 1 2、3 0 1 3、3 0 1 4 にそれぞれ接続された 4 つのマルチプレクサスイッチ S 1 0、S 1 1、S 1 2、S 1 3 によって形成されるマルチプレクサ 3 1 0 を更に含む。マルチプレクサ 3 1 0 は、選択的に電圧変換器 3 0 0 の内部ノードの 1 つ、即ち、最初の 4 つの中央ノード 3 0 1 1、3 0 1 2、3 0 1 3、3 0 1 4 の 1 つに、1 つずつ接続し、最初の 4 つの中央ノード 3 0 1 1、3 0 1 2、3 0 1 3、3 0 1 4 のそれぞれにおいて、それぞれの中間電圧の関数として駆動電圧を出力する。

【 0 0 5 0 】

マルチプレクサ 3 1 0 は、コントローラ 2 0 2 から受信されたモード選択制御信号 2 0 4 に基づいて、マルチプレクサスイッチ S 1 0、S 1 1、S 1 2、S 1 3 の 1 つを選択的に閉じる。従って、マルチプレクサ 3 1 0 は、駆動回路 2 0 1 の動作モードを制御する。

【 0 0 5 1 】

マルチプレクサ 3 1 0 の出力は、LED ( D ) と直列に配置されるフィルタインダクタ  $L_1$  に接続される。コンデンサ  $C_o$  は、LED ( D ) 及び負荷レジスタ  $R_L$  と並列に配置される。フィルタインダクタ  $L_1$ 、コンデンサ  $C_o$ 、及び負荷レジスタ  $R_L$  によって形成される出力フィルタは、SC 変換器の内部脈動電圧をフィルタリングし、一定電流を LED ( D ) に供給する。

【 0 0 5 2 】

図 2 に示されるように、センス電圧  $V_{sense}$  は、センス電圧  $V_{sense}$  を基準電圧  $V_{ref}$  と比較して、抵抗調節回路 2 1 0 に供給されるエラー信号 2 0 9 を生成する比較器 2 0 8 に供給される。基準電圧  $V_{ref}$  は、エンドユーザによって特定の用途のために必要とされる出力電圧に設定される。単なる例として、基準電圧  $V_{ref}$  は、例えば 5 V 又は 3 . 3 V に設定される。他のケースでは、基準電圧  $V_{ref}$  は、例えば 1 . 2 V の一定基準電圧に設定され得、及び調節可能レジスタラダーが設けられた場合、その抵抗は

10

20

30

40

50



、特定の用途のために必要とされる出力電圧に応じて、エンドユーザによって調節することができる。センス電圧  $V_{sense}$  は、駆動回路 201 の出力電流  $I_o$  に比例し、及び従って出力電流  $I_o$  の尺度を提供する。エラー信号 209 は、基準電圧  $V_{ref}$  からセンス電圧  $V_{sense}$  を減算することによって比較器 208 によって生成される。比較器 208 は、例えば演算増幅器を用いて実現される。比較器 208 は、エラー信号 209 を抵抗調節回路 210 に供給する。

#### 【0053】

図 2 に示されるように、コントローラ 202 は、第 1 の入力信号 214 として入力電圧  $V_{in}$  を受信し、第 2 の入力信号 216 として目標電圧  $V_T$  を受信し、第 3 の入力信号 218 として出力電圧  $V_o$  を受信する。制御モジュールは、入力電圧  $V_{in}$  及び目標電圧  $V_T$  に基づいて、必要とされる変換率  $M$  ( $M = V_T / V_{in}$ ) を動的に決定するように構成される。コントローラ 202 は、必要とされる変換率  $M$  (変換率  $M$  は、各動作モードのデューティサイクルに比例する) を提供するために必要とされる動作モード及びデューティサイクル  $D$  を動的に決定するように構成される。コントローラ 202 が、目標電圧  $V_T$  を用いて予め構成されること、及びそのようなシナリオでは、コントローラ 202 は、第 2 の入力信号 216 を用いて目標電圧  $V_T$  を受信しなくてもよいことが理解されるであろう。

#### 【0054】

駆動回路 201 の等価回路が図 4 に示される。図 4 に示されるように、駆動回路 201 は、スイッチ抵抗及びコンデンサの等価直列抵抗 ( $ESR$ : equivalent series resistance) における電力損による駆動回路 201 の内部電力損失を表す等価出力抵抗 ( $R_{out}$ ) と直列に接続された目標電圧  $V_T$  として定義される等価電圧源としてモデル化される。駆動回路 201 の出力電圧  $V_o$  は、

$$V_o = V_T - R_{out} * I_L$$

として表すことができる。

#### 【0055】

図 5 ~ 8 は、駆動回路 201 の各動作モードの充電プロセスを示す。

#### 【0056】

具体的には、図 5 a ~ c は、第 1 の動作モードで動作する駆動回路 201 を示し、この動作モードでは、マルチプレクサ 310 の  $S_{10}$  は閉じられ、及びマルチプレクサ 310 のスイッチ  $S_{11}$ 、 $S_{12}$ 、 $S_{13}$  は開かれることによって、出力電圧  $V_{o1}$  を提供する。図 5 a では、スイッチ  $S_1 \sim S_9$  の全てが開かれる。図 5 b は、第 1 の PWM 信号がスイッチ  $S_1$ 、 $S_3$ 、 $S_5$ 、 $S_6$ 、及び  $S_9$  を閉じ、且つ第 2 の PWM 信号がスイッチ  $S_2$ 、 $S_4$ 、 $S_7$ 、及び  $S_8$  を開く第 1 の時相 1 の間の  $V_{o1}$  に関するコンデンサ及びスイッチの充電寄与を示す。図 5 c は、第 1 の PWM 信号がスイッチ  $S_1$ 、 $S_3$ 、 $S_5$ 、 $S_6$ 、及び  $S_9$  を開き、且つ第 2 の PWM 信号がスイッチ  $S_2$ 、 $S_4$ 、 $S_7$ 、及び  $S_8$  を閉じる第 2 の時相 2 の間の  $V_{o1}$  に関するコンデンサ及びスイッチの充電寄与を示す。

#### 【0057】

図 6 a ~ c は、第 2 の動作モードで動作する駆動回路 201 を示し、この動作モードでは、マルチプレクサ 310 の  $S_{11}$  は閉じられ、及びマルチプレクサ 310 のスイッチ  $S_{10}$ 、 $S_{12}$ 、 $S_{13}$  は開かれることによって、出力電圧  $V_{o2}$  を提供する。図 6 a では、スイッチ  $S_1 \sim S_9$  の全てが開かれる。図 6 b は、第 1 の PWM 信号がスイッチ  $S_1$ 、 $S_3$ 、 $S_5$ 、 $S_6$ 、及び  $S_9$  を閉じ、且つ第 2 の PWM 信号がスイッチ  $S_2$ 、 $S_4$ 、 $S_7$ 、及び  $S_8$  を開く第 1 の時相 1 の間の  $V_{o2}$  に関するコンデンサ及びスイッチの充電寄与を示す。図 6 c は、第 1 の PWM 信号がスイッチ  $S_1$ 、 $S_3$ 、 $S_5$ 、 $S_6$ 、及び  $S_9$  を開き、且つ第 2 の PWM 信号がスイッチ  $S_2$ 、 $S_4$ 、 $S_7$ 、及び  $S_8$  を閉じる第 2 の時相 2 の間の  $V_{o2}$  に関するコンデンサ及びスイッチの充電寄与を示す。

#### 【0058】

図 7 a ~ c は、第 3 の動作モードで動作する駆動回路 201 を示し、この動作モードでは、マルチプレクサ 310 の  $S_{12}$  は閉じられ、及びマルチプレクサ 310 のスイッチ  $S$

10、S11、S13は開かれることによって、出力電圧 $V_{o3}$ を提供する。図7aでは、スイッチS1～S9の全てが開かれる。図7bは、第1のPWM信号がスイッチS1、S3、S5、S6、及びS9を閉じ、且つ第2のPWM信号がスイッチS2、S4、S7、及びS8を開く第1の時相1の間の $V_{o3}$ に関するコンデンサ及びスイッチの充電寄与を示す。図7cは、第1のPWM信号がスイッチS1、S3、S5、S6、及びS9を開き、且つ第2のPWM信号がスイッチS2、S4、S7、及びS8を閉じる第2の時相2の間の $V_{o3}$ に関するコンデンサ及びスイッチの充電寄与を示す。

#### 【0059】

図8a～cは、第4の動作モードで動作する駆動回路201を示し、この動作モードでは、マルチプレクサ310のS13は閉じられ、及びマルチプレクサ310のスイッチS10、S11、S12は開かれることによって、出力電圧 $V_{o4}$ を提供する。図8aでは、スイッチS1～S9の全てが開かれる。図8bは、第1のPWM信号がスイッチS1、S3、S5、S6、及びS9を閉じ、且つ第2のPWM信号がスイッチS2、S4、S7、及びS8を開く第1の時相1の間の $V_{o4}$ に関するコンデンサ及びスイッチの充電寄与を示す。図8cは、第1のPWM信号がスイッチS1、S3、S5、S6、及びS9を開き、且つ第2のPWM信号がスイッチS2、S4、S7、及びS8を閉じる第2の時相2の間の $V_{o4}$ に関するコンデンサ及びスイッチの充電寄与を示す。

#### 【0060】

上述の4つの動作モードの各々における出力電圧は、

$$V_{o1} = V_{in} * M_1 - R_{out1} * I_L$$

$$V_{o2} = V_{in} * M_2 - R_{out2} * I_L$$

$$V_{o3} = V_{in} * M_3 - R_{out3} * I_L$$

$$V_{o4} = V_{in} * M_4 - R_{out4} * I_L$$

として表すことができる。

#### 【0061】

式中、 $V_{o(n)}$ は、動作モードnにおける出力電圧であり、 $M(n)$ は、動作モードnにおける変換率であり、 $R_{out(n)}$ は、動作モードnにおける等価出力抵抗であり、及び $I_L$ は、負荷電流である。

#### 【0062】

上記の式に示されるように、特定の出力電圧は、変換率、負荷電流及び等価出力抵抗に依存する。

#### 【0063】

キルヒホッフ電荷法則(KQL: kirchhoff charge law)を用いることによって、各動作モードの出力電圧は、

#### 【数2】

$$\begin{aligned} V_{o1} &= \frac{4}{5}V_{IN} + \frac{1}{5}V_{IN}D - \alpha_1(D)R_{ds,on}I_o \\ V_{o2} &= \frac{4}{5}V_{IN} - \frac{1}{5}V_{IN}D - \alpha_2(D)R_{ds,on}I_o \\ V_{o3} &= \frac{2}{5}V_{IN} + \frac{1}{5}V_{IN}D - \alpha_3(D)R_{ds,on}I_o \\ V_{o4} &= \frac{2}{5}V_{IN} - \frac{1}{5}V_{IN}D - \alpha_4(D)R_{ds,on}I_o \end{aligned}$$

と表すこともできる。

#### 【0064】

式中、 $V_{in}$ は、入力電圧であり、Dは、デューティサイクルであり、 $R_{ds,on}$ は、電圧変換器300のスイッチS1～S9のターンオン抵抗であり、及び $I_o$ は、出力電流である。係数 $(D)$ は、

10

20

30

40

【数 3】

$$\alpha_1(D) = \frac{-2D^3 + 25D^2 - 71D + 47}{25D(1-D)}$$

$$\alpha_2(D) = \frac{-D^3 + 14D^2 - 29D + 31}{25D(1-D)}$$

$$\alpha_3(D) = \frac{-D^3 + 73D^2 - 55D + 34}{25D(1-D)}$$

$$\alpha_4(D) = \frac{-D^3 + 10D^2 - 33D + 34}{25D(1-D)}$$

10

である。

【0065】

上記の式から、出力電圧及び等価出力抵抗（ $R_{out}$ ）は共に、デューティサイクルに依存することが分かる。デューティサイクルが、例えば 0 又は 1 の境界に近い時、出力電圧がゼロに低下し、及び等価出力抵抗は無限大となり、駆動回路 201 の非常に限られた性能をもたらす。

【0066】

変換器の知られている制御戦略は、損失を減らすため及び / 又は安定した負荷非依存出力信号を提供するために、多くの場合、 $R_{out}$  を最小限にする。

20

【0067】

上記の効率ギャップを解消して駆動回路 201 の動作範囲を拡張する、本発明によって実現されるプロセス 900 をこれより説明する。プロセス 900 は、ステップ 902 で開始し、デューティサイクル  $D$  及び電圧変換器 300 の動作モードの組み合わせによって引き起こされる望ましくない状態で駆動回路 201 が動作しているか否かをコントローラ 202 が決定するステップ S904 に進む。

【0068】

コントローラ 202 は、駆動回路 201 が望ましい又は望ましくない状態で動作しているかを決定するために様々な態様を用い得る。

【0069】

コントローラ 202 は、入力電圧  $V_{in}$ （第 1 の入力信号 214 を介して受信される）及び目標電圧  $V_T$ （第 2 の入力信号 216 を介して受信される）に基づいて、必要とされる変換率  $M$  を決定するように構成される。一実施形態では、ステップ S904 において、コントローラ 202 は、必要とされる変換率  $M$  を、望ましい状態及び望ましくない状態で動作する駆動回路 201 に関連する既知の変換率範囲と比較することによって決定を行う。これは、必要とされる変換率  $M$  が駆動回路 201 の望ましい又は望ましくない動作状態と関連するかをコントローラ 202 が決定することを可能にする。駆動回路 201 の望ましい及び望ましくない動作状態に関連する既知の変換率範囲に関する情報は、コントローラ 202 に結合されたメモリ（図 2 では不図示）内に保存される。

30

【0070】

コントローラ 202 は、必要とされる変換率  $M$  を達成するためのデューティサイクル  $D$  を決定するように構成される。代替実施形態では、コントローラ 202 は、駆動回路 201 が目標電圧  $V_T$  を提供するように構成されていることに基づいて、デューティサイクル  $D$  を、望ましい及び望ましくない状態で動作する駆動回路 201 に関連する既知のデューティサイクル範囲と比較することによって、ステップ S904 において決定を行う。これは、デューティサイクル  $D$  が駆動回路 201 の望ましい又は望ましくない動作状態と関連するかをコントローラ 202 が決定することを可能にする。駆動回路 201 の望ましい及び望ましくない動作状態に関連する既知のデューティサイクル  $D$  の範囲に関する情報は、上述のメモリ内に保存される。

40

【0071】

50

更なる実施形態では、コントローラ 202 は、入力電圧  $V_{in}$  (第 1 の入力信号 214 を介して受信される) を検出し、且つ駆動回路 201 が目標電圧  $V_T$  を提供するように構成されていることに基づいて、入力電圧  $V_{in}$  を、望ましい及び望ましくない状態で動作する駆動回路 201 に関連する既知の入力電圧範囲と比較することによって、ステップ S904 において決定を行う。駆動回路 201 の望ましい及び望ましくない動作状態に関連する入力電圧範囲に関する情報は、上述のメモリ内に保存される。

#### 【0072】

また更なる実施形態では、コントローラ 202 は、目標電圧  $V_T$  (第 2 の入力信号 216 を介して受信される) 及び出力電圧  $V_o$  (第 3 の入力信号 218 を介して受信される) に基づいて、駆動回路 201 の効率を動的に決定するように構成される。コントローラ 202 は、決定された効率を所定の閾値効率レベルと比較することによってステップ S904 において決定を行うように構成され、及び決定された効率が所定の閾値効率レベル以上である場合、コントローラ 202 は、駆動回路 201 が望ましい状態で動作していると決定し、その他の場合、コントローラ 202 は、駆動回路 201 が望ましくない状態で動作していると決定する。

#### 【0073】

コントローラ 202 が、ステップ S904 において駆動回路 201 が望ましい状態で動作している (即ち、望ましくない状態ではない) ことを決定すると、プロセス 900 は、ステップ S906 に進む。

#### 【0074】

ステップ S906 では、コントローラ 202 は、生成された第 1 の PWM 信号及び第 2 の PWM 信号を駆動回路 201 の適切なスイッチに供給する (図 2 の関係 206a によって示されるように)。駆動回路 201 が望ましい状態で動作している間、コントローラは、必要とされる変換率  $M$  を達成するようにデューティサイクル  $D$  を調節する。望ましくない領域で動作することを回避するために、コントローラ 202 は、デューティサイクル  $D$  を限られたデューティサイクル範囲内に制限する。制限デューティサイクル範囲の上限は 1 未満であり、及びデューティサイクル範囲の下限は 0 より大きい。例えば、制限デューティサイクル範囲は、 $0.2 \leq D \leq 0.8$  に制限される。この制限デューティサイクル範囲は、単なる一例であることが理解されるであろう。

#### 【0075】

ステップ S904 に戻って、駆動回路 201 が動作モードの望ましくない領域で動作していることをコントローラ 202 が決定すると、プロセス 900 は、ステップ S908 に進む。

#### 【0076】

ステップ S908 では、コントローラ 202 は、生成された第 1 の PWM 信号及び第 2 の PWM 信号を抵抗調節回路 210 に供給し (図 2 において関係 206b によって示されるように)、及び抵抗調節回路 210 は、駆動回路 201 の効率を向上させるために、駆動回路 201 の等価出力抵抗  $R_{out}$  を調節する。

#### 【0077】

上記の式から、等価出力抵抗  $R_{out}$  は、デューティサイクル及びスイッチ  $S_1 \sim S_9$  の  $R_{ds(on)}$  の関数であることが分かる。

#### 【0078】

一実施形態では、抵抗調節回路 210 は、各スイッチにゲート駆動電圧  $V_g$  を提供するゲートドライバを含む。スイッチ  $S_1$ 、 $S_3$ 、 $S_5$ 、 $S_6$ 、及び  $S_9$  に関連するゲートドライバは、入力として、第 1 の PWM 信号をコントローラ 202 から受信するように構成される一方で、スイッチ  $S_2$ 、 $S_4$ 、 $S_7$ 、及び  $S_8$  に関連するゲートドライバは、入力として、第 2 の PWM 信号をコントローラ 202 から受信するように構成される。ゲートドライバは、それらが受信した PWM 信号をその関連スイッチのゲート端子へ出力するように構成される。各ゲートドライバから出力された PWM 信号は、ゲートドライバの電圧源 ( $V_{GS}$ ) に対応する出力電圧振幅を有する。当業者には理解されるように、ゲートド

10

20

30

40

50

ライバは、様々な形態をとることができ、最も一般的及び費用効率が良いゲートドライバの1つは、バイポーラ非反転トータムポールドライバである。

#### 【0079】

スイッチ  $S_1 \sim S_9$  の  $R_{ds(on)}$  は、PWM 信号をスイッチ  $S_1 \sim S_9$  に提供するために使用されるゲートドライバの  $V_{GS}$  の関数である。この実施形態では、抵抗調節回路 210 は、電圧変換器 300 及び従って駆動回路 201 の等価出力抵抗  $R_{out}$  を調節するようにゲートドライバの  $V_{GS}$  を制御することによって、電圧変換器 300 のスイッチに出力されるゲート駆動電圧を制御する。例えば、抵抗調節回路 210 は、その基準端子においてエラー信号 209 を受信し、及び  $V_{GS}$  を調整するように構成されたシャントレギュレータを含む。当業者には知られているように、スイッチに入力されるゲート駆動電圧を上昇させることは、スイッチの  $R_{ds(on)}$  を減少させる。

10

#### 【0080】

別の実施形態では、抵抗調節回路 210 は、電圧変換器 300 及び従って駆動回路 201 の等価出力抵抗  $R_{out}$  を調節するようにスイッチ  $S_1 \sim S_9$  のスイッチング周波数を調節する。例えば、抵抗調節回路 210 は、エラー信号 209 を受信するように構成された電圧制御オシレータ (VCO: voltage controlled oscillator) を含む。従って、VCO の振動数は、エラー信号 209 によって制御される。コントローラ 202 から受信された第1の PWM 信号を VCO から受信された電圧制御オシレータ出力信号と結合させることによってスイッチ  $S_1$ 、 $S_3$ 、 $S_5$ 、 $S_6$ 、及び  $S_9$  用のドライバ信号を提供するために、論理回路が使用される。同様に、この論理回路は、コントローラ 202 から受信された第2の PWM 信号を VCO から受信された電圧制御オシレータ出力信号と結合させることによってスイッチ  $S_2$ 、 $S_4$ 、 $S_7$ 、及び  $S_8$  用のドライバ信号を提供するために使用される。スイッチ  $S_1 \sim S_9$  のスイッチング周波数を増加させることによって、抵抗調節回路 210 は、電圧変換器 300 の等価出力抵抗  $R_{out}$  を減少させる。例えばスイッチドキャパシタ変換器によって形成される電圧変換器の動作は、スイッチング周波数限界によって範囲を定められる2つの動作モード：高速スイッチングモード及び低速スイッチングモードを用いてモデル化することができる。スイッチング周波数限界  $f_s$  は、

20

$$f_s = 3 \cdot R_{on} \cdot C_f$$

と表すことができ、式中、 $R_{on}$  は、スイッチのターンオン抵抗であり、及び  $C_f$  は、フライングコンデンサのキャパシタンスである。

30

#### 【0081】

スイッチング周波数がスイッチング周波数限界  $f_s$  未満である場合、サイクル毎にフライングコンデンサを完全に充電することができるため、電圧変換器は、所謂低速スイッチングモードで動作する。このモードでは、等価出力抵抗は、スイッチング周波数を増加させることによって大幅に減少させることができる。スイッチング周波数がスイッチング周波数限界  $f_s$  を超える場合、サイクル毎にフライングコンデンサを完全に充電することができず、及び電圧変換器は、所謂高速スイッチングモードで動作する。このモードでは、等価出力抵抗は、スイッチング周波数を増加させることによって徐々に減少させることができる。

#### 【0082】

40

別の実施形態では、抵抗調節回路 210 は、電圧変換器 300 及び従って駆動回路 201 の等価出力抵抗  $R_{out}$  を調節するために、電圧変換器 300 に関連する無駄時間を調節する回路を含む。電圧変換器 300 の無駄時間は、第1のスイッチセット ( $S_1$ 、 $S_3$ 、 $S_5$ 、 $S_6$ 、 $S_9$ ) 及び第2のスイッチセット ( $S_2$ 、 $S_4$ 、 $S_7$ 、及び  $S_8$ ) が共に開いているスイッチング遷移中の期間を指す。電圧変換器 300 に関連する無駄時間を増加させることによって、抵抗調節回路 210 は、電圧変換器 300 の等価出力抵抗  $R_{out}$  を増加させる。

#### 【0083】

ステップ S908 では、コントローラ 202 は、上述の制限デューティサイクル範囲内にデューティサイクル  $D$  を制限する。具体的には、コントローラ 202 は、デューティサ

50

イクルDを制限デューティサイクル範囲内で一定に維持し得る。例えば、コントローラ202は、デューティサイクルDを、制限デューティサイクル範囲内で可能な限り低いデューティサイクル(上記の例では0.2)に、制限デューティサイクル範囲内で可能な限り高いデューティサイクル(上記の例では0.8)に、又は制限デューティサイクル範囲内の可能な限り低いデューティサイクルと可能な限り高いデューティサイクルとの間の一定デューティサイクルに設定することができ、これは用途に依存する。

【0084】

図10は、プロセス900を用いることによる効率向上の結果を示す。4つの動作モードが7つの状態に分割され、D1、D2、D3及びD4は、駆動回路201の動作の望ましい状態と見なされ、R1、R2、R3は、駆動回路201の動作の望ましくない状態と見なされる。上記の通り、駆動回路201が望ましい又は望ましくない動作状態で動作しているかは、効率、変換率、デューティサイクル等の動作条件によって分類される。

10

【0085】

図10を右から左へ見ると、一定出力電圧を調整する時、駆動回路201が第4の動作モードの望ましい状態D4で動作している間、入力電圧が必要とされる出力電圧からかなり上昇するため、必要とされる変換率Mは、(上述の)制限デューティサイクル範囲内で第1のPWM信号及び第2のPWM信号のデューティサイクルを縮小することによって減少させられることが分かる。望ましい状態D4にある間、コントローラ202は、第1のPWM信号及び第2のPWM信号を駆動回路201に供給する(関係206aによって示される)ように構成される。

20

【0086】

端点1002aにおいて、コントローラ202は、駆動回路201が第4の動作モードの望ましくない状態で動作していることを決定し、且つ第1のPWM信号及び第2のPWM信号を抵抗調節回路210に供給する(関係206bによって示される)。駆動回路201の等価出力抵抗の調節は、駆動回路201が第3の動作モードの望ましい状態D3で動作していることをコントローラ202が決定する端点1004aに到達するまで、抵抗調節回路210によって実施される。

【0087】

駆動回路201が望ましい状態D3で動作している間、入力電圧が必要とされる出力電圧からかなり上昇するため、必要とされる変換率Mは、(上述の)制限デューティサイクル範囲内で第1のPWM信号及び第2のPWM信号のデューティサイクルを縮小することによってかなり減少させられる。望ましい状態D3にある間、コントローラ202は、第1のPWM信号及び第2のPWM信号を駆動回路201に供給する(関係206aによって示される)ように構成される。

30

【0088】

端点1002bにおいて、コントローラ202は、駆動回路201が第3の動作モードの望ましくない状態で動作していることを決定し、且つ第1のPWM信号及び第2のPWM信号を抵抗調節回路210に供給する(関係206bによって示される)。駆動回路201の等価出力抵抗の調節は、駆動回路201が第2の動作モードの望ましい状態D2で動作していることをコントローラ202が決定する端点1004bに到達するまで、抵抗調節回路210によって実施される。

40

【0089】

駆動回路201が望ましい状態D2で動作している間、入力電圧が必要とされる出力電圧からかなり上昇するため、必要とされる変換率Mは、(上述の)制限デューティサイクル範囲内で第1のPWM信号及び第2のPWM信号のデューティサイクルを縮小することによってかなり減少させられる。望ましい状態D2にある間、コントローラ202は、第1のPWM信号及び第2のPWM信号を駆動回路201に供給する(関係206aによって示される)ように構成される。

【0090】

端点1002cにおいて、コントローラ202は、駆動回路201が第2の動作モード

50

の望ましくない状態で動作していることを決定し、且つ第1のPWM信号及び第2のPWM信号を抵抗調節回路210に供給する(関係206bによって示される)。駆動回路201の等価出力抵抗の調節は、駆動回路201が第1の動作モードの望ましい領域D1で動作していることをコントローラ202が決定する端点1004cに到達するまで、抵抗調節回路210によって実施される。

#### 【0091】

図10に示されるように、抵抗調節回路210による等価出力抵抗の調節は、特定の入力電圧が与えられると、望ましい出力電圧が駆動回路201から出力されることを可能にし、及び従って大きな効率損失無く、電圧変換器300によって使用することができる変換率の範囲を拡張する。

#### 【0092】

図10を継続して参照して以下に説明される例示的動作モードは、駆動回路201が望ましい領域にデューティサイクルを調節するか、又は望ましくない領域において等価出力抵抗を調節することによって出力電圧を達成できる方法に関する更なる理解をもたらす。図2を参照して上記に説明した通り、コントローラ202は、第1の入力信号214として入力電圧 $V_{in}$ を受信し、第2の入力信号216として目標電圧 $V_T$ を受信し、及び第3の入力信号218として出力電圧 $V_o$ を受信する。制御モジュールは、入力電圧 $V_{in}$ 及び目標電圧 $V_T$ に基づいて、必要とされる変換率 $M$ ( $M = V_T / V_{in}$ )を動的に決定するように構成される。コントローラ202は、必要とされる変換率 $M$ (変換率 $M$ は、各動作モードのデューティサイクルに比例する)を提供するために必要とされる動作モード及びデューティサイクル $D$ を動的に決定するように構成される。コントローラ202が、目標電圧 $V_T$ を用いて予め構成されること、及びそのようなシナリオでは、コントローラ202は、第2の入力信号216を用いて目標電圧 $V_T$ を受信しなくてもよいことが理解されるであろう。必要とされる変換率 $M$ の範囲に応じて、コントローラ202は、何れの動作モードで駆動回路201が動作すべきかを決定することができる。

#### 【0093】

図10によって示される非限定例では、必要とされる変換率 $M$ が0.84~0.96である場合、駆動回路201は、第4の望ましい領域D4で動作すべきであり、その結果、デューティサイクルを変化させることによって変換率を調節する。必要とされる変換率 $M$ が0.76~0.84である場合、駆動回路201は、第3の望ましくないモードR3で動作すべきであり、このモードでは、駆動回路201のスイッチ $S_1 \sim S_{13}$ は、図2を参照して上記に説明したのと同様の態様で、即ち、第4の望ましい領域D4の場合と類似した態様において、しかし、抵抗調節回路210が、例えば $V_{GS}$ 電圧を低下させることによって、スイッチング周波数を減少させることによって、又は電圧変換器に関連する無駄時間を増加させることによって等価出力抵抗を増大させながら、操作される。必要とされる変換率が0.64~0.76である場合、駆動回路201は、第3の望ましい領域D3で動作すべきであり、その結果、デューティサイクルを変化させることによって変換率を調節する。必要とされる変換率 $M$ が0.56~0.64である場合、駆動回路201は、第2の望ましくないモードR2で動作すべきであり、このモードでは、駆動回路201のスイッチ $S_1 \sim S_{13}$ は、図2を参照して上記に説明したのと同様の態様で、即ち、第3の望ましい領域D3の場合と類似した態様において、しかし、抵抗調節回路210が、例えば $V_{GS}$ 電圧を低下させることによって、スイッチング周波数を減少させることによって、又は電圧変換器に関連する無駄時間を増加させることによって等価出力抵抗を増大させながら、操作される。必要とされる変換率が0.44~0.56である場合、駆動回路201は、第2の望ましい領域D2で動作すべきであり、その結果、デューティサイクルを変化させることによって変換率を調節する。必要とされる変換率 $M$ が0.36~0.44である場合、駆動回路201は、第1の望ましくないモードR1で動作すべきであり、このモードでは、駆動回路201のスイッチ $S_1 \sim S_{13}$ は、図2を参照して上記に説明したのと同様の態様で、即ち、第2の望ましい領域D2の場合と類似した態様において、しかし、抵抗調節回路210が、例えば $V_{GS}$ 電圧を低下させることによって、スイッ

10

20

30

40

50

チング周波数を減少させることによって、又は電圧変換器に関連する無駄時間を増加させることによって等価出力抵抗を増大させながら、操作される。必要とされる変換率が0.24~0.36である場合、駆動回路201は、第1の望ましい領域D1で動作すべきであり、その結果、デューティサイクルを変化させることによって変換率を調節する。

【0094】

図11は、本発明の実施形態による、組み合わせられた等価出力抵抗の調節及びPWM制御が、どのように連続した出力電圧を達成できるかを示す。即ち、入力電圧（例えば25V）が与えられると、変換率が変化するため、連続した出力電圧が駆動回路201から出力され、これは、そうでなければ望ましくない領域の間に出力電圧の大幅な低下（及び従って効率の大幅な低下）を経験する。

【0095】

図11によって示されるように、最低効率（最も低い交点によって決定される）が0%（図1に示される）から78%へと向上され、それと同時に、動作範囲は100%から120%へと20%の拡張を有する。

【0096】

示された実施形態例において見られるようなスイッチS1~S13の全てが双方向性でもよく、及び回路のスイッチング周波数に対応する適切な技術で実現される。例えば、スイッチは、シリコン基板上の金属酸化膜半導体電界効果トランジスタ（MOSFET: metal oxide semiconductor field effect transistor）又は窒化ガリウム基板上の高電子移動度トランジスタ（HEMT: high electron mobility transistor）によって形成される。

【0097】

全てのリアクタンス素子は、例えばパワーシステムオンチップ（PSoC: power system on a chip）又はパワーシステムインパッケージ（PSiP: power system in a package）として集積できる程小さく形成することができる。示された実施形態例では、全コンデンサのキャパシタンスが100nFに設定され得、キャパシタンス値は、より良い性能を達成するために更に最適化される。フィルタインダクタLoのインダクタンス値は、200nHに設定され得、5x5mmの面を有するLEDサブマウントに印刷されることを可能にする。

【0098】

上記実施形態の何れかに従ったLEDは、LEDのセット、例えばLEDのストリングでもよい。

【0099】

駆動回路例が図3に示されるが、これは単なる一例であり、及び本発明の実施形態は、SC電力変換器を含む他の駆動回路に適用できる。

【0100】

コントローラ202が第1のPWM信号及び第2のPWM信号（共に関係206a及び206bで供給される）を生成するように構成されることを上記に記載したが、これらは、コントローラ202からのデューティサイクル制御信号の受信に基づいて、専用パルス幅変調器によって生成される。

【0101】

ステップダウン電圧変換器を含む駆動回路に関して本発明の実施形態を上記に説明したが、本発明の実施形態は、ステップアップ電圧変換器を含む駆動回路にも適用する。

【0102】

開示された実施形態に対する他の変形形態は、図面、開示内容、及び添付の特許請求の範囲の研究から、特許請求される本発明の実施において、当業者によって理解され得、且つもたらされる。請求項において、「含む」（comprising）という用語は、他の要素又はステップを排除せず、及び不定冠詞「1つの(a)」又は「1つの(an)」は、複数を排除しない。単一のプロセッサ又は他のユニットが、請求項に記載された幾つかの項目の機能を果たし得る。特定の手段が互いに異なる従属請求項に記載されているという事実のみ

10

20

30

40

50



では、これらの手段の組み合わせを有利に使用できないことを意味しない。コンピュータプログラムは、他のハードウェアと共に又はその一部として供給される光ストレージ媒体又は固体媒体等の適切な媒体に保存／配布されるが、インターネット又は他の有線若しくは無線通信システムを介して等、他の形態で配布され得る。請求項における何れの参照符号も範囲を限定するものと解釈されるものではない。

【図 1】

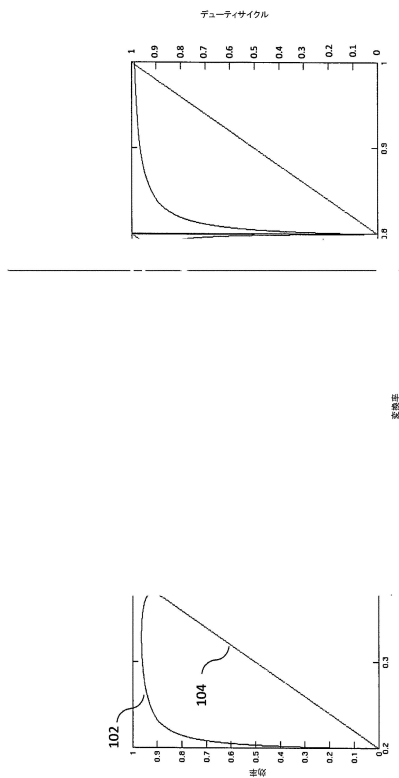


図 1

【図 2】

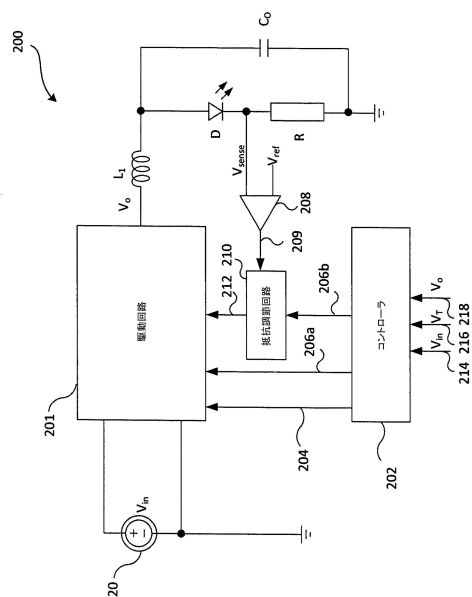


図 2

【図 3】

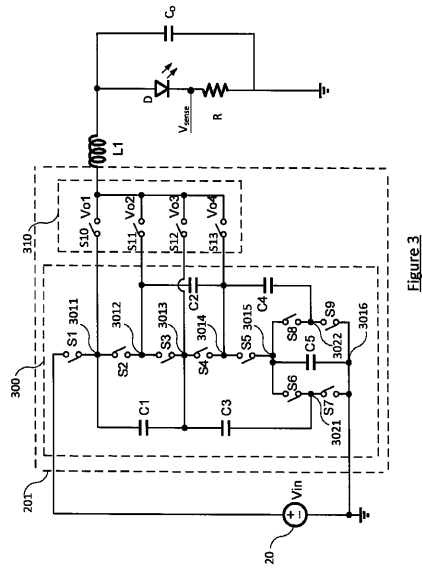


Figure 3

【図 4】

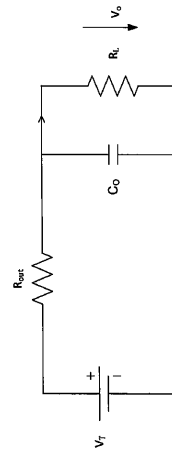


Figure 4

【図 5】

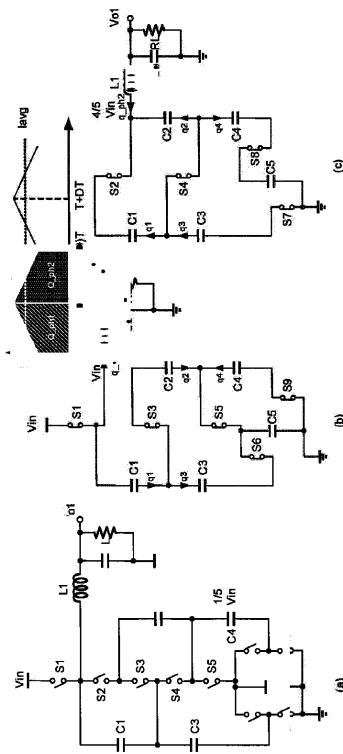


Figure 5

【図 6】

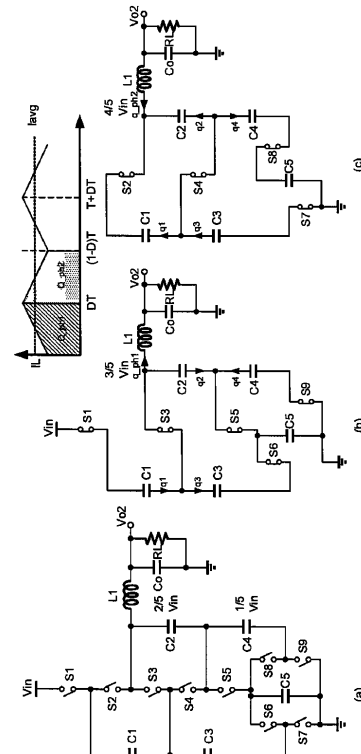


Figure 6

【図 7】

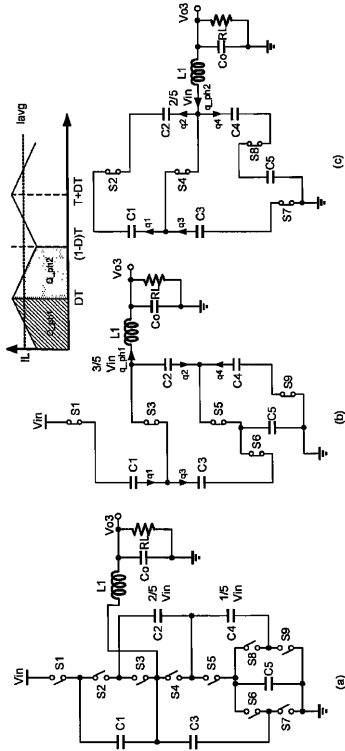


Figure 7

【図 8】

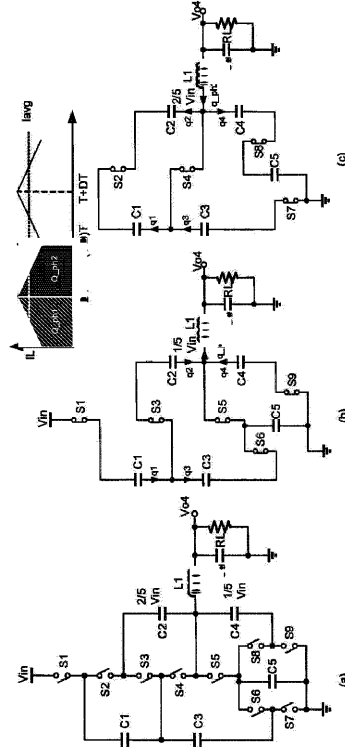


Figure 8

【図 9】

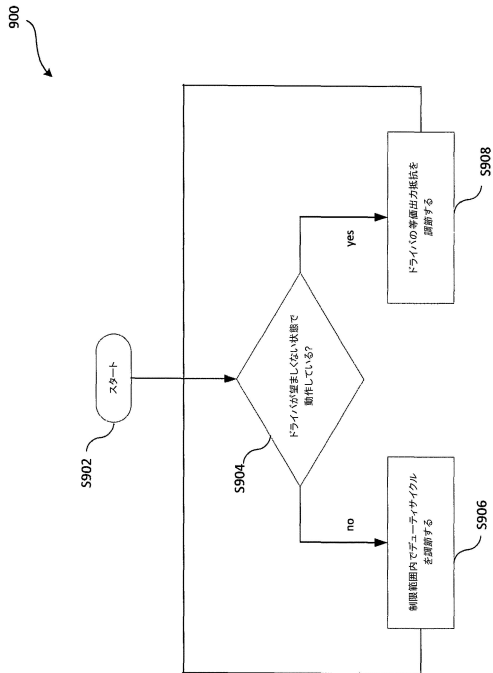


図 9

【図 10】

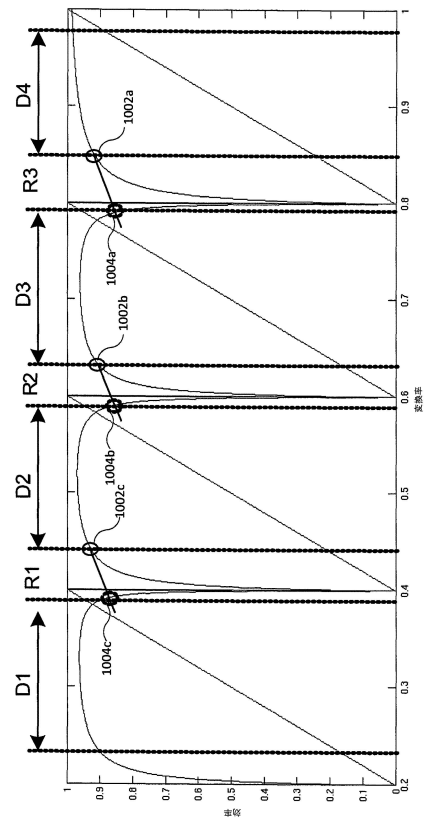


図 10

【図 11】

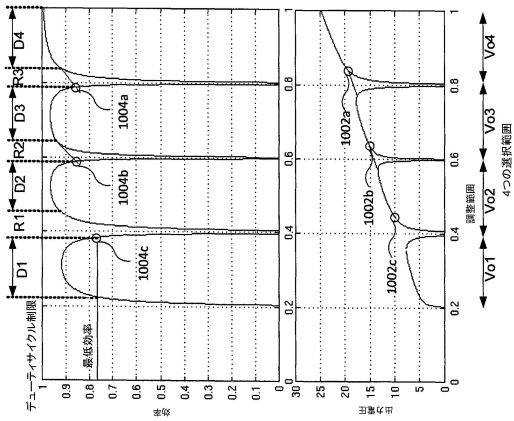


図 11

---

フロントページの続き

(72)発明者 フ ジエ

オランダ国 5 6 5 6 アーエー アイントホーフェン ハイ テク キャンパス 5

(72)発明者 レイダーマヘー ハラルド ジョセフ ギュンター

オランダ国 5 6 5 6 アーエー アイントホーフェン ハイ テク キャンパス 5

(72)発明者 シュウ シュ

オランダ国 5 6 5 6 アーエー アイントホーフェン ハイ テク キャンパス 5

(72)発明者 デロス アイリヨン ジュリア

オランダ国 5 6 5 6 アーエー アイントホーフェン ハイ テク キャンパス 5

審査官 柳下 勝幸

(56)参考文献 特開平06-351229(JP,A)

特表2013-503597(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 3/07

H01L 33/00

H05B 37/02