(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2018 년 11 월 8 일 (08.11.2018)

WIPO | PCT

(10) 국제공개번호
WO 2018/203661 A1

(51) 국제특허분류:
H04L 1/00 (2006.01)

(21) 국제출원번호: PCT/KR2018/005094

(22) 국제출원일: 2018 년 5 월 2 일 (02.05.2018)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2017-0056566 2017 년 5 월 2 일 (02.05.2017) KR

(71) 출원인: 삼성전자 주식회사 (SAMSUNG ELECTRONICS CO., LTD.) [KR/KR]; 16677 경기도 수원시 영통구 삼성로 129, Gyeonggi-do (KR).

(72) 발명자: 명세호 (MYUNG, Seho); 06213 서울시 강남구 테헤란로52길 16, 102동 2101호, Seoul (KR). 장민 (JANG, Min); 13500 경기도 성남시 분당구 매화로 92, 102동 1306호, Gyeonggi-do (KR). 김경중 (KIM, Kyungjoong); 16509 경기도 수원시 영통구 도청로 65, 5405동 1901호, Gyeonggi-do (KR). 안석기 (AHN, Seok-ki); 16522 경기도 수원시 영통구 삼성로268번길 31, 704호, Gyeonggi-do (KR). 정홍실 (JEONG, Hongsil); 16509 경기도 수원시 영통구 도청로17번길 23, 5301동 1801호, Gyeonggi-do (KR). 김재열 (KIM, Jaeyoel); 13588 경기도 성남시 분당구 중앙공원로 53, 109동 2101호, Gyeonggi-do (KR).

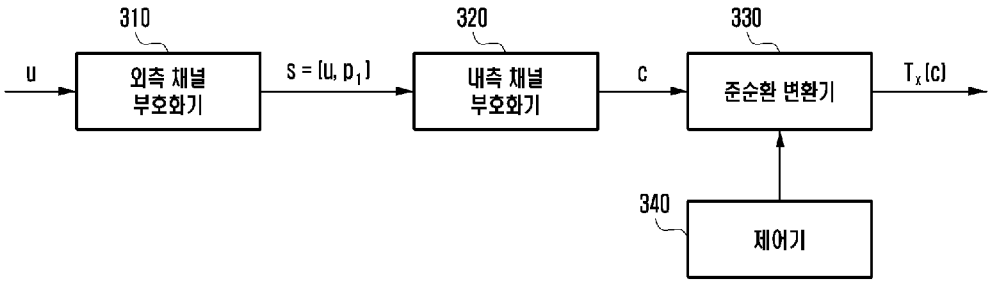
(74) 대리인: 윤앤리특허법인(유한) (YOON & LEE INTERNATIONAL PATENT & LAW FIRM); 08502 서울시 금천구 가산디지털1로 226 에이스 하이엔드타워 5차 3층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(54) **Title:** METHOD AND APPARATUS FOR CHANNEL ENCODING/DECODING IN COMMUNICATION OR BROADCAST SYSTEM

(54) **발명의 명칭:** 통신 또는 방송 시스템에서 채널 부호화/복호화 방법 및 장치



310 ... Outer channel encoder
320 ... Inner channel encoder
330 ... Quasi-cyclic converter
340 ... Controller

(57) **Abstract:** The present disclosure relates to a 5G or pre-5G communication system for supporting a higher data transfer rate beyond a 4G communication system, such as LTE. One embodiment of the present invention provides a method for channel encoding in a communication system, the method comprising the steps of: encoding second data, using an outer channel code; determining a value corresponding to first data; arranging the encoded second data in a block size unit corresponding to the second data, on the basis of the determined value; and encoding the arranged second data, using an inner channel code.

(57) **요약서:** 본 개시는 LTE 와 같은 4G 통신 시스템 이후 보다 높은 데이터 전송률을 지원하기 위한 5G 또는 pre-5G 통신 시스템에 관련된 것이다. 본 발명의 일 실시예에 따르면, 통신 시스템에서 채널 부호화 방법에 있어서, 외측 채널 코드를 이용하여 제2 데이터를 부호화하는 단계, 제1 데이터에 상응하는 값을 결정하는 단계, 상기 부호화된 제2 데이터를 상기 결정된 값에 기반하여 상기 제2 데이터에 상응하는 블록 크기 단위로 정렬하는 단계, 내측 채널 코드를 이용하여 상기 정렬된 제2 데이터를 부호화하는 단계를 포함하는 것을 특징으로 한다.

[다음 쪽 계속]

WO 2018/203661 A1

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

— 청구범위 보정 기한 만료 전의 공개이며, 보정서를 접수하는 경우 그에 관하여 별도 공개함 (규칙 48.2(h))

명세서

발명의 명칭: 통신 또는 방송 시스템에서 채널 부호화/복호화 방법 및 장치

기술분야

[1] 본 발명은 통신 또는 방송 시스템에서 채널 부호화/복호화 방법 및 장치에 관한 것이다.

배경기술

[2] 4G 통신 시스템 상용화 이후 증가 추세에 있는 무선 데이터 트래픽 수요를 충족시키기 위해, 개선된 5G 통신 시스템 또는 pre-5G 통신 시스템을 개발하기 위한 노력이 이루어지고 있다. 이러한 이유로, 5G 통신 시스템 또는 pre-5G 통신 시스템은 4G 네트워크 이후(Beyond 4G Network) 통신 시스템 또는 LTE 시스템 이후(Post LTE) 이후의 시스템이라 불리어지고 있다.

[3] 높은 데이터 전송률을 달성하기 위해, 5G 통신 시스템은 초고주파(mmWave) 대역(예를 들어, 60기가(60GHz) 대역과 같은)에서의 구현이 고려되고 있다. 초고주파 대역에서의 전파의 경로손실 완화 및 전파의 전달 거리를 증가시키기 위해, 5G 통신 시스템에서는 빔포밍(beamforming), 거대 배열 다중 입출력(massive MIMO), 전차원 다중입출력(Full Dimensional MIMO: FD-MIMO), 어레이 안테나(array antenna), 아날로그 빔형성(analog beam-forming), 및 대규모 안테나(large scale antenna) 기술들이 논의되고 있다.

[4] 또한 시스템의 네트워크 개선을 위해, 5G 통신 시스템에서는 진화된 소형 셀, 개선된 소형 셀(advanced small cell), 클라우드 무선 액세스 네트워크(cloud radio access network: cloud RAN), 초고밀도 네트워크(ultra-dense network), 기기 간 통신(Device to Device communication: D2D), 무선 백홀(wireless backhaul), 이동 네트워크(moving network), 협력 통신(cooperative communication), CoMP(Coordinated Multi-Points), 및 수신 간섭제거(interference cancellation) 등의 기술 개발이 이루어지고 있다.

[5] 이 밖에도, 5G 시스템에서는 진보된 코딩 변조(Advanced Coding Modulation: ACM) 방식인 FQAM(Hybrid FSK and QAM Modulation) 및 SWSC(Sliding Window Superposition Coding)과, 진보된 접속 기술인 FBMC(Filter Bank Multi Carrier), NOMA(non orthogonal multiple access), 및 SCMA(sparse code multiple access) 등이 개발되고 있다.

[6] 통신 또는 방송 시스템에서, 링크(link) 성능은 채널의 여러 가지 잡음(noise), 페이딩(fading) 현상 및 심볼 간 간섭 (inter-symbol interference: ISI)에 의해 현저히 저하될 수 있다. 따라서 차세대 이동 통신, 디지털 방송 및 휴대 인터넷과 같이 높은 데이터 처리량과 신뢰도를 요구하는 고속 디지털 통신 또는 방송 시스템들을 구현하기 위해서, 잡음, 페이딩 및 심볼 간 간섭을 극복하기 위한

기술을 개발하는 것이 요구된다. 잡음 등을 극복하기 위한 연구의 일환으로서, 최근에는 정보의 왜곡을 효율적으로 복원하여 통신의 신뢰도를 높이기 위한 방법으로서 오류정정부호 (error-correcting code)에 대한 연구가 활발히 이루어지고 있다.

발명의 상세한 설명

기술적 과제

[7] 본 발명은 채널 부호의 부호어에 준순환 시프트 및 순환 시프트를 이용하여 데이터를 전송하는 방법 및 장치를 제공한다.

[8] 본 발명은 채널 부호의 부호어에 준순환 시프트 및 순환 시프트를 이용하여 전송된 데이터를 복호하는 방법 및 장치를 제공한다.

[9] 본 발명은 채널 부호의 부호어에 준순환 시프트 및 순환 시프트를 이용하여 전송된 데이터에 대한 수신 신호들을 결합하여 복호 하는 방법 및 장치를 제공한다.

과제 해결 수단

[10] 상기와 같은 문제점을 해결하기 위해, 본 발명은 통신 시스템에서 채널 부호화 방법에 있어서, 외측 채널 코드를 이용하여 제2 데이터를 부호화하는 단계, 제1 데이터에 상응하는 값을 결정하는 단계, 상기 부호화된 제2 데이터를 상기 결정된 값에 기반하여 상기 제2 데이터에 상응하는 블록 크기 단위로 정렬하는 단계, 내측 채널 코드를 이용하여 상기 정렬된 제2 데이터를 부호화하는 단계를 포함하는 것을 특징으로 한다.

[11] 또한, 상기와 같은 문제점을 해결하기 위해, 본 발명은 통신 시스템에서 채널 복호화 방법에 있어서, 내측 채널 코드에 대응되는 수신 신호를 수신하는 단계, 상기 수신 신호로부터 내측 채널 코드 복호를 위한 입력 값 (input value)들을 결정하는 단계, 상기 내측 채널 코드를 이용하여 상기 입력 값들로부터 제1 데이터에 상응하는 값에 기반하여 제2 데이터에 상응하는 블록 크기 단위로 정렬된 제2 데이터를 복호화하는 단계, 외측 채널 코드를 이용하여 상기 복호화된 제2 데이터를 블라인드 디코딩하는 단계, 상기 블라인드 디코딩에 결과에 기반하여 제1 데이터에 상응하는 값을 확인하는 단계를 포함하는 것을 특징으로 한다.

[12] 또한, 상기와 같은 문제점을 해결하기 위해, 본 발명은 통신 시스템에서 채널 부호화 장치에 있어서, 송수신부; 및 외측 채널 코드를 이용하여 제2 데이터를 부호화하고, 제1 데이터에 상응하는 값을 결정하고, 상기 부호화된 제2 데이터를 상기 결정된 값에 기반하여 상기 제2 데이터에 상응하는 블록 크기 단위로 정렬하고, 내측 채널 코드를 이용하여 상기 정렬된 제2 데이터를 부호화하는 제어부를 포함하는 것을 특징으로 한다.

[13] 또한, 상기와 같은 문제점을 해결하기 위해, 본 발명은 통신 시스템에서 채널 복호화 장치에 있어서, 송수신부, 및 내측 채널 코드에 대응되는 수신 신호를

수신하고, 상기 수신 신호로부터 내측 채널 코드 복호를 위한 입력 값 (input value)들을 결정하고, 상기 내측 채널 코드를 이용하여 상기 입력 값들로부터 제1 데이터에 상응하는 값에 기반하여 제2 데이터에 상응하는 블록 크기 단위로 정렬된 제2 데이터를 복호화하고, 외측 채널 코드를 이용하여 상기 복호화된 제2 데이터를 블라인드 디코딩하고, 상기 블라인드 디코딩에 결과에 기반하여 제1 데이터에 상응하는 값을 확인하는 제어부를 포함하는 것을 특징으로 한다.

[14] 본 발명은 통신 또는 방송 시스템에서 채널 부호화 방법에 있어서, 준순환 시프트 값을 결정하는 과정; 데이터에 외측 채널 부호화를 수행하여 부호어를 생성하는 과정; 상기 외측 채널 부호화를 통해 생성된 부호어에 내측 채널 부호화를 수행하는 과정; 상기 내측 채널 부호화를 통해 생성된 부호어에 준순환 시프트를 수행하는 과정을 포함한다.

[15] 본 발명은 통신 또는 방송 시스템에서 채널 부호화 방법에 있어서, 준순환 시프트 및 순환 시프트 값 중 최소 하나 이상 결정하는 과정; 데이터에 외측 채널 부호화를 수행하여 부호어를 생성하는 과정; 상기 외측 채널 부호화를 통해 생성된 부호어에 내측 채널 부호화를 수행하는 과정; 상기 내측 채널 부호화를 통해 생성된 부호어에 준순환 시프트를 수행하는 과정; 상기 준순환 시프트 된 부호어에 순환 시프트를 수행하는 과정을 포함한다.

[16] 본 발명은 통신 또는 방송 시스템에서 채널 복호화 방법에 있어서, 수신 신호에 기반하여 내측 채널 복호화를 수행하는 과정; 상기 내측 채널 복호화를 통해 복호된 부호어에 역준순환 시프트를 수행하는 과정; 오류 검출 여부를 판단하기 위해 상기 역준순환 된 부호어에 외측 채널 복호화를 수행하는 과정; 오류 검출 여부에 따라 상기 역준순환 시프트와 외측 채널 복호화를 반복하여 수행하는 과정; 상기 외측 채널 복호화에서 오류가 검출되지 않는 역준순환 시프트 값을 출력하는 과정을 포함한다.

[17] 본 발명은 통신 또는 방송 시스템에서 채널 복호화 방법에 있어서, 수신 신호에 역순환 시프트를 수행하는 과정; 상기 역순환 시프트 된 수신 신호에 기반하여 내측 채널 복호화를 수행하는 과정; 상기 내측 채널 복호화 성공 여부에 따라 역순환 시프트 및 내측 채널 복호화를 반복하여 수행하는 과정; 상기 내측 채널 복호화를 통해 복호된 부호어에 역준순환 시프트를 수행하는 과정; 오류 검출 여부를 판단하기 위해 상기 역준순환 된 부호어에 외측 채널 복호화를 수행하는 과정; 오류 검출 여부에 따라 상기 역준순환 시프트와 외측 채널 복호화를 반복하여 수행하는 과정; 상기 내측 채널 복호화에 성공한 순환 시프트 값과 외측 채널 복호화에서 오류가 검출되지 않는 역준순환 시프트 값을 출력하는 과정을 포함한다.

발명의 효과

[18] 본 발명은 준순환 특성을 가지는 채널 부호에 대해서 부호어의 시프트 동작을 통해 데이터를 전송할 수 있다.

도면의 간단한 설명

[19] 도 1은 시스테메틱(systematic) LDPC 부호어 구조도이다.

[20] 도 2는 LDPC 부호의 그래프 표현 방법에 대해 도시한 도면이다.

[21] 도 3은 본 발명의 일 실시 예에 따른 송신 장치 블록 구성도이다.

[22] 도 4는 본 발명의 일 실시 예에 따른 부호어의 준순환 시프트의 예시도이다.

[23] 도 5는 본 발명의 일 실시 예에 따른 또 다른 송신 장치 블록 구성도이다.

[24] 도 6은 본 발명의 일 실시 예에 따른 수신 장치 블록 구성도이다.

[25] 도 7은 본 발명의 일 실시 예에 따른 복호화 과정의 흐름도에 대한 예시도이다.

[26] 도 8은 본 발명의 일 실시 예에 따른 부호어의 준순환 시프트의 또 다른 예시도이다.

[27] 도 9은 본 발명의 실시 예에 따른 수신 신호의 결합 방법에 대한 예시도이다.

[28] 도 10는 본 발명의 일 실시 예에 따른 수신 신호 결합에 기반한 수신 장치 블록 구성도이다.

[29] 도 11은 본 발명의 일 실시 예에 따른 수신 신호 결합에 기반한 복호화 과정의 흐름도에 대한 예시도이다.

[30] 도 12은 본 발명의 일 실시 예에 따른 수신 신호 결합에 기반한 또 다른 수신 장치 블록 구성도이다.

[31] 도 13은 본 발명의 일 실시 예에 따른 수신 신호 결합에 기반한 복호화 과정의 흐름도에 대한 또 다른 예시도이다.

[32] 도 14는 본 발명의 일 실시 예에 따른 또 다른 송신 장치 블록 구성도이다.

[33] 도 15은 본 발명의 일 실시 예에 따른 부호어의 준순환 시프트 및 순환 시프트의 예시도이다.

[34] 도 16은 본 발명의 일 실시 예에 따른 또 다른 송신 장치 블록 구성도이다.

[35] 도 17은 본 발명의 일 실시 예에 따른 또 다른 수신 장치 블록 구성도이다.

[36] 도 18은 본 발명의 일 실시 예에 따른 복호화 과정의 흐름도에 대한 또 다른 예시도이다.

발명의 실시를 위한 형태

[37] 이하 본 발명의 바람직한 실시 예를 첨부된 도면의 참조와 함께 상세히 설명한다. 그리고, 본 발명을 설명함에 있어서, 관련된 공지기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단된 경우, 그 상세한 설명은 생략한다. 그리고 후술되는 용어들은 본 발명에서의 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

[38] 본 발명의 주요한 요지는 유사한 기술적 배경을 가지는 여타의 시스템에도 본 발명의 범위를 크게 벗어나지 아니하는 범위에서 약간의 변형으로 적용 가능하며, 이는 본 발명의 기술분야에서 숙련된 기술적 지식을 가진 자의

판단으로 가능할 것이다.

[39] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시 예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시 예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[40] 1960년대에 Gallager에 의해서 처음 소개된 저밀도 패리티 체크 (low density parity check, 이하 LDPC) 부호는 당시 기술 수준에서 구현하기 어려운 복잡도로 인해 오랫동안 잊혀져 왔다. 하지만, 1993년 Berrou와 Glavieux, Thitimajshima에 의해 제안된 터보 (turbo) 부호가 셰논 (Shannon)의 채널 용량에 근접하는 성능을 보임에 따라, 터보 부호의 성능과 특성에 대한 많은 해석이 이루어지면서 반복 복호 (iterative decoding)와 그래프를 기반으로 하는 채널 부호화에 대한 많은 연구가 진행되었다. 이를 계기로 1990년대 후반에 LDPC 부호가 재연구되면서 LDPC 부호에 대응되는 태너 (Tanner) 그래프 상에서 합-곱 (sum-product) 알고리즘에 기반한 반복 복호를 적용하여 복호화를 수행하면 LDPC 부호 또한 셰논의 채널 용량에 근접하는 성능을 가지게 됨이 밝혀졌다.

[41] LDPC 부호는 일반적으로 패리티 검사 행렬 (parity-check matrix)로 정의되며 Tanner 그래프로 통칭되는 이분 (bipartite) 그래프를 이용하여 표현될 수 있다.

[42] 도 1은 시스테메틱(systematic) LDPC 부호어 구조도를 나타낸다.

[43] 이하에서는 도 1을 참조하여 시스테메틱 LDPC 부호어를 설명하고자 한다.

[44] LDPC 부호는 K_{ldpc} 개 비트 혹은 심볼로 구성되어 있는 정보어(102)를 입력받아 LDPC 부호화를 하여 N_{ldpc} 개 비트 혹은 심볼로 구성되어 있는 부호어(100)(codeword)를 생성한다. 이하 설명의 편의를 위해, K_{ldpc} 개 비트를 포함하는 정보어(102)를 입력받아 N_{ldpc} 개 비트로 구성되는 부호어(100)가 생성되는 것으로 가정한다. 즉, K_{ldpc} 개의 입력 비트인 정보어 $I=[i_0,i_1,i_2,\cdots,i_{K_{ldpc}-1}]$(102)를 LDPC 부호화하면, 부호어 $c=[c_0,c_1,c_2,c_3,\cdots,c_{N_{ldpc}-1}]$(100)가 생성된다. 즉, 정보어 및 부호어는 다수의 비트로 구성되어 있는 비트열이며, 정보어 비트 및 부호어 비트는 정보어 및 부호어를 구성하는 각각의 비트를 의미한다. 통상적으로 부호어가

$$C=[c_0,c_1,c_2,\cdots,c_{N_{ldpc}-1}]=[i_0,i_1,i_2,\cdots,i_{K_{ldpc}-1},p_0,p_1,p_2,\cdots,p_{N_{ldpc}-K_{ldpc}-1}]$$

와 같이 정보어를 포함하고 있을 경우 시스테메틱(systematic) 부호라 한다.

$P=[p_0,p_1,p_2,\cdots,p_{N_{ldpc}-K_{ldpc}-1}]$ 는 패리티 비트(104)이고, 패리티 비트의 개수 N_{parity}는 $N_{parity} = N_{ldpc} - K_{ldpc}$로 나타낼 수 있다.

[45] LDPC 부호는 선형 블록 부호(linear block code)의 일종으로 아래의 수학식 1과 같은 조건을 만족하는 부호어를 결정하는 과정을 포함한다.

[46] [수학식 1]

[47]
$$H \cdot c^T = \left[h_1 \; h_2 \; h_3 \cdots h_{N_{ldpc}-1} \right] \cdot c^T = \sum_{i=0}^{N_{ldpc}} c_i \cdot h_i = 0$$

[48] 여기에서, $c=[c_0,c_1,c_2,\cdots,c_{N_{ldpc}-1}]$ 이다.

[49] 수학식 1에서, H는 패리티 검사 행렬, C는 부호어, c_i는 부호어의 i 번째 비트, N_{ldpc}는 LDPC 부호어의 길이를 의미한다. 여기서 h_i는 패리티 검사 행렬(H)의 i번째 열(column)을 의미한다.

[50] 패리티 검사 행렬 H는 LDPC 부호어의 비트 개수와 동일한 N_{ldpc}개의 열로 구성되어 있다. 수학식 1은 패리티 검사 행렬의 i 번째 열(h_i)과 i 번째 부호어 비트 c_i의 곱의 합이 '0'이 됨을 의미하므로, i 번째 열(h_i)은 i 번째 부호어 비트 c_i와 관계가 있음을 의미한다.

[51] 도 2를 참조하여 LDPC 부호의 그래프 표현 방법에 대해 설명하기로 한다.

[52] 도 2는 4 개의 행(row)와 8 개의 열(column)로 이루어진 LDPC 부호의 패리티 검사 행렬 H1의 일 예와 이를 Tanner 그래프로 도시한 도면이다. 도 2를 참조하면, 패리티 검사 행렬 H1은 열이 8개 있기 때문에 길이가 8인 부호어(codeword)를 생성하며, H1을 통해 생성된 부호는 LDPC 부호를 의미하며, 각 열은 부호화된 8 비트에 대응된다.

[53] 도 2를 참조하면, 패리티 검사 행렬 H_1을 기반으로 부호화 및 복호화하는 LDPC 부호의 Tanner 그래프는 8 개의 변수 노드(variable node)들 즉, x_1(202), x_2(204), x_3(206), x_4(208), x_5(210), x_6(212), x_7(214), x_8(216)와 4 개의 검사 노드(check node)(218, 220, 222, 224)들로 구성되어 있다. 여기서, LDPC 부호의 패리티 검사 행렬 H_1의 i 번째 열과 j 번째 행은 각각 변수 노드 x_i와 j 번째 검사 노드에 대응된다. 또한, LDPC 부호의 패리티 검사 행렬 H_1의 j 번째 열과 j 번째 행이 교차하는 지점의 1의 값, 즉 0이 아닌 값의 의미는, 도 2와 같이 Tanner 그래프 상에서 변수 노드 x_i와 j 번째 검사 노드를 연결하는 선분(edge)이 존재함을 의미한다.

[54] LDPC 부호의 Tanner 그래프에서 변수 노드와 검사 노드의 차수(degree)는 각 노드들에 연결되어 있는 선분의 개수를 의미하며, 이는 LDPC 부호의 패리티 검사 행렬에서 해당 노드에 대응되는 열 또는 행에서 0이 아닌 원소(entry)들의 개수와 동일하다. 예를 들어, 도 2에서 변수 노드들 x_1(202), x_2(204), x_3(206), x_4

(208), x_5(210), x_6(212), x_7(214), x_8(216)의 차수는 각각 순서대로 4, 3, 3, 3, 2, 2, 2, 2가 되며, 검사 노드들(218, 220, 222, 224)의 차수는 각각 순서대로 6, 5, 5, 5가 된다. 또한, 도 2의 변수 노드에 대응되는 도 2의 패리티 검사 행렬 H_1의 각각의 열에서 0이 아닌 원소들의 개수는 상술한 차수들 4, 3, 3, 3, 2, 2, 2, 2와 순서대로 일치하며, 도 2의 검사 노드들에 대응되는 도 2의 패리티 검사 행렬 H_1의 각각의 행에서 0이 아닌 원소들의 개수는 상술한 차수들 6, 5, 5, 5와 순서대로 일치한다.

[55] LDPC 부호는 도 2에서 나열한 이분 그래프 상에서 합곱 알고리즘에 기반한 반복 복호 알고리즘을 사용하여 복호할 수 있다. 여기서, 합곱 알고리즘은 메시지 패싱 알고리즘(message passing algorithm)의 일종이며, 메시지 패싱 알고리즘이라 함은 이분 그래프 상에서 에지를 통해 메시지들을 교환하고, 변수 노드 혹은 검사 노드로 입력되는 메시지들로부터 출력 메시지를 계산하여 업데이트하는 알고리즘을 나타낸다.

[56] 여기에서, i 번째 변수 노드의 메시지를 기반으로 i 번째 부호화 비트의 값을 결정할 수 있다. i 번째 부호화 비트의 값은 경판정(hard decision)과 연판정(soft decision) 모두 가능하다. 그러므로, LDPC 부호어의 i 번째 비트인 ci의 성능은 Tanner 그래프의 i 번째 변수 노드의 성능에 대응되며, 이는 패리티 검사 행렬의 i 번째 열의 1의 위치 및 개수에 따라 결정될 수 있다. 다시 말해, 부호어의 N_{ldpc} 개의 부호어 비트들의 성능은 패리티 검사 행렬의 1의 위치 및 개수에 의해 성능이 좌우 될 수 있으며, 이는 LDPC 부호의 성능은 패리티 검사 행렬에 따라 많은 영향을 받음을 의미한다. 따라서 우수한 성능을 갖는 LDPC 부호를 설계하기 위해서는 좋은 패리티 검사 행렬을 설계하는 방법이 필요하다.

[57] 통신 또는 방송 시스템에서 사용되는 패리티 검사 행렬은 구현의 용이성을 위해 통상적으로 준순환(quasi-cyclic) 형태의 패리티 검사 행렬을 사용하는 Quasi-cycle LDPC(QC-LDPC) 부호가 많이 사용된다.

[58] QC-LDPC 부호는 작은 정사각 행렬의 형태를 가지는 0-행렬(zero matrix)이나 순환 순열 행렬(circulant permutation matrices)로 구성된 패리티 검사 행렬을 가짐을 특징으로 한다. 이 때, 순열 행렬이란 정사각 행렬의 모든 원소가 0 또는 1이고, 각 행이나 열이 오직 하나의 1만을 포함하는 행렬을 의미한다. 또한, 순환 순열 행렬이란, 항등 행렬의 각 원소들을 오른쪽으로 순환 이동 시킨 행렬을 의미한다.

[59] 이하에서는, QC-LDPC 부호에 대해서 구체적으로 설명한다.

[60] 먼저, 수학식 2와 같이 $L \times L$ 크기의 순환 순열 행렬 $P=(P_{i,j})$ 을 정의한다. 여기서, $P_{i,j}$ 는 상기 행렬 P에서의 i번째 행(row), j번째 열의 원소(entry)를 의미한다.(여기서, $0 \le i, j < L$)

[61] [수학식 2]

[62]

$$P_{i,j} = \begin{cases} 1 & \text{if } i+1 \equiv j \bmod L \\ 0 & \text{otherwise.} \end{cases}$$

[63] 이하에서는 편의상 오른쪽 방향으로 순환 이동한 형태의 순환 순열 행렬에 대해서만 설명하지만, 본 발명은 일반적으로 왼쪽 방향으로 순환 이동시킨 형태의 순환 순열 행렬에 대해서도 적용 가능하다.

[64] 상기와 같이 정의된 순열 행렬 P에 대해서 $P^{i}(0 \le i < L)$는 $L \times L$ 크기의 항등 행렬(identity matrix)의 각 원소들을 i 번 만큼 오른쪽 방향으로 순환 이동(circular shift) 시킨 형태의 순환 순열 행렬이다.

[65] 가장 간단한 QC-LDPC 부호의 패리티 검사 행렬 H는 다음 수학식 3와 같은 형태로 나타낼 수 있다.

[66] [수학식 3]

[67]

$$\mathbf{H} = \begin{bmatrix} P^{a_{11}} & P^{a_{12}} & \cdots & P^{a_{1n}} \\ P^{a_{21}} & P^{a_{22}} & \cdots & P^{a_{2n}} \\ \vdots & \vdots & \ddots & \vdots \\ P^{a_{m1}} & P^{a_{m2}} & \cdots & P^{a_{mn}} \end{bmatrix}$$

[68] 만일 P^{-1}을 $L \times L$ 크기의 0-행렬이라 정의할 경우, 상기 수학식 3에서 순환 순열 행렬 또는 0-행렬의 각 지수 $a_{i,j}$는 {-1, 0, 1, 2, ..., L-1} 값 중에 하나를 가지게 된다. 또한 상기 수학식 3의 패리티 검사 행렬 H는 열 블록(column block)이 n개, 행 블록이 m개이므로, $mL \times nL$ 크기를 가지게 된다.

[69] 상기 수학식 3의 패리티 검사 행렬이 완전 계수(full rank)를 가진다면, 상기 패리티 검사 행렬에 대응되는 QC-LDPC 부호의 정보어 비트의 크기는 (n-m)L 이 됨은 자명하다. 편의상 정보어 비트에 대응되는 (n-m)개의 열 블록을 정보어 열 블록이라 부르고, 나머지 패리티 비트에 대응되는 m개의 열 블록을 패리티 열 블록이라 부른다.

[70] 통상적으로 상기 수학식 3의 패리티 검사 행렬에서 각 순환 순열 행렬 및 0-행렬을 각각 1과 0으로 치환(replace)하여 얻은 $m \times n$ 크기의 이진(binary)

행렬을 패리티 검사 행렬 H의 모행렬(mother matrix) 또는 기본 행렬 (Base Matrix) M(H)라 하고, 각 순환 순열 행렬 또는 0-행렬의 지수를 선택하여 수학식 4와 같이 얻은 $m \times n$ 크기의 정수 행렬을 패리티 검사 행렬 H의 지수 행렬 E(H)라 한다.

[71] [수학식 4]

[72]

$$E(\mathbf{H}) = \begin{bmatrix} a_{11} & a_{12} & \cdots & a_{1n} \\ a_{21} & a_{22} & \cdots & a_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ a_{m1} & a_{m2} & \cdots & a_{mn} \end{bmatrix}$$

[73] 결과적으로 지수 행렬에 포함되어 있는 정수 1개는 패리티 검사 행렬에서의 순환 순열 행렬에 대응되므로 상기 지수 행렬은 편의상 정수로 이루어진 수열들로 표현할 수도 있다. (상기 수열은 다른 수열과 구분하기 위하여 LDPC 수열 또는 LDPC 부호 수열이라고 부르기도 한다). 일반적으로 패리티 검사 행렬은 지수 행렬 뿐만 아니라 대수적으로 동일한 특성을 가지는 수열로도 표현 가능하다. 본 발명에서는 편의상 패리티 검사 행렬을 지수 행렬 또는 패리티 검사 행렬 내에 있는 1의 위치를 나타내는(indicate) 수열 등으로 표현하였으나, 패리티 검사 행렬에 포함되어 있는 1 또는 0의 위치를 구분할 수 있는 수열 표기법은 다양하므로, 본 명세서에 표현한 방법에 국한되지 않고 대수적으로 동일한 효과를 나타내는 다양한 수열의 형태로 나타낼 수 있다.

[74] 또한 디바이스 상의 송수신 장치에서도 패리티 검사행렬을 직접 생성하여 LDPC 부호화 및 복호화를 수행할 수도 있지만, 구현 상의 특징에 따라 상기 패리티 검사행렬과 대수적으로 동일한 효과를 내는 지수 행렬이나 수열을 이용하여 LDPC 부호화 및 복호화를 수행할 수도 있다. 따라서 본 발명에서 편의상 패리티 검사 행렬을 이용한 부호화 및 복호화에 대해서 설명하고 있지만, 실제 디바이스 상에서는 상기 패리티 검사 행렬과 동일한 효과를 얻을 수 있는 다양한 방법을 통해 구현 가능함을 고려하고 있음을 밝혀둔다.

[75] 참고로 대수적으로 동일한 효과란, 서로 다른 두 개 이상의 표현에 대해서 논리적 또는 수학적으로 서로 간에 완벽하게 동일함을 설명 가능하거나 변환 가능함을 의미한다.

[76] 본 발명에서는 편의상 하나의 블록에 대응되는 순환 순열 행렬이 1 개인 경우만 설명하였으나, 이하 하나의 블록에 여러 개의 순환 순열 행렬이 포함된 경우에도 동일한 발명을 적용할 수 있다. 예를 들어 다음 수학식 5와 같이 하나의 i 번째 행 블록 및 j 번째 열 블록의 위치에 2 개의 순환 순열 행렬 $P^{a_{ij}^{(1)}}, P^{a_{ij}^{(2)}}$의 합으로 포함되어 있을 때, 그 지수 행렬은 수학식 6과 같이 나타낼 수 있다. 상기

수학식 6을 살펴보면, 상기 복수 개의 순환 순열 행렬 합이 포함된 행 블록 및 열 블록에 대응되는 i 번째 행 및 j 번째 열에 2 개의 정수가 대응되는 행렬임을 알 수 있다.

[77] [수학식 5]

[78]

$$\mathbf{H} = \begin{bmatrix} \ddots & & \ddots \\ & P^{a_{ij}^{(1)}} + P^{a_{ij}^{(2)}} & \\ \ddots & & \ddots \end{bmatrix}$$

[79] [수학식 6]

[80]

$$E(\mathbf{H}) = \begin{bmatrix} \ddots & & \ddots \\ & \left(a_{ij}^{(1)}, a_{ij}^{(2)}\right) & \\ \ddots & & \ddots \end{bmatrix}$$

[81] 상기 실시 예와 같이 일반적으로 QC-LDPC 부호는 패리티 검사행렬에서 하나의 행 블록 및 열 블록에 복수 개의 순환 순열 행렬이 대응될 수 있으나 본 발명에서는 편의상 하나의 블록에 하나의 순환 순열 행렬이 대응되는 경우에 대해서만 설명하지만, 발명의 요지는 그에 한정되지 않는다. 참고로 이와 같이 하나의 행 블록 및 열 블록에 복수 개의 순환 순열 행렬이 중복되어 있는 $L \times L$ 크기의 행렬을 순환 행렬(circulant matrix 또는 circulant)이라 한다.

[82] 한편, 상기 수학식 5 및 수학식 6의 패리티 검사 행렬 및 지수 행렬에 대한 모행렬 또는 기본행렬은 상기 수학식 3에서 사용된 정의와 유사하게 각 순환 순열 행렬 및 0-행렬을 각각 1과 0으로 치환(replace)하여 얻은 이진(binary) 행렬을 의미하는데, 하나의 블록에 포함된 복수 개의 순환 순열 행렬의 합 또한 단순히 1로 치환될 수 있다.

[83] 다음으로 상기 QC-LDPC 부호를 이용하여 특정 데이터를 전송하는 방법을 제안한다. 본 발명에서는 쉬운 이해를 위해 데이터를 오류 없이 전송하기 위해서 QC LDPC 부호를 채널 부호로 사용 하는 경우에 대해서 설명하지만, 일반적으로 준순환 성질을 만족하는 어떠한 채널 부호에 대해서도 적용 가능하다.

[84] 먼저 설명의 편의를 위하여 수학식 3과 같이 $L \times L$ 크기의 준순환 행렬로

이루어져 있는 QC LDPC 부호의 패리티 검사 행렬 H의 열 블록이 n_b 개, 행 블록이 m_b 개로 구성되어 있다고 하자. 그리고 상기 패리티 검사 행렬 H에 대한 부호어 c 를 다음 수학식 7과 같이 나타낸다.

[85] [수학식 7]

[86]

$$\mathbf{c} = \left(\mathbf{c}_0, \mathbf{c}_1, \mathbf{c}_2, \ldots, \mathbf{c}_{n_b-1}\right)$$

$$\mathbf{c}_i = (c_{i\times L}, c_{i\times L+1}, \ldots, c_{i\times L+L-1}), \; i = 0,1,2,\ldots,n_b-1$$

[87] 상기 부호어 c는 자명하게 $H \cdot c^T = 0$ 을 만족한다.

[88] 다음으로 송신기에서 수신기로 전송하고자 하는 메시지들을 각각 m_0, m_1,..., 라 하자. 상기 메시지들은 다양한 값으로 정의될 수 있는데, 예를 들어 상기 T_{max} 개의 메시지들은 서로 다른 이진 벡터일 수도 있고, 정수일 수도 있으며, 또한 문자의 형태일 수도 있다. 또한 그 메시지들은 순서 또는 시간 지표(order or time index) 또는 SS 블록 지표 (synchronization signal block index, SS block index) 또는 SS 블록 시간 지표 (synchronization signal block time index, SS block time index) 또는 시스템 프레임 넘버 (system frame number) 또는 사전에 결정된 서로 다른 임의의 데이터일 수 있다.

[89] 이제 상기 메시지들을 다음 수학식 8과 같이 정수에 매핑(mapping)한다.

[90] [수학식 8]

[91]

i) $f: \mathbf{m}_a \rightarrow \mathbb{Z}, \; a = 0,1,2,\ldots,T_{\max}-1$, $\mathbb{Z}$는 정수 집합

ii) $\mathbf{m}_a \neq \mathbf{m}_b \implies f(\mathbf{m}_a) \neq f(\mathbf{m}_b)$ (즉, f는 단사 함수 또는 1:1 함수)

[92] 요약하여 말하자면, 전송하고자 하는 $T_{\max}$ 개의 데이터를 사전에 적절한 규칙을 적용할 경우에 $T_{\max}$ 개의 정수로 표현할 수 있다. 만일 메시지 자체가 정수일 경우에는 상기 수학식 8의 매핑은 생략 가능하다. 예를 들어 $m_0 = 0$, $m_1 = 1$, ..., $m_{T_{\max}-1} = T_{\max}-1$ 인 경우에는 메시지 자체가 정수이므로, 임의의 메시지를 정수로 대응시키는 과정은 생략 가능하다.

[93] 이상에서와 같이 $T_{\max}$ 개의 데이터를 적절한 $T_{\max}$ 개의 정수로 항상 표현 가능하므로, 이하 본 발명에서는 설명의 편의상 특별한 언급이 없을 경우에 위와 같이 정수로 구성된 메시지가 전송된다고 가정한다. 보다 구체적으로

$m_{T_{max}-1}=T_{max}-1$라 가정한다. 앞서 말한 것처럼, 상기 메시지들은 시간 지표 또는 SS 블록 지표 또는 SS 블록 시간 지표 또는 시스템 프레임 넘버 또는 사전에 결정된 서로 다른 임의의 데이터를 나타낼 수 있음에 유의한다.

[94] 상기 정수 메시지를 전송하기 위한 방법을 설명하기에 앞서 다음 수학식 9와 같이 임의의 QC LDPC 부호의 부호어 c 또는 정보어 s를 변환하는 변환자 $T_x(\cdot)$를 정의하자.

[95] [수학식 9]

[96] i) P는 $L \times L$ 크기의 순환 순열 행렬

ii) $\mathbf{c}$는 임의의 $L \times n$ 크기의 벡터

iii)

$$T_x(\mathbf{c}) \triangleq \left(P^{g(x)}\mathbf{c}_0, P^{g(x)}\mathbf{c}_1, P^{g(x)}\mathbf{c}_2, \ldots, P^{g(x)}\mathbf{c}_n\right),$$

$$T_x^{-1}(\mathbf{c}) \triangleq \left(P^{-g(x)}\mathbf{c}_0, P^{-g(x)}\mathbf{c}_1, P^{-g(x)}\mathbf{c}_2, \ldots, P^{-g(x)}\mathbf{c}_n\right)$$

$$0 \le x < L,\ 0 \le x_1 < x_2 < \cdots < x_{T_{\max}} < L,\ (T_{\max} < L)$$

iv) $\forall x_i, x_j,\ x_i \neq x_j \implies g(x_i) \neq g(x_j),\ 0 \le g(x) < L$

[97] 상기 수학식 9에서 정의된 변환자 $T_x(\cdot)$ 및 $T_x^{-1}(\cdot)$는 임의의 벡터 c에 대해 정의되어 있음에 유의한다. 즉, c는 부호어가 될 수도 있고, 정보어 s가 될 수도 있고, 임의의 다른 실수 벡터 r이 될 수도 있다. $P^{g(x)}$는 부호어에서 각 L 비트 단위로 준순환 시프트(quasi-cyclic shift)를 적용하는 역할을 하게 된다. 또한, 임의의 벡터 c에 대해 $T_x^{-1}(T_x(c))=T_x(T_x^{-1}(c))=c$이 성립함을 쉽게 알 수 있다. 만일 임의의 x_i, x_j에 대해 $T_{x_j}(T_{x_i}(c))=T_{x_i}(T_{x_j}(c))=T_{x_i+x_j}(c)$이 성립하는 경우, 즉, $g(x_1)+g(x_2)=g(x_1+x_2)$가 성립하는 경우에는 일반적으로 g(0)=0이며, g(-x)=-g(x)이 성립하기 때문에 $T_x^{-1}(c)=T_{-x}(c)$ 같이 나타낼 수 있다.

[98] g(x)는 다양한 형태로 정의할 수 있는데, 본 발명의 일 실시예로서 다음 수학식 10과 같은 함수도 적용 가능하다.

[99] [수학식 10]

[100]

$$g(x) = ax \pmod{L}, \text{ 단, } a\text{는 } L\text{과 서로 소인 정수}$$

[101] 이하 본 발명에서는 설명의 편의를 위해 상기 준순환 시프트를 $P^{g(X)}$ 같은 수학식을 이용하여 표현하지만, 실제 송신기, 수신기 장치에서는 순환 비트 이동 (circular bit shift or bit rotation) 등을 통해 상기 준순환 시프트를 쉽게 구현 가능함에 유의한다.

[102] 또한 이하 본 발명에서는 설명의 편의를 위해 특별한 언급이 없을 시에는 상기 수학식 10을 만족하는 함수 중에서 a=-1인 g(x)=-x 또는 a=1 인 g(x)=x(mod L)을 이용하여 설명할 수 있지만, 본 발명이 이에 국한될 필요는 없다.

[103] 상기 수학식 9와 수학식 10에 대한 본 발명의 간단한 일례를 다음 수학식 11에 나타내었다.

[104] [수학식 11]

[105]

$$g(x) = -x, \; L = 4, \; \mathbf{c} = (\mathbf{c_0}, \mathbf{c_1}, \mathbf{c_2}, \mathbf{c_3})$$

$$\mathbf{c_0} = (1,0,0,1), \; \mathbf{c_1} = (0,0,0,1), \; \mathbf{c_2} = (0,1,0,1), \; \mathbf{c_3} = (1,1,1,0)$$

$$T_0(\mathbf{c}) = (\mathbf{1,0,0,1} \vdots \mathbf{0,0,0,1} \vdots \mathbf{0,1,0,1} \vdots \mathbf{1,1,1,0}) = \mathbf{c}$$

$$T_1(\mathbf{c}) = (\mathbf{1,1,0,0} \vdots \mathbf{1,0,0,0} \vdots \mathbf{1,0,1,0} \vdots \mathbf{0,1,1,1})$$

$$T_2(\mathbf{c}) = (\mathbf{0,1,1,0} \vdots \mathbf{0,1,0,0} \vdots \mathbf{0,1,0,1} \vdots \mathbf{1,0,1,1})$$

$$T_3(\mathbf{c}) = (\mathbf{0,0,1,1} \vdots \mathbf{0,0,1,0} \vdots \mathbf{1,0,1,0} \vdots \mathbf{1,1,0,1})$$

[106] 다음으로 상기 수학식 9에서 정의된 $T_x(\cdot)$의 대수적 특성에 대해서 살펴보자. 만일 패리티 검사 행렬 H에 의해서 정의되는 QC LDPC 부호를 $\mathcal{C}$라 표현할 때, 주어진 부호어 c에 대해 다음 수학식 12의 관계가 성립함을 쉽게 확인할 수 있다.

[107] [수학식 12]

[108] $\mathbf{c} \in \mathcal{C} \implies$

$$\mathbf{0} = \boldsymbol{H} \cdot \mathbf{c}^{\mathrm{T}} = \begin{bmatrix} P^{e_{11}} & P^{e_{12}} & \cdots & P^{e_{1k_b}} & \cdots & P^{e_{1n_b}} \\ P^{e_{21}} & P^{e_{22}} & \cdots & P^{e_{2k_b}} & \cdots & P^{e_{2n_b}} \\ \vdots & \vdots & \ddots & \vdots & \ddots & \vdots \\ P^{e_{m_b1}} & P^{e_{m_b2}} & \cdots & P^{e_{m_bk_b}} & \cdots & P^{e_{m_bn_b}} \end{bmatrix} \cdot \begin{pmatrix} \mathbf{c}_0 \\ \mathbf{c}_1 \\ \vdots \\ \mathbf{c}_{n_b-1} \end{pmatrix}$$

$$\implies \boldsymbol{H} \cdot \left(T_x(\mathbf{c})\right)^{\mathrm{T}}$$

$$= \boldsymbol{H} \cdot \begin{pmatrix} P^{ax}\mathbf{c}_0 \\ P^{ax}\mathbf{c}_1 \\ \vdots \\ P^{ax}\mathbf{c}_{n_b-1} \end{pmatrix} = \boldsymbol{H} \cdot \begin{bmatrix} P^{ax} & 0 & \cdots & 0 \\ 0 & P^{ax} & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \cdots & P^{ax} \end{bmatrix} \cdot \begin{pmatrix} \mathbf{c}_0 \\ \mathbf{c}_1 \\ \vdots \\ \mathbf{c}_{n_b-1} \end{pmatrix}$$

$$= \begin{bmatrix} P^{e_{11}+ax} & P^{e_{12}+ax} & \cdots & P^{e_{1k_b}+ax} & \cdots & P^{e_{1n_b}+ax} \\ P^{e_{21}+ax} & P^{e_{22}+ax} & \cdots & P^{e_{2k_b}+ax} & \cdots & P^{e_{2n_b}+ax} \\ \vdots & \vdots & \ddots & \vdots & \ddots & \vdots \\ P^{e_{m_b1}+ax} & P^{e_{m_b2}+ax} & \cdots & P^{e_{m_bk_b}+ax} & \cdots & P^{e_{m_bn_b}+ax} \end{bmatrix} \cdot \begin{pmatrix} \mathbf{c}_0 \\ \mathbf{c}_1 \\ \vdots \\ \mathbf{c}_{n_b-1} \end{pmatrix}$$

$$= \begin{bmatrix} P^{ax} & 0 & \cdots & 0 \\ 0 & P^{ax} & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \cdots & P^{ax} \end{bmatrix} \cdot \boldsymbol{H} \cdot \begin{pmatrix} \mathbf{c}_0 \\ \mathbf{c}_1 \\ \vdots \\ \mathbf{c}_{n_b-1} \end{pmatrix} = \mathbf{0}$$

$$\implies T_x(\mathbf{c}) \in \mathcal{C}$$

[109] 상기 수학식 12를 살펴보면 $\mathbf{c} \in \mathcal{C}$가 성립하면, $T_x(\mathbf{c}) \in \mathcal{C}$ 또한 성립함을 알 수 있다. 이와 같이 상기 특성을 만족하는 준순환 특성이라 부르며 다음 수학식 13과 같이 간단히 정리할 수 있다.

[110] [수학식 13]

[111] **(준순환 특성)**

수학식 9에서 정의된 변환자 $T_x(\cdot)$에 대해 다음의 조건을 만족하는 임의의 채널 부호를 준순환 특성을 만족한다고 정의한다.

$$\forall \mathbf{c} \in \mathcal{C} \implies T_x(\mathbf{c}) \in \mathcal{C}$$

또한, 상기 준순환 특성이 $L \times L$ 크기의 순환 순열 행렬에 의해서 정의될 경우 L-준순환 특성이라 명명한다.

[112] 상기 준순환 특성을 가지는 채널 부호를 이용하여 정수에 대응되는 메시지 (또는 데이터)를 송신하는 방법 및 장치를 도 3을 통해 설명한다.

[113] 도 3은 본 발명의 일 실시 예에 따른 송신 장치 블록 구성도이다.

[114] 도 3을 살펴보면 먼저 상기 정수에 대응되는 메시지 또는 데이터 외에 또 다른 정보가 포함된 데이터 u가 있다고 하자. 먼저, 송신 장치는 외측(outer) 채널 부호화기(310)를 통해 데이터 u에 외측 부호화를 수행하여 제 1 패리티 비트 p_1를 생성한다. 상기 외측 채널 부호화기(310)를 위한 외측 채널 부호는 CRC (cyclic redundancy check) 부호 또는 BCH (bose-chaudhuri-hocquenghem) 부호 또는 적절한 패리티 검사 부호 (parity-check codes)와 같이 오류 검출(error detection)이 가능한 일반적인 채널 부호가 사용될 수 있다.

[115] (u,p_1)를 s라 하면, s는 내측(inner) 채널 부호화기(320)의 입력 비트들(또는 입력 비트 벡터)을 의미한다. 송신 장치는 상기 내측 채널 부호화기(320)를 통해 상기 입력 비트 (u,p_1)에 내측 채널 부호화를 수행하여 제 2 패리티 비트(p_2)를 생성한다. 이때 상기 내측 채널 부호화기(320)를 위한 내측 채널 부호로서 본 발명에서는 수학식 3과 같은 패리티 검사 행렬을 가지는 QC LDPC 부호를 적용하여 설명하고 있으나, 일반적으로 수학식 13의 준순환 특성을 만족하는 어떠한 채널 부호도 적용 가능하다.

[116] 내측 채널 부호화기(320)가 시스테메틱(systematic) 채널 부호일 경우에는 상기 데이터 u와 제 1 패리티 및 제 2 패리티가 내측 채널 부호화기(320)에 대한 부호어 c가 된다. 송신 장치는 준순환 변환기(330)을 통해 정수 또는 그에 대응되는 메시지를 전송하기 위하여 상기 부호어 c에 대해 적절히 준순환 시프트(shift)를 적용한다. 제어기(340)는 상기 정수 또는 그에 대응되는 메시지에 따라 상기 부호어 c를 준순환 시프트 하는 값 (quasi-cyclic value) g(x) (또는 그에 대응되는 x)를 결정하고, 상기 준순환 변환기(330)에서 적절히 준순환 시프트를 수행하여 송신기에서 전송하기 위한 준순환 시프트 된 부호어 $T_x(c)$를 생성하도록 제어한다.

[117] 상기 도 3의 동작에 따른 과정을 도 4에 간단히 나타내었다.

[118] 도 4는 본 발명의 일 실시 예에 따른 부호어의 준순환 시프트의 예시도이다.

[119] 상기 도 4를 살펴보면, 상기 도 3의 내측 채널 부호화기로부터 얻어진 부호어 비트(410)를 (420)과 같이 길이가 L인 단위로 구분하고, (430)과 같이 준순환 변환을 수행하여 송신기에서 전송할 부호어를 생성한다.

[120] 상기 도 3 및 도 4에 나타낸 동작은 도 5와 같은 방법으로도 실현 가능하다.

[121] 도 5는 본 발명의 일 실시 예에 따른 또 다른 송신 장치 블록 구성도이다.

[122] 상기 도 5를 살펴보면, 먼저 송신 장치는 외측 채널 부호화기(510)를 통해 데이터 u에 외측 채널 부호화를 수행하여 제 1 패리티 비트 p_1를 생성한다. 다음으로 송신 장치는 준순환 변환기(520)를 통해 정수 또는 그에 대응되는 메시지를 전송하기 위하여 상기 데이터와 제 1 패리티 비트 $s = (u, p_1)$ 에 대해 적절히 준순환 변환을 적용한다. 이 때 제어기(530)는 상기 정수 또는 그에 대응되는 메시지 또는 데이터에 따라 상기 데이터와 제 1 패리티 비트 $s = (u,p_1)$에 대해 준순환 시프트 하는 값 g(x) (또는 그에 대응되는 x)를 결정하고, 상기

준순환 변환기(520)에서 적절히 준순환 시프트를 수행하여 준순환 시프트 된 $T_x(s)$ 를 생성하도록 제어한다. 그 다음 송신 장치는 상기 준순환 시프트 된 데이터와 제 1 패리티 비트를 입력으로 하여 내측 채널 부호화기(540)을 통해 내측 채널 부호화를 수행한다.

[123] 이와 같이 도 3과 도 5에서 준순환 변환기와 내측 채널 부호화기의 순서가 서로 교환 가능한 이유는 내측 채널 부호화기(320)(540)에서 사용되는 내측 채널 부호가 수학식 13의 준순환 특성을 만족하기 때문임에 유의한다. 본 발명에서는 일반적으로 외측 채널 부호는 내측 채널 부호가 만족하는 준순환 특성을 만족하지 않는 채널 부호를 사용하는데, 이러한 경우에는 외측 채널 부호화기와 준순환 변환기가 도 5에서 나타낸 단순한 교환 방식으로는 순서를 변경할 수 없으며, 별도의 특정 과정들이 추가되어야 할 수도 있다.

[124] 다음으로 수신기에서 상기 도 3 내지 도 5에 나타낸 방법 및 장치를 이용하여 전송된 데이터 u와 준순환 시프트 된 값 g(x) (또는 그에 대응되는 x)를 복호하는 방법 및 장치에 대해 도 6을 통해 살펴보자.

[125] 도 6은 본 발명의 일 실시 예에 따른 수신 장치 블록 구성도이다.

[126] 먼저 수신기에서는 수신 신호 r을 수신하면, 내측 채널 복호기(610)를 통해 복호를 수행한다. 여기서 상기 내측 채널 복호기(610)는 도 3 및 도 5에서 내측 채널 부호화기(320)(540)에서 사용되는 내측 채널 부호에 대응되는 채널 복호기임에 유의한다. 상기 내측 채널 복호기(610)는 준순환 특성을 만족하는 채널 부호를 적용하였기 때문에 송신기에서 적용된 준순환 시프트 값 g(x) (또는 그에 대응되는 x)를 모르더라도, 송신된 신호가 상기 내측 채널 부호의 부호어 중 하나와 대응되기 때문에 내측 채널 복호기(610)를 이용하여 복호를 수행하는데 아무런 문제가 없다. 다시 말해, 상기 도 6에서 내측 채널 복호기(610)를 통해 복호된 데이터와 제 1 패리티 $\hat{s}=(\hat{u},\hat{p}_1)$ 는, 내측 채널 복호기(610)에 대응되는 내측 채널 부호의 준순환 특성으로 인해 정당한 (legitimate) 부호어의 일부로부터 얻어진다.

[127] 하지만, 외측 채널 복호기(630)에 대응되는 외측 채널 부호는 일반적으로 상기 내측 채널 복호기(610)에 대응되는 내측 채널 부호의 준순환 특성을 만족하지 않는 채널 부호를 사용하기 때문에 이러한 특징을 이용하여 상기 $\hat{s}$ 로부터 준순환 시프트 값 g(x)((또는 그에 대응되는 x))와 실제 전송 데이터를 복원할 수 있다. 여기서 상기 외측 채널 복호기(610)는 도 3 및 도 5에서 외측 채널 부호화기(310)(510)에서 사용되는 외측 채널 부호에 대응되는 채널 복호기이며, 또한 상기 외측 채널 부호는 오류 검출 능력이 있음에 유의한다.

[128] 상기 내측 채널 복호기(610)에서 복원된 데이터와 제 1 패리티 $\hat{s}=(\hat{u},\hat{p}_1)$

는 준순환 변환기(620)를 통해서 준순환 시프트가 수행된다. $\hat{s}$에 x 에 대한 역준순환 시프트를 적용한 결과를 $T_x^{-1}(\hat{s})$라 할 때, 수신 장치는 상기 준순환 시프트 된 $T_x^{-1}(\hat{s})$를 입력으로 외측 채널 복호기(630)를 통해 복호를 수행한다. 여기서 x는 수학식 9에서 정의된 바와 같이 $0 \le x < L$ 범위에 있을 수 있으며, 만일 역준순환 시프트 값 g(x) (또는 x)가 실제 송신기에서 전송된 값과 일치하지 않을 경우에 외측 채널 복호기(630)는 오류를 검출하게 될 가능성이 매우 높다. 이와 같이 오류가 검출되는 경우에는 제어기(640)를 통해 역준순환 시프트 값을 변경하면서 동일한 과정을 반복한다. 이러한 과정은 외측 채널 복호기(630)에서 오류가 검출되지 않을 때까지 반복되며, 만일 $x = \hat{x}$인 경우에 외측 채널 복호기(630)에서 오류가 없다고 판단될 경우에 상기 외측 채널 복호기(630)는 $x = \hat{x}$와 그에 대응되는 역준순환 시프트된 결과 $T_x^{-1}(\hat{s})$를 출력할 수 있다. 결과적으로 수신기에서는 상기 도 6의 복호 과정을 통해 송신기에서 전송된 준순환 시프트 된 값 g(x) (또는 그에 대응되는 x)와 데이터 u를 복호할 수 있다.

[129] 만일 임의의 x_i, x_j에 대해 $g(x_1)+g(x_2)=g(x_1+x_2)$가 성립하는 경우에는 일반적으로 g(0)=0이며, g(-x)=-g(x)이 성립하기 때문에 $T_x^{-1}(c)=T_{-x}(c)$ 같이 나타낼 수 있다. 따라서 상기 도 6에서 역준순환 시프트는 경우에 따라 준순환 시프트를 이용하여 쉽게 구현 가능함에 유의한다. 일반적으로 상기 조건 $g(x_1)+g(x_2)=g(x_1+x_2)$ 이 성립하지 않는 경우에라도 역준순환 시프트는 준순환 시프트를 통해 구현 가능하나 다소 복잡해지는 단점이 있다. 이하 본 발명에서는 수신기 동작 및 장치도의 설명에서 편의상 역준순환 시프트를 기본으로 표현하지만, 경우에 따라 역준순환 변환기 또는 시프트는 준순환 변환기 또는 시프트로 구현 가능함을 밝혀둔다. 즉, 기본적으로 준순환 변환기와 역준순환 변환기는 서로 교차로 구현 가능하며, 다만 시프트 값이 다르게 적용되는 것으로 간주할 수 있다.

[130] 상기 도 6에 나타낸 복호 과정을 도 7의 흐름도를 통해 다시 자세히 설명한다.

[131] 도 7은 본 발명의 일 실시 예에 따른 복호화 과정의 흐름도에 대한 예시도이다.

[132] 수신기는 수신 신호로부터 내측 채널 복호화(710)를 먼저 수행한다. 내측 채널 복호화(710) 단계가 완료되면, 수신기는 상기 복호화 동작을 통해 얻게 복호된

데이터와 제 1 패리티 비트에 대해 준순환 시프트를 수행해야 한다. 도 7에 나타낸 실시 예에서는 준순환 시프트를 위한 초기 값을 (720) 단계에서 i=1로 설정하였으나 이는 시스템의 요구 조건에 따라 변경 가능하다.

[133] 수신기는 (730) 단계에서 (710) 단계에서 복호된 데이터와 제 1 패리티 비트에 대해 준순환 시프트 $T_{x_i}^{-1}(\cdot)$를 적용한 다음 그 결과를 기반으로 (740) 단계에서 외측 채널 복호화를 수행한다. 상기 (740) 단계의 외측 채널 복호화를 완료한 다음 수신기는 (750) 단계에서 만일 오류가 검출될 경우에는 i의 값이 $T_{\max}$에 도달할 때까지 (760), (770) 단계를 적용하여 (730) 단계의 준순환 시프트를 반복적으로 수행한다. ((760) 단계의 판단 기준 또한 (720) 단계에서 설정된 초기 값에 따라 변경 가능하다.)

[134] 만일 (750) 단계에서 오류가 검출되지 않을 경우에는 수신기는 (740) 단계의 외측 채널 복호화에 적용하였던 준순환 시프트 값 g(x)에 대응되는 x와 복호된 데이터를 (780) 단계에서 출력하고 종료한다.

[135] 만일 i 의 값이 $T_{\max}$에 도달하여도 계속 하여 오류가 검출될 경우, 수신기는 (760) 단계에서 복호가 실패한 것으로 판단할 수도 있으며, 사전에 정해진 규칙에 따라 적절한 준순환 시프트 값 g(x)에 대응되는 x 및 오류가 검출된 것으로 판단한 복호 데이터를 출력할 수도 있다.

[136] 앞서 설명한 바와 같이 상기 도 7의 외측 채널 복호화를 위한 외측 채널 부호는 오류 검출은 가능하나 상기 내측 채널 복호화를 위한 내측 채널 부호가 만족하는 준순환 특성을 만족하지 않는 어떠한 채널 부호도 적용 가능하다. 통상적으로 CRC 부호 또는 BCH 부호 또는 적절한 패리티 검사 부호와 같은 다양한 선형 블록 부호를 적용할 수 있다.

[137] 앞서 설명한 바와 같이 도 6 및 도 7에서는 x에 대한 준순환 시프트를 위해 (730) 단계에서 $T_x^{-1}(\cdot)$를 적용하는 경우에 대해서만 설명하였으나 $T_{-x}(\cdot)$ 또는 $T_x(\cdot)$를 사용하여 구현할 수도 있다. 만일 $T_x(\cdot)$를 이용하여 구현할 경우에는 도 7의 (760), (770) 단계나 (780) 단계에서의 출력 값의 형태가 다소 변경될 수도 있다.

[138] 다음으로 본 발명의 또 다른 실시 예를 설명하기 위하여 다음과 같은 조건을 만족하는 통신 또는 방송 시스템을 가정한다.

[139] 조건 1) 송신기에서 데이터 u를 반복적으로 전송하고자 한다.

[140] 조건 2) 수신기에서 상기 데이터를 복호할 뿐만 아니라 동시에 상기 데이터가 포함된 프레임 상의 데이터 순서 또는 위치 x도 복호 가능해야 하기 때문에 채널 부호를 통해 상기 데이터 u에 대해 부호어를 생성할 때 해당 부호어는 상기

데이터 순서 또는 위치 x에 대한 정보도 포함되어 있어야 한다. 여기서 프레임 상의 데이터 순서 또는 위치는 시간 지표, SS 블록 지표, SS 블록 시간 지표, 시스템 프레임 넘버 등과 같은 다양한 형태로 전달 가능하다.

[141] 조건 3) 상기 프레임 상의 데이터 순서 또는 위치는 편의상 정수로 표현하며 x_1, x_2,…와 같이 나타낸다. (단, $0 \le x_1 < x_2 < \ldots < x_{T_{max}} < L$)

[142] 조건 4) 일반적으로 수신기에서 복호 실패로 인해 x_i 와 x_j($x_i < x_j$)는 알 수 없어도 그 차이 $\Delta x_{i,j} = x_j - x_i$ 는 알 수 있다.

[143] 조건 5) 각각의 부호어들에 대해 복호를 실패하였다 하여도 상기 부호어들에 대응되는 수신 신호를 적절히 결합(combining)하여 복호 성공 가능성을 높일 수 있는 방법을 제공하는 채널 부호화/복호화 방법이 적용되어야 한다. 이때, 상기 데이터 순서 또는 위치에 대한 차이 값 Δx 를 이용할 수 있다.

[144] 상기 조건 1) 내지 조건 5)를 모두 만족하는 통신 또는 방송 시스템은 빔포밍(beamforming) 기반 통신 또는 방송 시스템에서 특정 데이터를 전송하는 경우에 적용 가능하다. 상기 조건 1) 내지 조건 5)가 요구되는 시스템에 대한 내용은 본 발명에서 요지에서 벗어나기 때문에 자세한 설명은 생략한다.

[145] 일반적으로 조건 1) 내지 조건 3)을 만족하는 통신 및 방송 시스템을 실현하기 위해서 블라인드(blind) 복호를 이용하는 경우가 많이 있다. 예를 들어 수신 신호로부터 가능한 데이터 순서 또는 위치 x에 대한 값들을 모두 일일이 적용해 보면서 복호가 성공하는 경우를 찾을 때까지 복호를 수행하는 방법이다. 하지만, 통상적으로 도 3 내지 도 5의 내측 채널 부호화기 및 도 7의 내측 채널 복호기에 대응되는 내측 채널 부호는 성능은 우수하지만 복호 복잡도가 매우 높은 채널 부호(LDPC, Polar, Turbo 부호 등)를 사용하는 경우가 많기 때문에 상기 채널 부호에 대한 블라인드 복호를 수행하는 경우에는 시스템의 복호 복잡도가 매우 높아질 뿐만 아니라 복호 지연(decoding latency) 또한 문제가 될 수 있다.

[146] 이와 반면에 상기 조건 1) 내지 조건 3)과 같은 조건들이 만족되는 시스템은 도 3 내지 도 7에서 설명한 방법 및 장치를 이용하여 쉽게 달성 가능함을 알 수 있다. 상기 도 3 내지 도 7에서 제안한 본 발명은 도 3 및 도 5의 내측 채널 부호화기 또는 도 7의 내측 채널 복호기에 대응되는 내측 채널 부호에 대한 블라인드 복호를 수행하지 않는다. 단지 도 3 및 도 5의 외측 채널 부호화기 또는 도 7의 외측 채널 복호기에 대응되는 외측 채널 부호에 대해서만 블라인드 복호를 수행하는데, 일반적으로 상기 외측 채널 부호는 CRC 부호나 BCH 부호, 패리티 검사 부호와 같은 경판정(hard-decision) 복호가 가능한 채널 부호를 적용하는 경우가 많기 때문에 기존의 방법과 비교하면 무시할만한 복잡도와 복호 지연을 제공한다.

[147] 이하에서 설명할 본 발명의 또 다른 실시 예는 조건 1) 내지 조건 3)을 만족할 뿐만 아니라 조건 4), 조건 5)를 만족하는 시스템을 효율적으로 실현하는 방법 및 장치를 제공함에 있다.

[148] 먼저 설명의 편의를 위해서 데이터 u가 주어진 채널 부호에 대한 2개의 부호어들에 각각 전송되며, 각 부호어의 순서 또는 위치는 x_1, x_2 ($x_1 < x_2$)이라 하자. 또한 수학식 9와 수학식 10을 통해 정의되는 준순환 변환을 적용하기로 하자. 이하 본 발명에서는 설명의 편의를 위해 상기 순서 또는 위치 정보를 준순환 시프트 값 $ax_1 \pmod L$, $ax_2 \pmod L$에 각각 대응시켜 도 3 내지 도 7에서 제안된 본 발명의 일 실시 예를 통해서 전송된다고 가정하지만, 반드시 본 발명을 이에 국한시킬 필요는 없다.

[149] 덧붙여서 수신기에서 상기 순서 또는 위치 값 x_1, x_2은 상기 부호어들을 복호하기 전에는 알아낼 수 없지만, $\Delta x = x_2 - x_1$은 수신기에서 상기 부호어들의 복호 이전에 알 수 있다고 가정하자. 본 실시 예에서는 편의상 2개의 부호어들에 각각 전송되는 경우에 대해서만 설명하지만, 일반적으로 서로 다른 순서 또는 위치를 가지며 2개 보다 많은 부호어를 통해 전송되는 경우에 대해 쉽게 확장 가능함을 밝혀둔다.

[150] 도 8은 본 발명의 일 실시 예에 따른 부호어의 준순환 시프트의 또 다른 예시도이다.

[151] 도 8에서 나타낸 것처럼 송신 장치는 먼저 주어진 데이터 u에 대해 부호어 c(810)를 생성하기 위하여 외측 채널 부호화기를 통해 제 1 패리티를 생성하고, 내측 부호화기를 통해 제 2 패리티를 생성한다. 그 다음으로 송신 장치는 상기 부호어 c(810)를 L 비트 단위로 준순환 시프트(quasi-cyclic shift)를 적용하기 위해 (820)과 같이 부호어 비트를 L 비트 단위로 그룹핑(grouping)한다. 그 다음 송신 장치는 부호어 c (810)에 준순환 시프트 값 $ax_1 \pmod L$, $ax_2 \pmod L$에 대응되는 준순환 변환을 적용한 뒤 각각의 부호어 $T_{x_1}(c)$(830)과 $T_{x_2}(c)$(840)을 전송한다.

[152] 수신기에서 위 각각의 부호어에 대한 신호를 수신한 다음 어느 하나의 부호어에 대해서 복호화가 성공할 경우에는 x_1 또는 x_2 중 어느 한 값을 복호할 수 있고, $\Delta x = x_2 - x_1$ 값을 알기 때문에 u, x_1, x_2 모두를 복호 가능함을 알 수 있다. 하지만, 만일 상기 두 부호어에 대해 복호가 실패할 경우에는 두 개의 부호어에 대한 신호를 모두 폐기(discard)하거나 결합하여 다시 복호를 수행할 수 있다. 본 발명에서는 후자의 결합하여 다시 복호를 수행함으로써 복호 가능성을 증가 시키는 방법을 제안한다.

[153] 먼저 상기 도 8과 같이 송신기가 부호어 $T_{x_1}(c)$(830)과 $T_{x_2}(c)$(840)을

생성하여 전송하는 경우에는 수학식 10에서 정의된 준순환 시프트를 위한 함수의 선형성(linearity)으로 인해 다음 수학식 14와 같은 특징을 알 수 있다.

[154] [수학식 14]

[155] $$1) \; P^{ax_2}\mathbf{c}_i = P^{a(x_1+\Delta x)}\mathbf{c}_i = P^{a\Delta x}(P^{ax_1}\mathbf{c}_i) \text{ 또는 } P^{ax_1}\mathbf{c}_i = P^{-a\Delta x}(P^{ax_2}\mathbf{c}_i)$$

$$2) \; T_{x_2}(\mathbf{c}) = T_{\Delta x}\left(T_{x_1}(\mathbf{c})\right) \text{ 또는 } T_{x_1}(\mathbf{c}) = T_{-\Delta x}\left(T_{x_2}(\mathbf{c})\right) = T_{\Delta x}^{-1}\left(T_{x_2}(\mathbf{c})\right)$$

[156] 상기 수학식 14의 특징을 이용하여 도 9와 같이 두 개의 부호어에 대응되는 수신 신호를 효율적으로 결합 가능하다. 상기 도 9에서 (910)과 (920)은 부호어 $T_{x_1}(c)$(830) 및 $T_{x_2}(c)$(840)에 대한 각각의 수신 LLR (log likelihood ratio) 벡터 $r^{(1)}$과 $r^{(2)}$를 나타낸다. 이하 본 발명에서는 편의상 LLR 벡터를 이용하여 설명하지만, 수신 벡터는 다양한 형태로 표현할 수 있기 때문에 이에 국한할 필요는 없다.

[157] 수신기에서는 Δx를 알고 있고, 상기 두 개의 전송된 부호어는 수학식 14의 성질을 만족하기 때문에 도 9의 (940)과 같이 수신 LLR 벡터 $r^{(2)}$에 대해 $T_{\Delta x}^{-1}(r^{(2)})$(또는 $T_{-\Delta x}(r^{(2)})$)를 적용하여 수신 LLR 벡터 $r^{(1)}$과 동일한 부호어에 대한 LLR 벡터를 얻는 효과가 있다. 따라서 상기 수신 LLR 벡터 $r^{(1)}$과 상기 역준순환 시프트를 적용한 LLR 벡터 $T_{\Delta x}^{-1}(r^{(2)})$(또는 $T_{-\Delta x}(r^{(2)})$)를 결합한 LLR 벡터 r(950)을 이용하여 복호를 수행할 경우 마치 하나의 부호어를 반복(repetition)하여 전송한 효과를 얻을 수 있다. 이와 같은 경우 통상적으로 3 dB 이상의 부호화 이득을 얻음은 잘 알려져 있다.

[158] 상기 결합된 LLR 벡터는 도 3 내지 도 7에서 내측 채널 부호를 이용하여 복호를 수행하게 된다. 상기 내측 채널 부호를 이용하여 복호를 수행하게 되면 반복 전송 (또는 부호) 효과에 따라 복호가 성공할 확률이 매우 높아진다. 하지만, 여전히 x_1 또는 x_2 뿐만 아니라 전송된 데이터를 복호하기 위해서는 도 6 내지 도 7에 나타낸 추가적인 역준순환 시프트와 외측 채널 복호화가 수행되어야 한다. 예를 들어 상기 (950) LLR 벡터로부터 내측 채널 부호를 이용하여 부호어가 복호되었다고 하면, 수신 장치는 상기 복호된 부호어로부터 도 7의 (720) 단계부터 (780) 단계를 거쳐 x_1에 대한 복호 값 $\hat{x}_1$을 구할 수 있다. ($\hat{x}_1 = x_1$) 그러면, 수신기는 Δx를 알기 때문에 $\hat{x}_2$에 대한 복호 값 $\hat{x}_2 = \hat{x}_1 + \Delta x$ 역시 구할 수

있다. 이와 동시에 도 6 및 도 7에서 설명한 것과 같이 전송된 데이터도 함께 복호된다. 참고로 이상의 설명에서는 수신 LLR 벡터 $r^{(2)}$에 대해 먼저 역준순환 시프트를 적용하는 경우에 대해서 설명하였으나, $r^{(1)}$에 대해서 먼저 준순환 시프트를 $T_{\Delta x}(r^{(1)})$와 같이 적용하여 유사한 과정을 통해 복호 가능함에 유의한다. 이 경우에는 수신기는 $\hat{x}_2$를 먼저 복호하고, 그 다음 $\hat{x}_1=\hat{x}_2-\Delta x$를 이용하여 $\hat{x}_1$을 구할 수 있다.

[159] 상기 과정을 도 10의 도면을 통해 자세히 설명하면 다음과 같다.

[160] 도 10는 본 발명의 일 실시 예에 따른 수신 신호 결합에 기반한 수신 장치 블록 구성도이다.

[161] 먼저 수신된 신호 (또는 수신 벡터) $r^{(1)}$과 $r^{(2)}$가 있다고 할 때, 수신 장치는 먼저 $r^{(2)}$에 대해 역준순환 변환기(1010)를 통해 $T_{\Delta x}^{-1}(r^{(2)})$ (또는 $T_{-\Delta x}(r^{(2)})$)를 구하고, 다음 LLR 결합기(1020)로부터 $r^{(1)}$ 및 $T_{\Delta x}^{-1}(r^{(2)})$ (또는 $T_{-\Delta x}(r^{(2)})$)를 결합하여 그 결과로부터 얻은 LLR 벡터 r을 도 6의 복호 장치에 입력하여 복호를 수행한다. (참고로 만일 데이터의 순서 또는 위치가 더 빠른 제 1 수신 신호에 변환을 적용할 경우에는 상기 연준순환 변환기(1010)은 도 3내지 5에서 설명한 준순환 변환기와 동일한 모듈을 사용할 수도 있다.) 이하의 과정은 도 6 및 도 7을 통해 설명한 복호 과정과 동일하다. 여기서 상기 LLR 결합기(1020)는 상기 수신 신호 (또는 수신 벡터)들이 LLR로 구성된 형태가 아니면 다른 형태의 결합기로 변경 가능함에 유의한다. 예를 들어 LLR 벡터인 경우에는 상기 LLR 결합기(1020)는 단순 합으로 구성될 수도 있지만, 만일 LLR 벡터가 아니라 이진 값 0, 1에 대한 각각의 확률 벡터로 표현될 경우에는 보다 복잡한 연산에 기반하여 구성이 변경될 수 있다. 또한 상기 역준순환 변환기 (1010)과 (620)은 서로 다른 모듈 또는 동일한 모듈을 사용할 수도 있다. 또한 앞서 설명한 바와 같이 $r^{(1)}$에 대해서 준순환 변환기를 통해 $T_{\Delta x}(r^{(1)})$를 먼저 구하고, LLR 결합기(1020)로부터 $T_{\Delta x}(r^{(1)})$ 및 $r^{(2)}$를 결합하여 그 결과로부터 얻은 LLR 벡터 r을 도 6의 복호 장치에 입력하여 복호를 수행할 수도 있음에 유의한다.

[162] 상기 복호 과정을 도 11의 흐름도를 통해 간단히 설명하면 다음과 같다.

[163] 도 11은 본 발명의 일 실시 예에 따른 수신 신호 결합에 기반한 복호화 과정의 흐름도에 대한 예시도이다.

[164] 먼저 송신기에서 전송된 두 개의 부호어에 대한 제 1 수신 신호 $r^{(1)}$ (또는 수신 벡터) 및 제 2 수신 신호 $r^{(2)}$ (또는 수신 벡터)가 주어져 있을 때, 각각의 수신 신호에 대한 복호가 실패했다고 하자. 이와 같이 모든 수신 신호에 대해 복호가 실패했을 경우에는 수신 장치는 먼저 둘 중에 하나에 대해 역준순환 시프트(1110)를 통해 $T_{\Delta x}^{-1}(\cdot)$ (또는 $T_{-\Delta x}(\cdot)$)를 적용한다. (도 11에서는 편의상 제 2 수신 신호에 대해 역준순환 시프트를 적용하는 경우에 대해서 설명하지만, 준순환 시프트 $T_{-\Delta x}(\cdot)$를 이용하여 구현 가능하다. 또한 제 1 수신 신호에 대해 준순환 시프트 $T_{\Delta x}(\cdot)$를 적용한 다음 결합 가능함에도 유의한다.)

[165] 수신 장치는 상기 역준순환 시프트가 적용된 제 2 수신 신호와 제 1 수신 신호를 (1120) 단계에서 적절히 결합하여 하나의 부호어에 대한 결합된 수신 신호 (또는 수신 벡터)를 생성한다. 이 때 역준순환 시프트는 상기 두 수신 신호에 대한 준순환 시프트 값의 차이에 기반하여 수행된다. 다음으로 상기 결합된 수신 신호(또는 수식 벡터)를 기반으로 수신 장치는 이하 도 7의 흐름도(700)를 따라 복호를 수행한다. 상기 도 7의 흐름도를 따라 복호가 완료되면, 데이터와 $T_{x_1}(c)$에 대한 순서 또는 위치 정보 x_1 뿐만 아니라 $T_{x_2}(c)$에 대한 순서 또는 위치 정보, x_2 또한 쉽게 복호 가능하다.

[166] 이상에서는 본 발명에서 전송 또는 수신된 신호가 2 개의 부호어에 대응되는 경우에 대해서만 설명하였지만, 3개 이상의 경우에도 쉽게 확장 가능하다.

[167] 도 12은 본 발명의 일 실시 예에 따른 수신 신호 결합에 기반한 또 다른 수신 장치 블록 구성도이다.

[168] 도 12를 살펴보면, 송신된 부호어 또는 그에 대응되는 수신 신호 (또는 수신 벡터)가 3개 이상인 경우에 대해 도 10의 블록도를 일반화한 일 실시예이다.

[169] 도 12를 자세히 설명하면 다음과 같다. 먼저 3개 이상의 수신된 신호 (또는 수신 벡터) $r^{(1)}$, $r^{(2)}$, $r^{(3)}$,...가 있고, 각각의 신호에 대응되는 부호어가 전송되는 순서 또는 위치 정보를 x_1, x_2, x_3 라 할 때, 수신기에서 상기 순서 또는 위치 정보의 차이를 알고 있다고 하자. 예를 들면, 수신기는 $\Delta x_{1,2}=x_2-x_1$

또는 $\Delta x_{1,3}=x_3-x_1$ 등과 같은 그 차이 값들을 알고 있다. 이 경우에 먼저 수신기는 수신 신호 중에 결합의 기준이 될 수신 신호를 하나 결정하는데 상기 도 12에서는 편의상 제 1 부호어에 대응되는 제 1 수신 신호 $r^{(1)}$를 기준으로 결합하는 경우에 대해서 설명하지만 다른 수신 신호를 기준으로 결합 가능함에 유의한다.

[170] 상기 제 1 수신 신호를 제외한 수신 신호 $r^{(2)}$, $r^{(3)}$, …에 대해서 역준순환 변환기(1210)를 통해 각 수신 신호의 순서 또는 위치 등의 차이에 기반해 적절히 역준순환 시프트를 적용하여, 예를 들면, 수신 장치는 $T^{-1}_{\Delta x_{1,2}}(r^{(2)})$ (또는 $T_{-\Delta x_{1,2}}(r^{(2)})$), $T^{-1}_{\Delta x_{1,3}}(r^{(3)})$ (또는 $T_{-\Delta x_{1,3}}(r^{(3)})$), … 등을 적용한 다음, 상기 결과를 이용하여 LLR 결합기(1220)로부터 $r^{(1)}$ 및 $T^{-1}_{\Delta x_{1,2}}(r^{(2)})$, $T^{-1}_{\Delta x_{1,3}}(r^{(3)})$, … 등을 결합하여 그 결과로부터 얻은 LLR 벡터 r을 도 6의 복호 장치에 입력하여 복호를 수행한다. 이하의 과정은 도 6 및 도 7을 통해 설명한 복호 과정과 동일하다. 여기서 상기 LLR 결합기(1220)는 상기 수신 신호(또는 수신 벡터)들이 LLR로 구성된 형태가 아니면 다른 형태의 결합기로 변경 가능함에 유의한다. 또한 상기 역준순환 변환기 (1210)과 (620)은 서로 다른 모듈 또는 동일한 모듈을 사용할 수도 있다.

[171] 상기 도 12의 실시 예는 수신 장치가 수신 신호(또는 수신 벡터)를 모두 동시에 결합하는 경우에 대해서 설명하였으나, 순차적인 결합을 적용할 수도 있다. 예를 들어 상기 도 12에서 역준순환 변환기(1210) 또는 LLR 결합기 (1220) 등은 각 수신 신호들에 대해 역준순환 시프트 또는 신호 결합을 동시에 하는 것이 아니라 순차적으로 결합을 하면서, 복호화를 수행한 후 복호 성공 여부에 따라 추가적인 결합을 할지 결정할 수도 있다. 보다 자세한 설명을 위해 도 13에 나타낸 동작의 흐름도를 살펴보자.

[172] 도 13은 본 발명의 일 실시 예에 따른 수신 신호 결합에 기반한 복호화 과정의 흐름도에 대한 또 다른 예시도이다.

[173] 이를 위해 먼저 제 1 수신 신호(또는 수신 벡터)를 기준으로 결합을 수행한다고 가정하자. 또한 총 결합 가능한 수신 수신 신호(또는 수신 벡터)는 I_{max} 개가 있다고 하자.

[174] 수신 장치는 (1310) 및 (1320)에서 먼저 제 2 수신 신호(도 13의 j=2인 경우에 대한 수신 신호(j))에 각 수신 신호의 순서 또는 위치 등의 차이에 기반해 적절히 역준순환 시프트(1330)를 수행한다. 여기서 i는 송신기에서 실제 전송 순서와는

무관할 수도 있음에 유의한다. 그 다음에는 수신 장치는 제 1 수신 신호와 상기 역준순환 시프트 된 수신 신호로부터 수신 신호 결합(또는 LLR 벡터 결합)(1340)을 수행한다. 그리고 수신 장치는 상기 결합된 수신 신호(또는 LLR 벡터)에 기반하여 내측 채널 복호화(1350)를 수행한다.

[175] 다음으로 수신 장치는 상기 내측 채널 복호화를 통해 복호된 데이터와 제 1 패리티 비트에 대해 (1360) 단계에서는 도 7에 나타낸 복호 과정(700)을 수행한다. 상기 도 7의 (700)은 (720) 단계부터 (770) 단계를 의미한다. 상기 복호 과정(700)의 결과로서 (1370) 단계에서 복호 성공 여부를 판단하여 추가적인 수신 신호 결합 및 복호화를 수행할지 결정해야 한다. 상기 복호 성공 여부를 판단하는 (1370) 단계는 도 7의 (760) 단계를 이용하여 오류 검출 또는 예외처리 되는 경우를 기반으로 판단할 수도 있다. 만일 (1370) 단계에서 복호가 실패했다고 판단하고, 추가적인 복호를 수행하려고 할 때는 수신 장치는 결합할 수신 신호가 있는지 파악해야 된다. 따라서, 수신 장치는 (1380) 단계에서 이미 결합된 수신 신호가 총 결합 가능한 수신 신호의 개수 J_{max} 를 넘지 않았는지 판단한다. 시스템에 따라서는 복호 복잡도나 지연 고려하여 상기 판단의 기준이 J_{max} 보다 작게 설정될 수도 있다. 만일 상기 판단 결과 추가로 결합 가능한 수신 신호가 있을 경우에 수신 장치는 (1390) 단계를 거쳐 (1320) 단계부터 다시 동일 과정을 반복한다.

[176] 만일 (1360) 또는 (1370) 단계에서 복호가 성공된 것으로 판단될 경우에는 수신 장치는 복호 데이터를 출력하는 (1390) 단계를 수행하고, 만일 (1380) 단계에서 더 이상 추가로 결합 가능한 수신 신호가 없다고 판단할 경우에는 복호 실패 선언과 같은 예외 처리를 수행한다.

[177] 이와 같이 상기 도 12 및 도 13에서 설명한 실시 예들은 시스템에서 요구되는 복호 복잡도 및 지연, 그리고 수신기 메모리 등의 제약 조건에 따라 선택 가능하며, 다양한 결합 기준을 적용한 수신 신호 결합을 구현 가능하다.

[178] 지금까지는 수학식 9에서 $T_{\max} < L$ 인 경우에 한정하여 설명하였다. 이는 수학식 3에 주어진 QC LDPC 부호에 대해서 준순환 시프트 값이 서로 별개로 (distinct) 명확히 구분되는 경우에 한정한 것임을 알 수 있다. 또한 상기 도 3 내지 도 13에서 내측 채널 부호에 대한 블라인드 복호를 수행하지 않는 장점이 있음에 유의한다.

[179] 이하에서는 본 발명의 또 다른 실시 예로서 $T_{\max} \geq L$ 인 경우에 대해서 설명한다. 상기 조건이 만족할 경우에는 수학식 9에서 iv)의 조건이 만족하지 않는 경우가 존재할 수 있다. 즉, $x_1 \neq x_2$ 이라 하더라도 $g(x_1)=g(x_2)$ 를 만족하는 경우가 존재할 수 있음을 의미한다. 이와 같이 서로 다른 2개 이상의 x에 대해 준순환 시프트 값이 동일한 경우가 존재할 수 있기 때문에 경우에 따라

지금까지 설명한 본 발명을 통해서 x를 특정할 수 없을 가능성이 있다. 이러한 경우에 본 발명에서 제안하는 방법과 블라인드 복호 방법을 효율적으로 결합하는 새로운 방법에 대해서 설명한다.

[180] 이에 앞서 다음 수학식 15와 같이 임의의 QC LDPC 부호의 부호어 c 또는 정보어 s를 변환하는 변환자 $T_x(\cdot)$ 및 $S_y(\cdot)$를 정의한다.

[181] [수학식 15]

[182] i) P는 $L \times L$ 크기 순환 순열 행렬

ii) $\mathbf{c}$는 임의의 $N = L \times n$ 크기 벡터, P_N은 $N \times N$ 크기 순환 순열 행렬

iii) $I = 0,1,2,\ldots, T_{\max} - 1$, $(T_{\max} \geq L)$

iv) $X = \{0,1,2,\ldots,L-1\}$ 및 $Y = \{0,1,2,\ldots,N-1\}$에 대해 다음과 같은 전단사(bijective) 매핑 f가 존재한다: $f: I \rightarrow (X,Y)$.

v)

$$T_x(\mathbf{c}) \triangleq \left(P^{g(x)}\mathbf{c}_0, P^{g(x)}\mathbf{c}_1, P^{g(x)}\mathbf{c}_2, \ldots, P^{g(x)}\mathbf{c}_n\right),$$

$$T_x^{-1}(\mathbf{c}) \triangleq \left(P^{-g(x)}\mathbf{c}_0, P^{-g(x)}\mathbf{c}_1, P^{-g(x)}\mathbf{c}_2, \ldots, P^{-g(x)}\mathbf{c}_n\right)$$

$x \in X,\ 0 \leq g(x) < L$.

$$S_y(\mathbf{c}) \triangleq P_N^{h(y)} \cdot \mathbf{c},\ S_y^{-1}(\mathbf{c}) \triangleq P_N^{-h(y)} \cdot \mathbf{c}$$

$y \in Y,\ 0 \leq h(y) < N$.

vi) $\forall (x_1,y_1),(x_2,y_2) \in (X,Y)$,

$$(x_1,y_1) \neq (x_2,y_2) \implies \left(g(x_1),h(y_1)\right) \neq \left(g(x_2),h(y_2)\right)$$

[183] 상기 수학식 15에서 정의된 변환자 $T_x(\cdot)$ 및 $S_y(\cdot)$을 이용한 본 발명의 일 실시 예를 설명하기 위해 도 14의 블록도를 살펴보자.

[184] 도 14는 본 발명의 일 실시 예에 따른 또 다른 송신 장치 블록 구성도이다.

[185] 도 14를 살펴보면 먼저 상기 정수에 대응되는 메시지 또는 데이터 외에 또 다른 정보가 포함된 데이터 u가 있다고 하자. 송신 장치는 먼저 외측(outer) 채널 부호화기(1410)를 통해 데이터 u에 외측 부호화를 수행하여 제 1 패리티 비트 p_1를 생성한다. 상기 외측 채널 부호화기(1410)를 위한 외측 채널 부호는 CRC (cyclic redundancy check) 부호 또는 BCH (Bose-Chaudhuri-Hocquenghem) 부호 또는 적절한 패리티 검사 부호 (parity-check codes)와 같이 오류 검출(error detection)이 가능한 일반적인 채널 부호가 적용될 수 있다.

[186] (u, p_1)를 s라 하면, s는 내측(inner) 채널 부호화기(1420)의 입력 비트들(또는

입력 비트 벡터)을 의미하게 된다. 송신 장치는 상기 내측 채널 부호화기(1420)를 통해 상기 입력 비트 (u, p_1)에 내측 채널 부호화를 수행하여 제 2 패리티 비트(p_2)를 생성한다. 이때 상기 내측 채널 부호화기(1420)를 위한 내측 채널 부호로서 본 발명에서는 수학식 3과 같은 패리티 검사 행렬을 가지는 QC LDPC 부호를 적용하여 설명하고 있으나, 일반적으로 수학식 13의 준순환 특성을 만족하는 어떠한 채널 부호도 적용 가능하다.

[187] 내측 채널 부호화기(1420)가 시스테메틱(systematic) 채널 부호일 경우에는 상기 데이터 u와 제 1 패리티 및 제 2 패리티가 내측 채널 부호화기(320)에 대한 부호어 c가 된다.

[188] 송신 장치는 준순환 변환기(1430)을 통해 정수 또는 그에 대응되는 메시지를 전송하기 위하여 상기 부호어 c에 대해 적절히 준순환 시프트(shift)를 적용한다. 제어기(1440)는 상기 정수 또는 그에 대응되는 메시지 또는 데이터에 따라 상기 부호어 c를 준순환 시프트 하는 값 g(x) (또는 그에 대응되는 x)를 결정하고, 상기 준순환 변환기(1430)에서 적절히 준순환 시프트 된 부호어 $T_x(c)$를 생성하도록 제어한다. 이상 도 14의 (1410) 내지 (1440)의 구조는 도 3과 동일한 형태임을 알 수 있다. 하지만, 도 14에서 상기 제어기(1440)는 상기 정수 또는 그에 대응되는 메시지 또는 데이터에 따라 상기 부호어 $T_x(c)$를 순환 시프트 하는 값 (cyclic value) h(y) (또는 그에 대응되는 y)를 결정하고, 상기 준순환 시프트 된 부호어 $T_x(c)$에 대해 순환 변환기(1450)로부터 추가적으로 순환 시프트를 수행하여 송신기에서 전송하기 위한 순환 시프트된 최종 부호어 $S_y(T_x(c))$를 생성하도록 제어한다.

[189] 상기 도 14의 동작에 따른 과정을 도 15에 간단히 나타내었다.

[190] 도 15은 본 발명의 일 실시 예에 따른 부호어의 준순환 시프트 및 순환 시프트의 예시도이다.

[191] 상기 도 15를 살펴보면, 송신 장치는 상기 도 14의 내측 채널 부호화기로부터 얻어진 부호어 비트(1510)를 (1520)과 같이 길이가 L인 단위로 구분하고, 준순환 변환을 수행하여 준순환 시프트된 부호어 (1530)을 생성한다. 다음으로 상기 준순환 시프트된 부호어(1530)에 적절한 순환 시프트를 적용하여 (1540)과 같은 송신기에서 전송을 위한 부호어를 생성한다.

[192] 상기 도 14 및 도 15에 나타낸 동작은 도 16과 같은 방법으로도 실현 가능하다.

[193] 도 16은 본 발명의 일 실시 예에 따른 또 다른 송신 장치 블록 구성도이다. 상기 도 16을 살펴보면, 송신 장치는 먼저 외측 채널 부호화기(1610)를 통해 데이터 u에 외측 채널 부호화를 수행하여 제 1 패리티 비트 p_1를 생성한다. 다음으로 준순환 변환기(1620)를 통해 정수 또는 그에 대응되는 메시지를 전송하기 위하여

상기 데이터와 제 1 패리티 비트 $s = (u, p_1)$ 에 대해 적절히 준순환 변환을 적용한다. 이 때 제어기(1640)는 상기 정수 또는 그에 대응되는 메시지 또는 데이터에 따라 상기 데이터와 제 1 패리티 비트 $s = (u, p_1)$에 대해 준순환 시프트 하는 값 g(x) (또는 그에 대응되는 x)를 결정하고, 상기 준순환 변환기(1620)에서 적절히 준순환 시프트 $T_x(s)$ 를 수행하도록 제어한다.

[194] 그 다음 송신 장치는 상기 준순환 시프트 된 데이터와 제 1 패리티 비트를 입력으로 하여 내측 채널 부호화기(1630)을 통해 내측 채널 부호화를 수행하여 부호어 $T_x(c)$ 를 생성한다. 마지막으로 상기 생성된 부호어 $T_x(c)$ 에 대해 순환 변환기(1650)로부터 순환 시프트를 추가적으로 수행하여 송신기에서 전송하기 위한 순환 시프트된 최종 부호어 $S_y(T_x(c))$ 를 생성한다. 여기서 상기 제어기(1640)는 상기 정수 또는 그에 대응되는 메시지 또는 데이터에 따라 상기 부호어 $T_x(c)$ 를 순환 시프트 하는 값 h(y) (또는 그에 대응되는 y)를 결정하고, 상기 준순환 시프트 된 부호어 $T_x(c)$ 에 대해 순환 변환기(1650)로부터 추가적으로 순환 시프트를 수행하여 송신기에서 전송하기 위한 순환 시프트된 최종 부호어 $S_y(T_x(c))$ 를 생성하도록 제어한다.

[195] 이와 같이 도 14와 도 16에서 준순환 변환기와 내측 채널 부호화기의 순서가 서로 교환 가능한 이유는 내측 채널 부호화기(1420)(1630)에서 사용되는 내측 채널 부호가 수학식 13의 준순환 특성을 만족하기 때문임에 유의한다.

[196] 다음으로 수신기에서 상기 도 14 내지 도 16에 나타낸 방법 및 장치를 이용하여 전송된 데이터 u와 준순환 시프트 된 값 g(x) (또는 그에 대응되는 x), 순환 시프트 된 값 h(y) (또는 그에 대응되는 y)를 복호하는 방법 및 장치에 대해 도 17을 통해 살펴보자.

[197] 도 17은 본 발명의 일 실시 예에 따른 또 다른 수신 장치 블록 구성도이다.

[198] 먼저 수신기에서는 수신 신호 r을 수신하면, 순환 변환기(1710)를 이용해 순환 시프트를 적용한다. 이때 수신기에서 순환 시프트 된 값 h(y) (또는 그에 대응되는 y)에 대한 정보를 알지 못할 때는 적절한 초기값을 설정하여 순환 시프트를 적용한다. 상기 역순환 변환기(1710)에서는 초기 값에 대한 역순환 시프트 된 수신 신호 $S_y^{-1}(r)$ 를 출력하여 내측 채널 복호기(1720)에 입력한다. 내측 채널 복호기(1720)는 복호를 수행하여 복호가 성공될 경우에 그에 대응되는 순환 시프트 값 $y = \hat{y}$ 와 복호된 데이터 및 제 1 패리티를

출력한다. 이때 상기 내측 채널 복호기(1720)에서 복호에 실패할 경우에는 제어기를 통해 역순환 변환기(1710)에서 y 값을 변경하여 그에 대응되는 역순환 시프트 값 h(y)을 적용하여 수신 신호에 다시 역순환 시프트를 적용한 다음 다시 내측 채널 복호기(1720)를 통한 복호를 수행한다. 이는 복호가 성공할 때까지 반복될 수 있는데, 내측 채널 부호에 대한 복호 성공 여부는 다양한 방법으로 결정할 수 있다. 예를 들어 내측 채널 부호에 대한 신드롬(syndrome)의 값을 보고 복호의 성공 여부를 결정할 수도 있고, 복호 과정에서 사용되는 메트릭(metric)의 의 값의 변화나 범위에 따라 복호의 성공 여부를 결정할 수도 있다.

[199] 상기 내측 채널 복호기(1720)의 출력으로서 복원된 데이터와 제 1 패리티 $\hat{s}=(\hat{u},\hat{p}_1)$ 는 역준순환 변환기(1730)를 통해서 역준순환 시프트가 수행된다. $\hat{s}$에 x에 대한 역준순환 시프트를 적용한 결과를 $T_x^{-1}(\hat{s})$라 할 때, 수신 장치는 상기 역준순환 시프트 된 $T_x^{-1}(\hat{s})$를 입력으로 외측 채널 복호기(1740)를 통해 복호를 수행한다. 여기서 x는 수학식 9에서 정의된 바와 같이 $0\le x<L$ 범위에 있을 수 있으며, 만일 역준순환 시프트 값 g(x) (또는 x)와 가 실제 송신기에서 전송된 값과 일치하지 않을 경우에 외측 채널 복호기(1740)는 오류를 검출하게 될 가능성이 매우 높다. 이와 같이 오류가 검출되는 경우에는 수신 장치는 제어기(1750)를 통해 역준순환 시프트 값을 변경하면서 동일한 과정을 반복한다. 이러한 과정은 외측 채널 복호기(1740)에서 오류가 검출되지 않을 때까지 반복되며, 만일 $x=\hat{x}$인 경우에 외측 채널 복호기(630)에서 오류가 없다고 판단될 경우에 상기 외측 채널 복호기(1740)는 $x=\hat{x}$와 그에 대응되는 역준순환 시프트된 결과 $T_x^{-1}(\hat{s})$를 출력할 수 있다. 결과적으로 수신기에서는 상기 도 17의 복호 과정을 통해 송신기에서 전송된 준순환 시프트 된 값 g(x) (또는 그에 대응되는 x), h(y) (또는 그에 대응되는 y)와 데이터 u를 복호할 수 있다.

[200] 상기 도 17에 나타낸 복호 과정을 도 18의 흐름도를 통해 다시 자세히 설명한다.

[201] 도 18은 본 발명의 일 실시 예에 따른 복호화 과정의 흐름도에 대한 또 다른 예시도이다.

[202] 수신기에서는 수신 신호 (또는 수신 벡터 또는 수신 LLR 벡터)로부터 먼저 역순환 시프트(1820)를 수행한다. 도 18에서는 역순환 시프트(1820)를 수행하기 위한 초기 값으로 j=1로 설정하였으나 이는 시스템의 요구 조건에 따라 변경 가능하다.

[203] 수신 장치는 상기 역순환 시프트 된 수신 신호를 기반으로 내측 채널

복호화(1830)를 수행한다. 상기 내측 채널 복호화(1830)를 완료한 후 복호의 성공 여부에 따라 동작이 달라질 수 있다. 예를 들어 계속하여 복호가 실패할 경우에는 수신 장치는 j 값이 B_{max} 에 도달할 때까지 (1860) 단계를 거쳐 (1820) 내지 (1840) 단계를 계속 반복적으로 수행한다. 여기서 B_{max} 는 역순환 시프트를 적용할 수 있는 y 값의 총 개수를 의미한다. 만일 j의 값이 B_{max} 에 도달하여도 계속 하여 오류가 검출될 경우에는 (1850) 단계에서 복호가 실패한 것으로 판단하여 복호 실패 선언과 같은 예외 처리를 수행한다.

[204] 만일 특정 j 값에 대해 (1830) 단계에서 복호가 성공할 경우에는 수신 장치는 (1840) 단계에서 (1870) 단계를 수행한다. 이때 상기 성공한 j 값에 대해 $\hat{y}=\hat{y}=y_j$ 값을 출력할 수도 있다.

[205] 상기 내측 채널 복호화(1830)가 성공하여 복호된 데이터와 제 1 패리티 비트에 대해서는 수신 장치는 도 7에 나타낸 복호 과정(700)을 수행한다. 상기 도 7의 (700)은 (720) 단계부터 (770) 단계를 의미한다. 상기 복호 과정(700)의 결과로서 (1880) 단계에서 복호된 데이터 및 x, y 와 같은 값들을 출력한다. 만일 상기 복호 과정(700)에서 복호에 실패했을 경우에는 수신 장치는 복호 실패 선언과 같은 예외 처리를 수행한다.

[206] 도 3 내지 도 13에서 제안한 본 발명의 가장 큰 특징은 내측 채널 부호에 대한 블라인드 복호를 수행하지 않기 때문에 복호 복잡도 및 지연이 매우 낮은 장점이 있다. 또한 복수 개의 부호어가 전송된다고 할 때 각각의 부호어의 전송 순서 또는 위치 등의 차이를 수신기가 알고 있을 때, 효율적인 수신 신호 결합 및 복호화 방법을 제공한다. 하지만, 상기 각 부호어가 전송되는 순서 또는 위치에 대한 정보가 순환 순열 행렬 또는 순환 행렬의 크기에 대응되는 L 보다 같거나 작은 경우에만 사용 가능하다.

[207] 도 14 내지 도 18에서 제안한 본 발명에 대한 일 실시 예의 가장 큰 특징은 만일 상기 각 부호어가 전송되는 순서 또는 위치에 대한 정보가 L 보다 큰 경우에 대해 전송이 필요할 때 적용할 수 있는 방법이다. 준순환 시프트와 순환 시프트를 적절히 적용하여 L 보다 큰 순서 또는 위치의 데이터 또는 다른 임의의 데이터를 전송할 수 있기 때문에 보다 많은 데이터를 전송할 수 있게 한다. 하지만, 도 17내지 도 18을 살펴보면, 내측 채널 부호에 대한 블라인드 복호화가 반드시 필요하게 된다. 이는 복잡도 증가와 지연을 유발할 수 있다.

[208] 도 14 내지 도 18의 일 실시 예에서는 설명의 편의를 위해 전체 부호어에 대한 변환을 수학식 15에서 정의한 순환 시프트 $S_y(\cdot)$ 에 기반한 변환에 대해서만 설명하였다. 하지만 일반적으로 상기 순환 시프트뿐만 아니라 다음 수학식 16을 만족하는 어떠한 변환 $S_y(\cdot)$ 도 적용 가능하다.

[209] [수학식 16]

[210]

$$\forall (x_1, y_1), (x_2, y_2) \in (X, Y),$$

$$(x_1, y_1) \neq (x_2, y_2) \implies S_{y_1}\left(T_{x_1}(\mathbf{c})\right) \neq S_{y_2}\left(T_{x_2}(\mathbf{c})\right)$$

[211] 예를 들면, 블록 단위 또는 랜덤 퍼뮤테이션(block-wise or random permutation)이 적용될 수도 있으며, 스크램블링(scrambling) 수열 등을 이용하여 상기 부호어를 변환하는 방법도 적용 가능하다. 또한 순환 버퍼(circular buffer)와 같은 메모리에 상기 부호어를 저장한 다음, 사전에 정해진 규칙에 따라 출력하는 방법을 통해 부호어를 변환하는 것도 가능하다.

[212] 상기 도 14 내지 도 18에서 제안한 방법은 일반적으로 송수신 환경이 열악하여 각각의 수신 신호에 대해 복호가 실패하였을 때, 각 수신 신호들을 결합하여 복호를 수행할 경우에 복잡도가 크게 증가할 수 있다. 따라서 수신 신호들의 결합을 고려하여 복잡도 증가를 감소 시키기 위해서는 전송하고자 하는 시간 지표 또는 SS 블록 지표 또는 SS 블록 시간 지표 또는 시스템 프레임 넘버 또는 사전에 결정된 서로 다른 임의의 데이터 등과 상기 준순환 시프트 $T_x(\cdot)$ 및 순환 시프트 순환 시프트 $S_y(\cdot)$ 등의 매핑 관계도 중요한 영향을 준다.

[213] 이하 본 발명의 또 다른 실시 예로서 상기 도 14 내지 도 18의 방법을 개선하여 복호 복잡도 증가를 크게 제한하면서 도 3 내지 도 13에서 제안한 방법에 비해 보다 많은 정보를 송수신하는 방법을 제안한다.

[214] 먼저 다음과 같이 수학식 15의 조건 iv), v)를 다음 수학식 17과 같이 변경한 본 발명의 또 다른 실시 예를 살펴보자.

[215] [수학식 17]

[216] iv)' $X = \{0,1,2,\ldots,L-1\}$ 및 $Y = \{0,1,2,\ldots,N-1\}$에 대해 다음과 같은 전단사(bijective) 매핑 $f: I \rightarrow (X,Y)$가 존재한다:

$f(k) = (Q(k,D), a \times R(k,D))$ (a는 $0 < a \leq \frac{N}{D}$를 만족하는 양의 정수),

여기서 Q(k,D)는 k의 D에 대한 몫(quotient), R(k,D)는 k의 D에 대한 나머지(remainder)를 의미한다. 즉, $k = D \times Q(k,D) + R(k,D)$, $(0 \leq R(k,D) < D)$이다.

v)'

$$T_k(\mathbf{c}) \triangleq \left(P^{Q(k,D)}\mathbf{c}_0, P^{Q(k,D)}\mathbf{c}_1, P^{Q(k,D)}\mathbf{c}_2, \ldots, P^{Q(k,D)}\mathbf{c}_n\right)$$

$$T_k^{-1}(\mathbf{c}) \triangleq \left(P^{-Q(k,D)}\mathbf{c}_0, P^{-Q(k,D)}\mathbf{c}_1, P^{-Q(k,D)}\mathbf{c}_2, \ldots, P^{-Q(k,D)}\mathbf{c}_n\right)$$

$$S_k(\mathbf{c}) \triangleq P_N^{a \times R(k,D)} \cdot \mathbf{c}$$

$$S_k^{-1}(\mathbf{c}) \triangleq P_N^{-a \times R(k,D)} \cdot \mathbf{c}$$

[217] 상기 수학식 15 및 수학식 17에서 설정한 본 발명의 방법에 대해서 자세히 분석하기 위해 다음과 같은 구체적인 실시 예를 통해 설명한다. 먼저 상기 수학식 15 및 수학식 17에 대한 구체적인 매핑 규칙 및 파라미터를 다음 수학식 18에 나타내었다.

[218] [수학식 18]

[219] i) L = 16, D = 4, n = 24, N = L*n = 16*24, a = 96

ii) I = 0, 1, 2, ..., 63 (즉, Tmax = 64)

iii)

k	f(k)	
	Q(k,4)	R(k,4)
0	0	0
1	0	1
2	0	2
3	0	3
4	1	0
5	1	1
6	1	2
...	...	...
60	15	0
61	15	1
62	15	2
63	15	3

[220] 기본적으로 본 발명의 일 실시예로서 도 14 내지 도 18에서 제안한 데이터 전송 방법 및 장치에 대해 상기 수학식 18의 파라미터를 가지는 경우에도 그대로 적용 가능하다. 즉, 상기 파라미터를 가지는 각 부호어에 대해 도 14 내지 도 18에 제안한 방법에 따라 부호화 및 복호화가 가능하다.

[221] 하지만 만일 각각의 부호어들에 대한 복호가 모두 실패하였을 때 해당 부호어들에 대응되는 수신 신호들을 결합하여 효율적인 복호가 가능한 방법을 제안한다. 이하 본 발명에서 제안하는 방법 및 장치의 목적은 각 수신 신호들의 결합 방법과 결합된 수신 신호를 기반으로 내측 채널 부호에 대한 블라인드 복호를 수행하는데 있어 복호 복잡도를 크게 감소시키는데 있다.

[222] 수학식 18과 같은 매핑 규칙 및 파라미터를 가지는 경우의 특성을 살펴보기 위해 먼저 상기 조건 1) 내지 조건 5)를 만족하는 통신 또는 방송시스템을 다시 생각하자. 즉, 수신기에서 각각의 부호어에 대해 복호는 실패하여 그 부호어가 전송된 순서 또는 위치 정보 k_i나 k_j ($k_i < k_j$) 값은 알 수 없으나 그 차이 $\Delta k_{i,j} = k_j - k_i$는 알 수 있다고 가정하자. $\Delta k_{i,j}$를 알 수 있으면, k_i나 k_j에 대한 각각의 값은 정확히 모르지만, 다음 수학식 19이 성립함을 이용하면 Q(ki,D)와 QR(kj,D) 사이 또는 R(ki,D)와 R(kj,D) 사이의 관계 일부를 알 수 있다.

[223] [수학식 19]

[224] $\Delta Q_{i,j}(D) \triangleq Q(k_j, D) - Q(k_i, D)$, $\Delta R_{i,j}(D) \triangleq R(k_j, D) - R(k_i, D)$라 정의할 때,

1) $\left\lfloor \frac{\Delta k_{i,j}}{N/D} \right\rfloor \leq \Delta Q_{i,j}(D) \leq \left\lceil \frac{\Delta k_{i,j}}{N/D} \right\rceil$

2) $R(\Delta R_{i,j}(D), D) = R(\Delta k_{i,j}, D)$

[225] 예를 들어 $\Delta k_{i,j}$ = 7이라면, $\Delta Q_{i,j}(4)$값은 0 또는 1이 됨을 알 수 있고, $R(\Delta k_{i,j}, 4) = 3$이므로 수학식 17과 같은 매핑 규칙 및 파라미터를 가지는 경우에 대해 $R(k_i, 4)$와 $R(k_j, 4)$가 가질 수 있는 값의 쌍은 정확히 3만큼 차이가 나는 (0, 3), (1, 0), (2, 1), (3, 2)만 가질 수 있게 됨을 알 수 있다. 결과적으로 k_j에 대응되는 수신 신호(또는 수신 LLR 벡터)에 - 3 만큼 역순환 시프트를 적용하고, 0 또는 -1 만큼 역준순환 시프트를 적용한 다음 상기 역순환 및 역준순환 시프트 수신 신호를 k_i에 대한 수신 신호와 결합 가능함을 알 수 있다. 이 실시 예에서는 k_i에 대한 수신 신호를 기준으로 결합하는 방법에 대해서 설명하고 있으나 경우에 따라 k_j를 기준으로 결합 가능함은 자명하다.

[226] 상기와 같이 수신 신호를 결합하였다 하여도 정확한 R(ki,4) 값은 모르기 때문에 반드시 내측 채널 부호에 대한 복호가 실패할 수 있다. 이는 상기 결합된 수신 신호에 역순환 변환을 순차적으로 적용하면서 R(ki,4) 값을 결정할 수 밖에 없다. 따라서 상기 수학식 17의 실시 예에서는 0, 1, 2, 3의 값에 대해서 역순환 변환을 적용하면서 내측 채널 복호를 수행하여 복호가 성공하는 경우를 R(ki,4)의 값으로 결정함으로써 순환 시프트 값에 대한 정보를 복호한다. 이와 같이 내측 채널 복호가 성공한 다음에는 도 7의 (700)과 같이 역준순환 시프트 과정을 통한 외측 채널 복호를 수행하여 Q(ki,4)를 결정한다. 이와 같은 과정을 거쳐 Q(ki,4) 및 R(ki,4)에 대해 복호가 성공할 경우에 ki는 수학식 16으로부터 결정 가능하며, 또한 kj도 결정 가능하다.

[227] 정리하여 말하면, 수신 장치는 전송된 복수 개의 데이터에 대응되는 수신 신호의 순서 또는 위치의 차이로부터 사전에 정해진 규칙에 따라 역순환 시프트 값, 역준순환 시프트 값을 계산한 다음에, 상기 시프트 값에 따라 제 1 수신 신호에 대해 역순환 및 역준순환 시프트를 적용한다. 수신 장치는 상기 역순환 및 역준순환 시프트를 적용한 제 1 수신 신호와 제 2 수신 신호를 결합한다. 수신 장치는 상기 결합된 수신 신호를 기반으로 역순환 시프트 값을 변경하면서 역순환 시프트를 적용하여 내측 채널 부호에 대한 복호를 수행한다. 이때 복호가 성공하는 경우의 역순환 시프트 값으로부터 제 2 수신 신호에 적용된 순환

시프트 값을 결정하게 된다. 또한 상기 복호가 성공한 경우에 대한 데이터 및 패리티를 기반으로 수신 장치는 역준순환 시프트 값을 변경하면서 역순환 시프트를 적용하여 외측 채널 부호에 대한 복호를 수행한다. 수신 장치는 상기 외측 채널 복호의 결과에 따른 오류 검출 여부를 판단하여 상기 역준순환 시프트 값을 결정할 수 있고, 이로부터 제 2 수신 신호에 적용된 준순환 시프트 값을 결정할 수 있다. 최종적으로는 수신 장치는 상기 복호된 순환 시프트 및 준순환 시프트 값으로부터 제 1 수신 신호 및 제 2 수신 신호에 대한 데이터 및 각 데이터에 대응되는 수신 신호의 순서 및 위치 등을 결정할 수 있다.

[228] 상기 수학식 16에서는 설명의 편의상 순환 시프트에 대한 실시 예만 나타내었는데 다양한 방법으로 변경 가능함은 자명하다.

[229] 예를 들면, 블록 단위 또는 랜덤 퍼뮤테이션(block-wise or random permutation)을 적용할 수도 있으며, 스크램블링(scrambling) 수열 등을 이용하여 상기 부호어를 변환하는 방법도 적용 가능하다. 또한 순환 버퍼(circular buffer)와 같은 메모리에 상기 부호어를 저장한 다음, 사전에 정해진 규칙에 따라 출력하는 방법을 통해 부호어를 변환하는 것도 가능하다.

[230] 또한 상기 수학식 16에서는 $P_N^{a\times R(k,D)}$와 같이 a 단위의 균일한 순환 시프트에 대해서면 설명하였지만, 일반적으로 다양한 비균일한(irregular) 순환 시프트도 적용 가능함은 자명하다. 뿐만 아니라 본 발명에서는 설명의 편의를 위해 상기 준순환 시프트를 $P^{Q(k,D)}$로 순환 시프트를 $P_N^{a\times R(k,D)}$ 같이 수학식을 이용하여 표현하지만, 실제 송신기, 수신기 장치에서는 순환 비트 이동 (circular bit shift or bit rotation)이나 인터리버, 메모리 또는 버퍼에서의 쓰기/읽기 방법 등을 통해 상기 준순환/순환 시프트를 쉽게 구현 가능함에 유의한다.

[231] 본 발명은 바람직한 실시예로 설명하였지만, 다양한 변경 및 변형이 당업자에게 제시될 수도 있다. 이러한 변경 및 변형들은 첨부된 청구범위에 포함되는 것으로 의도하는 바이다.

청구범위

[청구항 1] 통신 시스템에서 채널 부호화 방법에 있어서,
외측 채널 코드를 이용하여 제2 데이터를 부호화하는 단계;
제1 데이터에 상응하는 값을 결정하는 단계;
상기 부호화된 제2 데이터를 상기 결정된 값에 기반하여 상기 제2 데이터에 상응하는 블록 크기 단위로 정렬하는 단계;
내측 채널 코드를 이용하여 상기 정렬된 제2 데이터를 부호화하는 단계를 포함하는 것을 특징으로 하는 방법.

[청구항 2] 제1항에 있어서,
상기 외측 채널 코드는 CRC (cyclic redundancy check) 코드 또는 BCH (bose-chaudhuri-hocquenghem) 부호 또는 패리티 검사 코드 (parity-check codes) 중 적어도 하나를 포함하는 것을 특징으로 하는 방법.

[청구항 3] 제1항에 있어서,
상기 내측 채널 코드는 준 순환 특성을 만족하는 패리티 검사 행렬을 포함하는 것을 특징으로 하는 방법.

[청구항 4] 제1항에 있어서,
상기 내측 채널 코드를 이용하여 부호화된 상기 정렬된 제2 데이터를 상기 내측 채널 부호의 크기 단위로 정렬하는 단계를 더 포함하는 것을 특징으로 하는 방법.

[청구항 5] 통신 시스템에서 채널 복호화 방법에 있어서,
내측 채널 코드에 대응되는 수신 신호를 수신하는 단계;
상기 수신 신호로부터 내측 채널 코드 복호를 위한 입력 값 (input value)들을 결정하는 단계;
상기 내측 채널 코드를 이용하여 상기 입력 값들로부터 제1 데이터에 상응하는 값에 기반하여 제2 데이터에 상응하는 블록 크기 단위로 정렬된 제2 데이터를 복호화하는 단계;
외측 채널 코드를 이용하여 상기 복호화된 제2 데이터를 블라인드 디코딩하는 단계;
상기 블라인드 디코딩에 결과에 기반하여 제1 데이터에 상응하는 값을 확인하는 단계를 포함하는 것을 특징으로 하는 방법.

[청구항 6] 제5항에 있어서,
상기 외측 채널 코드는 CRC (cyclic redundancy check) 코드 또는 BCH (bose-chaudhuri-hocquenghem) 부호 또는 패리티 검사 코드 (parity-check codes) 중 적어도 하나를 포함하며,
상기 내측 채널 코드는 준 순환 특성을 만족하는 패리티 검사 행렬을 포함하는 것을 특징으로 하는 방법.

[청구항 7] 제5항에 있어서,

상기 블라인드 디코딩 단계는,
디코딩에 실패하는 경우, 상기 제1 데이터에 상응하는 값을 변경하며 반복하여 디코딩하는 단계를 더 포함하는 것을 특징으로 하는 방법.

[청구항 8] 제5항에 있어서,
상기 내측 채널 코드를 이용하여 제2 데이터를 복호화 하는 단계는,
상기 입력 값들을 내측 채널 코드의 크기 단위로 정렬하는 단계;
상기 정렬된 입력 값들에 기반하여 블라인드 디코딩을 수행하는 단계를 더 포함하는 것을 특징으로 하는 방법

[청구항 9] 통신 시스템에서 채널 부호화 장치에 있어서,
송수신부; 및
외측 채널 코드를 이용하여 제2 데이터를 부호화하고,
제1 데이터에 상응하는 값을 결정하고,
상기 부호화된 제2 데이터를 상기 결정된 값에 기반하여 상기 제2 데이터에 상응하는 블록 크기 단위로 정렬하고,
내측 채널 코드를 이용하여 상기 정렬된 제2 데이터를 부호화하는 제어부를 포함하는 것을 특징으로 하는 장치.

[청구항 10] 제9항에 있어서,
상기 외측 채널 코드는 CRC (cyclic redundancy check) 코드 또는 BCH (bose-chaudhuri-hocquenghem) 부호 또는 패리티 검사 코드 (parity-check codes) 중 적어도 하나를 포함하는 것을 특징으로 하는 장치.

[청구항 11] 제9항에 있어서,
상기 내측 채널 코드는 준 순환 특성을 만족하는 패리티 검사 행렬을 포함하는 것을 특징으로 하는 장치.

[청구항 12] 제9항에 있어서,
상기 제어부는,
상기 내측 채널 코드를 이용하여 부호화된 상기 정렬된 제2 데이터를 상기 내측 채널 부호의 크기 단위로 정렬하는 것을 특징으로 하는 장치.

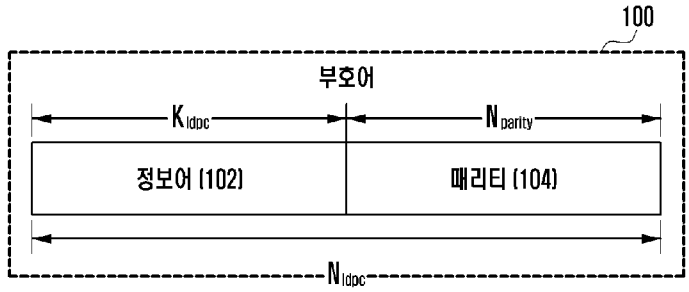
[청구항 13] 통신 시스템에서 채널 복호화 장치에 있어서,
송수신부; 및
내측 채널 코드에 대응되는 수신 신호를 수신하고,
상기 수신 신호로부터 내측 채널 코드 복호를 위한 입력 값 (input value)들을 결정하고,
상기 내측 채널 코드를 이용하여 상기 입력 값들로부터 제1 데이터에 상응하는 값에 기반하여 제2 데이터에 상응하는 블록 크기 단위로 정렬된 제2 데이터를 복호화하고,
외측 채널 코드를 이용하여 상기 복호화된 제2 데이터를 블라인드 디코딩하고,
상기 블라인드 디코딩에 결과에 기반하여 제1 데이터에 상응하는 값을

확인하는 제어부를 포함하는 것을 특징으로 하는 장치.

[청구항 14] 제13항에 있어서,
상기 외측 채널 코드는 CRC (cyclic redundancy check) 코드 또는 BCH (bose-chaudhuri-hocquenghem) 부호 또는 패리티 검사 코드 (parity-check codes) 중 적어도 하나를 포함하며,
상기 내측 채널 코드는 준 순환 특성을 만족하는 패리티 검사 행렬을 포함하며,
상기 제어부는,
상기 입력 값들을 내측 채널 코드의 크기 단위로 정렬하며,
상기 정렬된 입력 값들에 기반한 블라인드 디코딩을 수행하는 것을 특징으로 하는 장치.

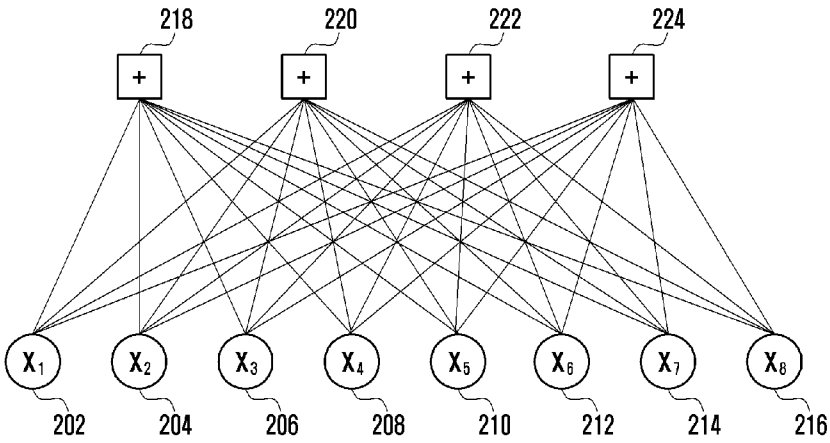
[청구항 15] 제13항에 있어서,
상기 제어부는,
디코딩에 실패하는 경우, 상기 제1 데이터에 상응하는 값을 변경하며 반복하여 디코딩하는 것을 특징으로 하는 장치.

[도1]

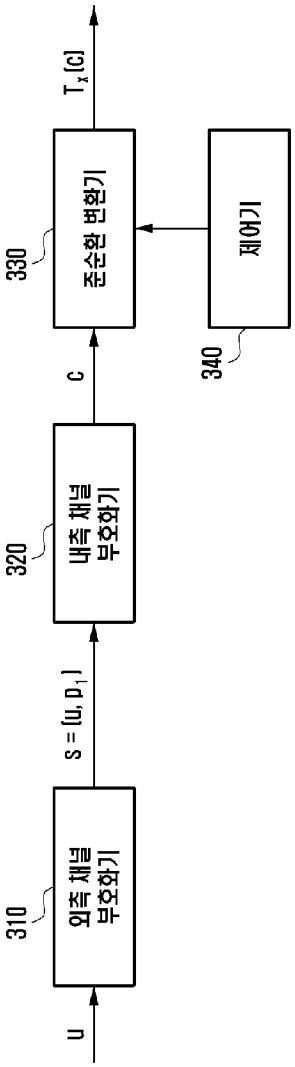


[도2]

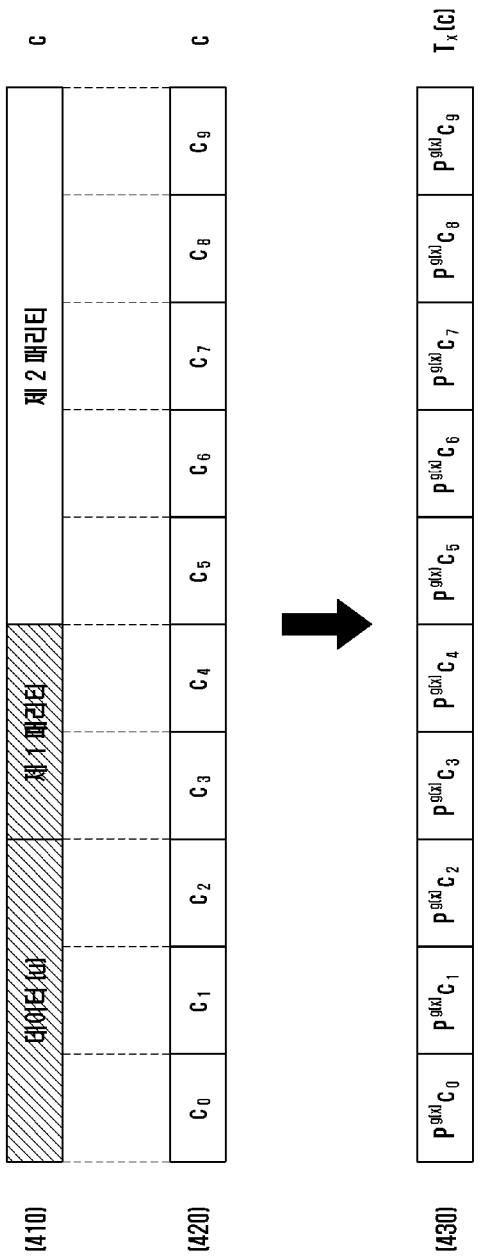
$$H_1 = \begin{Bmatrix} 1 & 1 & 1 & 1 & 1 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 0 & 1 & 1 & 0 \\ 1 & 1 & 1 & 0 & 0 & 0 & 1 & 1 \\ 1 & 0 & 1 & 1 & 1 & 0 & 0 & 1 \end{Bmatrix}$$



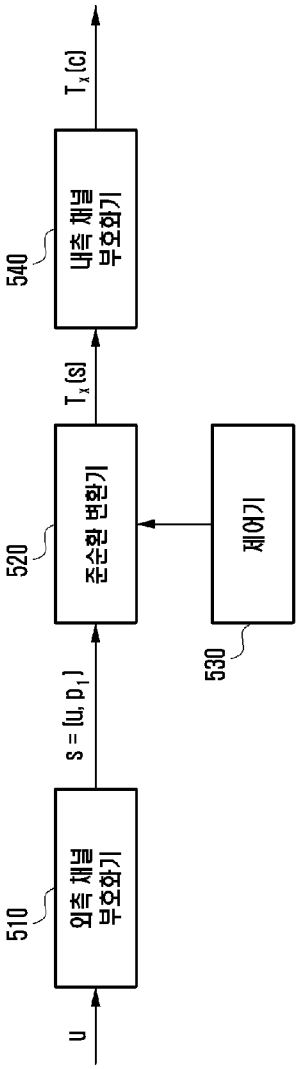
[도3]



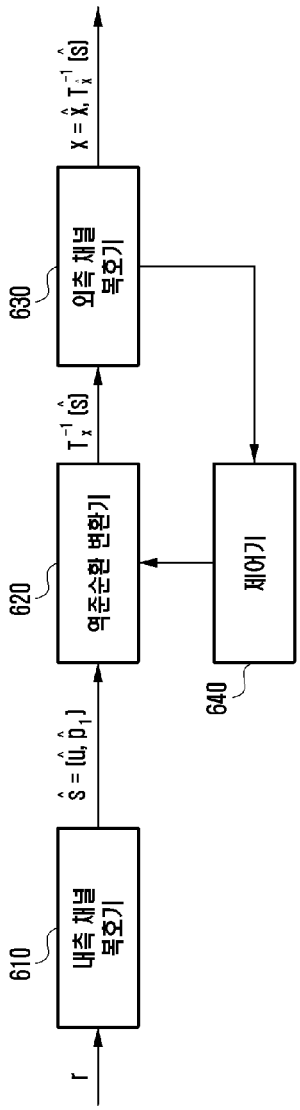
[도4]


c
c
$T_x(c)$
데이터 비트
제 1 패리티
제 2 패리티
c_0 c_1 c_2 c_3 c_4 c_5 c_6 c_7 c_8 c_9
$p^{g(x)}c_0$ $p^{g(x)}c_1$ $p^{g(x)}c_2$ $p^{g(x)}c_3$ $p^{g(x)}c_4$ $p^{g(x)}c_5$ $p^{g(x)}c_6$ $p^{g(x)}c_7$ $p^{g(x)}c_8$ $p^{g(x)}c_9$
(410)
(420)
(430)

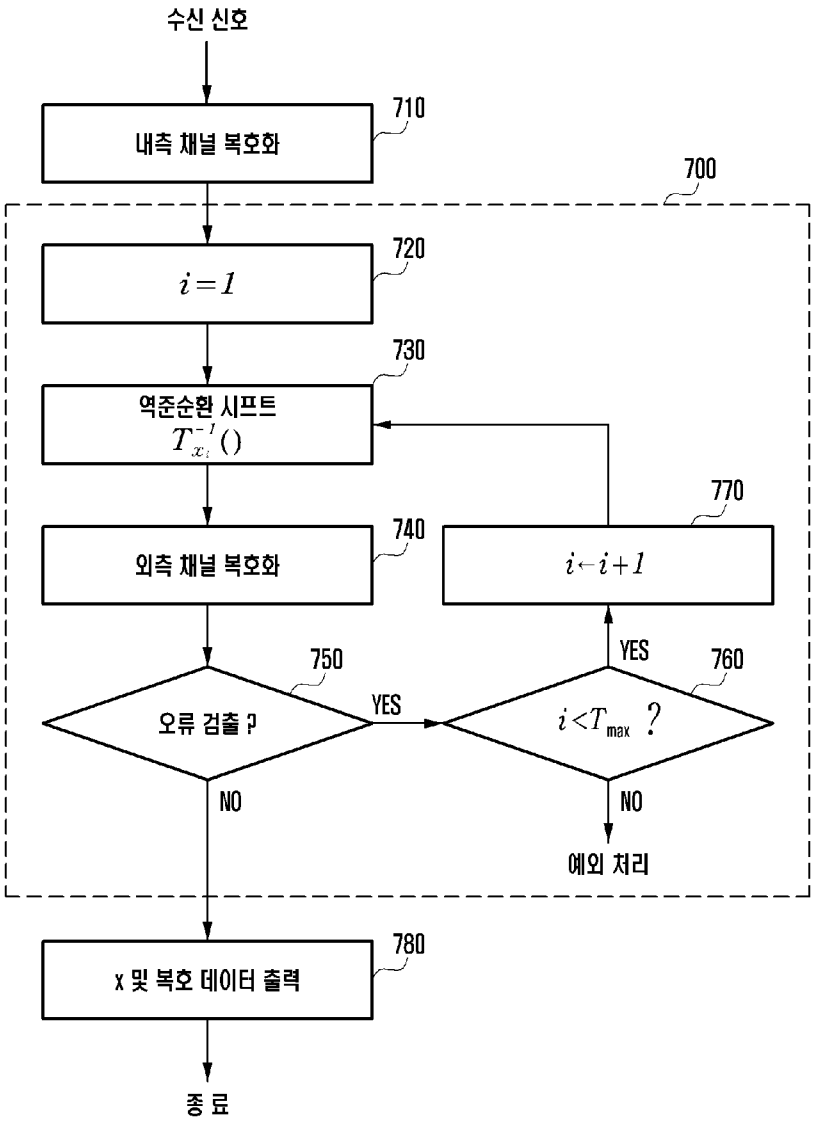
[도5]



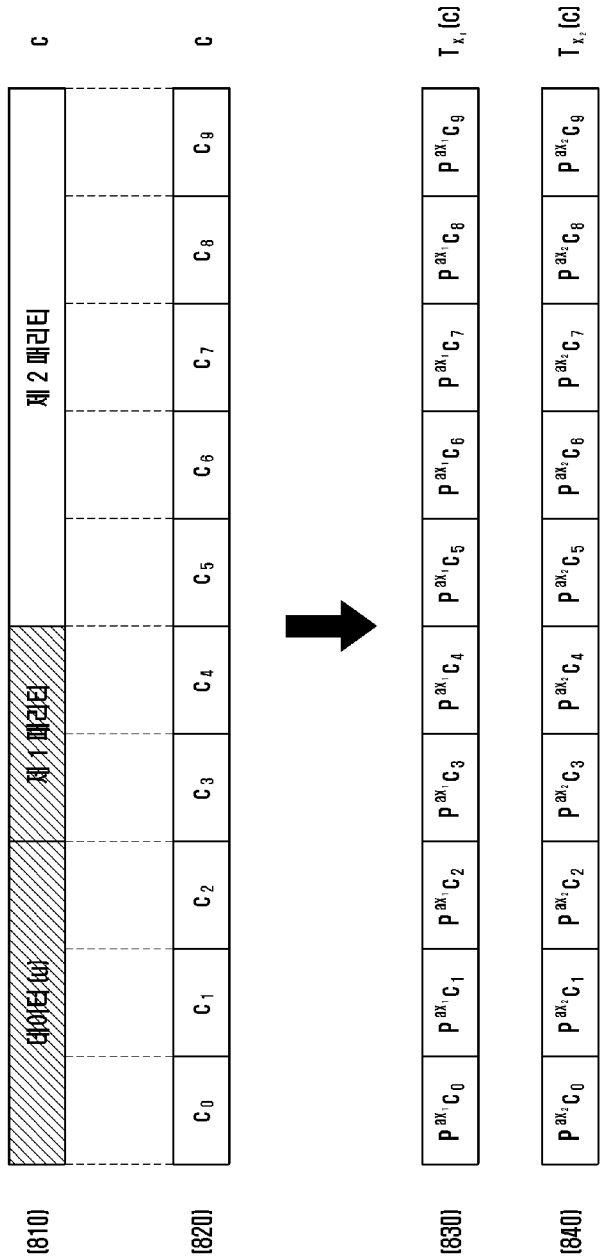
[도6]


r
610
내측 채널 복호기
$\hat{s} = (\hat{u}, \hat{D}_1)$
620
역준순환 변환기
$T_x^{-1}(\hat{s})$
630
외측 채널 복호기
$x = \hat{x}, T_x^{-1}(\hat{s})$
640
제어기

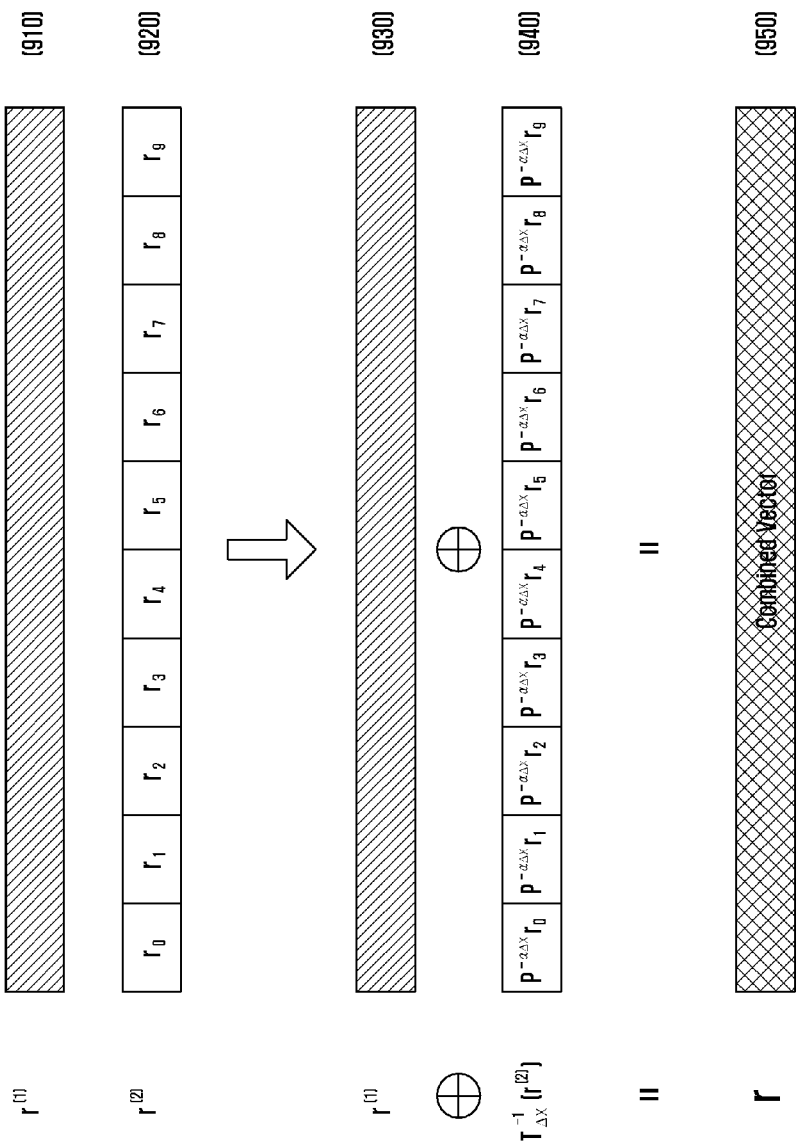
[도7]


수신 신호
710
내측 채널 복호화
700
720
$i=1$
730
역준순환 시프트
$T_{x_i}^{-1}()$
740
외측 채널 복호화
770
$i \leftarrow i+1$
750
오류 검출 ?
YES
760
$i<T_{max}$?
YES
NO
NO
예외 처리
780
x 및 복호 데이터 출력
종 료

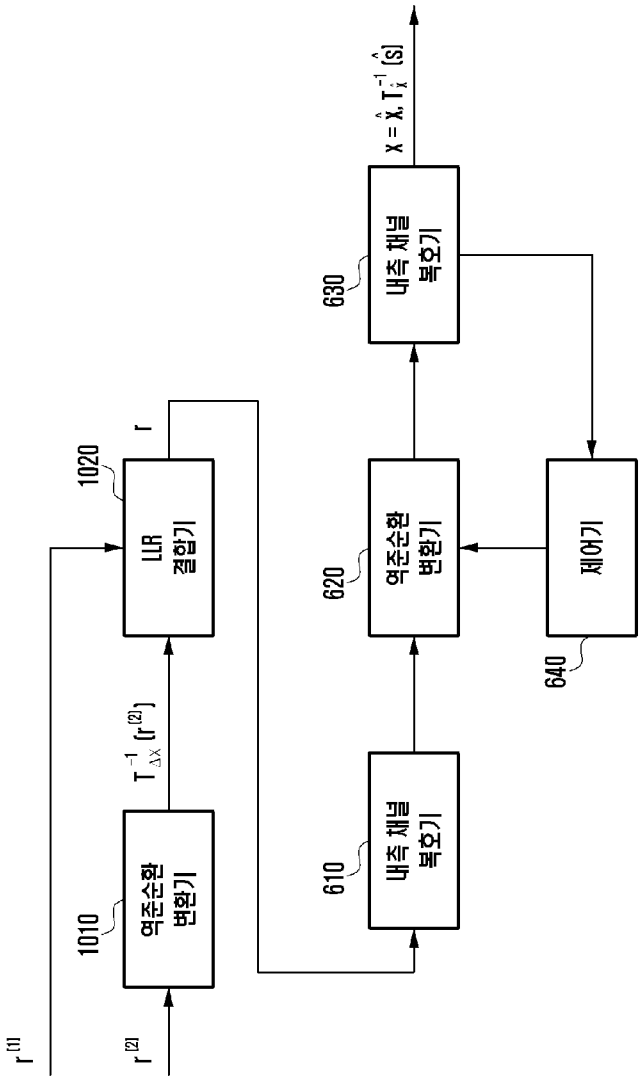
[도8]


c
c
$T_{x_1}(c)$
$T_{x_2}(c)$
데이터 비
제 1 패리티
제 2 패리티
c_0 c_1 c_2 c_3 c_4 c_5 c_6 c_7 c_8 c_9
$P^{ax_1}c_0$ $P^{ax_1}c_1$ $P^{ax_1}c_2$ $P^{ax_1}c_3$ $P^{ax_1}c_4$ $P^{ax_1}c_5$ $P^{ax_1}c_6$ $P^{ax_1}c_7$ $P^{ax_1}c_8$ $P^{ax_1}c_9$
$P^{ax_2}c_0$ $P^{ax_2}c_1$ $P^{ax_2}c_2$ $P^{ax_2}c_3$ $P^{ax_2}c_4$ $P^{ax_2}c_5$ $P^{ax_2}c_6$ $P^{ax_2}c_7$ $P^{ax_2}c_8$ $P^{ax_2}c_9$
(810)
(820)
(830)
(840)

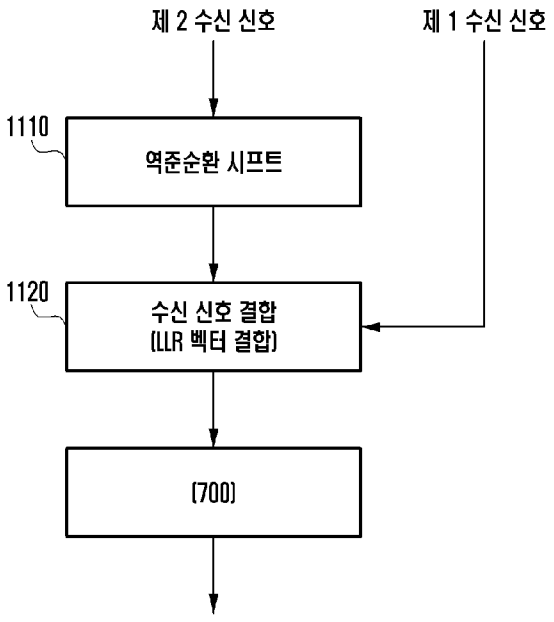
[도9]


(910)
(920)
(930)
(940)
(950)
r0
r1
r2
r3
r4
r5
r6
r7
r8
r9
Combined Vector
r(1)
r(2)
r(1)
T-1ΔX(r(2))
r

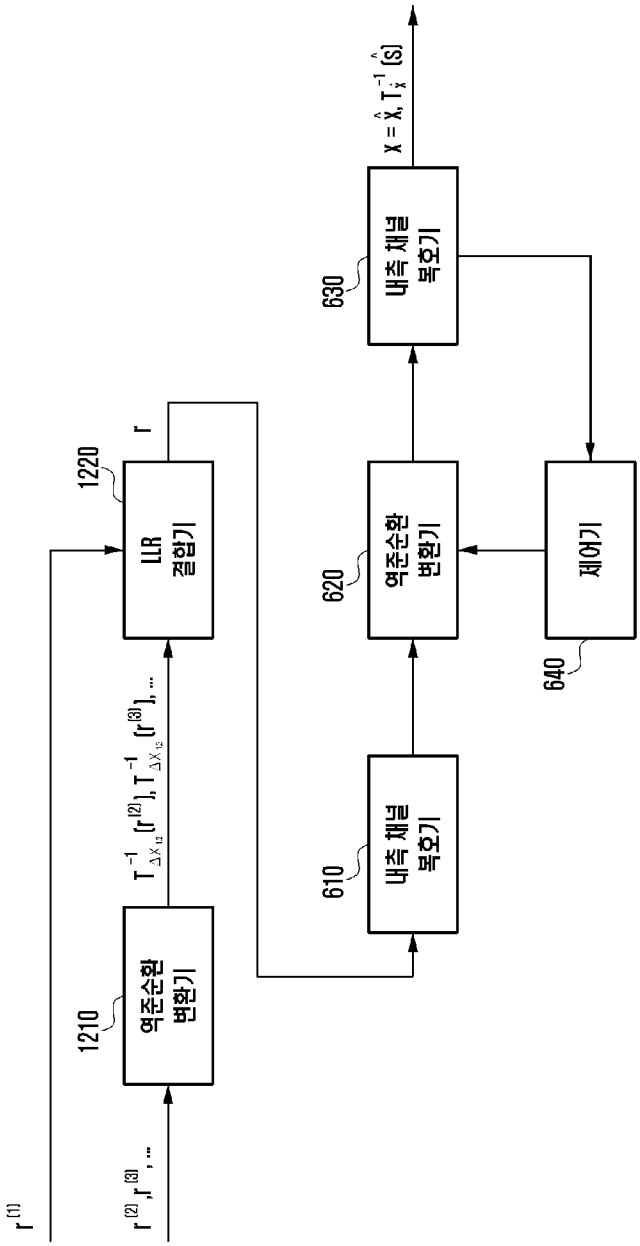
[도10]


$\hat{x} = \hat{x}, T_{\hat{x}}^{-1}(\hat{s})$
630
내측 채널 복호기
620
역준순환 변환기
640
제어기
610
내측 채널 복호기
1020
LLR 결합기
r
1010
역준순환 변환기
$T_{\Delta x}^{-1}(r^{[2]})$
$r^{[1]}$
$r^{[2]}$

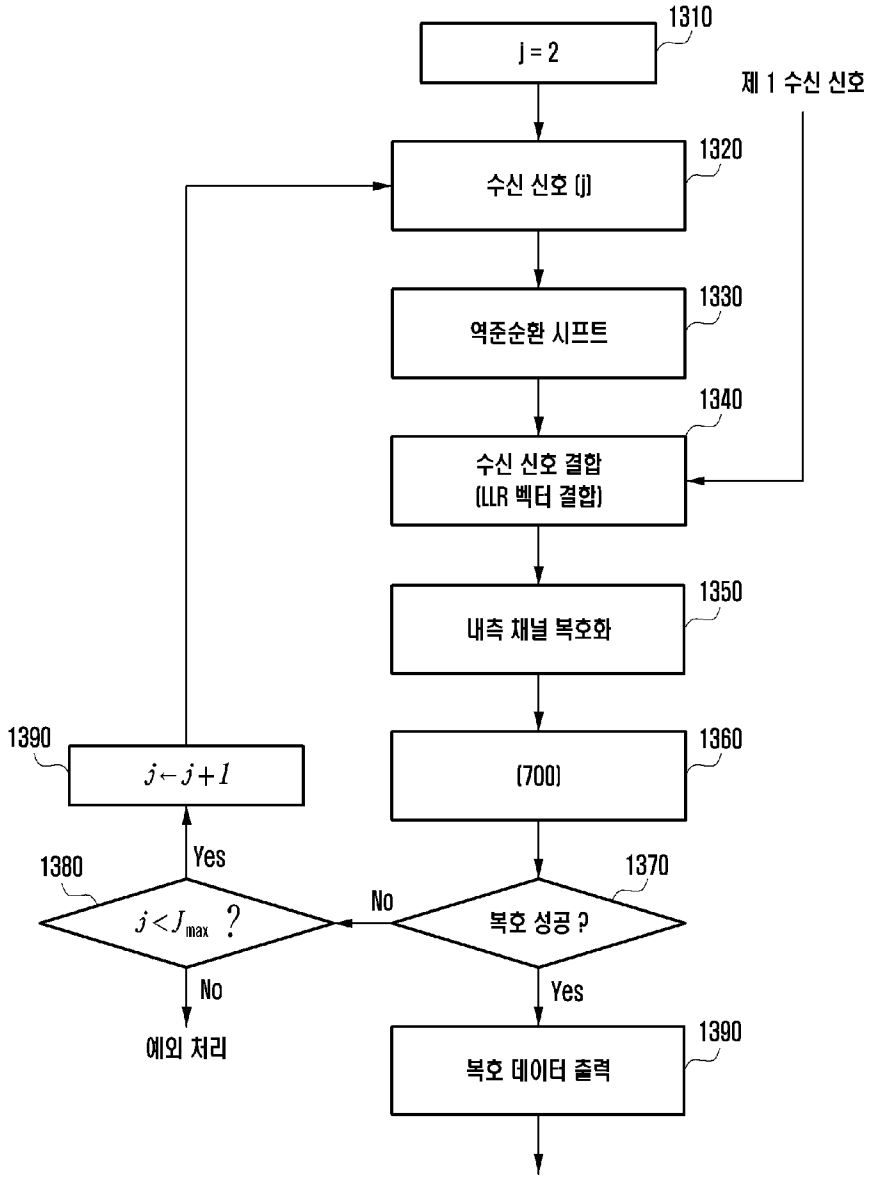
[도11]


제 2 수신 신호
제 1 수신 신호
1110
역준순환 시프트
1120
수신 신호 결합
(LLR 벡터 결합)
(700)

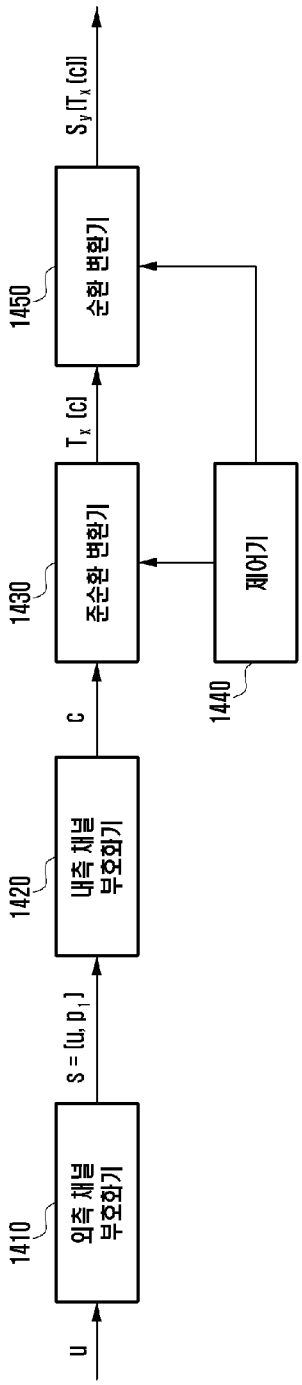
[도12]


r(1)
r(2), r(3), ...
1210
역준순환 변환기
T-1 ΔX12 [r(2)], T-1 ΔX12 [r(3)], ...
1220
LLR 결합기
r
610
내측 채널 복호기
620
역준순환 변환기
630
내측 채널 복호기
640
제어기
x = X̂, T-1 X̂ (ŝ)

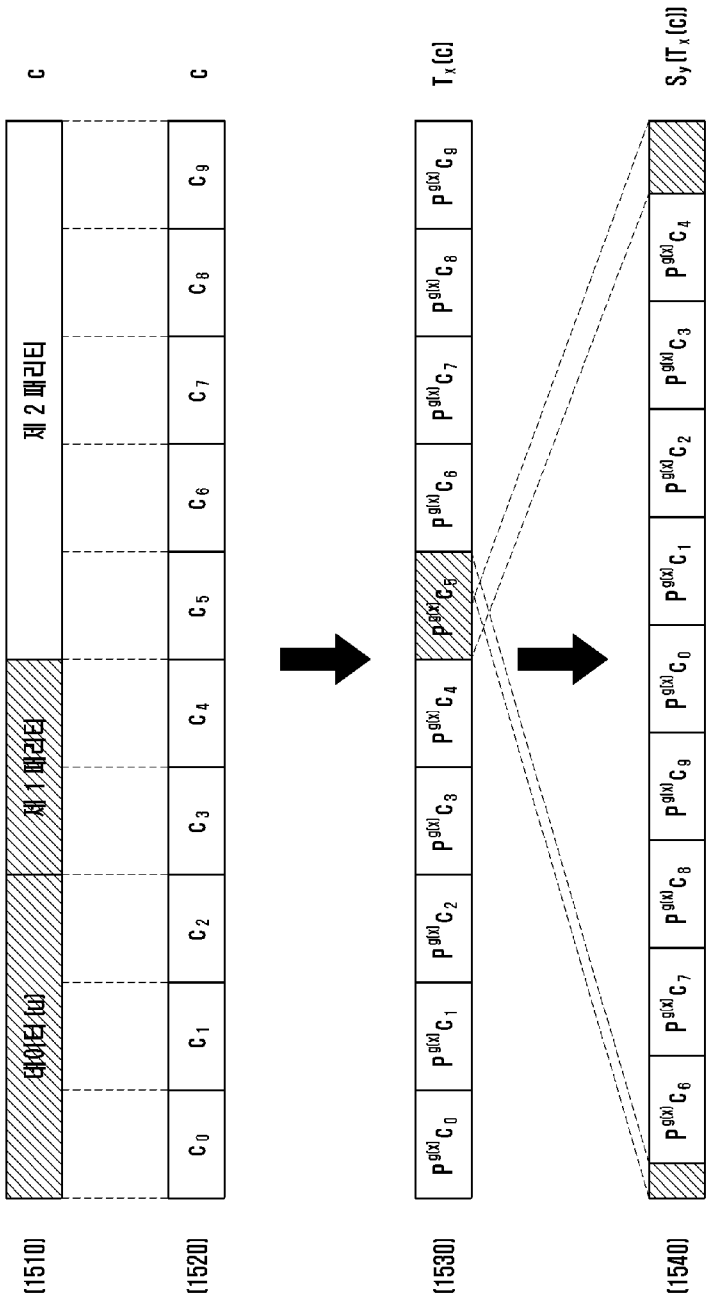
[도13]


1310
j = 2
제 1 수신 신호
1320
수신 신호 (j)
1330
역준순환 시프트
1340
수신 신호 결합
(LLR 벡터 결합)
1350
내측 채널 복호화
1360
(700)
1370
복호 성공 ?
No
Yes
1380
$j < J_{max}$?
Yes
No
1390
$j \leftarrow j+1$
에외 처리
1390
복호 데이터 출력

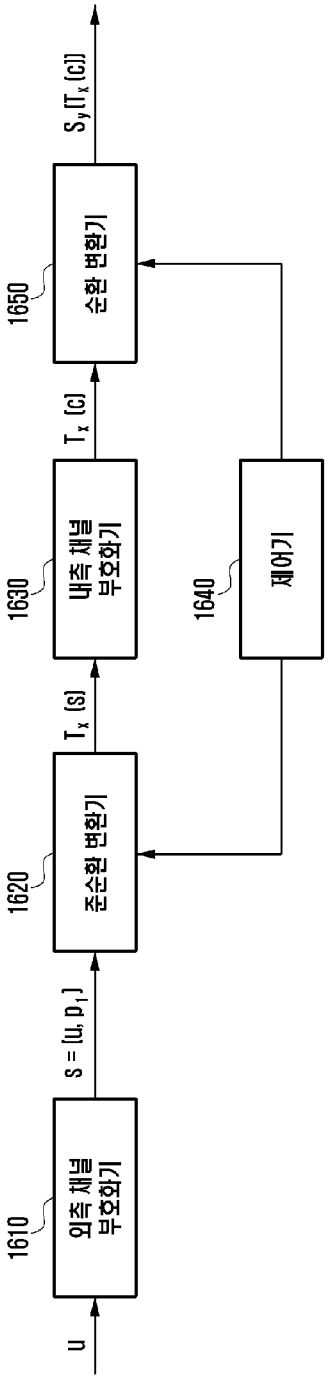
[도14]


u
1410
외측 채널 부호화기
s = [u, p1]
1420
내측 채널 부호화기
c
1430
준순환 변환기
1440
제어기
Tx (c)
1450
순환 변환기
Sy (Tx (c))

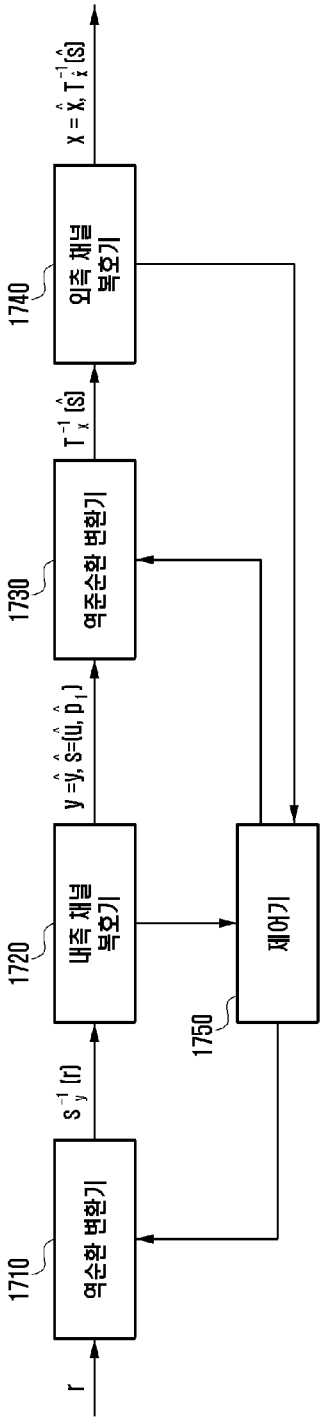
[도15]


c
c
$T_x(c)$
$S_y[T_x(c)]$
데이터(D)
제 1 패리티
제 2 패리티
c_0 c_1 c_2 c_3 c_4 c_5 c_6 c_7 c_8 c_9
$P^{g(x)}c_0$ $P^{g(x)}c_1$ $P^{g(x)}c_2$ $P^{g(x)}c_3$ $P^{g(x)}c_4$ $P^{g(x)}c_5$ $P^{g(x)}c_6$ $P^{g(x)}c_7$ $P^{g(x)}c_8$ $P^{g(x)}c_9$
$P^{g(x)}c_6$ $P^{g(x)}c_7$ $P^{g(x)}c_8$ $P^{g(x)}c_9$ $P^{g(x)}c_0$ $P^{g(x)}c_1$ $P^{g(x)}c_2$ $P^{g(x)}c_3$ $P^{g(x)}c_4$
[1510]
[1520]
[1530]
[1540]

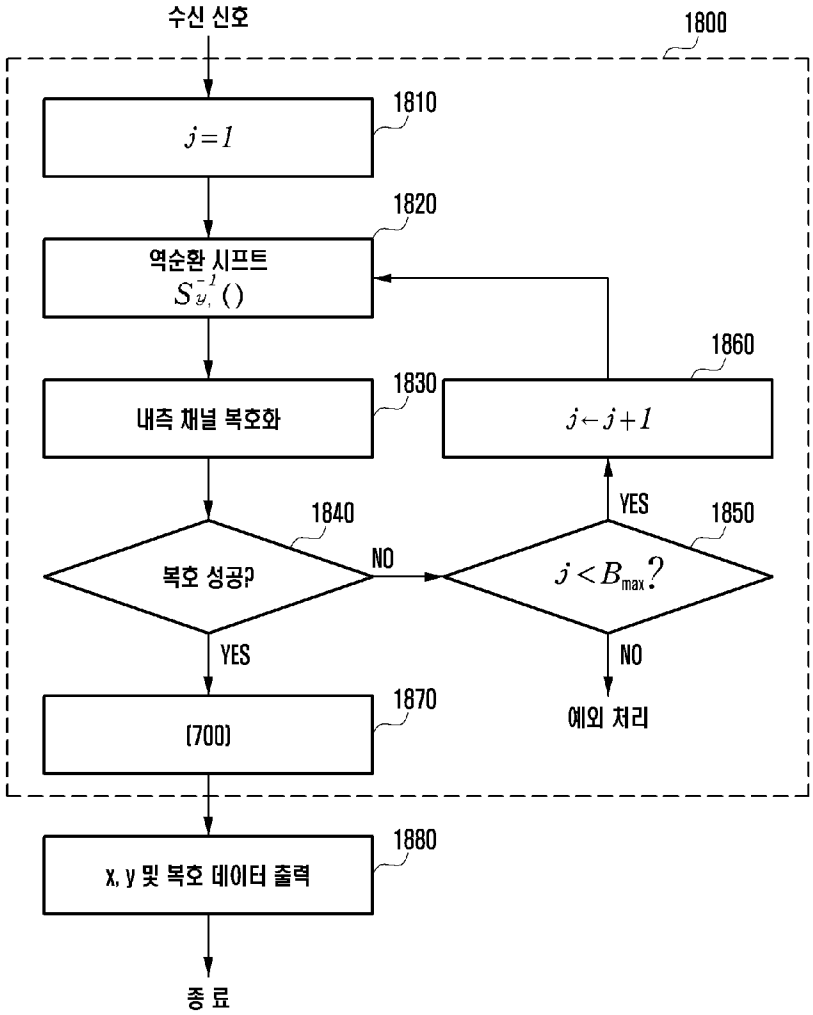
[도16]


u
1610
외측 채널 부호화기
s = [u, p1]
1620
준순환 변환기
Tx (s)
1630
내측 채널 부호화기
Tx (c)
1650
순환 변환기
Sy[Tx (c)]
1640
제어기

[도17]


r
1710
역순환 변환기
$s_y^{-1}(r)$
1720
내측 채널 복호기
$\hat{y} = \hat{y}, \hat{s} = (\hat{u}, \hat{p}_1)$
1730
역준순환 변환기
$T_x^{-1}(\hat{s})$
1740
외측 채널 복호기
$\hat{x} = \hat{x}, T_x^{-1}(\hat{s})$
1750
제어기

[도18]


수신 신호
1800
1810
$j=1$
1820
역순환 시프트
$S_{v_j}^{-1}()$
1830
내측 채널 복호화
1840
복호 성공?
NO
YES
1850
$j<B_{max}?$
YES
NO
1860
$j \leftarrow j+1$
예외 처리
1870
{700}
1880
x, y 및 복호 데이터 출력
종 료

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2018/005094

A. CLASSIFICATION OF SUBJECT MATTER

H04L 1/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L 1/00; H04N 7/56; H03M 13/11; H03M 13/00; G06F 11/10; H03M 13/03; H03M 13/29; H04B 1/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean Utility models and applications for Utility models: IPC as above
Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: channel coding, channel decoding, outer side channel code, inner side channel code, quasi-circulation property, blind decoding

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 3001571 A1 (ALCATEL LUCENT) 30 March 2016 See paragraphs [0011], [0016], [0019], [0026]-[0028], [0043], [0053], [0075]-[0076], [0083]-[0084], [0096]-[0097], [0105]-[0109], [0122]-[0123], [0155]; and figures 1, 8, 11, 19.	1-4,9-12
Y		5-8,13-15
Y	US 2012-0198305 A1 (ABU-SURRA, Shadi et al.) 02 August 2012 See paragraphs [0006]-[0008], [0031]-[0032], [0037], [0051]; and figure 4.	5-8,13-15
A	KR 10-2016-0106474 A (SAMSUNG ELECTRONICS CO., LTD.) 12 September 2016 See paragraphs [0018]-[0029], [0241], [0282]-[0286], [0638]-[0641]; and figures 5-8, 23-24.	1-15
A	US 2009-0097532 A1 (MOLEV-SHTEIMAN, Arkady et al.) 16 April 2009 See paragraphs [0024], [0033], [0036], [0044]; and figure 6.	1-15
A	US 2012-0320994 A1 (LOGHIN, Nabil et al.) 20 December 2012 See paragraphs [0024], [0112], [0143], [0193]-[0194], [0204]; and figures 3A-3B.	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
30 AUGUST 2018 (30.08.2018)	**30 AUGUST 2018 (30.08.2018)**

Name and mailing address of the ISA/KR
Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsa-ro, Seo-gu, Daejeon, 35208, Republic of Korea
Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2018/005094

Patent document cited in search report	Publication date	Patent family member	Publication date
EP 3001571 A1	30/03/2016	WO 2016-045862 A1	31/03/2016
US 2012-0198305 A1	02/08/2012	KR 10-2013-0140780 A	24/12/2013
		US 2011-0255631 A1	20/10/2011
		US 8635517 B2	21/01/2014
		WO 2012-105795 A2	09/08/2012
		WO 2012-105795 A3	13/12/2012
KR 10-2016-0106474 A	12/09/2016	AU 2016-226721 A1	09/09/2016
		AU 2016-226721 B2	05/07/2018
		CA 2976628 A1	09/09/2016
		CN 107408951 A	28/11/2017
		KR 10-2017-0130322 A	28/11/2017
		MX 2017011080 A	10/11/2017
		US 2016-0261281 A1	08/09/2016
		US 2016-0261289 A1	08/09/2016
		WO 2016-140515 A1	09/09/2016
US 2009-0097532 A1	16/04/2009	US 2008-0274711 A1	06/11/2008
		US 2009-0060000 A1	05/03/2009
		US 2010-0246634 A9	30/09/2010
		US 2010-0246640 A9	30/09/2010
		US 2011-0105039 A1	05/05/2011
		US 7890059 B2	15/02/2011
		US 8208857 B2	26/06/2012
US 2012-0320994 A1	20/12/2012	AU 2011-219954 A1	01/09/2011
		AU 2011-219954 B2	15/01/2015
		CN 102783038 A	14/11/2012
		CN 102783038 B	10/12/2014
		EP 2540002 A2	02/01/2013
		JP 2013-520900 A	06/06/2013
		JP 5805673 B2	04/11/2015
		RU 2012141041 A	10/04/2014
		TW 201206090 A	01/02/2012
		TW I581578 B	01/05/2017
		US 8887030 B2	11/11/2014
		WO 2011-104182 A2	01/09/2011
		WO 2011-104182 A3	17/11/2011

국 제 조 사 보 고 서

국제출원번호
PCT/KR2018/005094

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H04L 1/00(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H04L 1/00; H04N 7/56; H03M 13/11; H03M 13/00; G06F 11/10; H03M 13/03; H03M 13/29; H04B 1/10

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 채널 부호화, 채널 복호화, 외측 채널 코드, 내측 채널 코드, 준 순환 특성, 블라인드 디코딩

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	EP 3001571 A1 (ALCATEL LUCENT) 2016.03.30 단락 [0011], [0016], [0019], [0026]-[0028], [0043], [0053], [0075]-[0076], [0083]-[0084], [0096]-[0097], [0105]-[0109], [0122]-[0123], [0155]; 및 도면 1, 8, 11, 19 참조.	1-4,9-12
Y		5-8,13-15
Y	US 2012-0198305 A1 (SHADI ABU-SURRA 등) 2012.08.02 단락 [0006]-[0008], [0031]-[0032], [0037], [0051]; 및 도면 4 참조.	5-8,13-15
A	KR 10-2016-0106474 A (삼성전자주식회사) 2016.09.12 단락 [0018]-[0029], [0241], [0282]-[0286], [0638]-[0641]; 및 도면 5-8, 23-24 참조.	1-15
A	US 2009-0097532 A1 (ARKADY MOLEV-SHTEIMAN 등) 2009.04.16 단락 [0024], [0033], [0036], [0044]; 및 도면 6 참조.	1-15
A	US 2012-0320994 A1 (NABIL LOGHIN 등) 2012.12.20 단락 [0024], [0112], [0143], [0193]-[0194], [0204]; 및 도면 3A-3B 참조.	1-15

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

"&" 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일	국제조사보고서 발송일
2018년 08월 30일 (30.08.2018)	2018년 08월 30일 (30.08.2018)

ISA/KR의 명칭 및 우편주소
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)
팩스 번호 +82-42-481-8578

심사관
진상범
전화번호 +82-42-481-8398

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2018/005094

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
EP 3001571 A1	2016/03/30	WO 2016-045862 A1	2016/03/31
US 2012-0198305 A1	2012/08/02	KR 10-2013-0140780 A	2013/12/24
		US 2011-0255631 A1	2011/10/20
		US 8635517 B2	2014/01/21
		WO 2012-105795 A2	2012/08/09
		WO 2012-105795 A3	2012/12/13
KR 10-2016-0106474 A	2016/09/12	AU 2016-226721 A1	2016/09/09
		AU 2016-226721 B2	2018/07/05
		CA 2976628 A1	2016/09/09
		CN 107408951 A	2017/11/28
		KR 10-2017-0130322 A	2017/11/28
		MX 2017011080 A	2017/11/10
		US 2016-0261281 A1	2016/09/08
		US 2016-0261289 A1	2016/09/08
		WO 2016-140515 A1	2016/09/09
US 2009-0097532 A1	2009/04/16	US 2008-0274711 A1	2008/11/06
		US 2009-0060000 A1	2009/03/05
		US 2010-0246634 A9	2010/09/30
		US 2010-0246640 A9	2010/09/30
		US 2011-0105039 A1	2011/05/05
		US 7890059 B2	2011/02/15
		US 8208857 B2	2012/06/26
US 2012-0320994 A1	2012/12/20	AU 2011-219954 A1	2011/09/01
		AU 2011-219954 B2	2015/01/15
		CN 102783038 A	2012/11/14
		CN 102783038 B	2014/12/10
		EP 2540002 A2	2013/01/02
		JP 2013-520900 A	2013/06/06
		JP 5805673 B2	2015/11/04
		RU 2012141041 A	2014/04/10
		TW 201206090 A	2012/02/01
		TW I581578 B	2017/05/01
		US 8887030 B2	2014/11/11
		WO 2011-104182 A2	2011/09/01
		WO 2011-104182 A3	2011/11/17