(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[6]
G02F 1/136

(45) 공고일자 2005년10월28일
(11) 등록번호 10-0509661
(24) 등록일자 2005년08월16일

(21) 출원번호 10-1997-0047741
(22) 출원일자 1997년09월19일

(65) 공개번호 10-1998-0024765
(43) 공개일자 1998년07월06일

(30) 우선권주장 96-271614 1996년09월20일 일본(JP)

(73) 특허권자 가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398

샤프 가부시키가이샤
일본 오사까후 오사까시 아베노꾸 나가이께쪼 22방 22고

(72) 발명자 구보타 야스시
일본 나라켄 사쿠라시 아사쿠라다이니시 5-1093-267

고야마 준
일본 가나가와켄 아쓰기시 하세 398 한도타이 에네루기 겐쿠쇼 가부시키가이샤 내

가토 겐이찌
일본 히로시마켄 히로시마시 히가시 하치혼마쓰 이이다 1484-6 라포르트 가모 209

(74) 대리인 정상구
이병호
신현문
이범래

심사관 : 임동재

(54) 표시장치

요약

작은 진폭들의 입력 신호들을 수신하고, 외부 부착 레벨 시프팅 회로를 필요치 않는 활성 매트릭스 액정 표시 장치가 개시된다. 활성 매트릭스 액정 표시 장치는 제어 신호, 클록 신호, 시동 펄스 신호와 같은 여러 입력 신호를 증폭하고 이 증폭된 신호를 주변 구동 회로에 공급하기 위한 레벨 시프팅 회로를 구비한다. 이들 주변 구동 회로는 활성 매트릭스 회로를 구동한다. 레벨 시프팅 회로는 폴리실리콘 TFT를 포함하는 차동 증폭기로 구성된다. 이 증폭기는 아날로그 증폭기이다. 이 레벨 시프팅 회로는 활성 매트릭스 회로 및 주변 구동 회로와 동일한 기판 상에 제조된다. 입력 신호의 진폭이 작은 경우에도, 레벨 시프팅 회로가 양호하게 동작할 수 있다. 어떠한 외부 부착 레벨 시프팅 회로도 필요치 않으므로, 비용을 절감할 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명에 따른 액정 표시 장치의 블록도.

도 2는 TFT를 사용하는 활성 매트릭스 회로의 단면도.

도 3a와 도 3b는 비정질 실리콘 TFT를 사용하는 종래 기술의 활성 매트릭스 표시 장치의 평면도.

도 4는 폴리실리콘 TFT를 사용하는 종래 기술의 활성 매트릭스 표시 장치의 평면도.

도 5는 종래 기술의 레벨 시프팅 회로의 회로도.

도 6은 종래 기술의 액정 표시 장치의 블록도.

도 7은 본 발명에 따른 액정 표시 장치에서 사용하는 차동 증폭기의 회로도.

도 8은 본 발명에 따른 액정 표시 장치에서 사용하는 다른 차동 증폭기의 회로도.

도 9a 내지 도 9d는 본 발명에 따라 액정 표시 장치를 제조하기 위한 저온 폴리실리콘 공정 단계를 나타내기 위한 단면도.

도 10a와 도 10b는 본 발명에 따라 액정 표시 장치를 제조하기 위한 다른 저온 폴리실리콘 공정 단계를 나타내기 위한 단면도.

<도면의 주요 부분에 대한 부호의 설명>

100 : 절연 기판

101 : 신호라인 구동 회로

102 : 주사라인 구동 회로

103 : 활성 매트릭스 회로

104 : 신호라인 차동 증폭기

105 : 주사라인 차동 증폭기

106 : 외부 제어 회로

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

발명의 배경

1. 발명의 분야

본 발명은 활성 매트릭스 액정 표시 장치(active matrix liquid crystal display device)와 같은 표시 장치에 관한 것으로서, 특히 활성 매트릭스 회로들뿐만 아니라 구동 회로들 갖는 기판을 포함하는 모노리식(monolithic) 활성 매트릭스 액정 표시 장치에 관한 것이다.

2. 관련 기술의 설명

활성 매트릭스 장치가 도 2에 도시되고 교차지점들에서 만나는 주사라인들(201)과 신호라인들(202)을 포함한다. 액정 물질(204)은 각 교차지점에 픽셀로서 배치되어 있다. 각 픽셀은 스위칭 장치(203)를 구비한다. 픽셀들에 대한 정보들은 스위칭 장치들을 턴온/턴오프하여 표시한다. 예를 들어, 액정 물질을 이러한 표시 장치에서 표시 매체로서 사용한다. 본 발명에서는, 스위칭 장치들로서 세 단자, 즉 게이트, 소스, 드레인을 각각 갖는 박막 트랜지스터(TFT)들을 사용한다.

본 명세서에서는, 매트릭스 구조에서 행(row)은 주사라인(게이트 라인)들을 나타내는데, 이들은 서로 평행하게 뻗어있고 그 행에 있는 TFT의 게이트 전극과 연결되어 있다. 매트릭스 구조에서 열(column)은 신호라인(소스 라인)들을 나타내는데, 이들은 서로 평행하게 뻗어있고 그 열에 있는 TFT의 소스(또는 드레인) 전극과 연결되어 있다. 주사라인을 구동하기 위한 회로를 주사라인 구동 회로라고 부른다. 신호라인을 구동하기 위한 회로를 신호라인 구동 회로라고 부른다. 박막 트랜지스터는 TFT라고 부른다.

도 3a와 도 3b는 종래 기술의 활성 매트릭스 액정 표시 장치를 도시한다. 이 액정 표시 장치는 비정질 실리콘(amorphous silicon)으로 구성된 TFT를 사용하여 활성 매트릭스 회로를 구성한다. 주사라인 구동 회로와 신호라인 구동 회로는 각각 단결정 실리콘 기판을 사용한 집적 회로로 구성된다. 전형적으로, TAB 기술에 의해 단결정 실리콘 구동 회로 IC(301)는 비정질 실리콘 TFT로 구성된 활성 매트릭스 회로(302)의 외부 주변에 장착된다(도 3a). 한편, 단결정 실리콘 구동 회로 IC 칩(303)은 COG(실리콘-온-글래스) 기술에 의해 장착된다(도 3b).

종래 기술의 액정 표시 장치에는 다음과 같은 문제점이 있다. 먼저, 신뢰도에 문제가 있는데, 이는 주사라인 및 신호라인 구동 회로가 TAB 또는 와이어 본딩에 의해 활성 매트릭스 회로의 주사라인과 신호라인에 각각 연결되어 있기 때문이다.

예를 들어, 표시 장치를 비디오 그래픽스 어레이(VGA) 표준에 따라 구성하는 경우에, 1920개의 신호라인과 480개의 주사라인이 존재한다. 해상도가 증가함에 따라, 이들 숫자는 매년 증가하는 경향이다. 액정 표시 장치를 사용하여 비디오 카메라용이나 프로젝터용의 뷰파인더(viewfinder)를 제조하는 경우에, 전체 표시 장치를 소형으로 만들 필요가 있다. TAB을 사용하여 제조한 액정 표시 장치는 큰 공간을 필요로 하기 때문에 이러한 응용에는 적합하지 않다.

이러한 문제를 제거한 활성 매트릭스 액정 표시 장치를 제조하기 위해서 폴리실리콘을 사용하여 구성한 TFT가 개발되었다. 도 4는 이러한 장치를 도시하고 있는데, 이 장치에서는 절연 기판(400)이 유리등으로 구성되어 있다. 기판(400) 상에, 신호라인 구동 회로(401)와 주사라인 구동 회로(402)가 폴리실리콘 TFT로 구성되어 있고 이와 동시에 TFT로 활성 매트릭스 회로(403)가 구성되어 있다. 폴리실리콘 TFT는 고온 폴리실리콘 공정에 의해 제조될 수 있다. 즉, 고온 폴리실리콘 TFT는 1000℃ 이상의 온도에서 수정 기판상에 형성된다. 또한, 저온 폴리실리콘 TFT는 650℃ 이하의 저온 공정에 의해 유리 기판상에 형성된다.

비정질 실리콘 TFT의 이동도(mobility)는 약 0.5 ㎠/V sec이다. 반면, 폴리실리콘 TFT의 이동도는 30 ㎠/V sec 이상으로 설정할 수 있고, 따라서 MHz 단위 정도의 주파수를 갖는 신호로도 동작시킬 수 있다.

활성 매트릭스 액정 표시 장치의 구동에 디지털 구동 회로와 아날로그 구동회로가 모두 사용가능하다. 디지털 회로는 아날로그 회로보다 더 많은 장치를 구비하므로, 폴리실리콘 TFT를 채용하는 경우에 아날로그 구동 회로를 사용하는 것이 일반적이다. 주사라인 구동 회로와 신호라인 구동 회로 중에는 시프트 레지스터(shift register)를 사용하는 유형이 있다. 다른 유형의 구동 회로에서는 디코더를 사용한다. 전술한 바와 같이 저온 폴리실리콘 TFT를 사용하는 구동 회로에는 다음과 같은 단점이 있다.

저온 폴리실리콘 TFT 공정은 단결정 실리콘 트랜지스터보다 이동도가 작고 문턱값(threshold values)이 높다. 따라서, 1 MHz 이상으로 구동되는 TFT를 사용하여 입력 영상 신호를 샘플링한다고 가정하면, 전원 전압을 예컨대 약 15~18V로 설정할 필요가 있다.

그러나, 액정 표시 장치의 구동 회로를 제어하기 위한 회로는 일반적으로 단결정 실리콘을 사용한 집적회로로 구성된다. 동작 전압은 약 5V이다. 따라서, 출력신호는 약 5V이다. 이 조건하에서는, 저온 폴리실리콘 TFT으로 구성된 구동 회로를 제어하는 것이 곤란하다.

최근, 단결정 실리콘으로 구성된 IC를 구동하기 위한 전원 전압은 낮아지는 경향이다. 제어 회로의 전원 전압이 5V라면, 문턱값을 약 2V로 억제함으로써 도 5에 도시된 바와 같이 디지털로 동작하고 N채널 TFT(501, 502)와 P채널 TFT(503, 504)로 구성된 레벨 시프팅 회로(level-shifting circuit)가 구성될 수 있다. 이 레벨 시프팅 회로는 보통의 저주파 CMOS 회로에 채용된다. 그러나, IC의 전원 전압이 3V인 경우에는, 문턱값이 1V 이하가 되지 않으면 전술한 레벨 시프팅 회로를 더 낮은 주파수에서도 동작시키는 것이 곤란하다.

따라서, 도 6에 도시된 바와 같이, 전용의 단결정 IC나 외부 부착 트랜지스터로 구성된 레벨 시프팅 회로를 단결정 실리콘으로 이루어진 제어 회로(605)와 신호라인 구동 회로(601) 및 주사라인 구동 회로(602) 사이에 삽입하여, 유리등의 절연 기판(600) 상에 제조된 활성 매트릭스 회로(603)를 구동한다. 신호라인 구동 회로(601)와 주사라인 구동 회로(602)는 기판(600) 상에 저온 폴리실리콘 TFT로부터 제조된다. 레벨 시프팅 회로를 외부적으로 부착한 경우에는, 처리하는 신호가 증가함에 따라서 외부에 부착되는 레벨 시프팅 회로의 개수도 늘어나게 된다. 이에 의해 비용이 증가하게 된다.

발명이 이루고자 하는 기술적 과제

발명의 요약

전술한 문제들은 절연 기판; 스위칭 장치로서 TFT를 사용하는 활성 매트릭스 회로; 상기 활성 매트릭스 회로를 구동하기 위한 신호라인 구동 회로와 주사라인 구동 회로; 및 하나 이상의 차동 증폭기를 포함하는 활성 매트릭스 액정 표시 장치에 의해 해결된다. 활성 매트릭스 회로, 신호라인 구동 회로, 주사라인 구동 회로, 그리고 차동 증폭기는 모두 절연 기판상에 제조된다. 차동 증폭기는 TFT로 구성되고 한 쌍의 입력단자로 인입되는 비반전 및 반전 입력 신호를 증폭한다. 증폭된 신호는 신호라인 구동 회로 또는 주사라인 구동 회로로 보내진다.

본 발명의 한 특징에 따르면, 전술한 입력 신호의 진폭은 5V 미만이다.

본 발명의 다른 특징에 따르면, 전술한 차동 증폭기는 소스가 서로 연결된 복수의 TFT들로 구성된 차동 회로를 포함하고, 정전류원(constant-current source)이 상기 차동 회로에 연결된다.

본 발명의 다른 특징에 따르면, 전술한 차동 증폭기는 소스가 서로 연결된 복수의 TFT들로 구성된 아날로그 증폭기이다. 상기 차동 증폭기에는 정전류원이 연결되어 있다. 상기 차동 증폭기로부터의 출력은 소스 접지형 증폭기 회로(source-grounded amplifier circuit)에 의해 증폭된다.

본 발명의 다른 특징에 따르면, 전술한 차동 증폭기는 최대 공정 온도가 650 ℃ 이하인 저온 공정에 의해 제조된 저온 폴리실리콘 TFT를 포함한다.

전술한 구조에서, 상기 입력 신호는 주사라인 구동 회로와 신호라인 구동 회로를 제어하기 위한 제어 신호, 클록 신호 등을 의미한다. 각 주사라인 및 신호라인 구동 회로는 주로 시프트 레지스터나 디코더로 구성된다.

본 발명에 따른 활성 매트릭스 회로는 제어 신호, 클록 신호, 및 시동 펄스 신호와 같은 입력 신호를 증폭하기 위한 레벨 시프팅 회로(level-shifting circuit)를 포함하는 주변 구동 회로에 의해 구동된다. 각 레벨 시프팅 회로는 종래의 디지털 모드가 아닌 아날로그 모드에서 동작한다. 이들 레벨 시프팅 회로는 활성 매트릭스 회로 및 주변 구동 회로와 동일한 기판상에 제조된다. 결과적으로, 액정 표시 장치로 입력되는 신호의 진폭이 작은 경우에도(즉, 제어 회로의 전원 전압이 5V 이하인 경우에도), 레벨 시프팅 동작이 양호하게 수행될 수 있다. 또한, 어떠한 외부적으로 부착된 레벨 시프팅 회로도 불필요하다. 따라서, 비용을 절감할 수 있다.

본 발명의 다른 목적 및 특징은 본 발명의 설명 중에 드러날 것이다.

발명의 구성 및 작용

실시예 1

도 1을 참조하면, 본 발명에 따라 구동 회로를 구비한 활성 매트릭스 액정 표시 장치가 도시되어 있다. 이 액정 표시 장치는 절연 기판(100)을 포함하는데, 이 위에는 활성 매트릭스 회로(103), 신호라인 구동 회로(101), 주사라인 구동 회로(102), 신호라인 차동 증폭기(104), 그리고 주사라인 차동 증폭기(105)가 제조되어 있다. 신호라인 구동 회로(101)와 주사라인 구동 회로(102)는 활성 매트릭스 회로(103)를 구동한다. 신호라인 차동 증폭기(104)와 주사라인 차동 증폭기(105)는 구동 회로(101, 102) 사이에 위치한다.

외부 제어 회로(106)는 단결정 IC로 구성되고 신호라인 구동 회로(101)와 주사라인 구동 회로(102)를 구동하기 위한 신호를 생성한다. 이들 신호는 표시 장치로 공급된다. 일반적으로, 신호의 진폭은 액정 표시 장치 내부의 전원 전압보다 낮은데, 이 전원 전압은 대략 3V 내지 5.5V이다.

도 7은 전술한 차동 증폭기의 예를 도시한다. 도시된 차동 증폭기는 그 소스가 서로 연결되어 정전류(constant current)로 동작하는 차동 회로를 형성하는 TFT를 포함한다. 따라서, 차동 회로의 하나 이상의 TFT는 항상 온(ON) 상태이고 아날로그 방식으로 동작한다. 결과적으로, 이 회로는 예컨대 입력 신호의 진폭이 약 3V 이하였던 지금까지보다 더 작은 입력 신호에도 대처할 수 있다. 이 차동 증폭기는 후술하는 바와 같이 동작한다.

도 7에서, 차동 회로는 N채널 TFT(702, 703)로 구성되어 있고, 구동 신호, 클록 신호, 시동 펄스와 같은 입력 신호의 비반전 및 반전 신호가 인가되는 한 쌍의 입력단자(입력 1, 2)를 갖는다. 특히, 비반전 신호가 TFT(702)의 게이트(입력 1)로 인가되고 반전 신호가 TFT(703)의 게이트(입력 2)에 공급되면, TFT(702)의 게이트와 소스 사이의 전압은 증가하는 반면 TFT(703)의 게이트와 소스 사이의 전압은 감소한다.

TFT(702, 703)들의 소스는 서로 연결되어 정전류원(701)으로 동작된다. TFT(703)를 통해 흐르는 전류는 TFT(702)를 통해 흐르는 전류의 증가분만큼 감소한다.

TFT(702, 703)들의 드레인은 각각 전류 미러 회로(current mirror circuits : 705, 706)에 연결된다. 이들 드레인을 통해 흐르는 전류는 동일한 크기로 반전된다. 전류 미러 회로(706)의 출력은 전류 미러 회로(707)에 결합되어 마찬가지로 반전된다.

전류 미러 회로(705, 706)들의 출력은 서로 연결되고, 직접 또는 버퍼를 통해 신호라인 구동 회로나 주사라인 구동 회로의 입력에 연결되어 있다. TFT(702)를 통해 흐르는 전류가 증가하면, 전류 미러 회로(705)를 통해 흐르는 전류는 증가하는 반면 전류 미러 회로(706)를 통해 흐르는 전류는 감소한다. 따라서, 전류 미러 회로(707)를 통해 흐르는 전류는 감소한다.

구동 회로의 입력 단자, 또는 전류 미러 회로(705, 707)의 출력에 연결된 버퍼의 입력 단자에 커패시턴스가 부착되어 있다. 이 커패시턴스는 전류 미러 회로(705, 706)를 통해 흐르는 전류 사이의 차이에 따라 충전된다. 결과적으로, 커패시턴스의 전위는 전원의 양극 단자(+)의 전위에 이르게 된다. TFT(702, 703)에 인가된 신호의 관계가 전술한 바와 반대인 경우에는, 반대의 동작이 일어나게 된다. 구동 회로의 입력 단자 또는 버퍼 회로의 입력 단자의 전위가 전원의 음극 단자(-)까지 감소하게 된다. 이러한 방식으로, 작은 진폭의 입력 신호로부터 구동 회로에 공급할 큰 진폭의 입력 신호를 형성할 수 있다. 본 실시예에서, 각 차동 회로는 N채널 TFT로 구성한다. 차동 회로는 P채널 TFT를 사용하여 구성할 수도 있다.

실시예 2

도 8을 참조하면, 차동 증폭기의 다른 실시예가 도시되어 있다. 차동 회로는 정전류원(801), TFT(803, 804), 그리고 전류 미러 회로(805)로부터 구성된다. 이 차동 회로는 정전류원(802)과 P채널 TFT(806)를 포함하는 소스 접지형 증폭기 회로와 결합된다. 이 차동 증폭기는 주파수 특성에 있어서는 차동 회로보다 못하다. 그러나, 더 큰 증폭비를 얻을 수 있다. 따라서, 이 증폭기는 입력 신호의 진폭이 작은 경우에 유용하다.

실시예 3

본 발명에 따라 모노리식 활성 매트릭스 회로를 사용하여 액정 표시 장치를 제조하는 방법을 도 9a-도 9d 및 도 10a-도 10b를 참조하여 기술한다. 이 방법은 저온 폴리실리콘 제조 공정이다. 도 9a-도 9d의 좌측에 차동 증폭기와 주변 구동 회로를 형성하는 TFT를 제조하기 위한 공정 시퀀스를 도시한다. 활성 매트릭스 회로를 구성하는 TFT를 제조하기 위한 공정 시퀀스는 도면의 우측에 도시한다,

먼저, 버퍼층(902)으로서 실리콘 산화물 박막을 1000~3000Å의 두께로 유리 기판(901) 위에 형성한다. 이 실리콘 산화물 박막은 스퍼터링(sputtering)이나 플라즈마 CVD에 의해 산소 대기중에서 형성할 수 있다.

그리고 나서, 비정질 실리콘 박막을 플라즈마 CVD나 LPCVD에 의해 300~1500Å, 바람직하게는 500~1000Å의 두께로 형성한다. 이 비정질 박막은 500℃ 이상, 바람직하게는 500~600℃의 온도에서 열적으로 어닐링(thermal annealing)되어 비정질 실리콘 박막을 결정화하거나 결정성을 강화한다. 열 어닐링을 이용한 결정화 단계 이후, 레이저 광을 이용한 광 어닐링(photo-annealing)을 수행함으로써 결정성을 보다 높일 수 있다. 더욱이, 일본 특허 공개공보 제6-244103호와 제6-244104호에 개시된 바와 같이, 열 어닐링을 이용한 결정화 단계 동안, 실리콘의 결정성을 높이기 위해 니켈과 같은 부재(또는 촉매 부재)를 첨가할 수 있다.

그리고 나서, 실리콘 박막을 에칭함으로써 구동 회로를 형성하는 P채널 TFT를 위한 활성층(903)의 아일랜드(islands), N채널 TFT를 위한 활성층(904)의 아일랜드, 그리고 매트릭스 회로를 형성하는 픽셀 TFT를 위한 활성층(905)의 아일랜드를 형성한다. 더욱이, 산소 대기중에서 스퍼터링 공정에 의해 실리콘 산화물의 게이트 절연체 박막(906)을 500~2000Å의 두께로 형성한다. 게이트 절연체 박막은 플라즈마 CVD에 의해 형성할 수 있다. 실리콘 산화물 박막을 플라즈마 CVD에 의해 형성한 경우에는, 가스 원료로 질소 산화물(N_2O)을 사용하는 것이 바람직하다. 한편, 산소(O_2)와 모노실린(SiH_4)을 채용할 수도 있다. 게이트 절연체 박막을 형성한 후, 650℃ 이하에서 열 어닐링을 수행할 수 있다.

이어서, 박층(laminate)의 전체 표면을 스퍼터링 처리하여 2000-6000Å의 두께를 갖는 알루미늄 층이 형성된다. 알루미늄은 이후의 열처리 단계에서 힐록(hillocks)이 생성되는 것을 방지하기 위해 실리콘, 스칸듐, 팔라듐, 또는 다른 물질을 포함할 수 있다. 이 알루미늄 층은 에칭되어 게이트 전극(907, 908, 909)을 형성한다(도 9a).

그리고 나서, 알루미늄 층을 양극 처리(anodize)하여 그 표면에 알루미늄 산화물(910, 911, 912)을 형성한다. 이들 알루미늄 영역은 절연체로서 기능한다(도 9b).

그리고 나서, P채널 TFT의 활성층(903)을 덮는 포토레지스트 마스크(photoresist mask : 913)가 형성된다. 도핑 기체로서 포스핀(phosphine)을 사용한 이온 도핑에 의해 인광 이온(phosphorus ions)이 인입된다. 그 분량은 $1x10^{12}$ 내지 $5x10^{13}$ atoms/㎠이다. 결과적으로, 강하게 도핑된(heavily doped) N형 영역, 즉 소스(914)와 드레인(915)이 형성된다(도 9c).

그리고 나서, N채널 TFT를 위한 활성층(904)과 P채널 TFT를 위한 활성층(905)을 덮는 포토레지스트 마스크(916)가 형성된다. 도핑 기체로서 디보론(diborane)을 사용한 이온 도핑에 의해 붕소 이온이 인입된다. 그 분량은 $5x10^{14}$ 내지 $8x10^{16}$ atoms/㎠이다. 결과적으로, P형 영역(917)이 형성된다. 전술한 도핑 단계에 의해, 강하게 도핑된 N형 영역 [소스(914), 드레인(915)]과 강하게 도핑된 P형 영역[소스와 드레인(917)]이 형성된다(도 9d).

그리고 나서, 박층을 450~850℃에서 0.5~3시간동안 열 어닐링하여 도핑동안 발생한 손상을 수선한다. 이러한 방식으로, 불순물이 여기된다. 동시에, 실리콘의 결정성을 복구한다. 그리고 나서, 플라즈마 CVD에 의해 3000~6000Å의 두께를 갖는 실리콘 산화물 박막을 전체 표면 위에 층간 유전체(interlayer dielectric : 918)로서 형성된다. 이는 실리콘 질화물 박막(silicon nitride film), 또는 실리콘 산화물층과 실리콘 질화물층의 다층 박막일 수 있다. 층간 유전체(918)는 습식 에칭 공정 또는 건식 에칭 공정에 의해 에칭되어 소스/드레인 영역에 접촉 홀(contact holes)을 형성한다.

그리고 나서, 알루미늄 박막, 또는 티타늄과 알루미늄의 다층 박막이 스퍼터링 기법에 의해 2000~6000Å의 두께로 형성된다. 이 박막을 에칭하여 주변 회로를 위한 전극/접속부(919, 920, 921) 및 픽셀 TFT를 위한 픽셀/접속부(922, 923)를 구성한다(도 10a).

이어서, 플라즈마 CVD에 의해 1000~3000Å의 두께를 갖는 비활성화 박막(passivation film)으로서 실리콘 질화물 박막(924)을 형성한다. 이 실리콘 질화물 박막을 에칭하여 픽셀 TFT의 전극(923)으로 연장되는 접촉 홀을 형성한다. 스퍼터링에 의해 500~1000Å의 두께를 갖는 ITO(인듐-틴 산화물) 박막을 형성한다. 마지막으로, ITO 박막을 에칭하여 픽셀 전극(925)을 형성한다. 이러한 방식으로, 650℃ 이하의 열 어닐링 하에서 차동 증폭기 회로, 주변 구동 회로, 그리고 활성 매트릭스 회로를 동일한 회로 상에 동시에 형성할 수 있다(도 10b).

전술한 바와 같이, 본 발명에 따른 액정 표시 장치에서는 폴리실리콘 TFT로 구성된 아날로그 차동 증폭기가, 활성 매트릭스 회로 및 이 활성 매트릭스 회로를 구동하기 위한 주변 구동 회로와 동일한 기판상에 형성된다. 입력 신호의 진폭이 5V 이하인 경우, 레벨 시프팅 동작이 양호하게 동작한다. 레벨 시프팅 회로를 외부에 부착할 필요는 없다. 따라서, 구성 요소의 개수와 비용을 감소시킬 수 있다.

본 발명을 바람직한 실시예를 참조하여 설명하였으나, 본 발명의 범위는 이러한 실시예에 제한되지 않는다. 첨부하는 특허 청구의 범위의 범위 내에서 많은 변형이 이루어질 수 있다.

발명의 효과

액정 표시 장치로 입력되는 신호의 진폭이 작은 경우도, 레벨 시프팅 동작이 양호하게 수행될 수 있으며, 어떠한 외부적으로 부착된 레벨 시프팅 회로가 불필요하므로 비용을 절감할 수 있다.

(57) 청구의 범위

청구항 1.

표시 장치에 있어서:

절연 기판 상에 형성되고, 스위칭 장치들로서 박막 트랜지스터(TFT)들을 포함하는 활성 매트릭스 회로(active matrix circuit)와;

상기 절연 기판 상에 형성되고, 상기 활성 매트릭스 회로를 구동하기 위한 신호라인 구동 회로 및 주사라인 구동 회로와;

상기 절연 기판 상에 형성되고 TFT들을 포함하는 적어도 하나의 차동 증폭기로서, 비반전 및 반전 입력 신호들을 증폭하기 위해 상기 비반전 입력 신호와 상기 비반전 입력 신호의 반전 신호에 대한 한 쌍의 입력 단자들을 갖는, 상기 적어도 하나의 차동 증폭기를 포함하며,

상기 차동 증폭기에 의해 증폭된 신호는 상기 신호라인 구동 회로 또는 상기 주사라인 구동 회로로 보내지는, 표시 장치.

청구항 2.

제 1항에 있어서, 상기 입력 신호들은 5V 보다 작은 진폭들을 갖는, 표시 장치.

청구항 3.

제 1항에 있어서, 상기 차동 증폭기는 TFT들을 포함하는 차동 회로를 포함하고, 상기 TFT들의 소스들은 서로 접속되며, 정전류원(constant-current source)이 상기 차동 회로에 접속되는, 표시 장치.

청구항 4.

제 1항에 있어서,

(A) 상기 차동 증폭기는 그 소스들이 서로 접속된 TFT들을 포함하는 차동 회로를 포함하는 아날로그 증폭기이고;

(B) 정전류원이 상기 차동 회로에 접속되며,

(C) 소스 접지형 차동 증폭기(source-grounded differential amplifier)가 상기 차동 증폭기로부터의 출력 신호를 증폭하는, 표시 장치.

청구항 5.

제 1항에 있어서, 상기 차동 증폭기는 최대 공정 온도가 650 ℃ 이하인 저온 공정에 의해 제조된 저온 폴리실리콘 TFT들을 포함하는, 표시 장치.

청구항 6.

제 1항에 있어서, 상기 비반전 입력 신호들은 제어 신호, 클록 신호, 및 시작 펄스 신호 중 적어도 하나이고, 상기 반전 입력 신호들은 상기 비반전 입력 신호들의 반전 신호들인, 표시 장치.

청구항 7.

표시 장치에 있어서:

기판 상에 형성된 복수의 제 1 박막 트랜지스터들을 포함하는 활성 매트릭스 회로와:

상기 활성 매트릭스 회로를 구동하기 위한 신호라인 구동 회로 및 주사라인 구동 회로로서, 이들 모두는 상기 기판 상에 형성된 제 2 폴리실리콘 박막 트랜지스터들을 포함하는, 상기 신호라인 구동 회로 및 상기 주사라인 구동 회로와:

상기 신호라인 구동 회로 및 상기 주사라인 구동 회로를 구동하기 위한 신호들을 생성하기 위한 단결정 반도체 집적 회로와,

상기 집적 회로로부터의 상기 신호들을 증폭하여, 상기 증폭된 신호들을 상기 신호라인 구동 회로와 상기 주사라인 구동 회로 중 적어도 어느 하나에 공급하기 위한 아날로그 증폭 회로로서, 상기 신호들은 제어 신호들, 클록 신호들, 및 시작 펄스 신호들 중 적어도 하나인, 상기 아날로그 증폭 회로를 포함하고,

상기 증폭 회로는 상기 기판 상에 형성된 제 3 폴리실리콘 박막 트랜지스터들을 포함하는, 표시 장치.

청구항 8.

제 7항에 있어서, 상기 제 2 및 제 3의 폴리실리콘 박막 트랜지스터들은 실질적으로 동일한 구조를 갖는, 표시 장치.

청구항 9.

제 7항에 있어서, 상기 아날로그 증폭 회로는 차동 증폭기를 포함하는, 표시 장치.

청구항 10.

제 6항에 있어서, 상기 직접 회로로부터의 신호들과 상기 신호들의 반전 신호들은 상기 아날로그 증폭 회로로 입력되는, 표시 장치.

청구항 11.

제 10항에 있어서, 상기 신호들은 적어도 제어 신호인, 표시 장치.

청구항 12.

제 10항에 있어서, 상기 신호들은 적어도 클록 신호인, 표시 장치.

청구항 13.

제 10항에 있어서, 상기 신호들은 적어도 시작 펄스 신호인, 표시 장치.

청구항 14.

표시 장치에 있어서:

기판 상에 형성된 복수의 제 1 박막 트랜지스터들을 포함하는 활성 매트릭스 회로와;

상기 활성 매트릭스 회로를 구동하기 위한 신호라인 구동 회로 및 주사라인 구동 회로로서, 이들 모두는 상기 기판 상에 형성된 제 2 박막 트랜지스터들을 포함하는, 상기 신호라인 구동 회로 및 상기 주사라인 구동 회로와;

상기 신호라인 구동 회로와 상기 주사라인 구동 회로 중 한 회로에 동작가능하게 접속된 적어도 하나의 차동 증폭기로서, 적어도 하나의 차동 회로와 적어도 하나의 전류 미러 회로(current mirror circuit)를 포함하는, 상기 적어도 하나의 차동 증폭기를 포함하고,

상기 차동 회로와 상기 전류 미러 회로 각각은 상기 기판 상에 형성된 제 3 박막 트랜지스터들을 포함하고,

상기 차동 증폭기는 입력 신호와 상기 입력 신호의 반전 신호에 대한 한 쌍의 입력 단자들을 갖고, 상기 입력 신호들은 상기 차동 증폭기에 의해 증폭되고, 상기 증폭된 신호는 상기 신호라인 구동 회로와 상기 주사라인 구동 회로 중 한 회로로 보내지는, 표시 장치.

청구항 15.

제 14항에 있어서, 상기 제 1, 제 2, 및 제 3 박막 트랜지스터들 각각은 다결정 채널을 갖는, 표시 장치.

청구항 16.

제 14항에 있어서, 적어도 클록 신호 및 상기 클록 신호의 반전 신호가 상기 차동 증폭기로 입력되는, 표시 장치.

청구항 17.

제 14항에 있어서, 적어도 제어 신호 및 상기 제어 신호의 반전 신호가 상기 차동 증폭기로 입력되는, 표시 장치.

청구항 18.

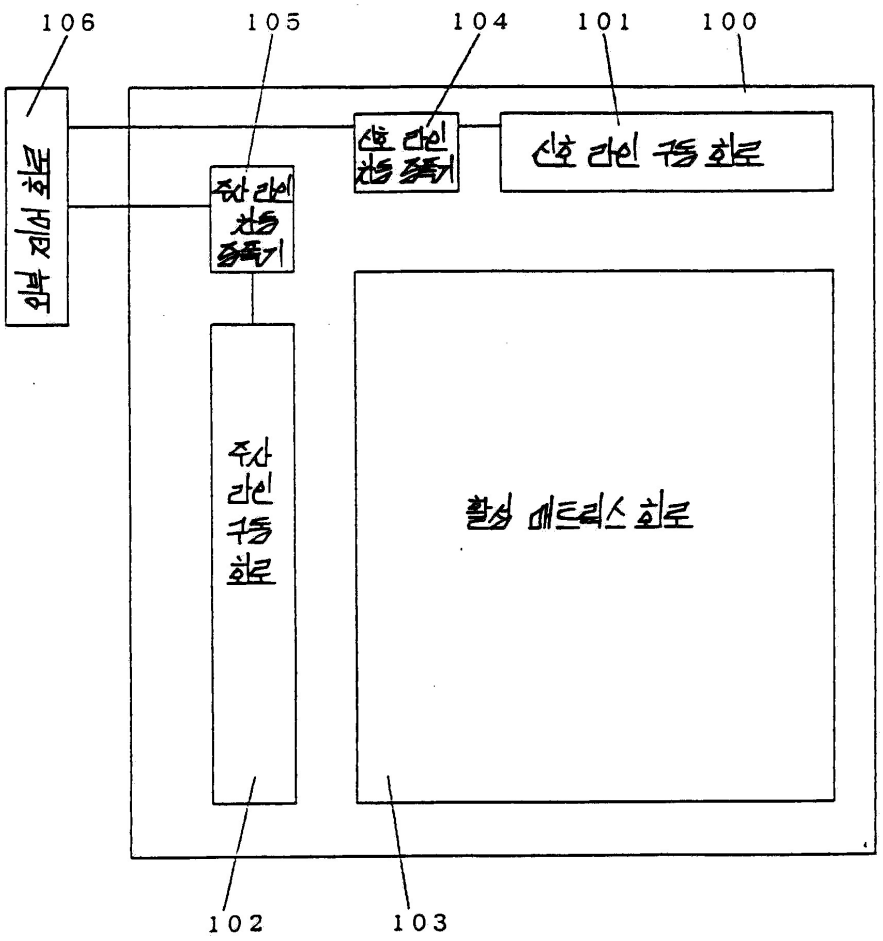
제 14항에 있어서, 적어도 시작 펄스 신호 및 상기 시작 펄스 신호의 반전 신호가 상기 차동 증폭기로 입력되는, 표시 장치.

청구항 19.

제 1, 7, 14 항 중 어느 한 항에 있어서, 상기 표시 장치는 액정 표시 장치인, 표시 장치.

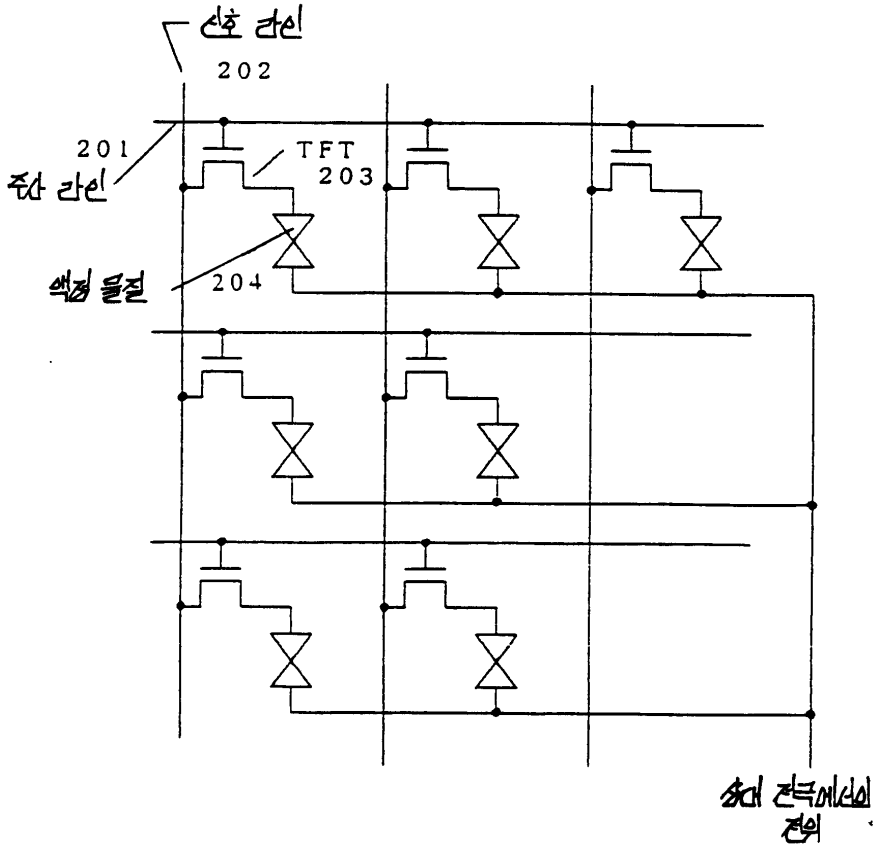
도면

도면1



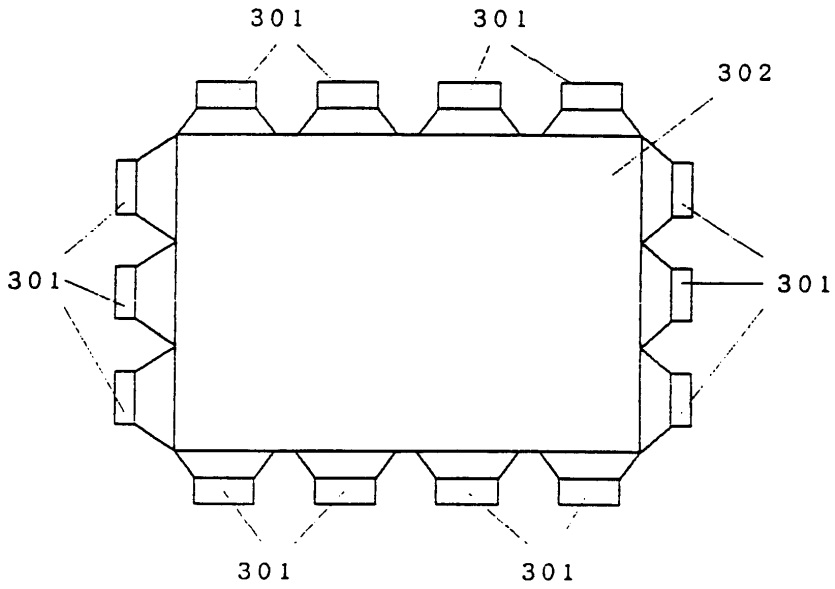
도면2

종래기술



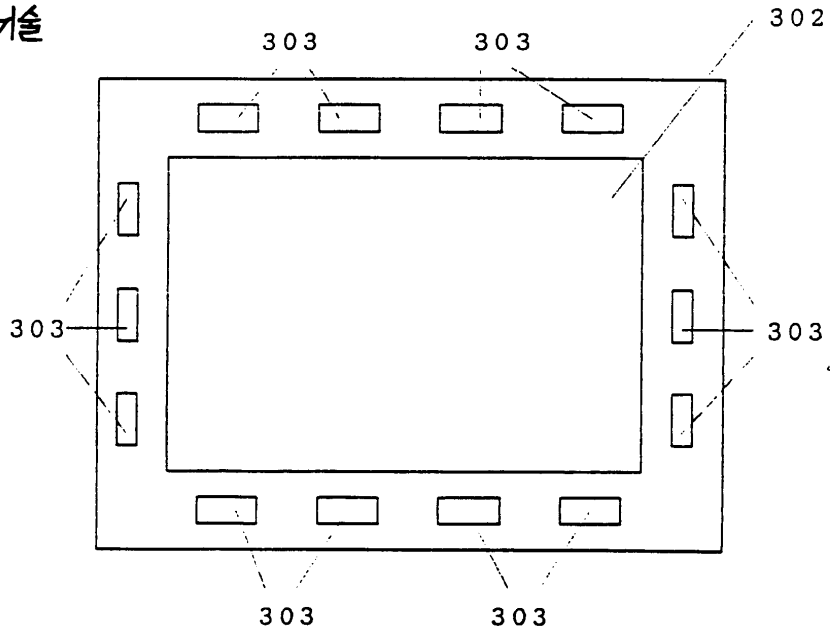
도면3a

종래기술



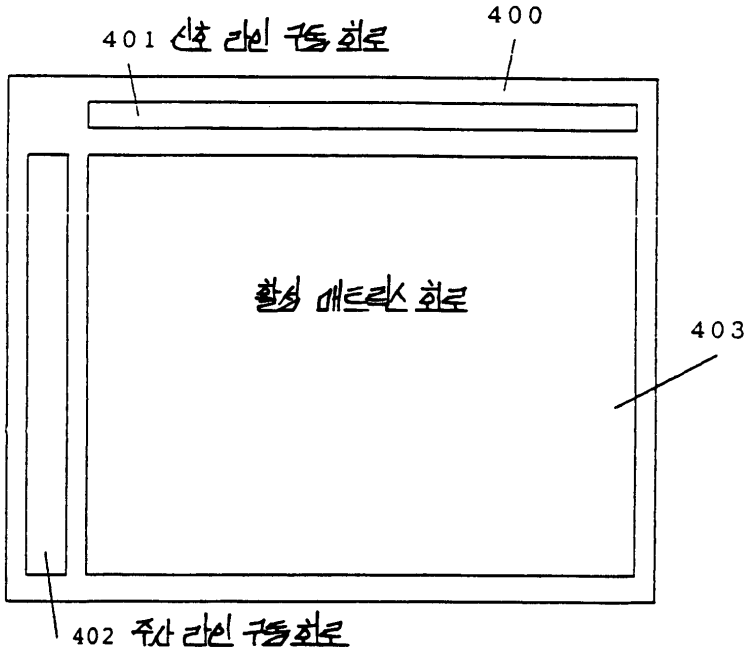
도면3b

종래기술



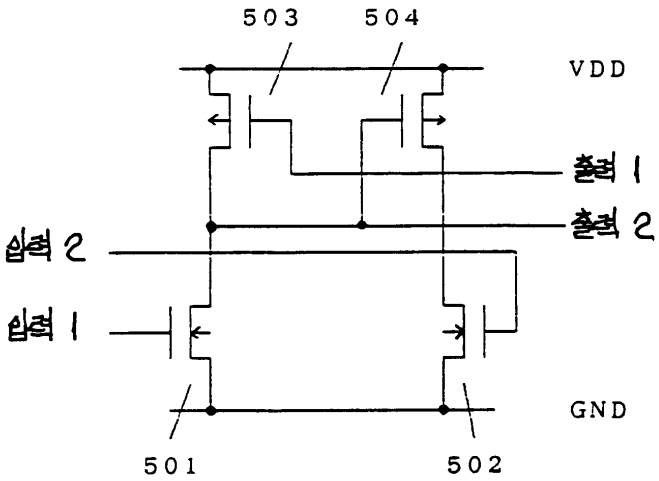
도면4

종래기술



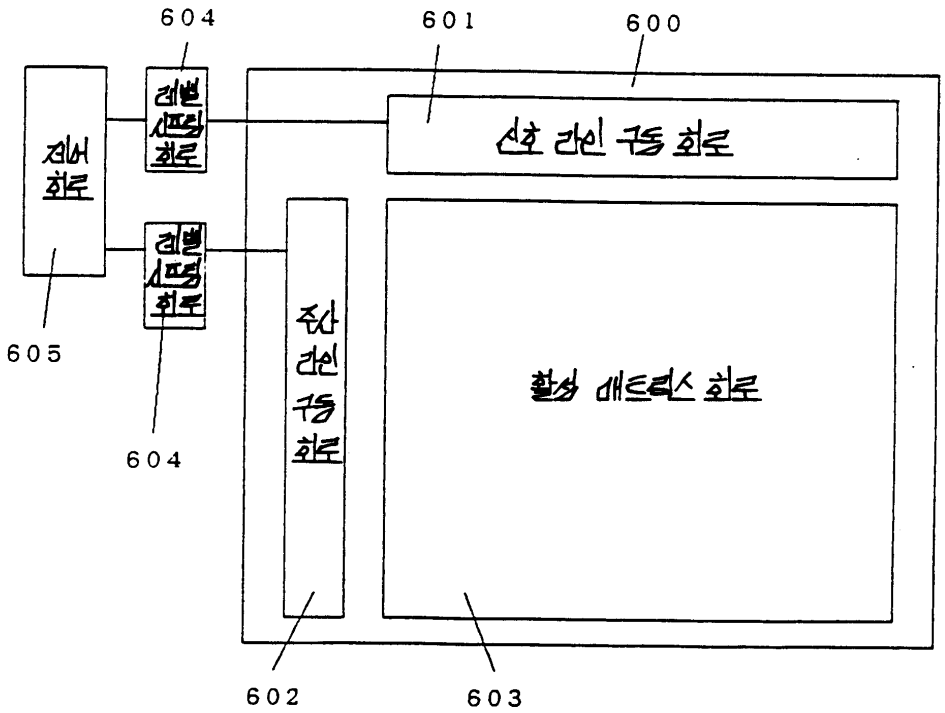
도면5

종래기술

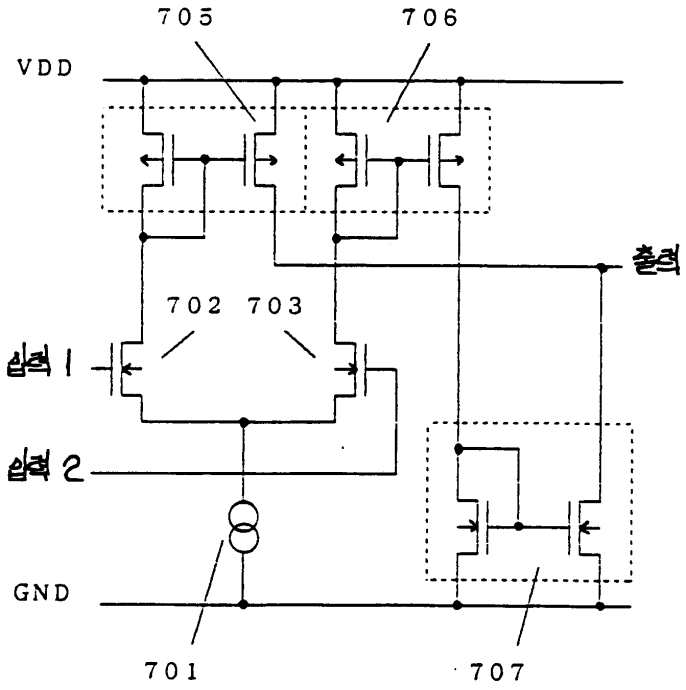


도면6

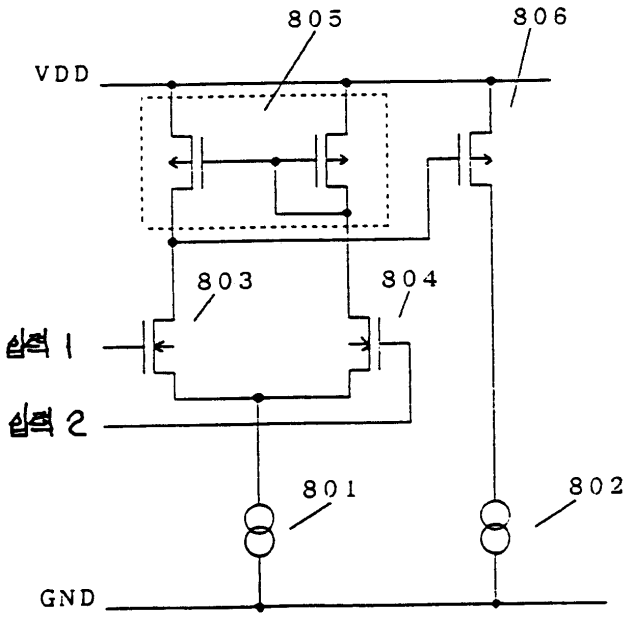
종래기술


604
601
600
제어 회로
레벨 시프팅 회로
레벨 시프팅 회로
신호 라인 구동 회로
주사 라인 구동 회로
활성 매트릭스 회로
605
604
602
603

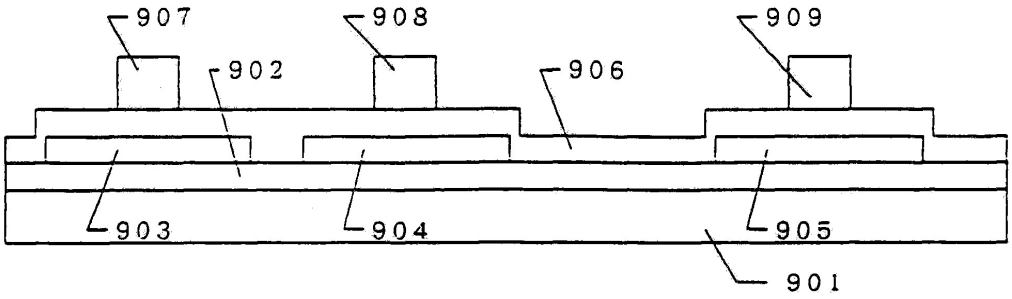
도면7


705
706
VDD
출력
702
703
입력 1
입력 2
GND
701
707

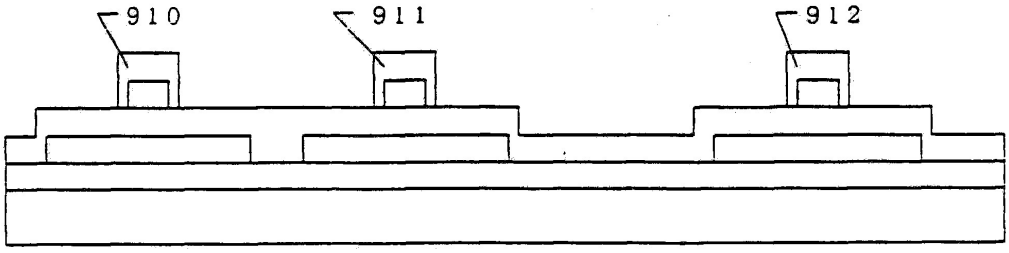
도면8



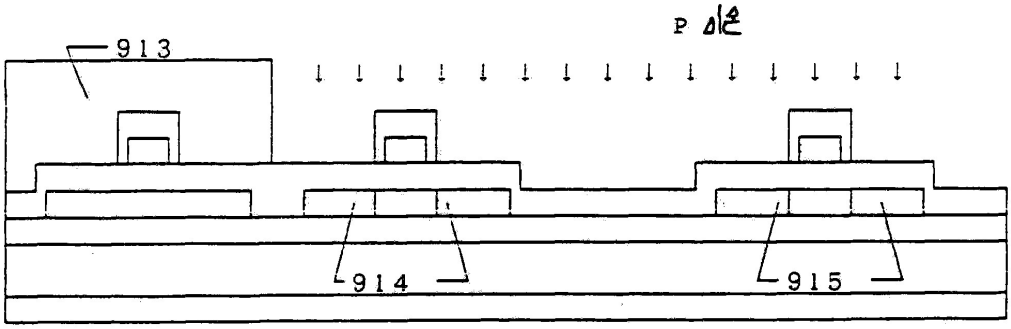
도면9a



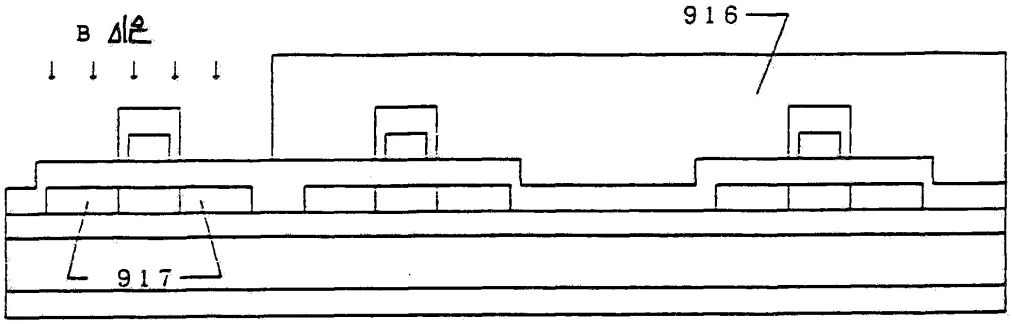
도면9b



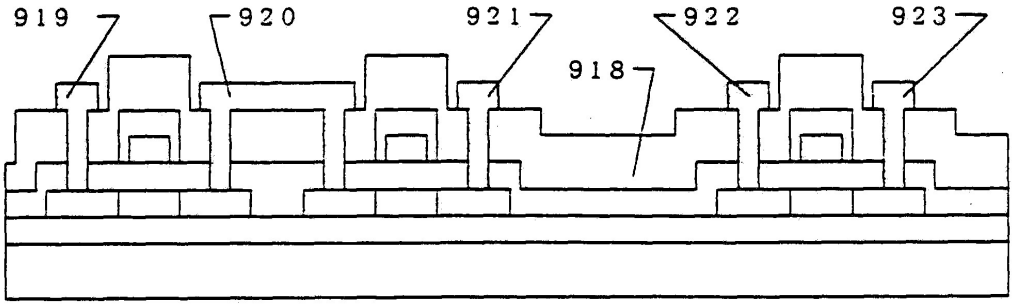
도면9c



도면9d



도면10a



도면10b

