

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-14076

(P2004-14076A)

(43) 公開日 平成16年1月15日(2004.1.15)

(51) Int. Cl.⁷

G 1 1 B 5/02

G 1 1 B 5/39

H 0 1 L 43/08

F I

G 1 1 B 5/02

G 1 1 B 5/39

H 0 1 L 43/08

U

A

テーマコード (参考)

5 D 0 3 4

5 D 0 9 1

審査請求 未請求 請求項の数 2 O L (全 9 頁)

(21) 出願番号 特願2002-169419 (P2002-169419)

(22) 出願日 平成14年6月11日 (2002.6.11)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(74) 代理人 100114661

弁理士 内野 美洋

(74) 代理人 100080160

弁理士 松尾 憲一郎

(72) 発明者 高吉 和恵

福岡県福岡市早良区百道浜2丁目3番2号

ソニーセミコンダクタ九州株式会社内

(72) 発明者 迫 美智也

福岡県福岡市早良区百道浜2丁目3番2号

ソニーセミコンダクタ九州株式会社内

Fターム(参考) 5D034 BA02 BB14 CA08

5D091 AA10 DD04 DD07 HH06 HH13

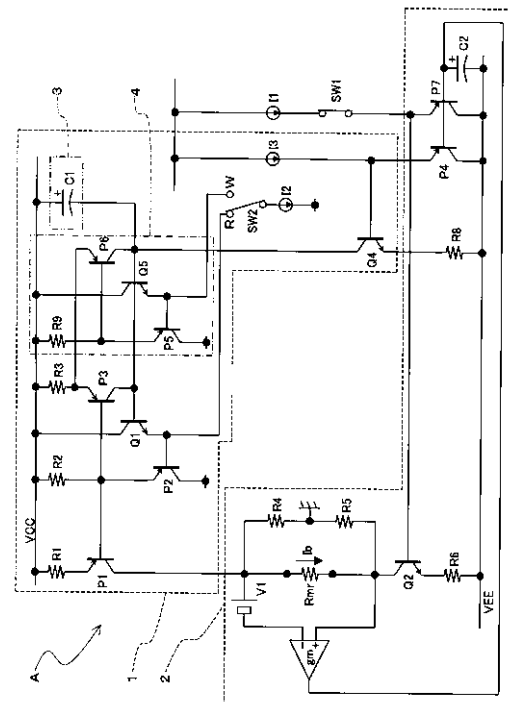
(54) 【発明の名称】 MRヘッド用バイアス回路

(57) 【要約】

【課題】 MRヘッドに通電するバイアス電流を出力するバイアス電流出力回路と、同バイアス電流を通電したMRヘッドの両端における電圧変動を検出し、電圧を所定値に制御すべくバイアス電流出力回路からのバイアス電流の出力を制御する帰還回路とからなるMRヘッド用バイアス回路において、ライト状態からリード状態への切替時間を短縮化したMRヘッド用バイアス回路を提供する。

【解決手段】 バイアス電流出力回路には、同バイアス電流出力回路を安定作動させる安定化回路を設けるとともに、同安定化回路を所定状態に制御する安定化回路用制御回路を設け、MRヘッドの非リード状態時には同安定化回路用制御回路を作動させるべく構成する。安定化回路は発振防止コンデンサを具備した回路とし、安定化回路用制御回路は同発振防止コンデンサのチャージ回路とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

MRヘッドに通電するバイアス電流を出力するバイアス電流出力回路と、同バイアス電流を通電したMRヘッドの両端における電圧変動を検出し、MRヘッド両端の電圧を所定値に制御すべくバイアス電流出力回路からのバイアス電流の出力を制御する帰還回路とからなるMRヘッド用バイアス回路において、
バイアス電流出力回路には、同バイアス電流出力回路を安定作動させるべく安定化回路を設けるとともに、同安定化回路を所定状態に制御する安定化回路用制御回路を設け、MRヘッドの非リード状態時には同安定化回路用制御回路を作動させるべく構成したことを特徴とするMRヘッド用バイアス回路。

10

【請求項 2】

安定化回路は発振防止コンデンサを具備した回路であって、安定化回路用制御回路は同発振防止コンデンサのチャージ回路であることを特徴とする請求項 1 記載のMRヘッド用バイアス回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、HDD (Hard Disk Drive) 等の磁気記録再生装置に用いる再生用のMR (Magnetoresistive) ヘッドのバイアス回路に関するものである。

20

【0002】

【従来の技術】

従来、HDD等のように回転する記録ディスクに設けた磁化層を磁化させることにより所要のデータを記録する磁気記録再生装置において、記録したデータを再生する場合には、MRヘッドを用いて記録したデータの読出しを行なっている。

【0003】

かかるMRヘッドは記録ディスクに対向させて位置させ、記録ディスクの磁化層における磁気の変化をMRヘッドの抵抗値の変化として出力し、データの読出しを可能としている。

【0004】

その際に、MRヘッドには、バイアス回路を用いてあらかじめバイアス電流を流しておく必要があり、かかるバイアス回路におけるバイアス方式として、MRヘッドに印加する電圧を制御するVoltage Bias方式が知られている。

30

【0005】

図3に示すように、Voltage Bias方式のバイアス回路aは、MRヘッドRm rに通電するバイアス電流を出力するバイアス電流出力回路100と、同バイアス電流を通電したMRヘッドRm rの両端における電圧変動を検出し、MRヘッドRm r両端の電圧を所定値に制御すべくバイアス電流出力回路100からのバイアス電流の出力を制御する帰還回路200とから構成している。

【0006】

かかるバイアス回路aと接続したMRヘッドRm rを具備する磁気記録再生装置においては、図4に示すように記録ディスクに対向させて位置させたヘッド体300に、再生用のMRヘッドRm rだけでなく記録用のインダクティブヘッド400も並設し、MRヘッドRm rとインダクティブヘッド400のいずれか一方のみを作動させるべく構成している。

40

【0007】

以下において、MRヘッドRm rを作動させて記録ディスクからのデータの再生を行なう状態をリード (Read) 状態と呼び、インダクティブヘッド400を作動させて記録ディスクへのデータの記録を行なう状態をライト (Write) 状態と呼ぶ。

【0008】

50

ヘッド体 300 は、記録ディスクに対向させて位置させるべく、フレキシブルプリント配線基板 500 を用いて MR ヘッド Rm r とバイアス回路 a とを接続するとともに、インダクティブヘッド 400 と記録データ用アンプ回路 600 とを接続し、バイアス回路 a 及び記録データ用アンプ回路 600 を設けたアンプ回路 700 から、ヘッド体 300 を離隔させている。

【0009】

フレキシブルプリント配線基板 500 においては、磁気記録再生装置をできるだけ小型化及び軽量化するために必要最小限の基板面積としており、MR ヘッド Rm r とバイアス回路 a とを接続する再生信号用接続配線 800 と、インダクティブヘッド 400 と記録データ用アンプ回路 600 とを接続する記録信号用接続配線 900 とを極めて近接させて配設している。 10

【0010】

このため、ライト状態において記録信号用接続配線 900 に記録信号を流した場合には、記録信号によって再生信号用接続配線 800 にクロストークを生起することがあり、同クロストークにともなって MR ヘッド Rm r に流しているバイアス電流に変動が生じるため、ライト状態からリード状態に切替わった際に、バイアス電流がリード状態での所定のバイアス電流値に復帰する復帰時間が必要となり、データの再生開始に時間がかかることとなるので、通常、ライト状態においては、バイアス回路 a の作動を停止させることにより MR ヘッド Rm r へのバイアス電流の通電を停止していた。

【0011】

すなわち、図 3 に示すバイアス回路 a に設けた切替スイッチ SW において、リード状態では切替スイッチ SW を ON とし、ライト状態では切替スイッチ SW を OFF としていた。 20

【0012】

図 4 において、710 はバイアス回路 a、及び、同バイアス回路 a から出力された再生信号を増幅する再生データアンプ回路 720、さらには、記録データ用アンプ回路 600 に、リード状態であることを伝達するリード信号、またはライト状態であることを伝達するライト信号の制御信号伝達用の制御信号線である。なお、非リード状態である場合には、制御信号線 710 はライト信号を伝達し、非ライト状態である場合には、制御信号線 710 はリード信号を伝達すべく構成している。

【0013】

【発明が解決しようとする課題】

しかしながら、ライト状態においてバイアス回路 a の作動を停止させた場合には、次のような問題があった。 30

【0014】

すなわち、図 3 に示すように、切替スイッチ SW を OFF としてバイアス回路 a の作動を停止させると、バイアス回路 a のバイアス電流出力回路 100 を安定作動させるべく同バイアス電流出力回路 100 に設けた安定化回路 110 の電氣的な状態に変動が生じ、ライト状態からリード状態に切替わった際に、安定化回路 110 が所定の電氣的な状態に復帰するまでの復帰時間が発生し、その間はバイアス電流の安定的な通電が困難となるために、ライト状態からリード状態に切替わってもすぐにはデータの再生を開始することができないという問題があった。 40

【0015】

ここで安定化回路 110 とは、回路の発振防止及びノイズ除去を目的としてバイアス電流出力回路 100 に設けた発振防止コンデンサ C1 を具備する回路であり、図 3 では 1 個の発振防止コンデンサ C1 で構成している。

【0016】

ライト状態においてバイアス回路 a の作動を停止させると、安定化回路 110 への電力供給が停止されることにより安定化回路 110 の発振防止コンデンサ C1 において電圧変動が生じ、その状態でバイアス回路 a にリード信号が伝達されて切替スイッチ SW が ON となると、まず安定化回路 110 の発振防止コンデンサ C1 の充放電が行なわれることによ 50

り、同発振防止コンデンサC1が所定電圧に達するまでは、バイアス電流の安定的な通電が困難となっていた。

【0017】

特に、発振防止コンデンサC1としては、できるだけ容量の大きいコンデンサを使用することによりノイズの低減効果を高めることができるので、リード状態となった際に、発振防止コンデンサC1の電圧が所定電圧に復帰するまでに非常に時間がかかるという問題があった。

【0018】

【課題を解決するための手段】

そこで、上記問題を解決すべく、本発明のMRヘッド用バイアス回路では、MRヘッドに通電するバイアス電流を出力するバイアス電流出力回路と、同バイアス電流を通電したMRヘッドの両端における電圧変動を検出し、MRヘッド両端の電圧を所定値に制御すべくバイアス電流出力回路からのバイアス電流の出力を制御する帰還回路とからなるMRヘッド用バイアス回路において、バイアス電流出力回路には、同バイアス電流出力回路を安定作動させる安定化回路を設けるとともに、同安定化回路を所定状態に制御する安定化回路用制御回路を設け、MRヘッドの非リード状態時には同安定化回路用制御回路を作動させるべく構成した。

【0019】

また、安定化回路は発振防止コンデンサを具備した回路であって、安定化回路用制御回路は同発振防止コンデンサのチャージ回路であることにも特徴を有するものである。

【0020】

【発明の実施の形態】

本発明のMRヘッド用バイアス回路は、MRヘッドに通電するバイアス電流を出力するバイアス電流出力回路と、同バイアス電流を通電したMRヘッドの両端における電圧変動を検出し、電圧を所定値に制御すべくバイアス電流出力回路からのバイアス電流の出力を制御する帰還回路とからなるMRヘッド用バイアス回路であって、バイアス電流出力回路には同バイアス電流出力回路を安定作動させるための安定化回路を設けており、さらに、バイアス電流出力回路には同安定化回路を所定状態に制御する安定化回路用制御回路を設け、MRヘッドが非リード状態時には同安定化回路用制御回路を作動させるべく構成したものである。

【0021】

すなわち、MRヘッドがリード状態である場合には、バイアス電流出力回路を作動させることにより、同バイアス電流出力回路内の安定化回路も作動させ、一方、MRヘッドが非リード状態、すなわち、ライト状態となった場合には、安定化回路用制御回路を作動させることにより安定化回路を作動させ、安定化回路を常に所定状態に維持制御するものである。

【0022】

従って、バイアス電流出力回路では、いつでも所要のリード電流が通電可能となっていることによって、ライト状態からリード状態に切替わった際には直ちにMRヘッドによるデータの再生を開始することができ、上記MRヘッド用バイアス回路を具備した磁気記録再生装置におけるライト状態からリード状態への切替時間を短縮することができる。

【0023】

また、その結果、磁気記録再生装置の記録ディスクには、従来必要であった安定化回路の復帰時間分の待機領域が不要となり、同待機領域にデータの記録を行なうことができるので、磁気記録再生装置の記録密度を向上させることもできる。

【0024】

また、安定化回路は発振防止コンデンサを具備した回路であって、安定化回路用制御回路は同発振防止コンデンサのチャージ回路とした場合には、バイアス電流出力回路を複雑化させることなく簡潔な構成とすることができ、しかも、安定化回路を安定的に作動させることができる。

10

20

30

40

50

【0025】

以下、図面に基づいて本発明の実施形態を詳説する。図1は、MRヘッド用バイアス回路Aの回路図であり、特に、リード状態を示した回路図である。図2は、ライト状態のMRヘッド用バイアス回路Aの回路図である。

【0026】

MRヘッド用バイアス回路Aは、MRヘッドR_{m r}に通電するバイアス電流I_bを出力するバイアス電流出力回路1と、同バイアス電流I_bを通電したMRヘッドR_{m r}の両端における電圧変動を電圧電流変換回路g_mで検出し、検出結果を電流として出力し、出力電流に基づいてバイアス電流出力回路1を制御することによりMRヘッドR_{m r}の両端における電圧を所定値に制御する帰還回路2とから構成している。

10

【0027】

バイアス電流出力回路1は、カレントミラー回路であって、それぞれ抵抗体R₁、R₃を介して上電圧源にエミッタを接続するとともに、互いにベースを接続した第1PNPトランジスタP₁と、第3PNPトランジスタP₃とで構成している。

【0028】

本実施の形態のバイアス電流出力回路1では、第1PNPトランジスタP₁のコレクタはMRヘッドR_{m r}に接続し、同MRヘッドR_{m r}にバイアス電流I_bを通電している。第3PNPトランジスタP₃のコレクタは第1NPNトランジスタQ₁のベースに接続し、同第1NPNトランジスタQ₁のエミッタは第2PNPトランジスタP₂のベースに接続し、同第2PNPトランジスタP₂のエミッタを第1PNPトランジスタP₁と第3PNPトランジスタP₃のベースに接続するとともに、抵抗体R₂を介して上電圧源に接続している。

20

【0029】

なお、第1NPNトランジスタQ₁のエミッタ、及び第2PNPトランジスタP₂のベースは第2切替スイッチSW₂を介して第2電流源I₂に接続している。

【0030】

バイアス電流出力回路1の作動制御は、第1NPNトランジスタQ₁のベースにコレクタを接続した第4NPNトランジスタQ₄によって行なっている。また、第4NPNトランジスタQ₄のコレクタは、一端を上電圧源と接続した第1発振防止コンデンサC₁と接続し、同第1発振防止コンデンサC₁によってバイアス電流出力回路1の発振を防止するとともに、ノイズ除去を行なうべく構成している。本実施の形態においては、第1発振防止コンデンサC₁単体で安定化回路3を構成している。第4NPNトランジスタQ₄のエミッタは、抵抗体R₈を介して下電圧源と接続している。

30

【0031】

また、バイアス電流出力回路1には、MRヘッドR_{m r}の非リード状態、すなわちライト状態において第2切替スイッチSW₂の切替えによって作動する安定化回路用制御回路4を設けている。

【0032】

安定化回路用制御回路4は、ダミーのカレントミラー回路としているものであり、抵抗体R₃を介して上電圧源にエミッタを接続するとともに、コレクタを第4NPNトランジスタQ₄のコレクタと接続した第6PNPトランジスタP₆と、同第6PNPトランジスタP₆のコレクタをベースに接続し、コレクタは上電圧源に、エミッタは第2切替スイッチSW₂を介して第2電流源I₂に接続した第5NPNトランジスタQ₅と、同第5NPNトランジスタQ₅のエミッタをベースに接続し、エミッタを抵抗体R₉を介して上電圧源に接続するとともに第6PNPトランジスタP₆のベースに接続した第5PNPトランジスタP₅とにより構成している。

40

【0033】

第4NPNトランジスタQ₄の作動制御は帰還回路2で行なっており、同帰還回路2は次のように構成している。

【0034】

50

すなわち、帰還回路 2 は、MR ヘッド R m r に基準電圧を印加する基準電圧源 V 1 と、同基準電圧の印加された MR ヘッド R m r 両端における電圧変動を検出する電圧電流変換回路 g m と、同電圧電流変換回路 g m の出力に基づいて帰還回路 2 を作動させるスイッチとなっている第 7 P N P トランジスタ P 7 と、同じくバイアス電流出力回路 1 を作動させるスイッチとなっている第 4 P N P トランジスタ P 4 と、第 7 P N P トランジスタ P 7 のエミッタと接続して MR ヘッド R m r へのバイアス電流 I b の通電制御を行なう第 2 N P N トランジスタ Q 2 とで構成している。

【0035】

なお、MR ヘッド R m r の両端には、MR ヘッド R m r の中点を接地電位にする抵抗体 R 4、R 5 をそれぞれ接続している。また、第 2 N P N トランジスタ Q 2 のエミッタは抵抗体 R 6 を介して下電圧源と接続している。 10

【0036】

また、第 7 P N P トランジスタ P 7 のベースには、一端を下電圧源と接続した第 2 コンデンサ C 2 を接続し、同第 2 コンデンサ C 2 によって帰還回路 2 のカットオフ周波数を決定している。

【0037】

電圧電流変換回路 g m の出力とベースが接続している第 7 P N P トランジスタ P 7 は、エミッタを第 1 切替スイッチ S W 1 を介して第 1 電流源 I 1 に接続している。同第 7 P N P トランジスタ P 7 のコレクタは、下電圧源に接続している。

【0038】

また、電圧電流変換回路 g m の出力とベースが接続している第 4 P N P トランジスタ P 4 は、エミッタを第 3 電流源 I 3 に接続するとともに、第 4 N P N トランジスタ Q 4 のベースと接続し、バイアス電流出力回路 1 の作動制御を行なうべく構成している。同第 4 P N P トランジスタ P 4 のコレクタは、下電圧源に接続している。 20

【0039】

リード状態、すなわち、第 1 切替スイッチ S W 1 が O N 状態の場合であって、たとえば、 $R 1 = R 3$ 、 $R 6 = R 8$ 、トランジスタ P 1 と P 3 とを同特性、トランジスタ Q 2 と Q 4 とを同特性として、バイアス電流 I b によって MR ヘッド R m r の電圧 V m r が、基準電圧源 V 1 の電圧 V₁ よりも小さい場合、電圧電流変換回路 g m の一端子の電位は、

(電圧電流変換回路 g m の + 端子の電位) + $V m r - V_1$ 30

であって、 $V m r < V_1$ であるので、

(電圧電流変換回路 g m の + 端子の電位) > (電圧電流変換回路 g m の一端子の電位)

となる。

【0040】

この場合、帰還回路 2 では、電圧電流変換回路 g m の出力電流が増大することによって、第 7 P N P トランジスタ P 7 のベース電位、及び第 4 P N P トランジスタ P 4 のベース電位が上昇する。

【0041】

第 4 P N P トランジスタ P 4 のベース電位の上昇にともなって、第 4 N P N トランジスタ Q 4 のベース電位が上昇し、バイアス電流出力回路 1 から出力するバイアス電流 I b を増大させるとともに、第 7 P N P トランジスタ P 7 のベース電位の上昇にともなって第 2 N P N トランジスタ Q 2 のベース電位が上昇し、MR ヘッド R m r に通電されるバイアス電流 I b を増大させる。 40

【0042】

その結果、MR ヘッド R m r の電圧 V m r が上昇し、MR ヘッド R m r の電圧 V m r が基準電圧源 V 1 の電圧 V₁ と一致したところで、電圧電流変換回路 g m からの制御電流の出力が停止する帰還が作動する。

【0043】

また、リード状態においては、第 4 N P N トランジスタ Q 4 のベース電位は、第 2 コンデンサ C 2 の電位を V c 2 とすると、 $V c 2 + V b e$ となることにより、第 4 N P N トラン 50

ジスタQ 4は常にON状態となって、安定化回路3である第1発振防止コンデンサC 1にはチャージが行なわれる。

【0044】

一方、ライト状態、すなわち、第1切替スイッチSW 1がOFF状態の場合であり、また、第1切替スイッチSW 1がOFF状態となるとともに第2切替スイッチSW 2が第2電流源I 2と安定化回路用制御回路4とを接続することにより、第4NPNトランジスタQ 4のベース電位は $V_{c2} + V_{be}$ となることにより、第4NPNトランジスタQ 4はON状態となって、安定化回路3である第1発振防止コンデンサC 1にはチャージが行なわれる。

【0045】

すなわち、リード状態及びライト状態に関わらず、第4NPNトランジスタQ 4をON状態として第1発振防止コンデンサC 1にチャージを行なうことにより、ライト状態からリード状態に切替えた際に、第1発振防止コンデンサC 1に変動が生じないことによって直ちにMRヘッドRm rに所定のバイアス電流I bを通電させて、再生を開始することができるので、ライト状態からリード状態への切替時間を短縮することができる。

【0046】

なお、本実施の形態においては、安定化回路用制御回路4の作動にともなって、第1発振防止コンデンサC 1にはチャージが行なわれることにより、安定化回路用制御回路4は第1発振防止コンデンサC 1のチャージ回路となっている。

【0047】

本実施の形態では、安定化回路3は第1発振防止コンデンサC 1単体で構成しているが、第1発振防止コンデンサC 1単体に限定するものではなく、所要の素子を組み合わせ形成した安定化回路3としてもよい。

【0048】

【発明の効果】

請求項1記載の発明によれば、MRヘッド用バイアス回路において、バイアス電流出力回路には、同バイアス電流出力回路を安定作動させる安定化回路を設けるとともに、同安定化回路を所定状態に制御する安定化回路用制御回路を設け、MRヘッドの非リード状態時には同安定化回路用制御回路を作動させるべく構成したことによって、MRヘッド用バイアス回路がリード状態であるかどうかに関わらず、安定化回路は常に所定状態に維持制御することができるので、MRヘッド用バイアス回路を具備する磁気記録再生装置がライト状態からリード状態に切替わった際には直ちにMRヘッドによるデータの再生を開始することができ、磁気記録再生装置におけるライト状態からリード状態への切替時間を短縮することができる。

【0049】

また、磁気記録再生装置におけるライト状態からリード状態への切替時間を短縮することができることによって、磁気記録再生装置の記録ディスクには、従来必要であった安定化回路の復帰時間分の待機領域が不要となり、同待機領域にデータの記録を行なうことができるので、磁気記録再生装置の記録密度を向上させることもできる。

【0050】

請求項2記載の発明によれば、安定化回路は発振防止コンデンサを具備した回路であって、安定化回路用制御回路は同発振防止コンデンサのチャージ回路としたことによって、バイアス電流出力回路を複雑化させることなく簡潔な構成としながら安定化回路を安定的に作動させることができる。

【図面の簡単な説明】

【図1】 リード状態におけるMRヘッド用バイアス回路の回路図である。

【図2】 ライト状態におけるMRヘッド用バイアス回路の回路図である。

【図3】 従来のMRヘッド用バイアス回路の回路図である。

【図4】 従来のMRヘッド用バイアス回路の周辺回路の構成説明図である。

【符号の説明】

10

20

30

40

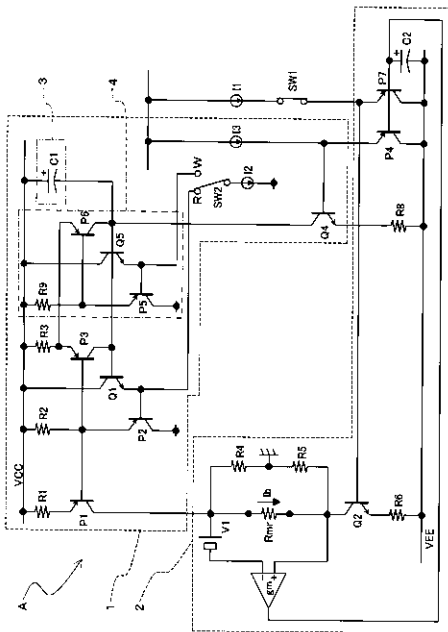
50

R m r MRヘッド
 SW 1 第1切替スイッチ
 SW 2 第2切替スイッチ
 V 1 基準電圧源
 I 1 第1電流源
 I 2 第2電流源
 I 3 第3電流源
 C 1 第1発振防止コンデンサ
 C 2 第2コンデンサ
 P 1 第1PNPトランジスタ
 P 2 第2PNPトランジスタ
 P 3 第3PNPトランジスタ
 P 4 第4PNPトランジスタ
 P 5 第5PNPトランジスタ
 P 6 第6PNPトランジスタ
 P 7 第7PNPトランジスタ
 Q 1 第1NPNトランジスタ
 Q 2 第2NPNトランジスタ
 Q 4 第4NPNトランジスタ
 Q 5 第5NPNトランジスタ
 R 1 , R 2 , R 3 , R 4 , R 5 , R 6 , R 8 , R 9 抵抗体

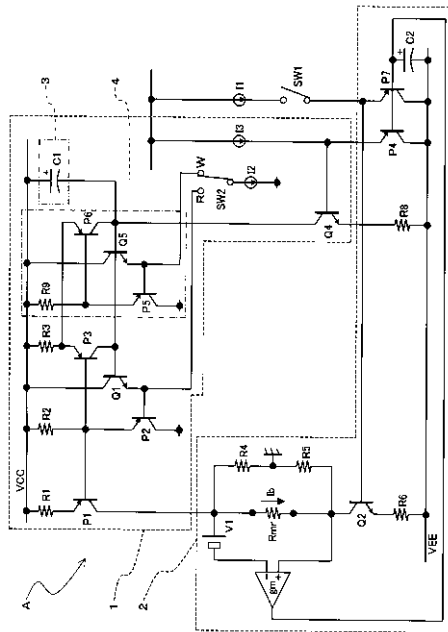
10

20

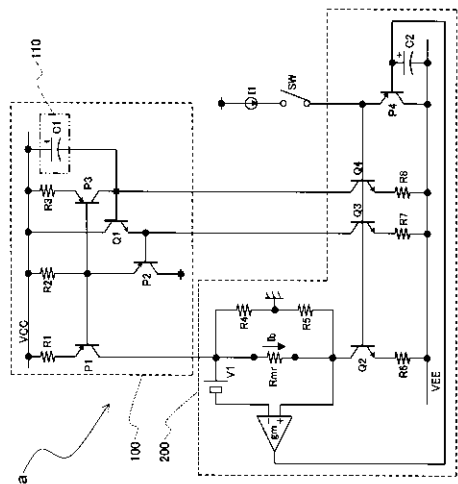
【図1】



【図2】



【図 3】



【図 4】

