

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2009年7月23日 (23.07.2009)

PCT

(10) 国際公開番号
WO 2009/091007 A2

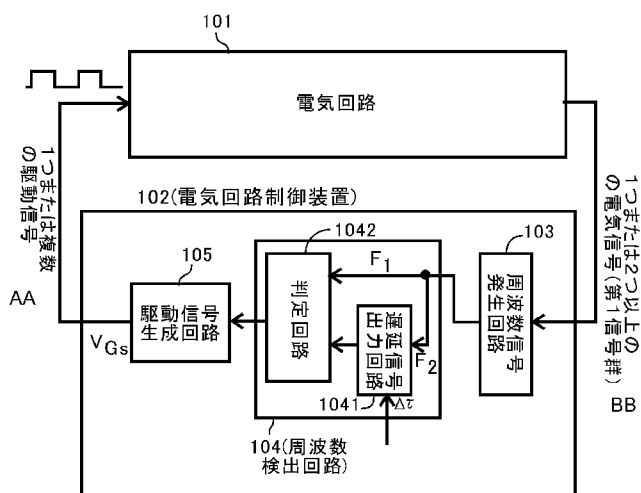
- (51) 国際特許分類:
H02M 3/155 (2006.01)
- (21) 国際出願番号: PCT/JP2009/050490
- (22) 国際出願日: 2009年1月15日 (15.01.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2008-006316 2008年1月15日 (15.01.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): 国立大学法人長崎大学 (NAGASAKI UNIVERSITY, NATIONAL UNIVERSITY CORPORATION) [JP/JP]; 〒8528521 長崎県長崎市文教町1番14号 Nagasaki
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 黒川 不二雄 (KUROKAWA, Fujio) [JP/JP]; 〒8528521 長崎県長崎市文教町1番14号国立大学法人長崎大学内 Nagasaki (JP).
- (74) 代理人: 久保田 千賀志 (KUBOTA, Chikashi); 〒1050013 東京都港区浜松町1丁目13番2号ホワイトタワー浜松町1710 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE,

/ 続葉有 /

(54) Title: ELECTRIC CIRCUIT CONTROL DEVICE AND ELECTRIC CIRCUIT CONTROL METHOD

(54) 発明の名称: 電気回路制御装置および電気回路制御方法

[図1]



- AA ONE OR MORE DRIVING SIGNALS
101 ELECTRIC CIRCUIT
102 ELECTRIC CIRCUIT CONTROL DEVICE
105 DRIVING SIGNAL GENERATION CIRCUIT
1042 JUDGMENT CIRCUIT
104 FREQUENCY DETECTION CIRCUIT
1041 DELAY SIGNAL OUTPUT CIRCUIT
103 FREQUENCY SIGNAL GENERATION CIRCUIT
BB ONE OR MORE ELECTRIC SIGNALS (FIRST SIGNAL GROUP)

(57) Abstract: Provided are a power conversion device provided with a frequency detection circuit capable of judging the change of a control parameter (that the frequency of a frequency signal has changed to a predetermined frequency range on the high-frequency range side or the frequency of a detected signal had reached a predetermined value in an increasing direction) by a simple structure and performing high-precision control, and a method for controlling the power conversion device. An electric circuit control device is provided with a power converter (11), a delay control circuit (16), a frequency signal generation circuit (13), and a frequency detection circuit (14). The frequency detection circuit (13) is provided with a delay signal generation circuit (131) for outputting a second frequency signal obtained by delaying a first frequency signal with time-varying frequency by a predetermined time and provided with a judgment circuit (13) for receiving the first frequency signal (F1) and the second frequency signal (F2), detecting whether or not the period of the first frequency signal (F1) is included in the period of the second frequency signal (F2), and outputting a judgment signal. The driving signal generation circuit (16) drives on/off a switch constituting the power converter (11) according to the judgment result of the judgment circuit (13).

(57) 要約: 【課題】 簡単な構造で、前記制御パラメータの変動 (周波数信号の周波数が高域側の所定域に遷移したまたは被検出信号の周波数が上昇方向側の所定値に達したこと) を判定できる周波数検出回路を備えかつ高精度の制御

ができる電力変換装置および電力変換装置の制御

/ 続葉有 /

WO 2009/091007 A2



DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

添付公開書類:

— 国際調査報告書なし ; 報告書を受け取り次第公開される。

方法を提供する。【解決手段】 電力変換器 11 と、遅延制御回路 16 と、周波数信号生成回路 13 と、周波数検出回路 14 とを備え、周波数検出回路 13 は、周波数が時間変化する第 1 周波数信号を所定時間遅延させた第 2 周波数信号を出力する遅延信号生成回路 131 を備え、第 1 周波数信号 F1 と第 2 周波数信号 F2 とを入力し、第 1 周波数信号 F1 の周期が第 2 周波数信号 F2 の周期に含まれたか否かを検出して判定信号を出力する判定回路 13 とを備え、駆動信号生成回路 16 は、判定回路 13 の判定結果に応じて電力変換器 11 を構成するスイッチをオンオフ駆動する。

明 細 書

電気回路制御装置および電気回路制御方法

技術分野

- [0001] 本発明は、電力変換回路等の電気回路の入力電流、入力電圧、出力電流、出力電圧、リアクトルに表れる電圧、前記リアクトルを流れる電流、前記スイッチに表れる電圧、前記スイッチを流れる電流、ダイオード(転流ダイオード、整流ダイオード等)に現れる電圧、前記ダイオードを流れる電流等を検出し、これらの検出値を周波数信号に変換する周波数検出回路を備え、簡単な構造で前記電流や前記電圧等の変動(前記周波数信号の周波数が高域側の所定域に遷移しまたは被検出信号の周波数が上昇方向側の所定値に達したこと)を判定できる電気回路制御装置および電気回路制御方法の制御方法に関する。

背景技術

- [0002] 従来、図20に示すような、電力変換器91と、周波数信号生成回路92と、駆動信号生成回路93とを備えた電力変換装置9が知られている。電力変換器91は、電源81からの直流電力の変換を行い変換出力(直流電力または交流電力)を負荷82に供給している(特許文献1等参照)。

- [0003] この電力変換装置9では、周波数信号生成回路92は、出力電圧を入力してこの検出値を周波数信号に変換する。駆動信号生成回路93は、周波数信号生成回路92から入力される信号をカウントして出力電圧の所定期間の平均値を算出する回路を有しており、その平均値算出結果に応じて電力変換器91を構成するスイッチをオンオフ駆動する。

特許文献1:特開2002-330545

発明の開示

発明が解決しようとする課題

- [0004] しかし、図20の電力変換装置9では、上述したように、電圧等の所定期間における平均値を検出するのみで電圧瞬時値を検出することができない。

図示しないが、電流制御型の電力変換装置においては、電流値を電圧信号に変

換してこの電圧値を周波数信号に変換し、この周波数信号から電流ピーク値を検出して電流を制御することも行われる。この場合にも、電流ピーク値は電圧信号に変換された電流値の平均値からピーク時刻を推測せざるを得ない。

[0005] すなわち、従来の電圧制御型電力変換装置の制御や電流制御型電力変換装置の制御では、電圧の瞬時値や電流ピークの瞬時値を検出できないため高精度の制御が容易ではなかった。

[0006] 本発明は、簡単な構造で、前記制御パラメータの変動(周波数信号の周波数が高域側の所定域に遷移または被検出信号の周波数が上昇方向側の所定値に達したこと)を判定できる周波数検出回路を備えかつ高精度の制御ができる電力変換装置および電力変換装置の制御方法を提供することを目的とする。

課題を解決するための手段

[0007] (1)

電気回路に含まれる少なくとも1つのスイッチを駆動する駆動信号生成回路と、
前記スイッチの駆動により変化する電気信号(電圧・電流・電力・位相)を、1つまたは1つ以上検出しこれら検出信号から選ばれた少なくとも1つの電気信号から周波数信号を生成してこれを第1周波数信号として出力する周波数信号生成回路と、

前記周波数信号生成回路の出力周波数信号の周波数を検出する周波数検出回路と、

を備えた電気回路制御装置であって、

前記周波数検出回路は、

前記第1周波数信号を所定時間遅延させた第2周波数信号を出力する遅延信号生成回路と、

前記第1周波数信号と前記第2周波数信号とを入力し、

前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたか否か、および／または、

前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたか否か、
を検出して判定信号を出力する判定回路と、
を有し、

前記駆動信号生成回路は、前記判定回路の判定結果に応じて前記スイッチを駆動する、
ことを特徴とする電気回路制御装置。

[0008] 前記周波数信号生成回路は、「所定部位を流れる電流、または前記所定部位における電圧または電圧降下」として、入力電流、入力電圧、出力電流、出力電圧、リアクトルに表れる電圧、前記リアクトルを流れる電流、前記スイッチに表れる電圧、前記スイッチを流れる電流、ダイオード(転流ダイオード、整流ダイオード等)に現れる電圧、前記ダイオードを流れる電流等を検出するようにできる。

[0009] 本発明の電気回路制御装置は、制御方式にとらわれることなく、電圧制御型であってもよいし電流制御型であってもよい。電力回路を構成するスイッチは、バイポーラトランジスタ、FETトランジスタ等の半導体スイッチである。

また、周波数信号生成回路が発生する周波数信号は、典型的には、狭幅パルス列、矩形波、鋸歯状波、三角波、正弦波である。

遅延信号生成回路は、アナログ回路により構成してもよいし、デジタル回路により構成してもよく、遅延時間は、適宜に設定できる。

[0010] 周波数信号生成回路が発生する第1周波数信号は、狭幅パルス列の場合にはパルス間隔が変化する。第1周波数信号の狭幅パルス列が正または負のパルスである場合には、判定回路は、第1周波数信号の狭幅パルスと第2周波数信号の狭幅パルスとが交互に入力されているかにより、第1周波数信号の周期に第2周波数信号の周期が含まれているか否か、
または、第2周波数信号の周期に第1周波数信号の周期が含まれているか否かを判定することができる。狭幅パルス列が一周期に正パルスと負パルスの二パルスを含む場合には、判定回路は、たとえば正パルスまたは負パルスのみを第1周波数信号として検出して判定信号を出力することができる。

[0011] 第1周波数信号が矩形波の場合には、判定回路は、立上りエッジまたは立下りエッジにより、第1周波数信号の周期に第2周波数信号の周期が含まれているか否か、または、第2周波数信号の周期に第1周波数信号の周期が含まれているか否かを判定することができる。

[0012] 第1周波数信号が鋸歯状波の場合には、判定回路は、たとえばエッジ(立上りまたは立下りエッジ)により、または鋸歯状波の振幅の最大値により、第1周波数信号の周期に第2周波数信号の周期が含まれているか否か、または、第2周波数信号の周期に第1パルスの周期が含まれているか否かを判定することができる。

[0013] 第1周波数信号が三角波や正弦波の場合には、判定回路は、たとえばピーク値(最大値や最小値)あるいはゼロ点により、第1周波数信号の周期に第2周波数信号の周期が含まれているか否か、または、第2周波数信号の周期に第1周波数信号の周期が含まれているか否かを判定することができる。

本発明では、周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定できるが、そのときの周波数は遅延時間の逆数である。したがって、遅延時間がたとえばある制御系の少なくとも1つの検出値により決定されるような場合には、周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したときの当該周波数を知ること、すなわち周波数に対応する電流や電圧の値(ピーク値(最大値や最小値)等)を知ることができる。

[0014] (2)

前記電気信号は、前記電気回路の入力電圧、前記電気回路の入力電圧、前記電気回路を構成する素子または装置に表れる電圧、前記素子または前記装置を流れる電流、前記電気回路の出力電圧、前記電気回路の出力電流の群から選ばれることを特徴とする(1)に記載の電気回路制御装置。

[0015] (3)

前記遅延信号生成回路は、前記第1周波数信号を、前記電気信号の変化に基づくことなく遅延させ、または前記電気信号の少なくとも1つに基づき遅延させて前記第2周波数信号を出力することを特徴とする(1)または(2)に記載の電気回路制御装置。

[0016] (4)

前記周波数検出回路は、

前記判定回路が、前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたときを検出することで、前記第1周波数信号の周波数が高域側の所定域に遷

移し、または上昇方向側の所定値に達したことを判定し、および／または、

前記判定回路が、前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたときを検出することで、前記第1周波数信号の周波数が低域側の所定域に遷移し、または下降方向側の所定値に達したことを判定する、
ことを特徴とする(1)から(3)の何れかに記載の電気回路制御装置。

[0017] 本発明では、周波数検出回路は、遅延信号生成回路により周波数信号を時間 $\Delta \tau$ 遅らせた場合には、周波数信号のエッジ、最大値等の間隔が $\Delta \tau$ のときに、第1周波数信号の周期に第2周波数信号の周期が含まれ、または第2周波数信号の周期に第1周波数信号の周期が含まれることになる。第1周波数信号の周期に第2周波数信号の周期が含まれるときは、第1周波数信号の周波数が高域側の所定域に遷移しまたは第1周波数信号の周波数が上昇方向側の所定値に達したときであり、第2周波数信号の周期に第1周波数信号の周期が含まれるときは、第1周波数信号の周波数が低域側の所定域に遷移しまたは第1周波数信号の周波数が下降方向側の所定値に達したときである。したがって、周波数検出回路は、第1周波数信号の周波数が、周波数が低い側から所定値に達したか、周波数が高い側から所定値に達したかを、峻別して判断することができることになる。

[0018] 本発明では、周波数検出回路を構成する遅延信号生成回路により第1周波数信号を時間 $\Delta \tau$ 遅らせた場合には、第1周波数信号の周期に第2周波数信号の周期が含まれたときに、第1周波数信号の狭幅パルス、エッジ等の間隔は、 $\Delta \tau / i$ ($i=1, 2, \dots, J$, J は正の整数)となり、第2周波数信号の周期に第1周波数信号の周期が含まれたときに、第2周波数信号の狭幅パルス、エッジ等の間隔は、 $j \Delta \tau$ ($j=1/I, \dots, 1/3, 1/2, 1$, I は正の整数)となる。

第1周波数信号の周期に第2周波数信号の周期が含まれるときは、第1周波数信号の周波数が高域側の所定域に遷移しまたは第1周波数信号の周波数が上昇方向側の所定値に達したときであり、第2周波数信号の周期に第1周波数信号の周期が含まれるときは、第1周波数信号の周波数が低域側の所定域に遷移しまたは第1周波数信号の周波数が下降方向側の所定値に達したときである。したがって、本発明では、周波数検出回路は、第1周波数信号の周波数が、周波数が低い側から所定

値に達したか、周波数が高い側から所定値に達したかを、峻別して判断することができることになる。

[0019] 判定回路は、第1周波数信号が狭幅パルス列であり、この狭幅パルス列が周期に正パルスと負パルスの二パルスを含み、これら正負のパルスの間隔が180°である場合や、第1周波数信号のデューティが50%である場合には、第1周波数信号の半周期が第2周波数信号の半周期に含まれたか否か、および／または、第2周波数信号の半周期が第1周波数信号の半周期に含まれたか否かを検出することができる。

[0020] たとえば、第1周波数信号(被検出周波数信号)が狭幅パルス列であり、この狭幅パルス列が周期に正パルスと負パルスの二パルスを含み、これら正負のパルスの間隔が180°である場合には、判定回路は、正パルスおよび負パルスの双方を同一性質のパルス(等価なパルス)として判定する(判定信号を出力する)ことができる。

[0021] また、第1周波数信号が矩形波であり、デューティが50%の場合には、判定回路は、立上りエッジおよび立下りエッジの双方を同一性質のエッジ(等価なエッジ)として検出して判定信号を出力することができる。

さらに、第1周波数信号が、三角波や正弦波であり、振幅の最大値および最小値の間隔が180°である場合には、判定回路は、正パルスおよび負パルスの双方を同一性質のパルス(等価なパルス)として検出して判定信号を出力することができる。

[0022] (5)

前記判定回路は、

前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたことを検出したときは、その回数に応じて、前記第1周波数信号の周波数が、

第*i*回目の検出では、周期が遅延時間 $\Delta \tau / i$

($i = 1, 2, \dots, I$, I は正の整数)

で、第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定することを特徴とする(1)から(4)の何れかに記載の電気回路制御装置。

[0023] (6)

前記判定回路は、

$$T_1 + T_2 + \cdots + T_J \leq \Delta \tau < T_1 + T_2 + \cdots + T_J + T_{J+1}$$

(Jは正の整数)

の場合において、前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたことを検出したときは、

第j回目の検出において、周期が遅延時間 $(1/j) \Delta \tau$

($j=J, \dots, 3, 2, 1$)

で、前記第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定する、

ことを特徴とする(1)から(5)の何れかに記載の電気回路制御装置。

[0024] (7)

前記遅延回路は、前記第1周波数信号を入力して前記第2周波数信号を出力するたびに、初期化されることを特徴とする(1)から(7)の何れかに記載の電気回路制御装置。

[0025] (8)

(1)から(7)の何れかに記載の電気回路制御装置を構成する周波数検出回路を1ユニットとし、前記第1周波数信号を共通にして第1ユニットから第Rユニットを並列に接続してなる周波数検出回路を備えた電気回路制御装置であって、

第1ユニットにおける第2周波数信号の第1周波数信号に対する遅延時間 $\Delta \tau_1$ と、

第2ユニットにおける第2周波数信号の第1周波数信号に対する遅延時間 $\Delta \tau_2$ と、

...

第Rユニットにおける第2周波数信号の第1周波数信号に対する遅延時間 $\Delta \tau_R$ と、
が異なることを特徴とする記載の電気回路制御装置。

[0026] (9)

(1)から(7)の何れかに記載の電気回路制御装置を構成する周波数検出回路を1ユニットとし、第1ユニットから第Rユニットを並列に接続してなる周波数検出回路を備えた電気回路制御装置であって、

前記各ユニットにおける第2周波数の第1周波数信号に対する遅延時間 $\Delta \tau$ が同

じであり、

前記第1ユニットから前記第Rユニットにおける各第1周波数信号の位相が、 $2\pi/R$ ずつ異なることを特徴とする電気回路制御装置

[0027] (10)

前記電気回路が、電流制御型または電圧制御型のAC/DC電力変換回路またはDC/DC電力変換回路であり、

前記電気信号は、前記電気回路の入力電圧、前記電気回路の入力電圧、前記電気回路を構成する素子または装置に表れる電圧、前記素子または前記装置を流れる電流、前記電気回路の出力電圧、前記電気回路の出力電流の群から選ばれることを特徴とするから(1)から(9)の何れかに記載の電気回路制御装置。

本発明の電気回路制御方法は、(11)から(16)を要旨とする。

[0028] (11)

電気回路に含まれる少なくとも1つのスイッチの駆動により変化する電気信号(電圧・電流・電力・位相)を、1つまたは1つ以上検出しこれら検出信号から選ばれた少なくとも1つの電気信号から周波数信号を生成し、記周波数信号の周波数を検出することで電気回路を制御する方法であって、

前記周波数の検出において、

前記第1周波数信号を所定時間遅延させた第2周波数信号を生成し、

前記第1周波数信号と前記第2周波数信号とを入力して、

前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたか否か、および/または、

前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたか否か、を検出して判定信号を出力し、当該判定結果に応じて前記スイッチを駆動する、ことを特徴とする電気回路制御方法。

[0029] (12)

前記電気信号は、前記電気回路の入力電圧、前記電気回路の入力電圧、前記電気回路を構成する素子または装置に表れる電圧、前記素子または前記装置を流れる電流、前記電気回路の出力電圧、前記電気回路の出力電流の群から選ばれること

を特徴とする(11)に記載の電気回路制御方法。

[0030] (13)

前記第1周波数信号を、前記電気信号の変化に基づくことなく遅延させ、または前記電気信号の少なくとも1つに基づき遅延させて前記第2周波数信号を出力することを特徴とする(11)または(12)に記載の電気回路制御方法。

[0031] (14)

前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたときを検出することで、前記第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定し、および／または、

前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたときを検出することで、前記第1周波数信号の周波数が低域側の所定域に遷移し、または下降方向側の所定値に達したことを判定する、
ことを特徴とする(11)から(13)の何れかに記載の電気回路制御方法。

[0032] (15)

前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたことを検出したときは、その回数に応じて、前記第1周波数信号の周波数が、

第*i*回目の検出では、周期が遅延時間 $\Delta \tau / i$

($i = 1, 2, \dots, I$, I は正の整数)

で、第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定することを特徴とする(11)から(14)の何れかに記載の電気回路制御方法。

[0033] (16)

前記第1周波数信号の周期が、

$$T_1 + T_2 + \dots + T_J \leq \Delta \tau < T_1 + T_2 + \dots + T_J + T_{J+1}$$

(J は正の整数)

の場合において、前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたことを検出したときは、

第*j*回目の検出において、周期が遅延時間 $(1/j) \Delta \tau$

($j=J, \dots, 3, 2, 1$)

で、前記第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定する、

ことを特徴とする(11)から(15)の何れかに記載の電気回路制御方法。

発明の効果

- [0034] 本発明の電気回路制御装置および電気回路制御方法では、簡単な構造で、電力変換回路等の電気回路の入力電流、入力電圧、出力電流、出力電圧、リアクトルに表れる電圧、前記リアクトルを流れる電流、前記スイッチに表れる電圧、前記スイッチを流れる電流、ダイオード(転流ダイオード、整流ダイオード等)に現れる電圧、前記ダイオードを流れる電流等の変動(周波数信号の周波数が高域側の所定域に遷移しまたは被検出信号の周波数が上昇方向側の所定値に達したことを高精度で検出できる。

図面の簡単な説明

- [0035] [図1]本発明の基本構成を示す図であり、遅延制御回路を有しない制御装置を示す図である。
- [図2]本発明の基本構成を示す図であり、遅延制御回路を有する制御装置を示す図である。
- [図3]本発明の電力変換装置および電力変換装置の制御方法の第1実施形態を示す説明図である。
- [図4]三相の電力変換装置および電力変換装置の制御方法をより詳細に示す説明図である。
- [図5]電流制御型の電力変換装置の実施形態を示す図である。
- [図6](A)は電力変換装置の各部における時間推移状態を示す図、(B)は第1周波数信号 F_1 、第2周波数信号 F_2 の時間推移状態を示す図である。
- [図7]周波数信号発生回路が、スイッチに流れる電流を流れる電流とした例を示す図である。
- [図8](A)は電力変換装置の各部における時間推移状態を示す図、(B)は第1周波数信号 F_1 、第2周波数信号 F_2 の時間推移状態を示す図である。

[図9]周波数検出回路を1ユニットとして、このユニット2つを並列接続して構成した、出解像度(判定精度)を高くする電力変換装置を示す図である。

[図10]図5の電力変換装置において第1周波数信号と第2周波数信号の位相差が π であり、検出解像度(判定精度)が2倍となった様子を示す図である。

[図11]周波数信号発生回路がスイッチに流れる電流を回路電流として取り込む例を示す図である。

[図12]レンジ選択回路に入力された電圧の大きさに応じて周波数処理を第1ユニットまたは第2ユニットに振り分けられる電力変換器を示す図である。

[図13]図11の電力変換装置において、レンジ選択回路に入力された電圧の大きさに応じて周波数処理を第1ユニットまたは第2ユニットに振り分けられる様子を示す図である。

[図14]回路電流を上限と上限との間で動作させる電力変換装置を示す図である。

[図15](A)は電力変換装置の各部の信号状態を示す図、(B)は第1周波数信号および第2周波数信号が時間に比例して変動する様子をパルス列で示す図、(C)は第1周波数信号および第2周波数信号が時間に比例して変動する様子をパルス列で示す図である。

[図16]本発明の電力変換装置の第2実施形態を示す説明図である。

[図17]図16の電力変換装置の動作説明図であり、(A)は電力変換器の出力電圧の時間の推移を示す図、(B)は周波数信号生成回路の出力周波数を示す図、(C)は第1周波数信号が時間に比例して変動する様子をパルス列で示す図である。

[図18]図16の電力変換装置において周波数検出回路を2ユニットを備え、上限と下限のしきい値を持つときの説明図である。

[図19](A)は電力変換装置の出力電圧の時間推移を示す図、(B)は判定回路による処理を示す図、(C)は一方のユニットにおいて第1周波数信号および第2周波数信号が時間に比例して変動する様子をパルス列で示す図、(D)は他方のユニットにおいて第1周波数信号および第2周波数信号が時間に比例して変動する様子をパルス列で示す図である。

[図20]従来の電力変換装置の説明図である。

符号の説明

- [0036] 1, 2 電力変換装置
11, 21 電力変換器
12, 22 制御回路
13, 13A, 13B, 23 周波数信号生成回路
14, 24 周波数検出回路
15, 25 駆動信号生成回路
16, 16A, 16B 遅延制御回路
17 位相シフト回路
17 レンジ選択回路
111 スイッチ
112 リアクトル
113 電流検出用抵抗
114 転流ダイオード
115 キャパシタ
141, 241 遅延信号生成回路
142, 241 判定回路
81 電源
82 負荷

発明を実施するための最良の形態

- [0037] 図1および図2は本発明の電気回路制御装置の構成を示す説明図である。

図1において、電気回路制御装置102は、周波数信号生成回路103と、周波数検出回路104と、駆動信号生成回路105と、遅延制御回路106とを有している。

周波数信号生成回路103は、電気回路101の電気信号相当する電圧(図1では、1つまたは2つ以上の電気信号:第1信号群)を検出し、当該検出値を第1周波数信号 F_1 に変換する。

- [0038] 周波数検出回路104は、遅延信号出力回路1041と、判定回路1042とからなる。

周波数信号生成回路103は、電気回路101の第1信号群を電圧信号 F_1 として検出

し判定回路1042に出力する。遅延信号出力回路1041には遅延時間 $\Delta \tau$ が設定され

、遅延信号出力回路1041は、第1電圧信号 F_1 に対して $\Delta \tau$ 遅延した第2周波数信号 F_1 を判定回路105に出力する。判定回路105は、第1周波数信号 F_3 と第2周波数信号 F_2 とを入力し、第1周波数信号 F_1 の周期が第2周波数信号 F_2 の周期に含まれたか否か、および／または、第2周波数信号 F_2 の周期が第1周波数信号 F_1 の周期に含まれたか否かを検出して判定信号を出力する。駆動信号生成回路105はこの判定回路信号から制御信号 V_{Gs} 生成し、これを電気回路101に含まれる図示しないスイッチに送出する。

[0039] 図2では、遅延信号出力回路1041の前段に遅延制御回路106が設けられている。遅延制御回路106には、電気回路101の電気信号相当する電圧(図2では、1つまたは2つ以上の電気信号:第1信号群)を検出し、遅延制御信号を生成する。第2信号群は第1信号と一部が重複していてもよい。また、遅延制御信号は、定数であってもよいし動的に変化する信号(一定のサイクルごとに変化する信号を含む)であってもよい。

[0040] 本発明では、電気回路101に含まれる電気信号は、たとえば、入力電流、入力電圧、出力電流、出力電圧、リアクトルに表れる電圧、前記リアクトルを流れる電流、前記スイッチに表れる電圧、前記スイッチを流れる電流、ダイオード(転流ダイオード、整流ダイオード等)に現れる電圧、前記ダイオードを流れる電流である。これら電圧や電流は、図1および図2における電気信号として採用することができる。

[0041] 図3は電力変換装置1を示す図であり、図2の電気回路制御装置102を電力変換器の制御に適用した第1実施形態示している。なお、図1の電気回路制御装置102を電力変換装置の制御に適用することもできる(後述する図11参照)。

図3において電力変換装置1は、電力変換器11と、制御回路12とを備えている。

第1実施形態では、電力変換器11は、電圧制御型DC/DC変換器であり、電源81の直流電圧をDC/DC変換して負荷82に供給する。

[0042] 制御回路12は、周波数信号生成回路13と、周波数検出回路14と、駆動信号生成回路15と、遅延制御回路16とを有している。

周波数信号生成回路13は、電力変換器11の回路電流 i に相当する電圧 V_i を検出し、当該検出値を周波数信号 F_1 に変換する。周波数信号生成回路13は、たとえばアナログの電圧制御発振器(VCO)から構成することができる。

[0043] 周波数検出回路14は、遅延信号生成回路141と、判定回路142とからなる。

遅延制御回路16は、A/D変換器17を介して電力変換器11の出力電圧 e_o を検出し、遅延信号生成回路141に遅延制御信DLY(e_o)を出力することができる。遅延信号生成回路141がアナログ入力により動作する場合には、A/D変換器17は図3では不要である。

[0044] 遅延信号生成回路141は、第1周波数信号 F_1 を所定時間 $\Delta \tau$ (DLY(e_o))に応じた時間であり、第1周波数信号 F_1 の初期周期より小さい)だけ遅延させた第2周波数信号 F_2 を出力する。判定回路142は、第1周波数信号 F_1 と第2周波数信号 F_2 とを入力し、第1周波数信号 F_1 の周期が第2周波数信号 F_2 の周期に含まれたか否か、および第2周波数信号 F_2 の周期が第1周波数信号 F_1 の周期に含まれたか否かを検出して判定信号を出力する。

[0045] 駆動信号生成回路15は、電力変換器11を構成するスイッチの制御端子に制御信号 V_{Gs} を出力することができる。

本発明の電気回路制御装置は、図4に示すように、三相電力変換装置11に適用することができる。図4では電力変換装置11には三相電圧 v_a , v_b , v_c が入力されている。a相制御装置12a, b相制御装置12b, c相制御装置12cは、電力変換器11から電気信号群A, 電気信号群B, 電気信号群Cを取り込んでおり、これらの電気信号群に基づいて、電力変換装置11を構成する各相のスイッチに制御信号を出力する。

[0046] 図5は図3の電力変換装置1をより詳細に示す説明図である。図5において電力変換装置1は、電力変換器11と、制御回路12とを備えている。

第1実施形態では、電力変換器11は、電流制御型DC/DC変換器であり、電源81の直流電圧をDC/DC変換して負荷82に供給する。電力変換器11は、スイッチ111と、リアクトル112と、電流検出用抵抗113と、転流ダイオード114と、キャパシタ115とからなる。

[0047] 入力側から順に、スイッチ111とリアクトル112と電流検出用抵抗113とが直列接続さ

れ、スイッチ11とリアクトル112との間には転流ダイオード114がT字接続されており、出力側にはキャパシタ115が接続されている。

[0048] 制御回路12は、図3に示した電気回路制御装置12と同じである。すなわち、周波数信号生成回路13は、電流検出用抵抗113の両端電圧 v_1 , v_2 を入力して電圧降下 $V_R = (v_1 - v_2) / R$ は、リアクトル電流 i_L (本発明における回路電流)を電圧に変換した値である)を検出し、当該検出値を周波数信号 f_1 に変換して第1周波数信号 F_1 として出力する。周波数検出回路14は、遅延信号生成回路141と、判定回路142とからなり、遅延信号生成回路141は、第1周波数信号 F_1 を所定時間 $\Delta \tau$ だけ遅延させた第2周波数信号 F_2 を出力する。また、判定回路142は、第1周波数信号 F_1 と第2周波数信号 F_2 とを入力し、第1周波数信号 F_1 の周期が第2周波数信号 F_2 の周期に含まれたか否かを検出して判定信号を出力する。

[0049] 図6(A)の S_{Ts} に示すように、駆動信号生成回路15は周期 T_s のクロック S_{Ts} で動作しており、クロック S_{Ts} の立上がりで、スイッチ111に送出する制御信号 V_{Gs} をONにする。

一方、遅延信号生成回路141は図6(A)の $V = R \cdot i_L$ で示すように、電圧 $V_R = (v_1 - v_2) / R$ を入力し、これを周波数信号 f_1 (図6(A)の最上段の周波数特性参照)に変換している。図6(A)では、周波数は下限で約30MHz、上限で40MHzとしてある。すなわち、判定回路141は、第1周波数信号 F_1 の周波数 f_1 が所定のしきい値 f_{SH} (約40MHz)に達したとき (第1周波数信号 F_1 の周期が対応する周期 $\Delta \tau$ に達したとき: 図6(B)参照)に、判定信号 S_Q を出力する。ただし、図のしきい値は、この方式の電力変換機では通常行うように系の安定性を保つために傾きを持たせている。この判定信号 S_Q により駆動信号生成回路15は電力変換器11にスイッチがOFFとなる制御信号を出力する。

[0050] 図6(A)では、図5の周波数信号生成回路13は、電流検出用抵抗114 (抵抗値 R_1)の両端電圧を入力して電圧降下 $V = R_1 \cdot i_s$ を検出する。また、図6(B)では、図5の周波数信号生成回路13は、電圧降下 $V = R_s \cdot i$ の値と、転流ダイオード114の両端電圧の値 (抵抗値 R_2) 電圧降下 $V = R_2 \cdot i_D$ の検出し、電流の合算値相当分の第1周波数信号 F_1 を発生する。

[0051] 図5ではリアクトル電流 i_L を図3の回路電流として採用しているが、図7に示すように

、回路電流をスイッチ211を流れる電流 i_s とすることもできる。

図8(A)に電力変換装置の各部における時間推移状態を示す図、(B)に第1周波数信号 F_1 、第2周波数信号 F_2 の時間推移状態を示す。図7の電力変換装置では、図8(A)に示すように、転流ダイオード114がオフのときには、 i_s はボトム値となっているが(周波数 f の特性を示す波形図、および電圧 $V=R1 \times i_s$ を示す波形図を参照)、電気回路制御装置の出力は図5の電気回路制御装置12の出力と同じである(図8のクロック S_{Ts} 、判定信号 S_Q 、制御信号 V_{Gs} 参照)。

[0052] 図9は、図5の電力変換装置1の周波数検出回路14を1ユニットとして、このユニット2つ(周波数検出回路14A、14B)を並列接続して構成した電力変換装置1を示す図である。図9では、周波数検出回路14A、14Bの構成は同じであり、遅延制御回路16A、16Bは、遅延信号生成回路141にそれぞれ共通の $\Delta \tau$ を制御するための信号を送出するので、各遅延信号生成回路141に設定される遅延時間 $\Delta \tau$ は同じである。図9では、周波数検出回路14A、14Bに、それぞれ遅延制御回路16A、16Bを設けたているが、たとえば遅延制御16Bを設けずに、遅延制御回路16Aの出力を周波数検出回路14Aの遅延信号生成回路141および周波数検出回路14Bの遅延信号生成回路141に送出するようにしてもよい。

[0053] 図9の制御回路12には、位相シフト回路27が設けられており、位相シフト回路27は、第1ユニット(周波数検出回路24A)の周波数信号生成回路13Aおよび第2ユニット(周波数検出回路24B)の周波数信号生成回路13Bに接続されている。

位相シフト回路27は、周波数信号生成回路13A、13Bが発生する各第1周波数信号 F_1 に位相差 π を持たせるように動作する。

[0054] 図10に示すように、周波数信号生成回路13Aが出力する第1周波数信号 F_1 と、周波数信号生成回路13Bが出力する第1周波数信号 F_1 とは位相差が π なので、検出解像度(判定精度)が2倍となる。

[0055] なお、図11に示すように、図5電力変換器11のリアクトル電流 i_L を測定せずにスイッチ111を流れる電流と、転流ダイオード114を流れる電流を周波数信号生成回路13が取得するようにもできる。

[0056] 図12は、図5の電力変換装置1の周波数検出回路14を1ユニットとして、このユニッ

ト2つ(周波数検出回路14A, 14B)を並列接続して構成した電力変換装置1を示す図である。制御回路12には、レンジ選択回路18が設けられている。

各周波数検出回路14A, 14Bは、共通の第1周波数信号 F_1 を有しており、この第1周波数信号 F_1 は、第1周波数信号 F_1 の周波数が高域に属するか低域に属するかに応じて、により、第1ユニット、第2ユニット(周波数検出回路14A, 14B)の何れかに送られる。

[0057] 図12において、第1ユニット(周波数検出回路14A)は遅延信号生成回路141と判定回路142とからなり、遅延信号生成回路141の前段には遅延制御回路16Aが設けられていてもよい。また、第2ユニット(周波数検出回路14B)は遅延信号生成回路141と判定回路142とからなり、遅延信号生成回路141の前段には遅延制御回路16Bが設けられている。

[0058] 第1ユニット(周波数検出回路14A)における第2周波数信号 F_{A2} の第1周波数信号 F_{A1} に対する遅延時間 $\Delta \tau_A$ と、第2ユニット(周波数検出回路14B)における第2周波数信号 F_{B2} の第1周波数信号 F_{B1} に対する遅延時間 $\Delta \tau_B$ とは同じであってもよいし異なってもよい。

[0059] 図12の変換装置1は、図13に示すように、レンジ選択回路18に入力された電圧の大きさに応じて(すなわち、回路電流の大きさ、すなわち負荷の大きさに応じて)周波数処理を第1ユニット(周波数検出回路24A)または第2ユニット(周波数検出回路24B)に振り分けることができる。したがって、実質上、動作範囲も広げることができる。

[0060] 図14の電力変換装置1は、回路電流を上限と上限との間で動作させる(すなわち、第1周波数信号 F_1 を上限しきい値と下限しきい値との間で動作させる)。図14では、図5の電力変換装置1の周波数検出回路14を1ユニットとして、このユニットを2つ(周波数検出回路14A, 14B)を並列接続して構成した電力変換装置1を構成している。

[0061] ここで、周波数信号生成回路13は、周波数検出回路14Aと周波数検出回路14Bとに共通の第1周波数信号 F_1 を出力する。

第1ユニット(周波数検出回路14A)は遅延信号生成回路141と判定回路142とからなり、遅延信号生成回路141の前段には遅延制御回路16Aが設けられており、第2ユニット(周波数検出回路14B)は遅延信号生成回路141と判定回路142とからな

り、遅延信号生成回路141の前段には遅延制御回路16Bが設けられている。

- [0062] 図14では、図15(A), (B), (C)に示すように、第1ユニット(周波数検出回路14A)における第2周波数信号 F_{A2} の第1周波数信号 F_1 に対する遅延時間 $\Delta \tau_A$ と、第2ユニット(周波数検出回路24B)における第2周波数信号 F_{B2} の第1周波数信号 F_1 に対する遅延時間 $\Delta \tau_B$ とは異なっている($\Delta \tau_A < \Delta \tau_B$)。

図14の電力変換装置1では、上限周波数 f_{SHA} と下限周波数 f_{SHB} とがしきい値となって第1周波数信号 F_1 の周波数が制御される(すなわち、リアクトル電流 i_L が制御される)。

- [0063] 図15(A)に、電力変換装置1の各部の信号状態を示し、図15(B)に第1周波数信号 F_1 および第2周波数信号 F_{A2} が時間に比例して変動する様子をパルス列で示し、図15(C)に第1周波数信号 F_1 および第2周波数信号 F_{B2} が時間に比例して変動する様子をパルス列で示す。周波数検出回路14Aにおける第2周波数信号 F_{A2} の第1周波数信号 F_{A1} に対する遅延時間 $\Delta \tau_A$ と、周波数検出回路14Bにおける第2周波数信号 F_{B2} の第1周波数信号 F_1 に対する遅延時間 $\Delta \tau_B$ とは異なっており、 $\Delta \tau_B > \Delta \tau_A$ である。周期が $\Delta \tau_A$ より大きく $\Delta \tau_B$ より小さい場合($\Delta \tau_A$ に対応する周波数 f_A が、 $\Delta \tau_B$ に対応する周波数 f_B よりも高い場合)において、周期が $\Delta \tau_A$ よりも小さくなった場合($\Delta \tau_A$ に対応する周波数 f_A を超えたとき)は、駆動信号生成回路15は、電力変換器11にスイッチがOFFとなる制御信号を出力する。

- [0064] そして、周期が $\Delta \tau_B$ よりも大きくなった場合(周波数 f_B より低下したとき)は、駆動信号生成回路15は、電力変換11にスイッチがONとなる制御信号を出力する(図15(A)の V_{Gs} 参照)。

図14の電力変換装置1では判定回路142は第2周波数信号 F_{A2} の一周期が第1周波数信号 F_{A1} の一周期に含まれたか否かを検出し、判定回路142は第1周波数信号 F_{B1} の一周期が第2周波数信号 F_{A2} の一周期に含まれたか否かを検出している。

駆動信号生成回路15がPID制御、FIR制御IIR制御等の制御を行う場合に、遅延制御回路16Aの遅延信号生成回路141、遅延制御回路16Bの遅延信号生成回路141の遅延特性を変化させることができる。

- [0065] たとえば、遅延制御回路16A, 16Bは、制御回路12の出力が、 $A(e_o - E_r) - E_B$ (

Aは伝達係数、 e_o は電力変換器11の出力電圧、 E_r は参照電圧、 E_r はバイアス電圧)の特性を有するように、遅延制御回路16A、16Bの各遅延信号生成回路141に設定される $\Delta \tau_A$ 、 $\Delta \tau_B$ を変化させる。この遅延特性の変化により、たとえば図15(B)の回路電流 i (第1周波数信号 F_1)の周波数推移図、図15(B)の狭幅パルス図に示すように、第1周波数信号 F_1 の周期が $\Delta \tau_A$ より大きい側から $\Delta \tau_A$ より小さい側に遷移するときの周波数しきい値(図15(B)の周波数推移図の上限しきい値において上限しきい値 f_{ASH} で示す)、および、図15(B)の回路電流 i (第1周波数信号 F_1)の周波数推移図、図15(C)の狭幅パルス図に示すように、第1周波数信号 F_1 の周期が $\Delta \tau_B$ より小さい側から $\Delta \tau_B$ より大きい側に遷移するときの周波数しきい値(図15(C)の周波数推移図の下限しきい値 f_{BSH} で示す)が変化する。

[0066] すなわち、図14の電力変換装置1では、図15(A)、(B)、(C)に示すように、第1周波数信号 F_1 の周期が $\Delta \tau_A$ より大きい側から $\Delta \tau_A$ より小さい側に遷移したこと(第1周波数信号 F_1 の周波数 f_1 が所定特性の上限値に達したこと)、第1周波数信号 F_1 の周期が $\Delta \tau_B$ より小さい側から $\Delta \tau_B$ より大きい側に遷移したこと(第1周波数信号 F_1 の周波数 f_1 が所定特性の下限値に達したこと)を検出している。

[0067] 駆動信号生成回路15は、第1周波数信号 F_1 の周波数 f_1 が上限しきい値 f_{ASH} に達したときは、電力変換器11にスイッチがOFFとなる制御信号を出力し、第1周波数信号 F_1 の周波数 f_1 が下限しきい値 f_{BSH} に低下したときは、電力変換器11にスイッチがONとなる制御信号を出力する(図15(A)の V_{Gs} 参照)。

[0068] 図16は本発明の電力変換装置の第2実施形態を示す説明図である。

図16において電力変換装置2は、電力変換器21と、制御回路22とを備えている。

第2実施形態では、電力変換器21は、電圧制御型DC/DC変換器であり、電源81の直流電圧をDC/DC変換して負荷82に供給する。

[0069] 制御回路22は、周波数信号生成回路23と、周波数検出回路24と、駆動信号生成回路25とを有している。周波数信号生成回路23は、電力変換器21の出力電圧 e_o を検出し、当該検出値を周波数信号 F_1 に変換する。

[0070] 周波数検出回路24は、遅延信号生成回路241と、判定回路242とからなる。遅延信号生成回路241は、第1周波数信号 F_1 を所定時間 $\Delta \tau$ (第1周波数信号 F_1 の初

期周期より小さい)だけ遅延させた第2周波数信号 F_2 を出力する。判定回路242は、第1周波数信号 F_1 と第2周波数信号 F_2 とを入力し、第1周波数信号 F_1 の周期が第2周波数信号 F_2 の周期に含まれたか否か、および第2周波数信号 F_2 の周期が第1周波数信号 F_1 の周期に含まれたか否かを検出して判定信号を出力する。

駆動信号生成回路25は、電力変換器21を構成するスイッチの制御端子に制御信号を出力することができる。

[0071] 図17(A), (B), (C)は、図16の周波数検出回路2の動作説明図であり、(A)は電力変換器21の出力電圧 e_o の時間 t の推移を示す図(同図中、出力電圧 e_o の目標値を e_o^* で示す)、(B)は周波数信号生成回路23の出力周波数(出力電圧 e_o に対応する周波数) f を示す図、図17(C)は、第1周波数信号 F_1 が時間に比例して変動する様子をパルス列で示す図である。図17(C)では、説明を分かり易くするために、第1周波数信号 F_1 および第2周波数信号 F_2 の狭幅パルス列にそれぞれ、時間経過に応じて1, 2, 3, ...の番号を付してある。

[0072] また、第1周波数信号 F_1 は、周波数1Hzから周期が調和級数で減少・増加するように設定しており、

1番目と2番目の狭幅パルスの間隔:1秒
 2番目と3番目の狭幅パルスの間隔:1/2秒
 3番目と4番目の狭幅パルスの間隔:1/3秒
 4番目と5番目の狭幅パルスの間隔:1/4秒
 5番目と6番目の狭幅パルスの間隔:1/5秒
 6番目と7番目の狭幅パルスの間隔:1/6秒
 7番目と8番目の狭幅パルスの間隔:1/7秒
 8番目と9番目の狭幅パルスの間隔:1/6秒
 9番目と10番目の狭幅パルスの間隔:1/5秒
 10番目と11番目の狭幅パルスの間隔:1/4秒
 11番目と12番目の狭幅パルスの間隔:1/3秒
 となっている。

[0073] 第1周波数信号 F_1 の周期が第2周波数信号 F_2 の周期に含まれることと、第1周波数

信号 F_1 の連続する2つの狭幅パルスが、第2周波数信号 F_2 の連続する2つの狭幅パルスの間に位置していることとは等価である。また、第2周波数信号 F_1 の周期が第1周波数信号 F_1 の周期に含まれることと、第2周波数信号 F_2 の連続する2つの狭幅パルスが、第1周波数信号 F_1 の連続する2つの狭幅パルスの間に位置していることとは等価である。

第1周波数信号 F_1 の周期が第2周波数信号 F_2 の周期に含まれたか否かの判定において、第1周波数信号 F_1 の連続する2つの狭幅パルスのうち先の狭幅パルスが、第2周波数信号 F_2 の連続する2つの狭幅パルスのうち先の狭幅パルスに重なっていても、第1周波数信号 F_1 の連続する2つの狭幅パルスのうち後の狭幅パルスが、第2周波数信号 F_2 の連続する2つの狭幅パルスのうち後の狭幅パルスに重なっていてもよいものとする。

[0074] 第2周波数信号 F_2 の周期が第1周波数信号 F_1 の周期に含まれたか否かの判定において、第2周波数信号 F_2 の連続する2つの狭幅パルスのうち先の狭幅パルスが、第1周波数信号 F_1 の連続する2つの狭幅パルスのうち先の狭幅パルスに重なっていても、第2周波数信号 F_2 の連続する2つの狭幅パルスのうち後の狭幅パルスが、第1周波数信号 F_1 の連続する2つの狭幅パルスのうち後の狭幅パルスに重なっていてもよいものとする。

[0075] 本実施形態では、第1周波数信号 F_1 の狭幅パルスと、第2周波数信号 F_2 の狭幅パルスとが交互に検出されるか否かにより、第1周波数信号 F_1 の周期が第2周波数信号 F_2 の周期に含まれたか否か、または第2周波数信号 F_2 の周期が第1周波数信号 F_1 の周期に含まれたか否かを検出することができる。

[0076] すなわち、図17(C)において、判定回路242は、周波数信号 F_1 の信号と、周波数信号 F_2 の信号とを交互性に検出する。第2実施形態では、第1周波数信号 F_1 の周波数 f_1 は時間に比例して高くなり、あるいは低くなっているので、図17(C)に示すように、第1周波数信号 F_1 の周期は時間経過にしたがって調和級数で短くなりまたは長くなる。

[0077] この場合、判定回路242は、第1周波数信号 F_1 の1番目の狭幅パルス、第2周波数信号 F_2 の1番目の狭幅パルス、第1周波数信号 F_1 の2番目の狭幅パルス、・・・、第2

周波数信号 F_2 の5番目の狭幅パルス、第1周波数信号 F_1 の6番目の狭幅パルスまでは交互性があると判定しているが、第1周波数信号 F_1 の6番目の狭幅パルスの後に、第1周波数信号 F_1 の7番目の狭幅パルスを検出する。したがって、判定回路242は、このときに交互性がないと判定する(図17(C)の「上限」参照)。

[0078] すなわち、第1周波数信号 F_1 の狭幅パルスと第2周波数信号 F_2 の狭幅パルスとの交互性がなくなる最初の時刻は、図17(C)では、判定回路242に第1周波数信号 F_1 の7番目の狭幅パルスが入力されたときなので、判定回路242は、第1周波数信号 F_1 の周期($\Delta \tau$ より大きい周期)が、 $\Delta \tau$ より小さくなった時刻(第1周波数信号 F_1 の6番目ないし7番目の狭幅パルスが入力された時刻)を検出できたことになる。

[0079] なお、第1周波数信号 F_1 の6番目の狭幅パルスと7番目の狭幅パルスの間隔が $\Delta \tau$ よりも小さく、かつ第1周波数信号 F_1 の6番目の狭幅パルスと第2周波数信号 F_2 の6番目の狭幅パルスの間隔は $\Delta \tau$ なので、第1周波数信号 F_1 の7番目の狭幅パルスは第2周波数信号 F_2 の6番目の狭幅パルスよりも必ず左にある。このことから、判定回路242が、第1周波数信号 F_1 の周期が $\Delta \tau$ より小さくなった時刻を検出できることは明らかである。

[0080] 次に、第1周波数信号 F_1 の狭幅パルスと第2周波数信号 F_2 の狭幅パルスとの交互性がなくなる2番目の時刻は、図17(C)では、判定回路242に第2周波数信号 F_2 の9番目の狭幅パルスが入力されたときなので、判定回路242は、このときに交互性がないと判定する(図17(C)の「下限」参照)。判定回路242は、第1周波数信号 F_1 の周期($\Delta \tau$ より小さい周期)が、 $\Delta \tau$ より大きくなった時刻(第1周波数信号 F_1 の8番目の狭幅パルスが入力された時刻)を検出できたことになる。

[0081] 言い換えると、図17(C)において、第2周波数信号 F_2 の6番目の狭幅パルスは、第1周波数信号 F_1 の6番目の狭幅パルスに対して $\Delta \tau$ の時間遅れる。これにより、第1周波数信号 F_1 の9番目の狭幅パルスと10番目の狭幅パルスとの間に第2周波数信号 F_2 の8番目の狭幅パルスと9番目の狭幅パルスとが含まれることになる。したがって、判定回路142は、第2周波数信号 F_2 の周期が $\Delta \tau$ より大きくなった時刻(第1周波数信号 F_1 の9番目ないし10番目の狭域パルスが入力された時刻)を検出できたことになる。

[0082] 上述したように、第2実施形態では、第1周波数信号 F_1 の周波数(したがって、第2周波数信号 F_2 の周波数)が調和級数で高くなる。本実施形態では、分かり易くするために、第1周波数信号 F_1 の周波数が、

1Hz, 2Hz, ..., 5Hz, 6Hz, 7Hz, ..., 6Hz, 5Hz, ...のように変動する場合を説明したが(図17(C)参照)、実際には、第1周波数信号 F_1 の周波数は、たとえば 25×10^6 Hzないし 50×10^6 Hzの近傍で変動するようにできる。

[0083] 以上述べたように、周波数検出回路24は、第1周波数信号 F_1 に対して第2周波数信号 F_2 を $\Delta \tau$ 遅らせることで、第1周波数信号 F_1 の狭幅パルス間隔が、 $\Delta \tau$ より小さくなったこと($\Delta \tau$ より大きかった周期が $\Delta \tau$ より小さくなった時刻)、 $\Delta \tau$ より大きくなったこと($\Delta \tau$ より小さかった周期が $\Delta \tau$ より大きくなった時刻)を検出することができる。

[0084] 駆動信号生成回路25は、第1周波数信号 F_1 の周期が $\Delta \tau$ より長いとき(電圧 e_o の値が小さいとき)は、駆動信号発生回路15は、電力変換器21にスイッチがONとなる制御信号を出力する(図17(B)の V_{Gs} 参照)。第1周波数信号 F_1 の周期が $\Delta \tau$ より大きい側から $\Delta \tau$ より小さい側に遷移したとき(第1周波数信号 F_1 の周期が $\Delta \tau$ より大きい側から $\Delta \tau$ に達したとき、すなわち e_o が増大したとき)には、駆動信号生成回路25は、電力変換器21にスイッチがOFFとなる制御信号を出力する。

[0085] 図18は図16の周波数検出回路24を2ユニットを備えた電力変換装置2を示す図である。

図18の電力変換装置2においては、図14に示した周波数検出回路を2ユニット(周波数検出回路24A, 24Bで示す)とし、第1周波数信号 F_1 を共通にして第1ユニット(周波数検出回路24A)および第2ユニット(周波数検出回路24B)を並列に接続しており、周波数検出回路24Aと周波数検出回路24Bとの後段に駆動信号生成回路25が設けられている。なお、周波数検出回路24Aの遅延信号生成回路241には $\Delta \tau_A$ がセットされ、周波数検出回路24Bの遅延信号生成回路241には $\Delta \tau_B$ がセットされている。

[0086] 図19(A)に、電力変換装置2の出力電圧 e_o の時間推移を示し(同図中、出力電圧 e_o の目標値を e_o^* で示す)、図19(B)に判定回路242による処理を示し、図19(C)に

第1周波数信号 F_1 および第2周波数信号 F_{A2} が時間に比例して変動する様子をパルス列で示し、図19(D)に第1周波数信号 F_1 および第2周波数信号 F_{B2} が時間に比例して変動する様子をパルス列で示す。

[0087] 周波数検出回路24Aにおける第2周波数信号 F_{A2} の第1周波数信号 F_{A1} に対する遅延時間 $\Delta \tau_A$ と、周波数検出回路24Bにおける第2周波数信号 F_{B2} の第1周波数信号 F_{B1} に対する遅延時間 $\Delta \tau_B$ とは異なっており、 $\Delta \tau_B > \Delta \tau_A$ である。駆動信号生成回路25は、周期が $\Delta \tau_A$ より大きく $\Delta \tau_B$ より小さい場合($\Delta \tau_A$ に対応する周波数 f_A が、 $\Delta \tau_B$ に対応する周波数 f_B よりも高い場合)において、周期が $\Delta \tau_A$ よりも小さくなった場合($\Delta \tau_A$ に対応する周波数 f_A を超えたとき)は、駆動信号生成回路25は、電力変換器21にスイッチがOFFとなる制御信号を出力する。そして、周期が $\Delta \tau_B$ よりも大きくなった場合(周波数 f_B より低下したとき)は、駆動信号生成回路25は、電力変換器21にスイッチがONとなる制御信号を出力する(図19(B)の V_{Gs} 参照)。

[0088] 図19(C), (D)に示すように図18の電力変換装置2では、判定回路242Aは第2周波数信号 F_{A2} の一周期が第1周波数信号 F_{A1} の一周期に含まれたか否かを検出し、判定回路242Bは第1周波数信号 F_{B1} の一周期が第2周波数信号 F_{A2} の一周期に含まれたか否かを検出している。

[0089] 駆動信号生成回路25は、第1周波数信号 F_1 の周波数 f_1 が上限しきい値 f_{ASH} に達したときは、電力変換器21にスイッチがOFFとなる制御信号を出力し、第1周波数信号 F_1 の周波数 f_1 が下限しきい値 f_{BSH} に低下したときは、電力変換器21にスイッチがOFFとなる制御信号を出力する(図19(B)の V_{Gs} 参照)。

請求の範囲

- [1] 電気回路に含まれる少なくとも1つのスイッチを駆動する駆動信号生成回路と、
前記スイッチの駆動により変化する電気信号を、1つまたは1つ以上検出しこれら検出信号から選ばれた少なくとも1つの電気信号から周波数信号を生成してこれを第1周波数信号として出力する周波数信号生成回路と、
前記周波数信号生成回路の出力周波数信号の周波数を検出する周波数検出回路と、
を備えた電気回路制御装置であって、
前記周波数検出回路は、
前記第1周波数信号を所定時間遅延させた第2周波数信号を出力する遅延信号生成回路と、
前記第1周波数信号と前記第2周波数信号とを入力し、
前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたか否か、および／または、
前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたか否か、を検出して判定信号を出力する判定回路と、
を有し、
前記駆動信号生成回路は、前記判定回路の判定結果に応じて前記スイッチを駆動する、
ことを特徴とする電気回路制御装置。
- [2] 前記電気信号は、前記電気回路の入力電圧、前記電気回路の入力電圧、前記電気回路を構成する素子または装置に表れる電圧、前記素子または前記装置を流れる電流、前記電気回路の出力電圧、前記電気回路の出力電流の群から選ばれることを特徴とする請求項1に記載の電気回路制御装置。
- [3] 前記遅延信号生成回路は、前記第1周波数信号を、前記電気信号の変化に基づくことなく遅延させ、または前記電気信号の少なくとも1つに基づき遅延させて前記第2周波数信号を出力することを特徴とする請求項1または2に記載の電気回路制御装置。

[4] 前記周波数検出回路は、

前記判定回路が、前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたときを検出することで、前記第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定し、および／または、

前記判定回路が、前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたときを検出することで、前記第1周波数信号の周波数が低域側の所定域に遷移し、または下降方向側の所定値に達したことを判定する、

ことを特徴とする請求項1から3の何れかに記載の電気回路制御装置。

[5] 前記判定回路は、

前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたことを検出したときは、その回数に応じて、前記第1周波数信号の周波数が、

第*i*回目の検出では、周期が遅延時間 $\Delta \tau / i$

($i = 1, 2, \dots, I$, I は正の整数)

で、第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定することを特徴とする請求項1から4の何れかに記載の電気回路制御装置。

[6] 前記判定回路は、

$$T_1 + T_2 + \dots + T_J \leq \Delta \tau < T_1 + T_2 + \dots + T_J + T_{J+1}$$

(J は正の整数)

の場合において、前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたことを検出したときは、

第*j*回目の検出において、周期が遅延時間 $(1/j) \Delta \tau$

($j = J, \dots, 3, 2, 1$)

で、前記第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定する、

ことを特徴とする請求項1から5の何れかに記載の電気回路制御装置。

[7] 前記遅延回路は、前記第1周波数信号を入力して前記第2周波数信号を出力する

たびに、初期化されることを特徴とする請求項1から6の何れかに記載の電気回路制

御装置。

- [8] 請求項1から7の何れかに記載の電気回路制御装置を構成する周波数検出回路を1ユニットとし、前記第1周波数信号を共通にして第1ユニットから第Rユニットを並列に接続してなる周波数検出回路を備えた電気回路制御装置であって、

第1ユニットにおける第2周波数信号の第1周波数信号に対する遅延時間 $\Delta \tau_1$ と、

第2ユニットにおける第2周波数信号の第1周波数信号に対する遅延時間 $\Delta \tau_2$ と、

...

第Rユニットにおける第2周波数信号の第1周波数信号に対する遅延時間 $\Delta \tau_R$ と、
が異なることを特徴とする記載の電気回路制御装置。

- [9] 請求項1から7の何れかに記載の電気回路制御装置を構成する周波数検出回路を1ユニットとし、第1ユニットから第Rユニットを並列に接続してなる周波数検出回路を備えた電気回路制御装置であって、

前記各ユニットにおける第2周波数の第1周波数信号に対する遅延時間 $\Delta \tau$ が同じであり、

前記第1ユニットから前記第Rユニットにおける各第1周波数信号の位相が、 $2\pi/R$ ずつ異なることを特徴とする電気回路制御装置

- [10] 前記電気回路が、電流制御型または電圧制御型のAC/DC電力変換回路、DC/DC電力変換回路またはDC/AC電力変換回路であり、

前記電気信号は、前記電気回路の入力電圧、前記電気回路の入力電圧、前記電気回路を構成する素子または装置に表れる電圧、前記素子または前記装置を流れる電流、前記電気回路の出力電圧、前記電気回路の出力電流の群から選ばれることを特徴とするから請求項1から9の何れかに記載の電気回路制御装置。

- [11] 電気回路に含まれる少なくとも1つのスイッチの駆動により変化する電気信号(電圧・電流・電力・位相)を、1つまたは1つ以上検出しこれら検出信号から選ばれた少なくとも1つの電気信号から周波数信号を生成し、記周波数信号の周波数を検出することで電気回路を制御する方法であって、

前記周波数の検出において、

前記第1周波数信号を所定時間遅延させた第2周波数信号を生成し、

前記第1周波数信号と前記第2周波数信号とを入力して、
前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたか否か、および／または、
前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたか否か、
を検出して判定信号を出力し、当該判定結果に応じて前記スイッチを駆動する、
ことを特徴とする電気回路制御方法。

- [12] 前記電気信号は、前記電気回路の入力電圧、前記電気回路の入力電圧、前記電気回路を構成する素子または装置に表れる電圧、前記素子または前記装置を流れる電流、前記電気回路の出力電圧、前記電気回路の出力電流の群から選ばれることを特徴とする請求項11に記載の電気回路制御方法。
- [13] 前記第1周波数信号を、前記電気信号の変化に基づくことなく遅延させ、または前記電気信号の少なくとも1つに基づき遅延させて前記第2周波数信号を出力することを特徴とする請求項11または12に記載の電気回路制御方法。
- [14] 前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたときを検出することで、前記第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定し、および／または、
前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたときを検出することで、前記第1周波数信号の周波数が低域側の所定域に遷移し、または下降方向側の所定値に達したことを判定する、
ことを特徴とする請求項11から13の何れかに記載の電気回路制御方法。
- [15] 前記第1周波数信号の周期が前記第2周波数信号の周期に含まれたことを検出したときは、その回数に応じて、前記第1周波数信号の周波数が、
第*i*回目の検出では、周期が遅延時間 $\Delta \tau / i$
($i = 1, 2, \dots, I, I$ は正の整数)
で、第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定することを特徴とする請求項11から14の何れかに記載の電気回路制御方法。
- [16] 前記第1周波数信号の周期が、

$$T_1 + T_2 + \cdots + T_J \leq \Delta \tau < T_1 + T_2 + \cdots + T_J + T_{J+1}$$

(Jは正の整数)

の場合において、前記第2周波数信号の周期が前記第1周波数信号の周期に含まれたことを検出したときは、

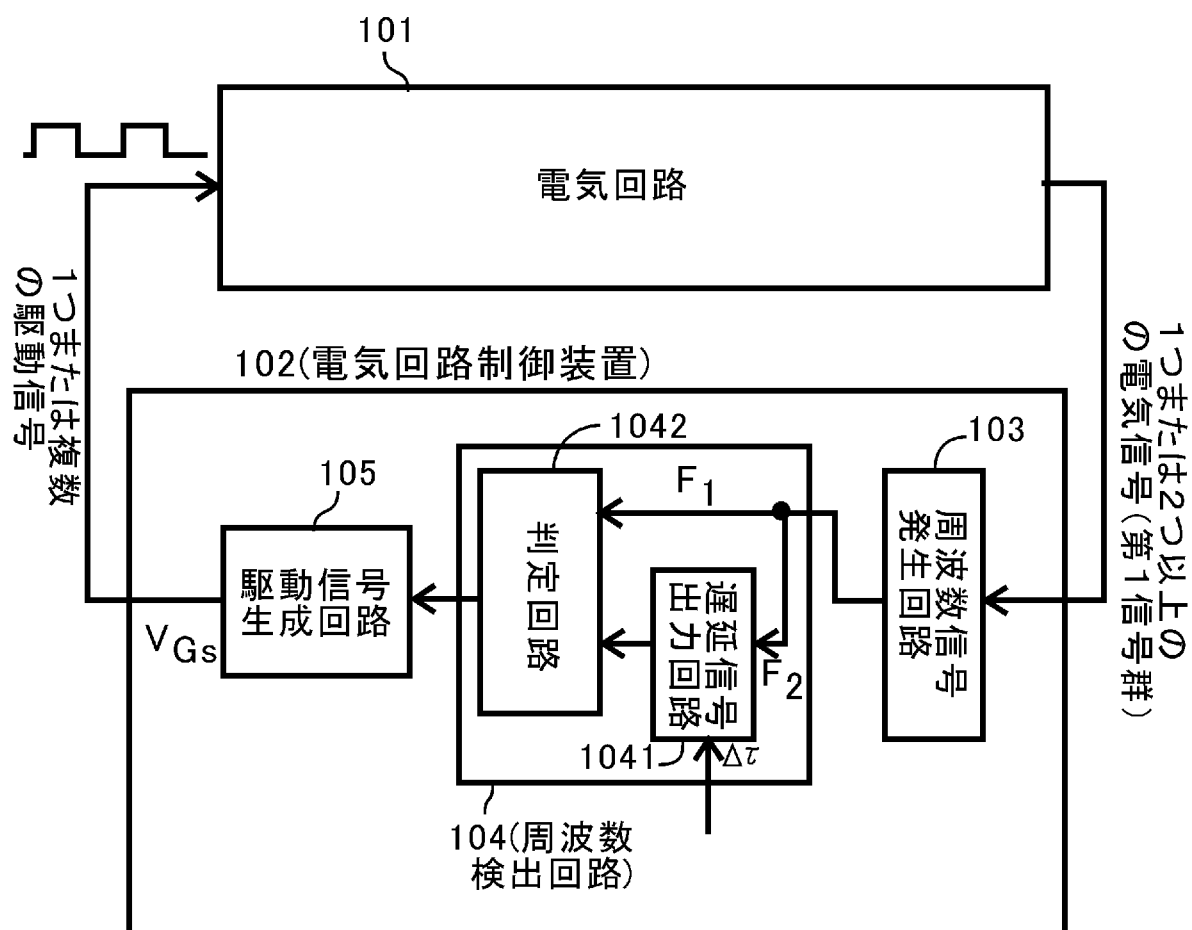
第j回目の検出において、周期が遅延時間 $(1/j) \Delta \tau$

($j=J, \cdots, 3, 2, 1$)

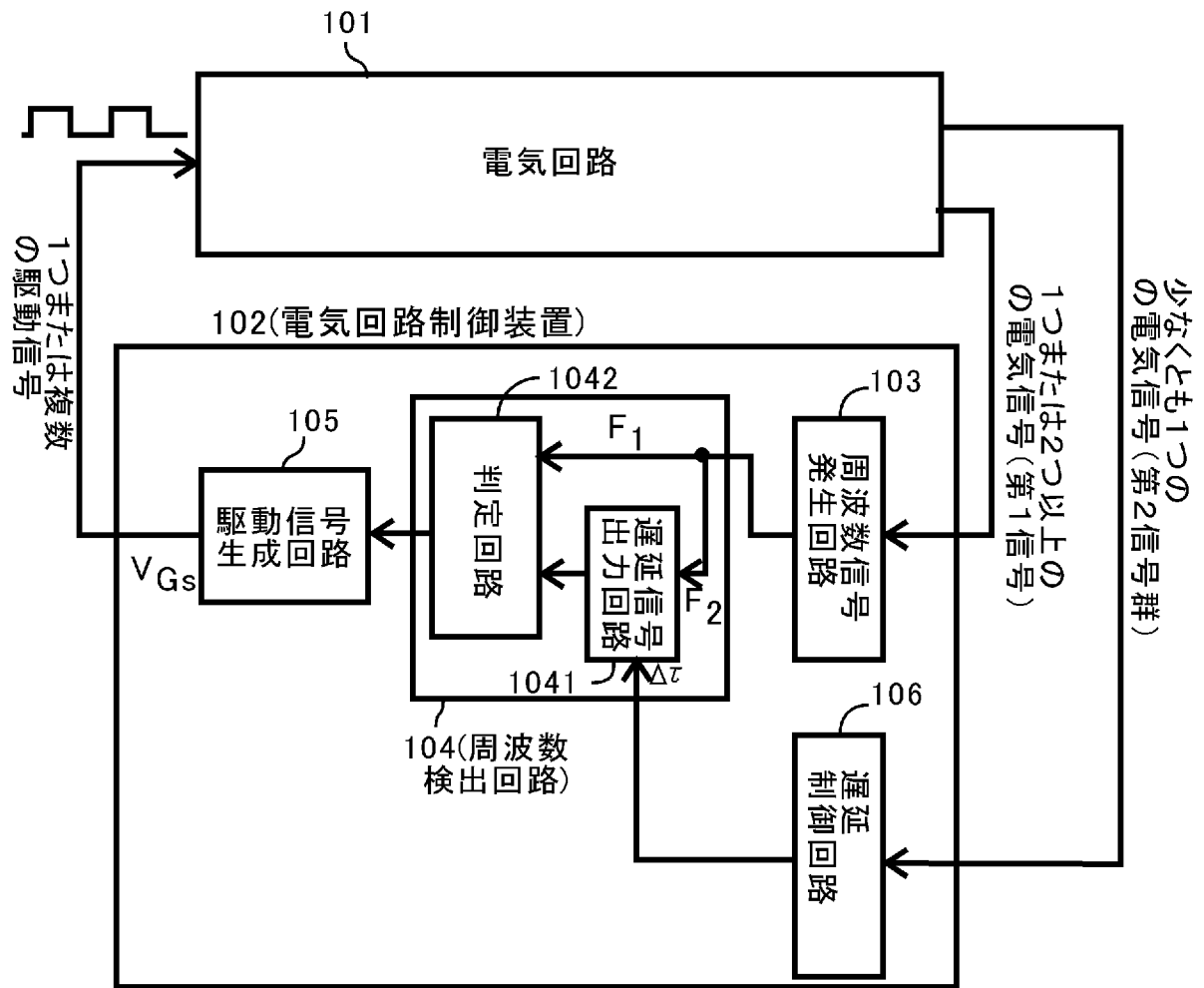
で、前記第1周波数信号の周波数が高域側の所定域に遷移し、または上昇方向側の所定値に達したことを判定する、

ことを特徴とする請求項11から15の何れかに記載の電気回路制御方法。

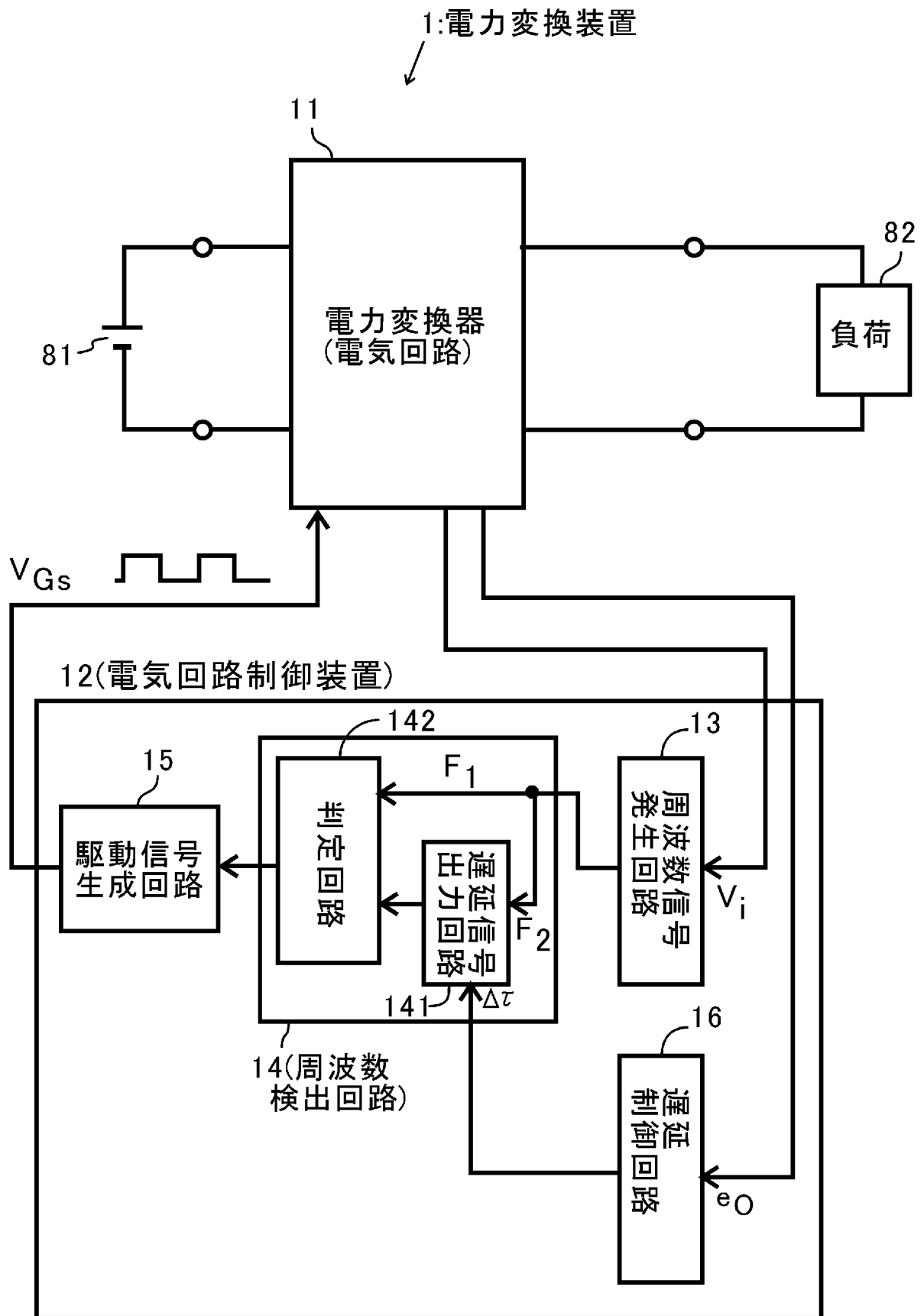
[図1]



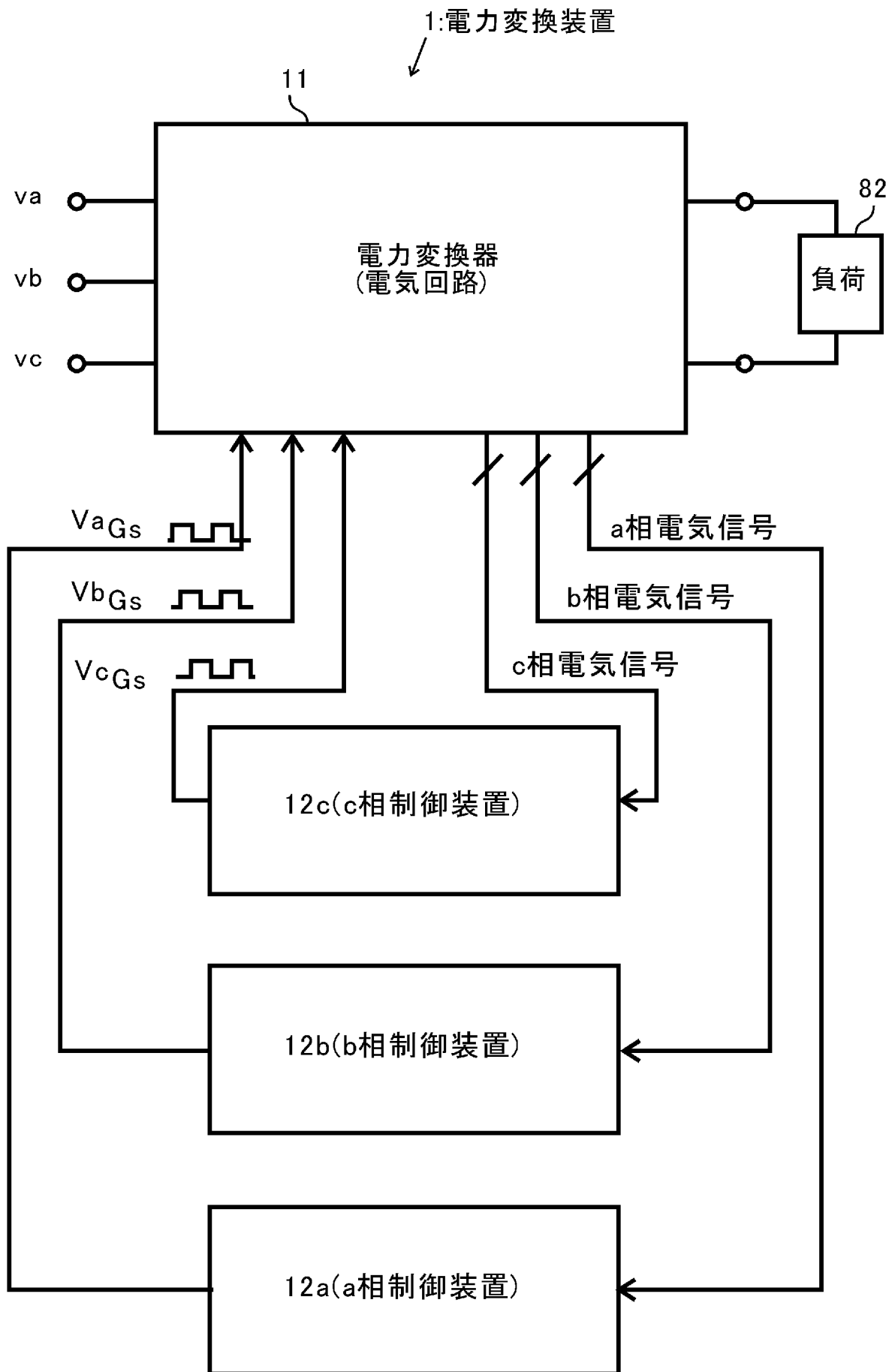
[図2]



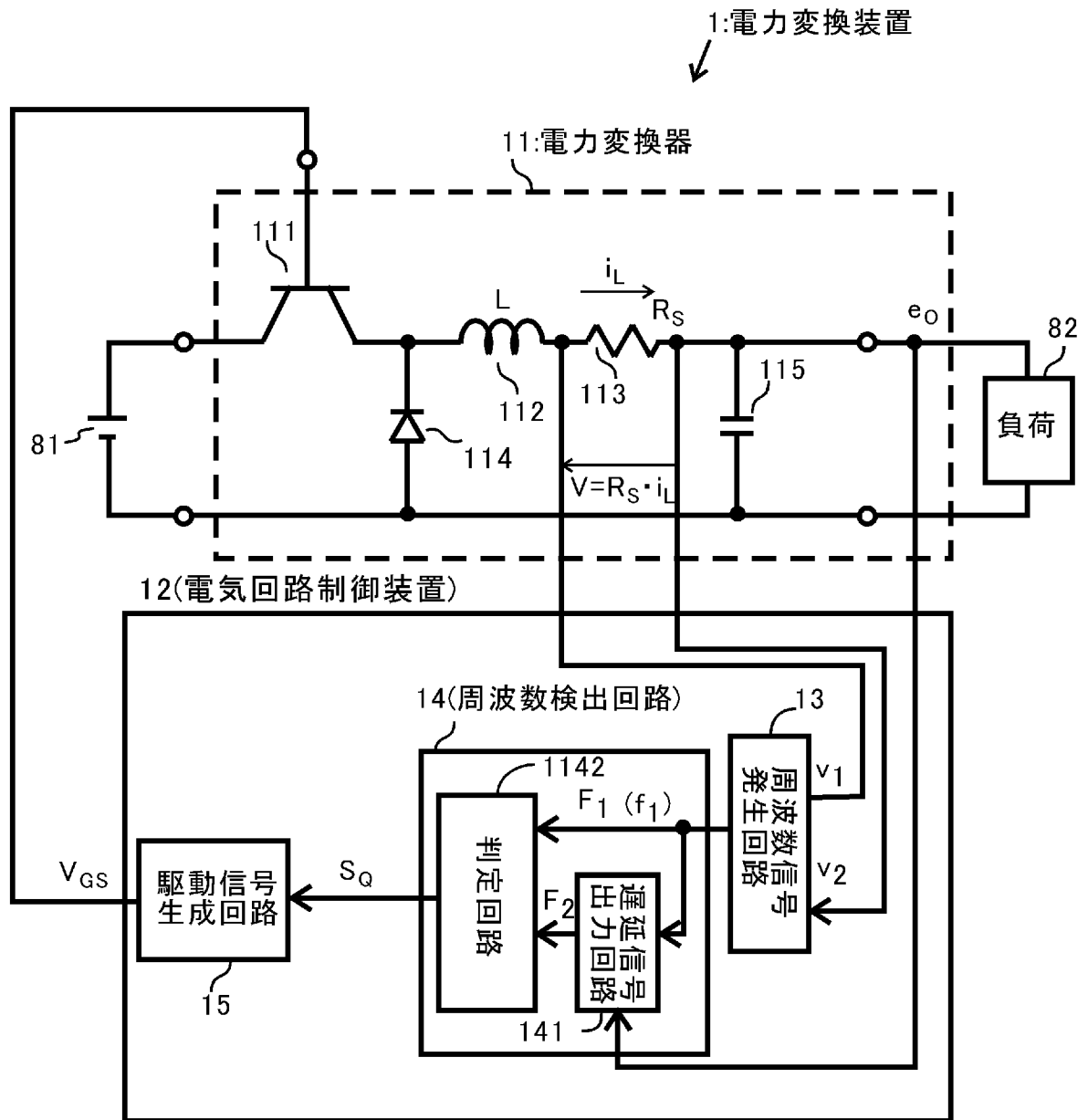
[図3]



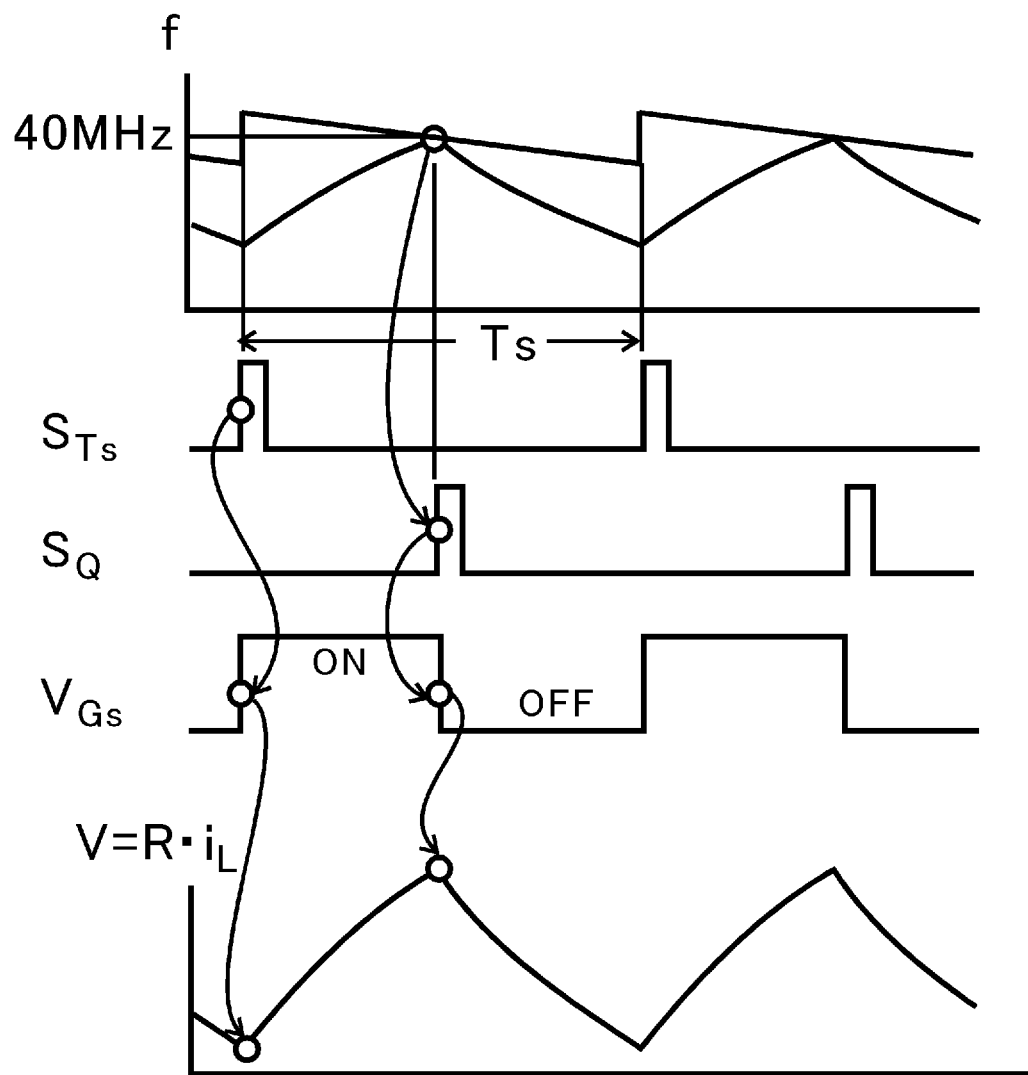
[図4]



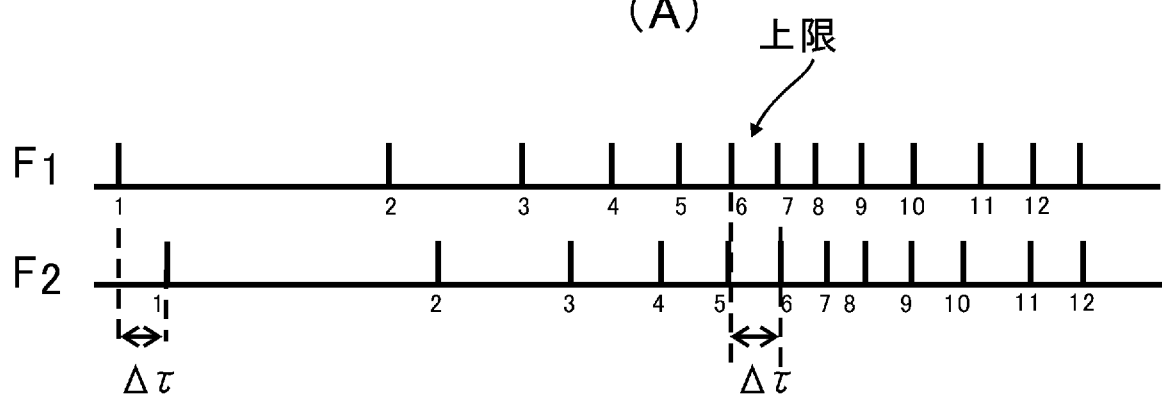
[図5]



[図6]

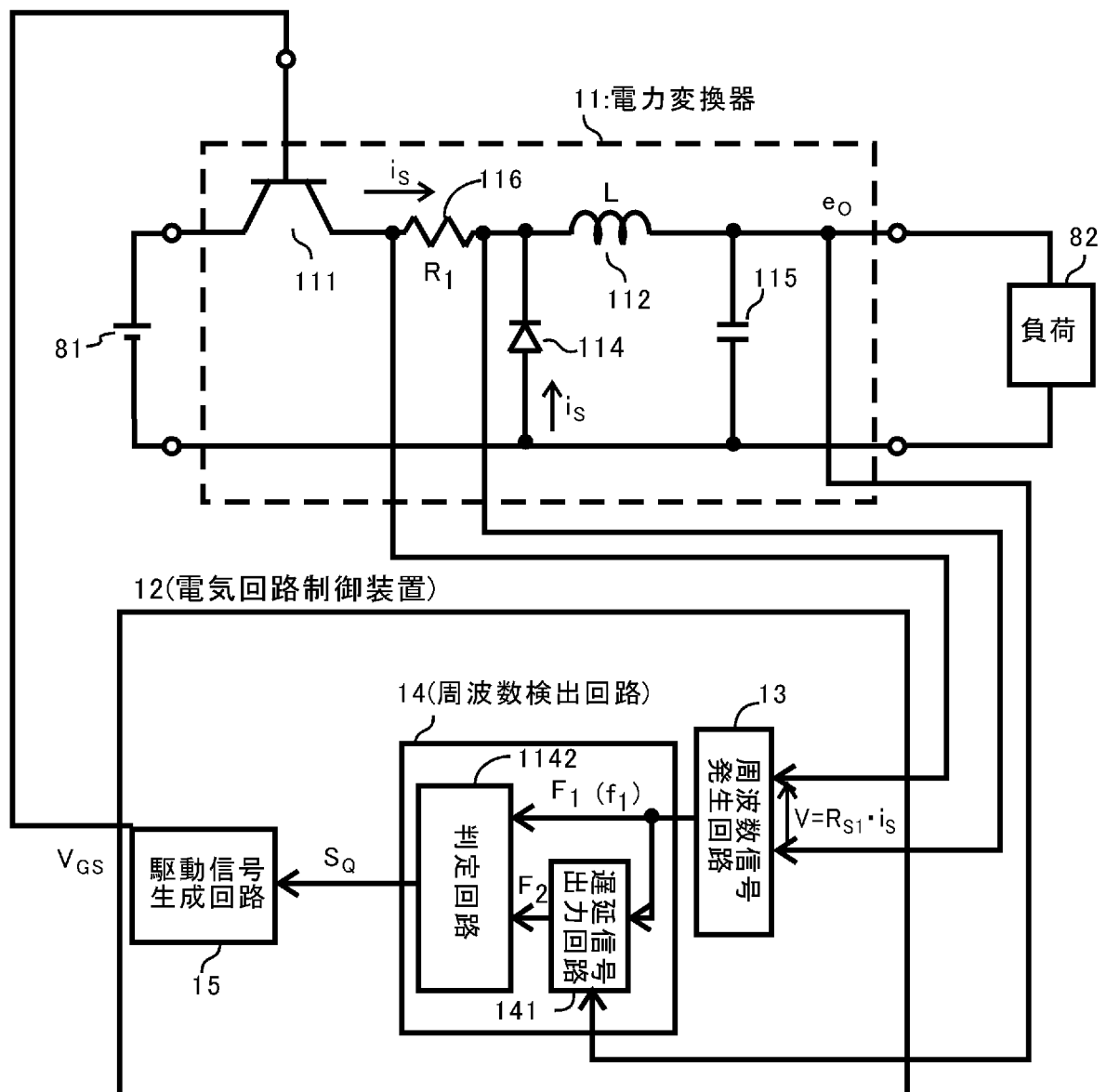


(A)

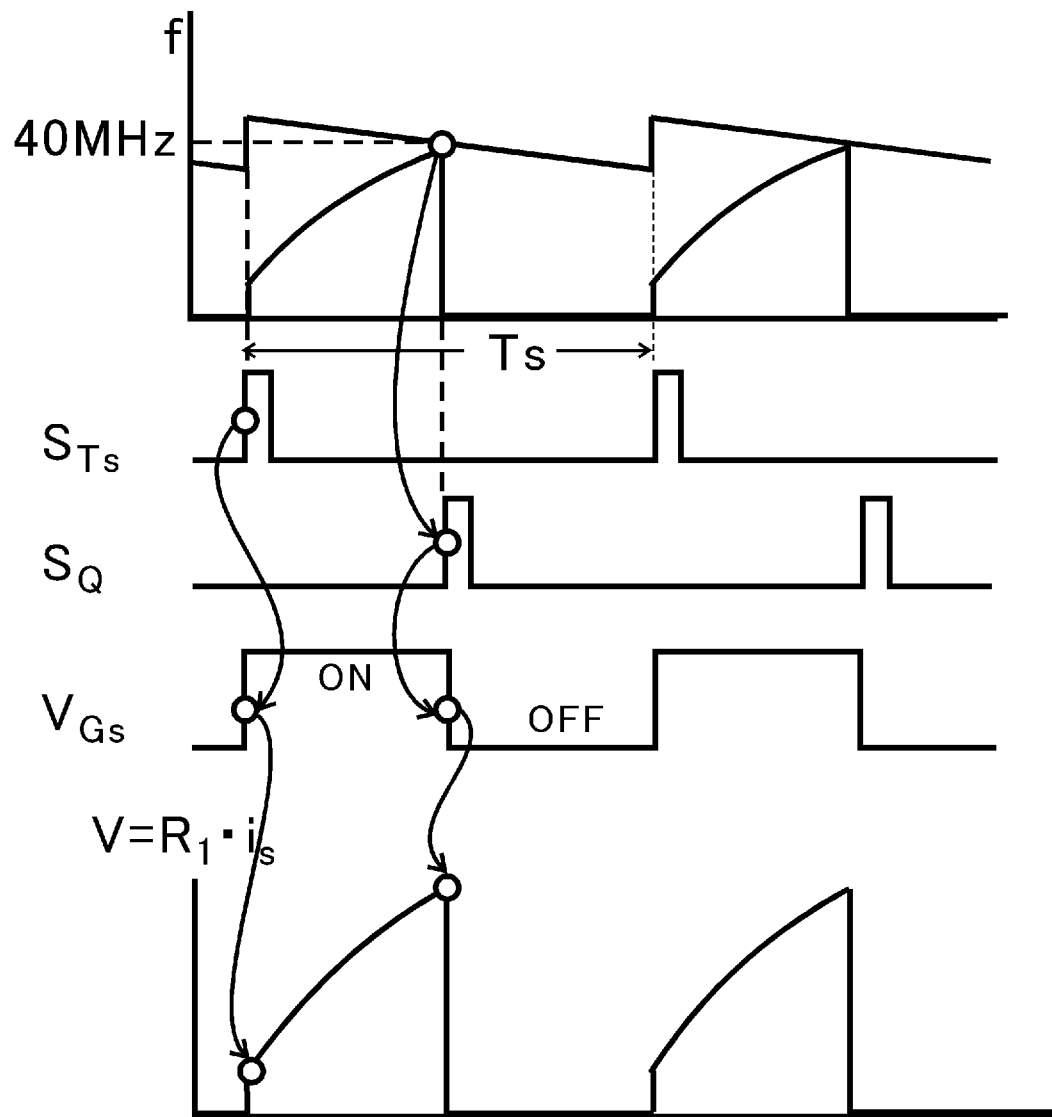


(B)

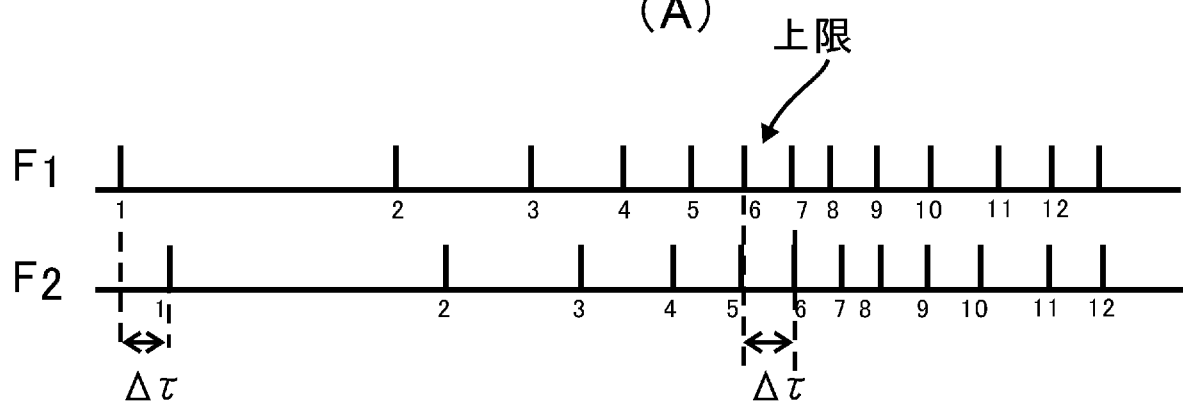
[図7]



[図8]

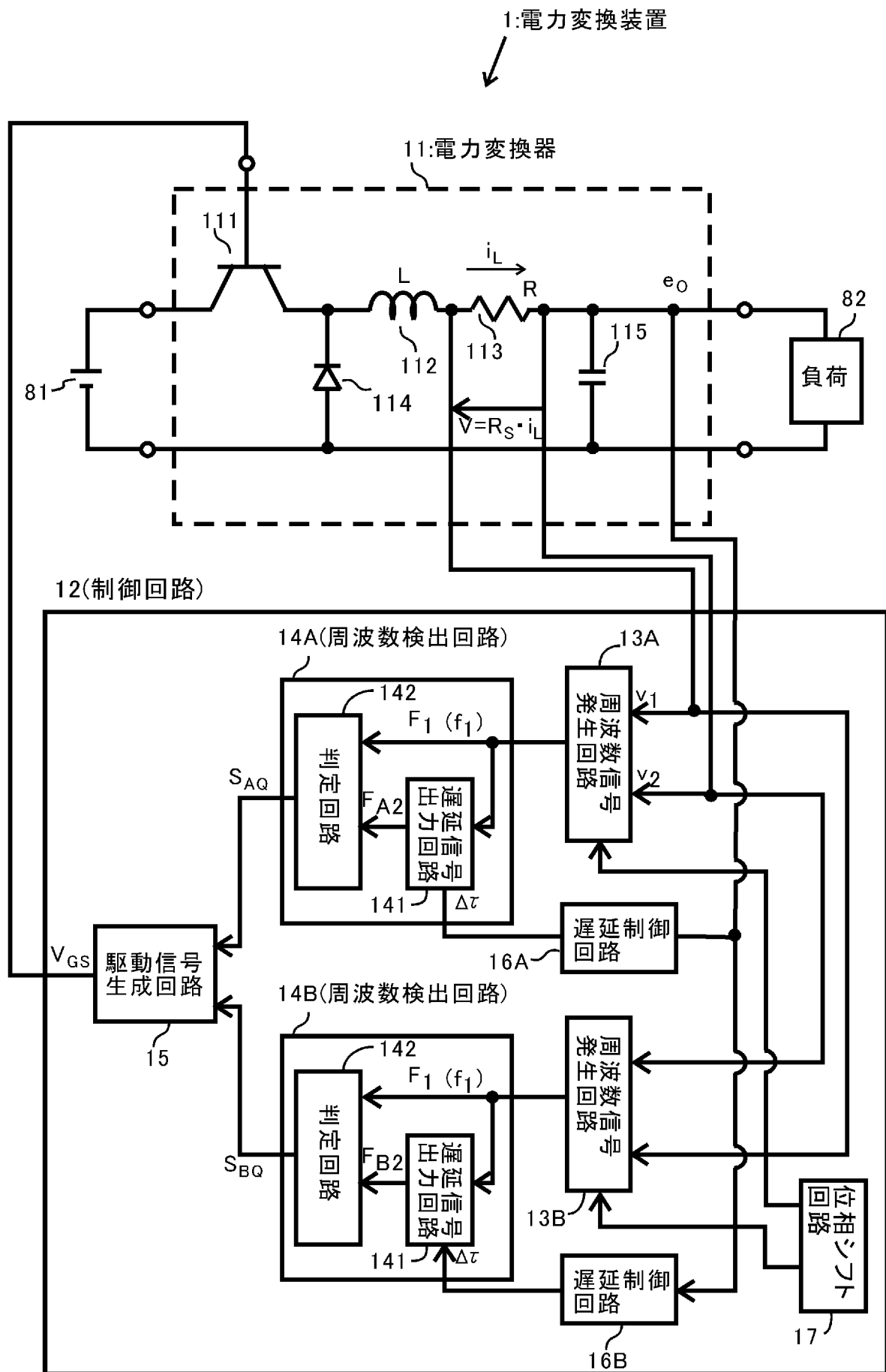


(A)

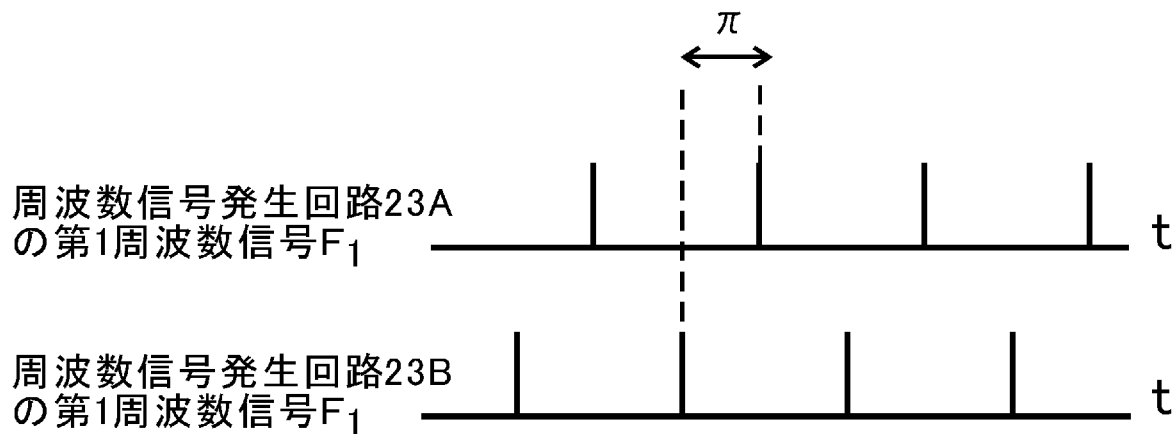


(B)

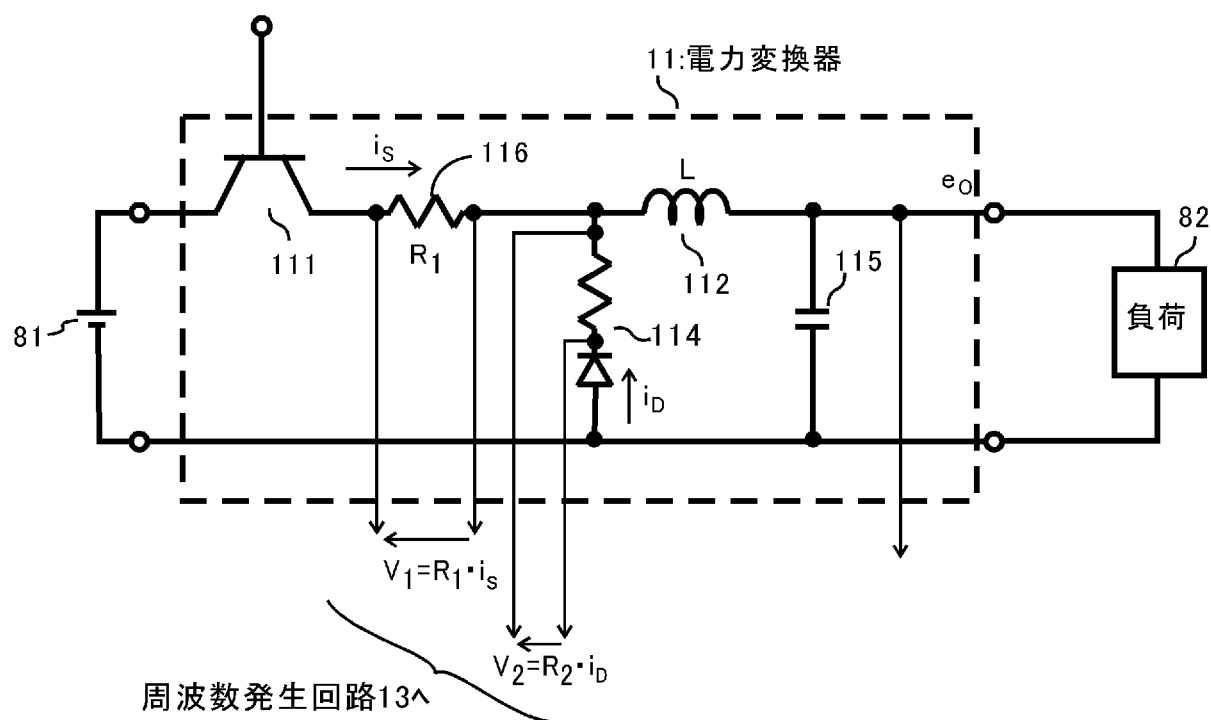
[図9]



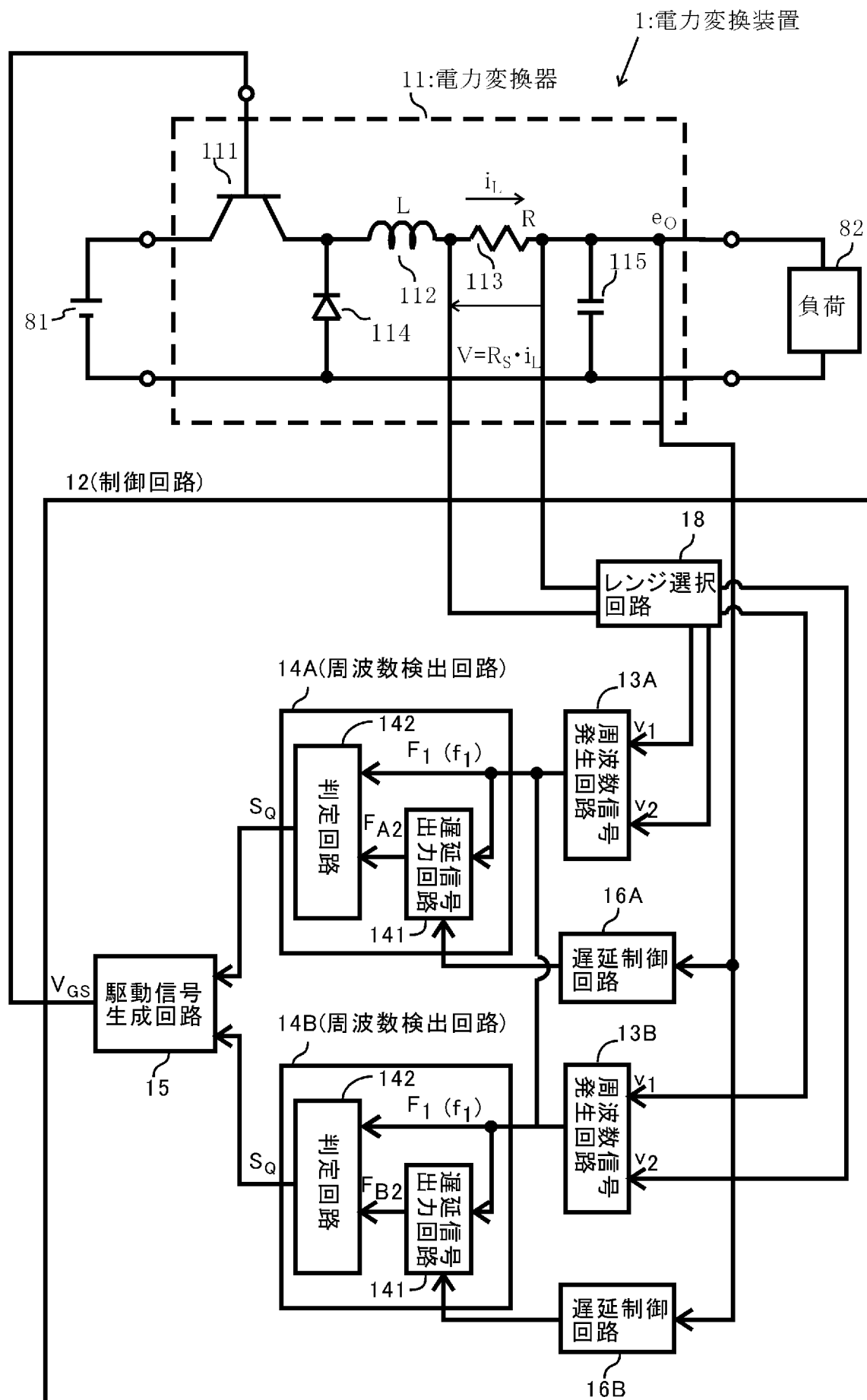
[図10]



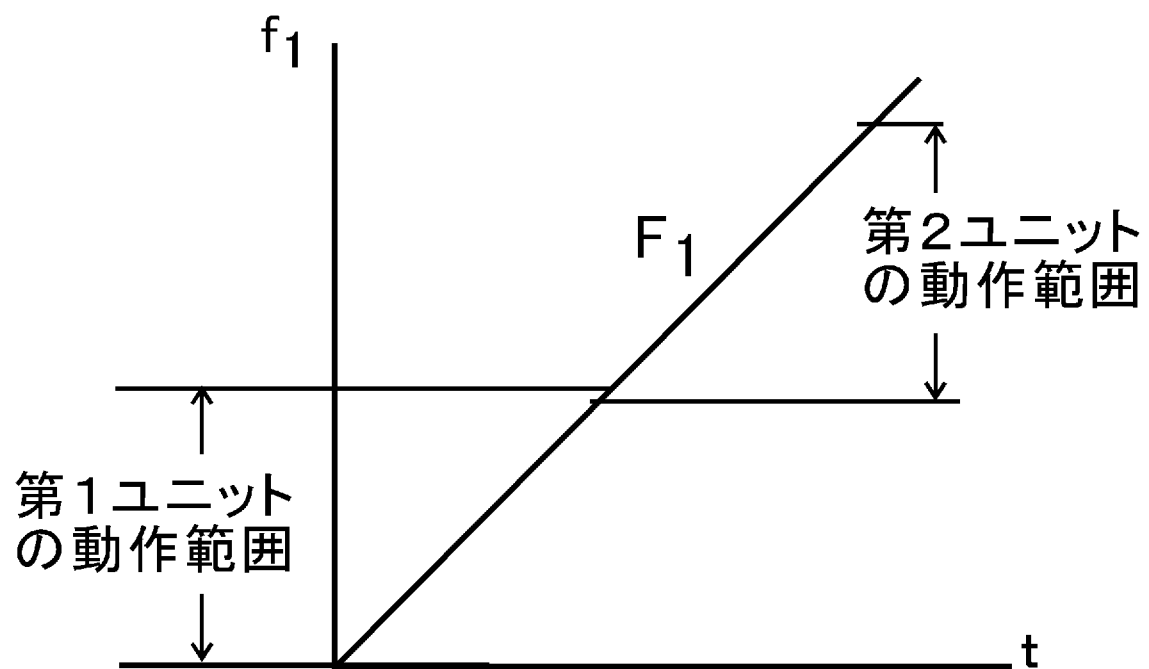
[図11]



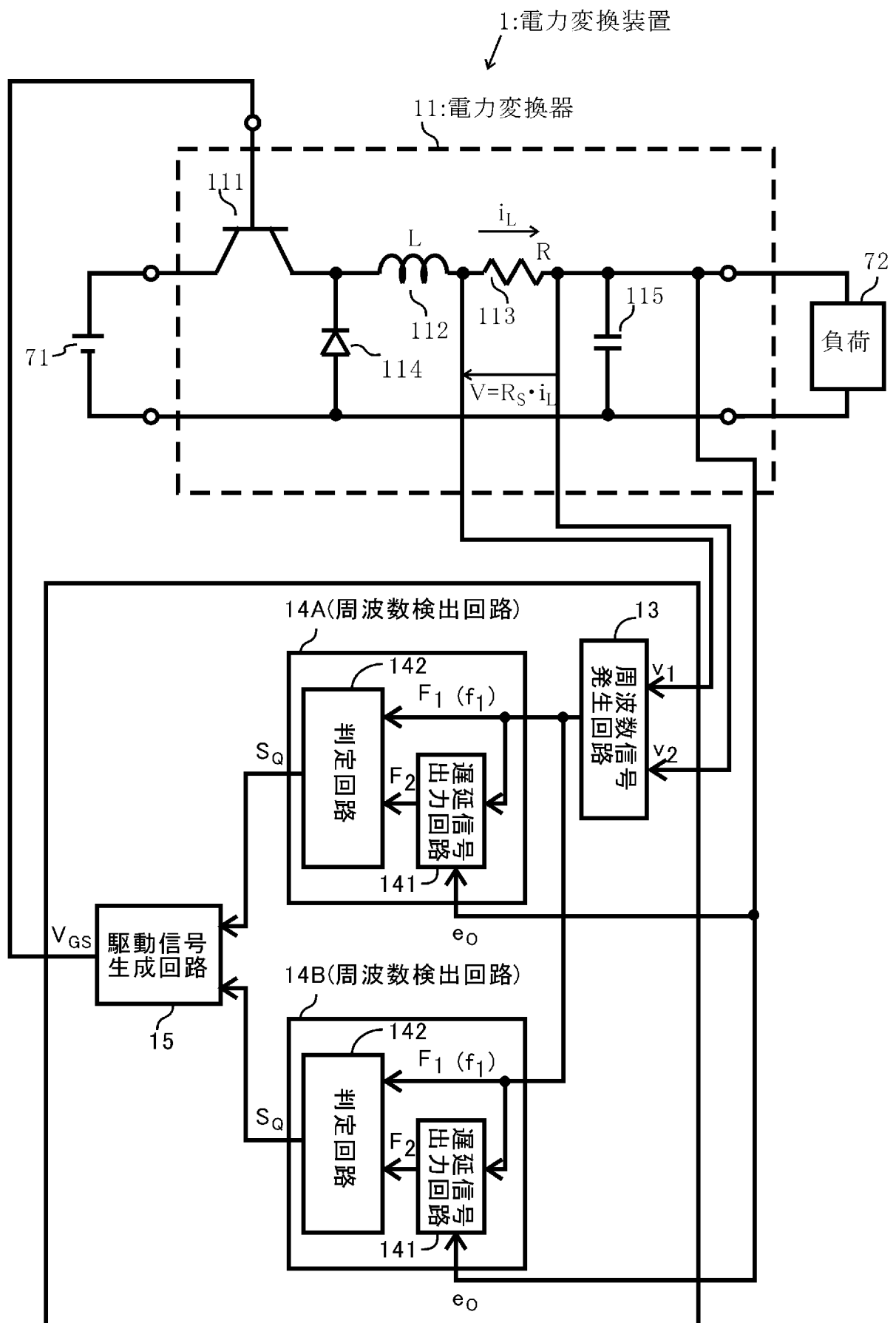
[図12]



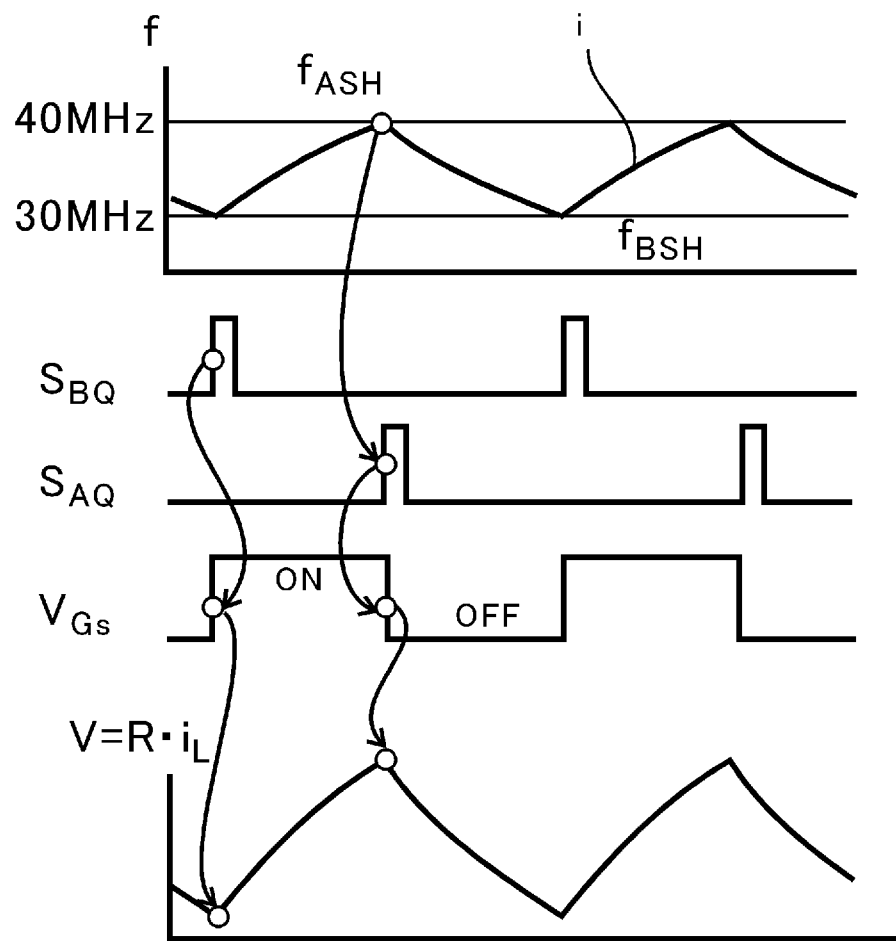
[図13]



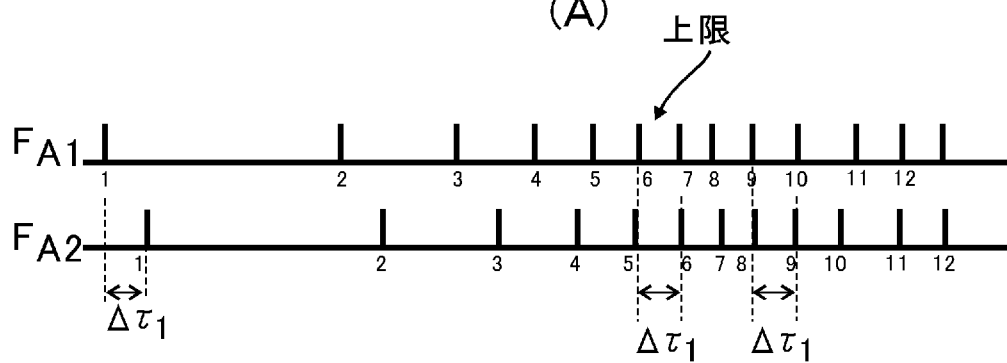
[図14]



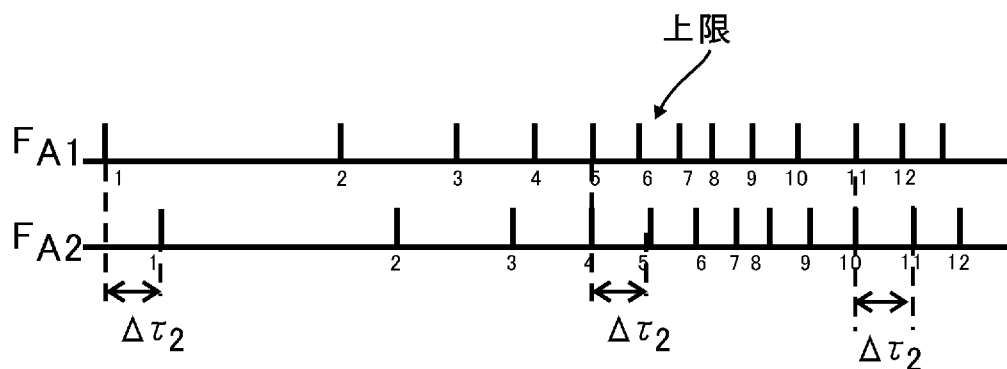
[図15]



(A)

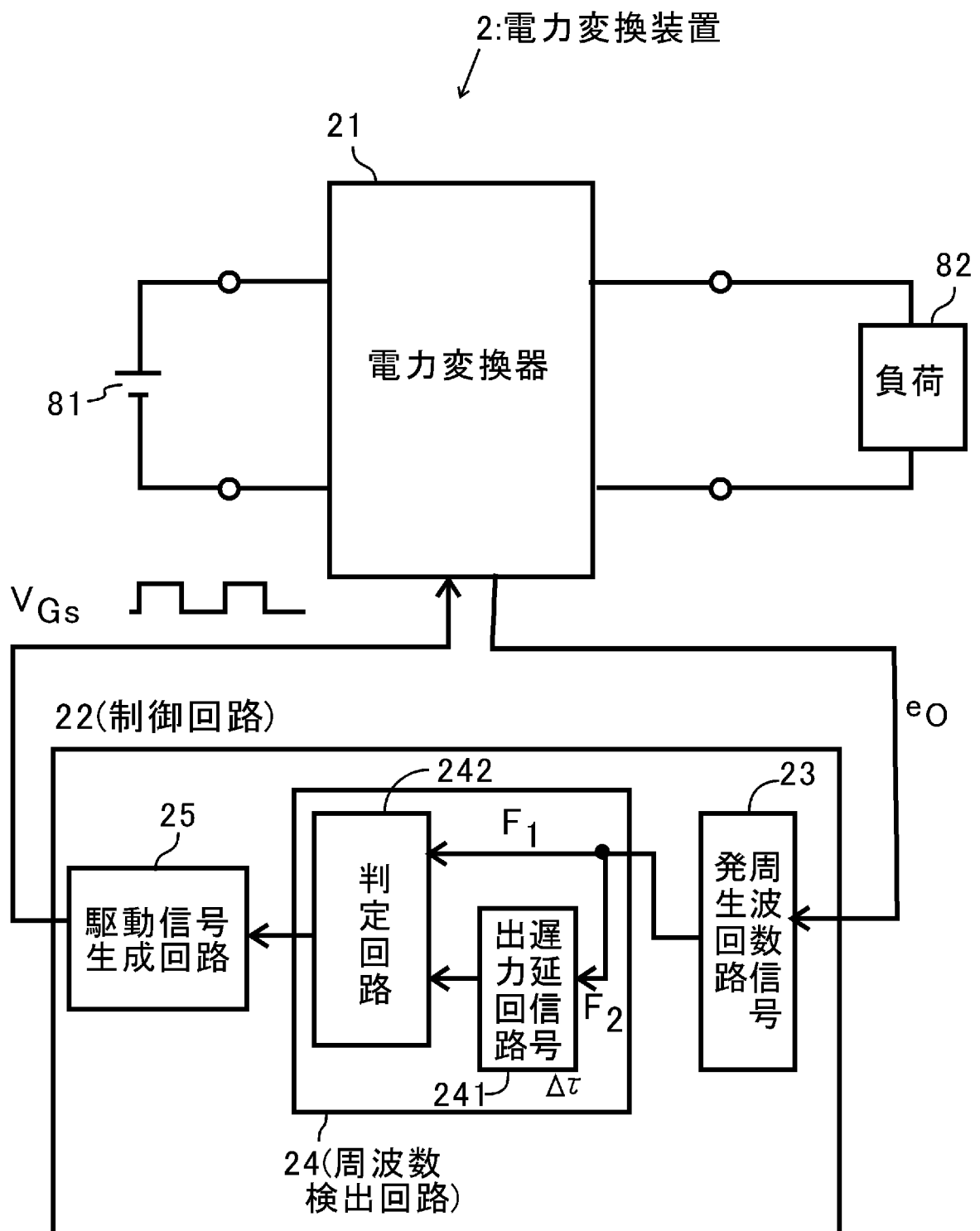


(B)

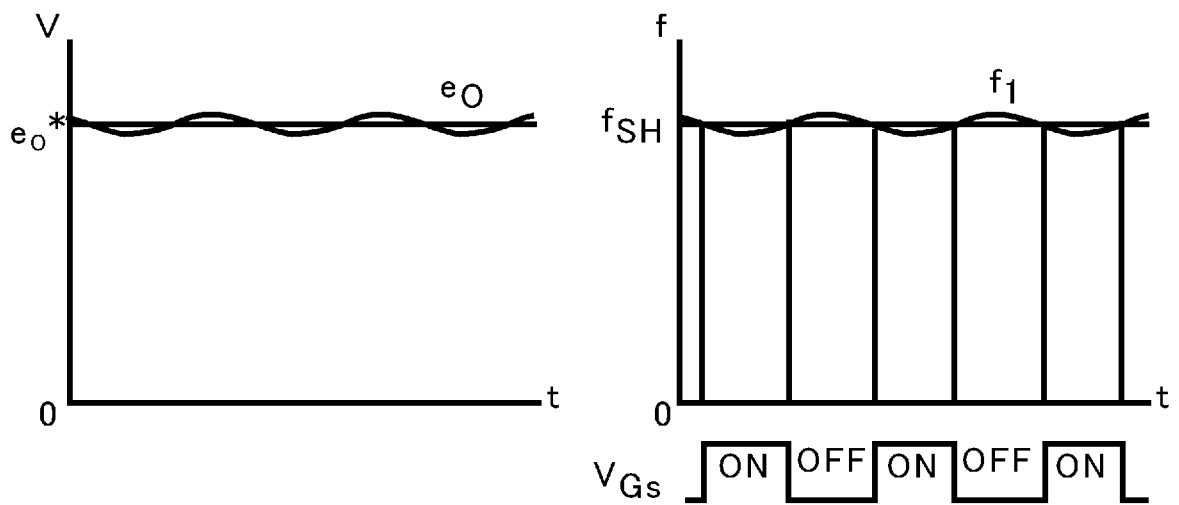


(C)

[図16]

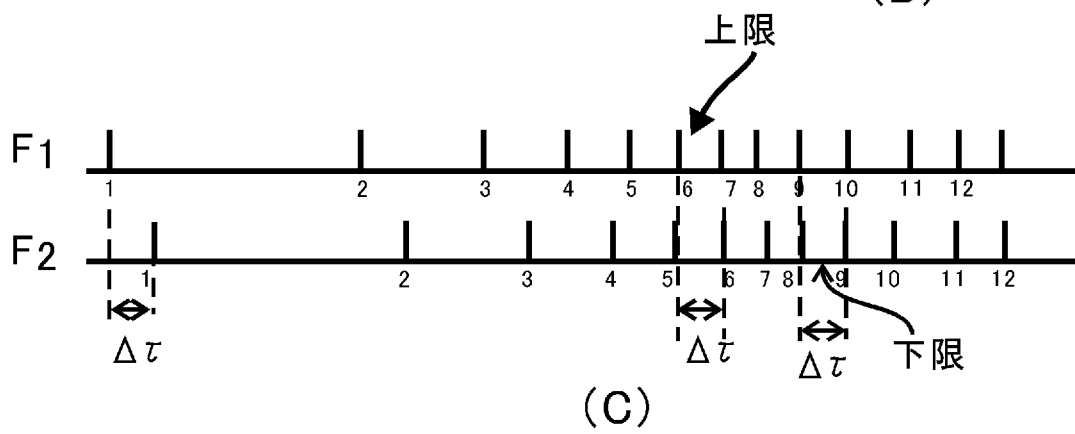


[図17]



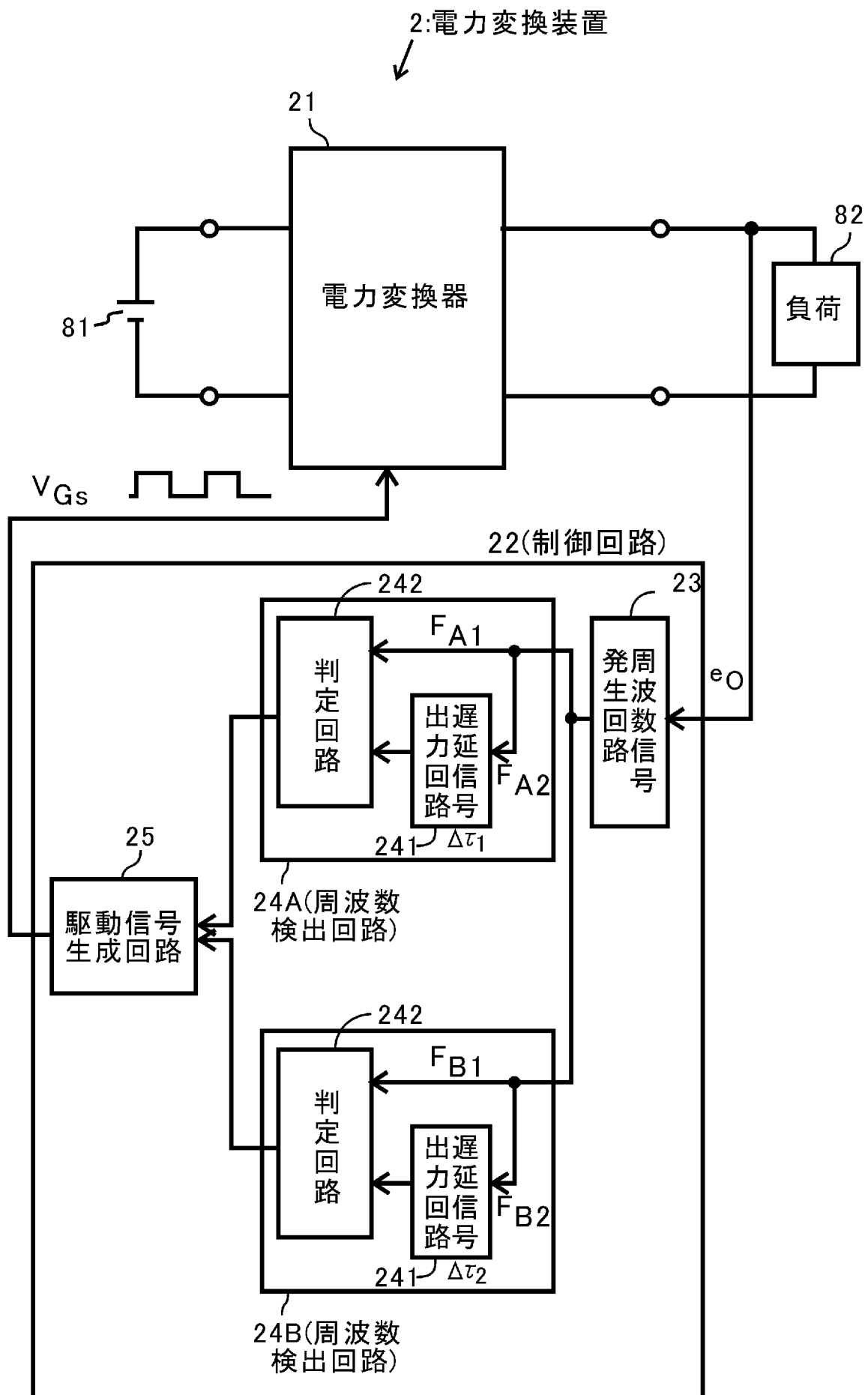
(A)

(B)

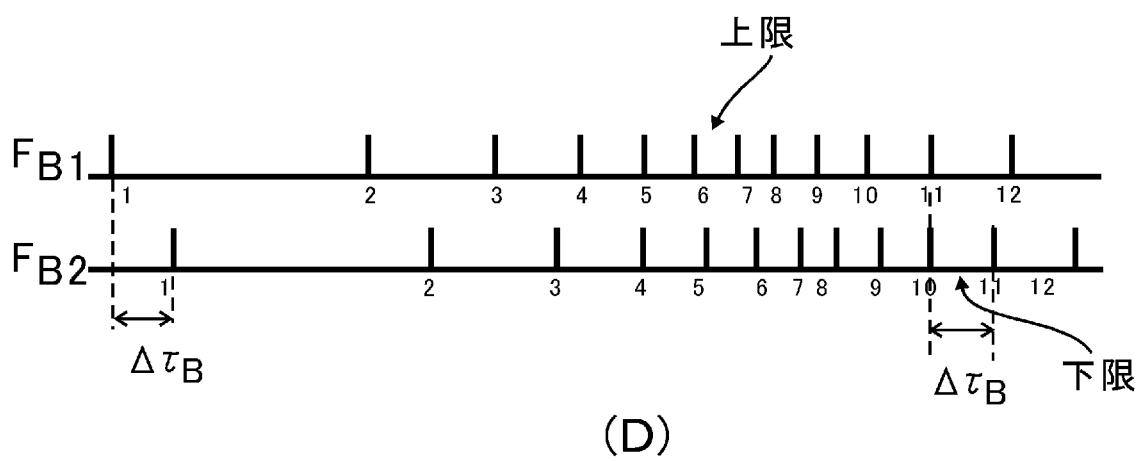
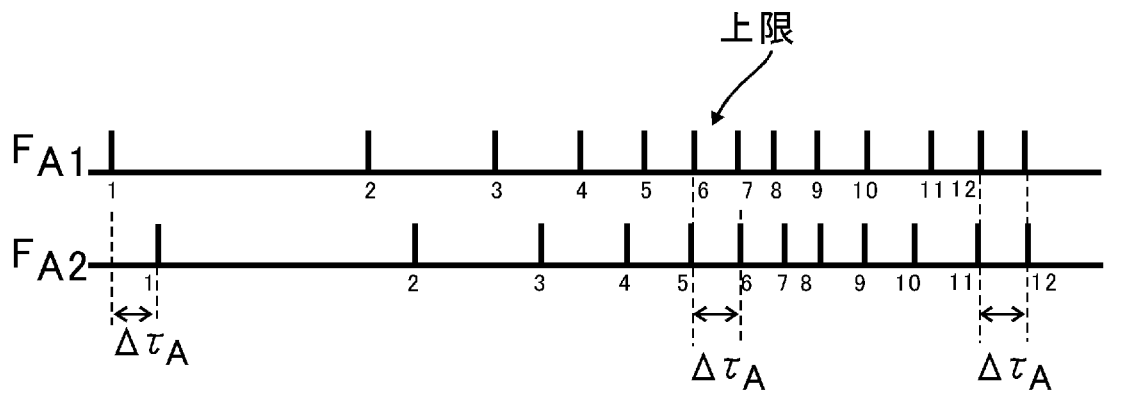
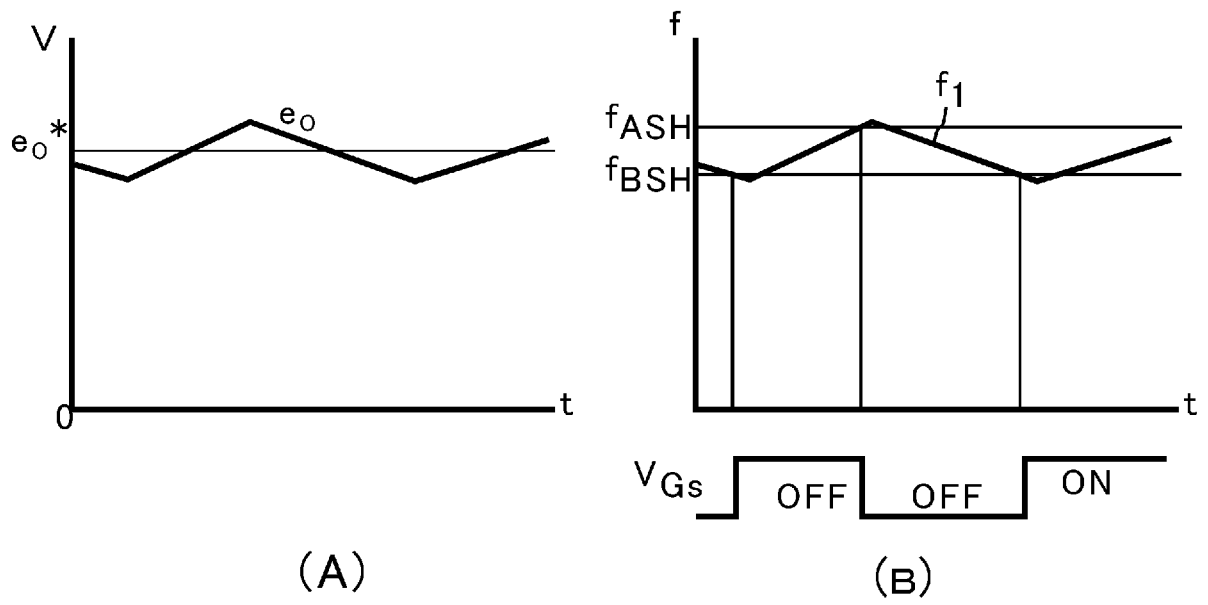


(C)

[図18]



[図19]



[図20]

