

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁵ H01L 29/78	(11) 공개번호 (43) 공개일자	특 1992-0001751 1992년 01월 30일
(21) 출원번호	특 1991-0010615	
(22) 출원일자	1991년 06월 25일	
(30) 우선권주장	2-168105 1990년 06월 25일 일본(JP)	
(71) 출원인	신닛뽕세이데쓰 가부시끼가이샤 야마모토 센사쿠 일본국 도오교도 지요다구 오오떼마찌 2쵸메 6방 3고	
(72) 발명자	안자이 겐지 일본국 도오교도 지요다구 오오떼마찌 2쵸메 6방 3고 신닛뽕세이데쓰 가부 시끼가이샤 나이	
(74) 대리인	이준구	
심사청구 : 없음		

(54) MOS형 반도체 장치

요약

내용 없음

대표도

도 1

명세서

[발명의 명칭]

MOS형 반도체 장치

[도면의 간단한 설명]

제1도는 본 발명의 제1실시예에 따른 MOS형 반도체 장치의 구조를 나타내는 단면도.

제2도는 제1도에 나타난 MOS형 반도체 평면도.

제3도 및 제4도는 제1도에 나타난 MOS형 반도체 장치의 변경의 평면도

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

a) 제1절연층, b) 상기 제1절연층상에 형성되고 제1절연층으로부터 떨어진 상부면 및 상기 상부면을 상기 제1절연층에 연결하는 측면을 갖는 제1전도층, c) 상기 제1절연층 뿐만 아니라 상기 제1도전층의 상부면과 측면을 덮는 제2절연층, 및 d) 상기 제3절연층을 덮고 있으며 상기 제1전도층의 상부면에 형성되고 제1도전형의 불순물들을 포함하는 제 1부분, 상기 제 1전도층의 측면에 형성되고 상기 제 1부분과 이어 지며, 제 1도전형과는 다른 제2도전형의 불순물을 포함하는 제2부분, 및 상기 제2절연층이 상기 제1절연층을 적집 덮는 곳에 형성되고, 상기 제2부분과 이어지며, 제 1도전형의 불순물을 포함하는 제3부분을 갖는 반도체층을 구비하는 MOS형 반도체장치.

청구항 2

제1항에 있어서, 상기 제1절연층이 형성되는 반도체 기판을 더 포함하는 MOS형 반도체 장치.

청구항 3

제1항에 있어서, 상기 제1전도층은 고농도의 불순물들을 포함하는 반도체 재료를 포함하는 MOS형 반도체 장치.

청구항 4

제1항에 있어서, 상기 제1전도층은 Al, Cu, Cr, Mo 및 W중에서 적어도 하나를 포함하는 MOS형 반도체장

치.

청구항 5

제1항에 있어서, 상기 제1전도층은 금속 실리사이드를 포함하는 MOS형 반도체 장치.

청구항 6

제1항에 있어서, 상기 제2절연층은 질화 실리콘막 혹은 산화 실리콘막 혹은 그의 복합막을 포함하는 MOS형 반도체 장치

청구항 7

제1항에 있어서, 상기 제1도전형은 P도전형이고 상기 제2도전형은 N도전형인 MOS형 반도체 장치.

청구항 8

제1항에 있어서, 상기 제1도전형은 N도전형이고 상기 제2도전형은 P도전형인 MOS형 반도체 장치.

청구항 9

제1항에 있어서, 상기 반도체층의 상기 제1부분, 상기 제2부분 및 상기 제3부분을 덮는 제3절연층과 주로 상기 반도체층의 상기 제2부분을 덮는 곳에서 상기 제3절연층상에 형성된 제2전도층을 더 포함하는 MOS형 반도체 장치.

청구항 10

a) 제1절연층, b) 상기 제1절연층상에 선택적으로 형성되고, 각각이 상기 제1절연층으로부터 떨어진 상부면과 상기 상부면을 상기 제1절연층에 연결시키는 측면을 갖는 복수개의 제1전도층들, c) 상기 측면에 인접한 상기 제1절연층 뿐만 아니라 상기 제1전도층들 각각의 상부면과 측면을 덮는 제2절연층, 및 d) 상기 제2절연층을 덮고, 각각의 제1전도층들에 상당하는 별개의 소자층들로 상기 제1절연층상에 형성되며, 각 소자층은 상기 제1전도층의 상부면에 형성되고 제1도전형의 불순물들을 포함하는 제1부분, 상기 제1전도층의 상부면에 형성되고 제1도전형이 불순물들을 포함하는 제1부분, 상기 제1전도층의 측면에 형성되고 상기 제1부분과 이어지며, 제1도전형과는 다른 제2도전형의 불순물들을 포함하는 제2부분, 및 상기 제2절연층이 상기 제1절연층이 직접 덮는 곳에 형성되고, 상기 제2부분과 이어지며 제1도전형의 불순물들을 포함하는 제3부분을 갖는 반도체층을 구비하는 MOS형 반도체 장치.

청구항 11

제10항에 있어서, 상기 제1절연층이 형성되는 반도체 기판을 더 포함하는 MOS형 반도체 장치.

청구항 12

제10항에 있어서, 상기 제1전도층은 고농도의 불순물들을 포함하는 반도체 재료를 포함하는 MOS형 반도체 장치.

청구항 13

제10항에 있어서, 상기 제1전도층은 Al, Cu, Cr, Mo 및 W 중에서 적어도 하나를 포함하는 MOS형 반도체 장치.

청구항 14

제10항에 있어서, 상기 제1전도층은 금속 실리사이드를 포함하는 MOS형 반도체 장치.

청구항 15

제10항에 있어서, 상기 제2절연층은 질화 실리콘막 혹은 산화 실리콘막 혹은 그의 복합막을 포함하는 MOS형 반도체 장치.

청구항 16

제1항에 있어서, 상기 제1도전형은 P도전형이고 상기 제2도전형은 N도전형인 MOS형 반도체 장치.

청구항 17

제10항에 있어서, 상기 제1도전형은 N도전형이고 상기 제2도전형은 P도전형인 MOS형 반도체 장치.

청구항 18

제10항에 있어서, 상기 반도체층의 상기 제1부분, 상기 제2부분 및 상기 제3부분을 덮는 제3절연층과 주로 상기 반도체층의 상기 제2부분을 덮는 곳에서 상기 제3절연층상에 형성된 제2전도층을 더 포함하는 MOS형 반도체 장치.

청구항 19

제10항에 있어서, 상기 반도체층은 상기 제1부분 N도전형층이고, 상기 제2부분은 P도전형층이며, 그리고 상기 제3부분은 N도전형층인 제1반도체 영역과, 상기 제1부분은 P도전형층이고, 상기 제2부분은 N도전형층이며, 그리고 상기 제3부분은 P도전형층인 제2반도체 영역을 포함하는 MOS형 반도체 장치.

청구항 20

제18항에 있어서, 상기 제1전도층들중 선택된 것들을 전기적으로 연결하거나 상기 반도체층의 상기 제3부분들중 선택된 것들을 전기적으로 연결하기 위한 연결수단을 더 포함하는 MOS형 반도체 장치.

청구항 21

a) 절연층, b) 상기 제1절연층상에 형성되고 제1절연층으로부터 떨어진 상부면 및 상기 상부면을 상기 제1절연층에 연결하는 측면을 갖는 전도층, c) 상기 제1절연층 뿐만 아니라 상기 전도층의 상부면과 측면을 덮는 제2절연층, 및 d) 상기 제3절연층을 덮고 있으며 상기 전도층의 상부면에 형성되고 제1도전형의 불순물들을 포함하는 제1부분, 상기 전도층의 측면에 형성되고 상기 제1부분과 이어지며, 상기 제1도전형과는 다른 제2도전형의 불순물들을 포함하는 제2부분, 및 상기 제2절연층이 상기 제1절연층을 직접 덮지 않는 곳에 배치되어, 제2부분과 이어지며, 제1도전형의 불순물들을 포함하는 제3부분을 갖는 반도체층을 구비하는 MOS형 반도체장치.

청구항 22

a) 제1절연층, b) 상기 제1절연층상에 형성되고 상기 제1절연층으로부터 떨어진 상부면 및 상부면을 상기 제1절연층에 연결하는 측면을 갖는 전도층, c) 상기 제1절연층 뿐만 아니라 상기 전도층의 상부면과 측면을 덮는 제2절연층, 및 d) 상기 제2절연층을 덮고 있으며 상기 전도층의 상부면에 형성되고 고농도로 제1도전형의 불순물들을 포함하는 제1부분, 상기 전도층의 측면에 형성되고 상기 제1부분과 이어지며, 상기 제1부분 보다 낮은 농도로 상기 제1도전형과는 다른 제3도전형의 불순물들을 포함하는 제2부분, 및 상기 제2절연층이 상기 제1절연층을 직접 덮는 곳에서 배치되고, 상기 제2부분 보다 높은 농도로 제1도전형의 불순물들을 포함하는 제3부분을 갖는 반도체층을 구비하는 MOS형 반도체 장치.

청구항 23

제22항에 있어서, 상기 반도체층의 상기 제 1부분은 상기 제3부분의 농도와 같은 농도로 불순물들을 포함하는 MOS형 반도체 장치.

청구항 24

a) 제1절연층, b) 상기 제1절연층상에 형성된 전도층, c) 상기 전도층을 덮는 제2절연층, 및 d) 상기 제2절연층상에 형성된 반도체층을 구비하는 MOS형 반도체 장치.

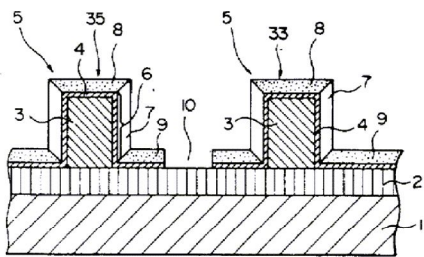
청구항 25

a) 제1절연층, b) 상기 제1절연층상에 선택적으로 형성된 복수개의 전도층들, c) 상기 전도층을 덮는 제2절연층, 및 d) 상기 전도층들을 덮는 상기 제2절연층상에 형성된 복수개의 반도체층들을 구비하는 MOS형 반도체 장치.

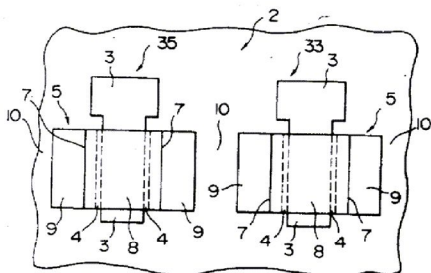
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면2



도면3

