

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-199154

(P2010-199154A)

(43) 公開日 平成22年9月9日(2010.9.9)

(51) Int.Cl.	F I	テーマコード (参考)
<b>H O 1 L 27/146 (2006.01)</b>	H O 1 L 27/14 A	4 M 1 1 8
<b>H O 4 N 5/335 (2006.01)</b>	H O 4 N 5/335 U	5 C O 2 4
	H O 4 N 5/335 E	

審査請求 未請求 請求項の数 4 O L (全 9 頁)

(21) 出願番号	特願2009-39755 (P2009-39755)	(71) 出願人	000001007
(22) 出願日	平成21年2月23日 (2009.2.23)		キヤノン株式会社
			東京都大田区下丸子3丁目30番2号
		(74) 代理人	100090273
			弁理士 國分 孝悦
		(72) 発明者	渡邊 高典
			東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		Fターム(参考)	4M118 AA02 AA05 AB01 BA14 CA04
			DB09 DD04 DD09 DD10 DD12
			EA06 FA06 FA25 FA27 FA28
			FA33
			5C024 AX01 CX05 GX03 GX07 GY31
			HX12 HX40

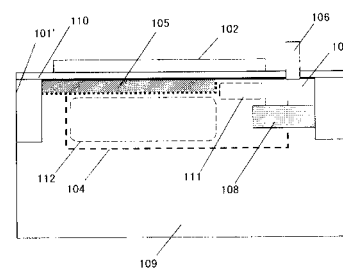
(54) 【発明の名称】 固体撮像素子

## (57) 【要約】

【課題】暗電流が少なくかつ、CDS動作によるリセットノイズ除去が行え、低照度の撮影環境においても高いS/N比での撮影が可能な固体撮像素子を提供することを課題とする。

【解決手段】半導体基板上に形成され、電荷を蓄積する第1の導電型の電荷蓄積領域(104)と、電荷蓄積領域の少なくとも一部を覆って半導体基板の表面に形成された第2の導電型の第1の表面領域(105)と、電荷を蓄積する第1の導電型のフローティングディフュージョン領域(103)と、電荷蓄積領域の全面を覆い、半導体基板上にゲート絶縁膜を介して、電荷蓄積領域に蓄積された電荷をフローティングディフュージョン領域に転送する電極(102)とを有し、電極は光が透過可能な膜厚であり、電極の下は、フローティングディフュージョン領域から離れ第1の表面領域を有する部分と、フローティングディフュージョン領域に近く第1の表面領域を有しない部分とを有する。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

半導体基板上に形成され、電荷を蓄積する第 1 の導電型の電荷蓄積領域と、  
前記電荷蓄積領域の少なくとも一部を覆って前記半導体基板の表面に形成された第 2 の導電型の第 1 の表面領域と、

電荷を蓄積する第 1 の導電型のフローティングディフュージョン領域と、

前記電荷蓄積領域の全面を覆い、前記半導体基板上にゲート絶縁膜を介して、前記電荷蓄積領域に蓄積された電荷を前記フローティングディフュージョン領域に転送する電極とを有し、

前記電極は光が透過可能な膜厚であり、

前記電極の下は、前記フローティングディフュージョン領域から離れ前記第 1 の表面領域を有する部分と、前記フローティングディフュージョン領域に近く前記第 1 の表面領域を有しない部分とを有することを特徴とする固体撮像素子。

10

**【請求項 2】**

前記電極の下において、前記フローティングディフュージョン領域に近く前記第 1 の表面領域を有しない部分は、前記フローティングディフュージョン領域から離れ前記第 1 の表面領域を有する部分に比べて不純物濃度が薄いか、又は前記電荷蓄積領域と同じ導電型であることを特徴とする請求項 1 記載の固体撮像素子。

**【請求項 3】**

前記電荷蓄積領域に蓄積された電荷を前記フローティングディフュージョン領域に転送する期間中に、前記電極には前記電荷を前記半導体基板の表面側に引き寄せる電位を与えることを特徴とする請求項 1 又は 2 記載の固体撮像素子。

20

**【請求項 4】**

前記電荷蓄積領域は、光電変換により生成された電荷を蓄積することを特徴とする請求項 1 ～ 3 のいずれか 1 項に記載の固体撮像素子。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、デジタルカメラ、カムコーダー等に用いられる固体撮像素子に関する。

**【背景技術】**

30

**【0002】**

近年、固体撮像素子の進歩により、より高画質で安価なデジタルカメラが普及している。特に画素内に能動素子を持ち、周辺回路をオンチップ化できる CMOS センサの性能向上はめざましく、CCD センサを置き換えるに至っている。

**【0003】**

CMOS センサの画質の向上に貢献した技術として、埋め込みフォトダイオード構造、完全転送型フォトダイオードと CDS (Correlated Double Sampling) 技術があげられる。

**【0004】**

完全転送型フォトダイオードとは、リセット時及び読み出し時に、転送ゲート電極に高い電位を与えて転送ゲートをオン状態にし、フォトダイオード内のキャリアをすべてフローティングディフュージョン領域（以下、FD 領域という）に転送する。そして、これにより、フォトダイオードを電荷が空の状態にリセットするものである。

40

**【0005】**

CDS 技術とは、読み出しの前後における FD 領域の電位をサンプルホールドし、その差分を算出することで FD 領域のリセットノイズを除去し、正規の光信号に相当する信号成分を取り出す技術である。一方、CDS 技術ではフォトダイオード内のリセットノイズを除去することができないが、完全転送型フォトダイオードを用いることにより、フォトダイオード内のリセットノイズの発生を抑制することが可能となる。

**【0006】**

50

完全転送型フォトダイオードでは、リセットした際にフォトダイオード内には電荷が残存しなくなるため、リセット毎のランダム性が発生しないためである。完全転送を行うCMOSセンサの画素レイアウトの一例は特許文献1の図2に記載されている。

【0007】

特許文献1中の図2中では、光電変換素子（フォトダイオード）の電荷を転送する転送トランジスタ（転送ゲート）がポリゲート（ポリシリコン）で形成されており、光電変換素子の外周の1辺に接して配置されている。

【0008】

近年では、高精細化や小形化を実現するために画素サイズは縮小化の一途を辿っている。画素サイズの縮小に伴いフォトダイオード面積の確保がより大きな課題となっている。

10

【0009】

フォトダイオード面積が小さくなることで飽和電荷が十分に得られず、センサのダイナミックレンジが小さくなるという問題がある。さらに、フォトダイオードの面積の縮小は感度の低下という問題を引き起こす。

【0010】

この問題に対しては、1つの提案が特許文献2にてなされている。この特許文献2ではフォトダイオード上の全面にわたりゲート電極を配置し、ゲート電極を透過した光により発生した光電荷をゲート電極の制御により収集するという技術を提案している。

【先行技術文献】

【特許文献】

20

【0011】

【特許文献1】特開2004-241498号公報

【特許文献2】特開2005-142470号公報

【発明の概要】

【発明が解決しようとする課題】

【0012】

しかしながら、特許文献2による構造においては、光電荷の蓄積動作中においては、ゲート電極に高い電位を与え、ゲート電極の下に光電荷を蓄積することが述べられている。すなわち、特許文献1によるフォトダイオードは、ゲート酸化膜に接する半導体表面部に光電荷を蓄積している。このような蓄積構造では、フォトダイオードを埋め込みタイプにて形成することができないため、酸化膜界面における暗電流の発生を抑制することができない。

30

【0013】

本発明の目的は、暗電流が少なくかつ、CDS動作によるリセットノイズ除去が行え、低照度の撮影環境においても高いS/N比での撮影が可能な固体撮像素子を提供することである。

【課題を解決するための手段】

【0014】

本発明の固体撮像素子は、半導体基板上に形成され、電荷を蓄積する第1の導電型の電荷蓄積領域と、前記電荷蓄積領域の少なくとも一部を覆って前記半導体基板の表面に形成された第2の導電型の第1の表面領域と、電荷を蓄積する第1の導電型のフローティングディフュージョン領域と、前記電荷蓄積領域の全面を覆い、前記半導体基板上にゲート絶縁膜を介して、前記電荷蓄積領域に蓄積された電荷を前記フローティングディフュージョン領域に転送する電極とを有し、前記電極は光が透過可能な膜厚であり、前記電極の下は、前記フローティングディフュージョン領域から離れ前記第1の表面領域を有する部分と、前記フローティングディフュージョン領域に近く前記第1の表面領域を有しない部分とを有することを特徴とする。

40

【発明の効果】

【0015】

画素サイズの微細化を行った場合においても十分な感度及び飽和を確保することができ

50

、また完全転送型で、埋め込み型のフォトダイオードを実現することができる。そのため、小型、高精細な固体撮像素子において低ノイズ、高感度、広いダイナミックレンジの撮像が可能となる。

【図面の簡単な説明】

【0016】

【図1】本発明の第1の実施形態による固体撮像素子の上面図である。

【図2】本発明の第1の実施形態による固体撮像素子のa - a'断面図である。

【図3】本発明の第2の実施形態による固体撮像素子の上面図である。

【図4】本発明の第2の実施形態による固体撮像素子のb - b'断面図である。

【図5】本発明の第1の実施形態による画素の等価回路図である。

【図6】本発明の第1の実施形態による画素の駆動タイミング図である。

【図7】本発明の第3の実施形態による固体撮像素子の断面図である。

【発明を実施するための形態】

【0017】

(第1の実施形態)

図1は本発明の第1の実施形態による固体撮像素子の上面図、図2は図1の固体撮像素子のa - a'断面図である。図1中の101は活性領域を示している。活性領域101と境界を同じくし活性領域101を取り囲む領域はシリコン酸化膜がシリコン基板に埋め込まれた素子分離領域を形成している。図2中101'はこの素子分離領域に該当する。102は電極であり、103はFD領域である。104は蓄積領域であり、光電変換により発生した電荷を蓄積する。109は半導体基板である。109は、例えば蓄積領域104と同じ導電型で蓄積領域104より低濃度の基板を使用するが、蓄積領域104と反対導電型で低濃度の基板を使用しても良い。更に、蓄積領域104と同じ低濃度基板に反対導電型のウェルを形成した基板でもよい。蓄積領域104は光電変換部(フォトダイオード)としての機能も有する。105は表面領域であり、蓄積領域104とは異なる導電型の半導体領域である。表面領域105の存在により蓄積領域104がゲート絶縁膜110との界面に接することを防ぎ、埋め込みフォトダイオード構造を実現することが可能である。106及び107はいずれもコンタクトホールであり、106はFD領域103を、107は電極102を、配線層(図示せず)と電気的に接続している。108はフィールドストップ領域であり、蓄積領域104とFD領域103との間における電荷のポテンシャル分離の役割を果たす。

【0018】

素子分離領域101'は例えばSTI(shallow trench isolation)にて形成することが可能である。電極102は例えば薄膜ポリシリコンを用いることが可能である。ポリシリコンの膜厚は、センサで受光する波長の光に対して十分な透過率が確保できる程度の薄さであればよい。FD領域103は例えば、電極102を形成後、セルフアラインのイオン注入にて形成することが可能である。イオンの種類としては、Ph又はAsを用いることによりn型の不純物拡散層を形成することができる。蓄積領域104及び表面領域105は例えば、電極102の形成前にレジストパターンを用いてイオン注入し、形成することが可能である。蓄積領域104はPh又はAsによりn型の不純物拡散層にて形成することが可能であり、表面領域105はB又はBF<sub>2</sub>の注入によりP型の不純物拡散層にて形成することが可能である。フィールドストップ領域108は、例えば、電極102を形成後、もしくは電極102をパターニングしたレジストが残った状態で、セルフアラインのイオン注入にて形成することも可能である。このイオン注入はB又はBF<sub>2</sub>により行うことが可能であり、P型の不純物拡散層にて形成することが可能である。ゲート絶縁膜110は例えばシリコン酸化膜を用いることも可能である。

【0019】

本実施形態においては、蓄積領域104は素子分離領域101'に対してオフセットを持っている。このことにより素子分離領域101'との界面により発生する暗電流を抑制することが可能である。また、本実施形態において、電極102は図1において、蓄積領域

10

20

30

40

50

104を覆うように形成されている。

【0020】

本実施形態では、蓄積領域104の電荷をFD領域103に転送する機能を有する転送ゲートと蓄積領域104そのものを覆う電極102は一体となっている。

【0021】

背景技術で述べた特許文献1及び特許文献2では言及されていないが、本発明者の検討によれば、小さなフォトダイオードにマイクロレンズ等で光を集光する場合には次のような問題も発生する。

【0022】

画素に垂直に入射した光は、マイクロレンズ等の効果によりフォトダイオードの中心付近に集光する。ところが、撮像領域の端部においては画素に入射する光は垂直から若干の傾きをもって入射され、その場合にはマイクロレンズの集光位置はフォトダイオードの中心からずれた場所になる。特許文献1では、左方向から角度をもって入射した場合は転送トランジスタのポリシリコンゲートに集光領域がかかり、右方向から角度をもって入射した場合は素子分離領域に集光領域がかかる。ポリシリコンゲートは短波長の光の吸収率が高く、長波長の光の吸収率が低いため、半導体領域に到達する光の量の波長依存は入射する角度により異なる。また、本発明者の実験によると、半導体領域に入射した光は、光電変換領域に入射しなかった場合でも、確率的に光電変換領域に光電荷が流れ込む。

【0023】

結果として、フォトダイオードの光電荷の発生率の波長依存、すなわち分光感度特性が入射角度により異なる結果となる。このことは画面内での色の均一性を悪化させる要因となる。

【0024】

一方、本実施形態においては転送ゲートと蓄積領域を覆う電極102が一体となっており、蓄積領域全面を包含しているため、入射角度による分光感度の変化を抑制することができる。故に、本実施形態による固体撮像素子においては、撮像領域内の色の均一性が改善される。

【0025】

さらに加えて、本実施形態では次の効果もある。斜めに光が入射される光学的な要因として、対物レンズのF値が挙げられる。撮影時において、よりたくさんの光を取り込むためには絞りを開放に近づけ、F値を小さくし撮影を行う。F値が小さくなると、ひとつのマイクロレンズに入射する光は、垂直入射のみならず、さまざまな角度から入射する光の総和となる。すなわち、F値を変えることにより入射する光の角度が変わることになる。上述の課題と同様の原理にて、F値によって画像の色みが変わってしまうという課題も生じる。本実施形態の固体撮像素子においては、この課題も軽減する効果を得ることができる。

【0026】

図5は本実施形態による画素の等価回路図であり、図6は本実施形態による画素の駆動タイミング図である。半導体基板上には、複数の画素が設けられる。本実施形態による固体撮像素子の駆動方法について、図5及び図6を用いて説明する。701は蓄積領域であり、702は表面領域、703は電極、704はFD領域、705はリセットトランジスタ、706はソースフォロワトランジスタであり、707は選択トランジスタである。蓄積の開始前に、信号Res及びTxによりリセットトランジスタ705及び転送ゲート703をオンすることによりフォトダイオード（蓄積領域）701を空にリセットする。蓄積の終了及びCDS動作は以下の駆動により行う。信号Selにて選択トランジスタ707をオンし、読み出す行を選択した後、信号Resにてリセットトランジスタ705をオンし、FD領域704をリセットする。そして、そのときのVout電位を信号Tnにて読み出し、回路部のメモリ（図示せず）にサンプルホールドする。この時の信号がノイズ信号となる。次に、信号Txにて転送ゲート703をオンし、蓄積領域701内の光電荷をFD部704に転送した後、Vout電位を信号Tsにて読み出し回路部

10

20

30

40

50

のメモリ（図示せず）にサンプルホールドする。この時の信号が画素信号となる。メモリに蓄えられた画素信号とノイズ信号の差分を算出することで、光電荷に相当する画素信号を読み出すことができる。

#### 【0027】

本実施形態の固体撮像素子の電荷の転送方法について説明する。なお、ここで扱う光電荷とは電子である。背景技術で述べた特許文献2の駆動との大きな違いは、ゲート電極（本実施形態では電極703）に印加する電位にある。特許文献2では蓄積中には光電荷をゲート絶縁膜界面に集めるための高い電位を与え、転送時には低い電位を与えているのに対して、本実施形態においては逆に蓄積中には低い電位を与えることで、ゲート絶縁膜界面付近に光電荷を溜めない。このことにより暗電流値を著しく低減する効果がある。本実施形態においては、光電荷の転送は電極703に高い電位を与えることで行う。

#### 【0028】

本実施形態にて光電荷の完全転送が可能となるメカニズムを図1及び図2を参照して説明する。表面領域105はFD領域103と接する側には形成せず、FD領域103と離れた側に形成する。電極下活性領域111は、電極102の下活性領域111である。FD領域103に近い側の電極下活性領域111は、電極102の電位によるポテンシャルの変調の影響を敏感に受ける。一方、表面領域105は半導体基板109と同じ導電型であり、半導体基板109と同電位に固定されるため、FD領域103に遠い側の電極下活性領域112は電極102の電位によるポテンシャルの変調の影響を受けにくい。よって、電極102に高い電位を与えた際には、光電荷はFD領域103に遠い側の電極下活性領域112からFD領域103に近い側の電極下活性領域111に移動する。さらにFD領域103に高いリセット電位が与えられているので、光電荷はFD領域103に転送される。

#### 【0029】

以上、本実施形態においては、小さな画素を形成した場合にもフォトダイオードの面積を確保することができ、感度、飽和が改善される。また、埋め込みフォトダイオード構造を実現できるため、暗電流が小さく、ノイズの少ない固体撮像素子の提供が可能となる。さらに、対物レンズを用いて撮像領域に結像した際にも、画面内の色の不均一性が抑制される。

#### 【0030】

（第2の実施形態）

図3は本発明の第2の実施形態による固体撮像素子の上面図であり、図4は図3の固体撮像素子のb-b'断面図である。各部品番号301から312は、それぞれ第1の実施形態における101から112と同じ部分を示す。また、画素の等価回路、駆動タイミングは第1の実施形態と同等のものを選択可能である。本実施形態の特徴は、電極302が活性領域301をオーバーラップして配置されている点である。本実施形態の構造においても第1の実施形態と同様に埋め込みフォトダイオード構造を実現することが可能であり、暗電流の抑制が可能である。さらに本実施形態では、電極302がSTIEッジ部に乘っており、STIEッジ部のポテンシャルを制御することが可能である。このことにより、ストレスの大きいSTIEッジ部付近におけるマイノリティキャリア濃度を制御でき、暗電流値を低減することが可能となる。

#### 【0031】

加えて、本実施形態では以下の効果も得られる。本実施形態では電極302の面積をより大きくレイアウトすることが可能となり、感度、隣接画素へのクロストークの改善がされる。電極302の端部においては、入射光が側面において反射する現象や、回折する現象が確認されている。本実施形態では電極302の端部を第1の実施形態に比べ蓄積領域304の中心から、より遠くに配することが可能である。よって本実施形態では電極302端部の光学的な影響を抑制することができ、隣接画素へのクロストークを低減できる。効果は解像度を高めるのみならず、カラーフィルタを搭載した単板式カラー撮像素子においては色再現性を向上する結果となる。

## 【 0 0 3 2 】

## ( 第 3 の実施形態 )

図 7 は、本発明の第 3 の実施形態による固体撮像素子の a - a ' 断面図である。各部品番号 9 0 1 から 9 1 2 は、それぞれ第 1 の実施形態における 1 0 1 から 1 1 2 と同じ部分を示す。また、画素の等価回路、駆動タイミングは第 1 の実施形態と同等のものを選択可能である。本実施形態の特徴は、第 1 の表面領域 9 0 5 に加え、第 2 の表面領域 9 0 5 ' が形成されている点である。

## 【 0 0 3 3 】

第 2 の表面領域 9 0 5 ' は、第 1 の表面領域 9 0 5 より不純物濃度が薄くなっているか、あるいは深さが浅くなっている。電極 9 0 2 に高い電位を印加した際、第 2 の表面領域 9 0 5 ' を空乏化させるか、あるいは反転層を形成可能にすることにより、第 1 の実施形態と同様に光電荷を F D 領域 9 0 3 に転送することが可能である。

10

## 【 0 0 3 4 】

本実施形態では第 1 の実施形態で得られた効果に加えて、フォトダイオードの埋め込み構造をより実現しやすく、蓄積中における暗電流を低減することが可能である。すなわち、第 2 の表面領域 9 0 5 ' の埋め込み性が高いため、9 0 5 ' 近傍での暗電流発生をより効果的に抑制することが可能となる。

## 【 0 0 3 5 】

上記第 1 ~ 3 の実施形態においては、蓄積する光電荷は電子であったが、光電荷として正孔を蓄積することも可能である。この場合、各不純物拡散領域の極性を反転することにより形成が可能である。また、駆動パルスについては電位の高低を逆転することで正孔の完全転送が可能となる。この場合にも、本発明の第 1 ~ 第 3 の実施形態で得られた効果を得ることが可能である。

20

## 【 0 0 3 6 】

第 1 ~ 第 3 の実施形態による固体撮像素子によれば、画素サイズの微細化を行った場合においても十分な感度及び飽和を確保することができ、また完全転送型で、埋め込み型のフォトダイオードを実現することができる。すなわち、表面にゲート電極を配するフォトダイオード、埋め込みフォトダイオード構造、及び完全転送型フォトダイオードのすべてを満たす画素構造を実現することができる。これにより、小型、高精細な固体撮像素子において低ノイズ、高感度、広いダイナミックレンジの撮像が可能となる。

30

## 【 0 0 3 7 】

第 1 ~ 第 3 の実施形態の固体撮像素子は、半導体基板 1 0 9 等上に形成され、電荷を蓄積する第 1 の導電型の電荷蓄積領域 1 0 4 等を有する。第 2 の導電型の第 1 の表面領域 1 0 5 等は、電荷蓄積領域 1 0 4 等の少なくとも一部を覆って半導体基板 1 0 9 等の表面に形成される。第 1 の導電型のフローティングディフュージョン領域 1 0 3 等は、電荷を蓄積するための領域である。電極 1 0 2 等は、電荷蓄積領域 1 0 4 等の全面を覆い、半導体基板 1 0 9 等上にゲート絶縁膜 1 1 0 等を介して、電荷蓄積領域 1 0 4 等に蓄積された電荷をフローティングディフュージョン領域 1 0 3 等に転送する。

## 【 0 0 3 8 】

電極 1 0 2 等は光が透過可能な膜厚である。電極 1 0 2 等の下は、フローティングディフュージョン領域 1 0 3 等から離れ第 1 の表面領域 1 0 5 等を有する部分と、フローティングディフュージョン領域 1 0 3 等に近く第 1 の表面領域 1 0 5 等を有しない部分とを有する。

40

## 【 0 0 3 9 】

また、電荷蓄積領域 1 0 4 等に蓄積された電荷をフローティングディフュージョン領域 1 0 3 等に転送する期間中に、電極 1 0 2 等には前記電荷を半導体基板 1 0 9 等の表面側に引き寄せる電位を与える。また、電荷蓄積領域 1 0 4 等は、光電変換により生成された電荷を蓄積する。

## 【 0 0 4 0 】

第 1 及び第 2 の実施形態では、電極 1 0 2 の下において、フローティングディフュージ

50

ョン領域 1 0 3 等に近く第 1 の表面領域 1 0 5 等を有しない部分（電極下活性領域 1 1 1 等）は、電荷蓄積領域 1 0 4 等と同じ導電型である。

【 0 0 4 1 】

また、第 3 の実施形態では、フローティングディフュージョン領域 9 0 3 に近く第 1 の表面領域 9 0 5 を有しない部分は、第 2 の表面領域 9 0 5 ' である。電極 9 0 2 の下において、フローティングディフュージョン領域 9 0 3 に近く第 1 の表面領域 9 0 5 を有しない部分（第 2 の表面領域 9 0 5 ' ）は、フローティングディフュージョン領域 9 0 3 から離れ第 1 の表面領域 9 0 5 を有する部分に比べて不純物濃度が薄い。

【 0 0 4 2 】

第 1 ～第 3 の実施形態の固体撮像素子は、暗電流が少なくかつ、C D S 動作によるリセットノイズ除去が行え、低照度の撮影環境においても高い S / N 比での撮影が可能である。また、画素サイズの微細化を行った場合においても十分な感度及び飽和を確保することができ、また完全転送型で、埋め込み型のフォトダイオードを実現することができる。そのため、小型、高精細な固体撮像素子において低ノイズ、高感度、広いダイナミックレンジの撮像が可能となる。

【 0 0 4 3 】

なお、上記実施形態は、何れも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。

【 符号の説明 】

【 0 0 4 4 】

1 0 1、3 0 1、5 0 1、6 0 1 活性領域  
 1 0 1'、3 0 1'、5 0 1'、6 0 1'、9 0 1' 素子分離領域  
 1 0 2、3 0 2、5 0 2、6 0 2、7 0 3、9 0 2 電極  
 1 0 3、3 0 3、5 0 3、6 0 3、9 0 3 F D 領域  
 1 0 4、3 0 4、5 0 4、6 0 4、7 0 1、9 0 4 蓄積領域  
 1 0 5、3 0 5、5 0 5、6 0 5、7 0 2、9 0 5 表面領域  
 9 0 5 ' 第 2 の表面領域  
 1 0 6、1 0 7、3 0 6、3 0 7、5 0 6、5 0 7、6 0 6、6 0 7、9 0 6 コンタクトホール  
 1 0 8、3 0 8、5 0 8、6 0 8、9 0 8 フィールドストップ領域  
 1 0 9、3 0 9、5 0 9、6 0 9、9 0 9 半導体基板  
 1 1 0、3 1 0、5 1 0、6 1 0、9 1 0 ゲート絶縁膜  
 1 1 1、3 1 1、5 1 1、6 1 1、9 1 1 F D 領域に近い側の電極下活性領域  
 1 1 2、3 1 2、5 1 2、6 1 2、9 1 2 F D 領域に遠い側の電極下活性領域  
 7 0 4 F D 領域  
 7 0 5 リセットトランジスタ  
 7 0 6 ソースフォロワトランジスタ  
 7 0 7 選択トランジスタ

10

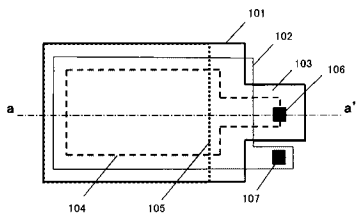
20

30

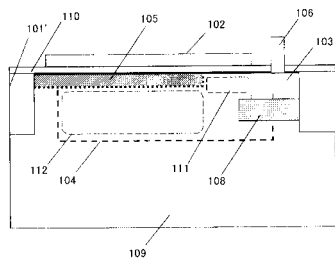
40



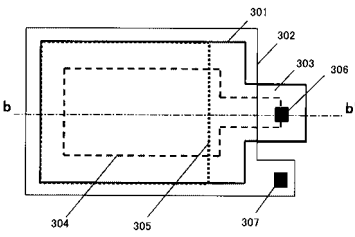
【図 1】



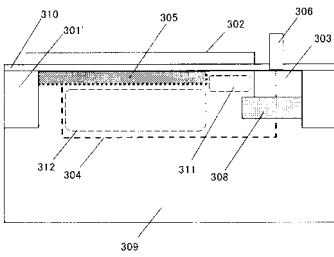
【図 2】



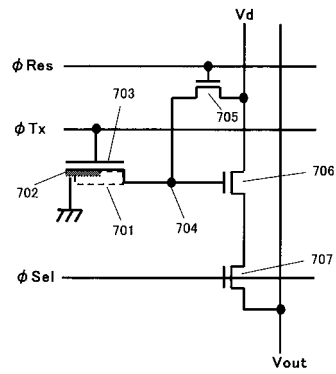
【図 3】



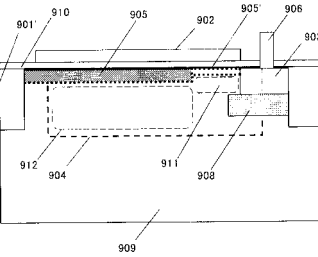
【図 4】



【図 5】



【図 7】



【図 6】

