

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 29 年 4 月 27 日 (2017.4.27)

【公表番号】特表 2016-530750 (P2016-530750A)

【公表日】平成 28 年 9 月 29 日 (2016.9.29)

【年通号数】公開・登録公報 2016-057

【出願番号】特願 2016-518555 (P2016-518555)

【国際特許分類】

H 0 3 M 7/36 (2006.01)

H 0 4 N 1/41 (2006.01)

H 0 4 N 19/46 (2014.01)

H 0 4 N 19/507 (2014.01)

【F I】

H 0 3 M 7/36

H 0 4 N 1/41 Z

H 0 4 N 19/46

H 0 4 N 19/507

【手続補正書】

【提出日】平成 29 年 3 月 27 日 (2017.3.27)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力データ (10) を受信し、

前記入力データに含まれる個別フレーム (1) をブロックに分割し、

前記個別フレーム (1) のブロックを第 1 の予測フレーム (2) の対応するブロックと比較することにより、比較されたブロック内の差分を検出し、

前記個別フレーム (1) の差分が検出されたブロックを変化ありのブロック (3) と特定し、

前記個別フレーム (1) の差分が検出されなかったブロックを変化なしのブロック (4) と特定し、

中間データ (7、7'、7'') を生成する

ように構成されたプロセッサ (12、12'、12'') において、少なくとも 1 つの処理された個別フレーム (1) について、前記プロセッサは、

前記中間データに、変化ありのブロック (3) と特定されたブロックと、前記生成された中間データに関連するフレームサイズを示すヘッダとを含ませ、

前記個別フレーム (1) が処理される順番に、各ブロックについて該ブロックが変化ありのブロック (3) であるか変化なしのブロック (4) であるかを 1 ビットで示す変化インディケータ (8) を生成し、

少なくとも 1 つの処理された個別フレーム (1) について、変化なしのブロック (4) と特定された前記ブロックを、前記生成される中間データ (7、7') に含めないことにより削除し、

前記ヘッダを含む前記中間データを、メモリに記憶した後に又は直接、前記フレームサイズの情報を必要とする符号化器に送り、

前記変化インディケータを、メモリに記憶した後に又は直接、再生装置に送る、

プロセッサ。

【請求項 2】

処理される各個別フレーム（１）について、変化なしのブロック（４）と特定された前記ブロックも前記生成される中間データ（７'）に含めるように構成される、請求項 1 に記載のプロセッサ。

【請求項 3】

処理される各個別フレーム（１）について、後続の個別フレームの処理が実行される際に、前に処理された個別フレーム（１）の少なくとも変化ありのブロック（３）と特定されたブロックが、前記第 1 の予測フレーム（２）において、前記前に処理された個別フレームの対応するブロックに対応するように修正されているように、前記第 1 の予測フレーム（２）を修正するように構成される、請求項 1 に記載のプロセッサ。

【請求項 4】

処理される各個別フレーム（１）について、符号化及び復号化の動作の後、前記中間データ（７'）の変化ありのブロック（３）の内容を示す信号を利用して、前記第 1 の予測フレーム（２）を修正するように構成される、請求項 1 に記載のプロセッサ。

【請求項 5】

前記中間データに含められた前記変化ありのブロックの処理済み各フレームサイズのためのフレームサイズ・インディケータを生成して、前記中間データに含めるように構成される、請求項 1 に記載のプロセッサ。

【請求項 6】

前記入力データ（１０）に含まれる個別フレーム（１）をサイズの異なるブロックに分割し、

前記変化インディケータ（８）を、さらに前記処理された個別フレーム（１）のブロックのサイズを示すように生成する

ように構成される、請求項 1 に記載のプロセッサ。

【請求項 7】

前記検出された差分を閾値と比較し、前記個別フレーム（１）の検出された差分が前記閾値を超えるブロックを変化ありのブロック（３）と特定し、前記個別フレーム（１）の検出された差分が前記閾値を超えないブロックを変化なしのブロックと特定するように構成される、請求項 1 に記載のプロセッサ。

【請求項 8】

中間データが再生装置により処理される際に第 2 の予測フレームとして用いるための全体変化情報指示を前記再生装置に転送するように構成される、請求項 1 に記載のプロセッサ。

【請求項 9】

生成された中間データ（７）に関するフレームサイズを示すヘッダを有する前記中間データを受信し、

前記受信した中間データ（７）を利用して第 2 の予測フレーム（９）を修正し、

前記修正された第 2 の予測フレーム（９）の内容を含む出力データ（１１）を生成するように構成された再生装置（１３、１３'）において、

前記受信した中間データ（７）から、変化ありのブロック（３）と特定されたブロックを取得し、

前記第 2 の予測フレーム（９）が処理される順番に、各ブロックについて該ブロックが修正されるべきかされるべきでないかを 1 ビットで示す変化インディケータ（８）を、プロセッサから、メモリに記憶した後に又は直接、受信し、

ヘッダを含む前記中間データを、復号器から、メモリに記憶した後に又は直接、受信し

前記取得した変化ありのブロック（３）を、前記第 2 の予測フレーム（９）内の前記変化インディケータ（８）によれば修正すべき前記ブロックの位置に含めることにより、前記修正を実行する

ように構成されることを特徴とする、再生装置。

【請求項 10】

前記変化インディケータ(8)を介して前記第2の予測フレーム(9)の別々のブロックのサイズの指示を受信し、

前記別々のブロックの指示されたサイズを考慮して前記予測フレーム(9)の前記修正を実行する

ように構成される、請求項9に記載の再生装置。

【請求項 11】

中間データが前記再生装置により処理される際に前記第2の予測フレームとして用いるための全体変化情報指示を受信するように構成される、請求項9に記載の再生装置。

【請求項 12】

受信した入力データ(10)を処理する方法であって、

入力データ(10)に含まれる個別フレーム(1)をブロックに分割することと、

前記個別フレーム(1)のブロックを第1の予測フレーム(2)の対応するブロックと比較することにより、比較されたブロック内の差分を検出することと、

前記個別フレームの差分が検出されたブロックを変化ありのブロック(3)と特定することと、

前記個別フレームの差分が検出されなかったブロックを変化なしのブロック(4)と特定することと、

中間データ(7、7')を生成することと、

を含む方法において、前記方法は、少なくとも1つの処理された個別フレーム(1)について、

前記中間データに、変化ありのブロック(3)と特定されたブロックと、前記生成された中間データに関連するフレームサイズを示すヘッダとを含めることと、

前記個別フレーム(1)が処理される順番に、各ブロックについて該ブロックが変化ありのブロック(3)であるか変化なしのブロック(4)であるかを1ビットで示す変化インディケータ(8)を生成することと、

変化なしのブロックと特定された前記ブロックを、前記生成される中間データに含めないことにより削除することと、

前記ヘッダを含む前記中間データを、メモリに記憶した後に又は直接、前記フレームサイズの情報を必要とする符号化器に送ることと、

前記変化インディケータを、メモリに記憶した後に又は直接、再生装置に送ることと、を更に含む、方法。

【請求項 13】

プロセッサに実行されると、前記プロセッサに、請求項12に記載の方法を遂行させるように構成されるプログラム命令を備える、コンピュータプログラム。

【請求項 14】

出力データ(11)の生成方法であって、

中間データ(7)に関するフレームサイズを示すヘッダを有する前記中間データを受信することと、

前記受信した中間データ(7)を利用して第2の予測フレーム(9)を修正することと

、前記修正された第2の予測フレーム(9)の内容を含むように前記出力データ(11)を生成することと

を含む、方法において、

前記受信した中間データ(7)から、変化ありのブロック(3)と特定されたブロックを取得することと、

前記第2の予測フレーム(9)が処理される順番に、各ブロックについて該ブロックが修正されるべきかされるべきでないかを1ビットで示す変化インディケータを、プロセッサから、メモリに記憶した後に又は直接、受信することと、

ヘッダを含む前記中間データを、復号器から、メモリに記憶した後に又は直接、受信することと、

前記取得した変化ありのブロック（３）を、前記第２の予測フレーム（９）内の前記変化インディケータ（８）によれば修正すべき前記ブロックの位置に含めることにより、前記修正を実行することと、
を含むことを特徴とする、方法。

【請求項１５】

プロセッサに実行されると、前記プロセッサに、請求項１４に記載の方法を遂行させるように構成されるプログラム命令を備える、コンピュータプログラム。