

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁶

H01L 23/50

[12] 发明专利申请公开说明书

[21] 申请号 98103708.9

[43]公开日 1999年2月17日

[11]公开号 CN 1208253A

[22]申请日 98.1.26 [21]申请号 98103708.9

[30]优先权

[32]97.8.11 [33]JP [31]216660/97

[71]申请人 三菱电机株式会社

地址 日本东京

[72]发明人 池本政彦

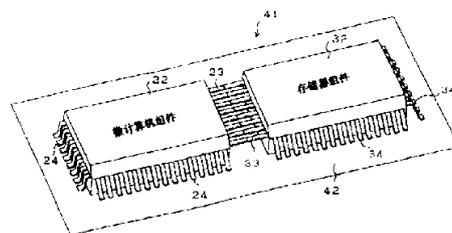
[74]专利代理机构 中国国际贸易促进委员会专利商标事务所
代理人 王永刚

权利要求书 1 页 说明书 16 页 附图页数 18 页

[54]发明名称 集成电路组件和半导体元件

[57]摘要

在装配基板的上表面上不设连接布线,这种连接布线在家电产品和信息仪器进一步小型化方面已成了一大障碍。把微机组件 21 和存储器组件 31 装配到装配基板 42 上边,使微机组件 21 的第 1 外部引线 23 和与之相对应的存储器组件 31 的第 1 外部引线 33 相互重叠地进行连接。



(BJ)第 1456 号

权利要求书

1、一种集成电路组件，其特征是，具备：已密封进两个半导体芯片的 IC 组件主体；配置于上述两个半导体芯片之间并已与上述两个半导体芯片中的每一芯片电连接的芯片间连接用的内部引线；从上述 IC 组件主体的 4 个以上的侧面中的 2 个以上的侧面一直引出到与上述 IC 组件主体的下表面呈水平的位置的外部引线。

2、一种半导体元件，其特征是，把具备已密封进两个半导体芯片的 IC 组件主体；配置于上述两个半导体芯片之间并已与上述两个半导体芯片中的每一芯片电连接的芯片间连接用的内部引线；从上述 IC 组件主体的 4 个以上的侧面中的 2 个以上的侧面一直引出到与上述 IC 组件主体的下表面呈水平的位置的外部引线的 IC 组件装配到装配基板上而构成。

3、一种集成电路组件，其特征是，具备：已密封进半导体组件的 IC 组件主体；从上述 IC 组件主体的 4 个以上的侧面中的 1 个以上的侧面向上述 IC 组件主体的外部水平方向上引出的组件间连接用的第 1 外部引线；从除已引出了上述第 1 外部引线的侧面以外的侧面之中的 2 个以上的侧面向上述 IC 组件主体的外部一直引出到与上述 IC 组件主体的下表面呈水平的位置的第 2 外部引线。

4、一种半导体元件，其特征是，把具备已密封进半导体芯片的 IC 组件主体；从上述 IC 组件主体的 4 个以上的侧面中的 1 个以上的侧面向上述 IC 组件主体的外部水平方向上引出的组件间连接用的第 1 外部引线；从除已引出了上述第 1 外部引线的侧面以外的侧面之内 2 个以上的侧面向 IC 组件主体的外部一直引出到与上述 IC 组件主体的下表面呈水平的位置的第 2 外部引线的两个 IC 组件装配到装配基板上，且在空中连接上述各个 IC 组件的第 1 外部引线而成。

说明书

集成电路组件和半导体元件

本发明涉及一种集成电路组件和半导体元件。

近年来，家电产品或信息仪器发展迅速，使家电产品和信息仪器已达到了可以携带的程度。这种促进家电产品和信息仪器的小型化的因素之一，是单片微计算机（以下，称之为单片微机）。所谓单片微机是一种使中央处理装置、ROM 或 RAM 等的存储器和定时器等的功能电路设置于一个半导体芯片上的装置，通过采用单片微机，可以缩小装配基板，因而，可以促进家电产品和信息仪器的小型化。

但是，在最近人们所热衷开发的需要大容量的存储器的仪器中，所用的方法是：CPU 和大容量的存储器分别设于不同的半导体芯片上，把已设置有 CPU 的半导体芯片（以下，称之为 CPU 芯片）封装化之后的微计算机组件（以下，称之为微机组件）和把已设置有大容量存储器的半导体芯片（以下，称之为存储器芯片）封装化之后的大容量存储器组件（以下，称之为存储器组件）装配到装配基板上，通过设于装配基板上的布线，在这些微机组件和存储器组件之间进行连接。这是因为当存储器的容量变大时，存储器所占的面积就将变大，因而变得在一个半导体芯片上不可能设置大容量的存储器和 CPU 的缘故。

图 16 是现有的 IC 组件的构成的斜视图。在图 16 中，示出了微机组件和存储器组件。在图 16 中，121 是微机组件，131 是存储器组件。微机组件 121 起着控制小型仪器的作用，存储器组件 131 则起着存储微机组件 121 控制小型仪器所必须的数据的作用。

此外，122 是微机组件主体；123 是设于微机组件主体 122 内，并从微机组件主体 122 的侧面向外部，一直引出到微机组件主体 122 的下表面呈水平的位置的用于在组件间进行连接的第 1 外部引线；124 是设于微机组件主体 122 内，并从微机组件主体 122 的侧面向外部，一直引出到微机组件主体 122 的下表面呈水平的位置的第 2 外部引线。第 1 外部引线 123 被设置为用于微机组件 121 接收来自存储器组件 131 的数据，或者向存储器

组件 131 发送控制存储器组件 131 的动作的控制信号；第 2 外部引线 124 被设置为用于微机组件 121 接受电源的供给或者接收来自小型仪器的外部的信息信号，或向小型仪器的外部发送信息信号。

此外，封装于微机组件主体 122 中的 CPU 芯片和第 1 与第 2 外部引线 123 和 124 已电连接。封装于存储器组件 132 中的存储器芯片的第 1 与第 2 外部引线 133 和 134 已电连接。

图 17 是现有的半导体元件的斜视图。在图 17 中示出的是把示于图 16 的微机组件和存储器组件装配到装配基板上构成的半导体元件。在图 17 中，141 是半导体元件。

另外，142 是装配基板，143 是设于装配基板 142 的上边、把微机组件 121 的第 1 外部引线 123 与装配基板 142 的上表面相接触的部分和与之相对应的存储器组件 131 的第 1 外部引线 133 与装配基板 142 的上表面接触的部分连接起来的连接线。除此之外的构成要素与示于图 16 中的赋予同一标号而示出的构成要素相同，故免于详细的说明。

示于图 17 的现有的半导体元件 141，采用下述办法构成：使微机组件 121 与存储器组件 131 之间形成最短距离那样地把微机组件 121 和存储器组件 131 装配于装配基板 142 上，用设于装配基板 142 的上表面上的连接布线 143，把微机组件 121 的第 1 外部引线 123 与装配基板 142 的上表面相接触的部分和与之相对应的存储器组件 131 的第 1 外部引线 133 与装配基板 142 的上表面接触的部分连接起来。

以下，对动作进行说明。

主要的动作如下。微机组件 121 通过第 1 外部引线 123 发送控制存储器组件 131 的动作的控制信号。存储器组件 131 通过第 1 外部引线 133 接收该控制信号。存储器组件 121 根据该控制信号进行动作，并通过第 1 外部引线 133 发送数据。该数据是微机组件 121 控制小型仪器所必须的数据。微机组件 121 通过第 1 外部引线 123 接收该数据。微机组件 121 根据该数据控制小型仪器，并通过第 2 外部引线把信息信号发送往小型仪器的外部。

现有的 IC 组件，由于象上述那样地构成，所以在把两个 IC 组件装配到装配基板上构成半导体元件的时候，要用设于装配基板的上表面上的连接布线，把一方的 IC 组件的第 1 外部引线与装配基板的上表面相接触的部

分和与之相对应的另一方的 IC 组件的第 1 外部引线于装配基板的上表面接触的部分连接起来。为此，就必须在装配基板的上表面上确保设置该连接布线的区域，而该连接布线区域在使家电产品或信息仪器进一步小型化方面成为一大障碍。

并且，现有的半导体元件由于象上述那样地构成，所以必须在装配基板上表面上设置连接布线，而该布线在使家电产品或信息仪器进一步小型化上成为一大障碍。

解决这一问题的一种办法，在例如特开平 2-63150 号公报中已经公开。图 18 的斜视图示出了示于特开平 2-63150 号公报中的现有的 IC 组件的构成。在图 18 中，151 是 IC 组件。

另外，152 是 IC 组件主体；153 是设于 IC 组件 152 的相向的两个侧面中的一个侧面上、从 IC 组件主体 152 的侧面引出到外部，并且其顶端部分向上方弯曲的第 1 外部引线；154 是设于 IC 组件 152 的相向的两个侧面中的另一个侧面上、从 IC 组件主体 152 的侧面引出到外部，并且其顶端部分向下方弯曲的第 2 外部引线。

图 19 的侧面图示出了示于特开平 2-63150 号公报中的现有的半导体元件的构成。在图 19 中示出了把示于图 18 中的 IC 组件装配到 3 个装配基板上而构成的半导体元件。在图 19 中，161 是半导体元件。

此外，162 是装配基板；163 是设于装配基板 162 的上表面上、与第 1 和第 2 外部引线 153 和 154 相连的电连接部分。除此之外的构成要素与图 18 中标以相同的标号的构成要素相同，故免于详细的说明。

示于图 19 的现有的半导体元件 161，采用下述办法构成：使相邻的两个 IC 组件 151 中的一方的 IC 组件 151 的第 1 外部引线 153 和另一方的 IC 组件 151 的第 2 外部引线 154 在设于装配基板 162 的上表面上的电连接部分 163 上相互啮合地进行连接那样地把各个 IC 组件 151 装配到装配基板 162 上，并用焊锡等把将第 1 外部引线 153 和第 2 外部引线 154 相互啮合连接的部分连接到电连接部分 163 上。

示于特开平 2-63150 号公报中的现有的 IC 组件如上述那样地构成，所以，不需要在装配基板的上表面上先留好连接布线区域，故不会产生起因于连接布线区域的上述那些问题。但是，在特开平 2-63150 号公报中所示

的现有的 IC 组件中，在把两个 IC 组件装配到装配基板上构成半导体元件的情况下，要用焊锡等把一方的 IC 组件的第 1 外部引线和另一方的第 2 外部引线相互啮合连接的部分（以下，叫做外部引线连接部分）连接到电连接部分上。因此，在把两个 IC 组件装配到装配基板上构成半导体元件的情况下，就存在着因焊锡等在装配基板的上表面上流动而把相邻的外部连接部分彼此间连接起来的危险，此外，在对一方的 IC 组件的第 1 外部引线与另一方的 IC 组件的第 2 外部引线之间的连接不良进行修补的情况下，也存在着把相邻的外部引线部分彼此间连接起来的危险。

还有，示于特开平 2-63150 号公报中的现有的半导体元件，由于象上述那样地构成，故不需要在装配基板的上表面上设置连接布线，所以不会产生起因于连接布线的上述的问题。但是，在示于特开平 2-63150 号公报中的现有的半导体元件中，要用焊锡等把相邻的两个 IC 组件中的一方的 IC 组件的第 1 外部引线和另一方的第 2 外部引线相互啮合连接的部分（外部引线连接部分）连接到电连接部分上。因此，存在着把相邻的外部引线连接部分彼此间连接起来的危险，另外，在对两个 IC 组件中的一方的 IC 组件的第 1 外部引线与另一方的 IC 组件的第 2 外部引线之间的连接不良进行修补的情况下，也存在着把相邻的外部引线部分彼此间连接起来的危险。

本发明就是为解决上述那样的问题而发明出来的，目的是得到一种可以对家电产品和信息仪器的进一步小型化做出贡献的 IC 组件。

本发明的另一个目的是得到一种两个 IC 之间的连接的可靠性高、易于修补两个 IC 组件之间的连接不良的 IC 组件。

本发明的再一个目的是得到一种可以对家电产品和信息仪器的进一步小型化做出贡献的半导体元件。

本发明的又一个目的是得到一种两个 IC 之间的连接的可靠性高、易于修补两个 IC 组件之间的连接不良的半导体元件。

第 1 方面的发明的 IC 组件，具备下述部分：已密封进两个半导体芯片的 IC 组件主体；配置于两个半导体芯片之间并已与两个半导体芯片中的每一芯片电连接的芯片间连接用的内部引线；从 IC 组件主体的 4 个以上的侧面中的 2 个以上的侧面一直引出到与 IC 组件主体的下表面呈水平的位置的外部引线。

第2方面的发明的半导体元件，是把具备：已密封进两个半导体芯片的IC组件主体；配置于两个半导体芯片之间并已与两个半导体芯片中的每一芯片电连接的芯片间连接用的内部引线；从IC组件主体的4个以上的侧面中的2个以上的侧面一直引出到与IC组件主体的下表面呈水平的位置的外部引线的IC组件装配到装配基板上构成的半导体元件。

第3方面的发明的IC组件，具备下述部分：已密封进半导体芯片的IC组件主体；从IC组件主体的4个以上的侧面中的1个以上的侧面向IC组件主体的外部水平方向上引出的组件间连接用的第1外部引线；从除已引出了第1外部引线的侧面以外的侧面之中的2个以上的侧面向IC组件主体的外部一直引出到与IC组件主体的下表面呈水平的位置的第2外部引线。

第4方面的发明的半导体元件，是把具备：已密封进半导体芯片的IC组件主体；从IC组件主体的4个以上的侧面中的1个以上的侧面向IC组件主体的外部水平方向上引出的组件间连接用的第1外部引线；从除已引出了第1外部引线的侧面以外的侧面之中的2个以上的侧面向IC组件主体的外部一直引出到与IC组件主体的下表面呈水平的位置的第2外部引线的两个IC组件装配到装配基板上，且在空气中连接各个IC组件的第1外部引线而构成的半导体元件。

如上所述，倘采用本发明，则具有可以得到能够对家电产品和信息仪器的进一步小型化作出贡献的IC组件的效果。

此外，倘采用本发明，还具有可以得到能够构成一种两个IC之间的连接的可靠性高、易于修补两个IC组件之间的连接不良的半导体元件的IC组件的效果。

此外，倘采用本发明，则具有可以得到一种能够对家电产品和信息仪器的进一步小型化作出贡献的半导体元件的效果。

还有，倘采用本发明，则具有可以得到一种两个IC组件之间的连接的可靠性高、易于修补两个IC组件之间的连接不良的半导体元件的效果。

图1的(A)和(B)是本发明的实施例1的IC组件的构成图。

图2的斜视图示出了本发明的实施例1的半导体元件的构成。

图3的斜视图示出的是把本发明的实施例1的IC组件进行分割后的状态。

图 4 的斜视图示出的是本发明的实施例 2 的 IC 组件的构成。

图 5 的斜视图示出的是本发明的实施例 2 的半导体元件的构成。

图 6 的斜视图示出的是本发明的实施例 3 的 IC 组件的构成。

图 7 的斜视图示出的是本发明的实施例 3 的半导体元件的构成。

图 8 的斜视图示出的是本发明的实施例 4 的 IC 组件的构成。

图 9 的斜视图示出的是本发明的实施例 4 的半导体元件的构成。

图 10 的斜视图示出的是本发明的实施例 5 的 IC 组件的构成。

图 11 的斜视图示出的是本发明的实施例 5 的半导体元件的构成。

图 12 的斜视图示出的是本发明的实施例 6 的 IC 组件的构成。

图 13 的斜视图示出的是本发明的实施例 6 的半导体元件的构成。

图 14 的斜视图示出的是本发明的实施例 7 的 IC 组件的构成。

图 15 的斜视图示出的是本发明的实施例 7 的半导体元件的构成。

图 16 的斜视图示出的是现有的 IC 组件的构成。

图 17 的斜视图示出的是现有的半导体元件的构成。

图 18 的斜视图示出的是特开平 2-63150 号公报中所示的现有的 IC 组件的构成。

图 19 的侧面图示出的是特开平 2-63150 号公报中所示的现有的半导体元件的构成。

以下，说明本发明的各实施例。

实施例 1

图 1 是表示本发明的实施例 1 的 IC 组件的构成图。图 1 中，示出了已把 CPU 芯片和存储器芯片封装后的集成组件。图 1 (A) 是斜视图，图 1 (B) 是沿图 1 (A) 中的 I-I 线切开后的剖面图。在图 1 中，1 是集成组件 (IC 组件)；5 是 CPU 芯片 (半导体芯片)；6 是存储器芯片 (半导体芯片)。CPU 芯片 5 起着控制小型仪器的作用，存储器芯片 6 则起着存储 CPU 芯片 5 用于控制小型仪器所必须的数据的作用。

此外，2 是集成组件主体 (IC 组件主体)；3 是被密封于集成组件主体 2 内、配置于 CPU 芯片 5 与存储器芯片 6 之间的芯片间连接用的内部引线；4 是设于集成组件主体 2 内、从集成组件主体 2 的 4 个侧面一直引出到外部与集成组件 2 的下表面成水平的位置为止的外部引线；9 是连接已

被密封于集成组件 2 内的 CPU 芯片 5 和内部引线 3 的键合线； 10 是连接已被密封于集成组件 2 内的 CPU 芯片 5 和外部引线 3 的键合线； 11 是连接已被密封于集成组件 2 内的存储器芯片 6 和内部引线 3 的键合线，是连接已被密封于集成组件 2 内的存储器芯片 6 和内部引线 4 的键合线。内部引线 3 被设置为用于使 CPU 芯片 5 或者是接收来自存储器芯片 6 的数据，或者向存储器芯片 6 发送控制存储器芯片 6 的动作的控制信号；使存储器芯片 6 或者是接受来自 CPU 芯片 5 的控制信号，或者是向 CPU 芯片 5 发送数据。外部引线 4 被设置为使 CPU 芯片 5 或者是接受电源的供给或者是接收来自小型仪器的外部的信息信号和小型仪器向外部发送信息信号；使存储器芯片 6 或是接受电源的供给或是接收来自小型仪器的外部的信息信号或向小型仪器的外部发送信息信号。

图 2 是表示本发明的实施例 1 的半导体元件的构成的斜视图，示出的是把示于图 1 的集成组件集成到装配基板上边而构成的半导体元件。在图 2 中， 13 是半导体元件。

此外， 14 是装配基板。其他的构成要素与在图 1 中赋予相同的标号的构成要素相同，故略去详细的说明。

示于图 1 的本发明的实施例的半导体元件 1 用把集成组件 1 装配到装配基板上边的办法构成。

其次对动作进行说明。

主要的动作如下。CPU 芯片 5 通过内部引线 3 发送控制存储器芯片 6 的动作的控制信号。存储器芯片 6 通过内部引线 3 接收该控制信号。存储器芯片 6 根据该控制信号进行动作，并通过内部引线 3 发送数据。该数据是 CPU 芯片 5 用于控制小型仪器所必须的数据。CPU 芯片 5 通过内部引线 3 接收该数据。CPU 芯片 5 根据该数据控制小型外部仪器，并通过外部引线 4 把信息信号向小型仪器的外部发送。

如上所述，倘采用本实施例 1，由于 IC 组件的构成为具备已封入了 2 个半导体芯片的 IC 组件主体和配置于 2 个半导体芯片间、与 2 个半导体芯片中的每一个都已电连接的内部引线，所以不必象现有技术那样在装配基板的上表面上确保连接布线区域，就可以得到能够对家电产品和信息仪器的小型化作出贡献的效果。

此外，由于 IC 组件作成为把 2 个半导体芯片用配置于 2 个半导体芯片间的内部引线进行连接的构成，故还可以得到 2 个半导体芯片间的连接的可靠性高的效果。

另外，由于 IC 组件作成为把外部引线从 IC 组件主体的 4 个侧面向外部引出到与 IC 组件主体的下表面成水平的位置为止的构成，故可以得到在已装配到装配基板上时的时候的稳定性良好的效果。这样的效果只要把外部引线从 IC 组件主体的至少 2 个侧面向外部引出到与 IC 组件主体的下表面成水平的位置为止就可以得到。

此外，由于半导体元件作成为把已具备已把 2 个半导体芯片封入其内的 IC 组件主体和配置于 2 个半导体芯片之间并与 2 个半导体芯片中的每一芯片已电连接的内部引线这种构成的 IC 组件装配到装配基板上时的构成，故不必在装配基板上表面上设置连接布线，就得到可以对家电产品和信息仪器的小型化做出贡献的效果。

另外，由于半导体元件作成为把将 2 个半导体芯片用被配置于 2 个半导体芯片之间的内部引线连接起来的构成的 IC 组件装配于装配基板上时的构成，故可以得到 2 个半导体芯片间的连接的可靠性高的效果。

此外，由于半导体元件作成为把将外部引线从 IC 组件主体的 4 个侧面向外部引出到与 IC 组件主体的下表面成水平的位置为止构成的 IC 组件装配到装配基板上时的构成，故可以得到在基板上装配的 IC 组件的稳定性良好的效果。这样的效果只要把构成为把外部引线从 IC 组件主体的至少 2 个侧面向外部引出到与 IC 组件主体的下表面成水平的位置为止构成的 IC 组件装配到装配基板上就可以得到。

还有，采用使本实施例 1 的集成组件在 CPU 芯片与存储器组件之间进行分割的办法，还可以用作微机组件，存储器组件。在图 3 中，示出的是在图 1 中用虚线示出的位置处进行分割后的状态。但是，在这种情况下，在分割后，在微机组件和存储器组件之间，必须要先把组件间连接用的外部引线设置到集成组件的侧面上，使得可以通过已设有装配基板上表面的布线进行连接。

实施例 2

图 4 的斜视图示出的是本发明的实施例 2 的 IC 组件的构成。示出的是

微机组件和存储器组件。在图 4 中，21 是微机组件（IC 组件）；31 是存储器组件（IC 组件）。微机组件 21 起着控制小型仪器的作用，存储器组件 31 则起着存储微机组件 21 用于控制小型仪器所必须的数据的作用。

此外，22 是微机组件主体（IC 组件主体）；23 是设于微机组件主体 22 内、从微机组件主体 22 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线；24 是设于微机组件主体 22 内、从微机组件主体 22 的 3 个侧面向外部一直引出到与微机组件主体 22 的下表面成水平位置为止的第 2 外部引线。第 1 外部引线 23 被设置为用于使微机组件 21 或者是接收来自存储器组件 31 的数据，或者向存储器组件 31 发送控制存储器芯片 31 的动作的控制信号；第 2 外部引线 24 被设置为使微机组件 21 或者是接受电源的供给或者是接收来自小型仪器的外部的信息信号或者向小型仪器的外部发送信息信号。

此外，32 是存储器组件主体（IC 组件主体）；33 是设于存储器组件主体 32 内、从存储器组件主体 32 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线；34 是设于存储器组件主体 32 内、从存储器组件主体 32 的 3 个侧面向外部一直引出到与存储器组件主体 32 的下表面成水平位置为止的第 2 外部引线。第 1 外部引线 33 被设置为用于使存储器组件 31 或者是接收来自微机组件 21 的控制信号，或者向微机组件 21 发送数据；第 2 外部引线 34 被设置为使存储器组件 31 或者是接受电源的供给或者是接收来自小型仪器的外部的信息信号。

还有，已密封于微机组件 22 内的 CPU 芯片和第 1、第 2 外部引线 23 和 24 业已电连接。此外，已密封于存储器组件 32 内的存储器芯片和第 1、第 2 外部引线 33 和 34 业已电连接。

图 5 是本发明的实施例 2 的半导体元件的构成的斜视图。在图 5 中，示出的是把示于图 4 中的微机组件和存储器组件装配到装配基板上构成的半导体元件。在图 5 中，41 是半导体元件。

此外，42 是装配基板。其它的构成要素由于与在图 4 中赋予同一的标号的构成要素是一样的，故免于详细的说明。

示于图 5 的本发明的实施例 2 的半导体元件 41，采用下述办法构成：把微机组件 21 和存储器组件 31 装配到装配基板 42 上，使得微机组件 21

的第 1 外部引线 23 和与之相对应的存储器组件 31 的第 1 外部引线 33 相互重叠起来进行连接。或者，采用下述办法构成：把微机组件 21 和存储器组件 31 装配到装配基板 42 上，使得微机组件 21 的第 1 外部引线 23 和与之相对应的存储器组件 31 的第 1 外部引线 33 相互重叠起来进行连接，并用焊锡等把微机组件 21 的第 2 外部引线 23 和存储器组件 31 的第 1 外部引线 33 相互重叠连接的部分连接起来。

其次，对动作进行说明。

主要的动作如下。微机组件 21 通过第 1 外部引线 23 发送控制存储器组件 31 的动作的控制信号。存储器组件 31 通过第 1 外部引线 33 接收该控制信号。存储器组件 31 根据该控制信号进行动作，并通过第 1 外部引线 33 发送数据。该数据是微机组件 21 用于控制小型仪器所必须的数据。微机组件 21 通过第 1 外部引线 33 接收该数据。微机组件 21 根据该数据控制小型外部仪器，并通过第 2 外部引线 24 把信息信号向小型仪器的外部发送。

如上所述，倘采用本实施例 2，则由于 IC 组件的构成为具备已密封了半导体芯片的 IC 组件主体和从 IC 组件主体的一个侧面向 IC 组件主体的外部在水平方向上引出的第 1 外部引线，所以不必象现有技术那样在装配基板的上表面上确保连接布线区域，就可以得到能够对家电产品和信息仪器的小型化作出贡献的效果。此外，在构成半导体元件的情况下，不存在连接相邻的第 1 外部引线连接部分彼此之间的危险，在对连接不良进行修补的情况下，不存在使第 1 外部引线连接部分之间彼此连接的危险，所以可以得到构成 2 个 IC 组件间的连接的可靠性高、易于对 2 个 IC 组件间的连接不良进行修补的半导体元件的效果。

另外，由于 IC 组件作成为把第 2 外部引线从 IC 组件主体的 3 个侧面向外部引出到与 IC 组件主体的下表面成水平的位置为止的构成，故可以得到在已装配到装配基板上时的时候的稳定性良好的效果。这样的效果只要把外部引线从 IC 组件主体的至少 2 个侧面向外部引出到与 IC 组件主体的下表面成水平的位置为止就可以得到。

另外，由于半导体元件作成为把具备有已密封了半导体芯片的 IC 组件主体和从 IC 组件主体的一个侧面向 IC 组件主体的外部引出的第 1 外部引线的构成的 2 个 IC 组件装配到装配基板上时的构成，使一方的 IC 组件的

第 1 外部引线和与之对应的另一方的 IC 组件 31 的第 1 外部引线重叠，并使各个 IC 组件的第 1 外部引线彼此间在空中进行连接的构成，所以不必象现有技术那样，在装配基板上设置连接布线区域，就可以得到能够对家电产品和信息仪器的小型化作出贡献的效果。此外，不存在使相邻的第 1 外部引线连接部分彼此之间连接的危险，在对连接不良进行修补的情况下，不存在使第 1 外部引线连接部分之间彼此连接的危险，所以可以得到 2 个 IC 组件间的连接的可靠性高、易于对 2 个 IC 组件间的连接不良进行修补的效果。

此外，由于半导体元件作成为把第 2 外部引线从 IC 组件主体的 3 个侧面向外部引出，一直引出到与 IC 组件主体的下表面成水平位置为止的构成的 IC 组件装配到装配基板上，故可以得到在已装配到装配基板上时的稳定性良好的效果。这样的效果只要把外部引线从 IC 组件主体的至少 2 个侧面向外部引出到与 IC 组件主体的下表面成水平的位置为止就可以得到。

实施例 3

图 6 的斜视图示出了本发明的实施例 3 的 IC 组件的构成，所示出的是微机组件和存储器组件。此外，图 7 的斜视图示出了本发明的实施例 3 的半导体元件的构成，所示出的是把示于图 6 的微机组件和存储器组件装配到装配基板上边而构成的半导体元件。在图 6 和图 7 中，23a 是设于微机组件主体 22 上、从微机组件主体 22 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线，其顶端已做成为凹型形状。33a 是设于存储器组件主体 32 上、从存储器组件主体 32 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线，其顶端已做成为凸型形状。其它的构成要素与在图 4 或图 5 中赋予同一标号示出的要素是同一要素或同等的要素，故略去详细的说明。

示于图 7 的本发明的实施例 3 的半导体元件 41，采用下述办法构成：把微机组件 21 和存储器组件 31 装配到装配基板 42 上边，使存储器组件 31 的第 1 外部引线 33a 顶端的凸型形状部分嵌入到与之相对应的微机组件 21 的第 1 外部引线 23a 顶端的凹型形状中去进行连接。或者，采用下述办法构成：把微机组件 21 和存储器组件 31 装配到装配基板 42 上边，使存储器

组件 31 的第 1 外部引线 33a 顶端的凸型形状部分嵌入到与之相对应的微机组件 21 的第 1 外部引线 23a 顶端的凹型形状中去进行连接，并用焊锡等把使存储器组件 31 的第 1 外部引线 33a 顶端的凸型形状部分嵌入到与之相对应的微机组件 21 的第 1 外部引线 23a 顶端的凹型形状中去进行连接的部分连接起来。

就是说，本实施例 3 的半导体元件作成为：把具备顶端为凸型形状的第 1 外部引线的构成的 IC 组件和具备顶端为凹型形状的第 1 外部引线的构成的 IC 组件装配到装配基板上边，使一方的 IC 组件的第 1 外部引线顶端的凸型形状部分嵌入到与之相对应的另一方的 IC 组件的第 1 外部引线顶端的凹型形状部分中去，把各个 IC 组件的第 1 外部引线彼此间在空中进行连接的构成。

倘采用本实施例 3，则可得到与实施例 2 相同的效果。

实施例 4

图 8 的斜视图示出了本发明的实施例 4 的 IC 组件的构成，所示出的是微机组件和存储器组件。此外，图 9 的斜视图示出了本发明的实施例 4 的现有的半导体元件的构成，所示出的是把图 8 所示的微机组件和存储器组件装配到装配基板上边而构成的半导体元件。在图 8 和图 9 中，23b 是设于微机组件主体 22 上、从微机组件主体 22 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线，其顶端已做成为凹型形状或凸型形状。33b 是设于存储器组件主体 32 上、从存储器组件主体 32 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线，其顶端已做成为凸型形状或凹型形状。其它的构成要素与在图 4 或图 5 中赋予同一标号示出的要素是同一要素或同等的要素，故略去详细的说明。

示于图 9 的本发明的实施例 4 的半导体元件 41，采用下述办法构成：把微机组件 21 和存储器组件 31 装配到装配基板 42 上边，使存储器组件 31 的第 1 外部引线 33b 顶端的凸型形状部分嵌入到与之相对应的微机组件 21 的第 1 外部引线 23b 顶端的凹型形状部分中去进行连接，使微机组件 21 的第 1 外部引线 23b 顶端的凸型形状部分嵌入到与之相对应的存储器组件 31 的第 1 外部引线 33b 顶端的凹型形状部分中去进行连接。或者，采用下述办法构成：把微机组件 21 和存储器组件 31 装配到装配基板 42 上边，使

存储器组件 31 的第 1 外部引线 33b 顶端的凸型形状部分嵌入到与之相对应的微机组件 21 的第 1 外部引线 23b 顶端的凹型形状部分中去进行连接,使微机组件 21 的第 1 外部引线 23b 顶端的凸型形状部分嵌入到与之相对应的存储器组件 31 的第 1 外部引线 33b 顶端的凹型形状部分中去进行连接,用焊锡等把存储器组件 31 的第 1 外部引线 33a 顶端的凸型形状部分嵌入到与之相对应的微机组件 21 的第 1 外部引线 23a 顶端的凹型形状中去进行连接的部分,微机组件 21 的第 1 外部引线 23b 顶端的凸型形状部分嵌入到与之相对应的存储器组件 31 的第 1 外部引线 33b 顶端的凹型形状部分中去进行连接的部分连接起来。

就是说,本实施例 4 的半导体元件的构成是:把具备使顶端为凸型形状的第 1 外部引线和顶端为凹型形状的第 1 外部引线交互配置构成的 2 个 IC 组件装配到装配基板上边,使一方的 IC 组件的第 1 外部引线的顶端的凸型形状部分嵌入到与之对应的另一方的 IC 组件的第 1 外部引线顶端的凹型形状部分中去,使另一方的 IC 组件的第 1 外部引线的顶端的凸型形状部分嵌入到与之对应的一方的 IC 组件的第 1 外部引线顶端的凹型形状部分中去,使各个 IC 组件的第 1 外部引线彼此间在空中进行连接。

倘采用本实施例 4,则可得与实施例 2 相同的效果。

实施例 5

图 10 的斜视图示出了本发明的实施例 5 的 IC 组件的构成,所示出的是微机组件和存储器组件。此外,图 11 的斜视图示出了本发明的实施例 5 的半导体元件的构成,所示出的是把图 10 所示的微机组件和存储器组件装配到装配基板上边而构成的半导体元件。在图 10 和图 11 中,23c 是设于微机组件主体 22 上、从微机组件主体 22 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线,其顶端已做成为阶梯状上升的形状。33c 是设于存储器组件主体 32 上、从存储器组件主体 32 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线。其它的构成要素与在图 4 或图 5 中赋予同一标号示出的要素是同一要素或同等的要素,故略去详细的说明。

示于图 11 的本发明的实施例 5 的半导体元件 41,采用下述办法构成:把微机组件 21 和存储器组件 31 装配到装配基板 42 上边,使存储器组件 31

的第 1 外部引线 33c 顶端进入到与之相对应的微机组件 21 的第 1 外部引线 23c 顶端的阶梯状上升的形状部分的下侧中去进行连接, 或者, 采用下述办法构成: 把微机组件 21 和存储器组件 31 装配到装配基板 42 上边, 使存储器组件 31 的第 1 外部引线 33c 顶端进入到与之相对应的微机组件 21 的第 1 外部引线 23c 顶端的阶梯状上升的形状部分的下侧中去进行连接, 并用焊锡等把存储器组件 31 的第 1 外部引线 33c 顶端进入到与之相对应的微机组件 21 的第 1 外部引线 23c 顶端的阶梯状上升的形状部分的下侧中去进行连接的部分连接起来。

就是说, 本实施例 5 的半导体元件的构成是: 把构成为具备有顶端保持在水平方向上引出来的状态不变的第 1 外部引线的 IC 组件, 和构成为顶端为阶梯状的上升的形状的第 1 外部引线的 IC 组件装配到装配基板上边, 使一方的 IC 组件的第 1 外部引线的顶端进入到与之对应的另一方的 IC 组件的第 1 外部引线顶端的阶梯状上升的形状部分的下侧中去, 使各个 IC 组件的第 1 外部引线彼此间在空中进行连接。

倘采用本实施例 5, 则可得到与实施例 2 相同的效果。

实施例 6

图 12 的斜视图示出了本发明的实施例 6 的 IC 组件的构成, 所示出的是微机组件和存储器组件。此外, 图 13 的斜视图示出了本发明的实施例 6 的半导体元件的构成, 所示出的是把图 12 所示的微机组件和存储器组件装配到装配基板上边而构成的半导体元件。在图 12 和图 13 中, 23d 是设于微机组件主体 22 上、从微机组件主体 22 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线, 其顶端已做成为阶梯状下降的形状。33d 是设于存储器组件主体 32 上、从存储器组件主体 32 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线。其它的构成要素与在图 4 或图 5 中赋予同一标号示出的要素是同一要素或同等的要素, 故略去详细的说明。

示于图 13 的本发明的实施例 6 的半导体元件 41, 采用下述办法构成: 把微机组件 21 和存储器组件 31 装配到装配基板 42 上边, 使存储器组件 31 的第 1 外部引线 33d 顶端进入到与之相对应的微机组件 21 的第 1 外部引线 23d 顶端的阶梯状下降的形状部分的上侧中去进行连接, 或者, 采用下

述办法构成：把微机组件 21 和存储器组件 31 装配到装配基板 42 上边，使存储器组件 31 的第 1 外部引线 33d 顶端进入到与之相对应的微机组件 21 的第 1 外部引线 23d 顶端的阶梯状下降的形状部分的上侧中去进行连接，并用焊锡等把存储器组件 31 的第 1 外部引线 33d 顶端进入到与之相对应的微机组件 21 的第 1 外部引线 23d 顶端的阶梯状下降的形状部分的上侧中去进行连接的部分连接起来。

就是说，本实施例 6 的半导体元件的构成是：把构成为具备有顶端保持在水平方向上引出来的状态不变的第 1 外部引线的 IC 组件，和构成为顶端为阶梯状的下降的形状的第 1 外部引线的 IC 组件装配到装配基板上边，使一方的 IC 组件的第 1 外部引线的顶端进入到与之对应的另一方的 IC 组件的第 1 外部引线顶端的阶梯状下降的形状部分的上侧中去，使各个 IC 组件的第 1 外部引线彼此间在空中进行连接。

倘采用本实施例 6，则可得到与实施例 2 相同的效果。

实施例 7

图 14 的斜视图示出了本发明的实施例 7 的 IC 组件的构成，所示出的是微机组件和存储器组件。此外，图 15 的斜视图示出了本发明的实施例 7 的半导体元件的构成，所示出的是把图 14 所示的微机组件和存储器组件装配到装配基板上边而构成的半导体元件。在图 14 和图 15 中，23e 是设于微机组件主体 22 上、从微机组件主体 22 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线，其顶端已做成为阶梯状上升的形状或阶梯状下降的形状。33e 是设于存储器组件主体 32 上、从存储器组件主体 32 的一个侧面向外部在水平方向上引出来的组件间连接用的第 1 外部引线。其它的构成要素与在图 4 或图 5 中赋予同一标号示出的要素是同一要素或同等的要素，故略去详细的说明。

示于图 15 的本发明的实施例 7 的半导体元件 41，采用下述办法构成：把微机组件 21 和存储器组件 31 装配到装配基板 42 上边，使存储器组件 31 的第 1 外部引线 33e 顶端进入到与之相对应的微机组件 21 的第 1 外部引线 23e 顶端的阶梯状上升的形状部分的下侧或阶梯状下降的形状部分的上侧中去进行连接，或者，采用下述办法构成：把微机组件 21 和存储器组件 31 装配到装配基板 42 上边，使存储器组件 31 的第 1 外部引线 33e 顶端进

入到与之相对应的微机组件 21 的第 1 外部引线 23e 顶端的阶梯状上升的形状部分的下侧或阶梯状下降的形状部分的上侧中去进行连接，并用焊锡等把存储器组件 31 的第 1 外部引线 33e 顶端进入到与之相对应的微机组件 21 的第 1 外部引线 23e 顶端的阶梯状下降的形状部分的上侧中去进行连接的部分连接起来。

就是说，本实施例 7 的半导体元件的构成是：把构成为具备有顶端保持在水平方向上引出来的状态不变的第 1 外部引线的 IC 组件，和构成为顶端为阶梯状上升的形狀的第 1 外部引线和顶端为阶梯状的下降的形狀的第 1 外部引线交互地进行配置的 IC 组件装配到装配基板上边，使一方的 IC 组件的第 1 外部引线的顶端进入到与之对应的另一方的 IC 组件的第 1 外部引线顶端的阶梯状上升的形狀部分的下侧或阶梯状下降的形狀部分的上侧中去，使各个 IC 组件的第 1 外部引线彼此间在空中进行连接。

倘采用本实施例 7，则可得到与实施例 2 相同的效果。

还有，虽然在上述实施例 1 中，作为半导体芯片是对 CPU 芯片和存储器芯片的情况进行了说明，在从实施例 2 到实施例 7 中，作为 IC 组件，是对微机组件和存储器组件的情况进行了说明，但对于半导体芯片的种类和 IC 组件的种类没有任何限制。

此外，在上述的从实施例 2 到实施例 7 中，虽然说明的是第 1 外部引线从 IC 组件主体的一个侧面引出来的情况，但只要第 2 外部引线从至少 2 个侧面引出来，则第 1 外部引线也可从 2 个以上的侧面引出。

说明书附图

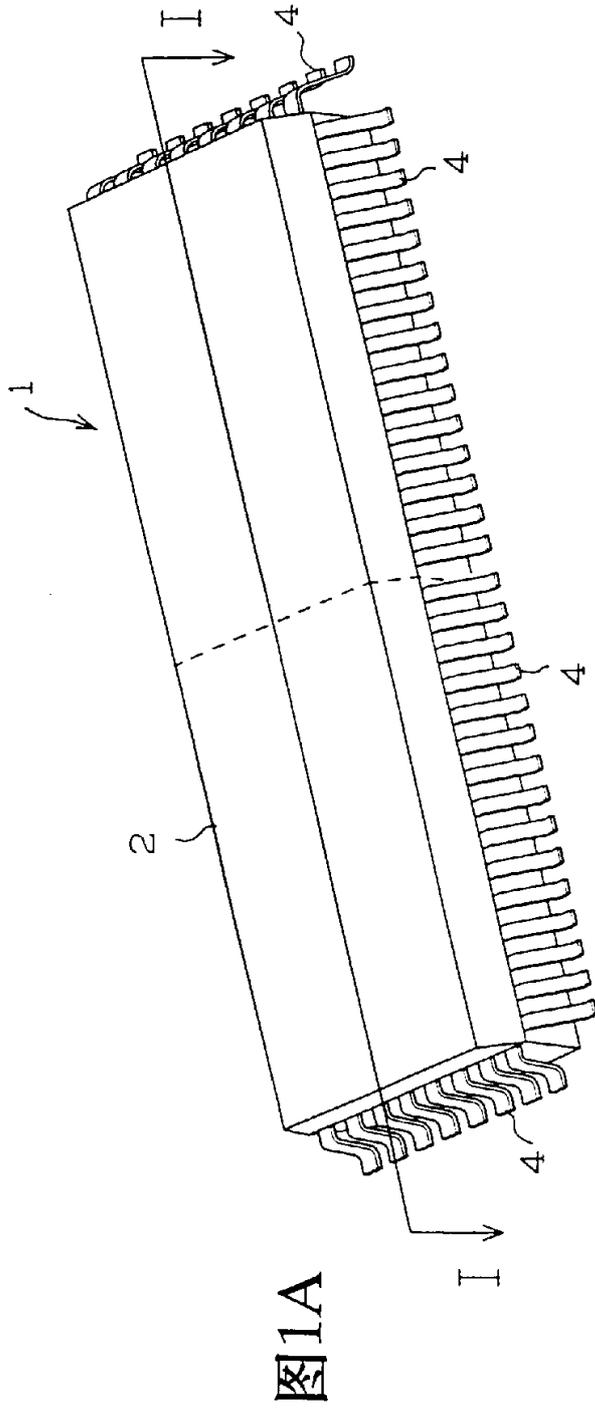


图1A

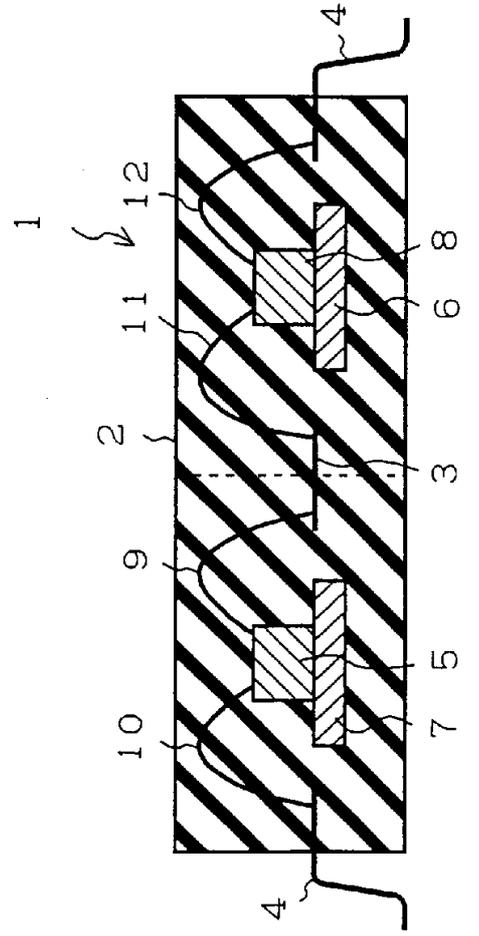
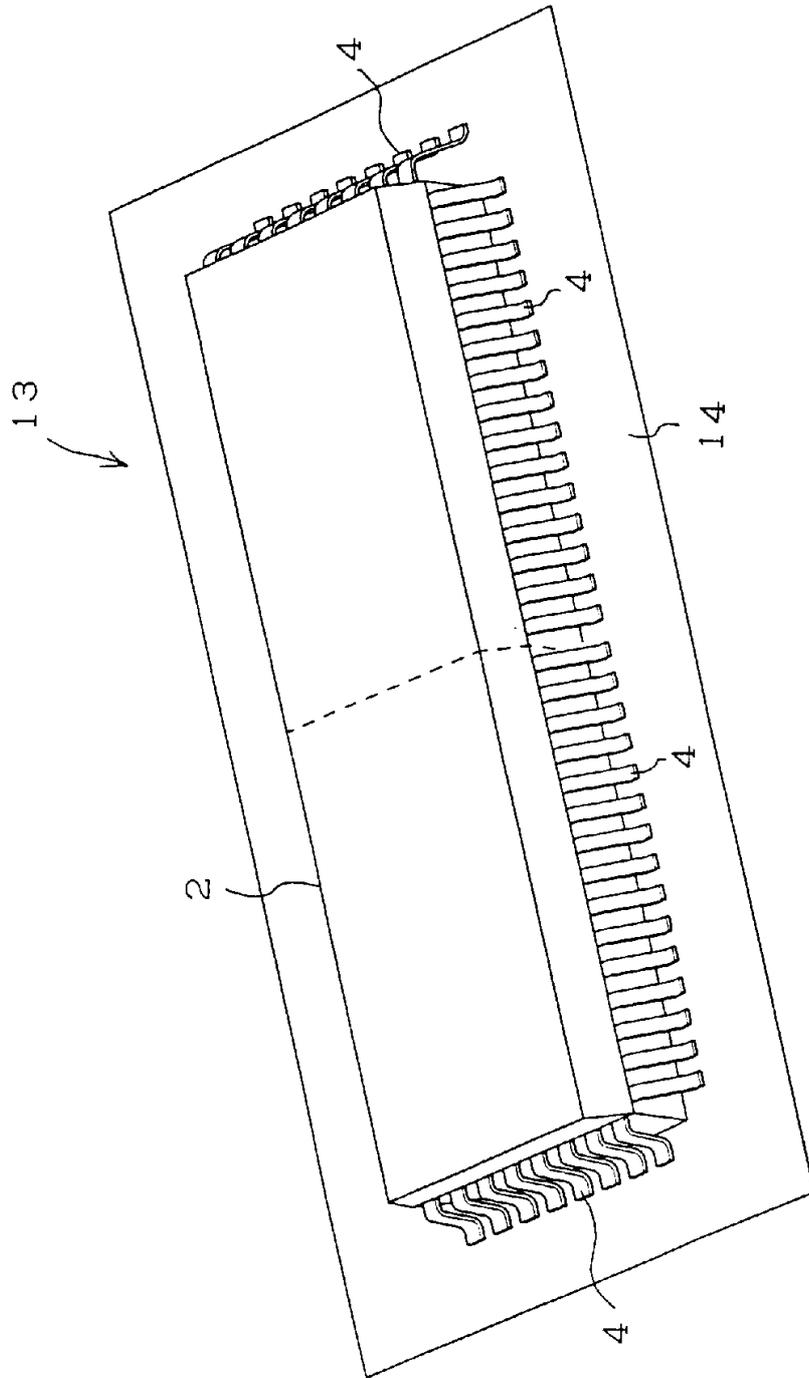


图1B

图2



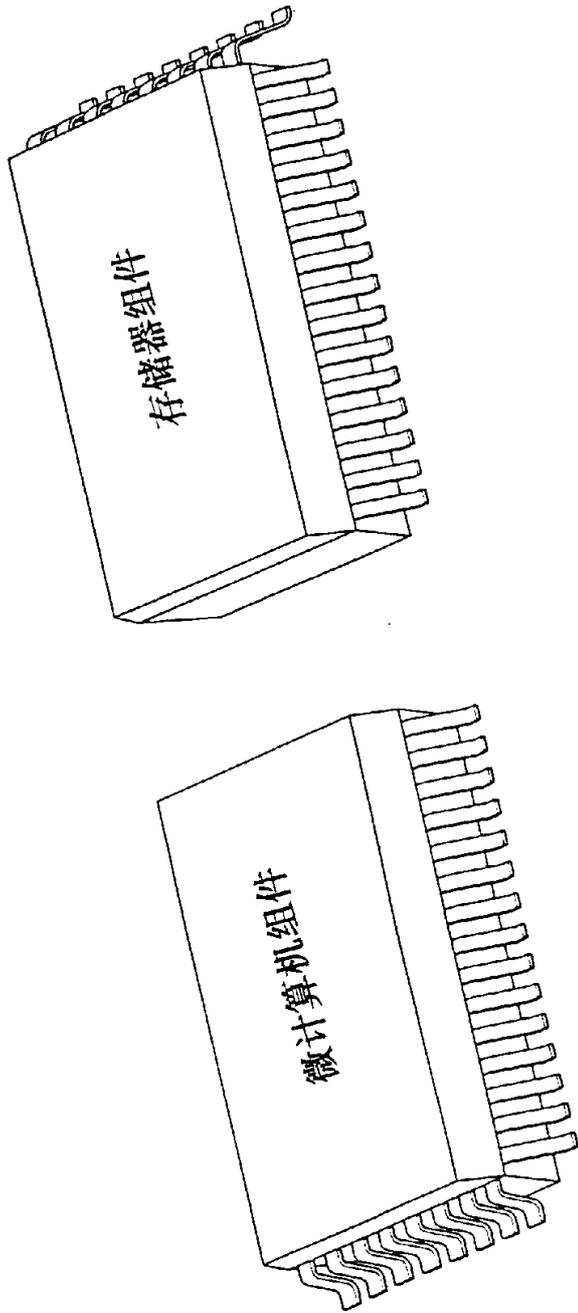


图3

图4

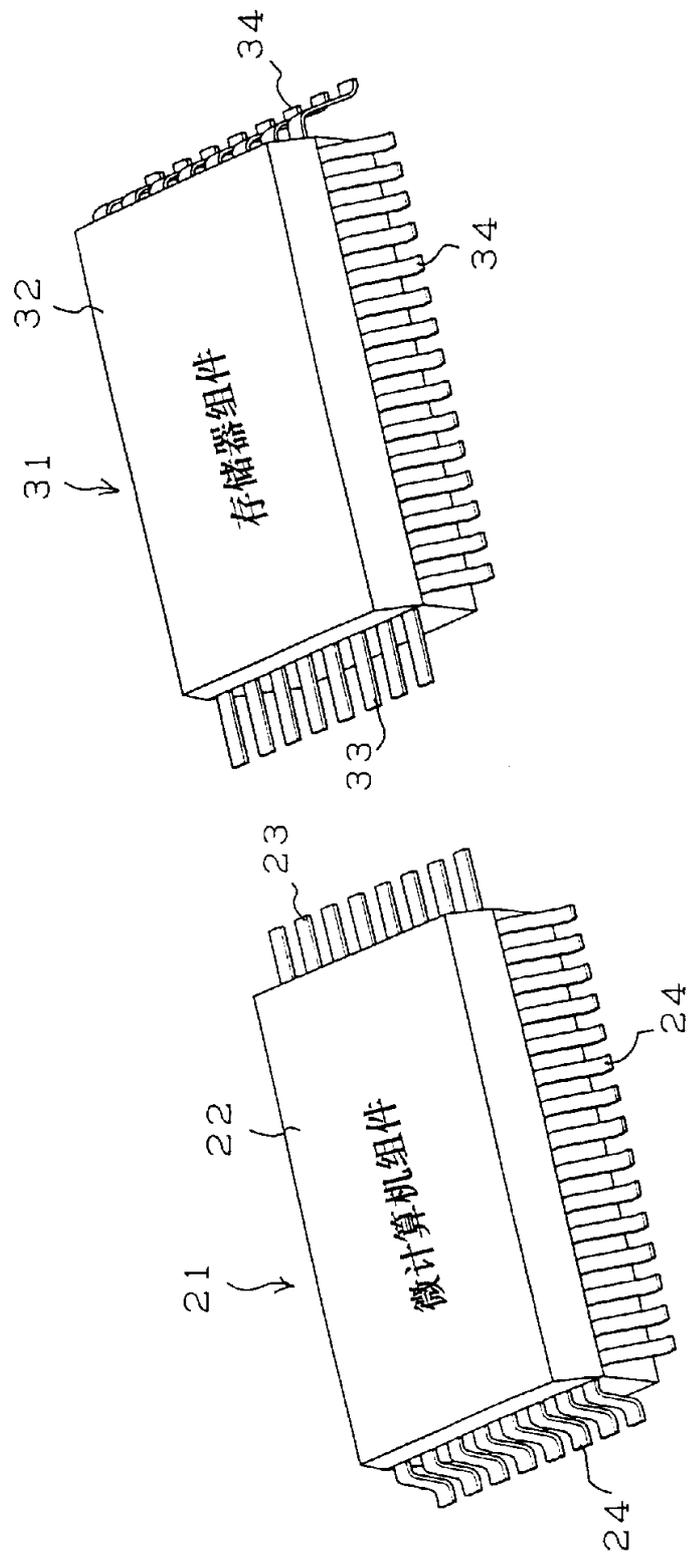


图5

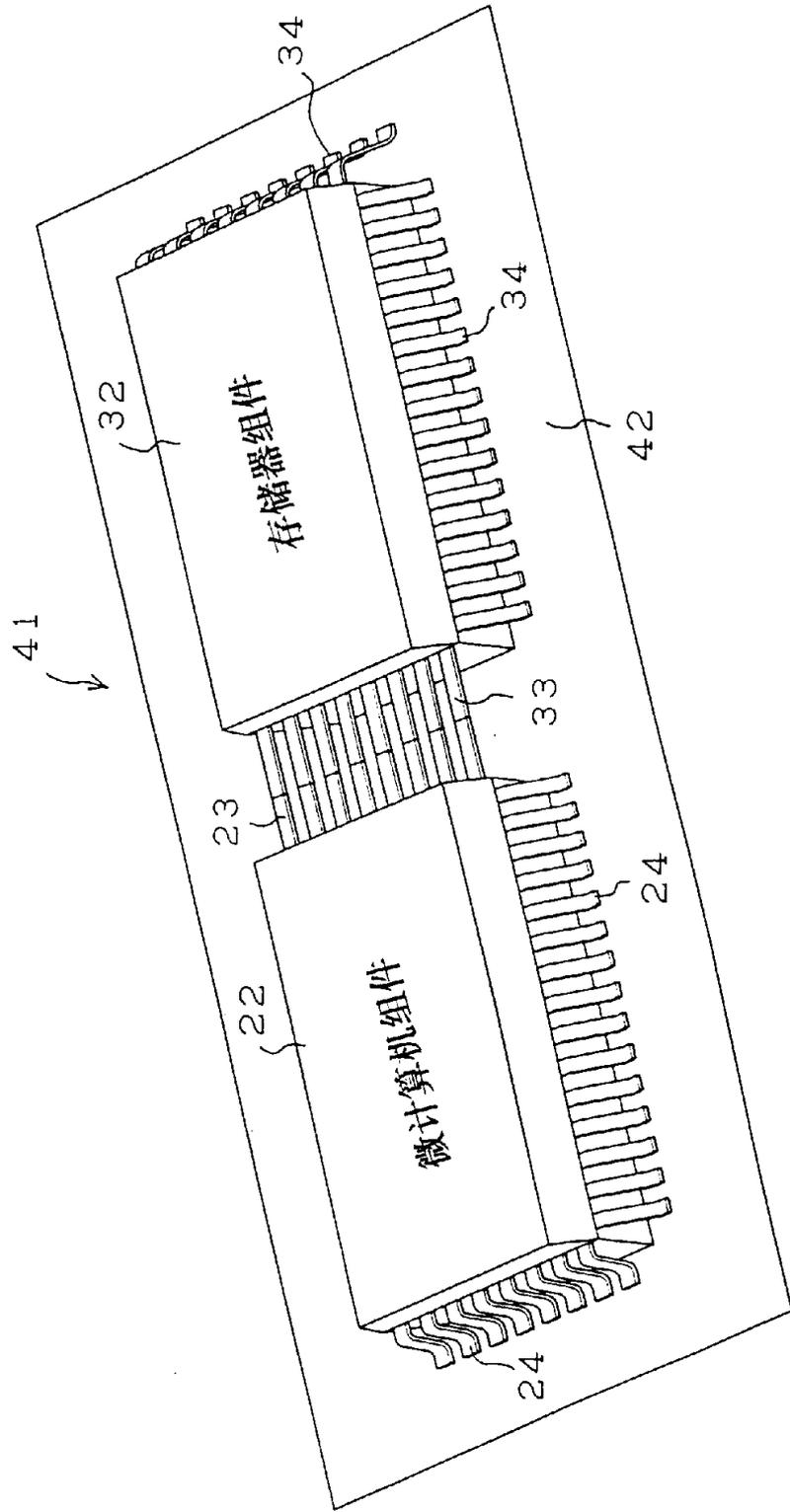


图6

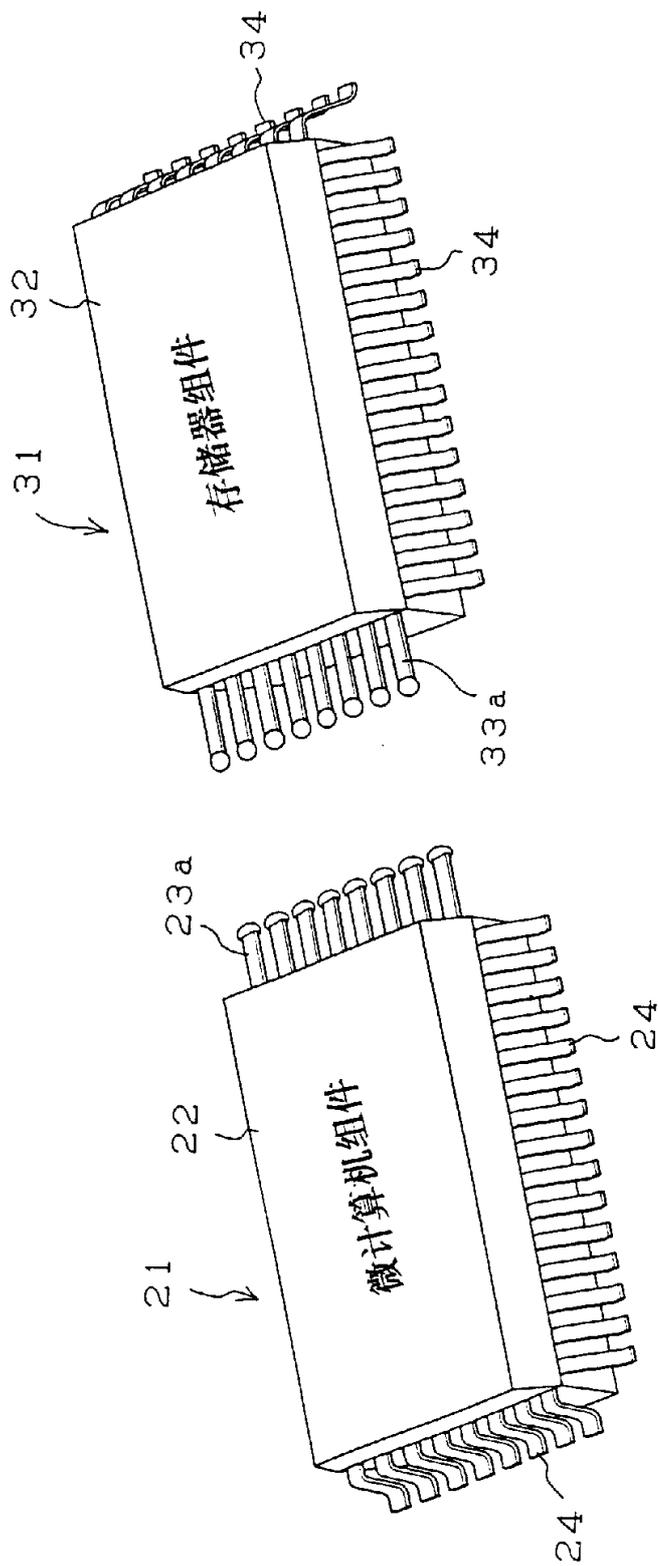


图 7

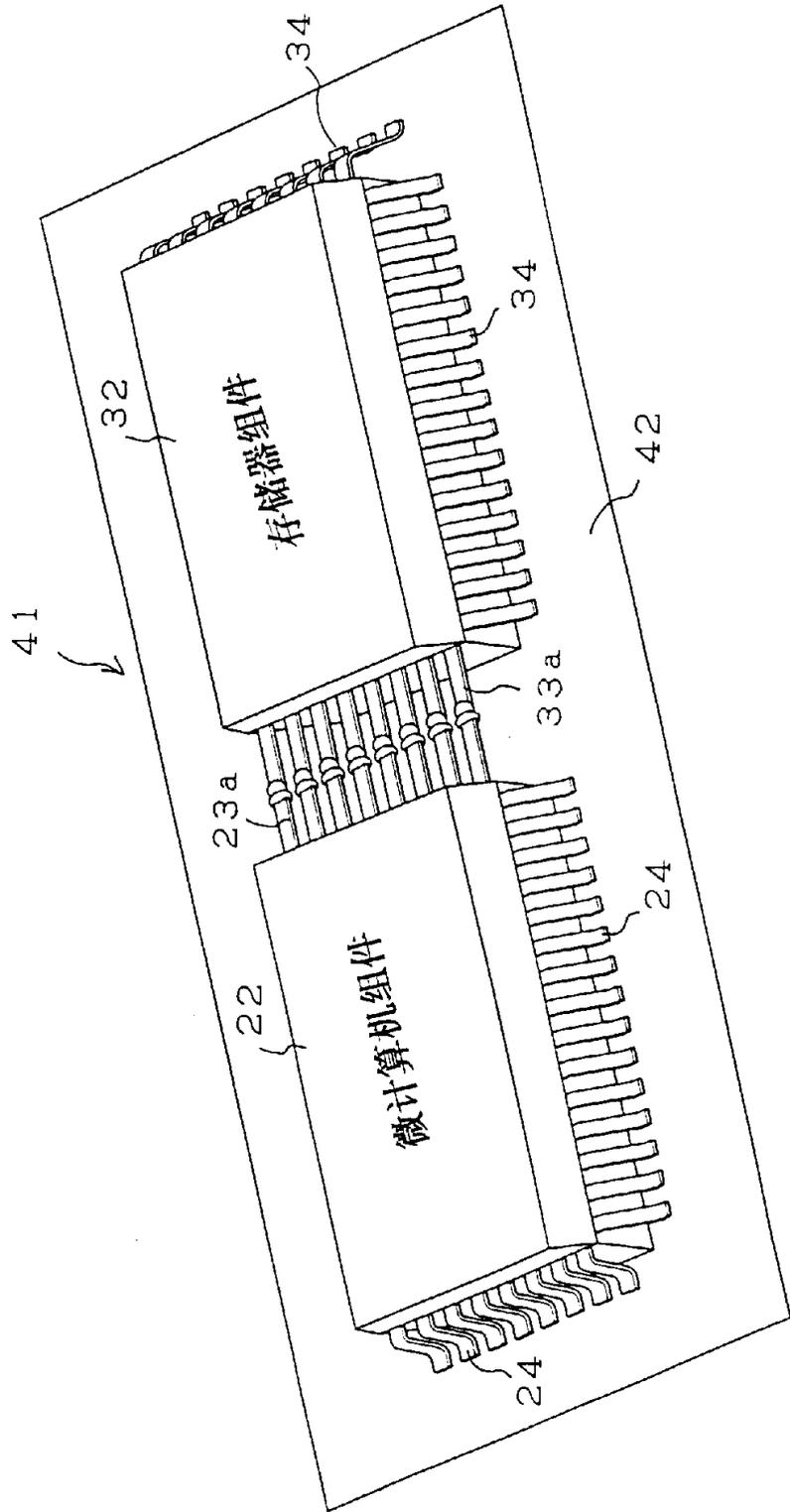


图8

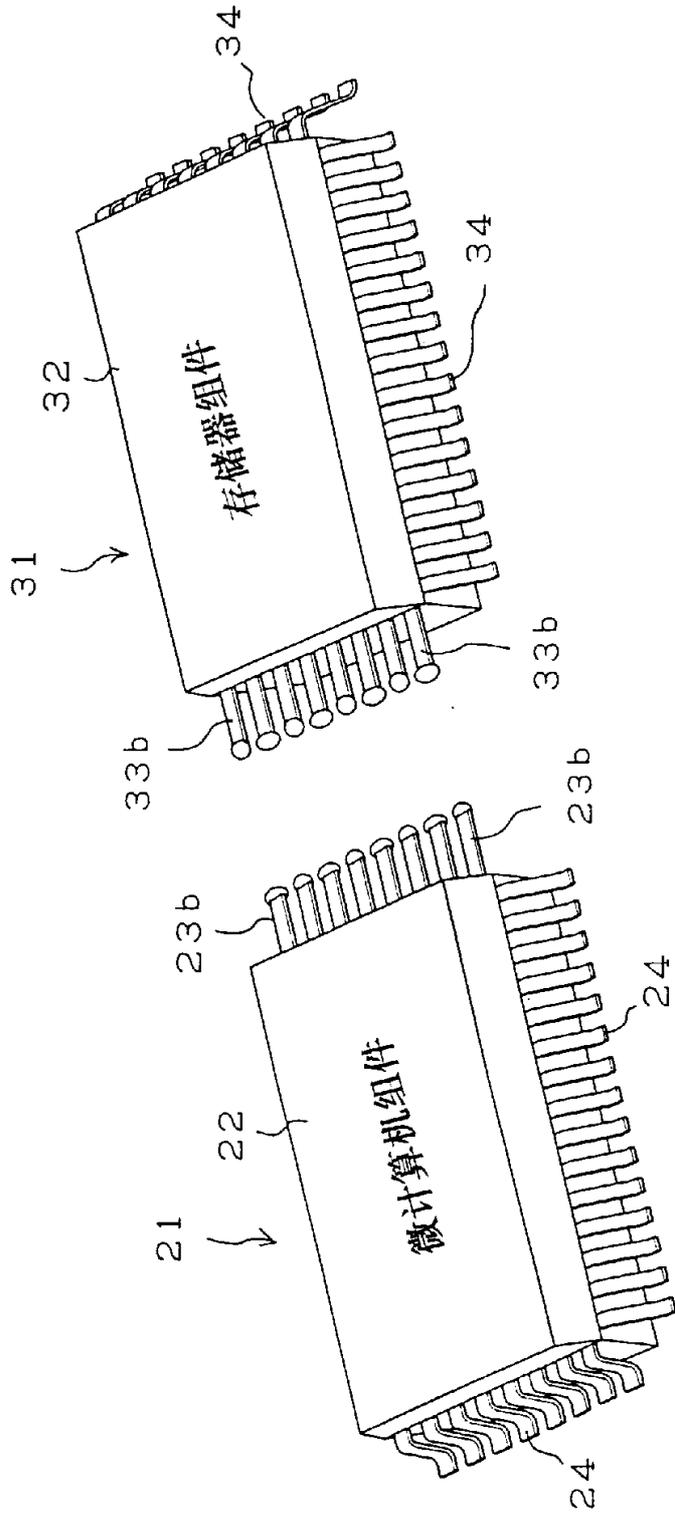


图9

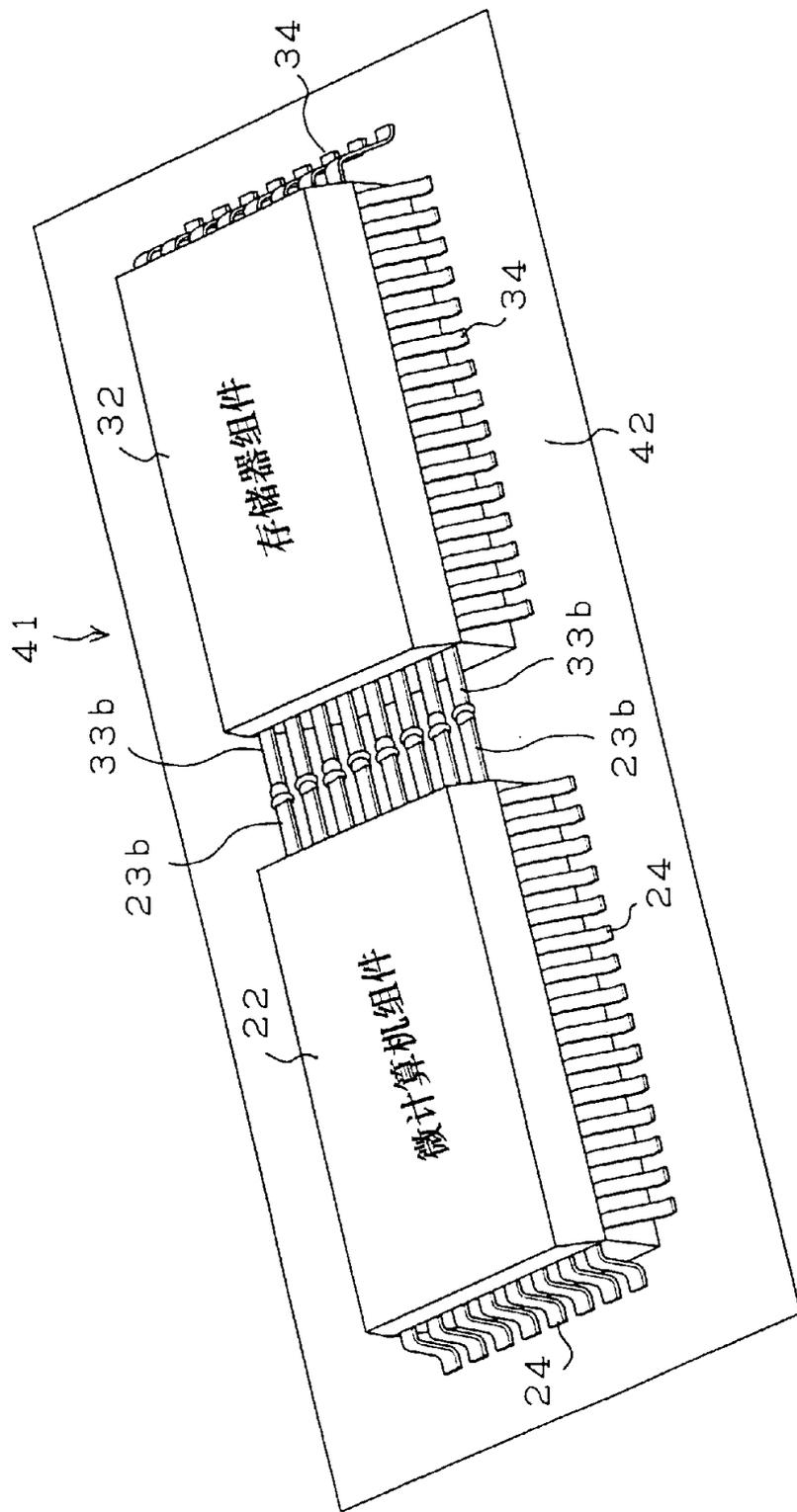


图10

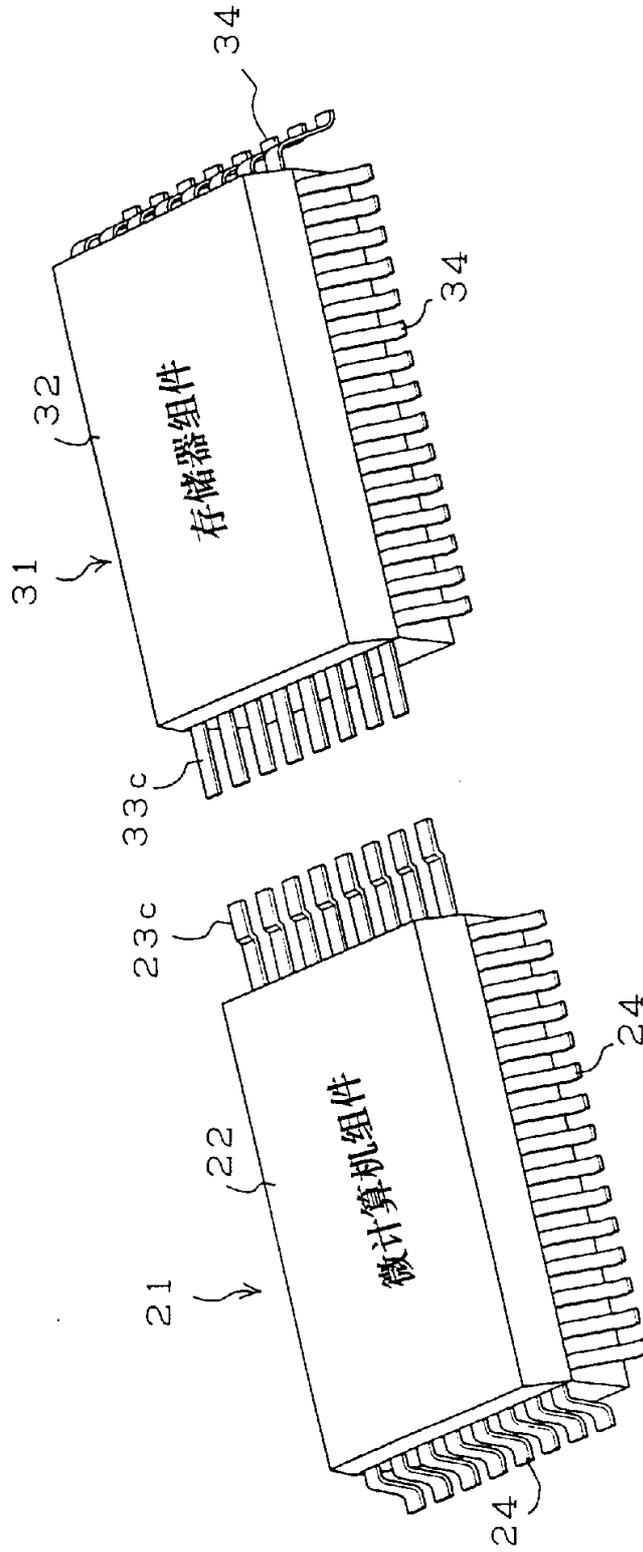


图11

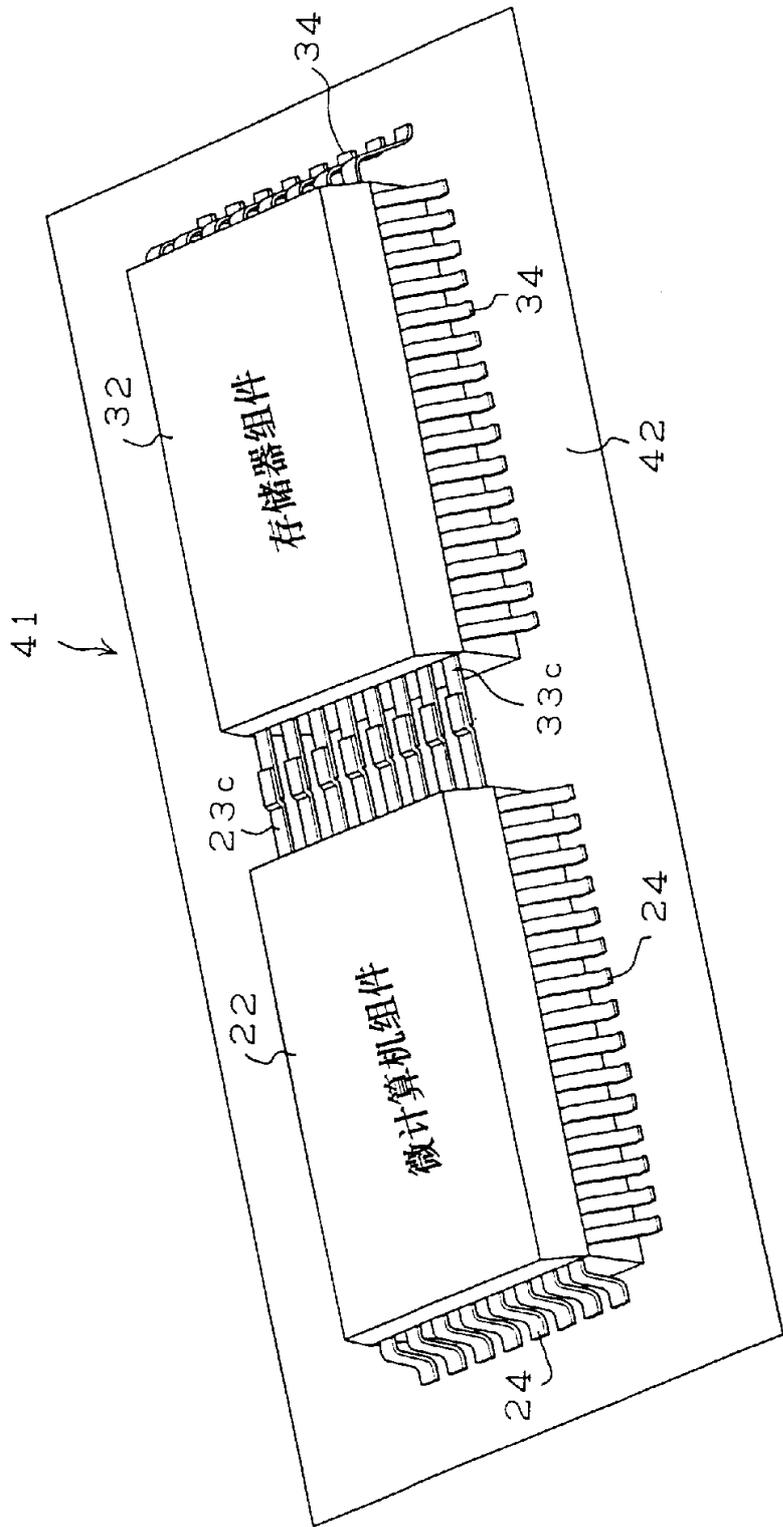


图12

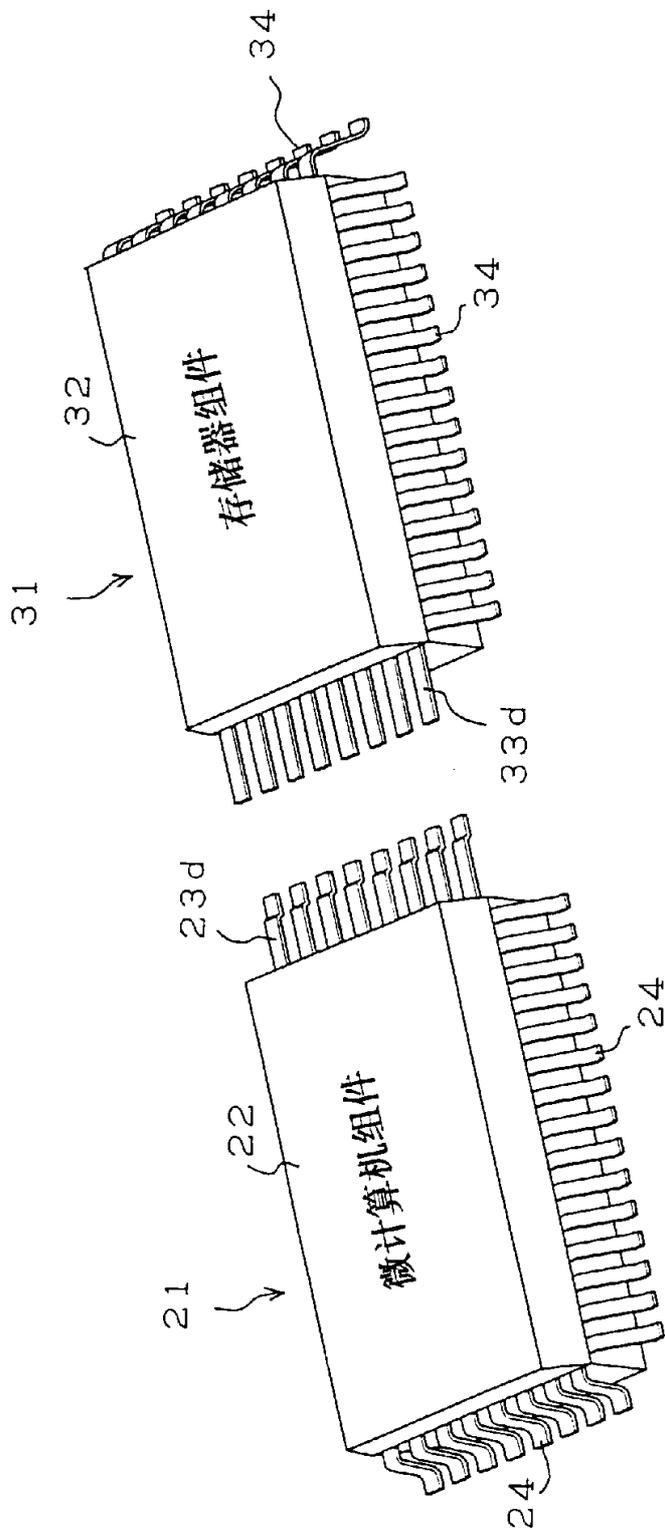


图13

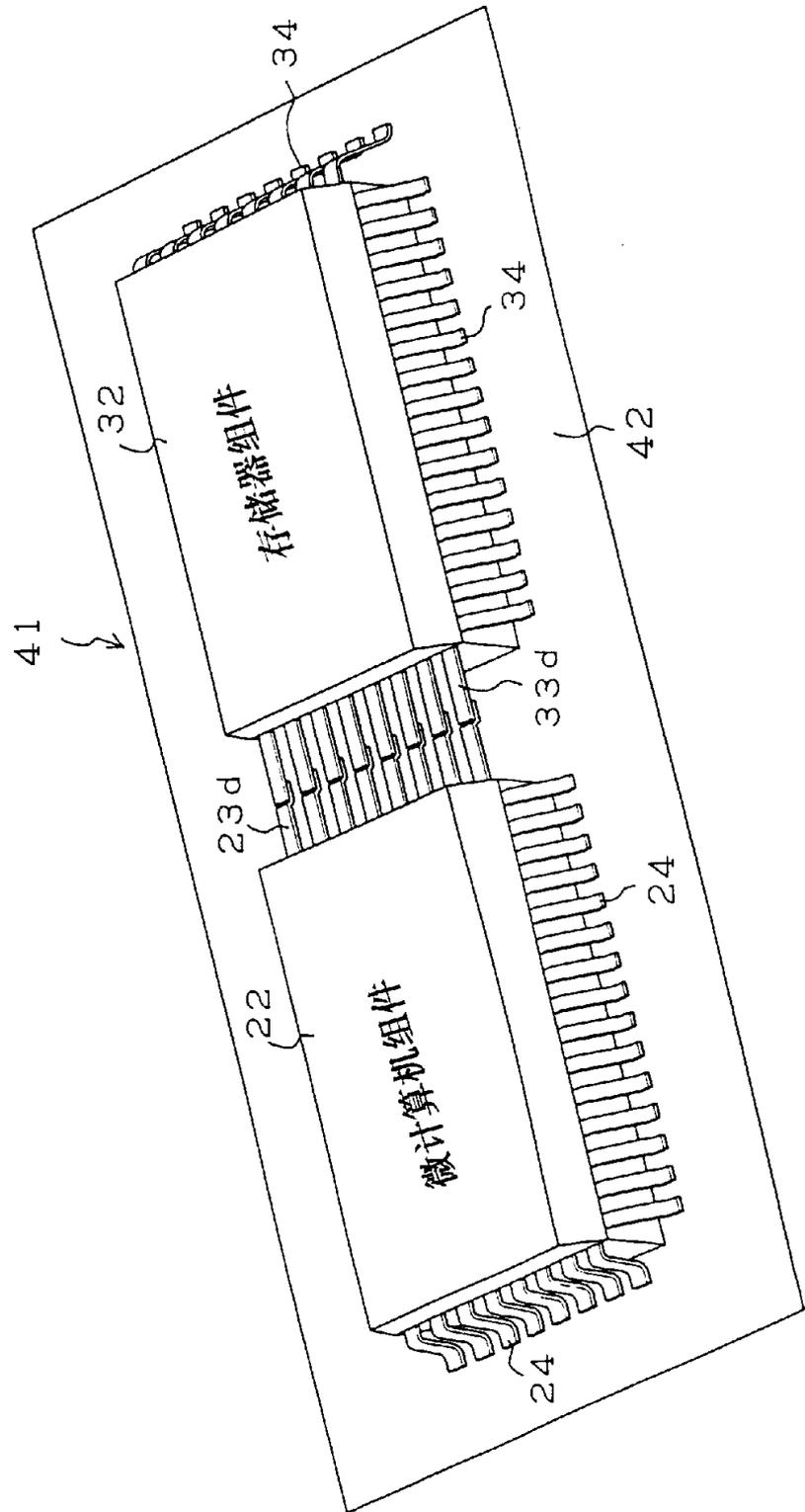


图14

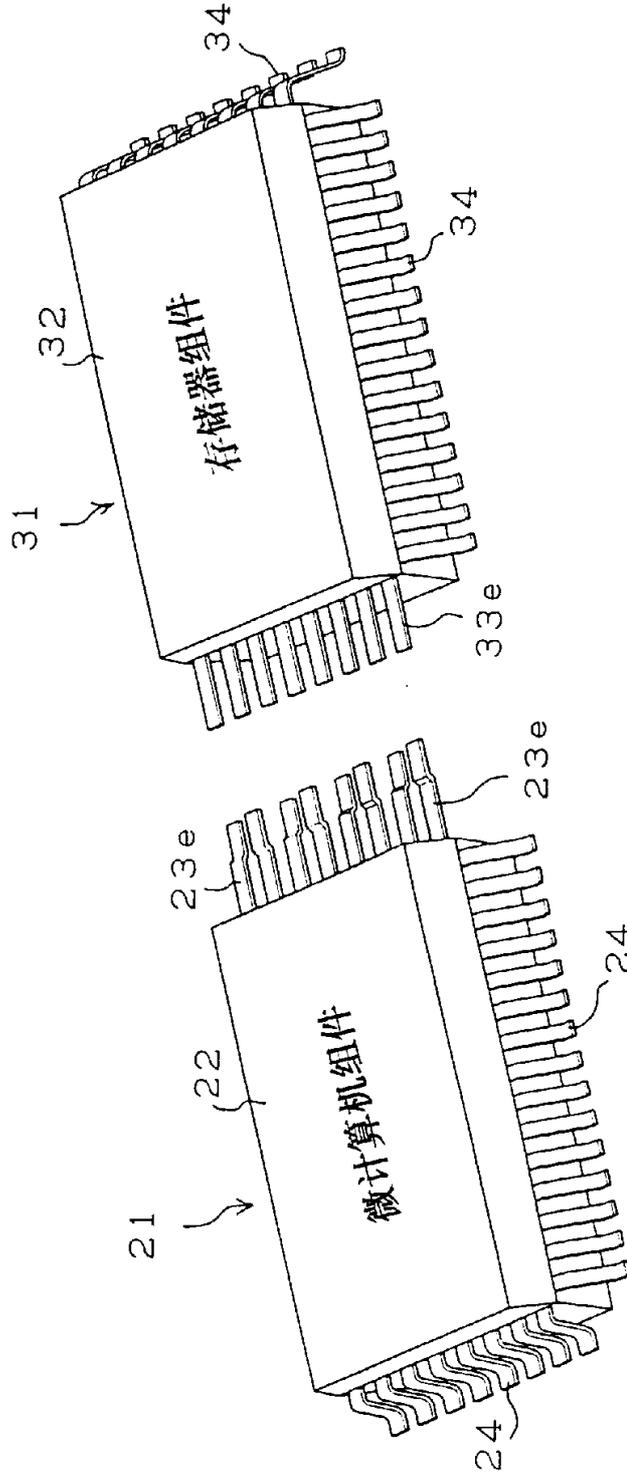


图15

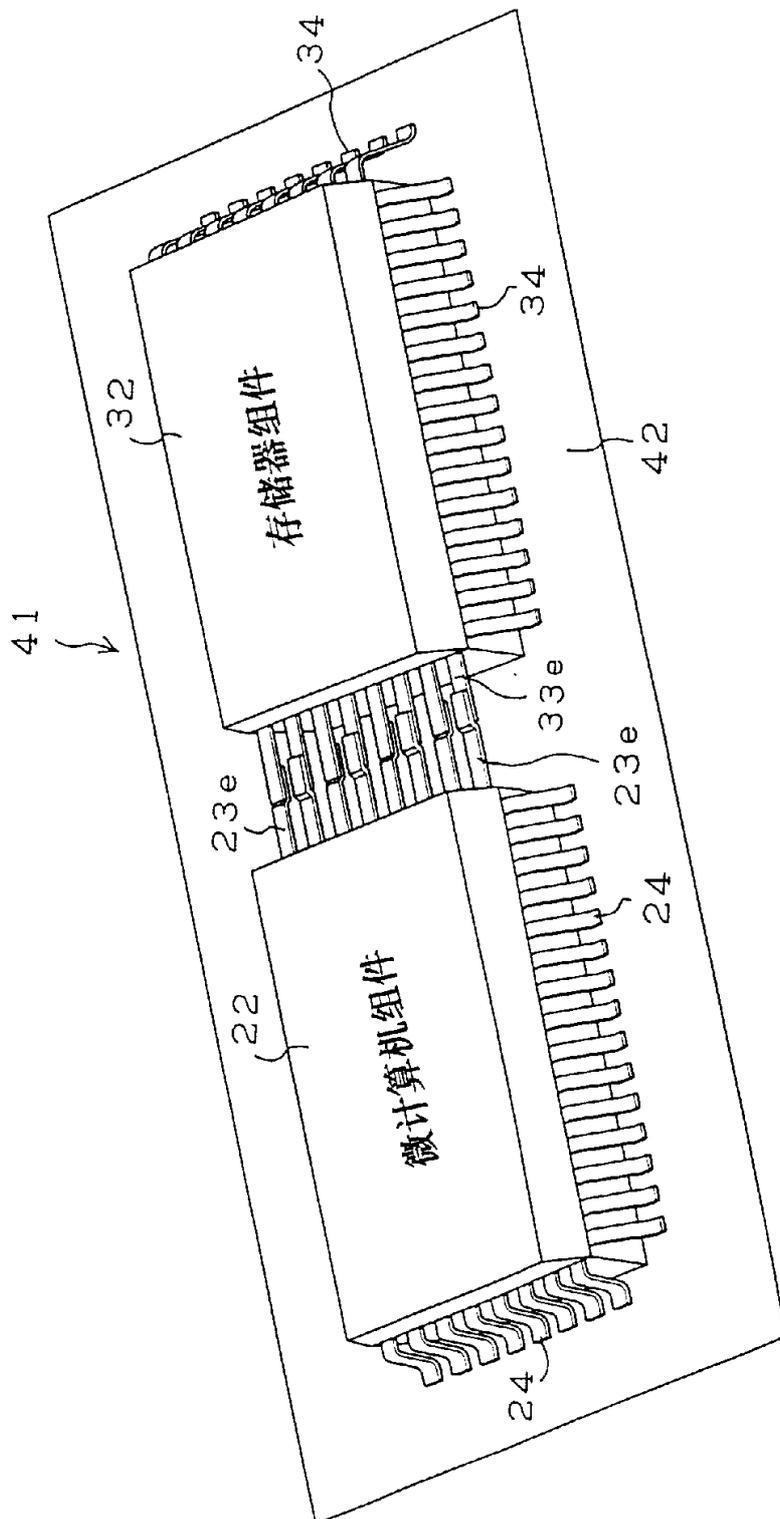


图.16

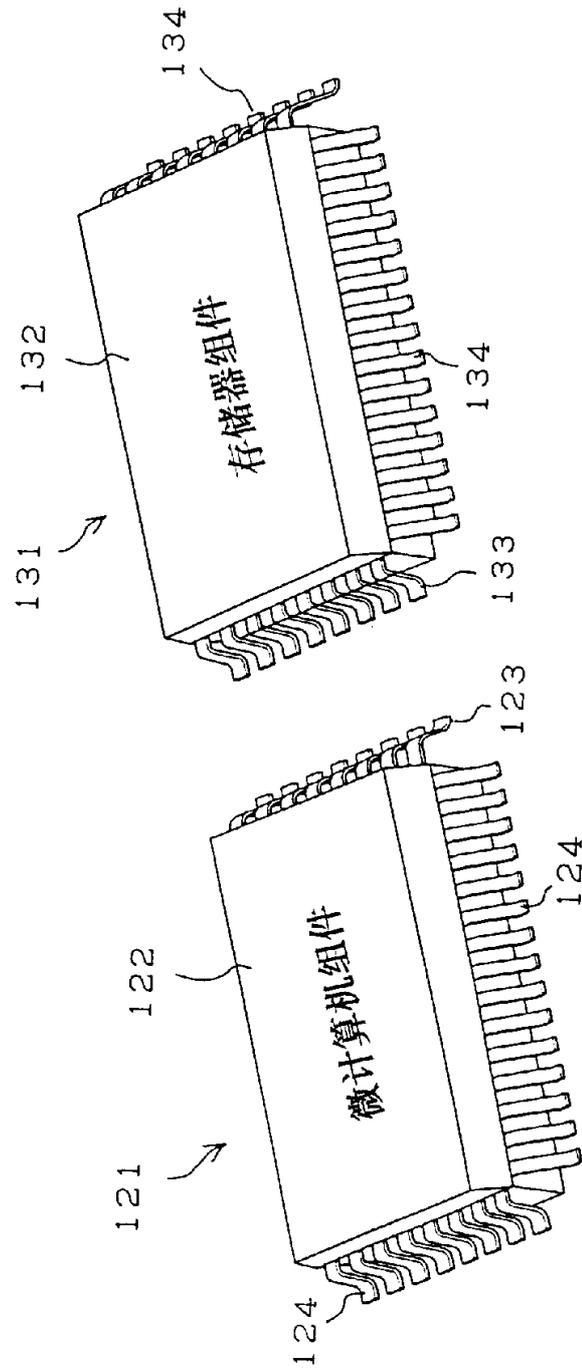


图.17

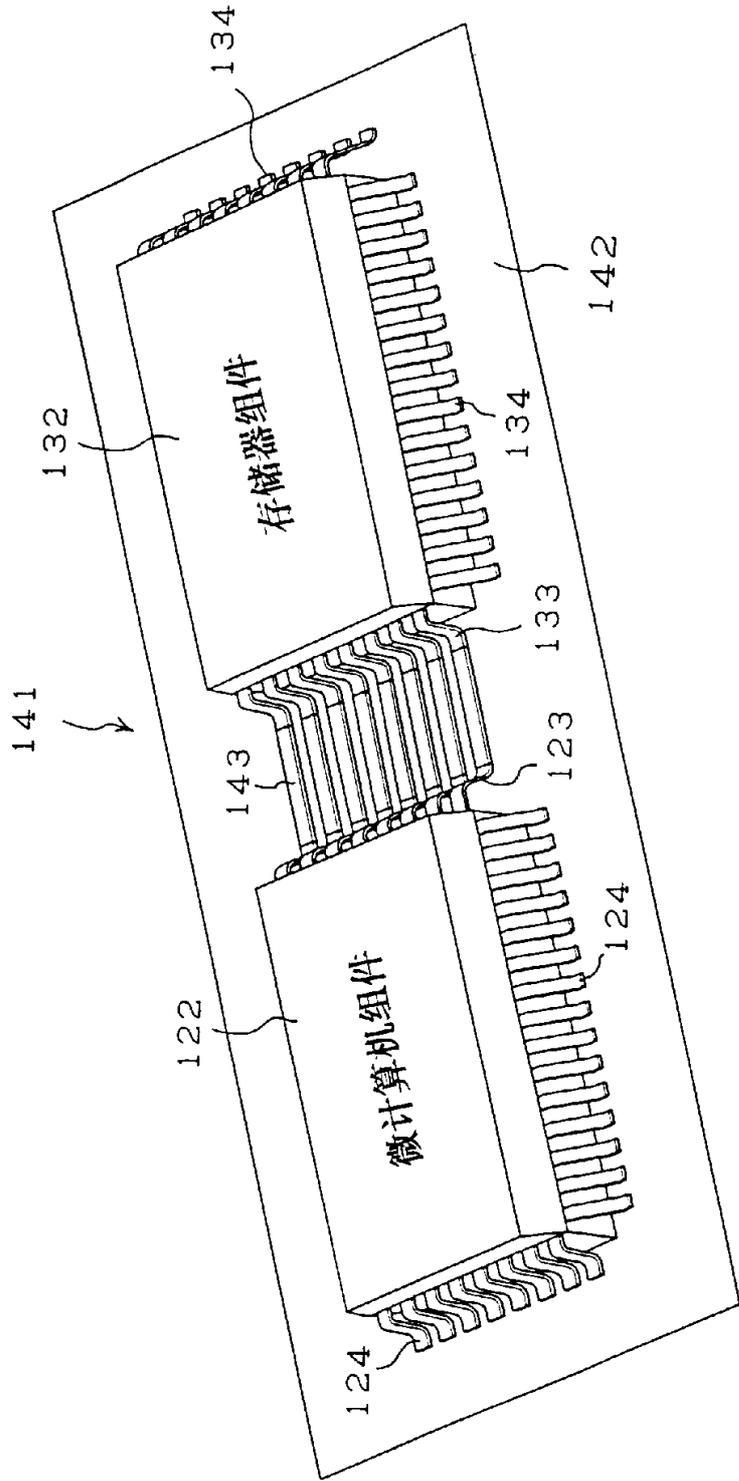


图18

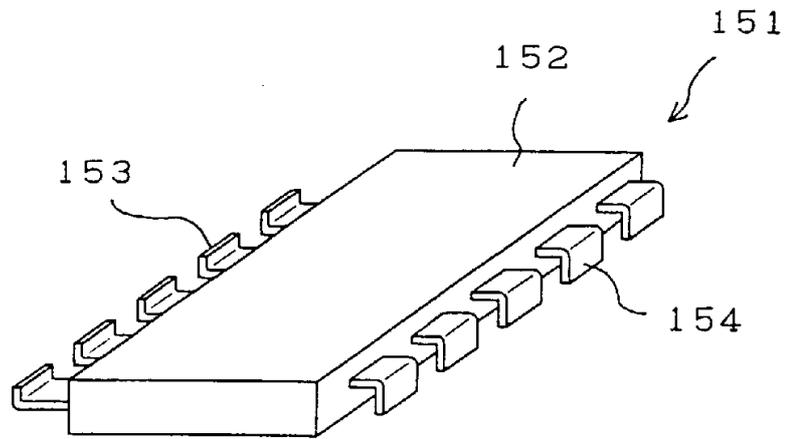


图19

