



F10000980168

(B) (11) KUULUTUSJULKAISU
UTLAGNINGSSKRIFT

98016

C (45) Patentti myönnetty
Patent meddelat 25 03 1997

(51) Kv.1k.6 - Int.cl.6

H 03K 5/24

SUOMI-FINLAND

(FI)

Patentti- ja rekisterihallitus
Patent- och registerstyrelsen

(21) Patenttihakemus - Patentansökning	902963
(22) Hakemispäivä - Ansökningsdag	13.06.90
(24) Alkupäivä - Löpdag	13.06.90
(41) Tullut julkiseksi - Blivit offentlig	20.12.90
(44) Nähtäväksipanon ja kuul.julkaisun pvm. - Ansökan utlagd och utl.skriften publicerad	13.12.96
(32) (33) (31) Etuoikeus - Prioritet	
19.06.89 US 367836 P	

(71) Hakija - Sökande

1. RCA Licensing Corporation, Two Independence Way, CN5312, Princeton, NJ 08540, USA, (US)

(72) Keksijä - Uppfinnare

1. Sauer, Donald Jon, 8 Twain Drive, Allentown, NJ 08501, USA, (US)

(74) Asiamies - Ombud: Oy Kolster Ab

(54) Keksinnön nimitys - Uppfinningens benämning

Kanavatransistori-vertailupiiri
Kanaltransistor-jämförelsekrete

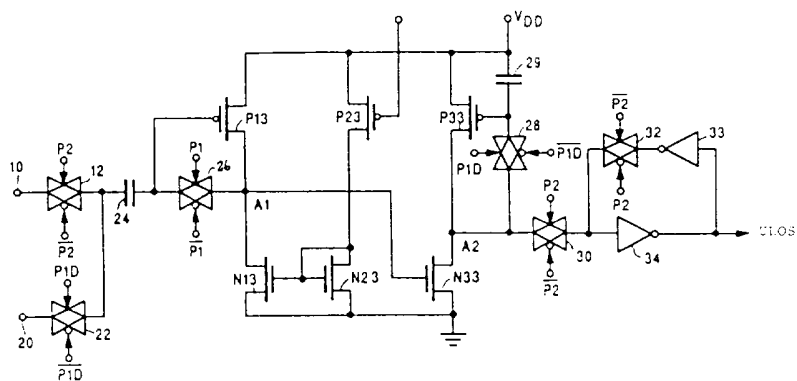
(56) Viitejulkaisut - Anförda publikationer

EP A 71265 (G 01R 19/165), JP A 55-135418 (H 03K 5/24), US A 4691189 (H 03M 1/34)

(57) Tiivistelmä - Sammandrag

Keksinnön kohteena on vertailupiiri video-taajuisilla signaaleilla tapahtuvaa toimintaa varten. Piiri käsittää ottokytkimet (12, 22) vertailu- ja signaalipotentiaalin kytkemiseksi vuorotellen summauskondensaattorille (24). Kondensaattori (24) on kytketty ensimmäisen invertoivan vahvistimen (A1) ottoon. Vahvistin (A1) sisältää kytkimen (26) otto- ja antoliittimien välissä vahvistimen selektiivistä itsenollaamista varten. Vahvistin (A1) on kytketty suoraan toisen invertoivan vahvistimen (A2) ottoon tämän toisen vahvistimen käsittäessä itsenollaavan piirin, jolla ei ole liitäntää toisen vahvistimen ottoon. Itsenollaustoimintaa ohjaava ajastuspiiri minimoi kellotransienttien vaikutukset, jotka häiritsevät itsenollautuneita potentiaaleja, mikä vähentää vertailijan vasteaikaa ja parantaa sen herkkyyttä.

Uppfinningen avser en jämförelsekrets för funktion med videofrekventa signaler. Kretsen omfattar ingångsomkopplare (12, 22) för omväxlande koppling av en jämförelse- och signalpotential till en summeringskondensator (24). Kondensatorn (24) är kopplad till ingången i en förstärkare (A1). Förstärkaren (A1) har en omkopplare (26) mellan in- och utterminalerna för selektiv självnollning av förstärkaren. Förstärkaren (A1) är direkt kopplad till ingången i en andra inverterande förstärkare (A2), varvid denna andra förstärkare omfattar en självnollande krets utan förbindelse till den andra förstärkarens ingång. En tidpassningskrets, som styr självnollningsfunktionen, minimerar inverkan av klocktransienter, vilka stör de självnollade potentialerna, vilket förkortar komparatorns responstid och förbättrar dess känslighet.



Kanavatransistori-vertailupiiri

Tämä keksintö kohdistuu vertailupiiriin, jota käytetään analogia-digitaalivertailijaa varten.

5 Digitaalinen piiriteknologia on kehittynyt pisteeseen, jossa on käytännöllistä alkaa soveltaa digitaalista signaalikäsittelyä elektronisiin kulutuslaitteisiin. Valmistajat ovat esimerkiksi alkaneet tuoda markkinoille televisiovastaanottimia ja videokasettisoittimia, jotka sisältävät digitaali-elektroniikkaa erityispiirteiden, kuten
10 pysäytetyn kuvan ja kuva kuvassa, lisäämiseksi vastaanottimeihin. Digitaalisen käsittelyn suorittamiseksi on välttämätöntä muuttaa vastaanotettu yleisradiosignaali digitaaliseen muotoon, ja tämä toiminto suoritetaan analogia-digitaalimuuttimen (ADC) välityksellä. Digitaalisessa televisiosignaalikäsittelyssä on toivottavaa näytteistää televisiosignaali tiheydellä, joka on nelinkertainen värin apukantaaltaajuuteen (n. 14.32 MHz) verrattuna, ja
15 muuttaa signaali pulssikoodimuloiuun (PCM) muotoon 8-bitin erottelulla. On olemassa AD-muuttimia, jotka toimivat tyydyttävästi näillä tiheyksillä ja erottelulla; kuitenkin silloin, kun valitaan digitaalisen käsittelyn suorittaminen elektronisissa tuotteissa käytetään metallioksidikanavatransistoreiden (MOSFET) teknologiaa. Syynä tähän on se,
20 että MOSFET-teknologian avulla laitteet voidaan pakata tiiviisti tehohäviön ollessa pieni.

Tekniikan tason mukaisia 8-bittisiä 14 MHz:n MOS-teknologiassa käytettyjä AD-muuttimia on nykyään saatavilla; tällaisten laitteiden saannot ovat kuitenkin verraten
30 heikkoja. Tyypillisen MOS-AD-muuttimen esimerkkiä on selitetty US-patentissa 4 691 189, joka on otettu mukaan tähän keksintöön viittauksenomaisesti. Lukuisat tämän AD-muutintyyppin vaihtoehdot on suunniteltu lisäämään joko sen toimintanopeutta tai sen muutoksen lineaarisuutta. Tällaisten
35 suunnitelmien avulla ei kuitenkaan aikaansaada laitetta,

jonka suorituskyky tai saanto olisi tyydyttävä videotihe-
yksisen signaalin käsittelyä varten. US-patentissa 4 691
189 kuvatun tyyppisissä AD-muuttimissa suorituskykyä on
vähennetty saannon hyväksi siten, että transistoreista on
5 tehty äärimmäisen pienet pakkaustiheyden ja siten saannon
kasvattamiseksi. Koska transistorilaitteista on kuitenkin
tehty pienemmät, tulee hajakapasitansseista yhä
merkityksellisempiä, ja ne vaikuttavat haitallisesti pii-
rin suorituskykyyn. Lisäksi hajakapasitanssit MOS-piirissä
10 ovat usein epälineaarisia syötettyyn potentiaaliin nähden
eivätkä siksi ole täysin ennustettavissa.

US-patentissa 4 691 189, jonka osaa on kuvattu tä-
män keksinnön kuviossa 1, selitetty vertailupiiri käyttää
hyväksi kahta invertoivaa vahvistinastetta I1, I2, jotka
15 on kapasitiivisesti kytketty (C2) peräkkäin ja joista kum-
pikin sisältää kytkentäpiirin (TG1, TG2) itsenollausta
varten kunkin näytteitysjakson osan aikana. Asteen sisäi-
sen kytkentäkapasitanssiin on liitetty hajakapasitanssi
yhden sen levyn ja piirialustan väliin, jolloin hajakapa-
20 sitanssi on suuruudeltaan samaa luokkaa kuin itse kytken-
täkapasitanssi. Tämä hajakapasitanssi hidastaa vasteaikaa
ensimmäisen invertoivan vahvistimen annossa ja siten hi-
dastaa myös vertailijan vasteaikaa.

US-patentin 4 691 189 mukaisessa vertailijassa in-
25 vertoiviin vahvistimiin I1, I2 on suunniteltu komplemen-
taariset kanavatransistorit, joilla on yhteinen hilalii-
tääntä ja niiden kollektori-emitteri-johdinreitit on kyt-
ketty sarjaan syöttöpotentiaalien väliin. Itsenollaavat
kytkimet on järjestetty kytkemään invertoivien vahvistimi-
30 en antoliittimet niiden eri ottoliittimiin välittömästi
ennen kutakin signaalinäytteitysjaksoa. Tämän muotoinen
itsenollausta tekee invertoivat vahvistimet herkiksi hyvin
vähäisille muutoksille ottopotentiaalissa (toivottu oimi-
naisuus tämän tyyppiselle vertailijalle).

Kaikkia AD-muuttimen vertailijoita varten, joita saattaa olla 256 kpl 8-bittisessä välähdys-AD-muuttimessa, ainakin kaikki toiset inverttoivat vahvistimet I2 antavat kyllästetyn antopotentiaalin kullakin näytteitysjaksoilla
5 vaatien merkittävän potentiaalinmuutoksen itsenollauksen aikana. Huomattakoon, että nopeuteen, jolla inverttoivat vahvistimet voivat itsenollautua, vaikuttaa haitallisesti piirissä oleva hajakondensaattori, esimerkiksi hajakapasitaanssit C1:n ja C2:n ja alustan välissä sekä hajakapasitaanssit
10 itsenollauskytkentäpiirien (TG1, TG2) ja alustan välissä.

Keksintönä on vertailupiiri käsittäen ensimmäisen ja toisen yhteisemitterivahvistimen, jotka on kytketty suoraan peräkkäin. Jokainen yhteisemitterivahvistin sisältää oman itsenollautuvan piirin, ja ottosignaali on kytketty mainitun ensimmäisen yhteisemitterivahvistimen ottoliittimeen kondensaattorin välityksellä. Toiseen (anto)-vahvistimeen liittyvä itsenollautuva piiri on eristetty tehokkaasti mainitun antovahvistimen ottoliittimestä.
15

Kuvio 1 on kaaviokuva tekniikan tason mukaisesta vertailupiiristä.
20

Kuvio 2 on kaaviokuva keksinnön mukaisen vertailupiirin suoritusmuodosta.

Kuvio 3 kuvaa kuvion 2 piirin toiminnan kuvauksessa hyödyllisiä kellosignaalien aaltomuotoja.
25

Kuvio 4 kuvaa esimerkkiä piiriä kuvion 3 kellosignaalien tuottamiseksi.

Kuvion 1 tekniikan tason mukaiseen piiriin viitaten annetaan seuraavassa lyhyt selitys piirin toiminnasta.
30 Kunkin näytteitysjakson ensimmäisen puoliskon aikana kytkentäpiirit TG1 ja TG2 oikosulkevat erikseen inverttoivien vahvistimien I1 ja I2 otto- ja antoliitännät. Tämä vakiinnuttaa kunkin vahvistimen ottopotentiaalin sen dynaamisen toiminta-alueen keskivaiheille. Nämä potentiaalit tallennetaan kondensaattoreiden C1 ja C2 levyille. Samaan aikaan
35

kuin kytkentäpiirit TG1 ja TG2 oikosuljetaan, myös kytkentäpiiri TGR oikosuljetaan kytkien vertailupotentiaalin kondensaattorin C1 ottolevyyn. Kytkentäpiirit TG1, TG2 ja TGR avataan sitten samanaikaisesti. Vahvistimien I1 ja I2
5 vahvistus on suuri ja ne esimagnetoidaan nyt epävakaaassa toimintapisteessä.

Sitten kytkentäpiiri TGS oikosuljetaan, jolloin ottopotentiaali kytkeytyy kondensaattorin D1 levyyn. Jos ottopotentiaali on vain vähän suurempi (pienempi) kuin
10 vertailupotentiaali, antopotentiaali inverttoivalta vahvistimelta I2 ohjataan oleellisesti sen positiiviselle (negatiiviselle) antokyllästystasolle ja tallennetaan tämän jälkeen lukkopiiriin näytteitysjaksoa varten. Yksityiskohtaisempi selitys tämän piirin toiminnasta on löydettävissä US-patentista 4 691 189.
15

Seuraavassa viitataan kuvion 2 piiriin, joka toimii samoin kuin kuvion 1 piiri, mutta on järjestetty nopeampaa toimintasuoritusta varten. Kuviossa 2 elementit 12, 22, 26, 28, 30 ja 32 ovat kytkentäpiirejä, jotka voidaan suunnitella siten, että ne käsittävät komplementaariset transistori-siirtohilat kuten kytkentäpiirit TG1 ja TG2 kuviossa 1.
20

Verrattava ottosignaali on kytketty liittimen 10 välityksellä kytkentäpiiriin 12. Vertailusignaali, johon
25 ottosignaalia verrataan, on liitetty liittimen 20 välityksellä kytkentäpiiriin 22. Kytkentäpiirit 12 ja 22 on ehdollistettu oleellisesti vastavaiheisten kellosignaalien P2 ja P1D välityksellä kytkemään vuorotellen otto- ja vertailusignaalit ottokondensaattorin 24 ensimmäiseen levyyn. Kondensaattorin 24 toinen levy on kytketty p-transistorin P13 hilaelektrodiin, joka on esimagnetoitu yhteisemitteri-
30 vahvistimeksi A1. n-transistorin N13, joka on esimagnetoitu pysyväksi virtalähteeksi, kollektorin elektrodi on kytketty transistorin P13 kollektorielektrodiin ja se muodostaa kuormitusimpedanssin vahvistinta varten. Transistorei-
35

den N13 ja P13 keskinäisliitännänä toimii yhteisemitterivahvistimen antoliitântä. Kytkentäpiiri 26 on kytketty yhteisemitterivahvistimen otto- ja antoliitântöjen väliin. Kytkentäpiiri 26 on ehdollistettu kellosignaalin P1 välityksellä vahvistinasteen itsenollaamiseksi oleellisesti samanaikaisesti, kuin kytkentäpiiri 22 kytkee vertailusignaalin kondensaattoriin 24. Kuvioista 3 näkyy kellosignaalin P1, P2 ja P1D suhteellinen ajastus.

Esimagnetointipotentiaali n-transistoria N13 varten saadaan p-transistorin P23 ja n-transistorin N23 välityksellä, joiden pääjohdinreitit on kytketty sarjaan syöttöpotentiaalien välissä. Transistori N23 on kytketty virta-
peilivahvistimen päätransistorina alitransistoriksi kytkettyyn transistoriin N13. Transistorin P23 ohjauselektrodi on esimagnetoitu potentiaalissa, joka on suurin piirtein syöttöpotentiaalien keskikohdassa. Transistoreiden P23, N23 jyrkkyyksien suhde P23/N23 on sama kuin transistoreiden P13 ja N13 jyrkkyyksien suhde P13/N13.

Vahvistimen A1 antoliitântä on kytketty toisen, yhteisemitterivahvistimeksi A2 kytketyn n-transistorin N33 ohjauselektrodiin. Kulutuspiiri transistoria N33 varten on varustettu p-transistorilla P33, jonka kollektori/emitterijohdinreitti on kytketty sarjaan transistorin N33 kollektori/emitterijohdinreitin kanssa syöttöpotentiaalien V_{DD} ja maan välissä. Transistorien P33 ja N33 keskinäis-
kytkentä muodostaa vahvistimen A2 antoliitännän.

Transistorin P33 ohjauselektrodi on liitetty vahvistimen A2 antoliitântään kytkentäpiirin 28 välityksellä. Kytkentäpiiriä ohjataan kellosignaalin P1D avulla. Jaksojen aikana tuo kytkentäpiiri 26 kytkee vahvistimen A1 otto- ja antoliitännät vahvistimen A1 itsenollaamiseksi, ja kytkentäpiiri 28 kytkee vahvistimen A2 antoliitännän transistorin P33 hilaelektrodiin vahvistimen A2 itsenollaamiseksi.

Kondensaattori 29 on kytketty transistorin P33 ohjauselektrodin ja kiinteän potentiaalin pisteeseen, eli syöttöpotentiaalin V_{DD} tai maapotentiaalin väliin. Kondensaattori 29 saattaa olla suunniteltu piiriin tai se saattaa
5 koostua hajakapasitanssista. Kondensaattori 29 on yhdistetty tallentamaan itsenollautuvan esimagnetointipotentiaalin ja syöttämään sen transistorin P33 ohjauselektrodille, kun kytkentäpiiri 28 avataan.

Piirielementit 30, 32, 33 ja 34, jotka on kytketty
10 vahvistimen A2 antoliitäntään, muodostavat perinteisen lukkopiirin kunkin vertailun tulosten tallentamiseksi ainakin puolta seuraavaa näytteitysjaksoa varten.

Nimellisesti kytkentäpiirejä 26 ja 28 voidaan ohjata samojen kellosignaalin välityksellä. Kuitenkin
15 edullisessa suoritusmuodossa kytkentäpiiri 28 pysyy suljettuna tai oikosuljettuna lyhyen jakson ajan sen jälkeen, kun kytkentäpiiri 26 on avattu. Tämän syytä selvitetään seuraavassa. Oletettakoon, että kondensaattoreiden 24 ja 29 kapasitanssiarvot ovat samat, ja transistorit P13 ja
20 P33 ovat komplementaarisia transistoreihin N13 ja N33 nähden. Näiden olosuhteiden vallitessa transistoreiden P13, P33 ja N33 vahvistukset ovat yhtä suuria. Oletettakoon myös, että kytkentäpiirit 26 ja 28 ovat rakenteeltaan samanlaisia. Kytkentäpiirit 26 ja 28 kytkevät - luontaisten
25 hajakapasitanssien takia niiden ohjauselektrodien ja eri otto/anto-liittimien välillä - kellosignaali-transienttien osan transistoreiden P13 ja P33 ohjauselektrodeihin, kun kytkentäpiirit avautuvat itsenollausjakson päättyessä. Oletetaan, että vahvistimen A1 vahvistus on "-A", ja että
30 vahvistimen A2 vahvistus, joka on verrannollinen transistorin N33 ohjauselektrodiin syötettyihin potentiaaleihin, on "-A", ja että vahvistimen A2 vahvistus, joka on verrannollinen transistoriin P33 syötettyihin signaaleihin, on "-A". Oletetaan myös, että kytkentäpiirit 26 ja 28 samanaikaisesti kytkevät potentiaalin V transistoreiden P13
35

ja P33 ohjauselektrodeihin kellotransienttien takia. Potentiaali ΔV saa aikaan muutoksen vahvistimien A1 ja A2 itsenollautuneissa antopotentiaaleissa, jotka ovat
 5 -A ΔV ensiksi ja $\Delta V A(A-1) \sim \Delta V A^2$ toiseksi mainittua vahvistina varten. Yksi tämän potentiaali muutoksen seurauksista on, että ainakin signaalivertailusta johtuvia vastakkaiseen suuntaan tapahtuvia antopotentiaalin heilahteluja varten vahvistimen A2annon täytyy läpikäydä lisätty $\Delta V A^2$:n voltin potentiaalimatka hidastaen siten piirin
 10 vasteaikaa. Toinen seuraus on herkkyyden väheneminen.

Mikäli kytkentäpiiriä 28 vaihtoehtoisesti pidetään avattuna kytkentäpiirin 26 ollessa suljettuna, vahvistin A2 itsenollautuu huolimatta muutoksesta vahvistimen A1 itsenollautuneessa potentiaalissa. Tämän jälkeen, kun kytkentäpiiri 28 on avattu, esiintyy vain A V:n muutos vahvistimen A2 itsenollautuneessa antopotentiaalissa. Tässä toimintamuodossa järjestelmän vasteaika ja herkkyys heikkenevät merkittävästi vähemmän.

Syöttö vahvistimeen A2 on kytketty suoraan vahvistimen A1 antoon, mistä on kaksi merkittävää etua kuvion 1 tekniikan tason mukaiseen kapasitiiviseen kytkentään verrattuna. Ensin hajakapasitanssi maahan (eli alustaan) vahvistimen A1 antoliitännässä vähenee, jolloin piirin vasteaika paranee. Toiseksi, transistorin N33 (ja transistoreiden N21 ja P21 kuviossa 1) ohjauselektrodi antaa kapasitiivisen kuorman, C, vahvistimen A1 (I1) antoon. Jos vahvistin A1 olisi kapasitiivisesti kytketty (kondensaattorin C_c) välityksellä transistoriin N13, tapahtuisi vahvistimen A1 antopotentiaalin V_{A1} jako. Transistoriin N13
 25 syötetty potentiaali vähentyisi arvoon $V_{A1} C_c / (C_c + C)$, jolloin tämä vähennys pyrkisi ei-toivotusti lisäämään piirin vasteaikaa ja vähentämään sen herkkyyttä. Siten kytkentä-kondensaattorin eliminoinnista vahvistinasteiden välistä on merkittäviä etuja.

Tämän keksinnön etuna on lisäksi itsenollautuvan kytkentäpiirin 28 sijoittaminen. Huomattakoon, että tekniikan tason mukaisessa piirissä itsenollausjakson aikana vahvistimen I2 anto on kytketty vahvistimen I1 ottoon kytkentäpiirien TG1, TG2 ja kondensaattorin C2 kautta. Tämä
5 liitântä pyrkii aikaansaamaan regeneratiivisen takaisin-
kytkennän kahden vahvistimen ympärillä hidastaen tekniikan tason mukaisen järjestelmän itsenollausvasteaikaa. Kuvion
2 suoritusmuodossa regeneratiivinen takaisinkytkentä on
10 poistettu, koska vahvistimen A1 ottoliitännän ja vahvistimen A2 antoliitännän välissä ei ole piirireittiä.

Kuvion 2 piiriin voidaan tehdä useita muutoksia. Esimerkiksi vahvistimen A1 anto saattaa olla kytketty transistorin P3 ohjauselektrodiin, ja kytkentäpiiri 28
15 vahvistimen A2 annon ja N33:n ohjauselektrodin väliin. Syöttö vahvistimeen A1 saattaa vaihtoehtoisesti olla kytketty transistoriin N13, jolloin transistoria P13 käytetään virtalähteen kuormituslaitteena. Huomattakoon, että
suuri määrä kuvion 2 tyyppisiä vertailupiirejä on kytketty
20 yhteiseen ottoliittimeen kuten välähdys-AD-muuttimessa. Tässä tapauksessa kukin ottoliitântä 20 kytketään eri vertailujännitteeseen, jotka kasvavat differentiaalisesti
alueella maa-syöttöpotentiaali. Oletetaan, että yhteiseen
ottoliittimeen syötetyn signaalin keskiverto- tai tasavir-
25 ta-arvo on puolet syöttöjännitteestä. Tässä tapauksessa on
toivottavaa muodostaa kaikki vertailupiirit, jotka on kytketty
suurempiin vertailupotentiaaleihin kuin puolet syöttöpotentiaalista kuvion 2 tapaan, ja kaikki ne vertailu-
piirit, jotka on kytketty pienempiin vertailupotentiaa-
30 leihin kuin puolet syöttöpotentiaalista, komplementaarisiksi kuvioon 2 nähden tai päinvastoin. (Komplementaarinen tarkoittaa, että vahvistimien A1 ja A2 otot on kytketty
ensimmäinen transistorin N13 ja jälkimmäinen transistorin
P33 ohjauselektrodeihin jne.).

Edelleen vaihtoehtoisessa suoritusmuodossa kuvion 2 piirin ensimmäinen invertoiva vahvistin voidaan korvata invertoivalla vahvistimella, kuten vahvistimella I1, jota on kuvattu kuvion 1 piirissä. Tässä suoritusmuodossa transistorin N33 ohjaus- tai hilaelektrodi on kytketty suoraan transistoreiden P11 ja N11 keskinäisliitântään, ja transistorit P23 ja N23 on poistettu.

Kuvio 3 kuvaa edullista kellosignaalien ajastusta, jotka on syötetty ohjaamaan kytkentäpiirejä. Kellosignaali P1 ja P2 ovat edullisesti vastakkaisvaiheisia ei-päällekkäisiä signaaleita.

Kuvio 4 kuvaa esimerkinomaista piiriä kuvion 3 kuvaamien kellopulssien tuottamiseksi. Tekniikan tason tuntevat ammattimiehet ymmärtänevät tämän piirin toiminnan ja siksi sitä ei selitetä yksityiskohtaisesti. Riittää kun todetaan, että viivästetty signaali P1D aikaansaadaan tuottamalla viivästetty verio signaalista P1. Kuviossa 4 tämä viive toteutetaan sarjaan kytkettyjen hilapiirien (eli neljän kääntöpiirin) ominaisviiveen välityksellä.

Patenttivaatimukset:

1. Vertailija käsittäen:

5 ensimmäisen ja toisen signaaliottoliittimen ensiksi mainittu signaalipotentialin ja jälkimmäinen vertailupotentiaalin syöttämiseksi;

kondensaattorin, jossa on ensimmäinen ja toinen liitin;

10 ensimmäiset kytkentävälineet mainittujen ensimmäisen ja toisen signaaliottoliittimen vuorottaiseksi kytkemiseksi mainitun kondensaattorin ensimmäiseen liittimeen;

15 ensimmäisen invertoivan vahvistimen käsittäen otto-liittimen, joka on kytketty mainitun kondensaattorin toiseen liittimeen, sekä antoliittimen;

toiset kytkentävälineet mainitun ensimmäisen invertoivan vahvistimen otto- ja antoliittimen vuorottaiseksi kytkemiseksi ja irtikytkemiseksi; t u n n e t t u

20 toisesta invertoivasta vahvistimesta, jonka otto-liitin on kytketty suoraan ensimmäisen invertoivan vahvistimen antoliittimeen ja jolla on antoliitin, ja joka toinen invertoiva vahvistin käsittää:

25 ensimmäisen transistorin, jossa on ensimmäinen ja toinen elektrodi, joiden välissä kulkee pääjohdinreitti, sekä ohjauselektrodi, joka on kytketty mainitun ensimmäisen invertoivan vahvistimen antoliittimeen, ja

30 toisen transistorin, jossa on ensimmäinen ja toinen elektrodi, joiden välissä kulkee pääjohdinreitti, sekä ohjauselektrodin, jolloin mainittujen ensimmäisen ja toisen transistorin pääjohdinreitit on kytketty sarjaan mainitun ensimmäisen ja toisen transistorin keskinäiskytkennän muodostaessa mainitun toisen invertoivan vahvistimen mainitun antoliittimen; ja

35 välineet mainitun toisen invertoivan vahvistimen itsenollaamiseksi, jotka välineet sisältävät kolmannet

kytkentävälineet mainitun toisen invertoivan vahvistimen ulostulon vuorottaista kytkentää ja irtikytkeä varten mainitun toisen transistorin ohjauselektrodin kanssa, mainittujen kolmansien kytkentävälineiden ollessa ehdollistettuja kytkemään mainitun toisen invertoivan vahvistimen antoliittimen mainitun toisen transistorin ohjausliittimeen olennaisesti samanaikaisesti sen kanssa, kun mainittu toinen kytkentäväline kytkee mainitun ensimmäisen invertoivan vahvistimen sisääntulo- ja antoliittimet.

2. Patenttivaatimuksen 1 mukainen vertailija, tunnetaan siitä, että mainitut välineet mainitun toisen invertoivan vahvistimen itsenollaamiseksi sisältävät lisäksi kondensaattorin, joka on kytketty mainitun toisen transistorin ohjauselektrodin ja kiinteän potentiaalipisteen välille.

3. Patenttivaatimuksen 2 mukainen vertailija, tunnetaan siitä, että mainitut kolmannet kytkentävälineet on ehdollistettu kytkemään mainitun toisen invertoivan vahvistimen antoliitin mainitun toisen transistorin ohjauselektrodiin intervalliksi sen jälkeen kun mainittu toinen kytkentäväline irrottaa mainitun ensimmäisen invertoivan vahvistimen sisääntulo- ja antoliittimet.

4. Patenttivaatimuksen 2 tai 3 mukainen vertailija, tunnetaan siitä, että mainitut ensimmäinen ja toinen transistori ovat komplementaarisia johtavia transistorireita.

Patentkrav

1. Jämförare omfattande:

5 en första och en andra signalingång för matning av
en signalpotential respektive en referenspotential;

en kondensator med ett första och ett andra anslutningsdon;

10 första kopplingsorgan för växelvis koppling av den
första och den andra signalingången till kondensatorns
första anslutningsdon;

en första inverterande förstärkare omfattande en
ingång som är kopplad till kondensatorns andra anslutningsdon, samt en utgång;

15 andra kopplingsorgan för växelvis på- och avkoppling av den första inverterande förstärkarens ingång och utgång; k ä n n e t e c k n a d av

20 en andra inverterande förstärkare vars ingång är direkt kopplad till den första inverterande förstärkarens utgång och som har en utgång, och vilken andra inverterande förstärkare omfattar:

en första transistor med en första och en andra elektrod, mellan vilka löper en huvudströmbana, samt en till den första inverterande förstärkarens utgång kopplad styrelektrod, och

25 en andra transistor med en första och en andra elektrod, mellan vilka löper en huvudströmbana, samt en styrelektrod, varvid den första och den andra transistorns huvudströmbanor är seriekopplade, och den första och den andra transistorns hopkoppling utgör den andra inverterande förstärkarens utgång; och

30 organ för automatisk nollställning (Autozero) av den andra inverterande förstärkaren, vilka organ omfattar tredje kopplingsorgan för växelvis på- och avkoppling av den andra inverterande förstärkarens utgång med den andra transistorns styrelektrod, varvid de tredje kopplingsorga-

35

nen är betingade att koppla den andra inverterande förstärkarens utgång till den andra transistorns styrelektrod väsentligen samtidigt som det andra kopplingsorganet kopplar den första inverterande förstärkarens ingångar och utgångar.

2. Jämförare enligt patentkrav 1, k ä n n e - t e c k n a d av att organen för den andra inverterande förstärkarens automatiska nollställning ytterligare omfattar en mellan den andra transistorns styrelektrod och en fast potentialpunkt kopplad kondensator.

3. Jämförare enligt patentkrav 2, k ä n n e - t e c k n a d av att de tredje kopplingsorganen är betingade att koppla den andra inverterande förstärkarens utgång till den andra transistorns styrelektrod under en intervall efter att det andra kopplingsorganet avkopplar den första inverterande förstärkarens ingångar och utgångar.

4. Jämförare enligt patentkrav 2 eller 3, k ä n - n e t e c k n a d av att den första och den andra transistorn är komplementära ledande transistorer.

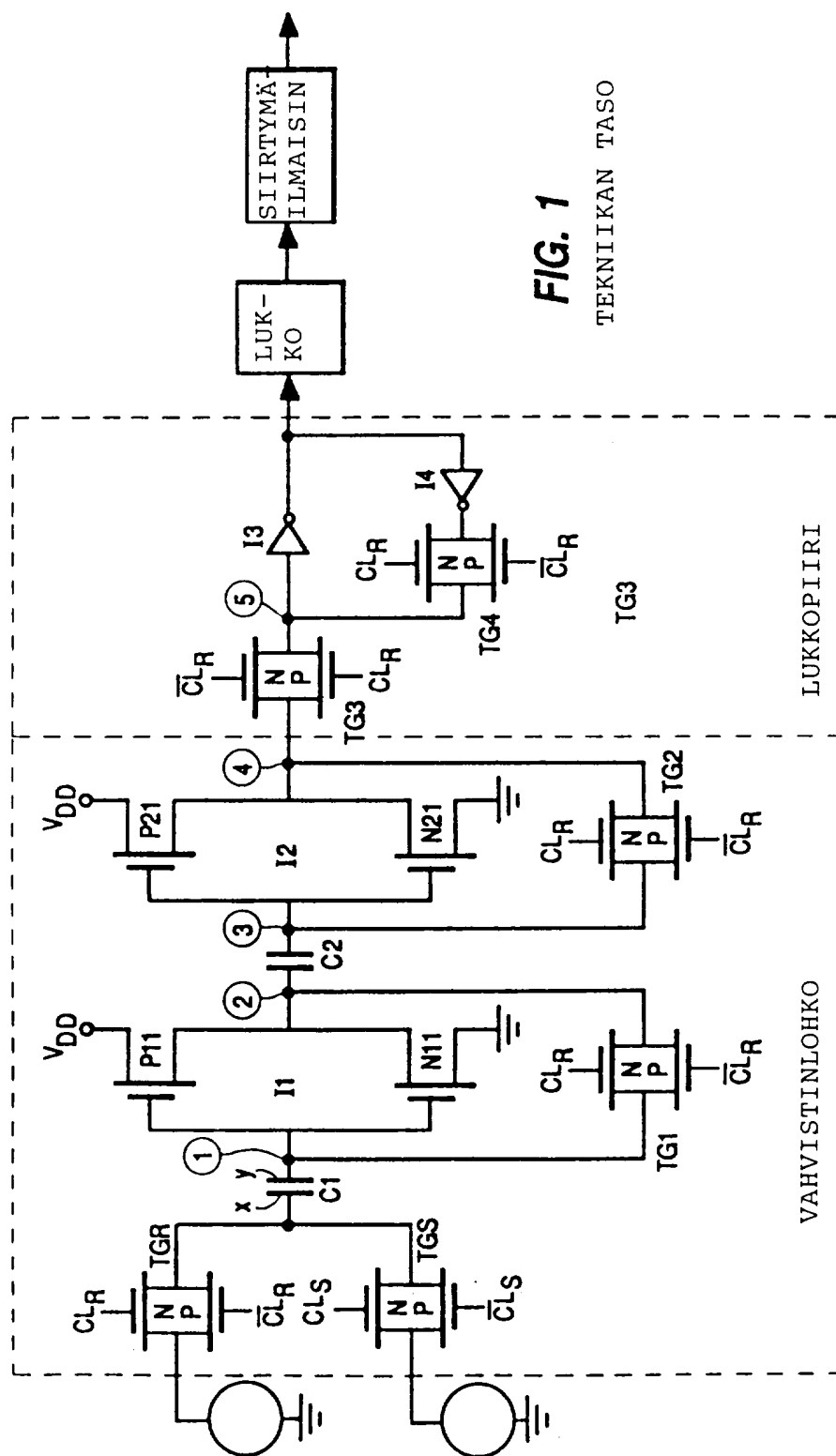


FIG. 1

TEKNIIKAN TASO

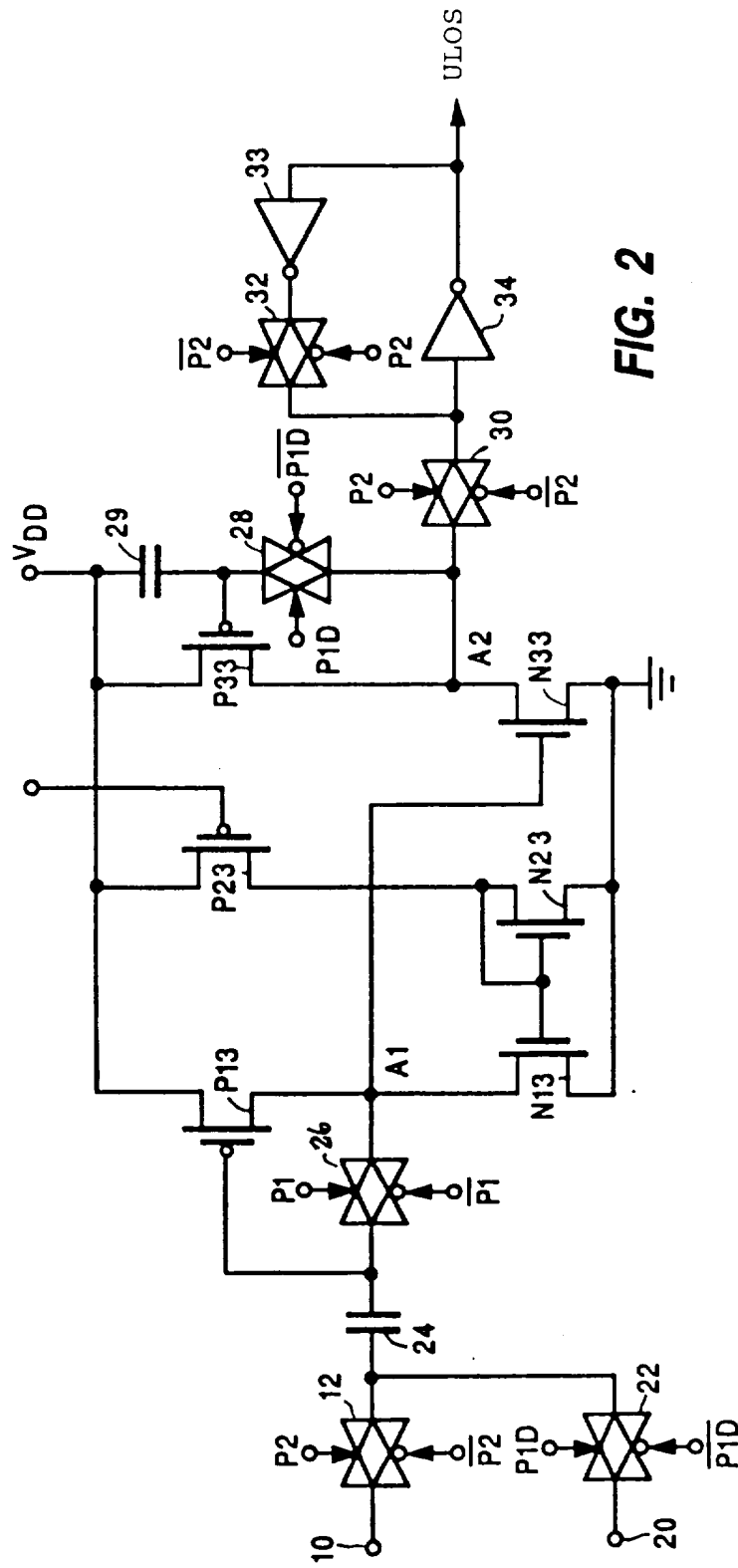


FIG. 2

FIG. 3