

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2008-541663
(P2008-541663A)

(43) 公表日 平成20年11月20日(2008.11.20)

(51) Int.Cl. F I テーマコード(参考)
HO4N 7/30 (2006.01) HO4N 7/133 Z 5C059

審査請求 有 予備審査請求 未請求 (全 24 頁)

(21) 出願番号 特願2008-512323 (P2008-512323)
(86) (22) 出願日 平成18年5月2日(2006.5.2)
(85) 翻訳文提出日 平成19年11月15日(2007.11.15)
(86) 国際出願番号 PCT/US2006/017047
(87) 国際公開番号 W02006/124299
(87) 国際公開日 平成18年11月23日(2006.11.23)
(31) 優先権主張番号 11/131, 158
(32) 優先日 平成17年5月16日(2005.5.16)
(33) 優先権主張国 米国 (US)

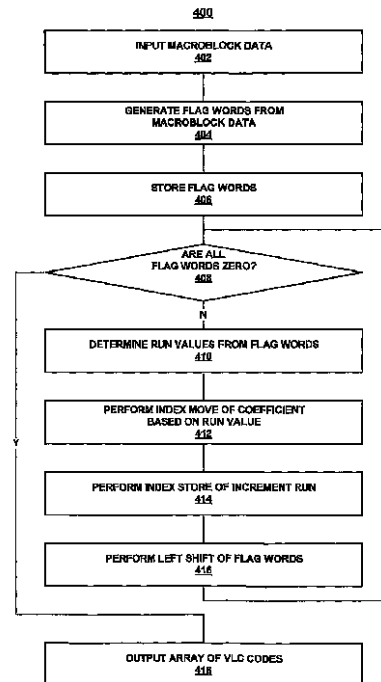
(71) 出願人 593096712
インテル コーポレーション
アメリカ合衆国 95052 カリフォル
ニア州 サンタ クララ ミッション カ
レッジ ブールバード 2200
(74) 代理人 100070150
弁理士 伊東 忠彦
(74) 代理人 100091214
弁理士 大貫 進介
(74) 代理人 100107766
弁理士 伊東 忠重
(72) 発明者 ジアン, ホン
アメリカ合衆国 95134 カリフォル
ニア州 サンノゼ カミール サークル
422 12号

最終頁に続く

(54) 【発明の名称】 マルチスレッド SIMD 処理を利用したメディア符号化の並列実行

(57) 【要約】

SIMD (Single Instruction Multiple Data) 処理を用いたメディア符号化の並列な実行のための装置、システム、方法及び物が記載される。本装置は、マクロブロックデータの SIMD 処理を実行するメディア処理ノードを有する。マクロブロックデータは、マクロブロックの複数のブロックの係数を含む。メディア処理ノードは、マクロブロックデータから複数のブロックに係る複数のフラグデータを生成し、フラグワードから並列に複数のブロックのラン値を決定する符号化モジュールを有する。他の実施例が記載及び請求される。



【特許請求の範囲】**【請求項 1】**

マクロブロックの複数のブロックの係数を有するマクロブロックデータの SIMD (Single Instruction Multiple Data) 処理を実行するメディア処理ノードを有する装置であって、

前記メディア処理ノードは、前記マクロブロックデータから前記複数のブロックに係る複数のフラグワードを生成し、前記フラグワードから平行に複数のブロックのラン値を決定する符号化モジュールを有する装置。

【請求項 2】

前記係数は、前記複数のブロックのそれぞれに対する変換された量子化及びスキャンした係数のシーケンスを有する、請求項 1 記載の装置。 10

【請求項 3】

前記符号化モジュールは、フラグワードをフラグレジスタに格納する、請求項 1 記載の装置。

【請求項 4】

前記符号化モジュールは、LZD (Leading Zero Detection) を実行することによってラン値を決定する、請求項 1 記載の装置。

【請求項 5】

前記符号化モジュールは、前記ラン値に基づき複数のブロックの非ゼロ値係数の平行な移動を実行する、請求項 1 記載の装置。 20

【請求項 6】

前記非ゼロ値係数は、複数のブロックのレベル値に対応する、請求項 5 記載の装置。

【請求項 7】

前記符号化モジュールは、前記マクロブロックのコードシーケンスを構成するため、パッキングモジュールにコードアレイを出力する、請求項 1 記載の装置。

【請求項 8】

前記パッキングモジュールは、前記符号化モジュールから分割され、

前記符号化モジュールは、複数のマクロブロックのマルチスレッド処理を実行する、請求項 7 記載の装置。

【請求項 9】

通信媒体と、

前記通信媒体に接続される SIMD (Single Instruction Multiple Data) 処理装置と、
を有するシステムであって、

前記 SIMD 処理装置は、マクロブロックの複数のブロックの係数を有するマクロブロックデータを処理するメディア処理ノードを有し、

前記メディア処理ノードは、前記マクロブロックデータから前記複数のブロックに係る複数のフラグワードを生成し、前記フラグワードから平行に複数のブロックのラン値を決定する符号化モジュールを有するシステム。 30

【請求項 10】

前記係数は、前記複数のブロックのそれぞれに対する変換された量子化及びスキャンした係数のシーケンスを有する、請求項 9 記載のシステム。 40

【請求項 11】

前記符号化モジュールは、フラグワードをフラグレジスタに格納する、請求項 9 記載のシステム。

【請求項 12】

前記符号化モジュールは、LZD (Leading Zero Detection) を実行することによってラン値を決定する、請求項 9 記載のシステム。

【請求項 13】

前記符号化モジュールは、前記ラン値に基づき複数のブロックの非ゼロ値係数の平行 50

ルな移動を実行する、請求項 9 記載のシステム。

【請求項 14】

前記非ゼロ値係数は、複数のブロックのレベル値に対応する、請求項 13 記載のシステム。

【請求項 15】

前記符号化モジュールは、前記マクロブロックのコードシーケンスを構成するため、パッキングモジュールにコードアレイを出力する、請求項 9 記載のシステム。

【請求項 16】

前記パッキングモジュールは、前記符号化モジュールから分割され、
前記符号化モジュールは、複数のマクロブロックのマルチスレッド処理を実行する、請求項 15 記載のシステム。

10

【請求項 17】

マクロブロックの複数のブロックの係数を有するマクロブロックデータを受信するステップと、

前記マクロブロックデータから前記複数のブロックに係る複数のフラグワードを生成し、前記フラグワードから平行に複数のブロックのラン値を決定することによって、前記マクロブロックデータの SIMD (Single Instruction Multiple Data) 処理を実行するステップと、
を有する方法。

20

【請求項 18】

前記係数は、前記複数のブロックのそれぞれに対する変換された量子化及びスキャンした係数のシーケンスを有する、請求項 17 記載の方法。

【請求項 19】

フラグワードをフラグレジスタに格納するステップをさらに有する、請求項 17 記載の方法。

【請求項 20】

LZD (Leading Zero Detection) を実行することによってラン値を決定するステップをさらに有する、請求項 17 記載の方法。

【請求項 21】

前記ラン値に基づき、複数のブロックの非ゼロ値係数の平行移動を実行するステップをさらに有する、請求項 17 記載の方法。

30

【請求項 22】

前記非ゼロ値係数に基づき、複数のブロックのレベル値を決定するステップをさらに有する、請求項 21 記載の方法。

【請求項 23】

前記マクロブロックのコードシーケンスを構成するため、コードアレイを出力するステップをさらに有する、請求項 17 記載の方法。

【請求項 24】

複数のマクロブロックのマルチスレッド処理を実行するステップをさらに有する、請求項 23 記載の方法。

40

【請求項 25】

実行される場合、システムが、
マクロブロックの複数のブロックの係数を有するマクロブロックデータを受信するステップと、

前記マクロブロックデータから前記複数のブロックに係る複数のフラグワードを生成し、前記フラグワードから平行に複数のブロックのラン値を決定することによって、前記マクロブロックデータの SIMD (Single Instruction Multiple Data) 処理を実行するステップと、
を実行することを可能にする命令を含むマシーン可読記憶媒体を有する物。

50

【請求項 26】

前記係数は、前記複数のブロックのそれぞれに対する変換された量子化及びスキャンした係数のシーケンスを有する、請求項 2 5 記載の物。

【請求項 2 7】

実行される場合、システムがフラグワードをフラグレジスタに格納するステップをさらに実行することを可能にする命令を有する、請求項 2 5 記載の物。

【請求項 2 8】

実行される場合、システムが LZD (Leading Zero Detection) を実行することによってラン値を決定するステップをさらに実行することを可能にする命令を有する、請求項 2 5 記載の物。

【請求項 2 9】

実行される場合、システムが前記ラン値に基づき、複数のブロックの非ゼロ値係数のパラレル移動を実行するステップをさらに実行することを可能にする命令を有する、請求項 2 5 記載の物。

【請求項 3 0】

実行される場合、システムが前記非ゼロ値係数に基づき、複数のブロックのレベル値を決定するステップをさらに実行することを可能にする命令を有する、請求項 2 9 記載の物。

【請求項 3 1】

実行される場合、システムが前記マクロブロックのコードシーケンスを構成するため、コードアレイを出力するステップをさらに実行することを可能にする命令をさらに有する、請求項 2 5 記載の物。

【請求項 3 2】

実行される場合、システム複数のマクロブロックのマルチスレッド処理を実行するステップをさらに実行することを可能にする命令をさらに有する、請求項 2 5 記載の物。

【請求項 3 3】

マクロブロックデータを受信するステップと、
同時の動き推定処理、符号化処理及び再構成処理を有する前記マクロブロックデータの
パラレルなマルチスレッド処理を実行するステップと、
を有する方法であって、

前記符号化処理は、スレッドレベル並列化を実現するため、前記再構成処理からファンクション及びデータドメイン分割される方法。

【請求項 3 4】

前記マルチスレッド処理は、可変長符号化処理を有する、請求項 3 3 記載の方法。

【請求項 3 5】

前記マルチスレッド処理は、ビットストリームパッキング処理を有する、請求項 3 3 記載の方法。

【発明の詳細な説明】

【発明の詳細な説明】

【0001】

[背景]

メディアデータを符号化するための各種技術が、MPEG (Moving Picture Expert Group)、ITU (International Telecommunications Union)、ISO (International Organization for Standardization)、IEC (International Electrotechnical Commission) などの組織によって公表された規格に記載されている。例えば、MPEG-1、MPEG-2 及び MPEG-4 ビデオ圧縮規格は、ピクチャがスライス、マクロブロック及びブロックに分割されるブロック符号化技術について記載している。時間動き予測及び/又は空間予測を実行した後、ブロック内の残差値がエントロピー符号化される。エントロピー符号化の一般的な例は、データシンボルを可変長符号に変換することに関する可変長符号化 (

10

20

30

40

50

VLC)である。より複雑なエントロピー符号化の具体例として、コンテキストベースアダプティブ可変長符号化(CAVLC)やコンテキストベースアダプティブバイナリ算術符号化(CABAC)があげられ、これらは、MPEG-4 Part 10やITU-T Recommendation H.264のITU/IEC H.264ビデオ圧縮規格“Video Coding for Very Low Bit Rate Communication”(2003年5月)に規定されている。

【0002】

ビデオエンコーダは、典型的には、固定ファンクションロジック又はスからプロセッサによって実現される単一ユニットによるシーケンシャルな符号化を実行する。エントロピー符号化に用いられるコンプレキシティの増大によって、シーケンシャルなビデオ符号化はMulti-GHzマシンによってさえ大量のプロセッサ時間を消費する。

10

【0003】

[詳細な説明]

図1は、ノードの一実施例を示す。図1は、メディア処理ノード100のブロック図を示す。ノードは、一般にシステム100において情報を通信するための任意の物理的又は論理的エンティティを有し、所与の設計パラメータセット又はパフォーマンス制約に対して所望されるようなハードウェア、ソフトウェア又はそれらの何れかの組み合わせとして実現可能である。

【0004】

各種実施例では、ノードは、コンピュータシステム、コンピュータサブシステム、コンピュータ、家電機器、ワークステーション、ターミナル、サーバ、パーソナルコンピュータ(PC)、ラップトップ、ウルトララップトップ、携帯コンピュータ、携帯情報端末(PDA)、セットトップボックス(STB)、電話、携帯電話、ハンドセット、無線アクセスポイント、基地局、無線ネットワークコントローラ(RNC)、移動加入者センター(MSC)、マイクロプロセッサ、特定用途向け集積回路(ASIC)などの集積回路、プログラマブルロジックデバイス(PLD)、汎用プロセッサ、デジタル信号プロセッサ(DSP)及び/若しくはネットワークプロセッサなどのプロセッサ、インタフェース、入出力(I/O)デバイス(キーボード、マウス、ディスプレイ、プリンタなど)、ルータ、ハブ、ゲートウェイ、ブリッジ、スイッチ、回路、ロジックゲート、レジスタ、半導体デバイス、チップ、トランジスタ、若しくは他の何れかのデバイス、マシン、ツール、装置、コンポーネント又はそれらの組み合わせから構成又は実現されてもよい。

20

30

【0005】

各種実施例では、ノードは、ソフトウェア、ソフトウェアモジュール、アプリケーション、サブルーチン、命令セット、計算コード、ワード、値、シンボル又はこれらの組み合わせから構成又は実現されてもよい。ノードは、プロセッサに特定のファンクションを実行するよう維持するための所定のコンピュータ言語、方法又はシンタックスに従って実現されてもよい。コンピュータ言語の具体例として、C、C++、Java(登録商標)、BASIC、Perl、Matlab、Pascal、Visual BASIC、アセンブリ言語、マシンコード、ネットワークプロセッサ用のマイクロコードなどがあげられる。これらの実施例は上記コンテキストに限定されるものでない。

40

【0006】

各種実施例では、メディア処理ノード100は、処理システム、処理サブシステム、プロセッサ、コンピュータ、デバイス、エンコーダ、デコーダ、コーダ/デコーダ(CODEC)、圧縮装置、解凍装置、フィルタリング装置(グラフィックスケーリング装置、デブロッキングフィルタリング装置など)、変換装置、エンターテイメントシステム、ディスプレイ又は他の何れかの処理アーキテクチャから構成又は実現されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

【0007】

各種実現形態では、メディア処理ノード100は、1以上の処理演算を実行するよう構成されてもよい。処理演算は、一般に情報の生成、管理、通信、送信、受信、格納、転送

50

、アクセス、読み込み、書き込み、操作、符号化、復号化、圧縮、解凍、再構成、暗号化、フィルタリング、ストリーミング又は他の処理などの1以上の演算を表すかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0008】

各種実施例では、メディア処理ノード100は、ビデオ情報などの1以上のタイプの情報を処理するよう構成されるかもしれない。ビデオ情報は、一般に1以上のビデオ画像から導出される又は関連付けされる任意のデータを表すかもしれない。一実施例では、例えば、ビデオ情報は、ビデオデータ、ビデオシーケンス、ピクチャグループ、ピクチャ、オブジェクト、フレーム、スライス、マクロブロック、ブロック、ピクセルなどの1以上から構成されるかもしれない。ピクセルに割り当てられる値は、実数及び/又は整数から構成されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

10

【0009】

各種実施例では、例えば、メディア処理ノード100は、格納又はストリーミング可能なファイルへのビデオデータの符号化及び/又は圧縮、格納されているファイル若しくはメディアストリームからのビデオデータの復号化及び/又は解凍、フィルタリング(グラフィックスケーリング、デブロッキングフィルタリングなど)、ビデオ再生、インターネットベースビデオアプリケーション、テレビ会議アプリケーション、ストリーミングビデオアプリケーションなどのメディア処理演算を実行するかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0010】

各種実現形態では、メディア処理ノード100は、1以上のプロトコルに従って情報を通信、管理又は処理するかもしれない。プロトコルは、ノード間の通信を管理するための所定のルール又は命令セットから構成されるかもしれない。プロトコルは、ITU、ISO、IEC、MPEG、IETF(Internet Engineering Task Force)、IEEE(Institute of Electrical and Electronics Engineers)などの標準化組織によって公表されるような1以上の規格によって定義されるかもしれない。例えば、記載される実施例は、MPEG-1、MPEG-2、MPEG-4及びH.264規格などのビデオ処理のための規格に従って動作するよう構成されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

20

30

【0011】

各種実施例では、メディア処理ノード100は複数のモジュールから構成されるかもしれない。これらのモジュールは、所与の設計又はパフォーマンス制約セットについて所望されるような1以上のシステム、サブシステム、プロセッサ、デバイス、マシン、ツール、コンポーネント、回路、レジスタ、アプリケーション、プログラム、サブルーチン又はこれらの何れかの組み合わせから構成又は実現されてもよい。各種実施例では、これらのモジュールは、1以上の通信メディアにより接続されるかもしれない。通信メディアは、一般に情報信号を搬送可能な任意の媒体から構成されるかもしれない。例えば、通信メディアは、所与の実現形態について所望されるような有線通信メディア、無線通信メディア又はこれらの組み合わせから構成されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

40

【0012】

メディア処理ノード100は、動き推定モジュール102を有するかもしれない。各種実施例では、動き推定モジュール102は、入力ビデオデータを受信するよう構成される。各種実現形態では、入力ビデオデータのフレームは1以上のスライス、マクロブロック及びブロックから構成されるかもしれない。スライスは、例えば、Iスライス、Pスライス又はBスライスから構成され、複数のマクロブロックを有するかもしれない。各マクロブロックは、ルミナスブロック及び/又はクロミナスブロックなどの複数のブロックを有するかもしれない。一実施例では、マクロブロックは16×16ピクセルのエリアから構成され、ブロックは8×8ピクセルのエリアから構成されるかもしれない。他の実施例で

50

は、マクロブロックは、 16×16 、 16×8 、 8×16 、 8×8 、 8×4 、 4×8 及び 4×4 などの各種ブロックサイズに分割されるかもしれない。マクロブロック及びブロックについて参照するが、記載される実施例及び実現形態はビデオデータの他の分割に適用可能である。これらの実施例は上記コンテキストに限定されるものでない。

【0013】

各種実施例では、動き推定モジュール102は、1以上のマクロブロックに対して動き推定を実行するよう構成されるかもしれない。動き推定モジュール102は、1以上のリファレンスフレームに基づき、マクロブロック内の現在のブロックのコンテンツを推定するかもしれない。各種実現形態では、動き推定モジュール102は、一致するエリアを決定するため、現在フレームの1以上のマクロブロックとリファレンスフレームの周囲のエリアとを比較する。一部の実施例では、動き推定モジュール102は、動き推定を実行するため、複数のリファレンスフレーム（以前の、前の、以降のなど）を利用するかもしれない。一部の實現形態では、動き推定モジュール102は、例えば、動きベクトルを用いて現在フレームに対する1以上のリファレンスフレームの間の一致するエリアの動きを推定するかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

10

【0014】

メディア処理ノード100は、モード決定モジュール104を有するかもしれない。各種実施例では、モード決定モジュール104は、1以上のマクロブロックに対する符号化モードを決定するよう構成されるかもしれない。符号化モードは、イントラ符号予測及び/又はインター符号予測などの予測符号化モードから構成されるかもしれない。イントラフレームブロック予測は、以前に復号化したピクセルを使用して、同一フレームからピクセル値を推定することに関するものである。インターフレームブロック予測は、シーケンスの連続するフレームからピクセル値を推定することに関するものである。これらの実施例は上記コンテキストに限定されるものでない。

20

【0015】

メディア処理ノード100は、動き予測モジュール106を有するかもしれない。各種実施例では、動き予測モジュール106は、ブロックのコンテンツを予測するため、時間動き予測及び/又は空間予測を実行するよう構成されるかもしれない。動き予測モジュール106は、イントラフレーム予測及びインターフレーム予測などの予測技術を使用するよう構成されるかもしれない。各種實現形態では、動き予測モジュール106は、双方向予測をサポートするかもしれない。一部の実施例では、動き予測モジュール106は、周囲のブロックの動きベクトルに基づき、動きベクトル予測を実行するかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

30

【0016】

各種実施例では、動き予測モジュールは、現在フレームと1以上のリファレンスフレームとの間の差分に基づき、残差を提供するよう構成されるかもしれない。残差は、例えば、ブロックの予測されたコンテンツと実際のコンテンツ（ピクセル、動きベクトルなど）との間の差分から構成されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0017】

メディア処理ノード100は、FDCT (Forward Discrete Cosine Transform) などの変換モジュール108から構成されるかもしれない。各種実施例では、変換モジュール108は、残差の周波数記述を提供するよう構成されるかもしれない。各種實現形態では、変換モジュール108は、残差を周波数ドメインに変換し、周波数係数のマトリックスを生成するかもしれない。例えば、 16×16 のマクロブロックは、 16×16 の周波数係数マトリックスに変換され、 8×8 のブロックは、 8×8 の周波数係数マトリックスに変換されるかもしれない。一部の実施例では、変換モジュール108は、 8×8 ピクセルベース変換及び/又は 4×4 ピクセルベース変換を利用するかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

40

【0018】

50

メディア処理ノード100は、量子化モジュール110を有するかもしれない。各種実施例では、量子化モジュール110は、変換された係数及び出力残差係数を量子化するように構成される。各種実現形態では、量子化モジュール110は、相対的に少ない非ゼロ値係数を有する残差係数を出力するかもしれない。量子化モジュール110は、変換された周波数係数の多くをゼロにすることによって符号化を容易にするかもしれない。例えば、量子化モジュール110は、小さな係数（高周波数係数など）をゼロにする量子化係数又は量子化マトリックによって周波数係数を除するかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0019】

メディア処理ノード100は、逆量子化モジュール112と逆変換モジュール114を有するかもしれない。各種実施例では、逆量子化モジュール112は、量子化した変換された係数を受け取り、DCT係数などの変換された係数を生成するため、逆量子化を実行するように構成されるかもしれない。逆変換モジュール114は、DCT係数などの変換された係数を受け取り、ピクセル値を生成するため逆変換を実行するように構成されてもよい。各種実現形態では、逆量子化及び逆変換は、量子化中に生じたロスを予測するのに利用可能である。これらの実施例は上記コンテキストに限定されるものでない。

【0020】

メディア処理ノード100は、動き補償モジュール116を有するかもしれない。各種実施例では、動き補償モジュール116は、逆変換モジュール114の出力を受け取り、1以上のマクロブロックに対して動き補償を実行するかもしれない。各種実現形態では、動き補償モジュール116は、現在フレームと1以上のリファレンスフレームとの間の一致するエリアの動きを補償するように構成される。これらの実施例は上記コンテキストに限定されるものでない。

【0021】

メディア処理ノード110は、スキャニングモジュール118を有するかもしれない。各種実施例では、スキャニングモジュール118は、量子化モジュール110から変換された量子化した残差係数を受け取り、スキャニング処理を実行するように構成されるかもしれない。各種実現形態では、スキャニングモジュール118は、変換された量子化した残差係数のシーケンスを生成するため、ジグザグスキャニング順序などのあるスキャニング順序に従って残差係数をスキャンするかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0022】

メディア処理ノード100は、VLCモジュールなどのエントロピー符号化モジュール120を有するかもしれない。各種実施例では、エントロピー符号化モジュール120は、VLC（ランレベルVLCなど）、CAVLC、CABACなどのエントロピー符号化を実行するように構成されるかもしれない。一般に、CAVLC及びCABACはVLCより複雑である。例えば、CAVLCは、整数ビットを用いて値を符号化し、CABACは、算術符号化を利用し、分数ビットを用いて値を符号化するかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0023】

各種実施例では、エントロピー符号化モジュール120は、ハフマンテーブルを用いたランレベルVLCなどのVLC演算を実行するように構成されるかもしれない。このような実施例では、スキャンされた変換及び量子化した係数のシーケンスは、ランレベルシンボルのシーケンスとして表されるかもしれない。各ランレベルシンボルは、レベルが非ゼロ値の係数の値であり、ランが非ゼロ値係数に先行するゼロ値係数の個数であるランレベルペアから構成されるかもしれない。例えば、もとのシーケンス $X_1, X_2, X_3, 0, 0, 0, 0, X_4$ の一部は、ランレベルシンボル $(0, X_1), (0, X_2), (0, X_3), (5, X_4)$ として表されるかもしれない。各種実現形態では、エントロピー符号化モジュール120は、所定のハフマンテーブルセットに従って、各ランレベルシンボルを異なる長さのビットシーケンスに変換するように構成されるかもしれない。これらの実施例は

10

20

30

40

50

上記コンテキストに限定されるものでない。

【0024】

メディア処理ノード100は、ビットストリームパッキングモジュール122を有するかもしれない。各種実施例では、ビットストリームパッキングモジュール122は、ブロックのVLCシーケンスを構成するため、あるスキャン順序に従ってブロックのエントロピー符号化されたビットシーケンスをパッキングするよう構成される。ビットストリームパッキングモジュール122は、マクロブロックのコードシーケンスを構成するため、あるブロック順序に従って複数のブロックのビットシーケンスをパッキングしてもよい。各種実現形態では、シンボルのビットシーケンスは、パッキング処理の逆転がブロック及びマクロブロックの一意的な復号化を可能にするのに利用可能となるように、一意的に決定されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

10

【0025】

各種実施例では、メディア処理ノード100は、マルチステージファンクションパイプを実現するようにしてもよい。図1に示されるように、例えば、メディア処理ノード100は、ステージAにおいて動き推定処理に、ステージBにおいて符号化処理に、及びステージCにおいてビットストリームパッキング処理に分割されたファンクションパイプを実現してもよい。一部の実現形態では、ステージBの符号化処理はさらに分割されてもよい。各種実施例では、メディア処理ノード100は、マルチスレッドコンピュータアーキテクチャについて利用可能な並列化を実行するため、ファンクション及びデータドメインベース分割を実現してもよい。これらの実施例は上記コンテキストに限定されるものでない。

20

【0026】

各種実現形態では、個別のスレッドは、動き推定ステージ、符号化ステージ及びパックビットストリームステージを実行してもよい。各スレッドは、他のスレッドから独立して及びパラレルに実行可能なコンピュータプログラムの一部を有するかもしれない。各種実施例では、スレッド同期は相互排除オブジェクト(mutex)及び/又はセマフォを用いて実現されるかもしれない。スレッド通信は、メモリ及び/又はダイレクトレジスタアクセスによって実現されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0027】

各種実施例では、メディア処理ノード100は、パラレルマルチスレッド演算を実行するかもしれない。例えば、3つの個別のスレッドは、ステージAにおける動き推定処理、ステージBにおける符号化処理及びステージCにおけるビットストリームパッキング処理をパラレルに実行するかもしれない。各種実現形態では、複数のスレッドが、ステージCで実行される複数のスレッドとパラレルに、ステージBで実行される複数のスレッドとパラレルにステージAにおいて実行されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

30

【0028】

各種実現形態では、ファンクションパイプは、ステージCのビットストリームパッキング処理が、ステージAの動き推定処理及びステージBの符号化処理から分離されるように分割されてもよい。ファンクションパイプの分割は、スレッドレベル並列化を実現するため、ファンクション及びデータドメインベースであってもよい。例えば、動き推定ステージA及び符号化ステージBは、マクロブロックにデータドメイン分割され、ビットストリームパッキングステージCは、他のステージの計算とのさらなる並列化を可能にする各行に分割されてもよい。各種実施例では、マクロブロック又はブロックの最終的なビットシーケンスパッキングは、各マクロブロック及び各ブロックに対するエントロピー符号化(VLCなど)演算が各スレッドによってパラレルに実行可能となるように、マクロブロック又はブロック内のランレベルシンボルについてビットシーケンスパッキングから分離されてもよい。マクロブロックベース符号化処理の外部にパッキングビットストリームの最終的なシーケンシャル処理を移すことによって、シーケンシャル従属性が低減され、並列

40

50

化が向上するかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0029】

図2は、一実施例のメディア処理を示す。図2は、メディア処理ノード100などのメディア処理ノードによって実行可能なパラレルマルチスレッド処理の一実施例を示す。各種実施例では、パラレルマルチスレッド処理がマクロブロック、ブロック及び行に対して実行されるかもしれない。図2に示された例では、例えば、各マクロブロック(m, n)は16×16のマクロブロックから構成される。720ピクセル×480ラインを有する標準解像度(SD)フレームについては、M=45及びN=30となる。これらの実施例は上記コンテキストに限定されるものでない。

10

【0030】

一実施例では、ステージBにおけるマクロブロック(10)、(11)、(12)及び(13)の1以上に対する符号化処理が、ステージCのRow-00に対して実行されるビットストリームパッキング処理とパラレルに実行されてもよい。各種実現形態では、ブロックレベル処理がマクロブロックレベル処理とパラレルに実行されてもよい。ステージB内では、例えば、ブロックレベル符号化処理が、マクロブロック(00)、(01)、(02)及び(03)に対して実行されるマクロブロックレベル符号化処理とパラレルに、マクロブロック(10)内で実行されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

【0031】

各種実施例では、パラレルなマルチスレッド処理はイントラレイヤ及び/又はインターレイヤデータ従属性を受けるともよい。図2に示される例では、イントラレイヤデータ従属性は実線の矢印により示され、インターレイヤデータ従属性は破線の矢印により示される。本例では、ステージAの動き推定処理を実行するとき、マクロブロック(12)、(13)及び(21)の間にイントラレイヤデータ従属性があるかもしれない。また、ステージAとステージBの間にはマクロブロック(11)のインターレイヤ従属性が存在するかもしれない。この結果、ステージBにおけるマクロブロック(11)に対して実行される符号化処理は、ステージAにおけるマクロブロック(11)に対して実行される動き推定処理が完了するまでスタートしないようにしてもよい。また、ステージBとステージCの間にはマクロブロック(00)、(01)、(02)及び(03)に対するインターレイヤ従属性が存在するかもしれない。この結果、ステージCにおけるRow-00に対するビットストリームパッキング処理は、マクロブロック(00)、(01)、(02)及び(03)に対する処理が完了するまでスタートしないようにしてもよい。これらの実施例は上記コンテキストに限定されるものでない。

20

30

【0032】

図3は、システムの一実施例を示す。図3は、SIMD(Single Instruction Multiple Data)処理システム300のブロック図を示す。各種実現形態では、SIMD処理システム300は、VLC処理などのメディア符号化処理のマルチスレッド並列実行を含む各種メディア処理演算を実行するよう構成されるかもしれない。各種実施例では、メディア処理ノード100は、SIMD処理を実現することによって、メディア符号化のマルチスレッド並列実行を行うようにしてもよい。図示されたSIMD処理システム300は一実施例であり、理解を容易にし、簡単化するため省略されるかもしれない追加的なコンポーネントを有するかもしれない。

40

【0033】

メディア処理システム300は、メディア処理装置302を有するかもしれない。各種実施例では、メディア処理装置302は、各種機能ユニット及びリソースとアクセス可能なSIMDプロセッサ304を有するかもしれない。SIMDプロセッサ304は、例えば、汎用プロセッサ、専用プロセッサ、DSP、メディアプロセッサ、グラフィックスプロセッサ、通信プロセッサなどから構成されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

50

【0034】

各種実施例では、SIMDプロセッサ304は、例えば、マイクロエンジンやコアなどのいくつかの処理エンジンから構成されるかもしれない。各処理エンジンは、複数の（4又は8など）実行スレッドについてマイクロエンジンのスレッド上で実行されるマイクロブロックなどのプログラミングロジックを実行するよう構成されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0035】

各種実施例では、SIMDプロセッサ304は、例えば、1つの命令期間においてデータのnオペランドのSIMD命令を同時に実行するため、nオペランドSIMD実行エンジンなどのSIMD実行エンジンを有するかもしれない。例えば、8チャンネルSIMD実行エンジンは、8つの32ビットデータオペランドに対してSIMD命令を同時に実行してもよい。各オペランドは、SIMD実行エンジンの個別の計算チャンネルにマッピングされるかもしれない。各種実現形態では、SIMD実行エンジンは、SIMD実行エンジンの対応するチャンネルに対する処理のため、nコンポーネントのデータベクトルと共にSIMD命令を受け取るかもしれない。SIMDエンジンは、ベクトルのすべてのコンポーネントに対してSIMD命令を同時実行するかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

10

【0036】

各種実現形態では、SIMD命令は条件付きなものであってもよい。例えば、SIMD命令又はSIMD命令セットは、1以上の所定の条件を充足すると実行されるかもしれない。各種実施例では、ある処理演算の平行なループオーバーが、SIMD条件ブランチ及びループ機構を用いて可能とされるかもしれない。これらの条件は、1以上のマクロブロック及び/又はブロックに基づくものであってもよい。これらの実施例は上記コンテキストに限定されるものでない。

20

【0037】

各種実施例では、SIMDプロセッサ304はリージョンベースレジスタアクセスを実現するかもしれない。SIMDプロセッサ304は、例えば、情報を格納するためのレジスタファイルにあるリージョンを記述した値を格納するためのレジスタファイル及びインデックスファイルの有するようにしてもよい。いくつかのケースでは、当該リージョンはダイナミックとされてもよい。インデックス付けされたレジスタは複数の独立したインデックスを有するかもしれない。各種実現形態では、インデックスレジスタの値はレジスタファイルのリージョンの1以上のソースを規定するかもしれない。当該値は、例えば、レジスタ内のデータ要素の位置を示すレジスタ識別子及び/又はサブレジスタ識別子を表すものであってもよい。レジスタリージョンの記述（レジスタ番号、サブレジスタ番号など）は、各オペランドについて命令ワードに符号化されてもよい。インデックスレジスタは、レジスタリージョンの幅、水平方向のストライド又はデータタイプなどのレジスタリージョンを記述するための他の値を含むものであってもよい。これらの実施例は上記コンテキストに限定されるものでない。

30

【0038】

各種実施例では、SIMDプロセッサ304はフラグ構成を有するかもしれない。SIMDプロセッサ304は、例えば、フラグワード又はフラグを格納するための1以上のフラグレジスタを有するかもしれない。フラグワードは、処理演算によって生成される1以上の結果に関連付けられるかもしれない。これらの結果は、例えば、ゼロ、非ゼロ、等しい、等しくない、より大きい、以上、より小さい、以下及び/又はオーバーフロー条件に関連付けられてもよい。フラグレジスタ及び/又はフラグワードの構成はフレキシブルであるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

40

【0039】

各種実施例では、フラグレジスタはnチャンネルSIMD実行エンジンのnビットフラグレジスタから構成されるかもしれない。フラグレジスタの各ビットはチャンネルに関連付けられ、フラグレジスタはSIMD実行ユニットから情報を受け取り、格納するようにして

50

もよい。各種実現形態では、SIMDプロセッサ304は、1以上のフラグレジスタの水平方向及び/又は垂直方向評価ユニットを有するかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0040】

SIMDプロセッサ304は、バス306により1以上の機能ユニットに接続されるかもしれない。各種実現形態では、バス306は、メディア処理装置302の各種機能ユニットを相互接続する1以上のオンチップバス群から構成されてもよい。バス306は理解を容易にするため1つのバスとして示されているが、バス306が任意のバスアーキテクチャを有し、任意数のバス及びそれらの組み合わせを含むものであってもよいということは理解されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

10

【0041】

SIMDプロセッサ304は、命令メモリユニット308及びデータメモリユニット310に接続されてもよい。各種実施例では、命令メモリ308はSIMD命令を格納するよう構成され、データメモリユニット310は、2次元イメージ、3次元イメージ及び/又は動画に係るスカラー及びベクトルなどのデータを格納するよう構成されてもよい。各種実現形態では、命令メモリユニット308及び/又はデータメモリユニット310は、個別の命令及びデータキャッシュ、共有された命令及びデータキャッシュ、共通の共有キャッシュによってバックされた個別の命令及びデータキャッシュ又は他の何れかのキャッシュ階層に関連付けられてもよい。これらの実施例は上記コンテキストに限定されるものでない。

20

【0042】

命令メモリユニット308及びデータメモリユニット310は、揮発性及び不揮発性メモリの双方を含むデータを格納可能な任意のコンピュータ可読記憶媒体から構成又は実現されてもよい。記憶媒体の具体例として、RAM(Random Access Memory)、DRAM(Dynamic RAM)、DDRAM(Double-Data-Rate DRAM)、SDRAM(Synchronous DRAM)、フラッシュメモリ、ROM、PROM(Programmable ROM)、EPROM(Erasable Programmable ROM)、EEPROM(Electrically Erasable Programmable ROM)、フラッシュメモリ、CAM(Content Addressable Memory)、ポリマーメモリ(強誘電性ポリマーメモリ、オボニック(ovonic)メモリ、相変化又は強誘電性メモリなど)、SONOS(Silicon-Oxide-Nitride-Oxide-Silicon)メモリ、ディスクメモリ(フロッピー(登録商標)ディスク、ハードドライブ、光ディスク、磁気ディスクなど)、カード(磁気カード、光カードなど)又は他の何れかのタイプの情報を格納するのに適した媒体があげられる。記憶媒体は、コンピュータプログラム、命令及びデータを格納するための各種コントローラ及び/又はマシン可読記憶装置の各種組み合わせを含むかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

30

【0043】

メディア処理装置302は、通信インタフェース312を有するかもしれない。通信インタフェース312は、メディア処理装置302を1以上のネットワーク及び/又はネットワーク装置に接続可能な何れか適切なハードウェア、ソフトウェア又はハードウェアとソフトウェアの組み合わせから構成されてもよい。各種実施例では、通信インタフェース312は、例えば、送信インタフェース、受信インタフェース、MSF(Media and Switch Fabric)インタフェース、SPI(System Packet Interface)、CSI(Common Switch Interface)、PCI(Peripheral Component Interface)、SCSI(Small Computer System Interface)、IE(Internet Exchange)インタフェース、FIC(Fabric Int

40

50

erface Chip)、ラインカード、ポート又は他の何れか適切なインタフェースなどの1以上のインタフェースから構成されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

【0044】

各種実現形態では、通信インタフェース312は、メディア処理装置302を1以上の物理レイヤ装置及び/又はスイッチファブリック314に接続するよう構成されるかもしれない。メディア処理装置302は、ネットワークとスイッチファブリックの間のインタフェースを提供するかもしれない。メディア処理装置302は、スイッチファブリック314を介した送信のため、データに対して各種メディア処理を実行するようにしてもよい。これらの実施例は上記コンテキストに限定されるものでない。

10

【0045】

各種実施例では、SIMD処理システム300は、1以上のインデックス付けされたレジスタ、リージョンベースレジスタ及び/又はフラグレジスタへのフレキシブルなアクセス及びSIMD命令機能を利用することによって、データレベル並列化を実現するかもしれない。各種実現形態では、例えば、SIMDプロセッサシステム300は、データの複数のブロック及び/又はマクロブロックを受け取り、SIMD方式によりブロックレベル及びマクロブロックレベル処理を実行するようにしてもよい。処理演算(比較演算など)の結果は、フレキシブルなフラグ構造を用いてフラグワードにパッキングされてもよい。SIMD処理は、SIMDレジスタにパッキングされる各ブロックのフラグワードに対してパラレルに実行されるかもしれない。例えば、フラグワードに対するLZD(Leading-Zero-Detection)演算などの命令を用いて、非ゼロ値係数の先行するゼロ値係数の個数が決定されてもよい。複数のブロックのフラグワードは、リージョンベースレジスタアクセス機能を用いてSIMDレジスタにパッキングされてもよい。複数のブロックの非ゼロ値の係数値のパラレルな移動は、複数のソース及び/又は複数のデスティネーションノードのリージョンベースレジスタアクセス及びマルチインデックスSIMD移動命令を用いてパラレルに実行されるかもしれない。テーブル(ハフマンテーブルなど)ルックアップなどのパラレルなメモリアクセスは、データポートスカッタガザリング(scatter-gathering)機能を用いて実行されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

20

【0046】

各種実施例の処理が、以下の図及び関連する具体例を参照してさらに説明される。図のいくつかは、ロジックフローを含むかもしれない。ロジックフローは記載された機能の実現方法の一例を単に提供するに過ぎないということが理解できる。さらに、与えられたロジックフローは、特段の記載がない場合、与えられた順序により必ずしも実行される必要はない。さらに、ロジックフローは、ハードウェア要素、プロセッサにより実行されるソフトウェア要素、又はこれらの何れかの組み合わせによって実現されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

30

【0047】

図4は、ロジックフロー400の一実施例を示す。図4は、メディア処理を実行するロジックフロー400を示す。各種実施例では、ロジックフロー400は、メディア処理ノードなどのメディア処理ノード及び/又はエントロピー符号化モジュール120などの符号化モジュールによって実行されるかもしれない。ロジックフロー400は、マクロブロックのSIMDベース符号化から構成されるかもしれない。SIMDベース符号化は、例えば、VLC(ランレベルVLCなど)、CAVLC、CABACなどのエントロピー符号化から構成されてもよい。各種実現形態では、エントロピー符号化はランレベルシンボルのシーケンスとしてスキャンされた係数(変換された量子化及びスキャンした係数など)のシーケンスを表すかもしれない。各ランレベルシンボルは、レベルが非ゼロ値係数の値であり、ランが非ゼロ値係数に先行するゼロ値係数の個数であるランレベルペアから構成されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

40

【0048】

50

ロジックフロー 400 は、マクロブロックデータを入力すること (402) を有する。各種実施例では、マクロブロックは、N 個のブロックを有し (例えば、YUV420 は 6 つのブロック、YUC444 は 12 のブロックなど)、マクロブロックデータは、マクロブロックの各ブロックのスキャンされた係数 (DCI 変換された量子化及びスキャンした係数など) のシーケンスを有するかもしれない。例えば、マクロブロックは 6 つのデータブロックを有し、各ブロックは、 8×8 の係数マトリックスから構成されるかもしれない。この場合、マクロブロックデータは、マクロブロックの各ブロックについて 64 個の係数のシーケンスを有するかもしれない。各種実現形態では、マクロブロックデータは、SIMD 方式により平行に処理されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

10

【0049】

ロジックフロー 400 は、マクロブロックデータからフラグワードを生成すること (404) を有する。各種実施例では、ゼロとの比較がマクロブロックデータに対して実行され、この比較結果に基づきフラグワードが生成されるかもしれない。例えば、ゼロとの比較が、マクロブロックの各ブロックのスキャンされた係数のシーケンスに対して実行されるかもしれない。各フラグは、比較結果に基づき係数毎に 1 ビットを有するかもしれない。例えば、比較結果に基づく 1 と 0 とを有する 64 ビットフラグワードが、 8×8 のブロックの 64 個の係数から生成されるかもしれない。各種実現形態では、複数のフラグワードが、複数のブロックの比較結果を SIMD フレキシブルフラグレジスタにパッキングすることによって、SIMD 方式により平行に生成されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

20

【0050】

ロジックフロー 400 は、フラグワードを格納すること (406) を有する。各種実施例では、複数のブロックのフラグワードが平行に実行されるかもしれない。例えば、マクロブロックの 6 つのブロックに対応する 6 つの 64 ビットフラグワードが、平行に格納されてもよい。各種実現形態では、複数のブロックのフラグワードが、リージョンベースレジスタアクセス機能を有する SIMD レジスタにフラグワードをパッキングすることによって、SIMD 方式により平行に格納されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

【0051】

ロジックフロー 400 は、すべてのフラグワードがゼロであるか判断すること (408) を有する。各種実施例では、フラグワードがゼロ値係数しか含まないか判断するため、各フラグワードに対して比較が行われるかもしれない。フラグワードがゼロ値を含むとき、EOB (End Of Block) がブロックに対して到達したか判断されるかもしれない。各種実現形態では、複数のフラグワードに対して、複数の判定が平行に実行されるかもしれない。例えば、これらの判定は、6 つの 64 ビットフラグワードに対して平行に実行されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

30

【0052】

ロジックフロー 400 は、すべてのフラグワードが必ずしもゼロでない場合、フラグワードからラン値を決定すること (410) を有する。各種実施例では、LZD 演算がフラグワードに実行されるかもしれない。LZD 演算は、SIMD 命令などを用いて SIMD 方式により実行されてもよい。LZD 演算の結果は、フラグワードの非ゼロ値係数に先行するゼロ値係数の個数から構成されるかもしれない。ラン値は、 $run = LZD$ (フラグ) などの LZD 演算の結果に基づき設定されるかもしれない。ラン値は、フラグワードに係るブロックのスキャンされた係数のシーケンスにおける非ゼロ値係数に先行するゼロ値係数の個数に対応するかもしれない。この結果、決定されたラン値は、フラグに係るブロックのランレベルシンボルに対して使用されるかもしれない。各種実現形態では、SIMD LZD 演算は、SIMD レジスタにパッキングされる複数のブロックの複数のフラグワードに対して平行に実行されるかもしれない。例えば、SIMD LZD 演算は、

40

50

6つの64ビットフラグワードについてパラレルに実行されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0053】

ロジックフロー400は、ラン値に基づき係数のインデックス移動を実行すること(412)を有する。各種実施例では、インデックス移動は、SIMD命令などを用いてSIMD方式により実行されるかもしれない。これらの係数は、ブロックのスキャンされた係数のシーケンスの非ゼロ値係数から構成されるかもしれない。ラン値は、ブロックのスキャンされた係数のシーケンスの非ゼロ値係数に先行するゼロ値係数の個数に対応するかもしれない。インデックス移動は、非ゼロ値係数を記憶場所(レジスタ)から出力に移すかもしれない。各種実施例では、非ゼロ値係数は、ブロックのランレベルシンボルのレベル値から構成されるかもしれない。各種実現形態では、インデックス移動処理は、複数のブロックに対してパラレルに実行されるかもしれない。インデックス移動は、例えば、複数のソース及び/又は複数のデスティネーションインデックスに対するリージョンベースレジスタアクセス及びマルチインデックスSIMD移動命令を用いて実行されてもよい。マルチインデックスSIMD移動命令は、条件付きで実行されてもよい。この条件は、ブロックのEOBに到達したか否かにより判定されるかもしれない。EOBに到達した場合、当該ブロックに対して移動は実行されない。他方、ブロックのEOBに到達していない場合、当該ブロックに対して移動が実行される。これらの実施例は上記コンテキストに限定されるものでない。

10

【0054】

ロジックフロー400は、インクリメントランのインデックスの格納を実行すること(414)を有する。各種実施例では、インデックス格納は、SIMD命令などを用いてSIMD方式により実行されるかもしれない。インクリメントランは、スキャンされた係数のシーケンスの次の非ゼロ値係数を特定するため使用されるかもしれない。例えば、インクリメントランは、ブロックのスキャンされた係数のシーケンスからの非ゼロ値係数のインデックス移動を実行するとき利用されるかもしれない。各種実現形態では、インデックス格納処理が、複数のブロックに対してパラレルに実行されるかもしれない。マルチインデックスSIMD格納命令は、条件付きにより実行されてもよい。この条件は、ブロックについてEOBに到達したかによって判断されるものであるかもしれない。ブロックのEOBに到達した場合、当該ブロックについて格納は実行されない。他方、ブロックのEOBに到達していない場合、当該ブロックについて格納が実行される。これらの実施例は上記コンテキストに限定されるものでない。

20

30

【0055】

ロジックフロー400は、フラグワードの左シフトを実行すること(416)を有する。各種実施例では、ブロックのフラグワードから非ゼロ値係数を取り除くため、フラグに対して左シフトが実行されるかもしれない。左シフトは、SIMD命令などを用いてSIMD方式により実行されるかもしれない。各種実現形態では、左シフト演算は、複数のブロックの複数のフラグワードに対してパラレルに実行されるかもしれない。SIMD左シフト命令は、条件付きにより実行されるかもしれない。この条件は、ブロックのEOBに到達したか否かによって判断されるものであるかもしれない。ブロックのEOBに到達した場合、ブロックのフラグワードに対して左シフトが実行される。他方、ブロックのEOBに到達していない場合、ブロックのフラグに対して左シフトが実行される。これらの実施例は上記コンテキストに限定されるものでない。

40

【0056】

ロジックフロー400は、マクロブロックのブロックのすべてのランレベルシンボルを決定するため、1以上のパラレルループを実行することを有する。各種実施例では、パラレルループが、SIMDループ機構を用いてSIMD方式により実行されるかもしれない。各種実現形態では、条件ブランチが、SIMD条件ブランチ機構を用いてSIMD方式により実行されるかもしれない。条件ブランチは、ブロックの処理が完了したとき、ループを終了及び/又はバイパスするのに利用されるかもしれない。この条件は、1つ、いく

50

つか又はすべてのブロックに基づくものであるかもしれない。例えば、あるブロックに係るフラグワードがゼロ値係数しか有しないとき、条件ブランチは、他のブロックについて処理を継続することを可能にしながら、当該ブロックに関してさらなる処理の継続を停止するかもしれない。この処理は、以下に限定するものでないが、ラン値の決定、係数のインデックス移動及びインクリメントランのインデックス格納を含むかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【 0 0 5 7 】

ロジックフロー 400 は、すべてのフラグワードがゼロであるとき、VLCコードのアレイを出力すること(418)を有する。各種実施例では、ランレベルシンボルは、所定の Huffman テーブルに従って VLC コードに変換されてもよい。各種実現形態では、パラレルな Huffman テーブルのルックアップが、例えば、データポートのスカッタギャザリング機能を用いて SIMD 方式により実行されてもよい。VLC コードのアレイは、マクロブロックのコードシーケンスを構成するため、ビットストリームパッキングモジュール 122 などのパッキングモジュールに出力されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

10

【 0 0 5 8 】

各種実現形態では、記載された実施例は SIMD 処理を用いてメディア符号化(VLC など)の平行な実行を行うかもしれない。記載された実施例は、各種プロセッサアーキテクチャ(マルチスレッド及び/又はマルチコアアーキテクチャなど)及び/又は各種 SIMD 機能(SIMD 命令セット、レジジョンベースレジスタ、複数の独立したインデックスによるインデックスレジスタ、及び/又はフレキシブルフラグレジスタなど)から構成又は実現されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

20

【 0 0 5 9 】

各種実現形態では、記載された実施例はメディア符号化のためのスレッドレベル及び/又はデータレベルの並列化を実現し、これにより、処理パフォーマンスが向上する。例えば、マルチスレッドアプローチの実現形態は、処理コアの個数及び/又はハードウェアスレッドの個数に対してほぼニアにマルチスレッド処理スピードを向上させる(例えば、16 コアプロセッサについては約 16 x のスピードアップなど)。フラグワード及び LZD 命令を用いた LZD 検出の実現形態は、スカラーループ実現形態(約 4 ~ 10 x のスピードアップなど)に対して処理スピードを向上させるかもしれない。SIMD LZD 演算及びブランチ/ループ機構を用いた複数のブロック(6 ブロックなど)の平行処理は、ブロックシーケンシャルアルゴリズムに対して処理スピードを向上させるかもしれない(6 x のスピードアップなど)。これらの実施例は上記コンテキストに限定されるものでない。

30

【 0 0 6 0 】

本発明の完全なる理解を提供するため、多数の具体的詳細が提供された。しかしながら、これらの実施例が上記具体的詳細なしに実現可能であるということは当業者により理解されるであろう。他の例では、実施例を不明りょうにしないため、周知の処理、コンポーネント及び回路は詳細には記載しなかった。ここに開示された特定の構成上及び機能上の詳細は典型的なものであって、実施例の範囲を必ずしも限定するものでないことは理解することができる。

40

【 0 0 6 1 】

各種実現形態では、記載された実施例は、有線通信システム、無線通信システム又はこれらの組み合わせの一部を構成するかもしれない。特定の実施例は特定の通信メディアを用いて示されたが、ここに記載された原理及び技術は各種通信メディアと関連する技術を用いて実現されてもよいということは理解されるであろう。

【 0 0 6 2 】

各種実現形態では、記載された実施例は、WAN (Wide Area Network)、LAN (Local Area Network)、MAN (Metropoli

50

tan Area Network)、インターネット、ワールド・ワイド・ウェブ、電話ネットワーク、ラジオネットワーク、テレビネットワーク、ケーブルネットワーク、衛星ネットワーク、WPAN(Wireless Personal Area Network)、WWAN(Wireless WAN)、WLAN(Wireless LAN)、WMAN(Wireless MAN)、CDMA(Code Division Multiple Access)セルラー無線電話通信ネットワーク、WCDMA(Wideband CDMA)などの第3世代(3G)ネットワーク、第4世代(4G)ネットワーク、TDMA(Time Division Multiple Access)ネットワーク、E-TDMA(Extended-TDMA)セルラー無線電話ネットワーク、GSM(Global System for Mobile Communication)セルラー無線電話ネットワーク、NADC(North American Digital Cellular)セルラー無線電話ネットワーク、UMTS(Universal Mobile Telephone System)ネットワーク及び/又は他の何れかのデータを搬送するよう構成される有線若しくは無線通信ネットワークなどのネットワークの一部を構成するかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0063】

各種実現形態では、記載された実施例は、1以上の有線通信メディアを介し情報を通信するよう構成されるかもしれない。有線通信メディアの具体例として、ワイヤ、ケーブル、プリント回路ボード(PCB)、バックプレーン、スイッチファブリック、半導体物質、ツイストペアワイヤ、同軸ケーブル、光ファイバなどがあげられる。

【0064】

各種実現形態では、記載された実施例は、1以上のタイプの無線通信メディアを介し情報を通信するよう構成されるかもしれない。無線通信メディアの一例は、無線周波数(RF)スペクトルなどの無線スペクトルの一部を含むかもしれない。このような実現形態では、記載された実施例は、1以上のアンテナ、無線送信機/受信機(送受信機)、アンプ、フィルタ、制御ロジックなどの指定された無線スペクトルを介し情報信号を通信するのに適したコンポーネント及びインタフェースを含むかもしれない。ここで使用される“送受信機”という用語は、送信機、受信機又はそれらの組み合わせを含むよう大変一般的な意味により使用され、アンテナ、アンプなどの各種コンポーネントを含むかもしれない。アンテナの具体例として、内部アンテナ、無指向性アンテナ、モノポールアンテナ、ダイポールアンテナ、終端給電アンテナ、円偏波アンテナ、マイクロストリップアンテナ、ダイバーシチアンテナ、デュアルアンテナ、アンテナアレイなどがあげられる。これらの実施例は上記コンテキストに限定されるものでない。

【0065】

各種実施例では、通信メディアは、入出力(I/O)アダプタを用いてノードに接続されるかもしれない。I/Oアダプタは、所望される通信プロトコル、サービス若しくは動作手順群を用いて、ノード間における情報信号を制御するのに適した何れかの技術によって動作するよう構成されるかもしれない。I/Oアダプタはまた、I/Oアダプタを対応する通信メディアに接続するための適切な物理コネクタを含むかもしれない。I/Oアダプタの具体例として、ネットワークインタフェース、NIC(Network Interface Card)、ラインカード、ディスクコントローラ、ビデオコントローラ、オーディオコントローラなどがあげられる。これらの実施例は上記コンテキストに限定されるものでない。

【0066】

各種実現形態では、記載された実施例は、メディア情報や制御情報などの1以上のタイプの情報を通信するよう構成されるかもしれない。メディア情報は、一般にイメージ情報、ビデオ情報、グラフィック情報、オーディオ情報、ボイス情報、テキスト情報、数値情報、英数字シンボル、キャラクタシンボルなどのユーザ向けのコンテンツを表す任意のデータを表すかもしれない。制御情報は、一般に自動化されたシステムのためのコマンド、

命令又は制御ワードを表す任意のデータを表すかもしれない。例えば、制御情報は、システムを介しメディア情報をルーティングし、又はノードに特定の方法によりメディア情報を処理するよう指示するのに使用されるかもしれない。メディア及び制御情報は、いくつかの異なるデバイス又はネットワークの間で通信されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

【0067】

いくつかの実現形態では、情報は、WLANのためのIEEE 802.11x(802.11a, b, g/h, j, n)及び/又はWMAのための802.16規格を含む1以上のIEEE 802規格に従って通信されるかもしれない。情報は、DVB-T(Digital Video Broadcasting Terrestrial)は威信規格及びHiperLAN(High performance radi Local Area Network)規格の1以上に従って通信されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

10

【0068】

各種実現形態では、記載された実施例は、1以上のIEEE 802規格などによって規定されるような1以上のパケットプロトコルに従って、情報を通信するパケットネットワークの一部を構成するかもしれない。各種実施例では、パケットはATM(Asynchronous Transfer Mode)プロトコル、PLCP(Physical Layer Convergence Protocol)、フレームリレイ、SNA(Systems Network Architecture)などを用いて通信されるかもしれない。いくつかの実現形態では、パケットは、TCP(Transport Control Protocol)及びIP(Internet Protocol)、TCP/IP、X.25、HTTP(Hypertext Transfer Protocol)、UDP(User Datagram Protocol)などのインターネットプロトコルに従って通信可能である。これらの実施例は上記コンテキストに限定されるものでない。

20

【0069】

いくつかの実施例は、例えば、マシンにより実行される場合、マシンに実施例による方法及び/又は処理を実行させる命令又は命令セットを格納可能なマシン可読媒体又はものを用いて実現されてもよい。このようなマシンは、例えば、何れか適切な処理プラットフォーム、計算プラットフォーム、計算装置、処理装置、計算システム、処理システム、コンピュータ、プロセッサなどを含むものであってもよく、ハードウェア及び/又はソフトウェアの何れか適切な組み合わせを用いて実現されてもよい。マシン可読媒体又は物は、何れか適切なタイプのメモリユニット、記憶装置、記憶物、記憶媒体、ストレージ装置、ストレージもの、ストレージ媒体及び/又はストレージユニット、メモリ、着脱可能若しくは着脱不可な媒体、消去可能又は消去不可な媒体、書き込み可能若しくは書き換え可能な媒体、デジタル若しくはアナログ媒体、ハードディスク、フロッピー(登録商標)、CD-ROM(Compact Disk ROM)、CD-R(Compact Disk Recordable)、CD-RW(Compact Disk Rewritable)、光ディスク、磁気媒体、光磁気媒体、着脱可能なメモリカード若しくはディスク、各種タイプのDVD(Digital Versatile Disk)、テープ、カセットなどを含むかもしれない。命令は、何れか適切なハイレベル、ローレベル、オブジェクト指向、ビジュアル、コンパイル及び/又はインタープリットされたプログラミング言語を用いて実現されるかもしれない。これらの実施例は上記コンテキストに限定されるものでない。

30

40

【0070】

一部の実施例は、所望の計算レート、パワーレベル、熱耐性、処理サイクルバジェット、入力データレート、出力データレート、メモリリソース、データバススピード及び他のパフォーマンス制約などの任意数のファクタに従って可変的なアーキテクチャを用いて実現されてもよい。他の例では、ある実施例は、汎用又は特定用途向けプロセッサによって

50

実行されるソフトウェアを利用して実現されるかもしれない。他の例では、回路、ASIC、PLD、DSPなどの専用ハードウェアとして実施例が実現されるかもしれない。さらなる他の例では、プログラムされた汎用コンピュータコンポーネント及びカスタムハードウェアコンポーネントの何れかの組み合わせによって実施例が実現されてもよい。これらの実施例は上記コンテキストに限定されるものでない。

【0071】

特に記載されない場合、“処理”、“計算”、“決定”などの用語は、計算システムのレジスタ及び/又はメモリ内の物理量（電子）として表されるデータを操作し、計算システムのメモリ、レジスタ又は他の同様の情報ストレージ、伝送又は表示デバイス内の物理量として同様に表される他のデータに変換するコンピュータ、計算システム又は同様の電子計算システムのアクション及び/又は処理を表すことは理解されるであろう。これらの実施例は上記コンテキストに限定されるものでない。

10

【0072】

“一実施例”又は“ある実施例”という表現は、当該実施例に関して説明された特定の特徴又は構成が少なくとも1つの実施例に含まれていることを意味することに留意されたい。明細書の各箇所における“一実施例では”というフレーズの出現は、必ずしもすべてが同一の実施例を参照しているとは限らない。

【0073】

実施例の特定の特徴が記載されたが、多くの改良、置換、変更及び均等が当業者に想到するであろう。従って、添付した請求項は実施例の真の趣旨に属するすべての改良及び変更をカバーすることが理解されるべきである。

20

【図面の簡単な説明】

【0074】

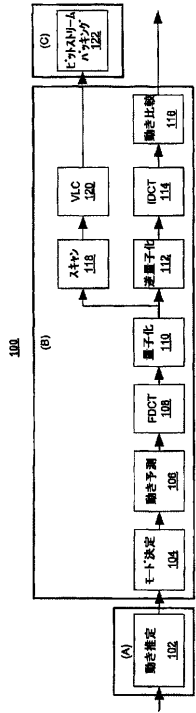
【図1】図1は、ノードの一実施例を示す。

【図2】図2は、メディア処理の一実施例を示す。

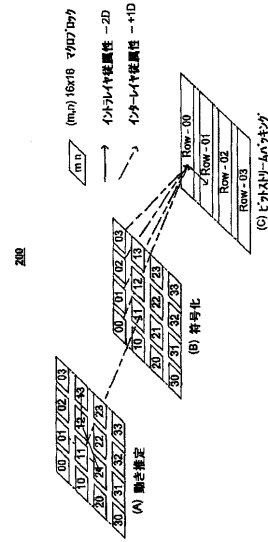
【図3】図3は、システムの一実施例を示す。

【図4】図4は、ロジックフローの一実施例を示す。

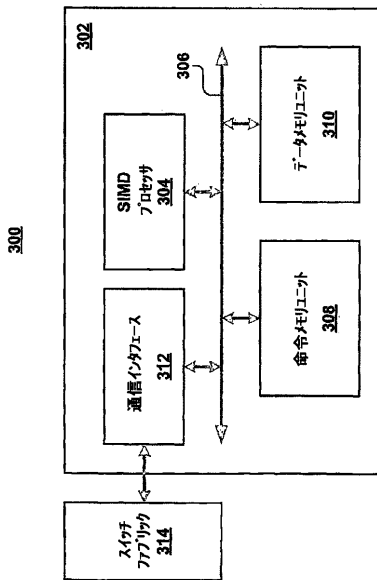
【 図 1 】



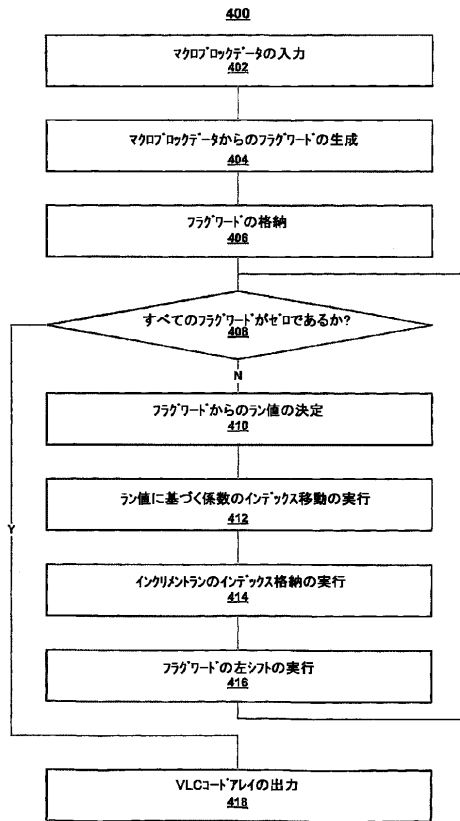
【 図 2 】



【 図 3 】



【 図 4 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No PCT/US2006/017047

A. CLASSIFICATION OF SUBJECT MATTER INV. G06F15/80 H04N7/26												
According to International Patent Classification (IPC) or to both national classification and IPC												
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G06F H04N												
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched												
Electronic data base consulted during the International search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, INSPEC												
C. DOCUMENTS CONSIDERED TO BE RELEVANT												
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.										
X	BEREKOVIC, M.; STOLBERG, H.-J.; PIRSCH, P.; RUNGE, H.;; "A programmable co-processor for MPEG-4 video" ACOUSTICS, SPEECH, AND SIGNAL PROCESSING, 2001. PROCEEDINGS. (ICASSP '01). 2001 IEEE INTERNATIONAL CONFERENCE ON, [Online] 7 November 2001 (2001-11-07), pages 1021-1024, XP002412733 Retrieved from the Internet: URL: http://ieeexplore.ieee.org/iel5/7486/20369/00941092.pdf?tp=&arnumber=941092&isnumber=20369 [retrieved on 2006-12-21] page 1022 - page 1024 ----- -/--	1-3,5, 7-11,13, 15-19, 23-27, 31,32										
<input checked="" type="checkbox"/>	Further documents are listed in the continuation of Box C.	<input checked="" type="checkbox"/> See patent family annex.										
* Special categories of cited documents :												
<table border="0"> <tr> <td>*A* document defining the general state of the art which is not considered to be of particular relevance</td> <td>*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</td> </tr> <tr> <td>*E* earlier document but published on or after the international filing date</td> <td>*X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</td> </tr> <tr> <td>*L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</td> <td>*Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.</td> </tr> <tr> <td>*O* document referring to an oral disclosure, use, exhibition or other means</td> <td>*Z* document member of the same patent family</td> </tr> <tr> <td>*P* document published prior to the international filing date but later than the priority date claimed</td> <td></td> </tr> </table>			*A* document defining the general state of the art which is not considered to be of particular relevance	*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	*E* earlier document but published on or after the international filing date	*X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	*L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	*Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.	*O* document referring to an oral disclosure, use, exhibition or other means	*Z* document member of the same patent family	*P* document published prior to the international filing date but later than the priority date claimed	
A document defining the general state of the art which is not considered to be of particular relevance	*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention											
E earlier document but published on or after the international filing date	*X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone											
L document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	*Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.											
O document referring to an oral disclosure, use, exhibition or other means	*Z* document member of the same patent family											
P document published prior to the international filing date but later than the priority date claimed												
Date of the actual completion of the international search 22 December 2006		Date of mailing of the international search report 05/02/2007										
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Moschetti, Fulvio										

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

International application No PCT/US2006/017047

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	STOLBERG H-J ET AL: "The M-PIRE MPEG-4 codec DSP and its macroblock engine" CIRCUITS AND SYSTEMS, 2000. PROCEEDINGS. ISCAS 2000 GENEVA. THE 2000 IEEE INTERNATIONAL SYMPOSIUM ON MAY 28-31, 2000, PISCATAWAY, NJ, USA, IEEE, vol. 2, 28 May 2000 (2000-05-28), pages 192-195, XP010502693 ISBN: 0-7803-5482-6 page 194 - page 195	1-3, 5, 7-11, 13, 15-19, 23-27, 31, 32
X	HAJIME KUBOSAWA ET AL: "A 1.2-W, 2.16-GOPS/720-MFLOPS Embedded Superscalar Microprocessor for Multimedia Applications" IEEE JOURNAL OF SOLID-STATE CIRCUITS, IEEE SERVICE CENTER, PISCATAWAY, NJ, US, vol. 33, no. 11, November 1998 (1998-11), XP011060856 ISSN: 0018-9200 page 1641 - page 1643	1-3, 5, 7-11, 13, 15-19, 23-27, 31, 32
X	MOSCHETTI F: "A Statistical Approach to Motion Estimation" 31 January 2001 (2001-01-31), THESE PRESENTEE A LA SECTION D'ELECTRICITE ECOLE POLYTECHNIQUE FEDERALE DE LAUSANNE POUR OBTENTION DU GRADE DE DOCTEUR ÈS SCIENCES TECHNIQUES, XX, XX, PAGE(S) 1-156 , XP002346537 page 91 - page 113	33-35
X	DEBES E ET AL: "GEMS: a new model of parallelism in PC workstations for multimedia applications" 30 July 2000 (2000-07-30), MULTIMEDIA AND EXPO, 2000. ICME 2000. 2000 IEEE INTERNATIONAL CONFERENCE ON NEW YORK, NY, USA 30 JULY-2 AUG. 2000, PISCATAWAY, NJ, USA, IEEE, US, PAGE(S) 723-726 , XP010513113 ISBN: 0-7803-6536-4 page 724 - page 725	1, 9, 17, 25
A	US 2005/289329 A1 (DWYER MICHAEL K [US] ET AL) 29 December 2005 (2005-12-29) paragraph [0025] - paragraph [0034]; figures 1-5, 15	1, 9, 17, 25, 33

5

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US2006/017047

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US 2005289329	A1	29-12-2005	CN 1716185 A	04-01-2006
			WO 2006012070 A2	02-02-2006

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

Fターム(参考) 5C059 MA00 MA04 MA05 MA23 MC11 MC38 ME02 ME08 ME11 NN01
NN28 PP04 SS08 SS09 SS10 SS26