

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2021-178026

(P2021-178026A)

(43) 公開日 令和3年11月18日 (2021.11.18)

(51) Int. Cl. F 1 テーマコード (参考)
A 6 3 F 7/02 (2006.01) A 6 3 F 7/02 3 2 6 Z 2 C 0 8 8

審査請求 未請求 請求項の数 1 O L (全 124 頁)

(21) 出願番号	特願2020-84948 (P2020-84948)	(71) 出願人	000144522
(22) 出願日	令和2年5月14日 (2020.5.14)		株式会社三洋物産
			愛知県名古屋市千種区今池3丁目9番21号
		(74) 代理人	100143063
			弁理士 安藤 悟
		(72) 発明者	平工 憲靖
			愛知県名古屋市千種区春岡通7丁目49番地
			株式会社ジェイ・ティ内
		(72) 発明者	岡村 鉦
			愛知県名古屋市千種区今池3丁目9番21号
			株式会社三洋物産内
		Fターム (参考)	2C088 DA06 EA10

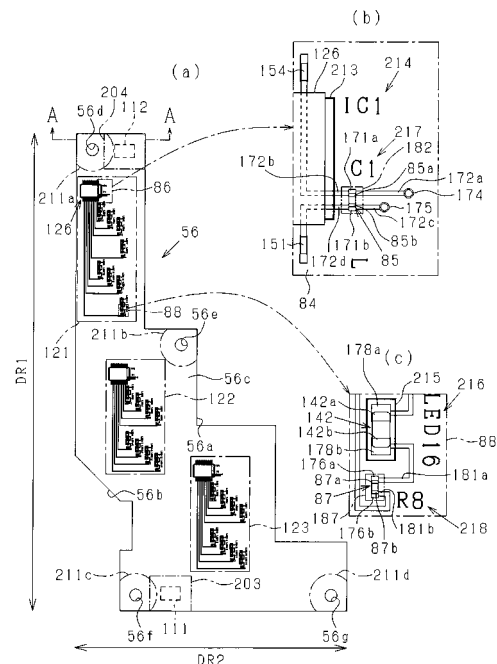
(54) 【発明の名称】 遊技機

(57) 【要約】

【課題】電子部品を基板に好適に実装することが可能な遊技機を提供すること。

【解決手段】バイパスコンデンサ85が実装されている第1装飾基板56を備えている。バイパスコンデンサ85は、当該バイパスコンデンサ85の厚みの方向に直交する長手方向の寸法が、当該バイパスコンデンサ85の厚みの方向に直交する短手方向の寸法よりも大きい構成である。第1装飾基板56は、当該第1装飾基板56の板面に沿った第1方向DR1の寸法が、当該第1装飾基板56の板面に沿った方向であって当該第1方向DR1に直交する方向である第2方向DR2の寸法よりも大きい構成である。バイパスコンデンサ85は、当該バイパスコンデンサ85の長手方向が第1装飾基板56の第1方向DR1と平行になるようにして第1装飾基板56に実装されている。

【選択図】 図8



【特許請求の範囲】

【請求項 1】

所定電子部品が実装されている所定基板を備えた遊技機において、

前記所定電子部品は、当該所定電子部品の厚みの方向に直交する第 1 方向の寸法が、当該所定電子部品の厚みの方向に直交する第 2 方向の寸法よりも大きい構成であり、

前記所定基板は、当該所定基板の板面に沿った所定方向の寸法が、当該所定基板の板面に沿った方向であって前記所定方向に直交する方向である特定方向の寸法よりも大きい構成であり、

前記所定電子部品は、当該所定電子部品の前記第 1 方向が前記所定基板の前記所定方向と平行になるようにして前記所定基板に実装されていることを特徴とする遊技機。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、遊技機に関するものである。

【背景技術】

【0002】

遊技機的一种として、パチンコ機やスロットマシン等が知られている。これらの遊技機では、所定の抽選条件が成立したことに基づいて抽選が行われ、当該抽選の結果に応じて遊技者に特典が付与される構成が知られている。また、当該抽選の結果を遊技者に予測させたり、認識させたりするための演出が行われる構成が一般的である。これらの遊技機は、遊技を進行させるための電子部品や演出を実行するための電子部品が実装されている基板を備えている。

20

【0003】

パチンコ機について具体的には、例えば遊技領域に設けられた入球部に遊技球が入球したことに基づいて抽選が行われ、表示装置の表示面にて絵柄の変動表示が行われ、抽選にて当選結果となった場合には表示面にて特定絵柄の組み合わせ等が最終停止表示され、遊技者にとって有利な特別遊技状態に移行する構成等が知られている。そして、特別遊技状態に移行した場合には、例えば遊技領域に設けられた入球装置等の開閉が開始され、当該入球装置への入球に基づき遊技球の払出等が行われるようになっている（例えば特許文献 1 参照）。

30

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2012-170465 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

ここで、上記例示等のような遊技機においては、電子部品を基板に好適に実装する必要があり、この点について未だ改良の余地がある。

【0006】

40

本発明は、上記例示した事情等に鑑みてなされたものであり、電子部品を基板に好適に実装することが可能な遊技機を提供することを目的とするものである。

【課題を解決するための手段】

【0007】

上記課題を解決すべく請求項 1 記載の発明は、所定電子部品が実装されている所定基板を備えた遊技機において、

前記所定電子部品は、当該所定電子部品の厚みの方向に直交する第 1 方向の寸法が、当該所定電子部品の厚みの方向に直交する第 2 方向の寸法よりも大きい構成であり、

前記所定基板は、当該所定基板の板面に沿った所定方向の寸法が、当該所定基板の板面に沿った方向であって前記所定方向に直交する方向である特定方向の寸法よりも大きい構

50

成であり、

前記所定電子部品は、当該所定電子部品の前記第1方向が前記所定基板の前記所定方向と平行になるようにして前記所定基板に実装されていることを特徴とする。

【発明の効果】

【0008】

本発明によれば、電子部品を基板に好適に実装することが可能となる。

【図面の簡単な説明】

【0009】

【図1】第1の実施形態におけるパチンコ機の正面図である。

【図2】パチンコ機の主要な構成を展開して示す斜視図である。

10

【図3】パチンコ機の主要な構成を展開して示す斜視図である。

【図4】遊技盤の構成を示す正面図である。

【図5】遊技領域を流下した遊技球の排出に関する構成を説明するための説明図である。

【図6】主制御装置の正面図である。

【図7】装飾カバー及び装飾基板を取り除いた状態におけるパチンコ機の正面図である。

【図8】(a)第1装飾基板の一方側の板面である第1実装面を示す平面図であり、(b)第1装飾基板に実装されているバイパスコンデンサの周辺領域を拡大して示す第1装飾基板の第1実装面の平面図であり、(c)第1装飾基板に実装されている小型チップ抵抗器の周辺領域を拡大して示す第1装飾基板の第1実装面の平面図である。

【図9】図8(a)のA-A線断面図である。

20

【図10】(a)第2装飾基板の一方側の板面である第1実装面を示す平面図であり、(b)第2装飾基板に実装されているバイパスコンデンサの周辺領域を拡大して示す第2装飾基板の第1実装面の平面図であり、(c)第2装飾基板に実装されている小型チップ抵抗器の周辺領域を拡大して示す第2装飾基板の第1実装面の平面図である。

【図11】第1装飾基板における第1発光回路部の配線図である。

【図12】(a)バイパスコンデンサの周辺を拡大して示す第1装飾基板の第1実装面側の斜視図であり、(b)小型チップ抵抗器の周辺を拡大して示す第1装飾基板の第1実装面側の斜視図である。

【図13】(a)バイパスコンデンサの周辺領域を拡大して示す第1装飾基板の第1実装面の平面図であり、(b)当該周辺領域のパッドと溶剤レジストとの関係を説明するための説明図であり、(c)発生し得るバイパスコンデンサの移動態様を説明するための説明図であり、(d)比較例において発生し得るバイパスコンデンサの移動態様を説明するための説明図である。

30

【図14】(a)小型チップ抵抗器の周辺領域を拡大して示す第1装飾基板の第1実装面の平面図であり、(b)当該周辺領域のパッドと溶剤レジストとの関係を説明するための説明図であり、(c)発生し得る小型チップ抵抗器の移動態様を説明するための説明図であり、(d)比較例において発生し得る小型チップ抵抗器の移動態様を説明するための説明図である。

【図15】(a)第1装飾基板の第2実装面を示す平面図であり、(b)第1発光回路部の裏側領域を拡大して示す第1装飾基板の第2実装面の平面図である。

40

【図16】(a)第1装飾基板の断面図であり、(b)比較例における第1装飾基板の断面図である。

【図17】(a)集合基板の第1板面を示す平面図であり、(b)集合基板の谷割りを説明するための説明図であり、(c)集合基板の山割りを説明するための説明図である。

【図18】(a)集合基板の分割に使用する分割治具の斜視図であり、(b)分割治具の正面図であり、(c)分割治具を用いて集合基板を分割する様子を説明するための説明図である。

【図19】パチンコ機の電氣的構成を示すブロック図である。

【図20】当否抽選などに用いられる各種カウンタの内容を説明するための説明図である。

50

【図 2 1】主側 CPU にて実行されるメイン処理を示すフローチャートである。

【図 2 2】主側 CPU にて実行されるタイマ割込み処理を示すフローチャートである。

【図 2 3】主側 CPU にて実行される特図特電制御処理を示すフローチャートである。

【図 2 4】主側 CPU にて実行される特図変動開始処理を示すフローチャートである。

【図 2 5】(a) 第 2 の実施形態における第 1 装飾基板の第 1 実装面を示す平面図であり、(b) 第 1 装飾基板に実装されているバイパスコンデンサの周辺領域を拡大して示す第 1 装飾基板の第 1 実装面の平面図である。

【図 2 6】第 3 の実施形態における発光基板の第 1 発光面の平面図である。

【図 2 7】発光基板の第 2 発光面の平面図である。

【図 2 8】(a) 第 4 の実施形態における発光基板の第 1 発光面の平面図であり、(b) バイパスコンデンサの周辺領域を拡大して示す発光基板の第 1 発光面の平面図である。 10

【図 2 9】(a) 発光基板の第 2 発光面の平面図であり、(b) 電源端子及び GND 端子の周辺領域を拡大して示す発光基板の第 2 発光面の平面図である。

【発明を実施するための形態】

【0010】

＜第 1 の実施形態＞

以下、遊技機的一种であるパチンコ機 10 の第 1 の実施形態を、図面に基づいて詳細に説明する。図 1 はパチンコ機 10 の正面図であり、図 2 及び図 3 はパチンコ機 10 の主要な構成を展開して示す斜視図である。なお、図 2 では便宜上パチンコ機 10 の遊技領域内の構成を省略しているとともに図 3 では後述する主制御装置 60 のパチンコ機 10 後方側の構成を省略している。 20

【0011】

パチンコ機 10 は、図 1 に示すように、当該パチンコ機 10 の外殻を形成する外枠 11 と、この外枠 11 に対して前方に回動可能に取り付けられた遊技機本体 12 と、を有する。外枠 11 は木製の板材を四辺に連結し構成されるものであって矩形枠状をなしている。パチンコ機 10 は、外枠 11 を島設備に取り付け固定することにより、遊技ホールに設置される。なお、パチンコ機 10 において外枠 11 は必須の構成ではなく、遊技ホールの島設備に外枠 11 が備え付けられた構成としてもよい。

【0012】

遊技機本体 12 は、図 2 及び図 3 に示すように、内枠 13 と、その内枠 13 の前方に配置される前扉枠 14 と、内枠 13 の後方に配置される裏バックユニット 15 と、を備えている。遊技機本体 12 のうち内枠 13 が外枠 11 に回動可能に支持されている。詳細には、正面視で左側を回動基端側とし右側を回動先端側として内枠 13 が前方へ回動可能とされている。 30

【0013】

内枠 13 には、前扉枠 14 が回動可能に支持されており、正面視で左側を回動基端側とし右側を回動先端側として前方へ回動可能とされている。また、内枠 13 には、裏バックユニット 15 が回動可能に支持されており、正面視で左側を回動基端側とし右側を回動先端側として後方へ回動可能とされている。

【0014】

なお、遊技機本体 12 には、その回動先端部に施錠装置が設けられており、遊技機本体 12 を外枠 11 に対して開放不能に施錠状態とする機能を有しているとともに、前扉枠 14 を内枠 13 に対して開放不能に施錠状態とする機能を有している。これらの各施錠状態は、パチンコ機 10 前面にて露出させて設けられたシリンダ錠 17 に解錠キーを用いて解錠操作を行うことにより、それぞれ解除される。

【0015】

＜前面側の構成＞

次に、遊技機本体 12 の前面側の構成について説明する。

【0016】

内枠 13 は、外形が外枠 11 とほぼ同一形状をなす樹脂ベース 21 を主体に構成されて 40 50

いる。樹脂ベース 2 1 の中央部には略楕円形状の窓孔 2 3 が形成されている。樹脂ベース 2 1 には遊技盤 2 4 が着脱可能に取り付けられている。遊技盤 2 4 は合板よりなり、遊技盤 2 4 の前面に形成された遊技領域 P A が樹脂ベース 2 1 の窓孔 2 3 を通じて内枠 1 3 の前面側に露出した状態となっている。

【0017】

＜遊技盤の構成＞

ここで、遊技盤 2 4 の構成を図 4 に基づいて説明する。図 4 は遊技盤 2 4 の正面図である。

【0018】

遊技盤 2 4 には、遊技領域 P A の外縁の一部を区画するようにして内レール部 2 5 と外レール部 2 6 とが取り付けられており、これら内レール部 2 5 と外レール部 2 6 とにより誘導手段としての誘導レールが構成されている。樹脂ベース 2 1 において窓孔 2 3 の下方に取り付けられた遊技球発射機構 2 7 (図 2 参照) から発射された遊技球は誘導レールにより遊技領域 P A の上部に案内されるようになっている。

【0019】

ちなみに、遊技球発射機構 2 7 は、誘導レールに向けて延びる発射レール 2 7 a と、後述する上皿 5 4 a に貯留されている遊技球を発射レール 2 7 a 上に供給する球送り装置 2 7 b と、発射レール 2 7 a 上に供給された遊技球を誘導レールに向けて発射させる電動アクチュエータであるソレノイド 2 7 c と、を備えている。前扉枠 1 4 に設けられた発射操作装置 (又は操作ハンドル) 2 8 が回動操作されることによりソレノイド 2 7 c が駆動制御され、遊技球が発射される。

【0020】

遊技盤 2 4 には、前後方向に貫通する大小複数の開口部が形成されている。各開口部には一般入賞口 3 1、特電入賞装置 3 2、第 1 作動口 3 3、第 2 作動口 3 4、スルーゲート 3 5、可変表示ユニット 3 6、特図ユニット 3 7 及び普図ユニット 3 8 等がそれぞれ設けられている。一般入賞口 3 1 は合計で 4 個設けられており、それ以外はそれぞれ 1 個ずつ設けられている。

【0021】

スルーゲート 3 5 への入球が発生したとしても遊技球の払い出しは実行されない。一方、一般入賞口 3 1、特電入賞装置 3 2、第 1 作動口 3 3 及び第 2 作動口 3 4 への入球が発生すると、所定数の遊技球の払い出しが実行される。当該賞球個数について具体的には、第 1 作動口 3 3 への 1 個の遊技球の入球が発生した場合又は第 2 作動口 3 4 への 1 個の遊技球の入球が発生した場合には、1 個の賞球の払い出しが実行され、一般入賞口 3 1 への 1 個の遊技球の入球が発生した場合には、10 個の賞球の払い出しが実行され、特電入賞装置 3 2 への 1 個の遊技球の入球が発生した場合には、15 個の賞球の払い出しが実行される。

【0022】

なお、上記賞球個数は任意であり、例えば、第 2 作動口 3 4 の方が第 1 作動口 3 3 よりも賞球個数が少ない構成としてもよく、第 2 作動口 3 4 の方が第 1 作動口 3 3 よりも賞球個数が多い構成としてもよい。

【0023】

その他に、遊技盤 2 4 の最下部にはアウト口 2 4 a が設けられており、各種入賞口等に入らなかった遊技球はアウト口 2 4 a を通って遊技領域 P A から排出される。また、遊技盤 2 4 には、遊技球の落下方向を適宜分散、調整等するために多数の釘 2 4 b が植設されているとともに、風車等の各種部材が配設されている。

【0024】

ここで、入球とは所定の開口部を遊技球が通過することを意味し、開口部を通過した後に遊技領域 P A から排出される態様だけではなく、開口部を通過した後に遊技領域 P A から排出されることなく遊技領域 P A の流下を継続する態様も含まれる。但し、以下の説明では、アウト口 2 4 a への遊技球の入球と明確に区別するために、一般入賞口 3 1、特電

10

20

30

40

50

入賞装置 3 2、第 1 作動口 3 3、第 2 作動口 3 4 及びスルーゲート 3 5 への遊技球の入球を、入賞とも表現する。

【0025】

第 1 作動口 3 3 及び第 2 作動口 3 4 は、作動口装置としてユニット化されて遊技盤 2 4 に設置されている。第 1 作動口 3 3 及び第 2 作動口 3 4 は共に上向きに開放されている。また、第 1 作動口 3 3 が上方となるようにして両作動口 3 3、3 4 は鉛直方向に並んでいる。第 2 作動口 3 4 には、左右一对の可動片よりなるガイド片としての普電役物 3 4 a が設けられている。普電役物 3 4 a の閉鎖状態では遊技球が第 2 作動口 3 4 に入賞できず、普電役物 3 4 a が開放状態となることで第 2 作動口 3 4 への入賞が可能となる。

【0026】

第 2 作動口 3 4 よりも遊技球の流下方向の上流側に、スルーゲート 3 5 が設けられている。スルーゲート 3 5 は縦方向に貫通した図示しない貫通孔を有しており、スルーゲート 3 5 に入賞した遊技球は入賞後に遊技領域 P A を流下する。これにより、スルーゲート 3 5 に入賞した遊技球が第 2 作動口 3 4 へ入賞することが可能となっている。

【0027】

スルーゲート 3 5 への入賞に基づき第 2 作動口 3 4 の普電役物 3 4 a が閉鎖状態から開放状態に切り換えられる。具体的には、スルーゲート 3 5 への入賞をトリガとして内部抽選が行われるとともに、遊技領域 P A において遊技球が通過しない領域である右下の隅部に設けられた普図ユニット 3 8 の普図表示部 3 8 a にて絵柄の変動表示が行われる。そして、内部抽選の結果が電役開放当選であり当該結果に対応した停止結果が表示されて普図表示部 3 8 a の変動表示が終了された場合に普電開放状態へ移行する。普電開放状態では、普電役物 3 4 a が所定の態様で開放状態となる。

【0028】

なお、普図表示部 3 8 a は、LED による複数の表示用セグメントが所定の態様で配列されてなるセグメント表示器により構成されているが、これに限定されることはなく、液晶表示装置、有機 EL 表示装置、CRT 又はドットマトリックス表示器等その他のタイプの表示装置によって構成されていてもよい。また、普図表示部 3 8 a にて変動表示される絵柄としては、複数種の文字が変動表示される構成、複数種の記号が変動表示される構成、複数種のキャラクタが変動表示される構成又は複数種の色が切り換え表示される構成などが考えられる。

【0029】

普図ユニット 3 8 において、普図表示部 3 8 a に隣接した位置には、普図保留表示部 3 8 b が設けられている。遊技球がスルーゲート 3 5 に入賞した個数は最大 4 個まで保留され、普図保留表示部 3 8 b の点灯によってその保留個数が表示されるようになっている。

【0030】

第 1 作動口 3 3 又は第 2 作動口 3 4 への入賞をトリガとして当たり抽選が行われる。そして、当該抽選結果は特図ユニット 3 7 及び可変表示ユニット 3 6 の図柄表示装置 4 1 における表示演出を通じて明示される。

【0031】

特図ユニット 3 7 について詳細には、特図ユニット 3 7 には特図表示部 3 7 a が設けられている。特図表示部 3 7 a の表示領域は図柄表示装置 4 1 の表示面 4 1 a よりも狭い。特図表示部 3 7 a では、第 1 作動口 3 3 への入賞又は第 2 作動口 3 4 への入賞をトリガとして当たり抽選が行われることで絵柄の変動表示又は所定の表示が行われる。そして、抽選結果に対応した結果が表示される。なお、特図表示部 3 7 a は、LED による複数の表示用セグメントが所定の態様で配列されてなるセグメント表示器により構成されているが、これに限定されることはなく、液晶表示装置、有機 EL 表示装置、CRT 又はドットマトリックス表示器等その他のタイプの表示装置によって構成されていてもよい。また、特図表示部 3 7 a にて表示される絵柄としては、複数種の文字が表示される構成、複数種の記号が表示される構成、複数種のキャラクタが表示される構成又は複数種の色が表示される構成などが考えられる。

【0032】

特図ユニット37において、特図表示部37aに隣接した位置には、特図保留表示部37bが設けられている。遊技球が第1作動口33又は第2作動口34に入賞した個数は最大4個まで保留され、特図保留表示部37bの点灯によってその保留個数が表示されるようになっている。

【0033】

図柄表示装置41について詳細には、図柄表示装置41は、液晶ディスプレイを備えた液晶表示装置として構成されており、後述する表示制御装置により表示内容が制御される。なお、図柄表示装置41は、液晶表示装置に限定されることはなく、プラズマディスプレイ装置、有機EL表示装置又はCRTといった表示画面を有する他の表示装置であってもよく、ドットマトリクス表示器であってもよい。

【0034】

図柄表示装置41では、第1作動口33への入賞又は第2作動口34への入賞に基づき特図表示部37aにて絵柄の変動表示又は所定の表示が行われる場合にそれに合わせて図柄の変動表示又は所定の表示が行われる。例えば、図柄表示装置41の表示面41aには、複数の表示領域として上段・中段・下段の3つの図柄列が設定され、各図柄列において「1」～「9」の数字が付された主図柄が昇順又は降順で配列された状態でスクロール表示される。このスクロール表示においては、最初に全図柄列におけるスクロール表示が開始され、上図柄列→下図柄列→中図柄列の順にスクロール表示から待機表示に切り換えられ、最終的に各図柄列にて所定の図柄を静止表示した状態で終了される。そして、遊技結果が大当たり結果となる遊技回では、図柄表示装置41の表示面41aにおいて予め設定されている有効ライン上に所定の図柄の組み合わせが停止表示される。具体的には、後述する最有利大当たり結果となる場合には同一の奇数図柄の組み合わせが停止表示され、後述する低確大当たり結果となる場合には同一の偶数図柄の組み合わせが停止表示され、後述する低入賞高確大当たり結果となる場合には同一の図柄の組み合わせではないものの低入賞高確大当たり結果ではない場合には停止表示されない図柄の組み合わせが停止表示される。

【0035】

なお、図柄表示装置41では、第1作動口33又は第2作動口34への入賞をトリガとした表示演出だけではなく、当たり当選となった後に移行する開閉実行モード中の表示演出などが行われる。また、いずれかの作動口33、34への入賞に基づいて、特図表示部37a及び図柄表示装置41にて表示が開始され、所定の結果を表示して終了されるまでが遊技回の1回に相当する。また、図柄表示装置41における図柄の変動表示の態様は上記のものに限定されることはなく任意であり、図柄列の数、図柄列における図柄の変動表示の方向、各図柄列の図柄数などは適宜変更可能である。また、図柄表示装置41にて変動表示される絵柄は上記のような図柄に限定されることはなく、例えば絵柄として数字のみが変動表示される構成としてもよい。

【0036】

第1作動口33への入賞又は第2作動口34への入賞に基づく当たり抽選にて大当たり当選となった場合には、特電入賞装置32への入賞が可能となる開閉実行モードへ移行する。特電入賞装置32は、遊技盤24の背面側へと通じる図示しない大入賞口を備えているとともに、当該大入賞口を開閉する開閉扉32aを備えている。開閉扉32aは、閉鎖状態及び開放状態のいずれかに配置される。具体的には、開閉扉32aは、通常は遊技球が入賞できない閉鎖状態になっており、内部抽選において開閉実行モードへの移行に当選した場合に遊技球が入賞可能な開放状態に切り換えられるようになっている。ちなみに、開閉実行モードとは、当たり結果となった場合に移行することとなるモードである。なお、閉鎖状態では入賞が不可ではないが開放状態よりも入賞が発生しづらい状態となる構成としてもよい。

【0037】

<遊技球の排出に関する構成>

10

20

30

40

50

図5は、遊技領域PAを流下した遊技球の排出に関する構成を説明するための説明図である。

【0038】

既に説明したとおり、一般入賞口31、特電入賞装置32、第1作動口33、第2作動口34及びアウト口24aのいずれかに入球した遊技球は遊技領域PAから排出される。換言すれば、遊技球発射機構27から発射されて遊技領域PAに流入した遊技球は一般入賞口31、特電入賞装置32、第1作動口33、第2作動口34及びアウト口24aのいずれかに入球することにより遊技領域PAから排出されることとなる。一般入賞口31、特電入賞装置32、第1作動口33、第2作動口34及びアウト口24aのいずれかに入球した遊技球は遊技盤24の背面側に導かれる。

10

【0039】

遊技盤24の背面には、一般入賞口31、特電入賞装置32、第1作動口33、第2作動口34及びアウト口24aのそれぞれに対応させて排出通路部42～48が形成されている。排出通路部42～48に流入した遊技球はその流入した排出通路部42～48を流下することにより、遊技盤24の背面側において遊技盤24の下端部に導かれ図示しない排出球回収部にて回収される。そして、排出球回収部にて回収された遊技球は、遊技ホールにおいてパチンコ機10が設置された島設備の球循環装置に排出される。

【0040】

各排出通路部42～48には遊技球を検知するための各種検知センサ42a～48aが設けられている。これら排出通路部42～48及び検知センサ42a～48aについて以下に説明する。一般入賞口31は既に説明したとおり4個設けられているため、それら4個のそれぞれに対応させて排出通路部42～44が存在している。この場合、最も左の一般入賞口31に対応する第1排出通路部42及びその右隣りの一般入賞口31に対応する第2排出通路部43のそれぞれに対しては1個ずつ検知センサ42a、43aが設けられている。具体的には、第1排出通路部42の途中位置に検知範囲が存在するようにして第1入賞口検知センサ42aが設けられているとともに、第2排出通路部43の途中位置に検知範囲が存在するように第2入賞口検知センサ43aが設けられている。最も左の一般入賞口31に入球した遊技球は第1排出通路部42を通過する途中で第1入賞口検知センサ42aにて検知され、その右隣りの一般入賞口31に入球した遊技球は第2排出通路部43を通過する途中で第2入賞口検知センサ43aにて検知される。また、右側2個の一般入賞口31に対しては途中位置で合流するように形成された第3排出通路部44が設けられている。当該第3排出通路部44は、2個の一般入賞口31のそれぞれに対応する入口側領域を有しているとともに、それら入口側領域が途中で合流することで1個の出口側領域を有している。第3排出通路部44における出口側領域の途中位置に検知範囲が存在するように第3入賞口検知センサ44aが設けられている。右側2個のいずれかの一般入賞口31に入球した遊技球は第3排出通路部44を通過する途中で第3入賞口検知センサ44aにて検知される。

20

30

【0041】

特電入賞装置32に対応させて第4排出通路部45が存在している。第4排出通路部45の途中位置に検知範囲が存在するようにして特電検知センサ45aが設けられており、特電入賞装置32に入球した遊技球は第4排出通路部45を通過する途中で特電検知センサ45aにて検知される。第1作動口33に対応させて第5排出通路部46が存在している。第5排出通路部46の途中位置に検知範囲が存在するようにして第1作動口検知センサ46aが設けられており、第1作動口33に入球した遊技球は第5排出通路部46を通過する途中で第1作動口検知センサ46aにて検知される。第2作動口34に対応させて第6排出通路部47が存在している。第6排出通路部47の途中位置に検知範囲が存在するようにして第2作動口検知センサ47aが設けられており、第2作動口34に入球した遊技球は第6排出通路部47を通過する途中で第2作動口検知センサ47aにて検知される。アウト口24aに対応させて第7排出通路部48が存在している。第7排出通路部48の途中位置に検知範囲が存在するようにしてアウト口検知センサ48aが設けられてお

40

50

り、アウト口 24 a に入球した遊技球は第 7 排出通路部 48 を通過する途中でアウト口検知センサ 48 a にて検知される。

【0042】

なお、各種検知センサ 42 a ～ 48 a のうちいずれか 1 個の検知センサ 42 a ～ 48 a にて検知対象となった遊技球は他の検知センサ 42 a ～ 48 a の検知対象となることはない。また、スルーゲート 35 に対してもゲート検知センサ 49 a が設けられており、遊技領域 PA を流下する途中でスルーゲート 35 を通過する遊技球はゲート検知センサ 49 a にて検知される。

【0043】

各種検知センサ 42 a ～ 49 a としては、いずれも電磁誘導型の近接センサが用いられているが、遊技球を個別に検知できるのであれば使用するセンサは任意である。また、各種検知センサ 42 a ～ 49 a は後述する主制御装置 60 に電氣的に接続されており、各種検知センサ 42 a ～ 49 a の検知結果は主制御装置 60 に出力される。具体的には、各種検知センサ 42 a ～ 49 a は、遊技球を検知していない状況では LOW レベル信号を出力し、遊技球を検知している状況では HI レベル信号を出力する。なお、これに限定されることはなく HI 及び LOW の関係が逆であってもよい。

【0044】

図 2 に示すように、上記構成の遊技盤 24 が樹脂ベース 21 に取り付けられてなる内枠 13 の前面側全体を覆うようにして前扉枠 14 が設けられている。前扉枠 14 には、図 1 に示すように、遊技領域 PA のほぼ全域を前方から視認することができるようにした窓部 51 が形成されている。窓部 51 は、略楕円形状をなし、窓パネル 52 が嵌め込まれている。窓パネル 52 は、ガラスによって無色透明に形成されているが、これに限定されることはなく合成樹脂によって無色透明に形成されていてもよく、パチンコ機 10 前方から窓パネル 52 を通じて遊技領域 PA を視認可能であれば有色透明に形成されていてもよい。

【0045】

窓部 51 の上方には、遊技状態に応じた効果音などが出力される左右一対のスピーカ部 53 が設けられている。また、窓部 51 の下方には、手前側へ膨出した上側膨出部 54 と下側膨出部 55 とが上下に並設されている。上側膨出部 54 内側には上方に開口した上皿 54 a が設けられており、下側膨出部 55 内側には同じく上方に開口した下皿 55 a が設けられている。上皿 54 a は、後述する払出装装置より払い出された遊技球を一旦貯留し、一列に整列させながら遊技球発射機構 27 側へ導くための機能を有する。また、下皿 55 a は、上皿 54 a 内にて余剰となった遊技球を貯留する機能を有する。

【0046】

図 1 に示すように、前扉枠 14 の前面において、窓部 51 の左側下部には第 1 装飾基板 56 が設けられているとともに、窓部 51 の上側の左右方向略中央には第 2 装飾基板 57 が設けられている。各装飾基板 56, 57 には複数の LED チップが実装されており、これらの装飾基板 56, 57 では遊技状態に対応する発光演出が行われる。前扉枠 14 には、第 1 装飾基板 56 の前方を覆う第 1 装飾カバー 58 及び第 2 装飾基板 57 の前方を覆う第 2 装飾カバー 59 が設けられている。これらの装飾カバー 58, 59 は、LED チップから放出される光を透過する透明又は半透明の樹脂により形成されており、パチンコ機 10 前方に向けて膨出している。なお、装飾基板 56, 57 及び装飾カバー 58, 59 の詳細については後述する。

【0047】

次に、遊技機本体 12 の背面側の構成について説明する。

【0048】

図 2 に示すように、内枠 13（具体的には、遊技盤 24）の背面には、遊技の主たる制御を司る主制御装置 60 が搭載されている。図 6 は主制御装置 60 の正面図である。

【0049】

<主制御装置 60 の構成>

主制御装置 60 は、図 6 に示すように、主制御基板 61 が基板ボックス 60 a に収容さ

10

20

30

40

50

れてなる。主制御基板 6 1 の一方の板面である素子搭載面には、M P U 6 2 が搭載されている。基板ボックス 6 0 a は当該基板ボックス 6 0 a の外部から当該基板ボックス 6 0 a 内に收容された M P U 6 2 を目視することが可能となるように透明に形成されている。なお、基板ボックス 6 0 a は無色透明に形成されているが、基板ボックス 6 0 a の外部から当該基板ボックス 6 0 a 内に收容された M P U 6 2 を目視することが可能であれば有色透明に形成されていてもよい。主制御装置 6 0 は基板ボックス 6 0 a において主制御基板 6 1 の素子搭載面と対向する対向壁部 6 0 b がパチンコ機 1 0 後方を向くようにして樹脂ベース 2 1 の背面に搭載されている。したがって、遊技機本体 1 2 を外枠 1 1 に対してパチンコ機 1 0 前方に開放させて樹脂ベース 2 1 の背面を露出させることにより、基板ボックス 6 0 a の対向壁部 6 0 b を目視することが可能となるとともに当該対向壁部 6 0 b を通じて M P U 6 2 を目視することが可能となる。

10

【0050】

基板ボックス 6 0 a は複数のケース体 6 0 c を前後に組合せることにより形成されているが、これら複数のケース体 6 0 c には、これらケース体 6 0 c の分離を阻止するとともにこれらケース体 6 0 c の分離に際してその痕跡を残すための結合部 6 0 e が設けられている。結合部 6 0 e は、略直方体形状の基板ボックス 6 0 a における一辺に複数並設されている。これにより、一部の結合部 6 0 e を利用してケース体 6 0 c の分離を阻止している状態において当該一部の結合部 6 0 e を破壊してケース体 6 0 c を分離したとしても、その後別結合部 6 0 e を結合状態とすることでケース体 6 0 c の分離を再度阻止することが可能となる。また、ケース体 6 0 c の分離に際して結合部 6 0 e が破壊されてその痕跡が残ることにより、結合部 6 0 e を目視確認することでケース体 6 0 c の分離が不正に行われているか否かを把握することが可能となる。また、基板ボックス 6 0 a において結合部 6 0 e が並設された一辺とは逆の一辺にはケース体 6 0 c 間の境界を跨ぐようにして封印シール 6 0 f が貼り付けられている。封印シール 6 0 f はその引き剥がしに際して粘着層がケース体 6 0 c に残る。これにより、ケース体 6 0 c の分離に際して封印シール 6 0 f が剥がされた場合にはその痕跡を残すことが可能となる。

20

【0051】

上記構成の主制御装置 6 0 において主制御基板 6 1 には、パチンコ機 1 0 の設定状態を「設定 1」から「設定 6」の範囲で変更する契機を生じさせるために遊技ホールの管理者が所有する設定キーが挿入されて O N 操作される設定キー挿入部 6 8 a と、設定キー挿入部 6 8 a に対する O N 操作後においてパチンコ機 1 0 の設定状態を順次変更させるために操作される更新ボタン 6 8 b と、主制御装置 6 0 の M P U 6 2 に設けられた後述する主制御 R A M 6 5 のデータをクリアするために操作されるリセットボタン 6 8 c と、遊技履歴の管理結果を報知するための第 1 ～第 3 報知用表示装置 6 9 a ～6 9 c と、が設けられている。なお、パチンコ機 1 0 の設定状態は「設定 1」～「設定 6」の 6 段階に限定されることはなく複数段階であれば任意である。

30

【0052】

これら設定キー挿入部 6 8 a、更新ボタン 6 8 b、リセットボタン 6 8 c、及び第 1 ～第 3 報知用表示装置 6 9 a ～6 9 c はいずれも主制御基板 6 1 の素子搭載面に設けられている。また、主制御基板 6 1 の素子搭載面は既に説明したとおり基板ボックス 6 0 a の対向壁部 6 0 b と対向しているが、設定キー挿入部 6 8 a、更新ボタン 6 8 b 及びリセットボタン 6 8 c は対向壁部 6 0 b により覆われていない。つまり、対向壁部 6 0 b には設定キー挿入部 6 8 a、更新ボタン 6 8 b 及びリセットボタン 6 8 c のそれぞれと対向する領域が個別の開口部とされている。これにより、基板ボックス 6 0 a の開放を要することなく、設定キー挿入部 6 8 a に設定キーを挿入することが可能であり、更新ボタン 6 8 b を押圧操作することが可能であり、リセットボタン 6 8 c を押圧操作することが可能である。

40

【0053】

設定キー挿入部 6 8 a に設定キーを挿入して所定方向に回転操作することにより設定キー挿入部 6 8 a が O N 操作された状態となる。その状態でパチンコ機 1 0 への動作電力の

50

供給を開始させることで（すなわち主制御装置 60 の MPU 62 への動作電力の供給を開始させることで）、パチンコ機 10 の設定状態を変更することが可能な変更可能状態となる。そして、この状態において更新ボタン 68 b を 1 回押圧操作する度にパチンコ機 10 の設定状態が「設定 1」～「設定 6」の範囲において昇順で 1 段階ずつ変更される。なお、「設定 6」の状態では更新ボタン 68 b が操作された場合には「設定 1」に更新される。また、設定キー挿入部 68 a に挿入している設定キーを ON 操作の位置から所定方向とは反対方向に回転操作して初期位置に復帰させることにより設定キー挿入部 68 a が OFF 操作された状態となる。設定キー挿入部 68 a が OFF 操作された状態となることで上記変更可能状態が終了し、その時点における設定値の状態では遊技を行うことが可能な状態となる。つまり、変更可能状態が終了した後に更新ボタン 68 b を操作しても設定値を変更することはできない。

10

【0054】

設定キー挿入部 68 a に対する ON 操作はパチンコ機 10 への動作電力の供給開始時（すなわち主制御装置 60 の MPU 62 への動作電力の供給開始時）のみ有効とされる。したがって、主制御装置 60 の MPU 62 において動作電力の供給開始時の処理が終了した後に設定キー挿入部 68 a に対する ON 操作を行ったとしても設定値を変更することはできない。

【0055】

パチンコ機 10 の設定状態は当該パチンコ機 10 における単位時間当たりの有利度を定めるものであり、「設定 n」（n は「1」～「6」の整数）の n が大きい値ほど（すなわち設定値が高いほど）有利度が高くなる。詳細は後述するが大当たり結果の当選確率を決定する当否抽選モードとして相対的に当選確率が低くなる低確率モードと相対的に当選確率が高くなる高確率モードとが存在しており、設定値が高いほど低確率モードにおける大当たり結果の当選確率が高くなるように設定されている。一方、いずれの設定値であっても高確率モードにおける大当たり結果の当選確率は一定となっている。

20

【0056】

リセットボタン 68 c は上記のとおり主側 RAM 65 のデータをクリアするために操作されるが、当該データのクリアを発生させるためにはリセットボタン 68 c を押圧操作した状態でパチンコ機 10 への動作電力の供給を開始させる必要がある（すなわち主制御装置 60 の MPU 62 への動作電力の供給を開始させる必要がある）。リセットボタン 68 c に対する ON 操作はパチンコ機 10 への動作電力の供給開始時（すなわち主制御装置 60 の MPU 62 への動作電力の供給開始時）のみ有効とされる。したがって、主制御装置 60 の MPU 62 において動作電力の供給開始時の処理が終了した後にリセットボタン 68 c を押圧操作したとしても主側 RAM 65 のデータのクリアを行うことはできない。

30

【0057】

第 1～第 3 報知用表示装置 69 a～69 c はいずれも、LED による表示用セグメントが 7 個配列されたセグメント表示器であるが、これに限定されることはなく多色発光タイプの単一の発光体であってもよく、液晶表示装置であってもよく、有機 EL ディスプレイであってもよい。第 1～第 3 報知用表示装置 69 a～69 c はいずれもその表示面が主制御基板 61 の素子搭載面が向く方向を向くようにして設置されているとともに、基板ボックス 60 a の対向壁部 60 b により覆われている。この場合に、基板ボックス 60 a が透明に形成されていることにより、基板ボックス 60 a の外部から当該基板ボックス 60 a 内に収容された第 1～第 3 報知用表示装置 69 a～69 c の表示面を目視することが可能となる。また、既に説明したとおり主制御装置 60 は基板ボックス 60 a において主制御基板 61 の素子搭載面と対向する対向壁部 60 b がパチンコ機 10 後方を向くようにして樹脂ベース 21 の背面に搭載されているため、遊技機本体 12 を外枠 11 に対してパチンコ機 10 前方に開放させて樹脂ベース 21 の背面をパチンコ機 10 前方に露出させた場合には、対向壁部 60 b を通じて第 1～第 3 報知用表示装置 69 a～69 c の表示面を目視することが可能となる。

40

【0058】

50

第1報知用表示装置69aの表示面においては「0」～「9」の数字だけではなく、アルファベット文字を含めた各種文字が表示される。一方、第2報知用表示装置69b及び第3報知用表示装置69cにおいては「0」～「9」の数字が表示される。第1～第3報知用表示装置69a～69cを利用して遊技履歴の管理結果が報知される。また、パチンコ機10の設定状態を変更することが可能な変更可能状態においては現状の設定値に対応する値が第3報知用表示装置69cにて表示される。なお、当該設定値に対応する値が第1報知用表示装置69aにて表示される構成としてもよく、第2報知用表示装置69bにて表示される構成としてもよい。また、変更可能状態となる前における設定値が第1～第3報知用表示装置69a～69cのうちの一の報知用表示装置にて表示されるとともに現状の設定値が第1～第3報知用表示装置69a～69cのうち他の一の報知用表示装置にて表示される構成としてもよい。

10

【0059】

内枠13の背面において主制御装置60の上方には、音声発光制御装置81が設けられている。音声発光制御装置81は、主制御装置60からの指示に従い音出力制御、発光制御及び表示制御装置82の制御を実行する。また、音声発光制御装置81は、第1装飾基板56及び第2装飾基板57に実装されているLEDチップの発光制御を実行する。

【0060】

図3に示すように、主制御装置60及び音声発光制御装置81を含めて内枠13の背面側を覆うようにして裏バックユニット15が設置されている。裏バックユニット15は、透明性を有する合成樹脂により形成された裏バック72を備えており、当該裏バック72

20

【0061】

払出機構部73は、遊技ホールの島設備から供給される遊技球が逐次補給されるタンク75と、当該タンク75に貯留された遊技球を払い出すための払出装置76と、を備えている。払出装置76より払い出された遊技球は、当該払出装置76の下流側に設けられた払出通路を通じて、上皿54a又は下皿55aに排出される。なお、払出機構部73には、例えば交流24ボルトの主電源が供給されるとともに、電源のON操作及びOFF操作を行うための電源スイッチを有する裏バック基板が搭載されている。

【0062】

制御装置集合ユニット74は、払出装置76を制御する機能を有する払出制御装置77と、各種制御装置等で要する所定の電力が生成されて出力されるとともに遊技者による発射操作装置28の操作に伴う遊技球の打ち出しの制御が行われる電源・発射制御装置78と、を備えている。これら払出制御装置77と電源・発射制御装置78とは、払出制御装置77がパチンコ機10後方となるように前後に重ねて配置されている。

30

【0063】

図7は装飾カバー58、59及び装飾基板56、57を取り除いた状態におけるパチンコ機10の正面図である。図1に示すように、第1装飾カバー58には、当該第1装飾カバー58の背面の上部、左下部及び右下部をパチンコ機10後方に起立させて、円柱状のカバー固定ボス58a～58cが一体形成されている。また、第2装飾カバー59には、当該第2装飾カバー59の背面の左部及び右部をパチンコ機10後方に起立させて、円柱状のカバー固定ボス59a、59bが一体形成されている。これらのカバー固定ボス58a～58c、59a、59bの起立先の端部にはネジ穴（図示略）が形成されている。図7に示すように、前扉枠14には、これらのカバー固定ボス58a～58c、59a、59bに対応させて、前扉枠14を前後に貫通する貫通孔14a～14eが形成されている。図1に示すように、第1装飾カバー58及び第2装飾カバー59は、カバー固定ボス58a～58c、59a、59bが前扉枠14の背面側からネジ固定されることにより前扉枠14に固定されている。

40

【0064】

<装飾基板56、57の構成>

次に、装飾基板56、57の構成について説明する。

50

【0065】

図8(a)は第1装飾基板56の一方側の板面である第1実装面84を示す平面図であり、図8(b)は第1装飾基板56に実装されているバイパスコンデンサ85の周辺領域86を拡大して示す第1装飾基板56の第1実装面84の平面図であり、図8(c)は第1装飾基板56に実装されている小型チップ抵抗器87の周辺領域88を拡大して示す第1装飾基板56の第1実装面84の平面図であり、図9は図8(a)のA-A線断面図である。また、図10(a)は第2装飾基板57の一方側の板面である第1実装面89を示す平面図であり、図10(b)は第2装飾基板57に実装されているバイパスコンデンサ97の周辺領域98を拡大して示す第2装飾基板57の第1実装面89の平面図であり、図10(c)は第2装飾基板57に実装されている小型チップ抵抗器101の周辺領域102を拡大して示す第2装飾基板57の第1実装面89の平面図である。

10

【0066】

装飾基板56, 57は、導電層と絶縁層とが交互に積層された構造を有する4層基板である。絶縁層としては、ガラスクロス基材に熱硬化性エポキシ樹脂を含浸させた複合材などが用いられる。導電層は、絶縁層の上又は下に配置された銅箔プレートをエッチングすることにより形成されている。

【0067】

図9に示すように、第1装飾基板56は、導電層として、第1装飾基板56の第1実装面84側に配置されている第1配線層91と、第1装飾基板56の他方側の板面である第2実装面95側に配置されている第2配線層92と、を備えている。また、第1装飾基板56は、第1配線層91及び第2配線層92の間に配置されている導電層として、GNDプレーン層93(グランドプレーン層又はグラウンドプレーン層)と、電源プレーン層94と、を備えている。第1配線層91及び第2配線層92には、銅箔プレートをエッチングすることによりランド及び配線パターンが形成されている。

20

【0068】

図示は省略するが、第2装飾基板57は、第1装飾基板56と同様に、導電層として、第1実装面89側に配置されている第1配線層と、第2装飾基板57の他方側の板面である第2実装面側に配置されている第2配線層と、を備えている。また、第2装飾基板57は、第1装飾基板56と同様に、第1配線層及び第2配線層の間に配置されている導電層として、GNDプレーン層(グランドプレーン層又はグラウンドプレーン層)と、電源プレーン層と、を備えている。第1配線層及び第2配線層には、銅箔プレートをエッチングすることによりランド及び配線パターンが形成されている。

30

【0069】

図1に示すように、第1装飾基板56の右側上部には、湾曲している窓部51の左下部に対応する階段状凹部56aが形成されている。また、第1装飾基板56の左側下部には、第1装飾カバー58のカバー固定ボス58bを避けるための切欠部56bが形成されている。第1装飾基板56に切欠部56bが設けられていることにより、カバー固定ボス58bを避けつつ、第1装飾カバー58後方の広い領域に第1装飾基板56を設けることが可能となっている。

【0070】

第1装飾基板56は、階段状凹部56a及び切欠部56bを有する異形基板である。第1装飾基板56は、矩形及び略矩形の基板ではない。図8(a)に示すように、第1装飾基板56の第1方向DR1(図8(a)における上下方向)における寸法は、第1装飾基板56の当該第1方向DR1に直交する第2方向DR2(図8(a)における左右方向)における寸法よりも大きい。

40

【0071】

図10(a)に示すように、第2装飾基板57は横長略楕円形に成形されている。第2装飾基板57は、矩形及び略矩形の基板ではない。第2装飾基板57の長軸方向LD(図10(a)における左右方向)における寸法は、第2装飾基板57の短軸方向SD(図10(a)における上下方向)における寸法よりも大きい。

50

【0072】

図8(a)に示すように、階段状凹部56aの上下方向略中央には突出部56cが設けられている。第1装飾基板56の上端部左側、突出部56c、下端部左側及び下端部右側には、第1装飾基板56を厚さ方向に貫通させて、第1装飾基板56を前扉枠14の前面にネジ固定可能とする固定貫通孔56d～56gが形成されている。また、図10(a)に示すように、第2装飾基板57の左部及び右部には、第2装飾基板57を厚さ方向に貫通させて、第2装飾基板57を前扉枠14にネジ固定可能とする固定貫通孔57a、57bが形成されている。

【0073】

図7に示すように、前扉枠14には、当該前扉枠14の前面に、装飾基板56、57(図8(a)及び図10(a))を固定可能とする円柱状の基板固定ボス103～108が一体形成されている。基板固定ボス103～108は、前扉枠14の前面からパチンコ機10前方に起立しており、当該基板固定ボス103～108の起立先の端部には装飾基板56、57をネジ固定可能とするネジ孔103a～108aが形成されている。装飾基板56、57は、パチンコ機10前方から基板固定ボス103～108にネジ固定されることにより、第1実装面84、89(図8(a)及び図10(a))がパチンコ機10前方を向くようにして、図1に示すように前扉枠14の前面に固定されている。

【0074】

既に説明したとおり、装飾基板56、57に搭載されているLEDチップの発光制御、及びスピーカ部53の音出力制御は、音声発光制御装置81(図3)にて行われる。図8(a)に示すように、第1装飾基板56には、第1実装面84とは逆側の板面である第2実装面95(図9)に、第1コネクタ111及び第2コネクタ112が実装されている。また、図10(a)に示すように、第2装飾基板57には、第1実装面89とは逆側の板面である第2実装面に、第3コネクタ113、第4コネクタ114及び第5コネクタ115が実装されている。

【0075】

第1コネクタ111には、音声発光制御装置81(図3)と第1装飾基板56とを電氣的に接続するハーネス(図示略)が装着されている。第2コネクタ112及び第3コネクタ113には、第1装飾基板56と第2装飾基板57とを電氣的に接続するハーネス(図示略)が装着されている。また、第4コネクタ114及び第5コネクタ115には、第2装飾基板57と左右一対のスピーカ部53とを電氣的に接続するハーネス(図示略)が装着されている。音声発光制御装置81は、第1装飾基板56に対して、第1装飾基板56に実装されているLEDチップの発光制御を行うための情報を出力する。また、音声発光制御装置81は、第1装飾基板56を介して第2装飾基板57に対して、第2装飾基板57に実装されているLEDチップの発光制御を行うための情報及びスピーカ部53の音出力制御を行うための情報を出力する。

【0076】

図7に示すように、前扉枠14には、第1～第5コネクタ111～115(図8(a)及び図10(a))に対応させて、前扉枠14を前後に貫通する第1～第5コネクタ挿通孔14f～14jが形成されている。装飾基板56、57(図8(a)及び図10(a))は、コネクタ111～115が対応するコネクタ挿通孔14f～14jに挿通されて前扉枠14の背面側に露出している状態で、前扉枠14に固定されている。第1～第5コネクタ111～115に対するハーネス(図示略)の着脱は、前扉枠14の背面側から行われる。

【0077】

図8(a)に示すように第1装飾基板56には、第1発光回路部121、第2発光回路部122及び第3発光回路部123が設けられている。また、図10(a)に示すように第2装飾基板57には、第4発光回路部124が設けられている。これらの発光回路部121～124は、複数のLEDチップを発光制御するための回路を備えている。

【0078】

発光回路部 1 2 1 ～ 1 2 4 の具体的な構成について、第 1 発光回路部 1 2 1 の構成を例に挙げて説明する。

【 0 0 7 9 】

図 1 1 は第 1 装飾基板 5 6 における第 1 発光回路部 1 2 1 の配線図である。図 1 1 に示すように、第 1 発光回路部 1 2 1 には、L E D ドライバ 1 2 6、バイパスコンデンサ 8 5、1 6 個の L E D チップ 1 2 7 ～ 1 4 2 及び 8 個の小型チップ抵抗器 8 7、1 4 3 ～ 1 4 9 が含まれている。また、図示は省略するが、第 2 ～ 第 4 発光回路部 1 2 2 ～ 1 2 4 にも L E D ドライバ、バイパスコンデンサ、複数の L E D チップ及び複数の小型チップ抵抗器が含まれている。なお、各発光回路部 1 2 1 ～ 1 2 4 に含まれる L E D チップの数は任意であり、各発光回路部 1 2 1 ～ 1 2 4 に含まれる小型チップ抵抗器の数は L E D ドライバと L E D チップとの接続態様に依りて決まる。

10

【 0 0 8 0 】

図 1 1 に示すように、L E D ドライバ 1 2 6 は、電源端子 1 5 1 と、クロック端子 1 5 2 と、データ端子 1 5 3 と、G N D 端子 1 5 4（グランド端子又はグラウンド端子）と、第 1 ～ 第 8 出力端子 1 5 5 ～ 1 6 2 と、を備えている。クロック端子 1 5 2 には、音声発光制御装置 8 1 から受信するクロック信号を入力する配線パターン 1 6 4 が電氣的に接続されているとともに、データ端子 1 5 3 には、音声発光制御装置 8 1 から受信する点灯制御データをを入力する配線パターン 1 6 5 が電氣的に接続されている。また、G N D 端子 1 5 4 には L E D ドライバ 1 2 6 を G N D プレーン層 9 3（図 9）に電氣的に接続するための第 2 配線パターン 1 7 2 b が接続されているとともに、電源端子 1 5 1 には、L E D ドライバ 1 2 6 の駆動電源を供給する第 4 配線パターン 1 7 2 d が電氣的に接続されている。

20

【 0 0 8 1 】

なお、本明細書における「端子」とは、対応するパッド（又はパット）と電氣的に接続するために電子部品（後述する小型チップ部品を含む。）に設けられた線状の金属部（例えば、L E D ドライバ 1 2 6 における電源端子 1 5 1 及び G N D 端子 1 5 4（図 8（b）））である。また、本明細書における「電極」とは、狭義には、対応するパッド（又はパット）と電氣的に面で接続させるために電子部品（後述する小型チップ部品を含む。）に設けられた金属部（例えば、バイパスコンデンサ 8 5 における後述する第 1 電極 8 5 a 及び第 2 電極 8 5 b（図 8（b）））であり、上記「端子」を含まない。一方、本明細書における「電極」とは、広義には、対応するパッド（又はパット）と電氣的に接続するために電子部品（後述する小型チップ部品を含む。）に設けられた金属部であり、上記「端子」を含む。

30

【 0 0 8 2 】

L E D ドライバ 1 2 6 は、音声発光制御装置 8 1 から受信する点灯制御データに基づいて、第 1 ～ 第 8 出力端子 1 5 5 ～ 1 6 2 に接続されている L E D チップ 1 2 7 ～ 1 4 2 の発光制御を行う。L E D ドライバ 1 2 6 の各出力端子 1 5 5 ～ 1 6 2 には、上述した 1 6 個の L E D チップ 1 2 7 ～ 1 4 2 のうち 2 つの L E D チップと、上述した 8 つの小型チップ抵抗器 8 7、1 4 3 ～ 1 4 9 のうち 1 つの小型チップ抵抗器とが電氣的に接続されている。小型チップ抵抗器 8 7、1 4 3 ～ 1 4 9 は、L E D チップ 1 2 7 ～ 1 4 2 に流れる電流を制限するために設けられている。小型チップ抵抗器 8 7、1 4 3 ～ 1 4 9 が設けられていることにより L E D チップ 1 2 7 ～ 1 4 2 を許容電流以下で駆動することができる。

40

【 0 0 8 3 】

図 1 2（a）はバイパスコンデンサ 8 5 の周辺を拡大して示す第 1 装飾基板 5 6 の第 1 実装面 8 4 側の斜視図であり、図 1 2（b）は小型チップ抵抗器 8 7 の周辺を拡大して示す第 1 装飾基板 5 6 の第 1 実装面 8 4 側の斜視図である。図 1 2（a）に示すように、バイパスコンデンサ 8 5 は、表面実装型のチップコンデンサであり、具体的には誘電体と電極とを多数積み重ねた積層セラミックコンデンサである。バイパスコンデンサ 8 5 は、略直方体であり、長手方向の両端部に一对の金属製の第 1 電極 8 5 a 及び第 2 電極 8 5 b を備えている。

50

【0084】

バイパスコンデンサ85は、当該バイパスコンデンサ85の厚さ方向に直交する平面に沿う長手方向（以下、「バイパスコンデンサ85の長手方向」ともいう。）の寸法が0.1mm以上であり0.9mm以下である小型チップ部品である。本明細書において、小型チップ部品とは、当該小型チップ部品の長手方向（以下、「小型チップ部品の長手方向」ともいう。）の寸法が0.1mm以上であり0.9mm以下である電子部品である。小型チップ部品の長手方向の寸法が0.9mm以下であることにより、第1装飾基板56において当該小型チップ部品が占有する面積を抑えることができる。これにより、第1装飾基板56において当該小型チップ部品以外の電子部品を実装する領域の面積を広く確保することができる。また、第1装飾基板56と電子部品の実装密度が高い基板との間で実装される電子部品を小型チップ部品に共通化することができる。小型チップ部品の長手方向の寸法が0.1mm以上であることにより、小型チップ部品と第1装飾基板56との接続箇所における機械的強度及び当該小型チップ部品自体の機械的強度が低下し過ぎてしまうことを防止できる。ここで、小型チップ部品の接続箇所には、小型チップ部品の電極に電氣的に接続されるパッド、電極とパッドとを電氣的に接続する半田フィレット、及びパッドから引き出されている配線パターンを含む。小型チップ部品の長手方向の寸法が0.1mm以上であることにより、小型チップ部品の実装漏れの有無を目視で確認することが困難となってしまうことを防止できる。小型チップ部品の長手方向の寸法は、0.3mm以上であり0.8mm以下であることが好ましい。小型チップ部品の長手方向の寸法が0.8mm以下であることにより、第1装飾基板56において当該小型チップ部品が占有する面積を低減することができる。小型チップ部品の長手方向の寸法が0.3mm以上であることにより、小型チップ部品と第1装飾基板56との接続箇所における機械的強度及び小型チップ部品自体の機械的強度を高めることができる。また、小型チップ部品の実装漏れの有無を確認するための工程を容易化することができる。小型チップ部品の長手方向の寸法は、0.4mm以上であり0.7mm以下であることがさらに好ましい。小型チップ部品の長手方向の寸法が0.7mm以下であることにより、第1装飾基板56において当該小型チップ部品が占有する面積をさらに低減することができる。小型チップ部品の長手方向の寸法が0.4mm以上であることにより、小型チップ部品と第1装飾基板56との接続箇所における機械的強度及び小型チップ部品自体の機械的強度を高め、当該接続箇所が破損する可能性を低減することができるとともに、小型チップ部品自体が破損してしまう可能性を低減することができる。また、小型チップ部品の長手方向の寸法が0.4mm以上であることにより、小型チップ部品の実装漏れの有無を目視で確認する場合における確認精度を高めることができる。

【0085】

バイパスコンデンサ85は、厚さ方向に直交する平面に沿う長手方向の寸法が略0.6mmであるとともに、厚さ方向に直交する平面に沿う短手方向（以下、「短手方向」ともいう。）の寸法及び厚さ方向の寸法が略0.3mmである小型チップ部品である。バイパスコンデンサ85の長手方向の寸法が0.7mm以下であることにより、第1装飾基板56において当該バイパスコンデンサ85が占有する面積を低減することができる。バイパスコンデンサ85の長手方向の寸法が0.4mm以上であることにより、バイパスコンデンサ85と第1装飾基板56との接続箇所における機械的強度及びバイパスコンデンサ85自体の機械的強度を高め、当該接続箇所が破損する可能性を低減することができるとともに、バイパスコンデンサ85自体が破損してしまう可能性を低減することができる。また、バイパスコンデンサ85の長手方向の寸法が0.4mm以上であることにより、バイパスコンデンサ85の実装漏れの有無を目視で確認する場合における確認精度を高めることができる。なお、バイパスコンデンサ85の長手方向の寸法が0.6mmよりも小さい構成（例えば0.4mmである構成）であってもよく、バイパスコンデンサ85の短手方向の寸法が0.3mmよりも小さい構成（例えば0.2mmである構成）であってもよく、厚さ方向の寸法が0.3mmよりも小さい構成（例えば0.2mmである構成）であってもよい。

10

20

30

40

50

【0086】

第1装飾基板56には、第1実装面84側に、バイパスコンデンサ85の第1電極85aに対応する第1パッド171a（又は第1パット）と、第2電極85bに対応する第2パッド171b（又は第2パット）とが設けられている。第1パッド171a及び第2パッド171bは一对である。第1パッド171aからは2本の配線パターン172a、172bが引き出されているとともに、第2パッド171bからは2本の配線パターン172c、172dが引き出されている。これらのパッド171a、171b及び配線パターン172a～172dは、1枚の銅箔プレートをエッチングすることにより一体的に形成されている。

【0087】

バイパスコンデンサ85は、電極85a、85bが対応するパッド171a、171bに半田付けされることにより第1装飾基板56の第1実装面84側に実装されている。第1パッド171aの上には、第1電極85aと第1パッド171aとを電氣的に接続する半田フィレット173aが形成されているとともに、第2パッド171bの上には、第2電極85bと第2パッド171bとを電氣的に接続する半田フィレット173bが形成されている。半田フィレット173a、173bは、パッド171a、171b上に塗布された半田ペーストが加熱されて溶融半田となり、その後に冷却されて固化することにより形成されている。バイパスコンデンサ85の長手方向において、第1電極85aは第1パッド171aの略中央に固定されているとともに、第2電極85bは第2パッド171bの略中央に固定されている。

【0088】

図8（b）に示すように、バイパスコンデンサ85の第1電極85aに接続されている第1パッド171aから引き出された第1配線パターン172aは第1装飾基板56に設けられたビアホール174を介してGNDプレーン層93（図9）に電氣的に接続されているとともに、当該第1パッド171aから引き出された第2配線パターン172bはLEDドライバ126のGND端子154に電氣的に接続されている。また、バイパスコンデンサ85の第2電極85bに電氣的に接続されている第2パッド171bから引き出された第3配線パターン172cは第1装飾基板56に設けられたビアホール175を介して電源プレーン層94（図9）に電氣的に接続されているとともに、当該第2パッド171bから引き出された第4配線パターン172dはLEDドライバ126の電源端子151に電氣的に接続されている。このように、第1パッド171aはLEDドライバ126のGND端子154とGNDプレーン層93との間に配置されているとともに、第2パッド171bはLEDドライバ126の電源端子151と電源プレーン層94との間に配置されている。

【0089】

バイパスコンデンサ85は、電荷を蓄積可能であり、LEDドライバ126の駆動電源に含まれているノイズ成分の山部分を充電で小さくするとともに当該ノイズ成分の谷部分を放電で小さくする。このように、バイパスコンデンサ85は、LEDドライバ126の駆動電源に含まれているノイズ成分を吸収する。

【0090】

LEDドライバ126の電源端子151と電源プレーン層94との間にバイパスコンデンサ85が配置されていることにより、音声発光制御装置81からLEDドライバ126に供給される駆動電源に含まれているノイズ成分のLEDドライバ126への影響を低減することができる。図8（b）に示すように、バイパスコンデンサ85は、当該バイパスコンデンサ85とLEDドライバ126の電源端子151との間に他のICなどの電子部品が存在しないように、電源端子151に近づけて配置されている。これにより、LEDドライバ126の電源端子151に供給される駆動電源に含まれているノイズ成分がバイパスコンデンサ85に吸収される可能性を高めることができるとともに、LEDドライバ126が当該ノイズ成分の影響を受けて誤作動してしまう可能性を低減することができる。バイパスコンデンサ85と電源端子151との間に他のICが存在していない構成であ

るため、LEDドライバ126から発生したノイズ成分をバイパスコンデンサ85に吸収させて、当該ノイズ成分が他のICを誤作動させてしまうことを防止できる。また、バイパスコンデンサ85と電源端子151との間に他の電子部品が存在していない構成であるため、LEDドライバ126から発生したノイズ成分をバイパスコンデンサ85に吸収させて、当該ノイズ成分が他の電子部品を誤作動させてしまうことを防止できる。

【0091】

図12(b)に示すように、小型チップ抵抗器87は、バイパスコンデンサ85(図12(a))と同様に、略直方体であり、長手方向の両端部に一对の金属製の第1電極87a及び第2電極87bを備えている。小型チップ抵抗器87は、バイパスコンデンサ85と同様に、当該小型チップ抵抗器87の厚さ方向に直交する平面に沿う長手方向(以下、「小型チップ抵抗器87の長手方向」ともいう。)の寸法が0.1mm以上であり0.9mm以下である小型チップ部品である。小型チップ抵抗器87は、厚さ方向に直交する平面に沿う長手方向の寸法が略0.6mmであるとともに、厚さ方向に直交する平面に沿う短手方向(以下、「短手方向」ともいう。)の寸法及び厚さ方向の寸法が略0.3mmである小型チップ部品である。小型チップ抵抗器87の長手方向の寸法が0.7mm以下であることにより、第1装飾基板56において当該小型チップ抵抗器87が占有する面積を低減することができる。小型チップ抵抗器87の長手方向の寸法が0.4mm以上であることにより、小型チップ抵抗器87と第1装飾基板56との接続箇所における機械的強度及び小型チップ抵抗器87自体の機械的強度を高め、当該接続箇所が破損する可能性を低減することができるとともに、小型チップ抵抗器87自体が破損してしまう可能性を低減することができる。また、小型チップ抵抗器87の長手方向の寸法が0.4mm以上であることにより、小型チップ抵抗器87の実装漏れの有無を目視で確認する場合における確認精度を高めることができる。なお、小型チップ抵抗器87の長手方向の寸法が0.6mmよりも小さい構成(例えば0.4mmである構成)であってもよく、小型チップ抵抗器87の短手方向の寸法が0.3mmよりも小さい構成(例えば0.2mmである構成)であってもよく、厚さ方向の寸法が0.3mmよりも小さい構成(例えば0.2mmである構成)であってもよい。

【0092】

第1装飾基板56には、第1実装面84側に、小型チップ抵抗器87の第1電極87aに対応する第1パッド176a(又は第1パット)と、第2電極87bに対応する第2パッド176b(又は第2パット)とが設けられている。第1パッド176a及び第2パッド176b是一对である。第1パッド176aからは1本の配線パターン181aが引き出されているとともに、第2パッド176bからは1本の配線パターン181bが引き出されている。これらのパッド176a、176b及び配線パターン181a、181bは、1枚の銅箔プレートをエッチングすることにより一体的に形成されている。

【0093】

小型チップ抵抗器87は、電極87a、87bが対応するパッド176a、176bに半田付けされることにより第1装飾基板56の第1実装面84側に実装されている。第1パッド176aの上には、第1電極87aと第1パッド176aとを電氣的に接続する半田フィレット177aが形成されているとともに、第2パッド176bの上には、第2電極87bと第2パッド176bとを電氣的に接続する半田フィレット177bが形成されている。半田フィレット177a、177bは、パッド176a、176b上に塗布された半田ペーストが加熱されて溶融半田となり、その後冷却されて固化することにより形成されている。小型チップ抵抗器87の長手方向において、第1電極87aは第1パッド176aの略中央に固定されているとともに、第2電極87bは第2パッド176bの略中央に固定されている。

【0094】

図8(c)に示すように、LEDチップ142は表面実装型のチップ部品である。LEDチップ142は、略直方体であり、長手方向の両端部に一对の金属製の第1電極142a及び第2電極142bを備えている。また、第1装飾基板56には、これら第1電極14

2 aに対応する銅製の第1パッド178 a (又は第1パット)と、第2電極142 bに対応する銅製の第2パッド178 b (又は第2パット)とが設けられている。第1パッド178 a及び第2パッド178 bは一对である。

【0095】

小型チップ抵抗器87の第1パッド176 aから引き出されている第1配線パターン181 aはLEDチップ142の第2パッド178 bに電氣的に接続されている。また、小型チップ抵抗器87の第2パッド176 bから引き出されている第2配線パターン181 bはLEDドライバ126の第8出力端子162に電氣的に接続されている。

【0096】

上述したとおり、装飾基板56, 57には、コネクタ111~115、LEDドライバ126、LEDチップ127~142、バイパスコンデンサ85, 97及び小型チップ抵抗器87, 101, 143~149などの電子部品が実装されている。これらの電子部品のうち小型チップ部品(バイパスコンデンサ85, 97及び小型チップ抵抗器87, 101, 143~149)の外寸は他の電子部品の外寸よりも小さく、小型チップ部品の電極とパッド(又はパット)との接触面積は、他の電子部品における電極とパッド(又はパット)との接触面積よりも小さい。このため、装飾基板56, 57に実装されている各種電子部品のうち小型チップ部品と装飾基板56, 57との接続箇所は、他の電子部品と装飾基板56, 57との接続箇所と比較して、機械的強度が低い。本明細書において、小型チップ部品と装飾基板56, 57との接続箇所には、小型チップ部品の電極に電氣的に接続されているパッドと、小型チップ部品の電極とパッドとを電氣的に接続する半田フィレットと、パッドから引き出されている配線パターンと、を含む。具体的には、バイパスコンデンサ85と第1装飾基板56との接続箇所には、バイパスコンデンサ85の電極85a, 85bに電氣的に接続されているパッド171a, 171bと、バイパスコンデンサ85の電極85a, 85bとパッド171a, 171bとを電氣的に接続する半田フィレット173a, 173bと、パッド171a, 171bから引き出されている配線パターン172a~172dと、を含む。また、小型チップ抵抗器87と第1装飾基板56との接続箇所には、小型チップ抵抗器87の電極87a, 87bに電氣的に接続されているパッド176a, 176bと、小型チップ抵抗器87の電極87a, 87bとパッド176a, 176bとを電氣的に接続する半田フィレット177a, 177bと、パッド176a, 176bから引き出されている配線パターン181a, 181bと、を含む。

【0097】

LEDドライバ126及びLEDチップ127~142などの電子部品よりも小さい小型チップ部品(バイパスコンデンサ85, 97及び小型チップ抵抗器87, 101, 143~149)を使用することにより装飾基板56, 57においてコンデンサ及び抵抗器が占有する面積を低減することができる一方、装飾基板56, 57に歪みが生じた場合に小型チップ部品と装飾基板56, 57との接続箇所の破損が発生し易くなってしまうこと、及び小型チップ部品自体の破損が発生し易くなってしまうことが問題となる。本明細書において、小型チップ部品と装飾基板56, 57との接続箇所の破損には、小型チップ部品の電極とパッド(又はパット)とを電氣的に接続する半田フィレットにクラックが入る破損、当該半田フィレットが剥がれる破損、装飾基板56, 57からパッドが剥がれる破損、及び装飾基板56, 57からパッド周辺の配線パターンが剥がれる破損が含まれる。また、本明細書において、小型チップ部品自体の破損には、小型チップ部品にクラックが入る破損、及び小型チップ部品の内部構造(例えばバイパスコンデンサ85, 97の積層構造)が破壊される破損が含まれる。

【0098】

小型チップ部品が実装された状態の装飾基板56, 57に歪みが生じ得る場合として、装飾基板56, 57が前扉枠14にネジ固定される場合、装飾基板56, 57の第2実装面95に実装されているコネクタ111~115に対してハーネス(図示略)が着脱される場合、及び使用中に第1装飾基板56に実装されているLEDドライバ126やLEDチップ127~142などの電子部品が発熱し、当該熱によって装飾基板56, 57に熱

的応力が作用する場合が挙げられる。また、複数の装飾基板 56, 57 を含む集合基板に小型チップ部品を含む電子部品を実装した後に当該集合基板を分割して複数の装飾基板 56, 57 を取り出す製造法において、集合基板を分割する場合にも小型チップ部品が実装された状態の装飾基板 56, 57 に歪みが生じ得る。これらの場合には、装飾基板 56, 57 に対して曲げ応力が作用するおそれがあるとともに、装飾基板 56, 57 に対してねじり応力が作用するおそれがある。

【0099】

図 13 (a) はバイパスコンデンサ 85 の周辺領域 182 (図 8 (b)) を拡大して示す第 1 装飾基板 56 の第 1 実装面 84 の平面図であり、図 13 (b) は当該周辺領域 182 のパッド 171a, 171b と溶ダーレジスト 222 との関係を説明するための説明図である。また、図 13 (c) は本実施形態において発生し得るバイパスコンデンサ 85 の移動態様を説明するための説明図であり、図 13 (d) は比較例において発生し得るバイパスコンデンサ 85 の移動態様を説明するための説明図である。なお、図 13 (b) では溶ダーレジスト 222 にハッチを付して表示している。

10

【0100】

図 13 (a) に示すように、バイパスコンデンサ 85 の第 1 電極 85a 及び第 2 電極 85b に対応する第 1 パッド 171a 及び第 2 パッド 171b は略矩形に成形されている。図 13 (b) に示すように、第 1 パッド 171a 及び第 2 パッド 171b は、互いに同一形状及び同一サイズである。パッド 171a, 171b の縦寸法 LA1 は、略 0.35 mm であり、バイパスコンデンサ 85 の短手方向の寸法 (略 0.3 mm) よりも大きい。一対のパッド 171a, 171b が互いに同一形状及び同一サイズであることにより、当該一対のパッド 171a, 171b 上に塗布される半田ペーストの量を略同一とすることができる。なお、パッド 171a, 171b の縦寸法 LA1 がバイパスコンデンサ 85 の短手方向の寸法と同一である構成としてもよく、パッド 171a, 171b の縦寸法 LA1 がバイパスコンデンサ 85 の短手方向の寸法よりも小さい構成としてもよい。

20

【0101】

パッド 171a, 171b の横寸法 LA2 は略 0.32 mm である。第 1 パッド 171a 及び第 2 パッド 171b は、バイパスコンデンサ 85 (図 13 (a)) の長手方向 (第 1 方向 DR1) に所定の間隔 LA3 (具体的には略 0.28 mm) で離間させて設けられている。第 1 パッド 171a の第 2 パッド 171b 側の外縁と、第 2 パッド 171b の第 1 パッド 171a 側の外縁との距離 (所定の間隔 LA3) は、バイパスコンデンサ 85 の長手方向における寸法 (略 0.6 mm) の略 1/3 (0.2 mm) ~ 略 1/2 (略 0.3 mm) の範囲に設定されている。これにより、バイパスコンデンサ 85 の長手方向において、当該バイパスコンデンサ 85 の第 1 電極 85a が第 1 パッド 171a の略中央に位置するとともに第 2 電極 85b が第 2 パッド 171b の略中央に位置する態様で、当該バイパスコンデンサ 85 を第 1 装飾基板 56 に実装することができる。

30

【0102】

第 1 パッド 171a と第 2 パッド 171b との間に溶ダーレジスト 222 は塗布されていない。第 1 パッド 171a 及び第 2 パッド 171b の間の狭い領域に溶ダーレジスト 222 を塗布する構成とすると、溶ダーレジスト 222 の塗布領域にずれが生じた場合等にパッド 171a, 171b の一部又は全部が溶ダーレジスト 222 に覆われる不良品の発生確率が高まってしまう。これに対して、第 1 パッド 171a と第 2 パッド 171b との間に溶ダーレジスト 222 を塗布しない構成であることにより、これらのパッド 171a, 171b の一部又は全部が溶ダーレジスト 222 に覆われることを防止して、これらのパッド 171a, 171b の全域に半田ペーストを付着させることができる。これにより、第 1 パッド 171a と第 1 電極 85a との接続面積を確保して第 1 パッド 171a と第 1 電極 85a との接続箇所の機械的強度を確保することができるとともに、第 2 パッド 171b と第 2 電極 85b との接続面積を確保して第 2 パッド 171b と第 2 電極 85b との接続箇所の機械的強度を確保することができる。

40

【0103】

50

図13(a)に示すように、一対のパッド171a, 171bはバイパスコンデンサ85の長手方向である第1方向DR1に離間させて設けられているため、リフロー工程において第1装飾基板56をリフロー炉に搬送する場合には、第1装飾基板56を当該第1方向DR1に直交する第2方向DR2に搬送することにより、当該一対のパッド171a, 171b上に塗布されている半田ペーストの加熱を略同時に開始させることができる。

【0104】

パッド171a, 171bに塗布された半田ペーストは、リフロー炉において加熱されて液状の溶融半田となる。溶融半田はバイパスコンデンサ85の電極85a, 85bを浮かせて引き寄せる。半田ペーストにはフラックス成分が含まれており、溶融半田はパッド171a, 171bの上で流動する。また、溶融半田からはガスが放出される。一対のパッド171a, 171bのうち一方のパッド171aにおいて他方のパッド171bよりも先に半田ペーストが溶融した場合、バイパスコンデンサ85の一対の電極85a, 85bのうち一方の電極85aのみが溶融半田と接触している状態となり、溶融半田の表面張力によりバイパスコンデンサ85の電極85a, 85bに作用する力の均衡が崩れる。そして、バイパスコンデンサ85が第1装飾基板56の法線方向を軸として回転するバイパスコンデンサ85の回転が発生し易くなってしまうとともに、バイパスコンデンサ85が一方のパッド171aの上に一方の電極85aで略垂直に立ち上がる所謂チップ立ちが発生し易くなってしまう。このように、一対のパッド171a, 171b間で半田ペーストが溶融するタイミングに差が生じた場合には、バイパスコンデンサ85の回転及びチップ立ちが発生し易くなってしまう。これに対して、リフロー工程において第1装飾基板56を第2方向DR2に搬送して一対のパッド171a, 171b上に塗布されている半田ペーストの加熱を略同時に開始させることにより、当該一対のパッド171a, 171b間において半田ペーストが溶融するタイミングを揃えることができるとともに、バイパスコンデンサ85の回転及びチップ立ちの発生を防止することができる。

【0105】

図8(b)に示すように、バイパスコンデンサ85は、当該バイパスコンデンサ85の長手方向が第1方向DR1に平行となる態様で、第1装飾基板56に実装されている。図8(c)に示すように、小型チップ抵抗器87は、当該小型チップ抵抗器87の長手方向が第1方向DR1に平行となる態様で、第1装飾基板56に実装されている。図示は省略するが、小型チップ抵抗器143~149も、当該小型チップ抵抗器143~149の長手方向が第1方向DR1に平行となる態様で、第1装飾基板56に実装されている。このように、小型チップ部品（バイパスコンデンサ85及び小型チップ抵抗器87, 143~149）は、当該小型チップ部品の長手方向が第1方向DR1に平行となる態様で、第1装飾基板56に実装されている。

【0106】

図8(b), (c)に示すように、バイパスコンデンサ85の電極85a, 85bに対応するパッド171a, 171bの離間方向、及び小型チップ抵抗器87の電極87a, 87bに対応するパッド176a, 176bの離間方向は、第1方向DR1である。複数の小型チップ部品においてパッド171a, 171b, 176a, 176bの離間方向が共通している。このため、リフロー工程において第1装飾基板56を当該共通の離間方向（第1方向DR1）に直交する方向（第2方向DR2）又は略直交する方向に搬送することにより、バイパスコンデンサ85の一対の電極85a, 85bに対応する一対のパッド171a, 171bの上に塗布されている半田ペーストの加熱が開始されるタイミングを揃えることができるとともに、小型チップ抵抗器87の一対の電極87a, 87bに対応する一対のパッド176a, 176bの上に塗布されている半田ペーストの加熱が開始されるタイミングを揃えることができる。これにより、複数の小型チップ部品の回転及びチップ立ちの発生を防止することができる。

【0107】

バイパスコンデンサ85の電極85a, 85bに対応するパッド171a, 171bにおいて、配線パターン172a~172dが引き出されている箇所（配線パターン172

a～172dの引き出し位置)は、熱が配線パターン172a～172dに逃げ易いため、配線パターン172a～172dが引き出されていない箇所と比較して、リフロー工程の加熱初期段階における温度上昇が遅れ易い。また、パッド171a, 171bと比較して大面積であるGNDプレーン層93又は電源プレーン層94に接続されている第1配線パターン172a及び第3配線パターン172cは、当該GNDプレーン層93又は電源プレーン層94に接続されていない第2配線パターン172b及び第4配線パターン172dと比較して、加熱初期段階における温度上昇が遅れる。このため、第1パッド171aにおいてGNDプレーン層93に接続されている第1配線パターン172aが引き出されている箇所は、第2配線パターン172bが引き出されている箇所と比較して、加熱初期段階における温度上昇が遅れ易い。また、第2パッド171bにおいて電源プレーン層94に接続されている第3配線パターン172cが引き出されている箇所は、第4配線パターン172dが引き出されている箇所と比較して、加熱初期段階における温度上昇が遅れ易い。リフロー工程では、一対のパッド171a, 171bから引き出されている配線パターン172a～172dの数、引き出し位置及び接続先の影響を受けて加熱初期段階におけるパッド171a, 171b内の温度分布が変化する。また、一対のパッド171a, 171bから引き出されている配線パターン172a～172dの引き出し方向も加熱初期段階におけるパッド171a, 171b内の温度分布に影響を及ぼす可能性がある。詳細は後述するが、本実施形態における第1装飾基板56では、一対のパッド171a, 171b間で加熱初期段階にパッド171a, 171b内の温度分布に差が生じないように、一対のパッド171a, 171bから引き出されている配線パターン172a～172dの数、引き出し位置、接続先及び引き出し方向が設定されている。

【0108】

図13(d)に示すように、比較例におけるバイパスコンデンサ183では、第1パッド184a(又は第1パット)の右端から右方に向けて第1配線パターン185aが引き出されているとともに、当該第1パッド184aの左端から左方に向けて第2配線パターン185bが引き出されている。比較例における第1配線パターン185aは、既に説明した本実施形態の第1配線パターン172aと同様に、ビアホール174を介してGNDプレーン層93(図9)に電氣的に接続される配線パターンであるとともに、比較例における第2配線パターン185bは、既に説明した本実施形態における第2配線パターン172bと同様に、LEDドライバ126のGND端子154に電氣的に接続される配線パターンである。また、第2パッド184b(又は第2パット)の下端から下方に向けて第3配線パターン185cが引き出されているとともに、当該第2パッド184bの左端から左方に向けて第4配線パターン185dが引き出されている。比較例における第3配線パターン185cは、既に説明した本実施形態の第3配線パターン172cと同様に、ビアホール175を介して電源プレーン層94(図9)に電氣的に接続される配線パターンであるとともに、比較例における第4配線パターン172dは、既に説明した本実施形態の第4配線パターン172dと同様に、LEDドライバ126の電源端子151に電氣的に接続される配線パターンである。第1パッド184aにおいて、第1配線パターン185a及び第2配線パターン185bが引き出されている箇所(第1パッド184aの右端部及び左端部)は、加熱初期段階における温度上昇が遅れ易い。特に、GNDプレーン層93に接続されている第1配線パターン185aが引き出されている箇所(第1パッド184aの左端部)の温度上昇が遅れ易い。また、第2パッド184bにおいて、第3配線パターン185c及び第4配線パターン185dが引き出されている箇所(第2パッド184bの下端部及び左端部)は、加熱初期段階における温度上昇が遅れ易い。特に、電源プレーン層94に接続されている第3配線パターン185cが引き出されている箇所(第2パッド184bの下端部)の温度上昇が遅れ易い。このため、リフロー工程の加熱初期段階では、第2パッド184bの右側上部の温度が上昇し易い。第2パッド184bの右側上部のみで半田ペーストが溶融している状態が発生すると、図13(d)に示すように、第2パッド184bの右側上部が回転の中心となるとともに第1装飾基板56の法線方向が回転軸となってバイパスコンデンサ183が回転し、当該バイパスコンデンサ183

が傾いた状態で第1装飾基板56に実装されてしまうおそれがある。この場合には、第1パッド184aと第1電極183aとの半田フィレット186による接続面積が小さくなってしまうため、接続不良を引き起こすおそれがある。また、バイパスコンデンサ183の回転により第1パッド184aと第1電極183aとが電氣的に接触していない状態でバイパスコンデンサ183が実装されてしまう可能性もある。さらにまた、第1パッド184aの上にバイパスコンデンサ183が1つの電極183aで立ち上がるチップ立ちが発生し易くなってしまう。このように、第1パッド184a及び第2パッド184bから引き出されている配線パターン185a～185dの引き出し位置が相違している比較例では、バイパスコンデンサ183の実装不良が発生し易くなってしまう。

【0109】

これに対して、本実施形態における第1装飾基板56では、図13(a)に示すように、第1配線パターン172aが第1パッド171aから右方向に引き出されているとともに、第3配線パターン172cが第2パッド171bから右方向に引き出されている。また、第2配線パターン172bが第1パッド171aから左方向に引き出されているとともに、第4配線パターン172dが第2パッド171bから左方向に引き出されている。第1パッド171a及び第2パッド171bから同じ数（具体的には2本）の配線パターン172a～172dが引き出されている構成において、第1パッド171aの中心から見て第1配線パターン172aが引き出されている当該第1パッド171aの辺が存在する方向（右方向）は、第2パッド171bの中心から見て第3配線パターン172cが引き出されている当該第2パッド171bの辺が存在する方向（右方向）と同一の方向であるとともに、第1パッド171aの中心から見て第2配線パターン172bが引き出されている当該第1パッド171aの辺が存在する方向（左方向）は、第2パッド171bの中心から見て第4配線パターン172dが引き出されている当該第2パッド171bの辺が存在する方向（左方向）と同一の方向である。これにより、リフロー工程の加熱初期段階において、一对のパッド171a、171b内の温度分布に差が生じることを防止できるとともに、バイパスコンデンサ85の回転及びチップ立ちの発生を防止できる。

【0110】

第1装飾基板56には小型チップ部品よりも厚さ方向に直交する平面に沿う長手方向の寸法が大きいコンデンサ（図示略）が複数搭載されており、これらのコンデンサの一部では、コンデンサの第1電極に電氣的に接続される第1パッド（又は第1パット）の中心から見て第1配線パターンが引き出されている当該第1パッドの辺が存在する方向が、当該コンデンサの第2電極に電氣的に接続される第2パッド（第2パット）の中心から見て第3配線パターンが引き出されている当該第2パッドの辺が存在する方向とは異なっている。小型チップ部品であるバイパスコンデンサ85では、第1パッド171aの中心から見て第1配線パターン172aが引き出されている当該第1パッド171aの辺が存在する方向と、第2パッド171bの中心から見て第3配線パターン172cが引き出されている当該第2パッド171bの辺が存在する方向とを同一の方向とするとともに、第1パッド171aの中心から見て第2配線パターン172bが引き出されている当該第1パッド171aの辺が存在する方向と、第2パッド171bの中心から見て第4配線パターン172dが引き出されている当該第2パッド171bの辺が存在する方向（左方向）とを同一の方向とすることにより、当該バイパスコンデンサ85の回転及びチップ立ちの発生が防止されている。

【0111】

図8(b)に示すように、第1パッド171aにおいて、ビアホール174を介してGNDプレーン層93（図9）に電氣的に接続されている第1配線パターン172aの引き出し位置は当該第1パッド171aの右端における上下方向略中央であるとともに、第2パッド171bにおいて、ビアホール175を介して電源プレーン層94（図9）に電氣的に接続されている第3配線パターン172cの引き出し位置は当該第2パッド171bの右端における上下方向略中央である。GNDプレーン層93は第1パッド171aよりも広い面積を有しているとともに、電源プレーン層94は第2パッド171bよりも広い

面積を有している。

【0112】

第1パッド171aが第1配線パターン172aを介して当該第1パッド171aよりも面積の広いGNDプレーン層93に電氣的に接続されているとともに、第2パッド171bが第3配線パターン172cを介して当該第2パッド171bよりも面積の広い電源プレーン層94に電氣的に接続されている構成において、第1パッド171aの4辺のうち当該第1パッド171aの中心から見て第1配線パターン172aが引き出されている辺が存在する方向（右方向）は、第2パッド171bの4辺のうち当該第2パッド171bの中心から見て第3配線パターン172cが引き出されている辺が存在する方向（右方向）と同一の方向である。これにより、リフロー工程の加熱初期段階において、一対のパッド171a、171b内の温度分布に差が生じる可能性が低減されている。

10

【0113】

図13(a)に示すように、第1パッド171aの右端から右方に引き出されている第1配線パターン172aの幅寸法は、第2パッド171bの右端から右方に引き出されている第3配線パターン172cの幅寸法と略同一である。このため、これらの配線パターン172a、172cの幅寸法が異なる構成と比較して、リフロー工程の加熱初期段階において一対のパッド171a、171b内の温度分布に差が生じる可能性が低減されている。また、第1パッド171aの左端から左方に引き出されている第2配線パターン172bの幅寸法は、第2パッド171bの左端から左方に引き出されている第4配線パターン172dの幅寸法と略同一である。このため、これらの配線パターン172b、172dの幅寸法が異なる構成と比較して、リフロー工程の加熱初期段階において一対のパッド171a、171b内の温度分布に差が生じる可能性が低減されている。

20

【0114】

既に説明したとおり、GNDプレーン層93に電氣的に接続されている第1配線パターン172aは第1パッド171aの右端から引き出されているため、第1パッド171aの右辺は当該第1パッド171aの左辺よりも加熱初期段階における温度上昇が遅れ易い。また、電源プレーン層94に接続されている第3配線パターン172cは第2パッド171bの右端から引き出されているため、第2パッド171bの右辺は当該第2パッド171bの左辺よりも加熱初期段階における温度上昇が遅れ易い。第1パッド171aから引き出されている配線パターン172a、172cの数は第2パッド171bから引き出されている配線パターン172b、172dの数と同じである。また、第1パッド171aの4辺のうち当該第1パッド171aの中心から見て第1配線パターン172aが引き出されている辺が存在する方向は、第2パッド171bの4辺のうち当該第2パッド171bの中心から見て第3配線パターン172cが引き出されている辺が存在する方向と同一の方向であるとともに、第1パッド171aの4辺のうち当該第1パッド171aの中心から見て第2配線パターン172bが引き出されている辺が存在する方向は、第2パッド171bの4辺のうち当該第2パッド171bの中心から見て第4配線パターン172dが引き出されている辺が存在する方向と同一の方向である。これにより、第1パッド171a上の溶融半田の表面張力によりバイパスコンデンサ85の第1電極85aに作用する力と、第2パッド171b上の溶融半田の表面張力によりバイパスコンデンサ85の第2電極85bに作用する力とを均衡させることができる。このため、仮に、一対のパッド171a、171bにおいて、半田ペーストの左側部のみが先に溶融した場合においても、図13(c)に示すように、バイパスコンデンサ85の移動態様を平行移動とし、バイパスコンデンサ85の回転を阻止することができる。これにより、第1パッド171aと第1電極85aとの半田フィレット173aによる接続面積の減少の程度を抑えることができるとともに、第2パッド171bと第2電極85bとの半田フィレット173bによる接続面積の減少の程度を抑えることができる。

30

40

【0115】

図14(a)は小型チップ抵抗器87の周辺領域187（図8(c)）を拡大して示す第1装飾基板56の第1実装面84の平面図であり、図14(b)は当該周辺領域187

50

のパッド176a, 176bとソルダーレジスト222との関係を説明するための説明図である。また、図14(c)は本実施形態において発生し得る小型チップ抵抗器87の移動態様を説明するための説明図であり、図14(d)は比較例において発生し得る小型チップ抵抗器191の移動態様を説明するための説明図である。なお、図14(b)ではソルダーレジスト222にハッチを付して表示している。

【0116】

図14(a)に示すように、小型チップ抵抗器87の第1電極87a及び第2電極87bに対応する第1パッド176a及び第2パッド176bは略矩形に成形されている。図14(b)に示すように、第1パッド176a及び第2パッド176bは、互いに同一形状及び同一サイズである。パッド176a, 176bの縦寸法LB1は、略0.35mmであり、小型チップ抵抗器87の短手方向の寸法(略0.3mm)よりも大きい。一对のパッド176a, 176bが互いに同一形状及び同一サイズであることにより、当該一对のパッド176a, 176b上に塗布される半田ペーストの量を略同一とすることができる。なお、パッド176a, 176bの縦寸法LB1が小型チップ抵抗器87の短手方向の寸法と同一である構成としてもよく、パッド176a, 176bの縦寸法LB1が小型チップ抵抗器87の短手方向の寸法よりも小さい構成としてもよい。

【0117】

パッド176a, 176bの横寸法LB2は略0.32mmである。第1パッド176a及び第2パッド176bは、小型チップ抵抗器87(図14(a))の長手方向(第1方向DR1)に所定の間隔LB3(具体的には略0.28mm)で離間させて設けられている。第1パッド176aの第2パッド176b側の外縁と、第2パッド176bの第1パッド176a側の外縁との距離(所定の間隔LB3)は、小型チップ抵抗器87の長手方向における寸法(略0.6mm)の略1/3(0.2mm)~略1/2(略0.3mm)の範囲に設定されている。これにより、小型チップ抵抗器87の長手方向において、当該小型チップ抵抗器87の第1電極87aが第1パッド176aの略中央に位置するとともに第2電極87bが第2パッド176bの略中央に位置する態様で、当該小型チップ抵抗器87を第1装飾基板56に実装することができる。

【0118】

第1パッド176aと第2パッド176bとの間にソルダーレジスト222は塗布されていない。第1パッド176a及び第2パッド176bの間の狭い領域にソルダーレジスト222を塗布する構成とすると、ソルダーレジスト222の塗布領域にずれが生じた場合等にパッド176a, 176bの一部又は全部がソルダーレジスト222に覆われる不良品の発生確率が高まってしまう。これに対して、第1パッド176aと第2パッド176bとの間にソルダーレジスト222を塗布しない構成であることにより、これらのパッド176a, 176bの一部又は全部がソルダーレジスト222に覆われることを防止して、これらのパッド176a, 176bの全域に半田ペーストを付着させることができる。これにより、第1パッド176aと第1電極87aとの接続面積を確保して第1パッド176aと第1電極87aとの接続箇所の機械的強度を確保することができるとともに、第2パッド176bと第2電極87bとの接続面積を確保して第2パッド176bと第2電極87bとの接続箇所の機械的強度を確保することができる。

【0119】

図14(d)に示すように、比較例における小型チップ抵抗器191では、第1パッド192a(又は第1パット)の右端から右方に向けて第1配線パターン193aが引き出されているとともに、第2パッド192b(又は第2パット)の左端から左方に向けて第2配線パターン193bが引き出されている。比較例における第1配線パターン193aは、既に説明した本実施形態の第1配線パターン181aと同様に、LEDチップ142の第2電極142b(図8(c))に電氣的に接続される配線パターンであるとともに、比較例における第2配線パターン193bは、既に説明した本実施形態における第2配線パターン181bと同様に、LEDドライバ126の第8出力端子162に電氣的に接続される配線パターンである。第1配線パターン193aが引き出されている第1パッド1

9 2 a の右辺は、配線パターンが引き出されていない左辺と比較して、リフロー工程の加熱初期段階における温度上昇が遅れ易い。また、第 2 配線パターン 1 9 3 b が引き出されている第 2 パッド 1 9 2 b の左辺は、配線パターンが引き出されていない右辺と比較して、加熱初期段階における温度上昇が遅れ易い。このため、加熱初期段階では、第 1 パッド 1 9 2 a における半田ペーストの左側部のみ及び第 2 パッド 1 9 2 b における半田ペーストの右側部のみが溶融している状態が発生し易く、図 1 4 (d) に示すように、第 1 装飾基板 5 6 の法線方向が回転軸となって小型チップ抵抗器 1 9 1 が回転し、当該小型チップ抵抗器 1 9 1 が傾いた状態で第 1 装飾基板 5 6 に実装されてしまうおそれがある。小型チップ抵抗器 1 9 1 が傾いた状態で実装されると、第 1 パッド 1 8 4 a と第 1 電極 1 8 3 a との半田フィレット 1 9 4 による接続面積が小さくなってしまふとともに、第 2 パッド 1 8 4 b と第 2 電極 1 8 3 b との半田フィレット 1 9 5 による接続面積が小さくなってしまふ。また、小型チップ抵抗器 1 9 1 の回転により第 1 パッド 1 9 2 a と第 1 電極 1 9 1 a とが電氣的に接触していない状態で小型チップ抵抗器 1 9 1 が実装されてしまう可能性もある。さらにまた、第 1 パッド 1 9 2 a の上に小型チップ抵抗器 1 9 1 が 1 つの電極 1 9 1 a で立ち上がるチップ立ちが発生し易くなってしまふ。このように、一対のパッド 1 9 2 a, 1 9 2 b において、配線パターン 1 9 3 a, 1 9 3 b の引き出し位置が相違している比較例では、小型チップ抵抗器 1 9 1 の実装不良が発生し易くなってしまふ。

【0 1 2 0】

これに対して、本実施形態における第 1 装飾基板 5 6 では、図 1 4 (a) に示すように、第 1 パッド 1 7 6 a の右端から右方に向けて第 1 配線パターン 1 8 1 a が引き出されているとともに、第 2 パッド 1 7 6 b の右端から右方に向けて第 2 配線パターン 1 8 1 b が引き出されている。第 1 配線パターン 1 8 1 a の引き出し位置は第 1 パッド 1 7 6 a の右端における上下方向略中央であるとともに、第 2 配線パターン 1 8 1 b の引き出し位置は第 2 パッド 1 7 6 b の右端における上下方向略中央である。第 1 パッド 1 7 6 a 及び第 2 パッド 1 7 6 b から同じ数（具体的には 1 本）の配線パターン 1 8 1 a, 1 8 1 b が引き出されている構成において、第 1 パッド 1 7 6 a の 4 辺のうち当該第 1 パッド 1 7 6 a の中心から見て第 1 配線パターン 1 8 1 a が引き出されている辺が存在する方向（右方向）は、第 2 パッド 1 7 6 b の 4 辺のうち当該第 2 パッド 1 7 6 b の中心から見て第 2 配線パターン 1 8 1 b が引き出されている辺が存在する方向（右方向）と同一の方向である。これにより、リフロー工程の加熱初期段階において一対のパッド 1 7 6 a, 1 7 6 b 内の温度分布に差が生じることを防止できるとともに、小型チップ抵抗器 8 7 の回転及びチップ立ちの発生を防止できる。

【0 1 2 1】

第 1 装飾基板 5 6 には小型チップ部品よりも厚さ方向に直交する平面に沿う長手方向の寸法が大きい抵抗器（図示略）が複数搭載されており、これらの抵抗器の一部では、抵抗器の第 1 電極に電氣的に接続される第 1 パッド（又は第 1 パット）の 4 辺のうち当該第 1 パッドの中心から見て第 1 配線パターンが引き出されている辺が存在する方向が、当該抵抗器の第 2 電極に電氣的に接続される第 2 パッド（又は第 2 パット）の 4 辺のうち当該第 2 パッドの中心から見て第 2 配線パターンが引き出されている辺が存在する方向とは異なっている。小型チップ部品である小型チップ抵抗器 8 7 では、第 1 パッド 1 7 6 a の 4 辺のうち当該第 1 パッド 1 7 6 a の中心から見て第 1 配線パターン 1 8 1 a が引き出されている辺が存在する方向と、第 2 パッド 1 7 6 b の 4 辺のうち当該第 2 パッド 1 7 6 b の中心から見て第 2 配線パターン 1 8 1 b が引き出されている辺が存在する方向とを同一の方向とすることにより、当該小型チップ抵抗器 8 7 の回転及びチップ立ちの発生が防止されている。

【0 1 2 2】

第 1 パッド 1 7 6 a の右端は、第 1 配線パターン 1 8 1 a の引き出し位置であるため、第 1 パッド 1 7 6 a の左端よりも加熱初期段階における温度上昇が遅れ易い。また、第 2 パッド 1 7 6 b の右端は、第 2 配線パターン 1 8 1 b の引き出し位置であるため、第 2 パッド 1 7 6 b の左端よりも加熱初期段階における温度上昇が遅れ易い。第 1 パッド 1 7 6

aから引き出されている配線パターン181aの数は、第2パッド176bから引き出されている配線パターン181bの数と同じである。第1パッド176aの4辺のうち当該第1パッド176aの中心から見て第1配線パターン181aが引き出されている辺が存在する方向（右方向）は、第2パッド176bの4辺のうち当該第2パッド176bの中心から見て第2配線パターン181bが引き出されている辺が存在する方向と同一の方向である。これにより、第1パッド176a上の溶融半田の表面張力により小型チップ抵抗器87の第1電極87aに作用する力と、第2パッド176b上の溶融半田の表面張力により小型チップ抵抗器87の第2電極87bに作用する力とを均衡させることができる。このため、仮に、一对の第1パッド176a及び第2パッド176bの半田ペーストにおける左側部のみが先に溶融した場合においても、図14（c）に示すように、小型チップ抵抗器87の移動態様を平行移動とし、小型チップ抵抗器87の回転を阻止することができる。これにより、第1パッド176aと第1電極87aとの半田フィレット177aによる接続面積の減少の程度を抑えることができるとともに、第2パッド176bと第2電極87bとの半田フィレット177bによる接続面積の減少の程度を抑えることができる。

10

【0123】

既に説明したとおり、小型チップ抵抗器87の第1電極87aと電氣的に接続されている第1パッド176aは、第1配線パターン181aを介してLEDチップ142の第2電極142bと電氣的に接続されている第2パッド178bに電氣的に接続されている（図8（c）参照）。また、既に説明したとおり、小型チップ抵抗器87の第2電極87bと電氣的に接続されている第2パッド176bは、第2配線パターン181bを介してLEDドライバ126（図8（a））の第8出力端子162（図11）と電氣的に接続されているパッド（又はパット、図示略）に電氣的に接続されている。図8（a）及び図8（c）に示すように、第1パッド176aから見て接続先の第2パッド178bは上方向に存在しているとともに、第2パッド176bから見て接続先の第8出力端子162に対応するパッド（又はパット、図示略）は左上方向に存在している。第8出力端子162に対応するパッド（図示略）において第2配線パターン181bが接続される箇所は、第2パッド176bからの第2配線パターン181bの引き出し方向（図8（a）,（c）における右方向）を含む1軸の方向（図8（a）,（c）における第2方向DR2）で見た場合に、第2パッド176bを基準として、当該第2パッド176bからの第2配線パターン181bの引き出し方向とは逆方向に存在している。第2配線パターン181bは、第1パッド176aからの第1配線パターン181aの引き出し方向と同一の方向（右方向）に第2パッド176bから引き出された後に、当該1軸の方向（第2方向DR2）で見た場合に第2パッド176bを基準として逆方向側に引き回されている。

20

30

【0124】

第2配線パターン181bが1軸の方向（第2方向DR2）で見た場合に第2パッド176bを基準として第2パッド176bからの第2配線パターン181bの引き出し方向とは逆方向に存在する箇所で接続先に接続される構成においても、第2配線パターン181bは、第1パッド176aからの第1配線パターン181aの引き出し方向と同一の方向に第2パッド176bから引き出されている。これにより、リフロー工程の加熱初期段階において一对の第1パッド176a及び第2パッド176b内の温度分布に差が生じる可能性を低減することができる。

40

【0125】

図14（a）に示すように、第1パッド176aの右端から右方に引き出されている第1配線パターン181aの幅寸法は、第2パッド176bの右端から右方に引き出されている第2配線パターン181bの幅寸法と略同一である。このため、パッド176a, 176bから引き出されている配線パターン181a, 181bの幅寸法が異なっている構成と比較して、リフロー工程の加熱初期段階において一对のパッド176a, 176b内の温度分布に差が生じる可能性が低減されている。

【0126】

50

図 8 (a) ~ 図 8 (c) を参照しながら既に説明したとおり、第 1 装飾基板 56 において、小型チップ部品は、当該小型チップ部品の長手方向が第 1 方向 DR1 (第 1 装飾基板 56 の長手方向) に平行となる態様で第 1 装飾基板 56 に実装されている。このため、小型チップ部品の長手方向が第 1 方向 DR1 (第 1 装飾基板 56 の長手方向) に直交する態様で第 1 装飾基板 56 に実装されている場合と比較して、第 1 装飾基板 56 に歪みが生じた場合に小型チップ部品と第 1 装飾基板 56 との接続箇所作用し得る応力の最大値が低減されているとともに、小型チップ部品自体に作用し得る応力の最大値が低減されている。

【0127】

上述したとおり、第 1 装飾基板 56 には小型チップ部品よりも厚さ方向に直交する平面に沿う長手方向の寸法が大きいコンデンサ (図示略) が複数搭載されている。これらのコンデンサの一部は、当該コンデンサの長手方向が第 1 方向 DR1 に平行とはならない態様で第 1 装飾基板 56 に実装されている。小型チップ部品は、当該小型チップ部品の長手方向が第 1 方向 DR1 に直交する態様で第 1 装飾基板 56 に実装されていることにより保護されている。

【0128】

図 10 (b) に示すように、バイパスコンデンサ 97 は、当該バイパスコンデンサ 97 の長手方向が第 2 装飾基板 57 の長軸方向 LD に平行となる態様で第 2 装飾基板 57 に実装されている。また、図 10 (c) に示すように、小型チップ抵抗器 101 は、当該小型チップ抵抗器 101 の長手方向が第 2 装飾基板 57 の長軸方向 LD に平行となる態様で第 2 装飾基板 57 に実装されている。このように、小型チップ部品 (バイパスコンデンサ 97 及び小型チップ抵抗器 101) は、当該小型チップ部品の長手方向が第 2 装飾基板 57 の長軸方向 LD に平行となる態様で第 2 装飾基板 57 に実装されているため、小型チップ部品の長手方向が第 2 装飾基板 57 の長軸方向 LD に直交する態様で第 2 装飾基板 57 に実装されている場合と比較して、第 2 装飾基板 57 に歪みが生じた場合に小型チップ部品と第 2 装飾基板 57 との接続箇所作用し得る応力の最大値が低減されているとともに、小型チップ部品自体に作用し得る応力の最大値が低減されている。

【0129】

図 8 (b) に示すように、第 1 装飾基板 56 において、第 1 パッド 171a から引き出されている第 1 配線パターン 172a 及び第 2 パッド 171b から引き出されている第 3 配線パターン 172c は、バイパスコンデンサ 85 の長手方向に直交する方向 (バイパスコンデンサ 85 の短手方向の一方) に延びている。また、第 1 パッド 171a から引き出されている第 2 配線パターン 172b 及び第 2 パッド 171b から引き出されている第 4 配線パターン 172d は、バイパスコンデンサ 85 の長手方向に直交する方向 (バイパスコンデンサ 85 の短手方向の他方) に延びている。このように、バイパスコンデンサ 85 のパッド 171a, 171b から引き出されている配線パターン 172a ~ 172d は、当該バイパスコンデンサ 85 の長手方向に直交する方向 (短手方向) に延びている。なお、バイパスコンデンサ 85 のパッド 171a, 171b から引き出されている配線パターン 172a ~ 172d が、当該バイパスコンデンサ 85 の長手方向に略直交する方向に延びている構成としてもよい。

【0130】

既に説明したとおり、パッド 171a, 171b 及び配線パターン 172a ~ 172d は一体的に形成されており、バイパスコンデンサ 85 の電極 85a, 85b は半田フィレット 173a, 173b によりパッド 171a, 171b に固定されている。パッド 171a, 171b から引き出されている配線パターン 172a ~ 172d がバイパスコンデンサ 85 の長手方向に平行となる方向に延びている構成とすると、当該長手方向に直交する方向又は略直交する方向に延びる折り線を基点として第 1 装飾基板 56 を折り曲げるような力が第 1 装飾基板 56 に作用する場合にバイパスコンデンサ 85 と第 1 装飾基板 56 との接続箇所の破損が発生し易くなってしまうとともに、バイパスコンデンサ 85 自体の破損が発生し易くなってしまう。また、当該構成では、第 1 装飾基板 56 の歪みによりバ

10

20

30

40

50

イパスコンデンサ 85 の周辺に作用する応力がバイパスコンデンサ 85 自体に伝わり易くなり、バイパスコンデンサ 85 の破損が発生し易くなってしまう。これに対して、パッド 171a, 171b から引き出されている配線パターン 172a ~ 172d がバイパスコンデンサ 85 の長手方向に直交する方向又は略直交する方向に延びている構成とすることにより、第 1 装飾基板 56 に歪みが生じた場合にバイパスコンデンサ 85 と第 1 装飾基板 56 との接続箇所には作用し得る応力の最大値が低減されているとともに、第 1 装飾基板 56 に歪みが生じた場合にバイパスコンデンサ 85 自体に作用し得る応力の最大値が低減されている。これにより、バイパスコンデンサ 85 と第 1 装飾基板 56 との接続箇所の破損を防止することができるとともに、バイパスコンデンサ 85 自体の破損を防止することができる。

10

【0131】

上述したとおり、第 1 装飾基板 56 には小型チップ部品よりも厚さ方向に直交する平面に沿う長手方向の寸法が大きいコンデンサ（図示略）が複数搭載されており、これらのコンデンサの一部では、コンデンサの電極に電氣的に接続されるパッド（又はパット）から引き出されている配線パターンの引き出し方向が当該コンデンサの長手方向に直交する方向及び略直交する方向とは異なる方向に引き出されている。小型チップ部品であるバイパスコンデンサ 85 は、パッド 171a, 171b から引き出されている配線パターン 172a ~ 172d がバイパスコンデンサ 85 の長手方向に直交する方向又は略直交する方向に延びている構成とすることにより保護されている。

【0132】

既に説明したとおり、小型チップ抵抗器 87 のパッド 176a, 176b から引き出されている配線パターン 181a, 181b は、当該小型チップ抵抗器 87 の長手方向に直交する第 2 方向 DR2（小型チップ抵抗器 87 の短手方向）に延びている。また、既に説明したとおり、小型チップ抵抗器 87 は、電極 87a, 87b とパッド 176a, 176b とを電氣的に接触させる半田フィレット 177a, 177b によって配線パターン 181a, 181b に電氣的に接続されている。パッド 176a, 176b から引き出されている配線パターン 181a, 181b が小型チップ抵抗器 87 の長手方向に平行となる方向に延びている構成とすると、第 1 装飾基板 56 の歪みによりバイパスコンデンサ 85 の周辺に作用する応力がバイパスコンデンサ 85 自体に伝わり易くなり、バイパスコンデンサ 85 の破損が発生し易くなってしまう。これに対して、小型チップ抵抗器 87 のパッド 176a, 176b から引き出されている配線パターン 181a, 181b が当該小型チップ抵抗器 87 の長手方向に直交する方向（小型チップ抵抗器 87 の短手方向）又は略直交する方向に延びている構成とすることにより、小型チップ抵抗器 87 に作用し得る応力の最大値を低減することができる。これにより、第 1 装飾基板 56 に歪みが生じた場合に小型チップ抵抗器 87 と第 1 装飾基板 56 との接続箇所の破損を防止することができる。

20

30

【0133】

上述したとおり、第 1 装飾基板 56 には小型チップ部品よりも厚さ方向に直交する平面に沿う長手方向の寸法が大きい抵抗器（図示略）が複数搭載されており、これらの抵抗器の一部では、抵抗器の電極に電氣的に接続されるパッド（又はパット）から引き出されている配線パターンの引き出し方向が当該抵抗器の長手方向に直交する方向及び略直交する方向とは異なる方向に引き出されている。小型チップ部品である小型チップ抵抗器 87 は、パッド 176a, 176b から引き出されている配線パターン 181a, 181b が小型チップ抵抗器 87 の長手方向に直交する方向又は略直交する方向に延びている構成とすることにより保護されている。

40

【0134】

図 8（a）～図 8（c）に示すように、第 1 装飾基板 56 において、小型チップ部品（バイパスコンデンサ 85 及び小型チップ抵抗器 87, 143 ~ 149（図 11））は、第 1 実装面 84 側のみに実装されており、第 2 実装面 95 側には実装されていない。第 1 装飾基板 56 において、小型チップ部品が第 1 実装面 84 側に集約されている構成において、LED チップ 127 ~ 142（図 11）及び LED ドライバ 126 も第 1 実装面 84 に

50

実装されている。

【0135】

図15(a)は第1装飾基板56の第2実装面95を示す平面図であり、図15(b)は第1発光回路部121の裏側領域205を拡大して示す第1装飾基板56の第2実装面95の平面図である。図15(b)に示すように、第2実装面95のLED裏側対応領域201に小型チップ部品は実装されていない。LED裏側対応領域201は、第1実装面84(図8(a))においてLEDチップ127~142(図9)が実装されている領域の裏側に位置する第2実装面95の領域及び当該第2実装面95の領域の外縁からの距離が1mm以内の領域である。第1実装面84においてLEDチップ127~142が実装されている領域の裏側に位置する第2実装面95の領域に小型チップ部品が実装されていない構成であることにより、LEDチップ127~142の発熱により第1装飾基板56に作用し得る熱的応力の小型チップ部品への影響が低減されている。LED裏側対応領域201は、LEDチップ127~142の駆動時に発生する熱によって繰り返し加熱される領域であり、第1装飾基板56の熱による歪みが生じ易い領域である。LED裏側対応領域201に小型チップ部品が実装されている構成とすると、第1装飾基板56における発光演出が繰り返し実行されることによって小型チップ部品と第1装飾基板56との接続箇所

10

20

に熱的応力の負荷が蓄積してしまうおそれがあるとともに、小型チップ部品自体に熱的応力の負荷が蓄積してしまうおそれがある。これに対して、小型チップ部品がLED裏側対応領域201を避けて実装されていることにより、第1装飾基板56における発光演出が繰り返し実行されることが原因となって小型チップ部品と第1装飾基板56との接続箇所が破損してしまうことを防止できるとともに、小型チップ部品自体が破損してしまうことを防止できる。

【0136】

図15(b)に示すように、第2実装面95のドライバ裏側対応領域202に小型チップ部品は実装されていない。ドライバ裏側対応領域202は、第1実装面84(図8(a))においてLEDドライバ126(図8(a))が実装されている領域及びLEDドライバ126の端子に対応するパッド(又はパット)が設けられている領域の裏側に位置する第2実装面95の領域及び当該第2実装面95の領域の外縁からの距離が1mm以内の領域である。第1実装面84においてLEDドライバ126が実装されている領域の裏側に位置する第2実装面95の領域に小型チップ部品が実装されていない構成であることにより、LEDドライバ126の発熱により第1装飾基板56に作用し得る熱的応力の小型チップ部品への影響が低減されている。ドライバ裏側対応領域202は、LEDドライバ126の駆動時に発生する熱によって繰り返し加熱される領域であり、第1装飾基板56の熱による歪みが生じ易い領域である。ドライバ裏側対応領域202に小型チップ部品が実装されている構成とすると、第1装飾基板56における発光演出が繰り返し実行されることによって小型チップ部品と第1装飾基板56との接続箇所

30

40

に熱的応力の負荷が蓄積してしまうおそれがあるとともに、小型チップ部品自体に熱的応力の負荷が蓄積してしまうおそれがある。これに対して、小型チップ部品がドライバ裏側対応領域202を避けて実装されていることにより、第1装飾基板56における発光演出が繰り返し実行されることが原因となって小型チップ部品と第1装飾基板56との接続箇所が破損してしまうことを防止できるとともに、小型チップ部品自体が破損してしまうことを防止できる。

【0137】

図8(a)~図8(c)に示すように、第1装飾基板56において、小型チップ部品(バイパスコンデンサ85及び小型チップ抵抗器87)は、LEDチップ142の外縁から1mm以上の距離を置いて配置されている。小型チップ部品をLEDチップ142の外縁から1mm以上離して配置することにより、小型チップ部品と第1装飾基板56との接続箇所が熱的応力によって破損してしまうことを防止できるとともに、小型チップ部品自体が熱的応力によって破損してしまうことを防止することができる。

【0138】

図8(a)~図8(c)に示すように、第1装飾基板56において、小型チップ部品(50

バイパスコンデンサ 8 5 及び小型チップ抵抗器 8 7) は、L E D ドライバ 1 2 6 の外縁及び L E D ドライバ 1 2 6 の端子に対応するパッドから 1 mm 以上の距離を置いて配置されている。小型チップ部品を L E D ドライバ 1 2 6 の外縁及び L E D ドライバ 1 2 6 の端子に対応するパッドから 1 mm 以上離して配置することにより、小型チップ部品と第 1 装飾基板 5 6 との接続箇所が熱的応力によって破損してしまうことを防止することができる。同時に、小型チップ部品自体が熱的応力によって破損してしまうことを防止することができる。

【0 1 3 9】

図 8 (a) ~ 図 8 (c) に示すように、第 1 装飾基板 5 6 において、小型チップ部品 (バイパスコンデンサ 8 5 及び小型チップ抵抗器 8 7, 1 4 3 ~ 1 4 9 (図 1 1)) は、貫通孔周辺領域 2 1 1 a ~ 2 1 1 d を避けて配置されている。貫通孔周辺領域 2 1 1 a ~ 2 1 1 d は、固定貫通孔 5 6 d ~ 5 6 g の外縁からの距離が 5 mm 未満の領域である。第 1 装飾基板 5 6 を前扉枠 1 4 にネジ固定する際に、貫通孔周辺領域 2 1 1 a ~ 2 1 1 d には第 1 装飾基板 5 6 に歪みを生じさせる力が作用し得る。小型チップ部品を固定貫通孔 5 6 d ~ 5 6 g の外縁から 5 mm 以上離して配置することにより、第 1 装飾基板 5 6 が前扉枠 1 4 にネジ固定される際に固定貫通孔 5 6 d ~ 5 6 g 近傍に生じ得る第 1 装飾基板 5 6 の歪みが原因となって小型チップ部品と第 1 装飾基板 5 6 との接続箇所が破損してしまうことを防止できるとともに、小型チップ部品自体が破損してしまうことを防止できる。

【0 1 4 0】

図 8 (a) に示すように、固定貫通孔 5 6 d ~ 5 6 g は、第 1 装飾基板 5 6 の角部に設けられている。このため、固定貫通孔 5 6 d ~ 5 6 g が第 1 装飾基板 5 6 の中央付近に設けられている構成と比較して、第 1 装飾基板 5 6 において小型チップ部品を実装できない領域の面積が低減されている。

【0 1 4 1】

既に説明したとおり、固定貫通孔 5 6 e は、階段状凹部 5 6 a の突出部 5 6 c に設けられている。これにより、小型チップ部品を搭載可能な領域を確保しながら第 1 装飾基板 5 6 を前扉枠 1 4 に対して安定的に固定することが可能となっている。

【0 1 4 2】

小型チップ部品が第 1 実装面 8 4 に集約されている構成において、図 1 5 (a) に示すように、コネクタ 1 1 1, 1 1 2 は第 2 実装面 9 5 に集約されている。図 8 (a) に示すように、第 1 実装面 8 4 において、小型チップ部品はコネクタ裏側対応領域 2 0 3, 2 0 4 を避けて配置されている。コネクタ裏側対応領域 2 0 3, 2 0 4 は、第 2 実装面 9 5 (図 1 5 (a)) においてコネクタ 1 1 1, 1 1 2 が実装されている領域の裏側に位置する第 1 実装面 8 4 の領域及び当該第 1 実装面 8 4 の領域の外縁からの距離が 5 mm 未満の領域である。第 2 実装面 9 5 においてコネクタ 1 1 1, 1 1 2 が実装されている領域の裏側に位置する第 1 実装面 8 4 の領域に小型チップ部品が実装されていない構成であることにより、コネクタ 1 1 1, 1 1 2 へのハーネスの着脱に際して第 1 装飾基板 5 6 に作用し得る応力の小型チップ部品への影響が低減されている。コネクタ裏側対応領域 2 0 3, 2 0 4 は、コネクタ 1 1 1, 1 1 2 にハーネス (図示略) を装着する際に引張り応力が作用し易い領域であるとともに、コネクタ 1 1 1, 1 1 2 からハーネスを引き抜く際に圧縮応力が作用し易い領域である。コネクタ裏側対応領域 2 0 3, 2 0 4 に小型チップ部品が実装されている構成とすると、コネクタ 1 1 1, 1 1 2 へのハーネスの着脱に際して小型チップ部品と第 1 装飾基板 5 6 との接続箇所に応力が作用するおそれがあるとともに、小型チップ部品自体に応力が作用するおそれがある。これに対して、小型チップ部品がコネクタ裏側対応領域 2 0 3, 2 0 4 を避けて配置されていることにより、コネクタ 1 1 1, 1 1 2 へのハーネスの着脱に際して小型チップ部品と第 1 装飾基板 5 6 との接続箇所が破損してしまうことが防止されているとともに、小型チップ部品自体が破損してしまうことが防止されている。

【0 1 4 3】

図 8 (a) に示すように、L E D ドライバ 1 2 6 は、第 1 装飾基板 5 6 の外縁から 1 0

mm未満の領域を含む領域に配置されている一方、小型チップ部品（バイパスコンデンサ 85 及び小型チップ抵抗器 87, 143～149（図 11））は、第 1 装飾基板 56 の外縁から 10 mm 以上離して配置されている。既に説明したとおり、第 1 装飾基板 56 に実装されている各種電子部品のうち小型チップ部品と第 1 装飾基板 56 との接続箇所は、他の電子部品と第 1 装飾基板 56 との接続箇所と比較して、機械的強度が低い。小型チップ部品が第 1 装飾基板 56 の外縁から 10 mm 以上離して配置されていることにより、第 1 装飾基板 56 を取り扱う際に作業者の手が小型チップ部品に触れる等して小型チップ部品と第 1 装飾基板 56 との接続箇所が破損してしまう可能性が低減されているとともに、小型チップ部品自体が破損してしまう可能性が低減されている。

【0144】

10

小型チップ部品（バイパスコンデンサ 85 及び小型チップ抵抗器 87, 143～149（図 11））が貫通孔周辺領域 211a～211d 及び第 1 装飾基板 56 の外縁からの距離が 10 mm 未満の領域を避けて配置されている構成において、固定貫通孔 56d～56g は第 1 装飾基板 56 の外縁からの距離が 10 mm 未満の領域に設けられている。このため、固定貫通孔 56d～56g が第 1 装飾基板 56 の外縁から 10 mm 以上離れた位置に設けられている構成と比較して、第 1 装飾基板 56 において小型チップ部品を搭載可能な領域の面積が広く確保されている。

【0145】

図 8（b）に示すように、第 1 装飾基板 56 において LED ドライバ 126 の周囲には、LED ドライバ 126 の搭載位置を把握可能とする外形シルク 213 と、搭載されている電子部品が LED ドライバ 126 であることを把握可能とする識別用シルク 214（「IC1」という表示）と、が設けられている。また、図 8（c）に示すように、LED チップ 142 の周囲には、LED チップ 142 の搭載位置を把握可能とする外形シルク 215 と、搭載されている電子部品が LED チップ 142 であることを把握可能とする識別用シルク 216（「LED16」という表示）と、が設けられている。図 9 に示すように、第 1 配線層 91 はソルダーレジスト 222 により被覆されている。外形シルク 213 及び識別用シルク 214 は、第 1 実装面 84 から凸となる態様で印刷されている。外形シルク 213, 215 及び識別用シルク 214, 216 の印刷は、第 1 装飾基板 56 に電子部品が実装される前に行われる。

20

【0146】

第 1 装飾基板 56 に小型チップ部品を含む電子部品を実装した後に、電子部品の実装漏れが発生していないことを目視により確認する場合、作業者は外形シルク 213, 215 が設けられている場所と電子部品（LED ドライバ 126 及び LED チップ 142）が実装されている場所とを比較することにより、電子部品が正確な位置に実装されているか否かを把握することができる。また、作業者は、識別用シルク 214, 216 の表示内容に基づいて、実装されている電子部品（LED ドライバ 126 及び LED チップ 142）の種類を把握することができる。

30

【0147】

図 8（b）に示すように、バイパスコンデンサ 85 の周囲には、実装されている電子部品がバイパスコンデンサ 85 であることを確認可能とする識別用シルク 217（「C1」という表示）のみが設けられており、バイパスコンデンサ 85 の搭載位置を把握可能とする外形シルクは設けられていない。既に説明したとおり、バイパスコンデンサ 85 の外寸（縦寸法、横寸法及び高さ寸法）は、小型チップ部品以外の電子部品（LED ドライバ 126 及び LED チップ 127～142 等）の外寸と比較して小さい。このため、第 1 装飾基板 56 にバイパスコンデンサ 85 の外形シルクを印刷すると、電子部品の実装後に実際にはバイパスコンデンサ 85 の実装漏れが発生しているにも関わらず外形シルクのみを見てバイパスコンデンサ 85 が実装されていると作業者が誤って認識してしまうおそれがある。これに対して、バイパスコンデンサ 85 の周囲には外形シルクを設けない構成とすることにより、電子部品の実装後にバイパスコンデンサ 85 の実装漏れを把握し易くすることができる。また、バイパスコンデンサ 85 の周囲に識別用シルク 217 が設けられてい

40

50

ることにより、当該識別用シルク 2 1 7 の周辺に搭載されている部品がバイパスコンデンサ 8 5 であることを把握可能とすることができる。

【0 1 4 8】

既に説明したとおり、小型チップ抵抗器 8 7 の外寸は、バイパスコンデンサ 8 5 の外寸と同様に、小型チップ部品以外の電子部品の外寸と比較して小さい。図 8 (c) に示すように、小型チップ抵抗器 8 7 の周囲には、実装されている電子部品が小型チップ抵抗器 8 7 であることを確認可能とする識別用シルク 2 1 8 (「R 8」という表示) のみが設けられており、小型チップ抵抗器 8 7 の搭載位置を確認可能とする外形シルクは設けられていない。これにより、小型チップ抵抗器 8 7 の実装漏れを把握し易くすることができる。また、小型チップ抵抗器 8 7 の周囲に識別用シルク 2 1 8 が設けられていることにより、当該識別用シルク 2 1 8 の周辺に搭載されている電子部品が小型チップ抵抗器 8 7 であることを把握可能とすることができる。なお、自動搭載装置を利用して電子部品を第 1 装飾基板 5 6 に搭載する場合、自動搭載装置は第 1 装飾基板 5 6 における基準位置からの座標制御により電子部品の搭載を行うため、小型チップ部品の周辺に外形シルクを設けない構成としても当該小型チップ部品の搭載位置がずれることはない。

【0 1 4 9】

小型チップ部品 (バイパスコンデンサ 8 5 及び小型チップ抵抗器 8 7) の周囲に設けられている識別用シルク 2 1 7, 2 1 8 の文字寸法は、小型チップ部品よりも大きい電子部品 (LED ドライバ 1 2 6 及び LED チップ 1 4 2) の周囲に設けられた識別用シルク 2 1 4, 2 1 6 の文字寸法と同一の寸法である。これにより、小型チップ部品の周囲に設けられている識別用シルク 2 1 7, 2 1 8 の目視による確認が容易化されている。

【0 1 5 0】

図 1 6 (a) は本実施形態における第 1 装飾基板 5 6 の断面図であり、図 1 6 (b) は比較例における第 1 装飾基板 2 2 4 の断面図である。既に説明したとおり、バイパスコンデンサ 8 5 の一対の電極 8 5 a, 8 5 b に対応する一対のパッド 1 7 1 a, 1 7 1 b は、バイパスコンデンサ 8 5 の長手方向に略 0. 2 8 mm の間隔を置いて形成されている。また、既に説明したとおり、第 1 パッド 1 7 1 a と第 2 パッド 1 7 1 b との間にソルダーレジスト 2 2 2 は塗布されていない (図 1 6 (a) 参照)。第 1 装飾基板 5 6 に半田ペーストを塗布する工程では、開口部が形成されたメタルマスク 2 2 6 により第 1 装飾基板 5 6 の第 1 実装面 8 4 及び第 2 実装面 9 5 (図 9) がマスキングされる。メタルマスク 2 2 6 は、例えば厚さ略 1 5 0 μ m の金属薄板である。メタルマスク 2 2 6 には、第 1 装飾基板 5 6 のパッド (又はパット) に対応する位置に、当該メタルマスク 2 2 6 を厚さ方向に貫通する開口部が設けられている。半田ペーストは、メタルマスク 2 2 6 の開口部からパッドの上に塗布される。メタルマスク 2 2 6 の厚さは均一であることにより各パッドに半田ペーストを均一に塗布することが可能となっている。

【0 1 5 1】

図 1 6 (b) に示すように、外形シルク 2 2 5 a, 2 2 5 b はソルダーレジスト 2 2 2 の表面に対して凸となるため、小型チップ部品 (バイパスコンデンサ 8 5 及び小型チップ抵抗器 8 7 (図 8 (b) 及び図 8 (c))) の周囲に外形シルク 2 2 5 a, 2 2 5 b が設けられている構成とすると、第 1 実装面 8 4 とメタルマスク 2 2 6 との間に外形シルク 2 2 5 a, 2 2 5 b が存在することとなり、第 1 実装面 8 4 とメタルマスク 2 2 6 との距離が拡大してしまう。当該構成においては、第 1 パッド 1 7 1 a と第 2 パッド 1 7 1 b との間に存在する空隙に半田ペースト 2 2 7 が回り込み、第 1 パッド 1 7 1 a と第 2 パッド 1 7 1 b とが電氣的に接続されてしまうおそれがある。特に、多数の第 1 装飾基板 5 6 に対して連続的に半田ペースト 2 2 1 を塗布する場合には、メタルマスク 2 2 6 の開口部の縁に溜まった半田ペースト 2 2 1 が当該開口部の裏側に回り込み易くなり、第 1 パッド 1 7 1 a と第 2 パッド 1 7 1 b とが電氣的に接続され易くなってしまふ。これに対して、本実施形態では、図 1 6 (a) に示すように、小型チップ部品の周囲に外形シルクは設けられていない。これにより、第 1 実装面 8 4 とメタルマスク 2 2 6 との距離が離れすぎてしまふことを防止することができるとともに、半田ペースト 2 2 1 がパッド 1 7 1 a, 1 7 1

b間に入り込んでしまう半田不良の発生を防止することができる。また、小型チップ部品の一部が外形シルクの上に載って半田不良の原因となってしまうことが防止されている。

【0152】

次に、装飾基板56、57を製造する方法について説明する。

【0153】

第1装飾基板56を効率的に製造する方法として、複数の第1装飾基板56を含む集合基板（電子部品が実装される前のプリント配線板）に電子部品を実装した後に当該集合基板を分割して電子部品が実装された状態の第1装飾基板56を一度に複数枚取り出す方法が考えられる。また、第2装飾基板57を効率的に製造する方法として、複数の第2装飾基板57を含む集合基板（電子部品が実装される前のプリント配線板）に電子部品を実装した後に当該集合基板を分割して電子部品が実装された状態の第2装飾基板57を一度に複数枚取り出す方法が考えられる。これらの方法で装飾基板56、57を製造することにより、電子部品が実装された状態の装飾基板56、57を1枚ずつ製造する場合と比較して、電子部品を実装する工程の実行回数を低減することができるとともに、装飾基板56、57の製造効率を高めることができる。以下では、装飾基板56、57を製造する方法について、第1装飾基板56を効率的に製造する方法を例に挙げて説明する。

【0154】

図17(a)は集合基板231の一方側の板面である第1板面268を示す平面図であり、図17(b)は第1板面268が谷形状（凹）となるように集合基板231を割る谷割りを説明するための説明図であり、図17(c)は第1板面268が山形状（凸）となるように集合基板231を割る山割りを説明するための説明図である。なお、実際には集合基板231に含まれている第1装飾基板56のそれぞれに複数の電子部品が実装されているとともに配線パターン等も形成されているが、図17(a)～図17(c)では図面の煩雑化を避けるために簡略化して図示してある。

【0155】

集合基板231は、既に説明した装飾基板56、57と同様に、導電層と絶縁層とが交互に積層された構造を有する4層基板である。図17(a)に示すように、集合基板231は、略正方形に成形された1枚のプリント配線板の一部を、側面に刃の付いたドリル状の刃具（ルータ）を回転させながら加工するルータ加工等によって切り抜くとともに当該プリント配線板に分割溝232～247及びスリット251～258を形成することにより作成される。

【0156】

集合基板231は、分割溝232～247及びスリット251～258によって4つの第1装飾基板56と、7つの捨て基板261～267とに区画されている。集合基板231に分割溝232～247及びスリット251～258を形成する加工は、集合基板231に電子部品が搭載される前に行われる。集合基板231の分割は、分割溝232～247及びスリット251～258を利用して行われる。

【0157】

分割溝232～247は、例えば高速で回転する円盤状の刃を用いて集合基板231が切削加工されることにより直線状に形成されている。分割溝232～247は、その断面が集合基板231の板厚を減少させるV字形になっており、分割溝232～247の底部は最も板厚が小さい部分となっている。集合基板231において分割溝232～247が形成されている領域は、分割溝232～247が形成されていない領域と比較して、機械的強度が低くなっている。このため、分割溝232～247を基点として集合基板231を分割することにより、集合基板231を分割する際に第1装飾基板56に作用する応力を低減することができる。これにより、集合基板231を分割する際に小型チップ部品（バイパスコンデンサ85及び小型チップ抵抗器87、143～149）と第1装飾基板56との接続箇所作用し得る応力を低減することができるとともに、小型チップ部品自体に作用し得る応力を低減することができる。また、分割の基点が分割溝232～247からずれてしまうことを防止できる。なお、分割溝232～247の断面形状はV字形に限

定されることはない。分割溝 2 3 2 ～ 2 4 7 の断面形状は、外力で集合基板 2 3 1 を容易に切り離し可能とする形状であれば、矩形であってもよく、U 字形であってもよい。

【0 1 5 8】

分割溝 2 3 2 ～ 2 4 7 が直線状に形成されていることにより、分割溝 2 3 2 ～ 2 4 7 が曲線状に形成されている構成と比較して、集合基板 2 3 1 の分割の際に第 1 装飾基板 5 6 に作用し得る応力が低減されている。

【0 1 5 9】

本実施形態において、分割溝 2 3 2 ～ 2 4 7 は、第 1 板面 2 6 8 と、当該第 1 板面 2 6 8 とは逆側の板面である第 2 板面 2 6 9（図 1 7（b））とを見分け易くして基板分割工程の作業性を向上させるために、集合基板 2 3 1 の第 1 板面 2 6 8 側のみに形成されている。スリット 2 5 1 ～ 2 5 8 は、例えば上述したルータ加工によって形成されている。スリット 2 5 1 ～ 2 5 8 は、細長い長孔状であり、分割溝 2 3 2 ～ 2 4 7 よりも幅広に形成されている。

10

【0 1 6 0】

図 1 7（a）に示すように、集合基板 2 3 1 の左右方向中央には縦長略矩形の中央捨て基板 2 6 1 が設けられている。分割溝 2 3 2，2 3 3 を挟んで中央捨て基板 2 6 1 の左側には一对の第 1 装飾基板 5 6 が設けられているとともに、分割溝 2 3 4，2 3 5 を挟んで中央捨て基板 2 6 1 の右側には一对の第 1 装飾基板 5 6 が設けられている。4 つの第 1 装飾基板 5 6 は面一であり、これらの第 1 装飾基板 5 6 の第 1 実装面 8 4 は集合基板 2 3 1 の第 1 板面 2 6 8 側に存在している。

20

【0 1 6 1】

既に説明したとおり、第 1 装飾基板 5 6 には階段状凹部 5 6 a 及び切欠部 5 6 b が形成されている。左下の第 1 装飾基板 5 6 において、階段状凹部 5 6 a は中央捨て基板 2 6 1 側に設けられているとともに、切欠部 5 6 b は後述する左側捨て基板 2 6 3 側に設けられている。左上の第 1 装飾基板 5 6 において、階段状凹部 5 6 a は左側捨て基板 2 6 3 側に設けられているとともに、切欠部 5 6 b は中央捨て基板 2 6 1 側に設けられている。一对の第 1 装飾基板 5 6 の階段状凹部 5 6 a は対向している。これらの階段状凹部 5 6 a の間は切り抜かれており、階段状凹部 5 6 a 同士は連結されていない。

【0 1 6 2】

右下の第 1 装飾基板 5 6 において、階段状凹部 5 6 a は後述する右側捨て基板 2 6 6 側に設けられているとともに、切欠部 5 6 b は中央捨て基板 2 6 1 側に設けられている。右上の第 1 装飾基板 5 6 において、階段状凹部 5 6 a は中央捨て基板 2 6 1 側に設けられているとともに、切欠部 5 6 b は右側捨て基板 2 6 6 側に設けられている。一对の第 1 装飾基板 5 6 の階段状凹部 5 6 a は対向している。これらの階段状凹部 5 6 a の間は切り抜かれており、階段状凹部 5 6 a 同士は連結されていない。

30

【0 1 6 3】

中央捨て基板 2 6 1 の左側において、一对の第 1 装飾基板 5 6 の下側、左側及び上側には、左下捨て基板 2 6 2、縦長略矩形の左側捨て基板 2 6 3 及び左上捨て基板 2 6 4 が設けられている。左下捨て基板 2 6 2 は、分割溝 2 3 6，2 3 7 を介して左側捨て基板 2 6 3 及び中央捨て基板 2 6 1 と連結されているとともに、左上捨て基板 2 6 4 は、分割溝 2 3 8，2 3 9 を介して左側捨て基板 2 6 3 及び中央捨て基板 2 6 1 と連結されている。左下捨て基板 2 6 2 と左上の第 1 装飾基板 5 6 との間にはスリット 2 5 1 が形成されており、左下捨て基板 2 6 2 及び左上の第 1 装飾基板 5 6 は連結されていない。また、左上捨て基板 2 6 4 と右上の第 1 装飾基板 5 6 との間にはスリット 2 5 2 が形成されており、左上捨て基板 2 6 4 及び右上の第 1 装飾基板 5 6 は連結されていない。左側捨て基板 2 6 3 は、分割溝 2 4 0，2 4 1 を介して左下の第 1 装飾基板 5 6 及び左上の第 1 装飾基板 5 6 と連結されている。

40

【0 1 6 4】

中央捨て基板 2 6 1 の右側において、一对の第 1 装飾基板 5 6 の下側、右側及び上側には、右下捨て基板 2 6 5、縦長略矩形の右側捨て基板 2 6 6 及び右上捨て基板 2 6 7 が設

50

けられている。右下捨て基板 2 6 5 は、分割溝 2 4 2, 2 4 3 を介して中央捨て基板 2 6 1 及び右側捨て基板 2 6 6 と連結されているとともに、右上捨て基板 2 6 7 は、分割溝 2 4 4、2 4 5 を介して中央捨て基板 2 6 1 及び右側捨て基板 2 6 6 と連結されている。右下捨て基板 2 6 5 と左下の第 1 装飾基板 5 6 との間にはスリット 2 5 3 が形成されており、右下捨て基板 2 6 5 及び左下の第 1 装飾基板 5 6 は連結されていない。また、右上捨て基板 2 6 7 と右下の第 1 装飾基板 5 6 との間にはスリット 2 5 4 が形成されており、右上捨て基板 2 6 7 及び右下の第 1 装飾基板 5 6 は連結されていない。右側捨て基板 2 6 6 は、分割溝 2 4 6, 2 4 7 を介して左下の第 1 装飾基板 5 6 及び右下の第 1 装飾基板 5 6 と連結されている。

【0165】

10

このように、集合基板 2 3 1 の外周には全周に亘って捨て基板 2 6 2 ~ 2 6 7 が設けられており、4 つの第 1 装飾基板 5 6 は捨て基板 2 6 2 ~ 2 6 7 によって囲われている。これにより、電子部品搭載後に第 1 装飾基板 5 6 に搭載されている電子部品に触れずに集合基板 2 3 1 を取り扱うことが可能となっている。よって、作業者の手が電子部品に接触するなどして電子部品が破損してしまうことが防止されている。なお、集合基板 2 3 1 に含まれる第 1 装飾基板 5 6 の数は「4」に限定されることはない。集合基板 2 3 1 に含まれている第 1 装飾基板 5 6 の数が「4」よりも多い構成（例えば「6」）としてもよく、集合基板 2 3 1 に含まれている第 1 装飾基板 5 6 の数が「4」よりも少ない構成（例えば「2」）としてもよい。

【0166】

20

中央捨て基板 2 6 1 の左側に階段状凹部 5 6 a を対向させて一对の第 1 装飾基板 5 6 が設けられているとともに、中央捨て基板 2 6 1 の右側に階段状凹部 5 6 a を対向させて一对の第 1 装飾基板 5 6 が設けられていることにより、4 つの第 1 装飾基板 5 6 を含む集合基板 2 3 1 の上下方向の寸法が低減されている。

【0167】

次に、装飾基板 5 6, 5 7 の製造工程について、第 1 装飾基板 5 6 の製造工程を例に挙げて説明する。

【0168】

第 1 装飾基板 5 6 の製造工程では、まず集合基板 2 3 1 の第 2 板面 2 6 9（第 2 実装面 9 5 側、図 1 7（b）参照）が上を向いている状態で、集合基板 2 3 1 の第 2 板面 2 6 9 に設けられたパッド（又はパット）に半田ペーストを塗布する半田塗布工程、コネクタ固定用の接着剤を塗布する接着剤塗布工程、自動搭載装置（図示略）を用いてコネクタ 1 1 1, 1 1 2（図 8（a））を集合基板 2 3 1 の第 2 板面 2 6 9 側に搭載する部品搭載工程、集合基板 2 3 1 をリフロー炉に搬送して加熱するリフロー工程、及び集合基板 2 3 1 を常温まで冷却する冷却工程が行われる。これにより、集合基板 2 3 1 の第 2 板面 2 6 9 側にコネクタ 1 1 1, 1 1 2 が実装される。接着剤が硬化することにより 2 回目のリフロー工程においてコネクタ 1 1 1, 1 1 2 の落下が防止される。

30

【0169】

その後、集合基板 2 3 1 の第 1 板面 2 6 8 が上を向いている状態として、集合基板 2 3 1 の第 1 板面 2 6 8 側（第 1 実装面 8 4 側）に設けられたランドの上に半田ペーストを塗布する半田塗布工程、自動搭載装置（図示略）を用いて小型チップ部品を含む電子部品を集合基板 2 3 1 の第 1 板面 2 6 8 側に搭載する部品搭載工程、集合基板 2 3 1 をリフロー炉に搬送して加熱するリフロー工程、集合基板 2 3 1 を常温まで冷却する冷却工程、電子部品実装後の集合基板 2 3 1 を分割する基板分割工程、及び第 1 装飾基板 5 6 について電子部品の実装漏れが無いかを目視で確認する実装確認工程等が行われる。これにより、集合基板 2 3 1 の第 1 板面 2 6 8 側に小型チップ部品を含む電子部品が実装される。

40

【0170】

図 1 7（a）に示すように、左側捨て基板 2 6 3 及び右側捨て基板 2 6 6 には、集合基板 2 3 1 を厚さ方向に貫通させて、第 1 搭載基準孔 2 7 1 及び第 2 搭載基準孔 2 7 2 が形成されている。第 1 搭載基準孔 2 7 1 は、電子部品を第 1 板面 2 6 8 側に搭載する部品搭

50

載工程において、集合基板 2 3 1 の位置合わせに利用されるとともに、第 2 搭載基準孔 2 7 2 は、電子部品を第 2 板面 2 6 9 側に搭載する部品搭載工程において、集合基板 2 3 1 の位置合わせに利用される。自動搭載装置は、集合基板 2 3 1 の位置合わせを行った後、座標制御により小型チップ部品の電極が対応するパッド（又はパット）に塗布された半田ペーストの上に載るように当該小型チップ部品を第 1 装飾基板 5 6 上にセットする。

【0171】

集合基板 2 3 1 の分割方法としては、作業者が手作業により集合基板 2 3 1 を割る方法及びプレス機等を用いて機械的に集合基板 2 3 1 を切断する方法が知られている。このうち、手作業による分割方法を採用することにより、設備費用を抑えながら複数種類の集合基板に臨機応変に対応することが可能となる。

10

【0172】

集合基板 2 3 1 の割り方として、分割溝 2 3 2 ～ 2 4 7 を基点として小型チップ部品が集約されている第 1 板面 2 6 8 が谷形状（凹）となるように集合基板 2 3 1 を割る谷割りと、当該第 1 板面 2 6 8 が山形状（凸）となるように集合基板 2 3 1 を割る山割りと、が考えられる。基板分割工程では、図 1 7（b）に示すように、分割溝 2 3 2 ～ 2 4 7 を基点として第 1 板面 2 6 8 を谷形状（凹）とする谷割りで集合基板 2 3 1 が分割されて複数枚（具体的には 4 枚）の第 1 装飾基板 5 6 が取り出される。

【0173】

既に説明したとおり、第 1 装飾基板 5 6 において小型チップ部品（バイパスコンデンサ 8 5 及び小型チップ抵抗器 8 7, 1 4 3 ～ 1 4 9）は、第 1 実装面 8 4 側に集約されている。集合基板 2 3 1 において小型チップ部品は、第 1 板面 2 6 8 側（第 1 実装面 8 4 側）に集約されており、第 2 板面 2 6 9 側（第 2 実装面 9 5 側）には実装されていない。また、既に説明したとおり、小型チップ部品と第 1 装飾基板 5 6 との接続箇所は、他の電子部品と第 1 装飾基板 5 6 との接続箇所よりも機械的強度が低い。図 1 7（c）に示すように集合基板 2 3 1 を山割りする場合、集合基板 2 3 1 の第 1 板面 2 6 8 側（第 1 実装面 8 4 側）に作用し得る力は引張り応力となるとともに、第 2 板面 2 6 9 側（第 2 実装面 9 5 側）に作用し得る力は圧縮応力となる。一方、図 1 7（b）に示すように集合基板 2 3 1 を谷割りする場合、集合基板 2 3 1 の第 1 板面 2 6 8 側（第 1 実装面 8 4 側）に作用し得る力は圧縮応力となるとともに、第 2 板面 2 6 9 側（第 2 実装面 9 5 側）に作用し得る力は引張り応力となる。

20

30

【0174】

集合基板 2 3 1 を分割する際の応力は、谷形状（凹）となる板面よりも山形状（凸）となる板面に対して大きく作用する。小型チップ部品が集約されている第 1 板面 2 6 8 側（第 1 実装面 8 4 側）が谷形状（凹）となるように集合基板 2 3 1 を谷割りすることにより、集合基板 2 3 1 の分割に際して小型チップ部品と第 1 装飾基板 5 6 との接続箇所に作用し得る応力を低減することができるとともに、小型チップ部品自体に作用し得る応力を低減することができる。これにより、小型チップ部品と第 1 装飾基板 5 6 との接続箇所が破損してしまう可能性を低減できるとともに、小型チップ部品自体が破損してしまう可能性を低減できる。このように、基板分割工程において小型チップ部品の接触不良が発生する可能性を低減することにより、第 1 装飾基板 5 6 の製造効率を向上させることができる。

40

【0175】

小型チップ部品のうちバイパスコンデンサ 8 5 として使用されている積層セラミックコンデンサは、引張り応力に弱く、バイパスコンデンサ 8 5 に引張り応力が作用した場合にはバイパスコンデンサ 8 5 自体にクラックが生じ易い。バイパスコンデンサ 8 5 を含む小型チップ部品が集約されている第 1 板面 2 6 8 側（第 1 実装面 8 4 側）が谷形状（凹）となるように集合基板 2 3 1 を谷割りすることにより、バイパスコンデンサ 8 5 に作用し得る力を圧縮応力として、バイパスコンデンサ 8 5 に引張り応力が作用することを回避できる。これにより、集合基板 2 3 1 の分割に際してバイパスコンデンサ 8 5 自体が破損してしまう可能性を低減できる。

【0176】

50

既に説明したとおり、分割溝 2 3 2 ～ 2 4 7 を基点として集合基板 2 3 1 を分割することにより、小型チップ部品と第 1 装飾基板 5 6 との接続箇所作用し得る応力を最小限に抑えることができるとともに、小型チップ部品に作用し得る応力を最小限に抑えることができる。一方、分割の基点が分割溝 2 3 2 ～ 2 4 7 からずれてしまうと、これらの応力が増大してしまう。分割の基点が分割溝 2 3 2 ～ 2 4 7 からずれてしまうことを防止するとともに基板分割工程の作業性を向上させるために、分割治具が用いられる。

【0177】

図 1 8 (a) は本実施形態における集合基板 2 3 1 の分割に使用される分割治具 2 8 1 の斜視図であり、図 1 8 (b) は分割治具 2 8 1 の正面図であり、図 1 8 (c) は分割治具 2 8 1 を用いて集合基板 2 3 1 を分割する様子を説明するための説明図である。図 1 8 (a) に示すように、分割治具 2 8 1 は、分割溝 2 3 2 ～ 2 4 7 に当接されて集合基板 2 3 1 を分割する際に支点となる金属製の薄刃 2 8 2 と、当該薄刃 2 8 2 を支持する基部 2 8 3 と、を備えている。基部 2 8 3 は、横長直方体状に成形された樹脂製の基台部 2 8 3 a と、基台部 2 8 3 a の一方側の板面から起立させて一体形成されている直方体状の起立部 2 8 3 b と、を備えている。

【0178】

薄刃 2 8 2 は、プレート状の刃部 2 8 2 a と、フランジ部 2 8 2 b とを備えている。薄刃 2 8 2 は、フランジ部 2 8 2 b が起立部 2 8 3 b にネジ固定されることにより基部 2 8 3 に固定されている。刃部 2 8 2 a は、起立部 2 8 3 b の上側平面から上方に突出しており、起立部 2 8 3 b の長手方向に延在している。

【0179】

起立部 2 8 3 b の長手方向における略中央には、刃部 2 8 2 a が分割溝 2 3 2 ～ 2 4 7 に当接するように、刃部 2 8 2 a に対する集合基板 2 3 1 の位置合わせを補助するための突起部 2 8 3 c が一体形成されている。突起部 2 8 3 c は、起立部 2 8 3 b の上側平面から上方に、刃部 2 8 2 a よりも大きな突出寸法で突出している。図 1 7 (a) に示すように、左側捨て基板 2 6 3 の右部及び中央捨て基板 2 6 1 の左部において、一对の第 1 装飾基板 5 6 の間には突起部 2 8 3 c を挿通可能とする凹部 2 8 4, 2 8 5 が設けられている。また、中央捨て基板 2 6 1 の右部及び右側捨て基板 2 6 6 の左部において、一对の第 1 装飾基板 5 6 の間には突起部 2 8 3 c を挿通可能とする凹部 2 8 6, 2 8 7 が設けられている。

【0180】

作業者は、図 1 8 (c) に示すように、集合基板 2 3 1 の第 1 板面 2 6 8 (第 1 実装面 8 4) を下に向け、中央捨て基板 2 6 1、左側捨て基板 2 6 3 及び右側捨て基板 2 6 6 のいずれか (図 1 8 (c) では中央捨て基板 2 6 1) を起立部 2 8 3 b の上に固定する。このとき、突起部 2 8 3 c を捨て基板 2 6 1, 2 6 3, 2 6 6 に設けられた凹部 2 8 4 ～ 2 8 7 (図 1 7 (a)) に挿通することにより分割の基点とする分割溝 2 3 2 ～ 2 4 7 が刃部 2 8 2 a に当接している状態を容易に作り出すことができる。当該状態において、第 2 板面 2 6 9 側に下向きの力を加えて起立部 2 8 3 b から右方にはみ出している部分を下方に押し込むことにより、第 1 板面 2 6 8 が谷形状 (凹) となる態様で、分割溝 2 3 2 ～ 2 4 7 を基点として集合基板 2 3 1 を谷割りすることができる。

【0181】

作業者は、例えば、まず集合基板 2 3 1 (図 1 7 (a)) を、左側の一对の第 1 装飾基板 5 6、左下捨て基板 2 6 2、左側捨て基板 2 6 3 及び左上捨て基板 2 6 4 を含む第 1 ユニットと、右側の一对の第 1 装飾基板 5 6、中央捨て基板 2 6 1、右下捨て基板 2 6 5、右側捨て基板 2 6 6 及び右上捨て基板 2 6 7 を含む第 2 ユニットと、に分割する。その後、第 1 ユニットにおいて、一对の第 1 装飾基板 5 6 と左側捨て基板 2 6 3 とを分割することにより 2 枚の第 1 装飾基板 5 6 を取り出すことができる。また、第 2 ユニットにおいて、一对の第 1 装飾基板 5 6 と中央捨て基板 2 6 1 とを分割するとともに、当該一对の第 1 装飾基板 5 6 と右側捨て基板 2 6 6 とを分割することにより、2 枚の第 1 装飾基板 5 6 を取り出すことができる。なお、4 つの第 1 装飾基板 5 6 を取り出すために集合基板 2 3 1

を分割する順番は任意である。

【0182】

分割の基点とする分割溝232～247に刃部282aを当接させた状態で、当該刃部282aを支点として集合基板231を谷割りすることにより、分割の基点が分割溝232～247からずれてしまうことを防止できる。これにより、集合基板231の分割に際して小型チップ部品と第1装飾基板56との接続箇所作用し得る応力を最小限に抑えることができる。同時に、小型チップ部品自体に作用し得る応力を最小限に抑えることができる。

【0183】

第2実装面95を下方に押し込むことで集合基板231を谷割りする構成であることにより、第2実装面95を上方に引き上げることで集合基板231を谷割りする構成と比較して、作業者が集合基板231を分割するための力をかけ易くなっている。また、中央捨て基板261、左側捨て基板263及び右側捨て基板266において、凹部284～287（図17（a））が一对の第1装飾基板56の間に設けられていることにより、第1装飾基板56に搭載されている電子部品に作用する応力が増大してしまうことを防止しながら、分割治具281に集合基板231を固定することが可能となっている。

【0184】

図8（a）を参照しながら既に説明したとおり、第1装飾基板56には固定貫通孔56d～56gが設けられており、小型チップ部品は貫通孔周辺領域211a～211dを避けて配置されている。このため、図18（c）に示すように、第1板面268（第1実装面84）を下に向けて中央捨て基板261、左側捨て基板263及び右側捨て基板266のいずれかを起立部283bに固定した状態で第2板面269側に下向きの力を加えて起立部283bからはみ出している部分を下方に押し込んで集合基板231を分割する際に、下方に押し込む箇所として当該固定貫通孔56d～56g付近を選択することができる。これにより、第1板面268側（第1実装面84側）に実装されている小型チップ部品に作用し得る応力を最小限に抑えることができる。

【0185】

既に説明したとおり、分割溝232～247は、集合基板231の第1板面268側のみに形成されており、第2板面269側には形成されていない。このため、作業者は、分割溝232～247が形成されている側の板面（第1板面268）を下向きにして集合基板231を分割治具281にセットすればよく、誤って集合基板231が山割りされてしまう可能性が低減されている。

【0186】

図17（a）に示すように、集合基板231内に存在する16個の分割溝232～247は第1方向DR1に延在している。これらの分割溝232～247の延在方向は互いに平行である。また、図8（a）～図8（c）を参照しながら既に説明したとおり、小型チップ部品（バイパスコンデンサ85及び小型チップ抵抗器87、143～149（図11））は、当該小型チップ部品の長手方向が集合基板231内に存在する16個の分割溝232～247に平行となる態様で、第1装飾基板56に実装されている。このため、小型チップ部品の長手方向が分割溝232～247の延在方向に直交する構成と比較して、分割溝232～247を基点として集合基板231が分割される際に小型チップ部品と第1装飾基板56との接続箇所作用し得る応力が低減されているとともに、小型チップ部品自体に作用し得る応力が低減されている。

【0187】

図17（a）に示すように、集合基板231において、バイパスコンデンサ85が搭載されている領域に対応する箇所にはスリット255～258が設けられている。既に説明したとおり、スリット255～258は、細長い長孔状であり、分割溝233、234、240、247よりも幅広に形成されている。分割溝232～247を基点として集合基板231が谷割りされる際にスリット255～258の周辺に作用し得る応力は、分割溝232～247の周辺に作用し得る応力よりも小さい。バイパスコンデンサ85の搭載領

10

20

30

40

50

域の対応箇所にスリット 2 5 5～2 5 8 が設けられていることにより、集合基板 2 3 1 が分割される際にバイパスコンデンサ 8 5 と第 1 装飾基板 5 6 との接続箇所に作用し得る応力が低減されているとともに、バイパスコンデンサ 8 5 自体に作用し得る応力が低減されている。

【0 1 8 8】

図 8 (a), (b) に示すように、バイパスコンデンサ 8 5 は、L E D ドライバ 1 2 6 よりも階段状凹部 5 6 a 側に配置されている。図 1 7 (a) を参照しながら既に説明したとおり、集合基板 2 3 1 において階段状凹部 5 6 a 側には分割溝 2 3 3, 2 3 4, 2 4 0, 2 4 7 は設けられていない。バイパスコンデンサ 8 5 が L E D ドライバ 1 2 6 を挟んで分割溝 2 3 3, 2 3 4, 2 4 0, 2 4 7 の逆側に配置されていることにより、分割溝 2 3 3, 2 3 4, 2 4 0, 2 4 7 を基点として集合基板 2 3 1 が分割される際にバイパスコンデンサ 8 5 と第 1 装飾基板 5 6 との接続箇所に作用し得る応力を低減することができる。これにより、集合基板 2 3 1 を分割する際に、バイパスコンデンサ 8 5 と第 1 装飾基板 5 6 との接続箇所が破壊されてしまう可能性が低減されているとともに、バイパスコンデンサ 8 5 自体が破壊される可能性が低減されている。

【0 1 8 9】

図 8 (b), (c) を参照しながら既に説明したとおり、バイパスコンデンサ 8 5 の電極 8 5 a, 8 5 b に対応するパッド 1 7 1 a, 1 7 1 b の離間方向、及び小型チップ抵抗器 8 7 の電極 8 7 a, 8 7 b に対応するパッド 1 7 6 a, 1 7 6 b の離間方向は、第 1 方向 D R 1 である。リフロー工程において集合基板 2 3 1 を当該共通の離間方向 (第 1 方向 D R 1) に直交する方向 (第 2 方向 D R 2) 又は略直交する方向に搬送することにより、バイパスコンデンサ 8 5 の一対の電極 8 5 a, 8 5 b に対応する一対のパッド 1 7 1 a, 1 7 1 b の上に塗布されている半田ペーストの加熱が開始されるタイミングを揃えることができる。これにより、小型チップ抵抗器 8 7 の一対の電極 8 7 a, 8 7 b に対応する一対のパッド 1 7 6 a, 1 7 6 b の上に塗布されている半田ペーストの加熱が開始されるタイミングを揃えることができる。これにより、複数の小型チップ部品の回転及びチップ立ちの発生を防止することができる。図 1 7 (a) に示すように、左側捨て基板 2 6 3 の第 1 板面 2 6 8 側には、リフロー工程における集合基板 2 3 1 の搬送方向を確認可能とする認識マーク 2 8 8 が設けられている。また、図示は省略するが、左側捨て基板 2 6 3 の第 2 板面 2 6 9 側にも、リフロー工程における集合基板 2 3 1 の搬送方向を確認可能とする認識マークが設けられている。これにより、作業者が集合基板 2 3 1 の搬送方向を間違えてしまう可能性が低減されている。

【0 1 9 0】

図 8 (a) を参照しながら既に説明したとおり、L E D ドライバ 1 2 6 が第 1 装飾基板 5 6 の外縁から 1 0 mm 未満の領域を含む領域に配置されている構成において、小型チップ部品 (バイパスコンデンサ 8 5 及び小型チップ抵抗器 8 7, 1 4 3～1 4 9 (図 1 1)) は第 1 装飾基板 5 6 の外縁から 1 0 mm 以上離して配置されている。既に説明したとおり、第 1 装飾基板 5 6 に実装されている各種電子部品のうち小型チップ部品と第 1 装飾基板 5 6 との接続箇所は、他の電子部品と第 1 装飾基板 5 6 との接続箇所と比較して、機械的強度が低い。また、第 1 装飾基板 5 6 の外縁から 1 0 mm 以内の領域は、集合基板 2 3 1 (図 1 7) において分割溝 2 3 2～2 4 7 (図 1 7) の近傍に存在している可能性のある領域であるとともに、集合基板 2 3 1 を谷割りするために力が加えられる可能性のある領域である。第 1 装飾基板 5 6 の外縁から 1 0 mm 以上離して小型チップ部品が配置されていることにより、集合基板 2 3 1 の分割に際して小型チップ部品と第 1 装飾基板 5 6 との接続箇所に作用し得る応力の最大値が低減されているとともに、小型チップ部品自体に作用し得る応力の最大値が低減されている。

【0 1 9 1】

＜パチンコ機 1 0 の電氣的構成＞

図 1 9 は、パチンコ機 1 0 の電氣的構成を示すブロック図である。

【0192】

主制御装置60は、遊技の主たる制御を司る主制御基板61と、電源を監視する停電監視基板67と、を具備している。主制御基板61には、MPU62が搭載されている。MPU62には、制御部及び演算部を含む演算処理装置である主側CPU63の他に、主側ROM64及び主側RAM65が内蔵されている。なお、MPU62には、上記素子以外に、割込回路、タイマ回路、データ入出力回路、乱数発生器としての各種カウンタ回路などが内蔵されている。

【0193】

主側ROM64は、NOR型フラッシュメモリ及びNAND型フラッシュメモリなどの記憶保持に外部からの電力供給が不要なメモリ（すなわち、不揮発性記憶手段）であり、読み出し専用として利用される。主側ROM64は、主側CPU63により実行される各種の制御プログラムや固定値データを記憶している。

【0194】

主側RAM65は、SRAM及びDRAMなどの記憶保持に外部からの電力供給が必要なメモリ（すなわち、揮発性記憶手段）であり、読み書き両用として利用される。主側RAM65は、ランダムアクセスが可能であるとともに、同一のデータ容量で比較した場合に主側ROM64よりも読み出しに要する時間が早いものとなっている。主側RAM65は、主側ROM64内に記憶されている制御プログラムの実行に対して各種のデータなどを一時的に記憶する。

【0195】

主側CPU63では遊技履歴を管理するための処理が実行される。主側CPU63は、一般入賞口31、特電入賞装置32、第1作動口33、第2作動口34及びアウト口24aへの遊技球の入球履歴を把握するとともに、その把握した入球履歴に応じて一般入賞口31、特電入賞装置32、第1作動口33及び第2作動口34への入球頻度を把握する。また、主側CPU63は後述する開閉実行モード及び高頻度サポートモードの発生頻度を把握する。

【0196】

MPU62には、入力ポート及び出力ポートがそれぞれ設けられている。MPU62の入力側には主制御装置60に設けられた停電監視基板67及び払出制御装置77が接続されている。停電監視基板67には動作電力を供給する機能を有する電源・発射制御装置78が接続されており、MPU62には停電監視基板67を介して動作電力が供給される。

【0197】

MPU62の入力側には、各入球検知センサ42a～49aといった各種センサが接続されている。各入球検知センサ42a～49aには、既に説明したとおり、第1入賞口検知センサ42a、第2入賞口検知センサ43a、第3入賞口検知センサ44a、特電検知センサ45a、第1作動口検知センサ46a、第2作動口検知センサ47a、アウト口検知センサ48a及びゲート検知センサ49aが含まれる。これら入球検知センサ42a～49aの検知結果に基づいて、主側CPU63にて各入球部への入球判定が行われる。また、主側CPU63では第1作動口33への入賞に基づいて各種抽選が実行されるとともに第2作動口34への入賞に基づいて各種抽選が実行される。

【0198】

MPU62の入力側には、主制御基板61に設けられた設定キー挿入部68a、更新ボタン68b及びリセットボタン68cが設けられている。設定キー挿入部68aには図示しないセンサが設けられており、当該センサにより当該設定キー挿入部68aがON操作の位置及びOFF操作の位置のいずれに配置されているのかが検知される。そして、主側CPU63はそのセンサからの検知結果に基づいて設定キー挿入部68aがON操作の位置及びOFF操作の位置のいずれに配置されているのかを特定する。更新ボタン68bには図示しないセンサが設けられており、当該センサにより更新ボタン68bが押圧操作されているか否かが検知される。そして、主側CPU63はそのセンサからの検知結果に基づいて更新ボタン68bが押圧操作されているか否かを特定する。リセットボタン68c

には図示しないセンサが設けられており、当該センサによりリセットボタン 68c が押圧操作されているか否かが検知される。そして、主側 CPU 63 はそのセンサからの検知結果に基づいてリセットボタン 68c が押圧操作されているか否かを特定する。

【0199】

M P U 6 2 の出力側には、停電監視基板 67、払出制御装置 77 及び音声発光制御装置 81 が接続されている。払出制御装置 77 には、例えば、上記入球部のうち入球の発生が遊技球の払い出しに対応する賞球対応入球部に遊技球が入球したことに基づいて賞球コマンドが出力される。音声発光制御装置 81 には、変動用コマンド、種別コマンド及びオープニングコマンドなどの各種コマンドが出力される。

【0200】

M P U 6 2 の出力側には、特電入賞装置 32 の開閉扉 32a を開閉動作させる特電用の駆動部 32b、第 2 作動口 34 の普電役物 34a を開閉動作させる普電用の駆動部 34b、特図ユニット 37 及び普図ユニット 38 が接続されている。ちなみに、特図ユニット 37 には、特図表示部 37a 及び特図保留表示部 37b が設けられているが、これらの全てが M P U 6 2 の出力側に接続されている。同様に、普図ユニット 38 には、普図表示部 38a 及び普図保留表示部 38b が設けられているが、これらの全てが M P U 6 2 の出力側に接続されている。主制御基板 61 には各種ドライバ回路が設けられており、当該ドライバ回路を通じて M P U 6 2 は各種駆動部及び各種表示部の駆動制御を実行する。

【0201】

つまり、開閉実行モードにおいては特電入賞装置 32 が開閉されるように、主側 CPU 63 において特電用の駆動部 32b の駆動制御が実行される。また、普電役物 34a の開放状態当選となった場合には、普電役物 34a が開閉されるように、主側 CPU 63 において普電用の駆動部 34b の駆動制御が実行される。また、各遊技回に際しては、主側 CPU 63 において特図表示部 37a の表示制御が実行される。また、普電役物 34a を開放状態とするか否かの抽選結果を明示する場合に、主側 CPU 63 において普図表示部 38a の表示制御が実行される。また、第 1 作動口 33 若しくは第 2 作動口 34 への入賞が発生した場合、又は特図表示部 37a において変動表示が開始される場合に、主側 CPU 63 において特図保留表示部 37b の表示制御が実行され、スルーゲート 35 への入賞が発生した場合、又は普図表示部 38a において変動表示が開始される場合に、主側 CPU 63 において普図保留表示部 38b の表示制御が実行される。

【0202】

M P U 6 2 の出力側には第 1 ～ 第 3 報知用表示装置 69a ～ 69c が接続されている。第 1 ～ 第 3 報知用表示装置 69a ～ 69c では、遊技履歴の管理結果の表示が行われる。また、パチンコ機 10 の設定状態の変更に際しては第 3 報知用表示装置 69c にて現状の設定値の表示が行われる。第 1 ～ 第 3 報知用表示装置 69a ～ 69c は主側 CPU 63 により表示制御される。

【0203】

停電監視基板 67 は、主制御基板 61 と電源・発射制御装置 78 とを中継し、電源・発射制御装置 78 から出力される最大電圧である直流安定 24 ボルトの電圧を監視する。払出制御装置 77 は、主制御装置 60 から受信した賞球コマンドに基づいて、払出装置 76 により賞球や貸し球の払出制御を行うものである。

【0204】

電源・発射制御装置 78 は、例えば、遊技ホール等における商用電源（外部電源）に接続されている。そして、その商用電源から供給される外部電力に基づいて主制御基板 61 や払出制御装置 77 等に対して各々に必要な動作電力を生成するとともに、その生成した動作電力を供給する。ちなみに、電源・発射制御装置 78 にはバックアップ用コンデンサなどの電断時電源部が設けられており、パチンコ機 10 の電源が OFF 状態の場合であっても当該電断時電源部から主制御装置 60 の主側 R A M 65 及び払出制御装置 77 に記憶保持用の電力が供給される。また、電源・発射制御装置 78 は遊技球発射機構 27 の発射制御を担うものであり、遊技球発射機構 27 は所定の発射条件が整っている場合に駆

10

20

30

40

50

動される。また、払出機構部 7 3 には既に説明したとおり電源スイッチが設けられており、電源スイッチが ON 操作されることによりパチンコ機 1 0 への動作電力の供給が開始され、電源スイッチが OFF 操作されることによりパチンコ機 1 0 への動作電力の供給が停止される。

【0205】

音声発光制御装置 8 1 は、主制御装置 6 0 から受信した各種コマンドに基づいて、前扉枠 1 4 に設けられたスピーカ部 5 3 を駆動制御する。また、既に説明したとおり、音声発光制御装置 8 1 は、第 1 装飾基板 5 6 に実装されている LED チップ 1 2 7 ~ 1 4 2 及び第 2 装飾基板 5 7 に実装されている LED チップの発光制御を行う。さらにまた、音声発光制御装置 8 1 は、表示制御装置 8 2 を制御する。表示制御装置 8 2 は、音声発光制御装置 8 1 から受信したコマンドに基づいて、図柄表示装置 4 1 の表示制御を実行する。

10

【0206】

＜主側 CPU 6 3 にて各種抽選を行うための電氣的構成＞

次に、主側 CPU 6 3 にて各種抽選を行うための電氣的な構成について図 2 0 を用いて説明する。

【0207】

主側 CPU 6 3 は遊技に際し各種カウンタ情報を用いて、大当たり発生抽選、特図表示部 3 7 a の表示の設定、図柄表示装置 4 1 の図柄表示の設定、普図表示部 3 8 a の表示の設定などを行うこととしており、具体的には、図 2 0 に示すように、当たり発生の抽選に使用する当たり乱数カウンタ C 1 と、大当たり種別を判定する際に使用する大当たり種別カウンタ C 2 と、図柄表示装置 4 1 が外れ変動する際のリーチ発生抽選に使用するリーチ乱数カウンタ C 3 と、当たり乱数カウンタ C 1 の初期値設定に使用する乱数初期値カウンタ C I N I と、特図表示部 3 7 a 及び図柄表示装置 4 1 における表示継続時間を決定する変動種別カウンタ C S と、を用いることとしている。さらに、第 2 作動口 3 4 の普電役物 3 4 a を普電開放状態とするか否かの抽選に使用する普電役物開放カウンタ C 4 を用いることとしている。なお、上記各カウンタ C 1 ~ C 3, C I N I, C S, C 4 は、主側 RAM 6 5 の各種カウンタエリア 6 5 b に設けられている。

20

【0208】

各カウンタ C 1 ~ C 3, C I N I, C S, C 4 は、その更新の都度前回値に 1 が加算され、最大値に達した後に「0」に戻るループカウンタとなっている。各カウンタは短時間間隔で更新される。当たり乱数カウンタ C 1、大当たり種別カウンタ C 2 及びリーチ乱数カウンタ C 3 に対応した情報は、第 1 作動口 3 3 又は第 2 作動口 3 4 への入賞が発生した場合に、主側 RAM 6 5 に取得情報記憶手段として設けられた保留格納エリア 6 5 a に格納される。

30

【0209】

保留格納エリア 6 5 a は、保留用エリア R E と、実行エリア A E とを備えている。保留用エリア R E は、第 1 保留エリア R E 1、第 2 保留エリア R E 2、第 3 保留エリア R E 3 及び第 4 保留エリア R E 4 を備えており、第 1 作動口 3 3 又は第 2 作動口 3 4 への入賞履歴に合わせて、当たり乱数カウンタ C 1、大当たり種別カウンタ C 2 及びリーチ乱数カウンタ C 3 の各数値情報の組合せが保留情報として、いずれかの保留エリア R E 1 ~ R E 4 に格納される。

40

【0210】

この場合、第 1 保留エリア R E 1 ~ 第 4 保留エリア R E 4 には、第 1 作動口 3 3 又は第 2 作動口 3 4 への入賞が複数回連続して発生した場合に、第 1 保留エリア R E 1 → 第 2 保留エリア R E 2 → 第 3 保留エリア R E 3 → 第 4 保留エリア R E 4 の順に各数値情報が時系列的に格納されていく。このように 4 つの保留エリア R E 1 ~ R E 4 が設けられていることにより、第 1 作動口 3 3 又は第 2 作動口 3 4 への遊技球の入賞履歴が最大 4 個まで保留記憶されるようになっている。

【0211】

なお、保留記憶可能な数は、4 個に限定されることはなく任意であり、2 個、3 個又は

50

5 個以上といったように他の複数であってもよく、単数であってもよい。

【0212】

実行エリア A E は、特図表示部 37 a の変動表示を開始する際に、保留用エリア R E の第 1 保留エリア R E 1 に格納された各数値情報を移動させるためのエリアであり、1 遊技回の開始に際しては実行エリア A E に記憶されている各種数値情報に基づいて、当否判定などが行われる。

【0213】

上記各カウンタについて詳細に説明する。

【0214】

まず、普電役物開放カウンタ C 4 について説明する。普電役物開放カウンタ C 4 は、例えば、0～250 の範囲内で順に 1 ずつ加算され、最大値に達した後に「0」に戻る構成となっている。普電役物開放カウンタ C 4 は定期的に更新され、スルーゲート 35 に遊技球が入賞したタイミングで主側 R A M 65 の普電保留エリア 65 c に格納される。そして、所定のタイミングにおいて、その格納された普電役物開放カウンタ C 4 の値によって普電役物 34 a を開放状態に制御するか否かの抽選が行われる。

【0215】

本パチンコ機 10 では、普電役物 34 a によるサポートの態様が相互に異なるように複数種類のサポートモードが設定されている。詳細には、サポートモードには、遊技領域 P A に同様の態様で遊技球の発射が継続されている状況で比較した場合に、第 2 作動口 34 の普電役物 34 a が単位時間当たりに開放状態となる頻度が相対的に高低となるように、高頻度サポートモードと低頻度サポートモードとが設定されている。

【0216】

高頻度サポートモードと低頻度サポートモードとでは、普電役物開放カウンタ C 4 を用いた普電開放抽選における普電開放状態当選となる確率は同一（例えば、共に 4/5）となっているが、高頻度サポートモードでは低頻度サポートモードよりも、普電開放状態当選となった際に普電役物 34 a が開放状態となる回数が多く設定されており、さらに 1 回の開放時間が長く設定されている。この場合、高頻度サポートモードにおいて普電開放状態当選となり普電役物 34 a の開放状態が複数回発生する場合において、1 回の開放状態が終了してから次の開放状態が開始されるまでの閉鎖時間は、1 回の開放時間よりも短く設定されている。さらにまた、高頻度サポートモードでは低頻度サポートモードよりも、1 回の普電開放抽選が行われてから次の普電開放抽選が行われる上で最低限確保される確保時間（すなわち、普図表示部 38 a における 1 回の表示継続時間）が短く設定されている。

【0217】

上記のとおり、高頻度サポートモードでは、低頻度サポートモードよりも第 2 作動口 34 への入賞が発生する確率が高くなる。換言すれば、低頻度サポートモードでは、第 2 作動口 34 よりも第 1 作動口 33 への入賞が発生する確率が高くなるが、高頻度サポートモードでは、第 1 作動口 33 よりも第 2 作動口 34 への入賞が発生する確率が高くなる。そして、第 2 作動口 34 への入賞が発生した場合には、所定個数の遊技球の払出が実行されるため、高頻度サポートモードでは、遊技者は持ち球をあまり減らさないようにしながら遊技を行うことができる。

【0218】

なお、高頻度サポートモードを低頻度サポートモードよりも単位時間当たりに普電開放状態となる頻度を高くする上での構成は、上記のものに限定されることはなく、例えば普電開放抽選における普電開放状態当選となる確率を高くする構成としてもよい。また、1 回の普電開放抽選が行われてから次の普電開放抽選が行われる上で確保される確保時間（例えば、スルーゲート 35 への入賞に基づき普図表示部 38 a にて実行される変動表示の時間）が複数種類用意されている構成においては、高頻度サポートモードでは低頻度サポートモードよりも、短い確保時間が選択され易い又は平均の確保時間が短くなるように設定されていてもよい。さらには、開放回数を多くする、開放時間を長くする、1 回の普電

開放抽選が行われてから次の普電開放抽選が行われる上で確保される確保時間を短くする、係る確保時間の平均時間を短くする及び当選確率を高くするのうち、いずれか1条件又は任意の組合せの条件を適用することで、低頻度サポートモードに対する高頻度サポートモードの有利性を高めてもよい。

【0219】

ここで、既に説明したとおりパチンコ機10には「設定1」～「設定6」の設定状態が存在しているが、低頻度サポートモードにおける普電役物34aの開放頻度及び開放態様はいずれの設定値であっても同一であるとともに、高頻度サポートモードにおける普電役物34aの開放頻度及び開放態様もいずれの設定値であっても同一となっている。但し、これに限定されることはなく、低頻度サポートモード及び高頻度サポートモードの少なくとも一方について普電役物34aの開放頻度及び開放態様の少なくとも一方がパチンコ機10の設定状態に応じて変動する構成としてもよい。例えば設定値が高いほど、低頻度サポートモードにおいて普電役物34aの開放頻度が高くなる構成としてもよく、低頻度サポートモードにおいて普電役物34aが1回開放状態となる場合における第2作動口34への遊技球の入球確率が高くなる構成としてもよい。また、設定値が高いほど、高頻度サポートモードにおいて普電役物34aの開放頻度が高くなる構成としてもよく、高頻度サポートモードにおいて普電役物34aが1回開放状態となる場合における第2作動口34への遊技球の入球確率が高くなる構成としてもよい。

【0220】

次に、当たり乱数カウンタC1について説明する。当たり乱数カウンタC1は、例えば0～7999の範囲内で順に1ずつ加算され、最大値に達した後に「0」に戻る構成となっている。特に当たり乱数カウンタC1が1周した場合、その時点の乱数初期値カウンタCINIの値が当該当たり乱数カウンタC1の初期値として読み込まれる。なお、乱数初期値カウンタCINIは、当たり乱数カウンタC1と同様のループカウンタである（値＝0～7999）。当たり乱数カウンタC1は定期的に更新され、遊技球が第1作動口33又は第2作動口34に入賞したタイミングで主側RAM65の保留格納エリア65aに格納される。

【0221】

大当たり当選となる乱数の値は、主側ROM64に当否テーブルとして記憶されている。図19に示すように、主側ROM64には当否テーブル記憶エリア64aが設けられている。当否テーブル記憶エリア64aには、当否テーブルとして、低確率モード用の低確当否テーブルと、高確率モード用の高確当否テーブルとが記憶されている。

【0222】

低確当否テーブルは、「設定1」～「設定6」の設定状態に1対1で対応させて設けられている。つまり、パチンコ機10の設定状態が「設定1」である場合に参照される設定1用の低確当否テーブルと、パチンコ機10の設定状態が「設定2」である場合に参照される設定2用の低確当否テーブルと、パチンコ機10の設定状態が「設定3」である場合に参照される設定3用の低確当否テーブルと、パチンコ機10の設定状態が「設定4」である場合に参照される設定4用の低確当否テーブルと、パチンコ機10の設定状態が「設定5」である場合に参照される設定5用の低確当否テーブルと、パチンコ機10の設定状態が「設定6」である場合に参照される設定6用の低確当否テーブルと、が存在している。

【0223】

これら低確当否テーブルは高い設定値ほど大当たり結果の当選確率が高くなるように設定されている。具体的には、設定1用の低確当否テーブルが参照された場合には1/320で大当たり結果となり、設定2用の低確当否テーブルが参照された場合には約1/308で大当たり結果となり、設定3用の低確当否テーブルが参照された場合には約1/278で大当たり結果となり、設定4用の低確当否テーブルが参照された場合には約1/286で大当たり結果となり、設定5用の低確当否テーブルが参照された場合には約1/276で大当たり結果となり、設定6用の低確当否テーブルが参照された場合には約1/26

7で大当たり結果となる。これにより、パチンコ機10の設定状態が高い設定値である方が低確率モードにおいて大当たり結果が発生し易くなり、遊技者にとって有利となる。

【0224】

一方、高確当否テーブルは、「設定1」～「設定6」のいずれの設定状態であっても共通となるように1種類のみ設けられている。高確当否テーブルは「設定1」～「設定6」のいずれの設定状態であっても低確当否テーブルよりも大当たり結果の当選確率が高くなるように設定されている。具体的には、高確当否テーブルが参照された場合には約1/30で大当たり結果となる。これにより、パチンコ機10の設定状態に関係なく高確率モードを低確率モードよりも有利な状態とすることが可能となる。また、最も低い設定状態である「設定1」であっても高確率モードとなることで最も高い設定状態である「設定6」の低確率モードよりも大当たり結果となる確率を高くすることが可能となる。また、高確率モードについてはパチンコ機10の設定状態による有利又は不利が生じないようにすることが可能となるとともに、高確当否テーブルを主側ROM64にて予め記憶するための記憶容量を抑えることが可能となる。

10

【0225】

大当たり種別カウンタC2は、0～29の範囲内で順に1ずつ加算され、最大値に達した後に「0」に戻る構成となっている。大当たり種別カウンタC2は定期的に更新され、遊技球が第1作動口33又は第2作動口34に入賞したタイミングで保留格納エリア65aに格納される。

【0226】

本パチンコ機10では、複数の大当たり結果が設定されている。これら複数の大当たり結果は、(1)開閉実行モードにおける特電入賞装置32の開閉制御の態様、(2)開閉実行モード終了後の当否抽選手段における抽選モード、(3)開閉実行モード終了後の第2作動口34の普電役物34aにおけるサポートモード、という3つの条件に差異を設けることにより、複数の大当たり結果が設定されている。

20

【0227】

開閉実行モードにおける特電入賞装置32の開閉制御の態様としては、開閉実行モードが開始されてから終了するまでの間における特電入賞装置32への入賞の発生頻度が相対的に高低となるように高頻度入賞モードと低頻度入賞モードとが設定されている。具体的には、高頻度入賞モード及び低頻度入賞モードのいずれであっても、予め定められた回数のラウンド遊技を上限として実行される。

30

【0228】

ラウンド遊技とは、予め定められた上限継続期間が経過すること、及び予め定められた上限個数の遊技球が特電入賞装置32に入賞することのいずれか一方の条件が満たされるまで継続する遊技のことである。また、大当たり結果が契機となった開閉実行モードにおけるラウンド遊技の回数は、その移行の契機となった大当たり結果の種類がいずれであっても固定ラウンド回数で同一となっている。具体的には、いずれの大当たり結果となった場合であっても、ラウンド遊技の上限回数は15ラウンドに設定されている。

【0229】

また、本パチンコ機10では、特電入賞装置32の1回の開放態様が、特電入賞装置32が開放されてから閉鎖されるまでの開放継続時間を相違させて、複数種類設定されている。詳細には、開放継続時間が長時間である29秒に設定された長時間態様と、開放継続時間が上記長時間よりも短い短時間である0.06秒に設定された短時間態様と、が設定されている。

40

【0230】

本パチンコ機10では、発射操作装置28が遊技者により操作されている状況では、0.6秒に1個の遊技球が遊技領域PAに向けて発射されるように遊技球発射機構27が駆動制御される。また、ラウンド遊技は終了条件の上限個数が9個に設定されている。そうすると、上記開放態様のうち長時間態様では、遊技球の発射周期と1回のラウンド遊技との積よりも長い時間の開放継続時間が設定されていることとなる。一方、短時間態様では

50

、遊技球の発射周期と1回のラウンド遊技との積よりも短い時間、より詳細には、遊技球の発射周期よりも短い時間の開放継続時間が設定されている。したがって、長時間態様で1回の開放が行われた場合には、特電入賞装置32に対して、1回のラウンド遊技における上限個数分の入賞が発生することが期待され、短時間態様で1回の開放が行われた場合には、特電入賞装置32への入賞が発生しないこと又は入賞が発生するとしても1個程度となることが期待される。

【0231】

高頻度入賞モードでは、各ラウンド遊技において長時間態様による特電入賞装置32の開放が1回行われる。一方、低頻度入賞モードでは、各ラウンド遊技において短時間態様による特電入賞装置32の開放が1回行われる。

10

【0232】

なお、高頻度入賞モード及び低頻度入賞モードにおける特電入賞装置32の開閉回数、ラウンド遊技の回数、1回の開放に対する開放継続時間及び1回のラウンド遊技における上限個数は、高頻度入賞モードの方が低頻度入賞モードよりも、開閉実行モードが開始されてから終了するまでの間における特電入賞装置32への入賞の発生頻度が高くなるのであれば、上記の値に限定されることはなく任意である。

【0233】

図19に示すように、主側ROM64には振分テーブル記憶エリア64bが設けられている。振分テーブル記憶エリア64bには、大当たり種別カウンタC2に対する大当たり結果の振分先が設定されている振分テーブルが記憶されている。振分テーブルにおいては

20

【0234】

低確大当たり結果は、開閉実行モードが高頻度入賞モードとなり、さらに開閉実行モードの終了後には、当否抽選モードが低確率モードとなるとともに、サポートモードが高頻度サポートモードとなる大当たり結果である。但し、この高頻度サポートモードは、移行後において遊技回数が終了基準回数（具体的には、100回）に達した場合に低頻度サポートモードに移行する。

【0235】

低入賞高確大当たり結果は、開閉実行モードが低頻度入賞モードとなり、さらに開閉実行モードの終了後には、当否抽選モードが高確率モードとなるとともに、サポートモードが高頻度サポートモードとなる大当たり結果である。これら高確率モード及び高頻度サポートモードは、当否抽選における抽選結果が大当たり状態当選となり、それによる大当たり状態に移行するまで継続する。

30

【0236】

最有利大当たり結果は、開閉実行モードが高頻度入賞モードとなり、さらに開閉実行モードの終了後には、当否抽選モードが高確率モードとなるとともに、サポートモードが高頻度サポートモードとなる大当たり結果である。これら高確率モード及び高頻度サポートモードは、当否抽選における抽選結果が大当たり状態当選となり、それによる大当たり状態に移行するまで継続する。

40

【0237】

なお、上記各遊技状態との関係で通常遊技状態とは、開閉実行モードではなく、さらに当否抽選モードが低確率モードであり、サポートモードが低頻度サポートモードである状態をいう。また、遊技結果として、低入賞高確大当たり結果が設定されていない構成としてもよい。また、低入賞高確大当たり結果における開閉実行モードでは、ラウンド遊技の回数が低確大当たり結果及び最有利大当たり結果の場合よりも少ない回数である構成としてもよい。

【0238】

振分テーブルでは、「0～29」の大当たり種別カウンタC2の値のうち、「0～9」が低確大当たり結果に対応しており、「10～14」が低入賞高確大当たり結果に対応し

50

ており、「15～29」が最有利大当たり結果に対応している。

【0239】

振分テーブルは、「設定1」～「設定6」のいずれの設定状態であっても共通となるように1種類のみ設けられている。これにより、大当たり結果の振分態様についてパチンコ機10の設定状態による有利又は不利が生じないようにすることが可能となるとともに、振分テーブルを主側ROM64にて予め記憶するための記憶容量を抑えることが可能となる。

【0240】

なお、パチンコ機10の設定状態に応じて大当たり結果の振分態様が相違する構成としてもよい。例えば、高い設定値ほど最有利大当たり結果に振り分けられる確率を高くする構成としてもよく、高い設定値ほど最有利大当たり結果又は低入賞高確大当たり結果に振り分けられる確率を高くする構成としてもよい。この場合、高い設定値ほど大当たり結果となった後に高確率モードとなる確率を高くすることが可能となる。また、高い設定値ほど低入賞高確大当たり結果に振り分けられる確率を低くする構成としてもよく、高い設定値では低入賞高確大当たり結果に振り分けられないのに対して低い設定値では低入賞高確大当たり結果に振り分けられ得る構成としてもよい。この場合、高い設定値ほど高頻度入賞モードの開閉実行モードが発生する確率を高くすることが可能となる。

【0241】

次に、リーチ乱数カウンタC3について説明する。リーチ乱数カウンタC3は、例えば0～238の範囲内で順に1ずつ加算され、最大値に達した後に「0」に戻る構成となっている。本パチンコ機10には、図柄表示装置41における表示演出の一種として期待演出が設定されている。期待演出とは、図柄の変動表示を行うことが可能な図柄表示装置41を備え、所定の大当たり結果となる遊技回では最終的な停止結果が付与対応結果となる遊技機において、図柄表示装置41における図柄の変動表示が開始されてから停止結果が導出表示される前段階で、前記付与対応結果となり易い変動表示状態であると遊技者に思わせるための表示状態をいう。なお、付与対応結果について具体的には、いずれかの有効ライン上に同一の数字が付された図柄の組合せが停止表示される。

【0242】

期待演出には、リーチ表示と、リーチ表示が発生する前段階などにおいてリーチ表示の発生や付与対応結果の発生を期待させるための予告表示との2種類が設定されている。

【0243】

リーチ表示には、図柄表示装置41の表示面41aに表示される複数の図柄列のうち一部の図柄列について図柄を停止表示させることで、リーチ図柄の組合せを表示し、その状態で残りの図柄列において図柄の変動表示を行う表示状態が含まれる。また、上記のようにリーチ図柄の組合せを表示した状態で、残りの図柄列において図柄の変動表示を行うとともに、その背景画面において所定のキャラクタなどを動画として表示することによりリーチ演出を行うものや、リーチ図柄の組合せを縮小表示させる又は非表示とした上で、表示面41aの略全体において所定のキャラクタなどを動画として表示することによりリーチ演出を行うものが含まれる。

【0244】

予告表示には、図柄表示装置41の表示面41aにおいて図柄の変動表示が開始されてから、全ての図柄列にて図柄が変動表示されている状況において、又は一部の図柄列であって複数の図柄列にて図柄が変動表示されている状況において、図柄列上の図柄とは別にキャラクタを表示させる態様が含まれる。また、背景画面をそれまでの態様とは異なる所定の態様とするものや、図柄列上の図柄をそれまでの態様とは異なる所定の態様とするものも含まれる。かかる予告表示は、リーチ表示が行われる場合及びリーチ表示が行われない場合のいずれの遊技回においても発生し得るが、リーチ表示が行われる場合の方がリーチ表示が行われない場合よりも高確率で発生するように設定されている。

【0245】

リーチ表示は、最終的に同一の図柄の組合せが停止表示される遊技回では、リーチ乱数

10

20

30

40

50

カウンタC 3の値に関係なく実行される。また、同一の図柄の組合せが停止表示されない大当たり結果に対応した遊技回では、リーチ乱数カウンタC 3の値に関係なく実行されない。また、外れ結果に対応した遊技回では、主側ROM 64に記憶されたリーチ用テーブルを参照して所定のタイミングで取得したリーチ乱数カウンタC 3がリーチ表示の発生に対応している場合に実行される。

【0246】

一方、予告表示を行うか否かの決定は、主制御装置60において行うのではなく、音声発光制御装置81において行われる。この場合、音声発光制御装置81は、いずれかの当たり結果に対応した遊技回の方が、外れ結果に対応した遊技回に比べ、予告表示が発生し易いこと、及び出現率の低い予告表示が発生し易いことの少なくとも一方の条件を満たすように、予告表示用の抽選処理を実行する。ちなみに、この抽選結果は、図柄表示装置41にて遊技回用の演出が実行される場合に反映される。

10

【0247】

ここで、外れ結果となる遊技回においてリーチ表示の発生となる確率は「設定1」～「設定6」のいずれの設定状態であっても同一である。これにより、外れ結果となる遊技回においてリーチ表示が発生する確率に関してパチンコ機10の設定状態による有利又は不利が生じないようにすることが可能となる。但し、これに限定されることはなく、高い設定値ほど外れ結果となる遊技回においてリーチ表示が発生する確率が高くなる構成としてもよい。

【0248】

20

次に、変動種別カウンタCSについて説明する。変動種別カウンタCSは、例えば0～198の範囲内で順に1ずつ加算され、最大値に達した後に「0」に戻る構成となっている。変動種別カウンタCSは、特図表示部37aにおける表示継続時間と、図柄表示装置41における図柄の表示継続時間とを主側CPU 63において決定する上で用いられる。変動種別カウンタCSは、後述するタイマ割込み処理が1回実行される毎に1回更新され、次のタイマ割込み処理が実行されるまでの残余時間内でも繰り返し更新される。そして、特図表示部37aにおける変動表示の開始時及び図柄表示装置41による図柄の変動開始時における変動パターン決定に際して変動種別カウンタCSのバッファ値が取得される。

【0249】

30

<主側CPU 63の処理構成について>

次に、主側CPU 63にて遊技を進行させるために実行される各処理を説明する。かかる主側CPU 63の処理としては大別して、電源投入に伴い起動されるメイン処理と、定期的に（本実施の形態では4ミリ秒周期で）起動されるタイマ割込み処理とがある。

【0250】

<メイン処理>

まず、図21のフローチャートを参照しながらメイン処理を説明する。

【0251】

40

メイン処理では、まず電源投入ウェイト処理を実行する（ステップS101）。当該電源投入ウェイト処理では、例えばメイン処理が起動されてからウェイト用の所定時間（具体的には1秒）が経過するまで次の処理に進行することなく待機する。かかる電源投入ウェイト処理の実行期間において図柄表示装置41の動作開始及び初期設定が完了することとなる。その後、主側RAM 65のアクセスを許可する（ステップS102）。

【0252】

その後、設定キー挿入部68aがON操作されているか否かを判定する（ステップS103）。設定キー挿入部68aがON操作されていない場合（ステップS103：NO）、リセットボタン68cが押圧操作されているか否かを判定する（ステップS104）。リセットボタン68cが押圧操作されている場合（ステップS104：YES）、主側RAM 65においてパチンコ機10の設定状態を示す設定値の情報が設定されたエリアを除いて、主側RAM 65の各エリアを「0」クリアするとともにその「0」クリアしたエリ

50

アに対して初期設定を行う（ステップS105）。つまり、設定キー挿入部68aのON操作を伴わずにリセットボタン68cを押圧操作しながらパチンコ機10への動作電力の供給が開始された場合には設定値の情報についてはパチンコ機10への動作電力の供給が停止される前の状態に維持したまま主側RAM65のクリア処理が実行されるとともにそのクリア処理が実行された記憶エリアに対して初期設定が行われる。これにより、設定値の変更を要することなく主側RAM65の他のエリアを初期化させることが可能となる。なお、ステップS105では主側CPU63の各種レジスタも「0」クリアした後に初期設定を行う。

【0253】

リセットボタン68cが押圧操作されていない場合（ステップS104：NO）、停電フラグに「1」がセットされているか否かを判定する（ステップS106）。停電フラグは主側RAM65に設けられており、主側CPU63への動作電力の供給が停止される場合において予め定められた停電時処理が正常に実行された場合には当該停電フラグに「1」がセットされることとなる。停電フラグに「1」がセットされている場合には、チェックサムの算出結果が電源遮断時に保存したチェックサムと一致するか否かを記憶保持されたデータの有効性を判定する（ステップS107）。ステップS105の処理を実行した場合、又はステップS107にて肯定判定をした場合、主側RAM65を確認することでパチンコ機10の設定値が正常か否かを判定する（ステップS108）。具体的には、設定値が「設定1」～「設定6」のいずれかである場合に正常であると判定し、「0」又は7以上である場合に異常であると判定する。

【0254】

ステップS106～ステップS108のいずれかで否定判定をした場合には動作禁止処理を実行する。動作禁止処理では、ホール管理者等にエラーの発生を報知するためのエラー報知処理を実行した後に（ステップS109）、無限ループとなる。当該動作禁止処理は、後述する全部クリア処理（ステップS115）が実行されることにより解除される。

【0255】

ステップS106～ステップS108の全てにおいて肯定判定をした場合には電源投入設定処理を実行する（ステップS110）。電源投入設定処理では、停電フラグの初期化といった主側RAM65の所定のエリアを初期値に設定するとともに、現状の遊技状態に対応したコマンドを音声発光制御装置81に送信する。

【0256】

なお、主側CPU63はタイマ割込み処理を定期的に行う構成であるが、メイン処理が開始された段階においてはタイマ割込み処理の発生が禁止されている。このタイマ割込み処理の発生が禁止された状態はステップS110の処理が完了してステップS111の処理が実行される前のタイミングで解除され、タイマ割込み処理の実行が許可される。これにより、主側CPU63への動作電力の供給が開始された場合にはステップS110の電源投入設定処理が終了して、ステップS111の処理が開始される前の段階までタイマ割込み処理は実行されない。よって、当該状況となるまでは主側CPU63にて遊技を進行させるための処理が開始されないこととなる。

【0257】

その後、ステップS111～ステップS114の残余処理に進む。つまり、主側CPU63はタイマ割込み処理を定期的に行う構成であるが、1のタイマ割込み処理と次のタイマ割込み処理との間に残余時間が生じることとなる。この残余時間は各タイマ割込み処理の処理完了時間に応じて変動することとなるが、かかる不規則な時間を利用してステップS111～ステップS114の残余処理を繰り返し実行する。この点、当該ステップS111～ステップS114の残余処理は非定期的に行われる非定期処理であると言える。

【0258】

残余処理では、まずステップS111にて、タイマ割込み処理の発生を禁止するために割込み禁止の設定を行う。続くステップS112では、乱数初期値カウンタCINIの更

新を行う乱数初期値更新処理を実行するとともに、ステップS 1 1 3にて変動種別カウンタC Sの更新を行う変動用カウンタ更新処理を実行する。これらの更新処理では、主側RAM 6 5の対応するカウンタから現状の数値情報を読み出し、その読み出した数値情報を1加算する処理を実行した後に、読み出し元のカウンタに上書きする処理を実行する。この場合、カウンタ値が最大値を超えた際にそれぞれ「0」にクリアする。その後、ステップS 1 1 4にて、タイマ割込み処理の発生を禁止している状態から許可する状態へ切り換える割込み許可の設定を行う。ステップS 1 1 4の処理を実行した場合、ステップS 1 1 1に戻り、ステップS 1 1 1～ステップS 1 1 4の処理を繰り返す。

【0 2 5 9】

一方、設定キー挿入部6 8 aがON操作されている場合（ステップS 1 0 3：YES）には、全部クリア処理を実行する（ステップS 1 1 5）。全部クリア処理では、主側RAM 6 5においてパチンコ機1 0の設定状態を示す設定値の情報が設定されたエリアも含めて、主側RAM 6 5の全てのエリアを「0」クリアするとともにその「0」クリアしたエリアに対して初期設定を行う。つまり、パチンコ機1 0の設定状態を変更するための操作が行われている場合にはリセットボタン6 8 cが押圧操作されていなくても主側RAM 6 5の全てのエリアが「0」クリアされるとともにそのクリア処理が実行された記憶エリアに対して初期設定が行われる。また、ステップS 1 1 5では主側CPU 6 3の各種レジスタも「0」クリアした後に初期設定を行う。なお、これに限定されることなく、パチンコ機1 0の設定状態を変更するための操作が行われている場合であってもリセットボタン6 8 cが押圧操作されていない場合には主側RAM 6 5の全部クリア処理が実行されずに、パチンコ機1 0の設定状態を変更するための操作が行われているとともにリセットボタン6 8 cが押圧操作されている場合に全部クリア処理が実行される構成としてもよい。

【0 2 6 0】

その後、ステップS 1 1 6にて設定値更新処理を実行した後に、ステップS 1 1 0の処理に移行する。設定値更新処理（ステップS 1 1 6）では、まず主側RAM 6 5に設けられた設定値カウンタに「1」をセットする。設定値カウンタはパチンコ機1 0の設定状態がいずれの設定値であるのかを主側CPU 6 3にて特定するためのカウンタである。設定値カウンタに「1」がセットされることにより、設定値更新処理が実行される場合にはそれまでの設定値に関係なく設定値が「設定1」となる。その後、「設定1」に対応する「1」の数字が表示されるように第3報知用表示装置6 9 cを表示制御する。遊技ホールの管理者は設定値の変更に際しては第3報知用表示装置6 9 cを確認することでパチンコ機1 0の現状の設定状態を把握することが可能となる。その後、更新実行処理を実行する。

【0 2 6 1】

更新実行処理では、設定キー挿入部6 8 aがOFF操作されていないことを条件として、更新ボタン6 8 bが1回押圧操作されたか否かを判定し、更新ボタン6 8 bが1回押圧操作されている場合には主側RAM 6 5の設定値カウンタの値を1加算する。また、当該1加算後における設定値カウンタの値が「6」を超えた場合には、設定値カウンタに「1」をセットする。これにより、更新ボタン6 8 bが1回押圧操作される度に1段階上の設定値に更新され、「設定6」の状況で更新ボタン6 8 bが1回押圧操作された場合には「設定1」に戻ることになる。更新実行処理では、設定値カウンタの値を更新した場合、主側RAM 6 5の設定値カウンタの値に対応する数字が表示されるように第3報知用表示装置6 9 cを表示制御する。遊技ホールの管理者は第3報知用表示装置6 9 cを確認することで更新ボタン6 8 bを押圧操作した後のパチンコ機1 0の設定状態を把握することが可能となる。設定値更新処理（ステップS 1 1 6）では、設定キー挿入部6 8 aのOFF操作が行われるまで、更新実行処理を繰り返し実行する。そして、設定キー挿入部6 8 aのOFF操作が行われた場合には、第3報知用表示装置6 9 cにおける設定値の表示を終了させて、本設定値更新処理を終了する。

【0 2 6 2】

<タイマ割込み処理>

次に、図2 2のフローチャートを参照しながらタイマ割込み処理を説明する。タイマ割

10

20

30

40

50

込み処理は定期的（例えば４ミリ秒周期）に実行される。

【０２６３】

タイマ割込み処理では、まず停電情報記憶処理を実行する（ステップＳ２０１）。停電情報記憶処理では、停電監視基板６７から電源遮断の発生に対応した停電信号を受信しているか否かを監視し、停電の発生を特定した場合には停電時処理を実行した後に無限ループとなる。停電時処理では、主側ＲＡＭ６５の停電フラグに「１」をセットするとともに、チェックサムを算出しその算出したチェックサムを保存する。

【０２６４】

その後、抽選用乱数更新処理を実行する（ステップＳ２０２）。抽選用乱数更新処理では、当たり乱数カウンタＣ１、大当たり種別カウンタＣ２、リーチ乱数カウンタＣ３及び普電役物開放カウンタＣ４の更新を実行する。具体的には、当たり乱数カウンタＣ１、大当たり種別カウンタＣ２、リーチ乱数カウンタＣ３及び普電役物開放カウンタＣ４から現状の数値情報を順次読み出し、それら読み出した数値情報をそれぞれ１加算する処理を実行した後に、読み出し元のカウンタに上書きする処理を実行する。この場合、カウンタ値が最大値を超えた際にそれぞれ「０」にクリアする。その後、ステップＳ２０３ではステップＳ１１２と同様に乱数初期値更新処理を実行するとともに、ステップＳ２０４にてステップＳ１１３と同様に変動用カウンタ更新処理を実行する。

【０２６５】

その後、不正用の監視対象として設定されている所定の事象が発生しているか否かを監視する不正検知処理を実行する（ステップＳ２０５）。当該不正検知処理では、複数種類の事象の発生を監視し、所定の事象が発生していることを確認することで、主側ＲＡＭ６５に設けられた遊技停止フラグに「１」をセットする。続くステップＳ２０６では、上記遊技停止フラグに「１」がセットされているか否かを判定することで、遊技の進行を停止している状態であるか否かを判定する。ステップＳ２０６にて否定判定をした場合に、ステップＳ２０７以降の処理を実行する。

【０２６６】

ステップＳ２０７では、ポート出力処理を実行する。ポート出力処理では、前回のタイマ割込み処理において出力情報の設定が行われている場合に、その出力情報に対応した出力を各種駆動部３２ｂ、３４ｂに行うための処理を実行する。例えば、特電入賞装置３２を開放状態に切り換えるべき情報が設定されている場合には特電用の駆動部３２ｂへの駆動信号の出力を開始させ、閉鎖状態に切り換えるべき情報が設定されている場合には当該駆動信号の出力を停止させる。また、第２作動口３４の普電役物３４ａを開放状態に切り換えるべき情報が設定されている場合には普電用の駆動部３４ｂへの駆動信号の出力を開始させ、閉鎖状態に切り換えるべき情報が設定されている場合には当該駆動信号の出力を停止させる。

【０２６７】

その後、読み込み処理を実行する（ステップＳ２０８）。読み込み処理では、停電信号及び入賞信号以外の信号の読み込みを実行し、その読み込んだ情報を今後の処理にて利用するために記憶する。

【０２６８】

その後、入球検知処理を実行する（ステップＳ２０９）。当該入球検知処理では、各入球検知センサ４２ａ～４９ａから受信している信号を読み込み、その読み込み結果に基づいて、アウト口２４ａ、一般入賞口３１、特電入賞装置３２、第１作動口３３、第２作動口３４及びスルーゲート３５への入球の有無を特定する。

【０２６９】

その後、主側ＲＡＭ６５に設けられている複数種類のタイマカウンタの数値情報をまとめて更新するためのタイマ更新処理を実行する（ステップＳ２１０）。この場合、記憶されている数値情報が減算されて更新されるタイマカウンタを集約して扱う構成であるが、減算式のタイマカウンタの更新及び加算式のタイマカウンタの更新の両方を集約して行う構成としてもよい。

10

20

30

40

50

【0270】

その後、遊技球の発射制御を行うための発射制御処理を実行する（ステップS211）。発射操作装置28への発射操作が継続されている状況では、所定の発射周期である0.6秒に1個の遊技球が発射される。続くステップS212では、入力状態監視処理として、ステップS208の読み込み処理にて読み込んだ情報に基づいて、各入球検知センサ42a～49aの断線確認や、遊技機本体12や前扉枠14の開放確認を行う。

【0271】

その後、遊技回の実行制御及び開閉実行モードの実行制御を行うための特図特電制御処理を実行する（ステップS213）。特図特電制御処理については後に詳細に説明する。

【0272】

その後、普図普電制御処理を実行する（ステップS214）。普図普電制御処理では、スルーゲート35への入賞が発生している場合に普図側の保留情報を取得するための処理を実行するとともに、普図側の保留情報が記憶されている場合にその保留情報について開放判定を行い、さらにその開放判定を契機として普図用の演出を行うための処理を実行する。また、開放判定の結果に基づいて、第2作動口34の普電役物34aを開閉させる処理を実行する。この場合、サポートモードが低頻度サポートモードであればそれに対応する処理が実行され、サポートモードが高頻度サポートモードであればそれに対応する処理が実行される。また、開閉実行モードである場合にはその直前のサポートモードが高頻度サポートモードであったとしても低頻度サポートモードとなる。

【0273】

続くステップS215では、直前のステップS213及びステップS214の処理結果に基づいて、特図表示部37aに係る保留情報の増減個数を特図保留表示部37bに反映させるための出力情報の設定を行うとともに、普図表示部38aに係る保留情報の増減個数を普図保留表示部38bに反映させるための出力情報の設定を行う。また、ステップS215では、直前のステップS213及びステップS214の処理結果に基づいて、特図表示部37aの表示内容を更新させるための出力情報の設定を行うとともに、普図表示部38aの表示内容を更新させるための出力情報の設定を行う。

【0274】

その後、払出制御装置77から受信したコマンド及び信号の内容を確認し、その確認結果に対応した処理を行うための払出状態受信処理を実行する（ステップS216）。また、賞球コマンドを出力対象として設定するための払出出力処理を実行する（ステップS217）。また、今回のタイマ割込み処理にて実行された各種処理の処理結果に応じた外部信号の出力の開始及び終了を制御するための外部情報設定処理を実行する（ステップS218）。その後、遊技領域PAにおける遊技球の入球結果に対応する情報を第1～第3報知用表示装置69a～69cにて表示するための管理用処理を実行して（ステップS219）、本タイマ割込み処理を終了する。

【0275】

<特図特電制御処理>

次に、ステップS213の特図特電制御処理について、図23のフローチャートを参照しながら説明する。

【0276】

まず保留情報の取得処理を実行する（ステップS301）。保留情報の取得処理では、第1作動口33又は第2作動口34への入賞が発生しているか否かを判定し、入賞が発生している場合には保留格納エリア65aにおける保留数が上限値（本実施の形態では「4」）未満であるか否かを判定する。保留数が上限値未満である場合には、保留数を1加算するとともに、前回のステップS202にて更新した当たり乱数カウンタC1、大当たり種別カウンタC2及びリーチ乱数カウンタC3の各数値情報を、保留用エリアREの空き保留エリアRE1～RE4のうち最初の保留エリアに格納する。なお、第1作動口33及び第2作動口34への入賞が同時に発生している場合には、保留情報の取得処理を1回実行する範囲内において、上記保留情報を取得するための処理を複数回実行する。また、保

10

20

30

40

50

留情報の新たな取得が行われた場合にはそれに対応する取得時コマンドを音声発光制御装置 8 1 に送信する。音声発光制御装置 8 1 は当該コマンドを受信した場合、図柄表示装置 4 1 における保留情報の個数を示す画像の表示を保留情報の増加に対応する表示内容に更新させる。

【0277】

その後、主側 RAM 6 5 に設けられた特図特電カウンタの情報を読み出すとともに（ステップ S 3 0 2）、主側 ROM 6 4 に設けられた特図特電アドレステーブルを読み出す（ステップ S 3 0 3）。そして、特図特電アドレステーブルから特図特電カウンタの情報に対応した開始アドレスを取得し（ステップ S 3 0 4）、ステップ S 3 0 6～ステップ S 3 1 2 の処理のうちその取得した開始アドレスが示す処理にジャンプする（ステップ S 3 0 5）。特図特電カウンタは、ステップ S 3 0 6～ステップ S 3 1 2 の各種処理のうちいずれを実行すべきであるかを主側 CPU 6 3 にて把握するためのカウンタであり、特図特電アドレステーブルは、特図特電カウンタの数値情報に対応させて、ステップ S 3 0 6～ステップ S 3 1 2 の処理を実行するためのプログラムの開始アドレスが設定されている。

【0278】

ステップ S 3 0 6 では特図変動開始処理を実行する。図 2 4 は特図変動開始処理を示すフローチャートである。

【0279】

特図変動開始処理では保留用エリア RE に格納されている保留情報の個数が 1 以上であることを条件として（ステップ S 4 0 1：YES）、データ設定処理を実行する（ステップ S 4 0 2）。データ設定処理では、まず保留数を 1 減算するとともに、保留用エリア RE の第 1 保留エリア RE 1 に格納されたデータを実行エリア AE に移動する。その後、保留用エリア RE の各保留エリア RE 1～RE 4 に格納されたデータをシフトさせる処理を実行する。このデータシフト処理は、第 1 保留エリア RE 1～第 4 保留エリア RE 4 に格納されているデータを下位エリア側に順にシフトさせる処理であり、詳細には、第 2 保留エリア RE 2→第 1 保留エリア RE 1、第 3 保留エリア RE 3→第 2 保留エリア RE 2、第 4 保留エリア RE 4→第 3 保留エリア RE 3 といった具合に各エリア内のデータをシフトさせた後に第 4 保留エリア RE 4 を「0」クリアする。この際、保留エリアのデータのシフトが行われたことを認識させるためのシフト時コマンドを音声発光制御装置 8 1 に送信する。音声発光制御装置 8 1 は当該コマンドを受信した場合、図柄表示装置 4 1 における保留情報の個数を示す画像の表示を保留情報の減少に対応する表示内容に更新させる。

【0280】

データ設定処理を実行した後は当否テーブルを主側 ROM 6 4 の当否テーブル記憶エリア 6 4 a から読み出す（ステップ S 4 0 3）。既に説明したとおり、当否テーブル記憶エリア 6 4 a には、当否テーブルとして、設定 1 用低確当否テーブル～設定 6 用低確当否テーブル及び高確当否テーブルが記憶されている。ステップ S 4 0 3 では、まず主側 RAM 6 5 の当否抽選モードを示す情報を読み出すことにより現状の当否抽選モードを把握する。高確率モードである場合には当否テーブル記憶エリア 6 4 a から高確当否テーブルを読み出す。一方、低確率モードである場合には主側 RAM 6 5 の設定値カウンタの値を読み出すことによりパチンコ機 1 0 の設定状態を把握する。そして、その把握した設定値に対応する低確当否テーブルを当否テーブル記憶エリア 6 4 a から読み出す。

【0281】

その後、ステップ S 4 0 3 にて読み出した当否テーブルを参照して当否判定処理を実行する（ステップ S 4 0 4）。当否判定処理では、実行エリア AE に格納された情報のうち当否判定用の情報、すなわち当たり乱数カウンタ C 1 に係る数値情報が、ステップ S 4 0 3 にて読み出した当否テーブルに設定された大当たり数値情報と一致しているか否かを判定する。

【0282】

当否判定処理の結果が大当たり当選結果である場合には（ステップ S 4 0 5：YES）、振分判定処理を実行する（ステップ S 4 0 6）。振分判定処理では、実行エリア AE に

格納された情報のうち振分判定用の情報、すなわち大当たり種別カウンタC2に係る数値情報を読み出す。そして、主側ROM64の振分テーブル記憶エリア64bに設けられた振分テーブルを参照して、上記読み出した大当たり種別カウンタC2に係る数値情報がいずれの大当たり結果に対応しているのかを特定する。具体的には、低確大当たり結果、低入賞高確大当たり結果及び最有利大当たり結果のうちいずれの大当たり結果に対応しているのかを特定する。

【0283】

その後、大当たり結果用の停止結果設定処理を実行する（ステップS407）。具体的には、今回の変動開始に係る遊技回において特図表示部37aに最終的に停止表示させる絵柄の態様の情報を、主側ROM64に予め記憶されている大当たり結果用の停止結果テーブルから特定し、その特定した情報を主側RAM65に書き込む。この大当たり結果用の停止結果テーブルには、特図表示部37aに停止表示される絵柄の態様の情報が、大当たり結果の種類毎に相違させて設定されている。

10

【0284】

その後、振分判定結果に対応したフラグセット処理を実行する（ステップS408）。具体的には、主側RAM65には各大当たり結果の種類に対応したフラグが設けられており、ステップS408では、それら各大当たり結果の種類に対応したフラグのうち、ステップS406の振分判定処理の結果に対応したフラグに「1」をセットする。

【0285】

一方、ステップS405にて大当たり当選結果ではないと判定した場合には、外れ結果用の停止結果設定処理を実行する（ステップS409）。具体的には、今回の変動開始に係る遊技回において特図表示部37aに最終的に停止表示させる絵柄の態様の情報を、主側ROM64に予め記憶されている外れ結果用の停止結果テーブルから特定し、その特定した情報を主側RAM65に書き込む。この場合に選択される絵柄の態様の情報は、大当たり結果の場合に選択される絵柄の態様の情報とは異なっている。

20

【0286】

ステップS408及びステップS409のいずれかの処理を実行した後は、遊技回の継続期間の把握処理を実行する（ステップS410）。かかる処理では、変動種別カウンタCSの数値情報を取得する。また、今回の遊技回において図柄表示装置41にてリーチ表示が発生するか否かを判定する。具体的には、今回の変動開始に係る遊技回が低確大当たり結果又は最有利大当たり結果である場合には、リーチ表示が発生すると判定する。また、いずれの大当たり結果でもなく、さらに実行エリアAEに格納されているリーチ乱数カウンタC3に係る数値情報がリーチ発生に対応した数値情報である場合には、リーチ表示が発生すると判定する。

30

【0287】

リーチ表示が発生すると判定した場合には、主側ROM64に記憶されているリーチ発生用継続期間テーブルを参照して、今回の変動種別カウンタCSの数値情報に対応した遊技回の継続期間を取得する。一方、リーチ表示が発生しないと判定した場合には、主側ROM64に記憶されているリーチ非発生用継続期間テーブルを参照して、今回の変動種別カウンタCSの数値情報に対応した遊技回の継続期間を取得する。ちなみに、リーチ非発生用継続期間テーブルを参照して取得され得る遊技回の継続期間は、リーチ発生用継続期間テーブルを参照して取得され得る遊技回の継続期間と異なっている。

40

【0288】

なお、リーチ非発生時における遊技回の継続期間は、保留用エリアREに格納されている保留情報の数が多いほど遊技回の継続期間が短くなるように設定されている。また、サポートモードが高頻度サポートモードである状況においては低頻度サポートモードである状況よりも、保留情報の数が同一である場合で比較して、短い遊技回の継続期間が選択されるようにリーチ非発生用継続期間テーブルが設定されている。但し、これに限定されることはなく、保留情報の数やサポートモードに応じて遊技回の継続期間が変動しない構成としてもよく、上記の関係とは逆であってもよい。さらには、リーチ発生時における遊技

50

回の継続期間に対して、上記構成を適用してもよい。また、各種大当たり結果の場合、外れリーチ時の場合及びリーチ非発生の外れ結果の場合のそれぞれに対して個別に継続期間テーブルが設定されていてもよい。この場合、各遊技結果に応じた遊技回の継続期間の振分が行われることとなる。

【0289】

その後、ステップS410にて取得した遊技回の継続期間の情報を、主側RAM65に設けられた特図特電タイマカウンタにセットする（ステップS411）。特図特電タイマカウンタにセットされた数値情報の更新は、タイマ更新処理（ステップS210）にて実行される。ちなみに、遊技回用の演出として、特図表示部37aにおける絵柄の変動表示と図柄表示装置41における図柄の変動表示とが行われるが、これらの各変動表示が終了される場合にはその遊技回の停止結果が表示された状態（図柄表示装置41では有効ライン上に所定の図柄の組合せが待機された状態）で最終停止期間（例えば0.5秒）に亘って最終停止表示される。この場合に、ステップS410にて取得される遊技回の継続期間は1遊技回分のトータル時間となっている。

【0290】

その後、変動用コマンド及び種別コマンドを音声発光制御装置81に送信する（ステップS412）。変動用コマンドには、遊技回の継続期間の情報が含まれる。ここで、上記のとおりリーチ非発生用継続期間テーブルを参照して取得される遊技回の継続期間は、リーチ発生用継続期間テーブルを参照して取得される遊技回の継続期間と異なっているため、変動用コマンドにリーチ発生の有無の情報が含まれていなかったとしても、音声発光制御装置81では遊技回の継続期間の情報からリーチ発生の有無を特定することは可能である。この点、変動用コマンドには、リーチ発生の有無を示す情報が含まれているとも言える。なお、変動用コマンドにリーチ発生の有無を直接示す情報が含まれていてもよい。また、種別コマンドには、遊技結果の情報が含まれる。

【0291】

音声発光制御装置81は変動用コマンド及び種別コマンドを主側CPU63から受信した場合、装飾基板56、57、スピーカ部53及び図柄表示装置41において遊技回用の演出が実行されるようにする。この場合、当該遊技回用の演出は変動用コマンド及び種別コマンドの内容に対応する態様で行われる。また、図柄表示装置41では遊技回用の演出として図柄の変動表示が行われ、当該遊技回用の演出が終了する場合には当否判定処理及び振分判定処理の結果に対応する図柄の組み合わせが停止表示される。

【0292】

その後、特図表示部37aにおける絵柄の変動表示を開始させる（ステップS413）。そして、特図特電カウンタを1加算して（ステップS414）、本特図変動開始処理を終了する。特図変動開始処理が実行される場合における特図特電カウンタの数値情報は「0」である。ステップS414にて「1」が加算されることにより当該特図特電カウンタの数値情報は「1」となる。

【0293】

特図特電制御処理（図23）の説明に戻り、ステップS307では特図変動中処理を実行する。特図変動中処理では、遊技回の継続時間中であって最終停止表示前のタイミングであるか否かを判定し、最終停止表示前であれば特図表示部37aにおける絵柄の表示態様を規則的に変化させるための処理を実行する。最終停止表示させるタイミングとなった場合には、特図特電カウンタの数値情報を1加算することで、当該カウンタの数値情報を特図変動中処理に対応したものから特図確定中処理に対応したものに更新する。なお、本実施形態においては主側CPU63から音声発光制御装置81に最終停止コマンドは送信されない。

【0294】

ステップS308では特図確定中処理を実行する。特図確定中処理では、特図表示部37aにおける絵柄の表示態様を今回の遊技回の抽選結果に対応した表示態様とする。また、特図確定中処理では、最終停止期間が経過したか否かを判定し、当該期間が経過してい

る場合には開閉実行モードへの移行が発生するか否かの判定を行う。開閉実行モードへの移行が発生しない場合には特図特電カウンタの数値情報を「0」クリアする。開閉実行モードへの移行が発生する場合には特図特電カウンタの数値情報を1加算することで、当該カウンタの数値情報を特図確定中処理に対応したもののから特電開始処理に対応したものに更新する。

【0295】

ステップS309では特電開始処理を実行する。特電開始処理では今回の開閉実行モードにおけるオープニング期間を開始させるための処理を未だ実行していない場合、オープニング期間のセット処理を実行する。また、オープニングコマンドを音声発光制御装置81に送信する。音声発光制御装置81はオープニングコマンドを受信することにより、装飾基板56、57、スピーカ部53及び図柄表示装置41にてオープニング演出が実行されるようにする。オープニング期間が経過している場合、最初のラウンド遊技を開始させるための開始用処理を実行する。当該開始用処理では、特電入賞装置32を開放状態とするとともにラウンド遊技の終了条件を設定する。この終了条件の設定に際しては、今回の最初のラウンド遊技において特電入賞装置32を開放状態に継続させる場合の上限継続期間をセットするとともに、今回の最初のラウンド遊技において特電入賞装置32に入賞可能な遊技球の上限個数を主側RAM65に設けられた入賞個数カウンタにセットする。

【0296】

ステップS310では特電開放中処理を実行する。特電開放中処理ではラウンド遊技の終了条件が成立したか否かを判定する。終了条件が成立している場合には特電入賞装置32を閉鎖状態とする。そして、今回終了したラウンド遊技が最後の実行回のラウンド遊技でなければ特図特電カウンタの数値情報を1加算することで当該カウンタの数値情報を特電開放中処理に対応したもののから特電閉鎖中処理に対応したものに更新し、今回終了したラウンド遊技が最後の実行回のラウンド遊技であれば特図特電カウンタの数値情報を2加算することで当該カウンタの数値情報を特電開放中処理に対応したもののから特電終了処理に対応したものに更新する。

【0297】

ステップS311では特電閉鎖中処理を実行する。特電閉鎖中処理では、ラウンド遊技間のインターバル期間が経過したか否かを判定する。インターバル期間は前回のラウンド遊技が終了する場合に設定される。インターバル期間が経過した場合には、特電入賞装置32を開放状態とするとともにラウンド遊技の終了条件を設定する。そして、特図特電カウンタの数値情報を1減算することで、当該カウンタの数値情報を特電閉鎖中処理に対応したもののから特電開放中処理に対応したものに更新する。

【0298】

ステップS312では特電終了処理を実行する。特電終了処理では、今回の開閉実行モードにおけるエンディング期間を開始させるための処理を未だ実行していない場合、エンディング期間（例えば5秒）をセットするとともに、エンディングコマンドを音声発光制御装置81に送信する。音声発光制御装置81はエンディングコマンドを受信することにより、装飾基板56、57、スピーカ部53及び図柄表示装置41にてエンディング演出が実行されるようにする。エンディング期間が経過した場合には、開閉実行モードの終了後における当否抽選モード及びサポートモードのそれぞれを、今回の開閉実行モードの開始契機となった大当たり結果に対応するモードに設定する。

【0299】

以上詳述した本実施形態によれば、以下の優れた効果を奏する。

【0300】

第1装飾基板56では、バイパスコンデンサ85の一对の電極85a、85bに対応する一对のパッド171a、171bから同じ数（具体的には2本）の配線パターン172a～172dが引き出されている。第1パッド171aの4辺のうち当該第1パッド171aの中心から見て第1配線パターン172aが引き出されている辺が存在する方向（右方向）は、第2パッド171bの4辺のうち当該第2パッド171bの中心から見て第3

10

20

30

40

50

配線パターン 172c が引き出されている辺が存在する方向（右方向）と同一の方向である。また、第 1 パッド 171a の 4 辺のうち当該第 1 パッド 171a の中心から見て第 2 配線パターン 172b が引き出されている辺が存在する方向（左方向）は、第 2 パッド 171b の 4 辺のうち当該第 2 パッド 171b の中心から見て第 4 配線パターン 172d が引き出されている辺が存在する方向（左方向）と同一の方向である。これにより、リフロー工程の加熱初期段階において、一対のパッド 171a, 171b 内の温度分布に差が生じることを防止できるとともに、バイパスコンデンサ 85 の回転及びチップ立ちの発生を防止できる。

【0301】

バイパスコンデンサ 85 は、長手方向の寸法が略 0.6 mm であるとともに、短手方向の寸法及び厚さ方向の寸法が略 0.3 mm である小型チップ部品である。バイパスコンデンサ 85 の厚さ方向に直交する平面に沿う長手方向の寸法が 0.7 mm 以下であることにより、第 1 装飾基板 56 において当該バイパスコンデンサ 85 が占有する面積を低減することができる。バイパスコンデンサ 85 の当該長手方向の寸法が 0.4 mm 以上であることにより、バイパスコンデンサ 85 と第 1 装飾基板 56 との接続箇所における機械的強度及びバイパスコンデンサ 85 自体の機械的強度を高め、当該接続箇所が破損する可能性を低減することができる。また、バイパスコンデンサ 85 の当該長手方向の寸法が 0.4 mm 以上であることにより、バイパスコンデンサ 85 の実装漏れの有無を目視で確認する場合における確認精度を高めることができる。

【0302】

小型チップ抵抗器 87 の一対の電極 87a, 87b に対応する一対のパッド 176a, 176b から同じ数（具体的には 1 本）の配線パターン 181a, 181b が引き出されている構成において、第 1 パッド 176a の 4 辺のうち当該第 1 パッド 176a の中心から見て第 1 配線パターン 181a が引き出されている辺が存在する方向（右方向）は、第 2 パッド 176b の 4 辺のうち当該第 2 パッド 176b の中心から見て第 2 配線パターン 181b が引き出されている辺が存在する方向（右方向）と同一の方向である。これにより、リフロー工程の加熱初期段階において一対のパッド 176a, 176b 内の温度分布に差が生じることを防止できるとともに、小型チップ抵抗器 87 の回転及びチップ立ちの発生を防止できる。

【0303】

小型チップ抵抗器 87 は、バイパスコンデンサ 85 と同様に、部品の厚さ方向に直交する平面に沿う長手方向の寸法（小型チップ抵抗器 87 の長手方向の寸法）が 0.1 mm 以上であり 0.9 mm 以下である小型チップ部品である。小型チップ抵抗器 87 は、長手方向の寸法が略 0.6 mm であるとともに、短手方向の寸法及び厚さ方向の寸法が略 0.3 mm である小型チップ部品である。小型チップ抵抗器 87 の当該長手方向の寸法が 0.7 mm 以下であることにより、第 1 装飾基板 56 において当該小型チップ抵抗器 87 が占有する面積を低減することができる。小型チップ抵抗器 87 の当該長手方向の寸法が 0.4 mm 以上であることにより、小型チップ抵抗器 87 と第 1 装飾基板 56 との接続箇所における機械的強度及び小型チップ抵抗器 87 自体の機械的強度を高め、当該接続箇所が破損する可能性を低減することができる。また、小型チップ抵抗器 87 の当該長手方向の寸法が 0.4 mm 以上であることにより、小型チップ抵抗器 87 の実装漏れの有無を目視で確認する場合における確認精度を高めることができる。

【0304】

バイパスコンデンサ 85 の第 1 電極 85a に対応する第 1 パッド 171a は第 1 配線パターン 172a を介して当該第 1 パッド 171a よりも面積の広い GND プレーン層 93 に電氣的に接続されているとともに、バイパスコンデンサ 85 の第 2 電極 85b に対応する第 2 パッド 171b は第 3 配線パターン 172c を介して当該第 2 パッド 171b よりも面積の広い電源プレーン層 94 に電氣的に接続されている。第 1 パッド 171a の 4 辺

のうち当該第1パッド171aの中心から見て第1配線パターン172aが引き出されている辺が存在する方向（右方向）は、第2パッド171bの4辺のうち当該第2パッド171bの中心から見て第3配線パターン172cが引き出されている辺が存在する方向（右方向）と同一の方向である。これにより、リフロー工程の加熱初期段階において、一対のパッド171a、171b内の温度分布に差が生じる可能性が低減されている。

【0305】

バイパスコンデンサ85の第1電極85aに対応する第1パッド171aから引き出されている第1配線パターン172aの幅寸法は、第2電極85bに対応する第2パッド171bから引き出されている第3配線パターン172cの幅寸法と略同一である。このため、これらの配線パターン172a、172cの幅寸法が異なる構成と比較して、リフロー工程の加熱初期段階において一対のパッド171a、171b内の温度分布に差が生じる可能性が低減されている。また、第1パッド171aから引き出されている第2配線パターン172bの幅寸法は、第2パッド171bから引き出されている第4配線パターン172dの幅寸法と略同一である。このため、これらの配線パターン172b、172dの幅寸法が異なる構成と比較して、リフロー工程の加熱初期段階において一対のパッド171a、171b内の温度分布に差が生じる可能性が低減されている。

【0306】

小型チップ抵抗器87の第1電極87aに対応する第1パッド176aから引き出されている第1配線パターン181aの幅寸法は、第2電極87bに対応する第2パッド176bから引き出されている第2配線パターン181の幅寸法と略同一である。このため、パッド176a、176bから引き出されている配線パターン181a、181bの幅寸法が異なっている構成と比較して、リフロー工程の加熱初期段階において一対のパッド176a、176b内の温度分布に差が生じる可能性が低減されている。

【0307】

バイパスコンデンサ85の一対の電極85a、85bに対応する一対のパッド171a、171bから引き出されている配線パターン172a～172dの数及び引き出し位置が共通化されているため、第1パッド171a上の溶融半田の表面張力によりバイパスコンデンサ85の第1電極85aに作用する力と、第2パッド171b上の溶融半田の表面張力によりバイパスコンデンサ85の第2電極85bに作用する力とを均衡させることができる。このため、仮に、一対のパッド171a、171bにおいて、半田ペーストの左側部のみが先に溶融した場合においても、バイパスコンデンサ85の移動態様を平行移動とし、バイパスコンデンサ85の回転を阻止することができる。これにより、第1パッド171aと第1電極85aとの半田フィレット173aによる接続面積の減少の程度を抑えることができるとともに、第2パッド171bと第2電極85bとの半田フィレット173bによる接続面積の減少の程度を抑えることができる。

【0308】

小型チップ抵抗器87の一対の電極87a、87bに対応する一対のパッド176a、176bから引き出されている配線パターン181a、181bの数及び引き出し位置が共通化されているため、第1パッド176a上の溶融半田の表面張力により小型チップ抵抗器87の第1電極87aに作用する力と、第2パッド176b上の溶融半田の表面張力により小型チップ抵抗器87の第2電極87bに作用する力とを均衡させることができる。このため、仮に、一対の第1パッド176a及び第2パッド176bの半田ペーストにおける左側部のみが先に溶融した場合においても、小型チップ抵抗器87の移動態様を平行移動とし、小型チップ抵抗器87の回転を阻止することができる。これにより、第1パッド176aと第1電極87aとの半田フィレット177aによる接続面積の減少の程度を抑えることができるとともに、第2パッド176bと第2電極87bとの半田フィレット177bによる接続面積の減少の程度を抑えることができる。

【0309】

小型チップ部品（バイパスコンデンサ85及び小型チップ抵抗器87）は、当該小型チップ部品の長手方向が第1方向DR1に平行となるようにして第1装飾基板56に実装さ

れている。第1装飾基板56の第1方向DR1における寸法は、第1装飾基板56の当該第1方向DR1に直交する第2方向DR2における寸法よりも大きい。小型チップ部品の長手方向が第1方向DR1に直交するようにして当該小型チップ部品が第1装飾基板56に実装されている構成とすると、第1方向DR1に延びる境界線を基点として第1装飾基板56を折り曲げるような力が第1装飾基板56に作用する場合に、小型チップ部品と第1装飾基板56との接続箇所に対して当該接続箇所を破損させるような応力が作用してしまうおそれがあるとともに、小型チップ部品自体に対して当該小型チップ部品を破損させるような応力が作用してしまうおそれがある。これに対して、小型チップ部品の長手方向が第1方向DR1に直交するようにして当該小型チップ部品が第1装飾基板56に実装されている構成であることにより、小型チップ部品と第1装飾基板56との接続箇所に対して作用し得る応力の最大値が低減されているとともに、小型チップ部品に対して作用し得る応力の最大値が低減されている。よって、小型チップ部品と第1装飾基板56との接続箇所の破損が防止されているとともに、小型チップ部品自体の破損が防止されている。

10

【0310】

小型チップ部品（バイパスコンデンサ97及び小型チップ抵抗器101）は、当該小型チップ部品の長手方向が長軸方向LDに平行となるようにして第2装飾基板57に実装されている。第2装飾基板57の長軸方向LDにおける寸法は、第2装飾基板57の当該長軸方向LDに直交する短軸方向SDにおける寸法よりも大きい。小型チップ部品の長手方向が長軸方向LDに直交するようにして当該小型チップ部品が第2装飾基板57に実装されている構成とすると、長軸方向LDに延びる境界線を基点として第2装飾基板57を折り曲げるような力が第2装飾基板57に作用する場合に、小型チップ部品と第2装飾基板57との接続箇所に対して当該接続箇所を破損させるような応力が作用してしまうおそれがあるとともに、小型チップ部品自体に対して当該小型チップ部品を破損させるような応力が作用してしまうおそれがある。これに対して、小型チップ部品の長手方向が長軸方向LDに直交するようにして当該小型チップ部品が第2装飾基板57に実装されている構成であることにより、小型チップ部品と第2装飾基板57との接続箇所に対して作用し得る応力の最大値が低減されているとともに、小型チップ部品に対して作用し得る応力の最大値が低減されている。よって、小型チップ部品と第2装飾基板57との接続箇所の破損が防止されているとともに、小型チップ部品自体の破損が防止されている。

20

【0311】

バイパスコンデンサ85の電極85a、85bは半田フィレット173a、173bによりパッド171a、171bに固定されている。パッド171a、171b及び配線パターン172a～172dは、銅箔プレートをエッチングすることにより一体的に形成されている。パッド171a、171bから引き出された配線パターン172a～172dは、当該バイパスコンデンサ85の長手方向に直交する方向（短手方向）又は略直交する方向に延びている。パッド171a、171bから引き出された配線パターン172a～172dがバイパスコンデンサ85の長手方向に平行となる方向に延びている構成とすると、バイパスコンデンサ85の長辺方向に直交する境界線又は略直交する境界線を基点として第1装飾基板56を折り曲げる方向に第1装飾基板56の歪みが生じる場合に、バイパスコンデンサ85と第1装飾基板56との接続箇所に対して当該接続箇所を破損させるような応力が作用するおそれがあるとともに、バイパスコンデンサ85自体に対して当該バイパスコンデンサ85を破損させるような応力が作用するおそれがある。これに対して、パッド171a、171bから引き出された配線パターン172a～172dがバイパスコンデンサ85の長手方向に直交する方向又は略直交する方向に延びている構成とすることにより、第1装飾基板56に歪みが生じた場合にバイパスコンデンサ85と第1装飾基板56との接続箇所に作用し得る応力の最大値を低減することができるとともに、バイパスコンデンサ85自体に作用し得る応力の最大値を低減することができる。

30

40

【0312】

小型チップ抵抗器87の電極87a、87bは半田フィレット177a、177bによりパッド176a、176bに固定されている。パッド176a、176b及び配線パタ

50

ーン181a, 181bは、銅箔プレートをエッチングすることにより一体的に形成されている。パッド176a, 176bから引き出された配線パターン181a, 181bは、当該小型チップ抵抗器87の長手方向に直交する方向（短手方向）又は略直交する方向に延びている。パッド176a, 176bから引き出された配線パターン181a, 181bが小型チップ抵抗器87の長手方向に平行となる方向に延びている構成とすると、小型チップ抵抗器87の長辺方向に直交する線又は略直交する線を境界として第1装飾基板56を折り曲げるような曲げ応力が第1装飾基板56に作用した場合に、小型チップ抵抗器87と第1装飾基板56との接続箇所に対して当該接続箇所を破損させるような応力が作用するおそれがあるとともに、小型チップ抵抗器87自体に対して当該小型チップ抵抗器87を破損させるような応力が作用するおそれがある。これに対して、パッド176a, 176bから引き出された配線パターン181a, 181bが小型チップ抵抗器87の長手方向に直交する方向又は略直交する方向に延びている構成とすることにより、第1装飾基板56に歪みが生じた場合に小型チップ抵抗器87と第1装飾基板56との接続箇所に作用し得る応力の最大値を低減することができるとともに、小型チップ抵抗器87自体に作用し得る応力の最大値を低減することができる。

【0313】

小型チップ抵抗器87の第1電極87aと電氣的に接続されている第1パッド176aは、第1配線パターン181aを介してLEDチップ142の第2電極142bと電氣的に接続されている第2パッド178bに電氣的に接続されている（図8（c）参照）。また、小型チップ抵抗器87の第2電極87bと電氣的に接続されている第2パッド176bは、第2配線パターン181bを介してLEDドライバ126（図8（a））の第8出力端子162（図11）と電氣的に接続されているパッド（図示略）に電氣的に接続されている。第8出力端子162に対応するパッド（図示略）において第2配線パターン181bが接続される箇所は、第2パッド176bからの第2配線パターン181bの引き出し方向（図8（a）,（c）における右方向）を含む1軸の方向（図8（a）,（c）における第2方向DR2）で見た場合に、第2パッド176bを基準として、当該第2パッド176bからの第2配線パターン181bの引き出し方向とは逆方向に存在している。第2配線パターン181bは、第1パッド176aからの第1配線パターン181aの引き出し方向と同一の方向（右方向）に第2パッド176bから引き出された後に、当該1軸の方向（第2方向DR2）で見た場合に第2パッド176bを基準として逆方向側に引き回されている。第2配線パターン181bが1軸の方向（第2方向DR2）で見た場合に第2パッド176bを基準として第2パッド176bからの第2配線パターン181bの引き出し方向とは逆方向に存在する箇所で接続先に接続される構成においても、第2配線パターン181bは、第1パッド176aからの第1配線パターン181aの引き出し方向と同一の方向に第2パッド176bから引き出されている。これにより、リフロー工程の加熱初期段階において一对の第1パッド176a及び第2パッド176b内の温度分布に差が生じる可能性を低減することができる。

【0314】

小型チップ部品的一对の電極に対応する一对のパッドは、互いに同一形状及び同一サイズである。このため、半田塗布工程において一对のパッドの上に塗布される半田ペーストの量を揃えることができるとともに、当該一对のパッド上に生じる溶融半田の量を揃えることができる。これにより、第1パッド上の溶融半田の表面張力により小型チップ部品の第1電極に作用する力と、第2パッド上の溶融半田の表面張力により小型チップ部品の第2電極に作用する力との均衡を図ることができる。よって、小型チップ部品の回転及び小型チップ部品のチップ立ちを防止することができる。

【0315】

バイパスコンデンサ85は、当該バイパスコンデンサ85の長手方向が第1方向DR1に平行となるようにして第1装飾基板56に実装されている。バイパスコンデンサ85的一对の電極85a, 85bに対応する一对のパッド171a, 171bはバイパスコンデンサ85の長手方向に離間させて設けられている。また、小型チップ抵抗器87は、当該

小型チップ抵抗器 87 の長手方向が第 1 方向 DR1 に平行となるようにして第 1 装飾基板 56 に実装されている。小型チップ抵抗器 87 の一対の電極 87a, 87b に対応する一対のパッド 176a, 176b は、小型チップ抵抗器 87 の長手方向に離間させて設けられている。このように、複数の小型チップ部品（バイパスコンデンサ 85 及び小型チップ抵抗器 87）において、一対のパッド 176a, 176b の離間方向が共通している。このため、リフロー工程において第 1 装飾基板 56 を当該共通の離間方向に直交する方向又は略直交する方向に搬送することにより、バイパスコンデンサ 85 の一対の電極 85a, 85b に対応する一対のパッド 171a, 171b の上に塗布されている半田ペーストの加熱が開始されるタイミングを揃えることができるとともに、小型チップ抵抗器 87 の一対の電極 87a, 87b に対応する一対のパッド 176a, 176b の上に塗布されている半田ペーストの加熱が開始されるタイミングを揃えることができる。これにより、複数の小型チップ部品の回転及びチップ立ちの発生を防止することができる。

【0316】

小型チップ部品（バイパスコンデンサ 85 及び小型チップ抵抗器 87）が第 1 装飾基板 56 の第 1 実装面 84 に集約されている構成において、コネクタ 111, 112 は当該第 1 装飾基板 56 の第 2 実装面 95 のみに実装されている。第 1 実装面 84 において、小型チップ部品は、コネクタ裏側対応領域 203, 204（第 2 実装面 95 においてコネクタ 111, 112 が搭載されている領域及びその周辺領域に対応する第 1 実装面 84 の領域）を避けて配置されている。これにより、コネクタ 111, 112 にハーネスを装着する際に小型チップ部品と第 1 装飾基板 56 との接続箇所作用し得る引張り応力の最大値を低減することができる。また、コネクタ 111, 112 からハーネスを引き抜く際に小型チップ部品と第 1 装飾基板 56 との接続箇所作用し得る圧縮応力の最大値を低減することができる。

【0317】

第 1 装飾基板 56 において、小型チップ部品（バイパスコンデンサ 85 及び小型チップ抵抗器 87, 143～149（図 11））は、固定貫通孔 56d～56g の外縁から 5mm 以上の距離を置いて配置されている。貫通孔周辺領域 211a～211d に小型チップ部品は搭載されていない。小型チップ部品を固定貫通孔 56d～56g の外縁から 5mm 以上離して配置することにより、第 1 装飾基板 56 が前扉枠 14 にネジ固定される際に固定貫通孔 56d～56g 近傍に生じ得る第 1 装飾基板 56 の歪みが原因となって小型チップ部品と第 1 装飾基板 56 との接続箇所が破損してしまうことを防止できるとともに、小型チップ部品自体が破損してしまうことを防止できる。

【0318】

第 1 装飾基板 56 の第 2 実装面 95 における LED 裏側対応領域 201 に小型チップ部品は実装されていない。LED 裏側対応領域 201 は、第 1 実装面 84 において LED チップ 127～142 が実装されている領域の裏側に位置する第 2 実装面 95 の領域及び当該第 2 実装面 95 の領域の外縁からの距離が 1mm 以内の領域である。第 1 実装面 84 において LED チップ 127～142 が実装されている領域の裏側に位置する第 2 実装面 95 の領域に小型チップ部品が実装されていない構成であることにより、LED チップ 127～142 の発熱により第 1 装飾基板 56 に作用し得る熱的応力の小型チップ部品への影響が低減されている。小型チップ部品が LED 裏側対応領域 201 を避けて実装されていることにより、第 1 装飾基板 56 における発光演出が繰り返し実行されることが原因となって小型チップ部品と第 1 装飾基板 56 との接続箇所が破損してしまうことを防止できるとともに、小型チップ部品自体が破損してしまうことを防止できる。

【0319】

第 2 実装面 95 のドライバ裏側対応領域 202 に小型チップ部品は実装されていない。ドライバ裏側対応領域 202 は、第 1 実装面 84 において LED ドライバ 126 が実装されている領域及び LED ドライバ 126 の端子に対応するパッドが設けられている領域の

裏側に位置する第2実装面95の領域及び当該第2実装面95の領域の外縁からの距離が1mm以内の領域である。第1実装面84においてLEDドライバ126が実装されている領域及びLEDドライバ126の端子に対応するパッドが設けられている領域の裏側に位置する第2実装面95の領域に小型チップ部品が実装されていない構成であることにより、LEDドライバ126の発熱により第1装飾基板56に作用し得る熱的応力の小型チップ部品への影響が低減されている。小型チップ部品がドライバ裏側対応領域202を避けて実装されていることにより、第1装飾基板56における発光演出が繰り返し実行されることが原因となって小型チップ部品と第1装飾基板56との接続箇所が破損してしまうことを防止できるとともに、小型チップ部品自体が破損してしまうことを防止できる。

【0320】

10

第1装飾基板56において、小型チップ部品（バイパスコンデンサ85及び小型チップ抵抗器87）は、LEDチップ142の外縁から1mm以上の距離を置いて配置されている。小型チップ部品をLEDチップ142の外縁から1mm以上離して配置することにより、小型チップ部品と第1装飾基板56との接続箇所に対する熱的応力の影響を最小限に抑えることができるとともに、小型チップ部品自体に対する熱的応力の影響を最小限に抑えることができる。また、小型チップ部品をLEDチップ142の外縁から1mm以上離して配置することにより、小型チップ部品と第1装飾基板56との接続箇所が熱的応力によって破損してしまうことを防止することができる。また、小型チップ部品自体が熱的応力によって破損してしまうことを防止することができる。

【0321】

20

第1装飾基板56において、小型チップ部品（バイパスコンデンサ85及び小型チップ抵抗器87）は、LEDドライバ126の外縁及びLEDドライバ126の端子に対応するパッドから1mm以上の距離を置いて配置されている。小型チップ部品をLEDドライバ126の外縁及びLEDドライバ126の端子に対応するパッドから1mm以上離して配置することにより、小型チップ部品と第1装飾基板56との接続箇所が熱的応力によって破損してしまうことを防止することができる。また、小型チップ部品自体が熱的応力によって破損してしまうことを防止することができる。

【0322】

第1装飾基板56において、小型チップ部品（バイパスコンデンサ85及び小型チップ抵抗器87、143～149（図11））は、貫通孔周辺領域211a～211dを避けて配置されている。貫通孔周辺領域211a～211dは、固定貫通孔56d～56gの外縁からの距離が5mm未満の領域である。小型チップ部品を固定貫通孔56d～56gの外縁から5mm以上離して配置することにより、第1装飾基板56が前扉枠14にネジ固定される際に固定貫通孔56d～56g近傍に生じ得る第1装飾基板56の歪みが原因となって小型チップ部品と第1装飾基板56との接続箇所が破損してしまうことを防止できるとともに、小型チップ部品自体が破損してしまうことを防止できる。

30

【0323】

第1実装面84において、小型チップ部品はコネクタ裏側対応領域203、204を避けて配置されている。コネクタ裏側対応領域203、204は、第2実装面95においてコネクタ111、112が実装されている領域の裏側に位置する第1実装面84の領域及び当該第1実装面84の領域の外縁からの距離が5mm未満の領域である。第2実装面95においてコネクタ111、112が実装されている領域の裏側に位置する第1実装面84の領域に小型チップ部品が実装されていない構成であることにより、コネクタ111、112へのハーネスの着脱に際して第1装飾基板56に作用し得る応力の小型チップ部品への影響が低減されている。小型チップ部品がコネクタ裏側対応領域203、204を避けて配置されていることにより、コネクタ111、112へのハーネスの着脱に際して小型チップ部品と第1装飾基板56との接続箇所が破損してしまうことが防止されているとともに、小型チップ部品自体が破損してしまうことが防止されている。

40

【0324】

LEDドライバ126は、第1装飾基板56の外縁から10mm未満の領域を含む領域

50

に配置されている一方、小型チップ部品（バイパスコンデンサ 8 5 及び小型チップ抵抗器 8 7, 1 4 3～1 4 9（図 1 1））は、第 1 装飾基板 5 6 の外縁から 1 0 mm 以上離して配置されている。第 1 装飾基板 5 6 に実装されている各種電子部品のうち小型チップ部品と第 1 装飾基板 5 6 との接続箇所は、他の電子部品と第 1 装飾基板 5 6 との接続箇所と比較して、機械的強度が低い。小型チップ部品が第 1 装飾基板 5 6 の外縁から 1 0 mm 以上離して配置されていることにより、第 1 装飾基板 5 6 を取り扱う際に作業者の手が小型チップ部品に触れる等して小型チップ部品と第 1 装飾基板 5 6 との接続箇所が破損してしまう可能性が低減されているとともに、小型チップ部品自体が破損してしまう可能性が低減されている。また、集合基板 2 3 1 の分割に際して小型チップ部品と第 1 装飾基板 5 6 との接続箇所に作用し得る応力の最大値が低減されているとともに、小型チップ部品自体に作用し得る応力の最大値が低減されている。

10

【0 3 2 5】

小型チップ部品（バイパスコンデンサ 8 5 及び小型チップ抵抗器 8 7, 1 4 3～1 4 9（図 1 1））が貫通孔周辺領域 2 1 1 a～2 1 1 d 及び第 1 装飾基板 5 6 の外縁からの距離が 1 0 mm 未満の領域を避けて配置されている構成において、固定貫通孔 5 6 d～5 6 g は第 1 装飾基板 5 6 の外縁からの距離が 1 0 mm 未満の領域に設けられている。このため、固定貫通孔 5 6 d～5 6 g が第 1 装飾基板 5 6 の外縁から 1 0 mm 以上離れた位置に設けられている構成と比較して、第 1 装飾基板 5 6 において小型チップ部品を搭載可能な領域の面積が広く確保されている。

【0 3 2 6】

L E D ドライバ 1 2 6 の電源端子 1 5 1 と電源プレーン層 9 4 との間には、バイパスコンデンサ 8 5 が配置されている。これにより、音声発光制御装置 8 1 から L E D ドライバ 1 2 6 に供給される駆動電源に含まれているノイズ成分の L E D ドライバ 1 2 6 への影響が低減されている。バイパスコンデンサ 8 5 は、当該バイパスコンデンサ 8 5 と電源端子 1 5 1 との間に他の I C などの電子部品が存在しないように、電源端子 1 5 1 に近づけて配置されている。これにより、L E D ドライバ 1 2 6 の電源端子 1 5 1 に供給される駆動電源に含まれているノイズ成分がバイパスコンデンサ 8 5 に吸収される可能性を高めることができるとともに、L E D ドライバ 1 2 6 が当該ノイズ成分の影響を受けて誤作動してしまう可能性を低減することができる。バイパスコンデンサ 8 5 と電源端子 1 5 1 との間に他の I C が存在していない構成であるため、L E D ドライバ 1 2 6 から発生したノイズ成分をバイパスコンデンサ 8 5 に吸収させて、当該ノイズ成分が他の I C を誤作動させてしまうことを防止できる。また、バイパスコンデンサ 8 5 と電源端子 1 5 1 との間に他の電子部品が存在していない構成であるため、L E D ドライバ 1 2 6 から発生したノイズ成分をバイパスコンデンサ 8 5 に吸収させて、当該ノイズ成分が他の電子部品を誤作動させてしまうことを防止できる。

20

30

【0 3 2 7】

バイパスコンデンサ 8 5 の周囲には、実装されている電子部品がバイパスコンデンサ 8 5 であることを確認可能とする識別用シルク 2 1 7（「C 1」という表示）のみが設けられており、バイパスコンデンサ 8 5 の搭載位置を把握可能とする外形シルクは設けられていない。バイパスコンデンサ 8 5 の外寸（縦寸法、横寸法及び高さ寸法）は、小型チップ部品以外の電子部品（L E D ドライバ 1 2 6 及び L E D チップ 1 2 7～1 4 2 等）の外寸と比較して小さい。このため、第 1 装飾基板 5 6 にバイパスコンデンサ 8 5 の外形シルクを印刷すると、電子部品の実装後に実際にはバイパスコンデンサ 8 5 の実装漏れが発生しているにも関わらず外形シルクのみを見てバイパスコンデンサ 8 5 が実装されていると作業者が誤って認識してしまうおそれがある。これに対して、バイパスコンデンサ 8 5 の周囲には外形シルクを設けない構成とすることにより、電子部品の実装後にバイパスコンデンサ 8 5 の実装漏れを把握し易くすることができる。また、バイパスコンデンサ 8 5 の周囲に識別用シルク 2 1 7 が設けられていることにより、当該識別用シルク 2 1 7 の周辺に搭載されている部品がバイパスコンデンサ 8 5 であることを把握可能とすることができる。

40

50

【0328】

小型チップ抵抗器87の外寸は、バイパスコンデンサ85の外寸と同様に、小型チップ部品以外の電子部品の外寸と比較して小さい。小型チップ抵抗器87の周囲には、実装されている電子部品が小型チップ抵抗器87であることを確認可能とする識別用シルク218（「R8」という表示）のみが設けられており、小型チップ抵抗器87の搭載位置を確認可能とする外形シルクは設けられていない。これにより、小型チップ抵抗器87の実装漏れを把握し易くすることができる。また、小型チップ抵抗器87の周囲に識別用シルク218が設けられていることにより、当該識別用シルク218の周辺に搭載されている電子部品が小型チップ抵抗器87であることを把握可能とすることができる。

【0329】

外形シルク225a, 225bはソルダーレジスト222の表面に対して凸となるため、小型チップ部品（バイパスコンデンサ85及び小型チップ抵抗器87）の周囲に外形シルク225a, 225bが設けられている構成とすると、第1実装面84とメタルマスク226との間に外形シルク225a, 225bが存在することとなり、第1実装面84とメタルマスク226との距離が拡大してしまう。当該構成においては、第1パッド171aと第2パッド171bとの間に存在する空隙に半田ペースト227が回り込み、第1パッド171aと第2パッド171bとが電氣的に接続されてしまうおそれがある。特に、多数の第1装飾基板56に対して連続的に半田ペースト221を塗布する場合には、メタルマスク226の開口部の縁に溜まった半田ペースト221が当該開口部の裏側に回り込み易くなり、第1パッド171aと第2パッド171bとが電氣的に接続され易くなってしまふ。これに対して、本実施形態では、小型チップ部品の周囲に外形シルクは設けられていない。これにより、第1実装面84とメタルマスク226との距離が離れすぎてしまうことを防止することができるとともに、半田ペースト221がパッド171a, 171b間に入り込んでしまう半田不良の発生を防止することができる。また、小型チップ部品の一部が外形シルクの上に載って半田不良の原因となってしまうことが防止されている。

【0330】

なお、第1装飾基板56の第2実装面95において小型チップ部品が実装されないLED裏側対応領域201は、第1実装面84（図8（a））においてLEDチップ127～142（図9）が実装されている領域の裏側に位置する第2実装面95の領域及び当該第2実装面95の領域の外縁からの距離が1mm以内の領域に限定されることはない。LED裏側対応領域201を、第1実装面84においてLEDチップ127～142が実装されている領域の裏側に位置する第2実装面95の領域及び当該第2実装面95の領域の外縁からの距離が2mm以内の領域としてもよい。これにより、LEDチップ127～142の発熱により第1装飾基板56に作用し得る熱的応力の小型チップ部品への影響をさらに低減することができる。よって、第1装飾基板56における発光演出が繰り返し実行されることが原因となって小型チップ部品と第1装飾基板56との接続箇所が破損してしまう可能性を低減することができる。また、小型チップ部品自体が破損してしまう可能性を低減することができる。

【0331】

・第1装飾基板56の第2実装面95において小型チップ部品が実装されないドライバ裏側対応領域202は、第1実装面84（図8（a））においてLEDドライバ126（図8（a））が実装されている領域及びLEDドライバ126の端子に対応するパッドが設けられている領域の裏側に位置する第2実装面95の領域及び当該第2実装面95の領域の外縁からの距離が1mm以内の領域に限定されることはない。ドライバ裏側対応領域202を、第1実装面84においてLEDドライバ126が実装されている領域及びLEDドライバ126の端子に対応するパッドが設けられている領域の裏側に位置する第2実装面95の領域及び当該第2実装面95の領域の外縁からの距離が2mm以内の領域としてもよい。これにより、LEDドライバ126の発熱により第1装飾基板56に作用し得る熱的応力の小型チップ部品への影響をさらに低減することができる。よって、第1装飾基板56における発光演出が繰り返し実行されることが原因となって小型チップ部品と第

1 装飾基板 5 6 との接続箇所が破損してしまう可能性を低減することができるとともに、小型チップ部品自体が破損してしまう可能性を低減することができる。

【0332】

・第 1 装飾基板 5 6 において、小型チップ部品（バイパスコンデンサ 8 5 及び小型チップ抵抗器 8 7，1 4 3～1 4 9（図 1 1））が実装されない貫通孔周辺領域 2 1 1 a～2 1 1 d は、固定貫通孔 5 6 d～5 6 g の外縁からの距離が 5 mm 未満の領域に限定されることはない。貫通孔周辺領域 2 1 1 a～2 1 1 d を、固定貫通孔 5 6 d～5 6 g の外縁からの距離が 7 mm 未満の領域としてもよい。これにより、第 1 装飾基板 5 6 が前扉枠 1 4 にネジ固定される際に固定貫通孔 5 6 d～5 6 g 近傍に生じ得る第 1 装飾基板 5 6 の歪みが原因となって小型チップ部品と第 1 装飾基板 5 6 との接続箇所が破損してしまう可能性を低減することができるとともに、小型チップ部品自体が破損してしまう可能性を低減することができる。また、貫通孔周辺領域 2 1 1 a～2 1 1 d を、固定貫通孔 5 6 d～5 6 g の外縁からの距離が 4 mm 未満の領域としてもよい。これにより、第 1 装飾基板 5 6 が前扉枠 1 4 にネジ固定される際に小型チップ部品と第 1 装飾基板 5 6 との接続箇所に作用する応力及び小型チップ部品自体に作用する応力を低減しながら、第 1 装飾基板 5 6 において小型チップ部品を搭載可能な領域の面積を広く確保することができる。

10

【0333】

・第 1 装飾基板 5 6 の第 1 実装面 8 4 において、小型チップ部品が実装されないコネクタ裏側対応領域 2 0 3，2 0 4 は、第 2 実装面 9 5（図 1 5（a））においてコネクタ 1 1 1，1 1 2 が実装されている領域の裏側に位置する第 1 実装面 8 4 の領域及び当該第 1 実装面 8 4 の領域の外縁からの距離が 5 mm 未満の領域に限定されることはない。コネクタ裏側対応領域 2 0 3，2 0 4 を、第 2 実装面 9 5 においてコネクタ 1 1 1，1 1 2 が実装されている領域の裏側に位置する第 1 実装面 8 4 の領域及び当該第 1 実装面 8 4 の領域の外縁からの距離が 7 mm 未満の領域としてもよい。これにより、コネクタ 1 1 1，1 1 2 へのハーネスの着脱に際して小型チップ部品と第 1 装飾基板 5 6 との接続箇所が破損してしまう可能性を低減することができるとともに、小型チップ部品自体が破損してしまう可能性を低減することができる。また、コネクタ裏側対応領域 2 0 3，2 0 4 を、第 2 実装面 9 5 においてコネクタ 1 1 1，1 1 2 が実装されている領域の裏側に位置する第 1 実装面 8 4 の領域及び当該第 1 実装面 8 4 の領域の外縁からの距離が 4 mm 未満の領域としてもよい。これにより、コネクタ 1 1 1，1 1 2 へのハーネスの着脱に際して小型チップ部品と第 1 装飾基板 5 6 との接続箇所及び小型チップ部品自体に作用する応力を低減しながら、第 1 装飾基板 5 6 において小型チップ部品を搭載可能な領域の面積を広く確保することができる。

20

30

【0334】

・第 1 装飾基板 5 6 において小型チップ部品（バイパスコンデンサ 8 5 及び小型チップ抵抗器 8 7，1 4 3～1 4 9（図 1 1））が実装されない基板外縁付近の領域は、第 1 装飾基板 5 6 の外縁からの距離が 10 mm 未満の領域に限定されることはない。小型チップ部品が実装されない基板外縁付近の領域を、第 1 装飾基板 5 6 の外縁からの距離が 12 mm 未満の領域としてもよい。これにより、第 1 装飾基板 5 6 を取り扱う際に作業者の手が小型チップ部品に触れること等が原因となって小型チップ部品と第 1 装飾基板 5 6 との接続箇所が破損する可能性を低減することができるとともに、小型チップ部品自体が破損する可能性を低減することができる。また、複数の第 1 装飾基板 5 6 を含む集合基板 2 3 1 を分割して第 1 装飾基板 5 6 を取り出す場合に、集合基板 2 3 1 の分割時に小型チップ部品と第 1 装飾基板 5 6 との接続箇所に作用し得る応力を低減することができるとともに、小型チップ部品自体に作用する応力を低減することができる。また、小型チップ部品が実装されない基板外縁付近の領域を、第 1 装飾基板 5 6 の外縁からの距離が 8 mm 未満の領域としてもよい。これにより、小型チップ部品と第 1 装飾基板 5 6 との接続箇所が破損する可能性及び小型チップ部品自体が破損する可能性を低減しながら、第 1 装飾基板 5 6 において小型チップ部品を搭載可能な領域の面積を広く確保することができる。

40

【0335】

50

＜第 2 の実施形態＞

本実施形態では、第 1 装飾基板 5 6 に実装されている小型チップ部品のうち一部の小型チップ部品の長手方向が第 1 方向 D R 1 に直交する点において上記第 1 の実施形態と相違している。以下、上記第 1 の実施形態と相違する構成について説明する。なお、上記第 1 の実施形態と同一の構成については基本的にその説明を省略する。

【0 3 3 6】

図 2 5 (a) は本実施形態における第 1 装飾基板 5 6 の第 1 実装面 8 4 を示す平面図であり、図 2 5 (b) は第 1 装飾基板 5 6 に実装されているバイパスコンデンサ 2 9 1 の周辺領域 2 9 2 を拡大して示す第 1 装飾基板 5 6 の第 1 実装面 8 4 の平面図である。上記第 1 の実施形態と同様に、図 2 5 (a) に示すように第 1 方向 D R 1 における第 1 装飾基板 5 6 の寸法は、当該第 1 方向 D R 1 に直交する方向における第 1 装飾基板 5 6 の寸法よりも大きい。

【0 3 3 7】

図 2 5 (b) に示すようにバイパスコンデンサ 2 9 1 は、上記第 1 の実施形態におけるバイパスコンデンサ 8 5 と同様に、バイパスコンデンサ 2 9 1 の厚さ方向に直交する平面に沿う長手方向（以下、「バイパスコンデンサ 2 9 1 の長手方向」ともいう。）の寸法が 0. 1 mm 以上であり 0. 9 mm 以下である小型チップ部品である。バイパスコンデンサ 2 9 1 は、厚さ方向に直交する平面に沿う長手方向の寸法が略 0. 6 mm であるとともに、厚さ方向に直交する平面に沿う短手方向（以下、「短手方向」ともいう。）の寸法及び厚さ方向の寸法が略 0. 3 mm である小型チップ部品である。バイパスコンデンサ 2 9 1 の厚さ方向に直交する平面に沿う長手方向の寸法が 0. 7 mm 以下であることにより、発光基板 3 0 1 において当該バイパスコンデンサ 2 9 1 が占有する面積を低減することができる。バイパスコンデンサ 2 9 1 の厚さ方向に直交する平面に沿う長手方向の寸法が 0. 4 mm 以上であることにより、バイパスコンデンサ 2 9 1 と発光基板 3 0 1 との接続箇所における機械的強度及びバイパスコンデンサ 2 9 1 自体の機械的強度を高め、当該接続箇所が破損する可能性を低減することができる。また、バイパスコンデンサ 2 9 1 自体が破損してしまう可能性を低減することができる。また、バイパスコンデンサ 2 9 1 の当該長手方向の寸法が 0. 4 mm 以上であることにより、バイパスコンデンサ 2 9 1 の実装漏れの有無を目視で確認する場合における確認精度を高めることができる。なお、バイパスコンデンサ 2 9 1 の長手方向の寸法が 0. 6 mm よりも小さい構成（例えば 0. 4 mm である構成）であってもよく、バイパスコンデンサ 2 9 1 の短手方向の寸法が 0. 3 mm よりも小さい構成（例えば 0. 2 mm である構成）であってもよく、厚さ方向の寸法が 0. 3 mm よりも小さい構成（例えば 0. 2 mm である構成）であってもよい。

【0 3 3 8】

バイパスコンデンサ 2 9 1 の第 1 電極 2 9 1 a に対応する第 1 パッド 2 9 3 a（又は第 1 パット）から引き出された第 1 配線パターン 2 9 4 a は第 1 装飾基板 5 6 に設けられたビアホール 2 9 5 を介して G N D プレーン層 9 3（図 9）に電氣的に接続されているとともに、当該第 1 パッド 2 9 3 a から引き出された第 2 配線パターン 2 9 4 b は L E D ドライバ 2 9 6 の G N D 端子 2 9 7（グランド端子又はグラウンド端子）に電氣的に接続されている。また、バイパスコンデンサ 2 9 1 の第 2 電極 2 9 1 b に対応する第 2 パッド 2 9 3 b（又は第 2 パット）から引き出された第 3 配線パターン 2 9 4 c は第 1 装飾基板 5 6 に設けられたビアホール 2 9 8 を介して電源プレーン層 9 4（図 9）に電氣的に接続されているとともに、当該第 2 パッド 2 9 3 b から引き出された第 4 配線パターン 2 9 4 d は L E D ドライバ 2 9 6 の電源端子 2 9 9 に電氣的に接続されている。このように、第 1 パッド 2 9 3 a は L E D ドライバ 2 9 6 の G N D 端子 2 9 7 と G N D プレーン層 9 3 との間に配置されているとともに、第 2 パッド 2 9 3 b は L E D ドライバ 2 9 6 の電源端子 2 9 9 と電源プレーン層 9 4 との間に配置されている。

【0 3 3 9】

バイパスコンデンサ 2 9 1 は、当該バイパスコンデンサ 2 9 1 の長手方向が第 1 方向 D R 1 に直交又は略直交するようにして第 1 装飾基板 5 6 に実装されている。第 1 配線パタ

ーン294aは第1パッド293aの上端から上方向に向けて引き出されているとともに、第2配線パターン294bは第1パッド293aの下端から下方向に向けて引き出されている。また、第3配線パターン294cは第2パッド293bの上端から上方向に向けて引き出されているとともに、第4配線パターン294dは第2パッド293bの下端から下方向に向けて引き出されている。

【0340】

このように、バイパスコンデンサ291の一对の電極291a、291bに対応する一对のパッド293a、293bから引き出されている配線パターン294a～294dは、バイパスコンデンサ291の長手方向に直交する方向又は略直交する方向に延びている。このため、一对のパッド293a、293bから引き出されている配線パターン294a～294dがバイパスコンデンサ291の長手方向に平行となる方向に延びている構成と比較して、第1装飾基板56に歪みが生じた場合にバイパスコンデンサ291と第1装飾基板56との接続箇所作用し得る応力を低減することができる。例えば、集合基板231を分割する際にバイパスコンデンサ291と第1装飾基板56との接続箇所作用し得る応力を低減することができる。また、バイパスコンデンサ291自体に作用し得る応力を低減することができる。

10

【0341】

以上詳述した本実施形態によれば、以下の優れた効果を奏する。

【0342】

20

第1方向DR1における第1装飾基板56の寸法は、当該第1方向DR1に直交する方向における第1装飾基板56の寸法よりも大きい。バイパスコンデンサ291の長手方向が第1方向DR1に直交している構成において、バイパスコンデンサ291の一对の電極291a、291bに対応する一对のパッド293a、293bから引き出されている配線パターン294a～294dは、バイパスコンデンサ291の長手方向に直交する方向又は略直交する方向に延びている。このため、一对のパッド293a、293bから引き出されている配線パターン294a～294dがバイパスコンデンサ291の長手方向に平行となる方向に延びている構成と比較して、第1装飾基板56に歪みが生じた場合にバイパスコンデンサ291と第1装飾基板56との接続箇所作用し得る応力を低減することができる。また、バイパスコンデンサ291自体に作用し得る応力を低減することができる。

30

【0343】

<第3の実施形態>

本実施形態では、両方の板面にLEDチップが搭載されている発光基板を備えている点において上記第1の実施形態と相違している。以下、上記第1の実施形態と相違する構成について説明する。なお、上記第1の実施形態と同一の構成については基本的にその説明を省略する。

【0344】

遊技盤24(図4)の前面側において図柄表示装置41の右方には可動物(図示略)が設けられている。可動物は、遊技球が流下しない領域に配置されている。可動物は、両方の板面にLEDチップが実装されている発光基板301(図26)と、当該発光基板301を収容する基板ケース(図示略)とを備えている。

40

【0345】

図26は本実施形態における発光基板301の第1発光面302の平面図であり、図27は発光基板301の第2発光面303の平面図である。図26では第1発光面302に形成されている配線パターンの図示を省略しているとともに、図27では第2発光面303に形成されている配線パターンの図示を省略している。図26に示すように、発光基板301は、縦長略楕円形に成形されている。発光基板301は、上記第1の実施形態における第1装飾基板56と同様に、導電層と絶縁層とが交互に積層された構造を有する4層基板である。図示は省略するが、発光基板301は、上記第1の実施形態における第1装

50

飾基板 5 6 と同様に、第 1 発光面 3 0 2 側に配置されている第 1 配線層と、第 2 発光面 3 0 3 側に配置されている第 2 配線層と、を備えている。また、発光基板 3 0 1 は、上記第 1 の実施形態における第 1 装飾基板 5 6 と同様に、第 1 配線層及び第 2 配線層の間に配置されている導電層として、GND プレーン層（グラウンドプレーン層又はグラウンドプレーン層）と、電源プレーン層と、を備えている。

【0346】

図 2 6 に示すように発光基板 3 0 1 の第 1 発光面 3 0 2 には、LED チップ 3 0 4 ~ 3 1 3 と、これらの LED チップ 3 0 4 ~ 3 1 3 の発光制御を行う第 1 LED ドライバ 3 1 4 とが実装されている。また、図 2 7 に示すように発光基板 3 0 1 の第 2 発光面 3 0 3 には、LED チップ 3 1 5 ~ 3 2 5 と、これらの LED チップ 3 1 5 ~ 3 2 5 の発光制御を行う第 2 LED ドライバ 3 2 6 とが実装されている。図 2 6 に示すように LED チップ 3 0 4 ~ 3 1 3 は第 1 発光面 3 0 2 における中心付近の領域に配置されているとともに、図 2 7 に示すように LED チップ 3 1 5 ~ 3 2 5 は第 2 発光面 3 0 3 における外縁付近の領域に配置されている。

10

【0347】

図 2 7 に示すように、発光基板 3 0 1 の第 2 発光面 3 0 3 には、音声発光制御装置 8 1（図 1 9）から点灯制御データを受信するためのコネクタ 3 2 7 が実装されている。コネクタ 3 2 7 には、発光基板 3 0 1 と音声発光制御装置 8 1 とを電氣的に接続するハーネス（図示略）が装着される。第 1 LED ドライバ 3 1 4 は、音声発光制御装置 8 1 から受信する点灯制御データに基づいて第 1 発光面 3 0 2 に実装されている LED チップ 3 0 4 ~ 3 1 3 の発光制御を行うとともに、第 2 LED ドライバ 3 2 6 は、音声発光制御装置 8 1 から受信する点灯制御データに基づいて第 2 発光面 3 0 3 に実装されている LED チップ 3 1 5 ~ 3 2 5 の発光制御を行う。

20

【0348】

基板ケース（図示略）は、LED チップ 3 0 4 ~ 3 1 3, 3 1 5 ~ 3 2 5 から放出される光を透過する透明又は半透明の樹脂により形成されている。基板ケースは、遊技盤 2 4 の前面側に軸支されており、鉛直方向に延びる軸を中心として回転可能である。開閉実行モード以外の遊技状態において、発光基板 3 0 1 の第 1 発光面 3 0 2 はパチンコ機 1 0 前方を向いている。当該遊技状態では、第 1 発光面 3 0 2 に実装されている LED チップ 3 0 4 ~ 3 1 3 の発光制御が行われることにより、第 1 発光面 3 0 2 の中心付近の領域が発光する。遊技状態が開閉実行モードに移行すると、可動物（図示略）は発光基板 3 0 1 の第 2 発光面 3 0 3 がパチンコ機 1 0 前方を向くように、軸を中心として 1 8 0 度回転する。開閉実行モードでは、第 2 発光面 3 0 3 に実装されている LED チップ 3 1 5 ~ 3 2 5 の発光制御が行われることにより、第 2 発光面 3 0 3 の外縁付近の領域が発光する。可動物は、開閉実行モードが終了すると、第 1 発光面 3 0 2 がパチンコ機 1 0 前方を向くように、軸を中心として開閉実行モードの開始時とは逆方向に 1 8 0 度回転する。開閉実行モードでは、可動物において開閉実行モード以外の遊技状態とは異なる発光演出が行われる構成であることにより、開閉実行モード中の演出の興趣向上が図られている。

30

【0349】

図 2 6 に示すように、発光基板 3 0 1 の第 1 発光面 3 0 2 には、バイパスコンデンサ 3 2 8 と、小型チップ抵抗器 3 3 1 ~ 3 3 5 とが実装されている。上記第 1 の実施形態におけるバイパスコンデンサ 8 5 と同様に、バイパスコンデンサ 3 2 8 は、略直方体である。バイパスコンデンサ 3 2 8 は、上記第 1 の実施形態におけるバイパスコンデンサ 8 5 と同様に、当該バイパスコンデンサ 3 2 8 の厚さ方向に直交する平面に沿う長手方向（以下、「バイパスコンデンサ 3 2 8 の長手方向」ともいう。）の寸法が 0.1 mm 以上であり 0.9 mm 以下である小型チップ部品である。バイパスコンデンサ 3 2 8 は、厚さ方向に直交する平面に沿う長手方向の寸法が略 0.6 mm であるとともに、厚さ方向に直交する平面に沿う短手方向（以下、「短手方向」ともいう。）の寸法及び厚さ方向の寸法が略 0.3 mm である小型チップ部品である。バイパスコンデンサ 3 2 8 の長手方向の寸法が 0.7 mm 以下であることにより、発光基板 3 0 1 において当該バイパスコンデンサ 3 2 8 が

40

50

占有する面積をさらに低減することができる。バイパスコンデンサ 328 の長手方向の寸法が 0.4 mm 以上であることにより、バイパスコンデンサ 328 と発光基板 301 との接続箇所における機械的強度及びバイパスコンデンサ 328 自体の機械的強度を高め、当該接続箇所が破損する可能性を低減することができるとともに、バイパスコンデンサ 328 自体が破損してしまう可能性を低減することができる。また、バイパスコンデンサ 328 の長手方向の寸法が 0.4 mm 以上であることにより、バイパスコンデンサ 328 の実装漏れの有無を目視で確認する場合における確認精度を高めることができる。なお、バイパスコンデンサ 328 の長手方向の寸法が 0.6 mm よりも小さい構成（例えば 0.4 mm である構成）であってもよく、バイパスコンデンサ 328 の短手方向の寸法が 0.3 mm よりも小さい構成（例えば 0.2 mm である構成）であってもよく、厚さ方向の寸法が 0.3 mm よりも小さい構成（例えば 0.2 mm である構成）であってもよい。

【0350】

上記第 1 の実施形態における小型チップ抵抗器 87 と同様に、小型チップ抵抗器 331 ～ 335 は、略直方体である。小型チップ抵抗器 331 ～ 335 は、上記第 1 の実施形態における小型チップ抵抗器 87 と同様に、当該小型チップ抵抗器 331 ～ 335 の厚さ方向に直交する平面に沿う長手方向（以下、「小型チップ抵抗器 331 ～ 335 の長手方向」ともいう。）の寸法が 0.1 mm 以上であり 0.9 mm 以下である小型チップ部品である。小型チップ抵抗器 331 ～ 335 は、厚さ方向に直交する平面に沿う長手方向の寸法が略 0.6 mm であるとともに、小型チップ抵抗器 331 ～ 335 の短手方向（以下、「短手方向」ともいう。）の寸法及び厚さ方向の寸法が略 0.3 mm である小型チップ部品である。小型チップ抵抗器 331 ～ 335 の長手方向の寸法が 0.7 mm 以下であることにより、発光基板 301 において当該小型チップ抵抗器 331 ～ 335 が占有する面積をさらに低減することができる。小型チップ抵抗器 331 ～ 335 の長手方向の寸法が 0.4 mm 以上であることにより、小型チップ抵抗器 331 ～ 335 と発光基板 301 との接続箇所における機械的強度及び小型チップ抵抗器 331 ～ 335 自体の機械的強度を高め、当該接続箇所が破損する可能性を低減することができるとともに、小型チップ抵抗器 331 ～ 335 自体が破損してしまう可能性を低減することができる。また、小型チップ抵抗器 331 ～ 335 の長手方向の寸法が 0.4 mm 以上であることにより、小型チップ抵抗器 331 ～ 335 の実装漏れの有無を目視で確認する場合における確認精度を高めることができる。なお、小型チップ抵抗器 331 ～ 335 の長手方向の寸法が 0.6 mm よりも小さい構成（例えば 0.4 mm である構成）であってもよく、小型チップ抵抗器 331 ～ 335 の短手方向の寸法が 0.3 mm よりも小さい構成（例えば 0.2 mm である構成）であってもよく、厚さ方向の寸法が 0.3 mm よりも小さい構成（例えば 0.2 mm である構成）であってもよい。

【0351】

発光基板 301 において、小型チップ部品（バイパスコンデンサ 328 及び小型チップ抵抗器 331 ～ 335）は、第 1 発光面 302 側に集約されており、第 2 発光面 303 側には実装されていない。このため、発光基板 301 の第 1 発光面 302 側に作用する応力が第 2 発光面 303 側に作用する応力よりも小さくなるように発光基板 301 を取り扱うことにより、小型チップ部品と発光基板 301 との接続箇所が破損する可能性を低減することができるとともに、小型チップ部品自体が破損する可能性を低減することができる。例えば、複数の発光基板 301 を含む集合基板（図示略）を分割して発光基板 301 を取り出す場合に、第 1 発光面 302 側が谷形状（凹）となる態様で集合基板を分割することにより小型チップ部品と発光基板 301 との接続箇所に引張り応力が作用することを防止できる。これにより、小型チップ部品と発光基板 301 との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【0352】

図 27 に示すように、発光基板 301 の第 2 発光面 303 には、LED チップ 315 ～ 325 に流れる電流を制限するチップ抵抗器 336 ～ 346 が実装されている。当該チップ抵抗器 336 ～ 346 が設けられていることにより LED チップ 315 ～ 325 を許容

電流以下で駆動することができる。チップ抵抗器 336～346 は、略直方体であり、長手方向の両端部に一对の金属製の第 1 電極及び第 2 電極（図示略）を備えている。チップ抵抗器 336～346 は、長手方向の寸法が 1 mm であるとともに、短手方向の寸法及び厚さ方向の寸法が 0.5 mm である表面実装型の抵抗器である。チップ抵抗器 336～346 の厚さ方向に直交する平面に沿う長手方向の寸法（チップ抵抗器 336～346 の長手方向の寸法である 1 mm）は 0.9 mm よりも大きく、チップ抵抗器 336～346 は小型チップ部品ではない。なお、チップ抵抗器 336～346 の長手方向の寸法は 1 mm よりも大きい寸法（例えば 1.6 mm）であってもよく、短手方向の寸法は 0.5 mm よりも大きい寸法（例えば 0.8 mm）であってもよく、厚さ方向の寸法は 0.5 mm よりも大きい寸法（例えば 0.8 mm）であってもよい。

10

【0353】

第 2 LED ドライバ 326 の駆動電源は、音声発光制御装置 81 からコネクタ 327 を介して第 2 LED ドライバ 326 の電源端子 348 に供給される。発光基板 301 の第 2 発光面 303 には、第 2 LED ドライバ 326 の駆動電源に含まれているノイズ成分を吸収するためのバイパスコンデンサ 352 が実装されている。バイパスコンデンサ 352 は、略直方体であり、長手方向の両端部に一对の金属製の第 1 電極 352a 及び第 2 電極 352b を備えている。バイパスコンデンサ 352 は、長手方向の寸法が 1 mm であるとともに、短手方向の寸法及び厚さ方向の寸法が 0.5 mm である表面実装型のコンデンサである。バイパスコンデンサ 352 の厚さ方向に直交する平面に沿う長手方向の寸法（バイパスコンデンサ 352 の長手方向の寸法である 1 mm）は 0.9 mm よりも大きく、バイパスコンデンサ 352 は小型チップ部品ではない。なお、バイパスコンデンサ 352 の長手方向の寸法は 1 mm よりも大きい寸法（例えば 1.6 mm）であってもよく、短手方向の寸法は 0.5 mm よりも大きい寸法（例えば 0.8 mm）であってもよく、厚さ方向の寸法は 0.5 mm よりも大きい寸法（例えば 0.8 mm）であってもよい。

20

【0354】

バイパスコンデンサ 352 の第 1 電極 352a は第 2 LED ドライバ 326 の GND 端子 349 及び GND プレーン層（図示略）に電氣的に接続されているとともに、第 2 電極 352b は第 2 LED ドライバ 326 の電源端子 348 及び電源プレーン層（図示略）に電氣的に接続されている。バイパスコンデンサ 352 が電源端子 348 と電源プレーン層との間に配置されていることにより、音声発光制御装置 81 から第 2 LED ドライバ 326 に供給される駆動電源に含まれているノイズ成分の第 2 LED ドライバ 326 への影響が低減されている。

30

【0355】

発光基板 301 の第 2 発光面 303 におけるチップ抵抗器 340 は、第 1 発光面 302 においてドライバ裏側対応領域 353 を含む領域に配置されている。ドライバ裏側対応領域 353 は、第 1 発光面 302（図 26）において第 1 LED ドライバ 314（図 26）が実装されている領域及び第 1 LED ドライバ 314 の端子に対応するパッド（又はパット）が設けられている領域の裏側に位置する第 2 発光面 303 の領域及び当該第 2 発光面 303 の領域からの距離が 1 mm 以内の領域である。既に説明したとおり、当該チップ抵抗器 340 は小型チップ部品ではない。チップ抵抗器 340 と発光基板 301 との接続箇所は、小型チップ部品と発光基板 301 との接続箇所と比較して、機械的強度が高い。また、チップ抵抗器 340 自体は、小型チップ部品自体と比較して、機械的強度が高い。第 2 発光面 303 において、チップ抵抗器 340 をドライバ裏側対応領域 353 を含む領域に配置することにより、LED チップ 319 をドライバ裏側対応領域 353 付近に配置することができる。一方、図 26 に示すように、発光基板 301 の第 1 発光面 302 における小型チップ部品（バイパスコンデンサ 328 及び小型チップ抵抗器 331～335）は、ドライバ裏側対応領域 354 を避けて配置されている。ドライバ裏側対応領域 354 は、第 2 発光面 303（図 27）において第 2 LED ドライバ 326（図 27）が実装されている領域及び第 2 LED ドライバ 326 の端子に対応するパッド（又はパット）が設けられている領域の裏側に位置する第 1 発光面 302 の領域及び当該第 1 発光面 302 の領

40

50

域からの距離が1mm以内の領域である。第2発光面303において第2LEDドライバ326が実装されている領域及び第2LEDドライバ326の端子に対応するパッドが設けられている領域の裏側に位置する第1発光面302の領域に小型チップ部品が実装されていない構成であることにより、第2LEDドライバ326の発熱により発光基板301に作用し得る熱的応力の小型チップ部品への影響が低減されている。小型チップ部品がドライバ裏側対応領域354を避けて配置されていることにより、第2LEDドライバ326の発熱による熱的応力の影響を受けて小型チップ部品と発光基板301との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【0356】

図27に示すように、発光基板301の第2発光面303におけるチップ抵抗器343は、第1発光面302においてLED裏側対応領域355を含む領域に配置されている。LED裏側対応領域355は、第1発光面302（図26）においてLEDチップ310、311（図26）が実装されている領域の裏側に位置する第2発光面303の領域及び当該第2発光面303の領域の外縁からの距離が1mm以内の領域である。第2発光面303において、チップ抵抗器343をLED裏側対応領域355を含む領域に配置することにより、LEDチップ322をLED裏側対応領域355付近に配置することができる。一方、図26に示すように、発光基板301の第1発光面302における小型チップ部品（バイパスコンデンサ328及び小型チップ抵抗器331～335）は、LED裏側対応領域361～371を避けて配置されている。LED裏側対応領域361～371は、第2発光面303（図27）においてLEDチップ315～325（図27）が実装されている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域の外縁からの距離が1mm以内の領域である。第2発光面303においてLEDチップ315～325が実装されている領域の裏側に位置する第1発光面302の領域に小型チップ部品が実装されていない構成であることにより、LEDチップ315～325の発熱により発光基板301に作用し得る熱的応力の小型チップ部品への影響が低減されている。小型チップ部品がLED裏側対応領域361～371を避けて配置されていることにより、LEDチップ315～325の発熱による熱的応力の影響を受けて小型チップ部品と発光基板301との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【0357】

図26に示すように、発光基板301の第1発光面302における中央付近には、LEDチップ310が実装されている。LEDチップ310の厚さ方向に直交する平面に沿う長手方向の寸法が0.9mmよりも大きく、LEDチップ310は小型チップ部品ではない。図26に示すように、LEDチップ310は、第1発光面302においてLED裏側対応領域368を含む領域に実装されている。LEDチップ310は、当該LED裏側対応領域368のうち、第2発光面303（図27）においてLEDチップ322（図27）が搭載されている領域の裏側に位置する第1発光面302の領域を含む領域に実装されている。発光基板301の第1発光面302において、小型チップ部品ではない電子部品の一部（LEDチップ310）が、第2発光面303（図27）においてLEDチップ322（図27）が搭載されている領域の裏側に位置する第1発光面302の領域を含む領域に実装されていることにより、第1発光面302において小型チップ部品以外の電子部品を実装可能な領域の面積が広く確保されている。

【0358】

小型チップ部品ではない電子部品の一部（LEDチップ310）が、第2発光面303（図27）においてLEDチップ322（図27）が搭載されている領域の裏側に位置する第1発光面302の領域を含む領域に実装されている発光基板301において、小型チップ部品はLED裏側対応領域361～371を避けて配置されている。これにより、熱的応力の影響を受けて小型チップ部品と発光基板301との接続箇所、及び小型チップ部品自体が破損してしまう可能性が低減されている。

【0359】

図 27 に示すように、発光基板 301 の第 2 発光面 303 におけるチップ抵抗器 341 は、コネクタ周辺領域 372 を含む領域に配置されている。コネクタ周辺領域 372 は、コネクタ 327 の外縁から 5 mm 未満の領域である。第 2 発光面 303 において、チップ抵抗器 341 をコネクタ周辺領域 372 を含む領域に配置することにより、コネクタ周辺領域 372 を避けて配置する場合と比較して、発光基板 301 上に LED チップ 315 ~ 325 を広く分散させることができる。一方、図 26 に示すように、発光基板 301 の第 1 発光面 302 における小型チップ部品（バイパスコンデンサ 328 及び小型チップ抵抗器 331 ~ 335）は、コネクタ裏側対応領域 373 を避けて配置されている。コネクタ裏側対応領域 373 は、第 2 発光面 303（図 27）においてコネクタ 327 が実装されている領域の裏側に位置する第 1 発光面 302 の領域及び当該第 1 発光面 302 の領域の外縁からの距離が 5 mm 未満の領域である。第 2 発光面 303 においてコネクタ 327 が実装されている領域の裏側に位置する第 1 発光面 302 の領域に小型チップ部品が実装されていない構成であることにより、コネクタ 327 へのハーネスの着脱に際して発光基板 301 に作用し得る応力の小型チップ部品への影響が低減されている。小型チップ部品がコネクタ裏側対応領域 373 を避けて配置されていることにより、コネクタ 327 へのハーネス（図示略）の着脱に際して小型チップ部品と発光基板 301 との接続箇所作用し得る応力を低減することができる。よって、コネクタ 327 へのハーネスの着脱に際して小型チップ部品と発光基板 301 との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

10

20

【0360】

図 27 に示すように、発光基板 301 の第 2 発光面 303 におけるチップ抵抗器 336 は、第 2 発光面 303 側の基板外縁領域 374 を含む領域に配置されている。第 2 発光面 303 側の基板外縁領域 374 は、第 2 発光面 303 において発光基板 301 の外縁から 10 mm 未満の領域である。第 2 発光面 303 において、チップ抵抗器 336 を基板外縁領域 374 を含む領域に配置することにより、基板外縁領域 374 を避けて配置する場合と比較して、発光基板 301 上に LED チップ 315 ~ 325 を広く分散させることができる。一方、図 26 に示すように、発光基板 301 の第 1 発光面 302 における小型チップ部品（バイパスコンデンサ 328 及び小型チップ抵抗器 331 ~ 335）は、第 1 発光面 302 側の基板外縁領域 375 を避けて配置されている。第 1 発光面 302 側の基板外縁領域 375 は、第 1 発光面 302 において発光基板 301 の外縁から 10 mm 未満の領域である。第 1 発光面 302 において、基板外縁領域 375 を避けて小型チップ部品を配置することにより、発光基板 301 を取り扱う際に作業者の手が小型チップ部品に触れること等が原因となって小型チップ部品と発光基板 301 との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。また、複数の発光基板 301 を含む集合基板を分割して発光基板 301 を取り出す場合に、集合基板の分割時に小型チップ部品と発光基板 301 との接続箇所作用し得る応力を低減することができる。よって、集合基板の分割時に小型チップ部品と発光基板 301 との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

30

40

【0361】

図 26 及び図 27 に示すように、発光基板 301 には、当該発光基板 301 を厚さ方向に貫通させて、発光基板 301 を基板ケース体（図示略）にネジ固定可能とする固定貫通孔 301a, 301b が形成されている。図 27 に示すように、発光基板 301 の第 2 発光面 303 におけるチップ抵抗器 346 は、固定貫通孔周辺領域 376 を含む領域に配置されている。固定貫通孔周辺領域 376 は、固定貫通孔 301b の外縁から 5 mm 未満の領域である。第 2 発光面 303 において、チップ抵抗器 346 を固定貫通孔周辺領域 376 を含む領域に配置することにより、固定貫通孔周辺領域 376 を避けて配置する場合と比較して、発光基板 301 上に LED チップ 315 ~ 325 を広く分散させることができ

50

る。一方、図 26 に示すように、発光基板 301 の第 1 発光面 302 における小型チップ部品（バイパスコンデンサ 328 及び小型チップ抵抗器 331～335）は、固定貫通孔周辺領域 377、378 を避けて配置されている。固定貫通孔周辺領域 377、378 は、第 1 発光面 302 において固定貫通孔 301a、301b の外縁から 5mm 未満の領域である。第 1 発光面 302 において、固定貫通孔周辺領域 377、378 を避けて小型チップ部品を配置することにより、発光基板 301 を基板ケース体（図示略）に固定する際に、小型チップ部品と発光基板 301 との接続箇所には作用し得る応力を低減することができる。よって、発光基板 301 を基板ケース体に固定する際に、小型チップ部品と発光基板 301 との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

10

【0362】

図 27 に示すように、LED チップ 317、324 の厚さ方向に直交する平面に沿った長手方向の寸法は 0.9mm よりも大きく、LED チップ 317、324 は小型チップ部品ではない。また、チップ抵抗器 338、345 の厚さ方向に直交する平面に沿った長手方向の寸法は 0.9mm よりも大きく、チップ抵抗器 338、345 は小型チップ部品ではない。発光基板 301 において、LED チップ 317、324 は、当該 LED チップ 317、324 の厚さ方向に直交する平面に沿った長手方向が発光基板 301 の長軸方向 LDA に直交する短軸方向 SDA に平行となる態様で発光基板 301 に実装されている。また、チップ抵抗器 338、345 は、当該チップ抵抗器 338、345 の厚さ方向に直交する平面に沿った長手方向が発光基板 301 の長軸方向 LDA に直交する短軸方向 SDA に平行となる態様で発光基板 301 に実装されている。一方、図 26 に示すように、発光基板 301 において、小型チップ部品（バイパスコンデンサ 328 及び小型チップ抵抗器 331～335）は、当該小型チップ部品の厚さ方向に直交する平面に沿った長手方向が発光基板 301 の長軸方向 LDA に平行となる態様で発光基板 301 に実装されている。これにより、小型チップ部品の長手方向が長軸方向 LDA に直交する短軸方向 SDA に平行となる態様で発光基板 301 に実装されている場合と比較して、発光基板 301 に歪みが生じた場合に小型チップ部品と発光基板 301 との接続箇所には作用し得る応力の最大値が低減されているとともに、小型チップ部品自体に作用し得る応力の最大値が低減されている。

20

30

【0363】

小型チップ部品と発光基板 301 との接続箇所の機械的強度は、小型チップ部品よりも大きい電子部品と発光基板 301 との接続箇所の機械的強度よりも低い。また、小型チップ部品自体の機械的強度は、小型チップ部品よりも大きい電子部品自体の機械的強度よりも低い。小型チップ部品よりも大きい電子部品の一部は当該電子部品の長手方向が発光基板 301 の長軸方向 LDA に平行ではない態様で発光基板 301 に搭載されている構成において、小型チップ部品は当該小型チップ部品の長手方向が発光基板 301 の長軸方向 LDA に平行となる態様で発光基板 301 に搭載されている。これにより、小型チップ部品と発光基板 301 との接続箇所及び小型チップ部品自体が保護されている。

【0364】

以上詳述した本実施形態によれば、以下の優れた効果を奏する。

40

【0365】

発光基板 301 の第 2 発光面 303 においてチップ抵抗器 340 がドライバ裏側対応領域 353 を含む領域に配置されている構成において、第 1 発光面 302 における小型チップ部品（バイパスコンデンサ 328 及び小型チップ抵抗器 331～335）は、ドライバ裏側対応領域 354 を避けて配置されている。ドライバ裏側対応領域 354 は、第 2 発光面 303 において第 2 LED ドライバ 326 が実装されている領域及び第 2 LED ドライバ 326 の端子に対応するパッドが設けられている領域の裏側に位置する第 1 発光面 302 の領域及び当該第 1 発光面 302 の領域からの距離が 1mm 以内の領域である。第 2 発光面 303 において第 2 LED ドライバ 326 が実装されている領域及び第 2 LED ドラ

50

イバ３２６の端子に対応するパッドが設けられている領域の裏側に位置する第１発光面３０２の領域に小型チップ部品が実装されていない構成であることにより、第２ＬＥＤドライバ３２６の発熱により発光基板３０１に作用し得る熱的応力の小型チップ部品への影響が低減されている。小型チップ部品がドライバ裏側対応領域３５４を避けて配置されていることにより、第２ＬＥＤドライバ３２６の発熱による熱的応力の影響を受けて小型チップ部品と発光基板３０１との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【０３６６】

発光基板３０１の第２発光面３０３におけるチップ抵抗器３４３がＬＥＤ裏側対応領域３５５を含む領域に配置されている構成において、発光基板３０１の第１発光面３０２における小型チップ部品は、ＬＥＤ裏側対応領域３６１～３７１を避けて配置されている。ＬＥＤ裏側対応領域３６１～３７１は、第２発光面３０３においてＬＥＤチップ３１５～３２５が実装されている領域の裏側に位置する第１発光面３０２の領域及び当該第１発光面３０２の領域の外縁からの距離が１ｍｍ以内の領域である。第２発光面３０３においてＬＥＤチップ３１５～３２５が実装されている領域の裏側に位置する第１発光面３０２の領域に小型チップ部品が実装されていない構成であることにより、ＬＥＤチップ３１５～３２５の発熱により発光基板３０１に作用し得る熱的応力の小型チップ部品への影響が低減されている。小型チップ部品がＬＥＤ裏側対応領域３６１～３７１を避けて配置されていることにより、ＬＥＤチップ３１５～３２５の発熱による熱的応力の影響を受けて小型チップ部品と発光基板３０１との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【０３６７】

小型チップ部品ではない電子部品の一部（ＬＥＤチップ３１０）が、第２発光面３０３（図２７）においてＬＥＤチップ３２２（図２７）が搭載されている領域の裏側に位置する第１発光面３０２の領域を含む領域に実装されている発光基板３０１において、小型チップ部品はＬＥＤ裏側対応領域３６１～３７１を避けて配置されている。これにより、熱的応力の影響を受けて小型チップ部品と発光基板３０１との接続箇所、及び小型チップ部品自体が破損してしまう可能性が低減されている。

【０３６８】

発光基板３０１の第２発光面３０３におけるチップ抵抗器３４１がコネクタ周辺領域３７２を含む領域に配置されている構成において、発光基板３０１の第１発光面３０２における小型チップ部品は、コネクタ裏側対応領域３７３を避けて配置されている。コネクタ裏側対応領域３７３は、第２発光面３０３においてコネクタ３２７が実装されている領域の裏側に位置する第１発光面３０２の領域及び当該第１発光面３０２の領域の外縁からの距離が５ｍｍ未満の領域である。第２発光面３０３においてコネクタ３２７が実装されている領域の裏側に位置する第１発光面３０２の領域に小型チップ部品が実装されていない構成であることにより、コネクタ３２７へのハーネスの着脱に際して発光基板３０１に作用し得る応力の小型チップ部品への影響が低減されている。小型チップ部品がコネクタ裏側対応領域３７３を避けて配置されていることにより、コネクタ３２７へのハーネス（図示略）の着脱に際して小型チップ部品と発光基板３０１との接続箇所に作用し得る応力を低減することができるとともに、小型チップ部品自体に作用する応力を低減することができる。よって、コネクタ３２７へのハーネスの着脱に際して小型チップ部品と発光基板３０１との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【０３６９】

発光基板３０１の第２発光面３０３におけるチップ抵抗器３３６が基板外縁領域３７４を含む領域に配置されている構成において、発光基板３０１の第１発光面３０２における小型チップ部品は、第１発光面３０２側の基板外縁領域３７５を避けて配置されている。これにより、発光基板３０１の取り扱いに際して作業者の手が小型チップ部品に触れること等が原因となって小型チップ部品と発光基板３０１との接続箇所が破損することを防止

できるとともに、小型チップ部品自体が破損することを防止できる。また、複数の発光基板 301 を含む集合基板を分割して発光基板 301 を取り出す場合に、集合基板の分割時に小型チップ部品と発光基板 301 との接続箇所作用し得る応力を低減することができる。よって、集合基板の分割時に小型チップ部品と発光基板 301 との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【0370】

発光基板 301 の第 2 発光面 303 におけるチップ抵抗器 346 が固定貫通孔周辺領域 376 を含む領域に配置されている構成において、発光基板 301 の第 1 発光面 302 における小型チップ部品は、固定貫通孔周辺領域 377, 378 を避けて配置されている。これにより、発光基板 301 を基板ケース体に固定する際に、小型チップ部品と発光基板 301 との接続箇所作用し得る応力を低減することができる。よって、発光基板 301 を基板ケース体に固定する際に、小型チップ部品と発光基板 301 との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【0371】

小型チップ部品よりも大きい電子部品の一部は当該電子部品の長手方向が発光基板 301 の長軸方向 LDA に平行ではない態様で発光基板 301 に搭載されている構成において、小型チップ部品（バイパスコンデンサ 328 及び小型チップ抵抗器 331～335）は、当該小型チップ部品の厚さ方向に直交する平面に沿った長手方向が発光基板 301 の長軸方向 LDA に平行となる態様で発光基板 301 に実装されている。これにより、小型チップ部品の長手方向が長軸方向 LDA に直交する短軸方向 SDA に平行となる態様で発光基板 301 に実装されている場合と比較して、発光基板 301 に歪みが生じた場合に小型チップ部品と発光基板 301 との接続箇所作用し得る応力の最大値が低減されているとともに、小型チップ部品自体に作用し得る応力の最大値が低減されている。

【0372】

なお、発光基板 301 の第 1 発光面 302 において、小型チップ部品（バイパスコンデンサ 328 及び小型チップ抵抗器 331～335）が実装されないドライバ裏側対応領域 354 は、第 2 発光面 303（図 27）において第 2 LED ドライバ 326（図 27）が実装されている領域及び第 2 LED ドライバ 326 の端子に対応するパッドが設けられている領域の裏側に位置する第 1 発光面 302 の領域及び当該第 1 発光面 302 の領域からの距離が 1 mm 以内の領域に限定されることはない。ドライバ裏側対応領域 354 を、第 2 発光面 303 において第 2 LED ドライバ 326 が実装されている領域及び第 2 LED ドライバ 326 の端子に対応するパッドが設けられている領域の裏側に位置する第 1 発光面 302 の領域及び当該第 1 発光面 302 の領域からの距離が 2 mm 以内の領域としてもよい。これにより、第 2 LED ドライバ 326 の発熱により発光基板 301 に作用し得る熱的応力の小型チップ部品への影響をさらに低減することができる。よって、第 2 LED ドライバ 326 の発熱による熱的応力の影響を受けて小型チップ部品と発光基板 301 との接続箇所が破損する可能性を低減することができる。また、ドライバ裏側対応領域 354 を、第 2 発光面 303 において第 2 LED ドライバ 326 が実装されている領域及び第 2 LED ドライバ 326 の端子に対応するパッドが設けられている領域の裏側に位置する第 1 発光面 302 の領域及び当該第 1 発光面 302 の領域からの距離が 0.5 mm 以内の領域としてもよい。これにより、第 2 LED ドライバ 326 の発熱により発光基板 301 に作用し得る熱的応力の小型チップ部品への影響を低減しながら、発光基板 301 の第 1 発光面 302 において小型チップ部品を搭載可能な領域の面積を広く確保することができる。

【0373】

・発光基板 301 の第 1 発光面 302 において小型チップ部品（バイパスコンデンサ 328 及び小型チップ抵抗器 331～335）が実装されない LED 裏側対応領域 361～371 は、第 2 発光面 303（図 27）において LED チップ 315～325（図 27）

が実装されている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域の外縁からの距離が1mm以内の領域に限定されることはない。LED裏側対応領域361～371を、第2発光面303においてLEDチップ315～325が実装されている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域の外縁からの距離が2mm以内の領域としてもよい。これにより、LEDチップ315～325の発熱により発光基板301に作用し得る熱的応力の小型チップ部品への影響をさらに低減することができる。よって、LEDチップ315～325の発熱による熱的応力の影響を受けて小型チップ部品と発光基板301との接続箇所が破損する可能性を低減することができるとともに、小型チップ部品自体が破損する可能性を低減することができる。また、LED裏側対応領域361～371を、第2発光面303においてLEDチップ315～325が実装されている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域の外縁からの距離が0.5mm以内の領域としてもよい。これにより、LEDチップ315～325の発熱により発光基板301に作用し得る熱的応力の小型チップ部品への影響を低減しながら、発光基板301の第1発光面302において小型チップ部品を搭載可能な領域の面積を広く確保することができる。

【0374】

・発光基板301の第1発光面302において小型チップ部品（バイパスコンデンサ328及び小型チップ抵抗器331～335）実装されないコネクタ裏側対応領域373は、第2発光面303（図27）においてコネクタ327が実装されている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域の外縁からの距離が5mm未満の領域に限定されることはない。コネクタ裏側対応領域373を、第2発光面303においてコネクタ327が実装されている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域の外縁からの距離が7mm未満の領域としてもよい。これにより、コネクタ327へのハーネスの着脱に際して小型チップ部品と発光基板301との接続箇所に作用し得る応力を低減することができるとともに、小型チップ部品自体に作用する応力を低減することができる。よって、コネクタ327へのハーネスの着脱に際して小型チップ部品と発光基板301との接続箇所が破損する可能性を低減することができるとともに、小型チップ部品自体が破損する可能性を低減することができる。また、コネクタ裏側対応領域373を、第2発光面303においてコネクタ327が実装されている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域の外縁からの距離が4mm未満の領域としてもよい。これにより、コネクタ327へのハーネスの着脱に際して小型チップ部品と発光基板301との接続箇所及び小型チップ部品自体に作用する応力を低減しながら、発光基板301の第1発光面302において小型チップ部品を搭載可能な領域の面積を広く確保することができる。

【0375】

・発光基板301の第1発光面302において小型チップ部品（バイパスコンデンサ328及び小型チップ抵抗器331～335）が実装されない固定貫通孔周辺領域377, 378は、第1発光面302において固定貫通孔301a, 301bの外縁から5mm未満の領域に限定されることはない。固定貫通孔周辺領域377, 378を、第1発光面302において固定貫通孔301a, 301bの外縁から7mm未満の領域としてもよい。これにより、発光基板301を基板ケース体（図示略）に固定する際に、小型チップ部品と発光基板301との接続箇所に作用し得る応力を低減することができるとともに、小型チップ部品自体に作用する応力を低減することができる。よって、発光基板301を基板ケース体に固定する際に、小型チップ部品と発光基板301との接続箇所が破損する可能性を低減することができるとともに、小型チップ部品自体が破損する可能性を低減することができる。また、固定貫通孔周辺領域377, 378を、第1発光面302において固定貫通孔301a, 301bの外縁から4mm未満の領域としてもよい。これにより、発光基板301を基板ケース体（図示略）に固定する際に、小型チップ部品と発光基板301との接続箇所及び小型チップ部品自体に作用する応力を低減しながら、発光基板301の第1発光面302において小型チップ部品を搭載可能な領域の面積を広く確保すること

ができる。

【0376】

・発光基板301の第1発光面302において小型チップ部品（バイパスコンデンサ328及び小型チップ抵抗器331～335）が実装されない第1発光面302側の基板外縁領域375は、第1発光面302において発光基板301の外縁から10mm未満の領域に限定されることはない。第1発光面302側の基板外縁領域375を、第1発光面302において発光基板301の外縁から12mm未満の領域としてもよい。これにより、発光基板301を取り扱う際に作業者の手が小型チップ部品に触れること等が原因となつて小型チップ部品と発光基板301との接続箇所が破損する可能性を低減することができる。また、複数の発光基板301を含む集合基板を分割して発光基板301を取り出す場合に、集合基板の分割時に小型チップ部品と発光基板301との接続箇所に作用し得る応力を低減することができる。また、小型チップ部品自体に作用する応力を低減することができる。また、第1発光面302側の基板外縁領域375を、第1発光面302において発光基板301の外縁から8mm未満の領域としてもよい。これにより、小型チップ部品と発光基板301との接続箇所が破損する可能性及び小型チップ部品自体が破損する可能性を低減しながら、発光基板301の第1発光面302において小型チップ部品を搭載可能な領域の面積を広く確保することができる。

【0377】

＜第4の実施形態＞

本実施形態では、発光基板301の第2発光面303側に実装されている第2LEDドライバ326の駆動電源に含まれているノイズ成分を吸収するためのバイパスコンデンサが第1発光面302側に実装されている点において上記第3の実施形態と相違している。以下、上記第3の実施形態と相違する構成について説明する。なお、上記第3の実施形態と同一の構成については基本的にその説明を省略する。

【0378】

図28(a)は本実施形態における発光基板301の第1発光面302の平面図である。図28(a)に示すように、発光基板301の第1発光面302側には、第2発光面303側（図29(a)）に実装されている第2LEDドライバ326（図29(a)）の駆動電源に含まれているノイズ成分を吸収するためのバイパスコンデンサ381が実装されている。図28(b)はバイパスコンデンサ381の周辺領域388を拡大して示す発光基板301の第1発光面302の平面図である。

【0379】

上記第1の実施形態におけるバイパスコンデンサ85と同様に、バイパスコンデンサ381は、図28(b)に示すように、略直方体であり、長手方向の両端部に一對の金属製の第1電極381a及び第2電極381bを備えている。バイパスコンデンサ381は、上記第1の実施形態におけるバイパスコンデンサ85と同様に、当該バイパスコンデンサ381の厚さ方向に直交する平面に沿う長手方向（以下、「バイパスコンデンサ381の長手方向」ともいう。）の寸法が0.1mm以上であり0.9mm以下である小型チップ部品である。バイパスコンデンサ381は、厚さ方向に直交する平面に沿う長手方向の寸法が略0.6mmであるとともに、厚さ方向に直交する平面に沿う短手方向（以下、「短手方向」ともいう。）の寸法及び厚さ方向の寸法が略0.3mmである小型チップ部品である。バイパスコンデンサ381の長手方向の寸法が0.7mm以下であることにより、発光基板301において当該バイパスコンデンサ381が占有する面積をさらに低減することができる。バイパスコンデンサ381の長手方向の寸法が0.4mm以上であることにより、バイパスコンデンサ381と発光基板301との接続箇所における機械的強度及びバイパスコンデンサ381自体の機械的強度を高め、当該接続箇所が破損する可能性を低減することができる。また、バイパスコンデンサ381自体が破損してしまう可能性を低減することができる。また、バイパスコンデンサ381の実装漏れの有無を目視で確認する場合における確認精度を高めることができる。なお、バイパスコンデンサ381の

長手方向の寸法が0.6mmよりも小さい構成（例えば0.4mmである構成）であってもよく、バイパスコンデンサ381の短手方向の寸法が0.3mmよりも小さい構成（例えば0.2mmである構成）であってもよく、厚さ方向の寸法が0.3mmよりも小さい構成（例えば0.2mmである構成）であってもよい。

【0380】

発光基板301の第1発光面302には、バイパスコンデンサ381における第1電極381aに対応する金属製（具体的には銅製）の第1パッド382a（又は第1パット）と、第2電極381bに対応する金属製（具体的には銅製）の第2パッド382b（又は第2パット）とが設けられている。第1パッド382a及び第2パッド382bは一对である。第1電極381aは第1パッド382aに電氣的に接続されているとともに、第2電極381bは第2パッド382bに電氣的に接続されている。

10

【0381】

図29(a)は発光基板301の第2発光面303の平面図である。上記第3の実施形態において既に説明したとおり、第2LEDドライバ326は電源端子348及びGND端子349を備えている。図29(b)は電源端子348及びGND端子349の周辺領域389を拡大して示す発光基板301の第2発光面303の平面図である。図28(b)及び図29(b)に示すように、発光基板301には、バイパスコンデンサ381の第1電極381aに対応する第1パッド382a（図28(b)）と第2LEDドライバ326のGND端子349（図29(b)）とを電氣的に接続する第1スルーホール383が設けられているとともに、バイパスコンデンサ381の第2電極381bに対応する第2パッド382b（図28(b)）と第2LEDドライバ326の電源端子348（図29(b)）とを電氣的に接続する第2スルーホール384が設けられている。これらのスルーホール383、384は発光基板301を厚さ方向に貫通させて形成されているとともに、これらのスルーホール383、384の内周は銅等の金属によってメッキされている。

20

【0382】

図28(b)に示すように、発光基板301の第1発光面302には、第1パッド382aと発光基板301に設けられたGNDビアホール385（グラウンドビアホール又はグラウンドピアホール）とを電氣的に接続する第1配線パターン386aが設けられているとともに、第1パッド382aと第1スルーホール383とを電氣的に接続する第2配線パターン386bが設けられている。バイパスコンデンサ381の第1電極381aに対応する第1パッド382aは、第1配線パターン386a及びGNDビアホール385を介してGNDプレーン層（図示略）に電氣的に接続されているとともに、第2配線パターン386b及び第1スルーホール383を介して第2LEDドライバ326のGND端子349（図29(b)）に電氣的に接続されている。

30

【0383】

発光基板301の第1発光面302には、第2パッド382bと発光基板301に設けられた電源ビアホール387とを電氣的に接続する第3配線パターン386cが設けられているとともに、第2パッド382bと第2スルーホール384とを電氣的に接続する第4配線パターン386dが設けられている。バイパスコンデンサ381の第2電極381bに対応する第2パッド382bは、第3配線パターン386c及び電源ビアホール387を介して電源プレーン層（図示略）に電氣的に接続されているとともに、第4配線パターン386d及び第2スルーホール384を介して第2LEDドライバ326の電源端子348（図29(b)）に電氣的に接続されている。

40

【0384】

バイパスコンデンサ381が第2LEDドライバ326の電源端子348と電源プレーン層（図示略）との間に配置されていることにより、音声発光制御装置81から第2LEDドライバ326に供給される駆動電源に含まれているノイズ成分の第2LEDドライバ326への影響を低減することができる。バイパスコンデンサ381（図28(b)）は、当該バイパスコンデンサ381と第2LEDドライバ326の電源端子348（図29

50

(b))との間に他のICなどの電子部品が存在しないように、電源端子348に近づけて配置されている。これにより、第2LEDドライバ326の電源端子348に供給される駆動電源に含まれているノイズ成分がバイパスコンデンサ381に吸収される可能性を高めることができるとともに、第2LEDドライバ326が当該ノイズ成分の影響を受けて誤作動してしまう可能性を低減することができる。また、第2LEDドライバ326から発生したノイズ成分をバイパスコンデンサ381に吸収させることにより、当該ノイズ成分が他のICなどの電子部品を誤作動させてしまうことを防止できる。

【0385】

発光基板301において、バイパスコンデンサ381を含む小型チップ部品は、第1発光面302側(図28(a))に集約されており、第2発光面303側(図29(a))には実装されていない。このため、発光基板301の第1発光面302側に作用する応力が第2発光面303側に作用する応力よりも小さくなるように発光基板301を取り扱うことにより、小型チップ部品と発光基板301との接続箇所が破損する可能性を低減することができる。また、小型チップ部品自体が破損する可能性を低減することができる。例えば、複数の発光基板301を含む集合基板(図示略)を分割して発光基板301を取り出す場合に、第1発光面302側が谷形状(凹)となる態様で集合基板を分割することにより小型チップ部品と発光基板301との接続箇所に引張り応力が作用することを防止できる。これにより、小型チップ部品と発光基板301との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【0386】

図29(a),(b)に示すように、発光基板301の第2発光面303において、第1スルーホール383及び第2スルーホール384は、第2LEDドライバ326の外縁から略0.8mm離れた位置に設けられている。また、図28(a),(b)に示すように、バイパスコンデンサ381は、第2LEDドライバ326(図28(a),(b))から離れる方向に、第1スルーホール383及び第2スルーホール384から略0.8mm離れた位置に実装されている。

【0387】

図28(a)に示すように、バイパスコンデンサ381は、ドライバ裏側対応領域391を避けて配置されている。ドライバ裏側対応領域391は、第2発光面303(図29)において第2LEDドライバ326(図29)が実装されている領域及び第2LEDドライバ326の端子に対応するパッド(又はバット)が設けられている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域からの距離が1mm以内の領域である。第2発光面303において第2LEDドライバ326が実装されている領域及び第2LEDドライバ326の端子に対応するパッドが設けられている領域の裏側に位置する第1発光面302の領域にバイパスコンデンサ381が実装されていない構成であることにより、第2LEDドライバ326の発熱により発光基板301に作用し得る熱的応力のバイパスコンデンサ381への影響が低減されている。バイパスコンデンサ381がドライバ裏側対応領域391を避けて配置されていることにより、第2LEDドライバ326の発熱による熱的応力の影響を受けてバイパスコンデンサ381と発光基板301との接続箇所が破損することを防止できるとともに、バイパスコンデンサ381自体が破損することを防止できる。

【0388】

図28(b)に示すように、発光基板301の第1発光面302において、バイパスコンデンサ381の第1電極381aに対応する第1パッド382aとGNDビアホール385とを電氣的に接続する第1配線パターン386aは、第1パッド382aの左端から左方に引き出されている直線状の配線パターンである。また、バイパスコンデンサ381の第2電極381bに対応する第2パッド382bと電源ビアホール387とを電氣的に接続する第3配線パターン386cは、第2パッド382bの左端から左方に引き出されている直線状の配線パターンである。

【0389】

10

20

30

40

50

第1パッド382aの4辺のうち当該第1パッド382aの中心から見て第1配線パターン386aが引き出されている辺が存在する方向（左方向）は、第2パッド382bの4辺のうち当該第2パッド382bの中心から見て第3配線パターン386cが引き出されている辺が存在する方向（左方向）と同一の方向である。このため、リフロー工程の加熱初期段階において一对の第1パッド382a及び第2パッド382b内の温度分布に差が生じることを防止することができる。第1パッド382aからの第1配線パターン386aの引き出し方向は、第2パッド382bからの第3配線パターン386cの引き出し方向と同一の方向（左方向）である。このため、加熱初期段階において一对の第1パッド382a及び第2パッド382b内に生じ得る温度分布の差を低減することができる。

【0390】

第1配線パターン386a及び第3配線パターン386cは、バイパスコンデンサ381の長手方向に直交する方向又は略直交する方向に引き出されている。このため、発光基板301に歪みが生じた場合にバイパスコンデンサ381と発光基板301との接続箇所作用し得る応力の最大値を低減できるとともに、バイパスコンデンサ381自体に作用し得る応力の最大値を低減することができる。また、第1配線パターン386a及び第3配線パターン386cは、バイパスコンデンサ381の長手方向に直線状に延びている。このため、発光基板301に生じ得る歪みの影響を受けてバイパスコンデンサ381と発光基板301との接続箇所が破損する可能性を低減できるとともに、バイパスコンデンサ381自体が破損する可能性を低減できる。

【0391】

発光基板301の第1発光面302において、バイパスコンデンサ381の第1電極381aに対応する第1パッド382aと第1スルーホール383とを電氣的に接続する第2配線パターン386bは、第1パッド382aの右端から右方に引き出されている直線状の配線パターンである。また、バイパスコンデンサ381の第2電極381bに対応する第2パッド382bと第2スルーホール384とを電氣的に接続する第4配線パターン386dは、第2パッド382bの右端から右方に引き出されている直線状の配線パターンである。

【0392】

第1パッド382aの4辺のうち当該第1パッド382aの中心から見て第2配線パターン386bが引き出されている辺が存在する方向（右方向）は、第2パッド382bの4辺のうち当該第2パッド382bの中心から見て第4配線パターン386dが引き出されている辺が存在する方向（右方向）と同一の方向である。このため、リフロー工程の加熱初期段階において一对の第1パッド382a及び第2パッド382b内の温度分布に差が生じることを防止することができる。第1パッド382aからの第2配線パターン386bの引き出し方向（右方向）は、第2パッド382bからの第4配線パターン386dの引き出し方向（右方向）と同一の方向である。このため、加熱初期段階において一对の第1パッド382a及び第2パッド382b内に生じ得る温度分布の差を低減することができる。

【0393】

第2配線パターン386b及び第4配線パターン386dは、バイパスコンデンサ381の長手方向に直交する方向又は略直交する方向に引き出されている。このため、発光基板301に歪みが生じた場合にバイパスコンデンサ381と発光基板301との接続箇所作用し得る応力の最大値を低減できるとともに、バイパスコンデンサ381自体に作用し得る応力の最大値を低減することができる。また、第2配線パターン386b及び第4配線パターン386dは、バイパスコンデンサ381の長手方向に直線状に延びている。このため、発光基板301に生じ得る歪みの影響を受けてバイパスコンデンサ381と発光基板301との接続箇所が破損する可能性を低減できるとともに、バイパスコンデンサ381自体が破損する可能性を低減できる。

【0394】

以上詳述した本実施形態によれば、以下の優れた効果を奏する。

【0395】

発光基板301の第2発光面303側に実装されている第2LEDドライバ326の駆動電源に含まれているノイズ成分を吸収するためのバイパスコンデンサ381は、第2発光面303とは逆側の板面である第1発光面302側に実装されている。バイパスコンデンサ381は小型チップ部品である。バイパスコンデンサ381の第2電極381bに対応する第2パッド382bは、第3配線パターン386c及び電源ビアホール387を介して電源プレーン層に電氣的に接続されているとともに、第4配線パターン386d及び第2スルーホール384を介して第2LEDドライバ326の電源端子348に電氣的に接続されている。バイパスコンデンサ381が第2LEDドライバ326の電源端子348と電源プレーン層との間に配置されていることにより、音声発光制御装置81から第2LEDドライバ326に供給される駆動電源に含まれているノイズ成分の第2LEDドライバ326への影響を低減することができる。

10

【0396】

バイパスコンデンサ381は、当該バイパスコンデンサ381と第2LEDドライバ326の電源端子348との間に他のICなどの電子部品が存在しないように、電源端子348に近づけて配置されている。これにより、第2LEDドライバ326の電源端子348に供給される駆動電源に含まれているノイズ成分がバイパスコンデンサ381に吸収される可能性を高めることができるとともに、第2LEDドライバ326が当該ノイズ成分の影響を受けて誤作動してしまう可能性を低減することができる。また、第2LEDドライバ326から発生したノイズ成分をバイパスコンデンサ381に吸収させることにより、当該ノイズ成分が他のICなどの電子部品を誤作動させてしまうことを防止できる。

20

【0397】

バイパスコンデンサ381の第1電極381aに対応する第1パッド382aが第1スルーホール383を介して第2LEDドライバ326のGND端子349に電氣的に接続されているとともに、バイパスコンデンサ381の第2電極381bに対応する第2パッド382bが第2スルーホール384を介して第2LEDドライバ326の電源端子348に電氣的に接続されている。このため、第2発光面303側に実装されている第2LEDドライバ326の駆動電源に含まれているノイズ成分を吸収するためのバイパスコンデンサ381を第2発光面303とは逆側の板面である第1発光面302側に配置することができる。バイパスコンデンサ381が小型チップ部品である構成において、当該バイパスコンデンサ381を第1発光面302側に配置することにより、発光基板301において小型チップ部品を第1発光面302側に集約させることができる。このため、発光基板301の第1発光面302側に作用する応力が第2発光面303側に作用する応力よりも小さくなるように発光基板301を取り扱うことにより、小型チップ部品と発光基板301との接続箇所が破損する可能性を低減することができる。例えば、複数の発光基板301を含む集合基板（図示略）を分割して発光基板301を取り出す場合に、第1発光面302側が谷形状（凹）となる態様で集合基板を分割することにより小型チップ部品と発光基板301との接続箇所に引張り応力が作用することを防止できる。これにより、小型チップ部品と発光基板301との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

30

40

【0398】

バイパスコンデンサ381は、ドライバ裏側対応領域391を避けて配置されている。ドライバ裏側対応領域391は、第2発光面303において第2LEDドライバ326が実装されている領域及び第2LEDドライバ326の端子に対応するパッドが設けられている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域からの距離が1mm以内の領域である。第2発光面303において第2LEDドライバ326が実装されている領域及び第2LEDドライバ326の端子に対応するパッドが設けられている領域の裏側に位置する第1発光面302の領域にバイパスコンデンサ381が実装されていない構成であることにより、第2LEDドライバ326の発熱により発光基板3

50

01に作用し得る熱的応力のバイパスコンデンサ381への影響が低減されている。バイパスコンデンサ381がドライバ裏側対応領域391を避けて配置されていることにより、第2LEDドライバ326の発熱による熱的応力の影響を受けてバイパスコンデンサ381と発光基板301との接続箇所が破損することを防止できるとともに、バイパスコンデンサ381自体が破損することを防止できる。

【0399】

バイパスコンデンサ381の第1電極381aに対応する第1パッド382aの4辺のうち当該第1パッド382aの中心から見て第1配線パターン386aが引き出されている辺が存在する方向は、バイパスコンデンサ381の第2電極381bに対応する第2パッド382bの4辺のうち当該第2パッド382bの中心から見て第3配線パターン386cが引き出されている辺が存在する方向と同一の方向である。このため、リフロー工程の加熱初期段階において一对の第1パッド382a及び第2パッド382b内の温度分布に差が生じることを防止することができる。第1パッド382aからの第1配線パターン386aの引き出し方向は、第2パッド382bからの第3配線パターン386cの引き出し方向と同一の方向である。このため、加熱初期段階において一对の第1パッド382a及び第2パッド382b内の温度分布の差を低減することができる。

【0400】

第1配線パターン386a及び第3配線パターン386cは、バイパスコンデンサ381の長手方向に直交する方向又は略直交する方向に引き出されている。このため、発光基板301に歪みが生じた場合にバイパスコンデンサ381と発光基板301との接続箇所に作用し得る応力の最大値を低減できるとともに、バイパスコンデンサ381自体に作用し得る応力の最大値を低減することができる。また、第1配線パターン386a及び第3配線パターン386cは、バイパスコンデンサ381の長手方向に直線状に延びている。このため、発光基板301に生じ得る歪みの影響を受けてバイパスコンデンサ381と発光基板301との接続箇所が破損する可能性を低減できるとともに、バイパスコンデンサ381自体が破損する可能性を低減できる。

【0401】

バイパスコンデンサ381の第1電極381aに対応する第1パッド382aの4辺のうち当該第1パッド382aの中心から見て第2配線パターン386bが引き出されている辺が存在する方向は、バイパスコンデンサ381の第2電極381bに対応する第2パッド382bの4辺のうち当該第2パッド382bの中心から見て第4配線パターン386dが引き出されている辺が存在する方向と同一の方向である。このため、リフロー工程の加熱初期段階において一对の第1パッド382a及び第2パッド382b内の温度分布に差が生じることを防止することができる。第1パッド382aからの第2配線パターン386bの引き出し方向は、第2パッド382bからの第4配線パターン386dの引き出し方向と同一の方向である。このため、加熱初期段階において一对の第1パッド382a及び第2パッド382b内の温度分布の差を低減することができる。

【0402】

第2配線パターン386b及び第4配線パターン386dは、バイパスコンデンサ381の長手方向に直交する方向又は略直交する方向に引き出されている。このため、発光基板301に歪みが生じた場合にバイパスコンデンサ381と発光基板301との接続箇所に作用し得る応力の最大値を低減できるとともに、バイパスコンデンサ381自体に作用し得る応力の最大値を低減することができる。また、第2配線パターン386b及び第4配線パターン386dは、バイパスコンデンサ381の長手方向に直線状に延びている。このため、発光基板301に生じ得る歪みの影響を受けてバイパスコンデンサ381と発光基板301との接続箇所が破損する可能性を低減できるとともに、バイパスコンデンサ381自体が破損する可能性を低減できる。

【0403】

なお、発光基板301の第1発光面302において、バイパスコンデンサ381が実装されないドライバ裏側対応領域391は、第2発光面303（図29）において第2LE

10

20

30

40

50

Dドライバ326（図29）が実装されている領域及び第2LEDドライバ326の端子に対応するパッドが設けられている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域からの距離が1mm以内の領域に限定されることはない。ドライバ裏側対応領域391を、第2発光面303において第2LEDドライバ326が実装されている領域及び第2LEDドライバ326の端子に対応するパッドが設けられている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域からの距離が2mm以内の領域としてもよい。これにより、第2LEDドライバ326の発熱により発光基板301に作用し得る熱的応力の小型チップ部品への影響をさらに低減することができる。よって、第2LEDドライバ326の発熱による熱的応力の影響を受けてバイパスコンデンサ381と発光基板301との接続箇所が破損する可能性を低減することができる。また、ドライバ裏側対応領域391を、第2発光面303において第2LEDドライバ326が実装されている領域及び第2LEDドライバ326の端子に対応するパッドが設けられている領域の裏側に位置する第1発光面302の領域及び当該第1発光面302の領域からの距離が0.5mm以内の領域としてもよい。これにより、第2LEDドライバ326の発熱により発光基板301に作用し得る熱的応力の小型チップ部品への影響を低減しながら、発光基板301の第1発光面302において小型チップ部品を搭載可能な領域の面積を広く確保することができる。

【0404】

＜他の実施形態＞

なお、上述した実施形態の記載内容に限定されず、本発明の趣旨を逸脱しない範囲内で種々の変形改良が可能である。例えば以下のように変更してもよい。ちなみに、以下の別形態の構成を、上記実施形態の構成に対して、個別に適用してもよく、組合せて適用してもよい。

【0405】

（1）上記第1の実施形態において、コネクタ111、112及び小型チップ部品を含む全ての電子部品が第1装飾基板56の一方側の板面である実装面に集約されているとともに、当該実装面において小型チップ部品がコネクタ111、112の周辺領域を避けて配置されている構成としてもよい。具体的には、第1装飾基板56の一方側の板面である実装面に第1コネクタ111、第2コネクタ112及び小型チップ部品（バイパスコンデンサ85、97及び小型チップ抵抗器87、101、143～149）を含む全ての電子部品が集約されている。第1装飾基板56において実装面の逆側の板面である裏側板面に電子部品は実装されていない。第1装飾基板56において、第1コネクタ111の外縁からの距離が所定距離未満（具体的には5mm未満）である第1コネクタ周辺領域に小型チップ部品は実装されていない。第1コネクタ周辺領域は、第1コネクタ111にハーネスを装着する際に引張り応力が作用し易い領域であるとともに、第1コネクタからハーネスを取り外す際に圧縮応力が作用し易い領域である。また、第2コネクタ112からの距離が所定距離未満（具体的には5mm未満）である第2コネクタ周辺領域に小型チップ部品は実装されていない。第2コネクタ周辺領域は、第2コネクタ112にハーネスを装着する際に引張り応力が作用し易い領域であるとともに、第2コネクタ112からハーネスを取り外す際に圧縮応力が作用し易い領域である。コネクタ周辺領域に小型チップ部品が実装されている構成とすると、コネクタ111、112へのハーネスの着脱に際して当該小型チップ部品と第1装飾基板56との接続箇所に破損が生じるおそれがあるとともに、当該小型チップ部品自体の破損が生じるおそれがある。これに対して、小型チップ部品がコネクタ周辺領域を避けて配置されていることにより、コネクタ111、112へのハーネスの着脱に際して当該小型チップ部品と第1装飾基板56との接続箇所の破損が防止されているとともに、当該小型チップ部品自体の破損が防止されている。

【0406】

このように、第1装飾基板56の実装面に全ての電子部品が集約されている構成において、小型チップ部品が当該実装面においてコネクタ111、112の周辺領域を避けて配

置されている構成であることにより、コネクタ 1 1 1, 1 1 2 へのハーネスの着脱に際して当該小型チップ部品と第 1 装飾基板 5 6 との接続箇所の破損を防止することができるとともに、当該小型チップ部品自体の破損を防止することができる。

【0407】

(2) 上記第 1 の実施形態において、一对のパッド 1 7 1 a, 1 7 1 b から引き出されている配線パターン 1 7 2 a ~ 1 7 2 d の引き出し方向が異なっている構成としてもよい。具体的には、バイパスコンデンサ 8 5 の第 1 電極 8 5 a に対応する第 1 パッド 1 7 1 a の右端における上下方向略中央から右斜め上方向に第 1 配線パターンが引き出されているとともに、第 2 電極に対応する第 2 パッド 1 7 1 b の右端における上下方向略中央から右斜め下方向に第 3 配線パターンが引き出されている。パッド 1 7 1 a, 1 7 1 b から引き出されている第 1 配線パターン及び第 3 配線パターンの引き出し方向が相違している構成であっても、第 1 パッド 1 7 1 a の 4 辺のうち当該第 1 パッド 1 7 1 a の中心から見て第 1 配線パターンが引き出されている辺が存在する方向と、第 2 パッド 1 7 1 b の 4 辺のうち当該第 2 パッド 1 7 1 b の中心から見て第 3 配線パターンが引き出されている辺が存在する方向とが共通している構成とすることにより、リフロー工程の加熱初期段階においてパッド 1 7 1 a, 1 7 1 b 内の温度分布に差が生じる可能性を低減できる。

【0408】

(3) 上記第 1 の実施形態において、パッド 1 7 1 a, 1 7 1 b から引き出されている配線パターン 1 7 2 a ~ 1 7 2 d の一部がバイパスコンデンサ 8 5 の長手方向に直交しない方向に延びている構成としてもよい。具体的には、上記第 1 の実施形態と同様に、第 1 配線パターン 1 7 2 a がバイパスコンデンサ 8 5 の第 1 電極 8 5 a に対応する第 1 パッド 1 7 1 a の右端から右方に引き出されているとともに、第 2 配線パターン 1 7 2 b が第 1 パッド 1 7 1 a の左端から左方に引き出されている。また、上記第 1 の実施形態と同様に、第 4 配線パターン 1 7 2 d がバイパスコンデンサ 8 5 の第 2 電極 8 5 b に対応する第 2 パッド 1 7 1 b の左端から左方に引き出されている。本構成における第 3 配線パターンは、第 2 パッド 1 7 1 b の右端から右斜め下方向に引き出されている。このように、パッド 1 7 1 a, 1 7 1 b から引き出されている配線パターン 1 7 2 a ~ 1 7 2 d の一部がバイパスコンデンサ 8 5 の長手方向に直交しない方向に延びている構成であっても、パッド 1 7 1 a, 1 7 1 b から引き出されている配線パターンがバイパスコンデンサ 8 5 の長手方向に延びている構成と比較して、第 1 装飾基板 5 6 に歪みが生じた場合にバイパスコンデンサ 8 5 と第 1 装飾基板 5 6 との接続箇所に作用し得る応力の最大値を低減することができるとともに、バイパスコンデンサ 8 5 自体に作用し得る応力の最大値を低減することができる。

【0409】

(4) 上記第 1 の実施形態において、第 1 装飾基板 5 6 が GND プレーン層 9 3 に代えて GND ベタパターン (グラウンドベタパターン又はグラウンドベタパターン) を備えているとともに、電源プレーン層 9 4 に代えて電源ベタパターンを備えている構成としてもよい。具体的には、第 1 装飾基板は、第 1 実装面及び第 2 実装面を有する 2 層基板である。第 1 装飾基板の第 2 実装面には、配線パターン 1 7 2 a ~ 1 7 2 d よりも大面積である GND ベタパターン及び電源ベタパターンが形成されている。バイパスコンデンサ 8 5 の第 1 パッド 1 7 1 a から引き出された第 1 配線パターン 1 7 2 a は第 1 装飾基板に設けられたスルーホールを介して GND ベタパターンに電氣的に接続されているとともに、当該第 1 パッド 1 7 1 a から引き出された第 2 配線パターン 1 7 2 b は LED ドライバ 1 2 6 の GND 端子 1 5 4 に電氣的に接続されている。また、バイパスコンデンサ 8 5 の第 2 パッド 1 7 1 b から引き出された第 3 配線パターン 1 7 2 c は第 1 装飾基板に設けられたスルーホールを介して電源ベタパターンに電氣的に接続されているとともに、当該第 2 パッド 1 7 1 b から引き出された第 4 配線パターン 1 7 2 d は LED ドライバ 1 2 6 の電源端子 1 5 1 に電氣的に接続されている。第 1 パッド 1 7 1 a よりも大面積である GND ベタパターンに接続されている第 1 配線パターン 1 7 2 a は、当該 GND ベタパターンに接続されていない第 2 配線パターン 1 7 2 b と比較して、加熱初期段階における温度上昇が遅れ

る。また、第2パッド171bよりも大面積である電源ベタパターンに接続されている第3配線パターン172cは、当該電源ベタパターンに接続されていない第4配線パターン172dと比較して、加熱初期段階における温度上昇が遅れる。本構成においても、第1パッド171a及び第2パッド171bから同じ数（具体的には2本）の配線パターン172a～172dが引き出されている構成において、第1パッド171aの4辺のうち当該第1パッド171aの中心から見て第1配線パターン172aが引き出されている辺が存在する方向は、第2パッド171bの4辺のうち当該第2パッド171bの中心から見て第3配線パターン172cが引き出されている辺が存在する方向と同一の方向である。また、第1パッド171aの4辺のうち当該第1パッド171aの中心から見て第2配線パターン172bが引き出されている辺が存在する方向は、第2パッド171bの4辺のうち当該第2パッド171bの中心から見て第4配線パターン172dが引き出されている辺が存在する方向と同一の方向である。これにより、リフロー工程の加熱初期段階において、一对のパッド171a、171b内の温度分布の差を低減することができるとともに、バイパスコンデンサ85の回転及びチップ立ちの発生を防止することができる。

【0410】

（5）上記第3の実施形態において、第2発光面303のLEDチップ315～325の発光制御を行うための第2LEDドライバ326と、当該第2LEDドライバ326の駆動電源に含まれているノイズ成分を吸収するためのノイズ吸収コンデンサとが第1発光面302に実装されている構成としてもよい。本構成におけるノイズ吸収コンデンサは、上記第1の実施形態におけるバイパスコンデンサ85と同様に、小型チップ部品である。ノイズ吸収コンデンサを第1発光面302に実装することにより、ノイズ吸収コンデンサを小型チップ部品としながら、発光基板301に実装されている全ての小型チップ部品を第1発光面302側に集約させることができる。このため、発光基板301の第1発光面302側に作用する応力が第2発光面303側に作用する応力よりも小さくなるように発光基板301を取り扱うことにより、小型チップ部品と発光基板301との接続箇所が破損する可能性を低減することができるとともに、小型チップ部品自体が破損する可能性を低減することができる。例えば、複数の発光基板301を含む集合基板（図示略）を分割して発光基板301を取り出す場合に、第1発光面302側が谷形状（凹）となる態様で集合基板を分割することにより小型チップ部品と発光基板301との接続箇所に引張り応力が作用することを防止できる。これにより、小型チップ部品と発光基板301との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【0411】

（6）上記第3の実施形態及び第4の実施形態において、発光基板301が基板ケースにネジ固定される構成に代えて、発光基板301が前面側及び背面側から基板ケースに挟持される構成としてもよい。基板ケースは、前面側ケース体及び背面側ケース体を備えている。前面側ケース体には背面側に起立させて前面側固定突起部が設けられているとともに、背面側ケース体には前面側に起立させて背面側固定突起部が設けられている。発光基板301は、前面側固定突起部及び背面側固定突起部に挟持されることにより基板ケースに固定される。発光基板301において、小型チップ部品は、前面側固定突起部及び背面側固定突起部による挟持部から5mm以上離して配置されている。これにより、挟持部付近に生じ得る発光基板301の歪みの影響を受けて小型チップ部品と発光基板301との接続箇所が破損することを防止できるとともに、小型チップ部品自体が破損することを防止できる。

【0412】

（7）上記各実施形態において、第1パッド（又は第1パット）の4辺のうち当該第1パッドの中心から見て配線パターンが引き出されている辺が存在する方向と、第2パッド（又は第2パット）の4辺のうち当該第2パッドの中心から見て配線パターンが引き出されている辺が存在する方向とが同一の方向であれば、第1パッドにおいて配線パターンが引き出されている辺における当該配線パターンの引き出し位置と、第2パッドにおいて配

線パターンが引き出されている辺における当該配線パターンの引き出し位置とが同一ではない構成であってもよい。例えば、上記第1の実施形態において、小型チップ抵抗器87の第1電極87aに電氣的に接続されている矩形の第1パッド176aの右辺における上下方向の中央よりも上寄りの位置から右方に第1配線パターン181aが引き出されるとともに、第2電極87bに電氣的に接続されている矩形の第2パッド176bの右辺における上下方向の中央よりも下寄りの位置から右方に第2配線パターン181bが引き出されている構成としてもよい。このような構成においても、第1パッド176aの4辺のうち当該第1パッド176aの中心から見て第1配線パターン181aが引き出されている辺が存在する方向（右方向）と、第2パッド176bの4辺のうち当該第2パッド176bの中心から見て第2配線パターン181bが引き出されている辺が存在する方向（右方向）とが同一の方向であるため、リフロー工程の加熱初期段階における第1パッド176a及び第2パッド176bの温度分布に差が生じる可能性を低減することができる。

【0413】

（8）上記各実施形態において、小型チップ部品の第1電極に電氣的に接続される第1パッド（又は第1パット）並びに第2電極に電氣的に接続される第2パッド（又は第2パット）の形状は矩形に限定されることはなく、六角形及び八角形等の多角形であってもよい。例えば、第1パッド及び第2パッドの形状が六角形である構成において、第1パッドの6辺のうち当該第1パッドの中心から見て第1配線パターンが引き出されている辺が存在する方向を、第2パッドの6辺のうち当該第2パッドの中心から見て第2配線パターンが引き出されている辺が存在する方向と同一の方向とすることにより、リフロー工程の加熱初期段階において第1パッド及び第2パッド内の温度分布に差が生じる可能性を低減することができる。

【0414】

（9）上記各実施形態において、小型チップ部品（第1の実施形態におけるバイパスコンデンサ85、97、小型チップ抵抗器87、101、第2の実施形態におけるバイパスコンデンサ291、第4の実施形態におけるバイパスコンデンサ381）に狭義の電極（第1電極85a、87a、97a、101a、291a、381a及び第2電極85b、87b、97b、101b、291b、381b）が設けられている構成に代えて、当該小型チップ部品に端子が設けられている構成としてもよい。上記第1の実施形態において既に説明したとおり、「端子」とは、対応するパッド（又はパット）と電氣的に接続するために電子部品（小型チップ部品を含む。）に設けられた線状の金属部であるとともに、「電極」とは、狭義には、対応するパッド（又はパット）と電氣的に面で接続させるために電子部品（小型チップ部品を含む。）に設けられた金属部であり、上記「端子」を含まない。

【0415】

具体的には、バイパスコンデンサ85、97、291、381に、当該バイパスコンデンサ85、97、291、381の厚さ方向に直交する平面に沿う長手方向の一端から当該長手方向の一方側に延びる線状の第1端子が設けられているとともに、当該バイパスコンデンサ85の当該長手方向の上記一端とは逆側の他端から当該長手方向の上記一方側とは逆側の他方側に延びる線状の第2端子が設けられている構成としてもよい。また、小型チップ抵抗器87、101に、当該小型チップ抵抗器87、101の厚さ方向に直交する平面に沿う長手方向の一端から当該長手方向の一方側に延びる線状の第1端子が設けられているとともに、当該小型チップ抵抗器87の当該長手方向の上記一端とは逆側の他端から当該長手方向の上記一方側とは逆側の他方側に延びる線状の第2端子が設けられている構成としてもよい。

【0416】

（10）上記各実施形態において、LEDドライバ126、314、326に端子が設けられている構成に代えて、当該LEDドライバ126、314、326に狭義の電極が設けられている構成としてもよい。上記第1の実施形態において既に説明したとおり、「端子」とは、対応するパッド（又はパット）と電氣的に接続するために電子部品（小型チ

ップ部品を含む。)に設けられた線状の金属部であるとともに、「電極」とは、狭義には、対応するパッド(又はパット)と電氣的に面で接続させるために電子部品(小型チップ部品を含む。)に設けられた金属部であり、上記「端子」を含まない。具体的には、LEDドライバ126, 314, 326の略直方体の筐体において、パッド(又はパット)に対向する箇所には狭義の電極が設けられており、当該パッドと当該電極とが半田により電氣的に接続される構成としてもよい。

【0417】

(11)上記第1の実施形態では、集合基板231においてバイパスコンデンサ85が搭載されている領域に対応する箇所にスリット255~258が設けられている構成としたが、これに限定されることはなく、当該箇所に通常の第1分割溝よりも深い第2分割溝(底部が薄い分割溝)が形成されている構成としてもよい。第1分割溝及び第2分割溝は直線状に形成されている。第2分割溝の底部の板厚は第1分割溝の底部の板厚よりも小さく、第2分割溝の機械的強度は第1分割溝の機械的強度よりも低い。このため、一直線上に存在する第1分割溝及び第2分割溝を基点として集合基板231が谷割りされる際に、第2分割溝の周辺に作用する応力は第1分割溝の周辺に作用する応力よりも小さい。集合基板231においてバイパスコンデンサ85が搭載されている領域に対応する箇所に第2分割溝が設けられている構成とすることにより、集合基板231の分割に際してバイパスコンデンサ85と第1装飾基板56との接続箇所に作用し得る応力を低減することができる。とともに、バイパスコンデンサ85自体に作用し得る応力を低減することができる。

【0418】

(12)上記第1の実施形態では、分割溝232~247が集合基板231の第1板面268側のみに形成されている構成としたが、これに限定されることはなく、分割溝232~247が第1板面268側及び第2板面269側の両方に設けられている構成としてもよい。分割溝232~247は、集合基板231の第1板面268側及び第2板面269側のそれぞれに1本ずつ形成されており、その形成位置は第1板面268側及び第2板面269側で略一致させてある。本構成において、捨て基板261~267には、集合基板231を谷割りする際に山形状(凸)となる板面を確認可能とする山側面表示がシルク印刷により設けられている。山側面表示は、第2板面269側に設けられている。作業者は、山側面表示が印刷されている側を上向きにして集合基板231を分割治具281にセットすることにより、第1板面268が谷形状(凹)となるようにして集合基板231を谷割りすることができる。山側面表示は捨て基板のみに印刷されており、集合基板231から取り出される第1装飾基板56には印刷されていない。このように、捨て基板261~267に山側面表示が印刷されている構成とすることにより、集合基板231が誤って山割りされてしまうことを防止することができる。

【0419】

(13)上記第1の実施形態では集合基板231において第1装飾基板56と捨て基板261, 263, 266との境界に分割溝232~235, 240, 241, 246, 247が形成されている構成としたが、これに限定されることはなく、第1装飾基板56と捨て基板261, 263, 266との境界に、第1装飾基板56及び捨て基板261, 263, 266が連結されている部分と連結されていない部分とが交互に存在するミシン目が形成されている構成としてもよい。集合基板231のミシン目における機械的強度は、当該ミシン目の周辺領域における機械的強度よりも低い。第1装飾基板56と捨て基板261, 263, 266との境界にミシン目を設けることにより、集合基板231の分割に際して小型チップ部品と第1装飾基板56との接続箇所に作用し得る応力を低減することができる。とともに、小型チップ部品自体に作用し得る応力を低減することができる。

【0420】

(14)上記第1の実施形態では、集合基板231に第1装飾基板56が複数設定されている構成としたが、これに限定されることはなく、集合基板231に複数種類の基板が設定されている構成としてもよい。これにより、1枚の集合基板231から複数種類の基板を取り出すことを可能とすることができる。

【0421】

(15) 上記第1の実施形態において、集合基板231を谷割りするために力を加えるべき場所を示す押し位置表示が集合基板231にシルク印刷されている構成としてもよい。作業者は、集合基板231を分割治具281に固定した後、押し位置表示が印刷されている部分を指で下方に押し込むことにより当該集合基板231を分割することができる。押し位置表示によって集合基板231を谷割りするために力を加えるべき場所を指定することにより、集合基板231の分割に際して小型チップ部品と第1装飾基板56との接続箇所作用し得る応力を最小限に抑えることができるとともに、小型チップ部品自体に作用し得る応力を最小限に抑えることができる。

【0422】

(16) 上記第1の実施形態及び第2の実施形態では、発光演出を実行するための装飾基板56、57に小型チップ部品（バイパスコンデンサ85及び小型チップ抵抗器87）が実装されている構成としたが、これに限定されることはなく、例えばパチンコ機10を振動させる振動演出を実行するためのモータ制御基板に小型チップ部品が実装されている構成であってもよい。また、主制御装置60が備えている主制御基板61、音声発光制御装置81が備えている音声発光制御基板、払出制御装置77が備えている払出制御基板、電源・発射制御装置78が備えている電源・発射制御基板及び表示制御装置82が備えている表示制御基板のうち少なくとも1つ以上の基板に小型チップ部品が実装されている構成としてもよい。

【0423】

(17) 主制御装置60から送信されるコマンドに基づいて、音声発光制御装置81により表示制御装置82が制御される構成に代えて、主制御装置60から送信されるコマンドに基づいて、表示制御装置82が音声発光制御装置81を制御する構成としてもよい。また、音声発光制御装置81と表示制御装置82とが別々に設けられた構成に代えて、両制御装置が一の制御装置として設けられた構成としてもよく、それら両制御装置のうち一方の機能が主制御装置60に集約されていてもよく、それら両制御装置の両機能が主制御装置60に集約されていてもよい。また、主制御装置60から音声発光制御装置81に送信されるコマンドの内容や、音声発光制御装置81から表示制御装置82に送信されるコマンドの内容も任意である。

【0424】

(18) 上記各実施形態とは異なる他のタイプのパチンコ機等、例えば特別装置の特定領域に遊技球が入ると電動役物が所定回数開放するパチンコ機や、特別装置の特定領域に遊技球が入ると権利が発生して大当たりとなるパチンコ機、他の役物を備えたパチンコ機、アレンジボール機、雀球等の遊技機にも、本発明を適用できる。

【0425】

また、弾球式でない遊技機、例えば、複数種の図柄が周方向に付された複数のリールを備え、メダルの投入及びスタートレバーの操作によりリールの回転を開始し、ストップスイッチが操作されるか所定時間が経過することでリールが停止した後に、表示窓から視認できる有効ライン上に特定図柄又は特定図柄の組合せが成立していた場合にはメダルの払い出し等といった特典を遊技者に付与するスロットマシンにも本発明を適用できる。

【0426】

また、外枠に開閉可能に支持された遊技機本体に貯留部及び取込装置を備え、貯留部に貯留されている所定数の遊技球が取込装置により取り込まれた後にスタートレバーが操作されることによりリールの回転を開始する、パチンコ機とスロットマシンとが融合された遊技機にも、本発明を適用できる。

【0427】

<上記各実施形態から抽出される発明群について>

以下、上述した各実施形態から抽出される発明群の特徴について、必要に応じて効果等を示しつつ説明する。なお以下においては、理解の容易のため、上記各実施形態において対応する構成を括弧書き等で適宜示すが、この括弧書き等で示した具体的構成に限定され

10

20

30

40

50

るものではない。

【0428】

<特徴A群>

特徴A1. 所定電子部品（第1の実施形態におけるバイパスコンデンサ85、97、小型チップ抵抗器87、101、第2の実施形態におけるバイパスコンデンサ291、第4の実施形態におけるバイパスコンデンサ381）が実装されている所定基板（第1の実施形態における第1装飾基板56、第2装飾基板57、第4の実施形態における発光基板301）を備えた遊技機において、

前記所定電子部品は、一对の電極として、第1所定電極（第1電極85a、87a、291a、381a）及び第2所定電極（第2電極85b、87b、291b、381b）を備えており、

前記所定基板は、

前記第1所定電極が電氣的に接続される第1所定接続部（第1パッド171a、176a、293a、382a）と、

前記第1所定接続部から引き出されている第1所定配線パターン（第1配線パターン172a、181a、294a、386a、第2配線パターン172b、294b、386b）と、

前記第2所定電極が電氣的に接続される第2所定接続部（第2パッド171b、176b、293b、382b）と、

前記第2所定接続部から引き出されている第2所定配線パターン（第2配線パターン181b、第3配線パターン172c、294c、386c、第4配線パターン172d、294d、386d）と、
を備えており、

前記第1所定接続部の中心から見て前記第1所定配線パターンが引き出されている当該第1所定接続部の辺が存在する方向は、前記第2所定接続部の中心から見て前記第2所定配線パターンが引き出されている当該第2所定接続部の辺が存在する方向と同一の方向であることを特徴とする遊技機。

【0429】

特徴A1によれば、第1所定接続部の中心から見て第1所定配線パターンが引き出されている当該第1所定接続部の辺が存在する方向は、第2所定接続部の中心から見て第2所定配線パターンが引き出されている当該第2所定接続部の辺が存在する方向と同一の方向である。このため、リフロー工程の加熱初期段階における一对の第1所定接続部及び第2所定接続部内の温度分布を揃えることができるとともに、当該第1所定接続部及び第2所定接続部の上に塗布された半田ペーストが溶融する態様を揃えることができる。これにより、所定基板の法線方向を回転軸として所定電子部品が回転することを防止できるとともに、所定電子部品が1つの接続部（第1所定接続部又は第2所定接続部）の上に1つの電極（第1所定電極又は第2所定電極）のみで立ち上がる所謂チップ立ちが発生することを防止できる。よって、第1所定電極と第1所定接続部との電氣的な接続面積を確保することができるとともに、第2所定電極と第2所定接続部との電氣的な接続面積を確保することができる。

【0430】

特徴A2. 前記第1所定配線パターンの前記第1所定接続部からの引き出し方向は、前記第2所定配線パターンの前記第2所定接続部からの引き出し方向と同一の方向であることを特徴とする特徴A1に記載の遊技機。

【0431】

特徴A2によれば、リフロー工程の加熱初期段階において第1所定接続部及び第2所定接続部内の温度分布に差が生じる可能性を低減することができる。

【0432】

特徴A3. 前記第1所定接続部は、前記第1所定配線パターンを介して当該第1所定接続部よりも面積の広い第1金属領域（GNDプレーン層93）に電氣的に接続されており

、
前記第 2 所定接続部は、前記第 2 所定配線パターンを介して当該第 2 所定接続部よりも面積の広い第 2 金属領域（電源プレーン層 9 4）に電氣的に接続されていることを特徴とする特徴 A 1 又は A 2 に記載の遊技機。

【0 4 3 3】

特徴 A 3 によれば、所定接続部（第 1 所定接続部又は第 2 所定接続部）において面積の広い金属領域（第 1 金属領域又は第 2 金属領域）に電氣的に接続されている所定配線パターン（第 1 所定配線パターン又は第 2 所定配線パターン）の引き出し部が存在する辺はリフロー工程の加熱初期段階において温度上昇が遅れ易いが、第 1 所定接続部の中心から見て加熱初期段階にて温度上昇が遅れやすい辺が存在している方向は、第 2 所定接続部の中心から見て加熱初期段階にて温度上昇が遅れやすい辺が存在している方向と同一の方向である。これにより、当該加熱初期段階における第 1 所定接続部及び第 2 所定接続部内の温度分布を揃えることができる。

10

【0 4 3 4】

特徴 A 4．前記第 1 所定接続部から引き出されている配線パターンは、前記第 1 所定配線パターンのみであり、

前記第 2 所定接続部から引き出されている配線パターンは、前記第 2 所定配線パターンのみであることを特徴とする特徴 A 1 乃至 A 3 のいずれか 1 に記載の遊技機。

【0 4 3 5】

特徴 A 4 によれば、加熱初期段階における一対の第 1 所定接続部及び第 2 所定接続部内の温度分布に差が生じる可能性を低減することができる。

20

【0 4 3 6】

特徴 A 5．前記所定基板は、

前記第 1 所定接続部から引き出されている第 3 所定配線パターン（第 2 配線パターン 1 7 2 b, 2 9 4 b, 3 8 6 b）と、

前記第 2 所定接続部から引き出されている第 4 所定配線パターン（第 4 配線パターン 1 7 2 d, 2 9 4 d, 3 8 6 d）と、

を備えており、

前記第 1 所定接続部の中心から見て前記第 3 所定配線パターンが引き出されている当該第 1 所定接続部の辺が存在する方向は、前記第 2 所定接続部の中心から見て前記第 4 所定配線パターンが引き出されている当該第 2 所定接続部の辺が存在する方向と同一の方向であることを特徴とする特徴 A 1 乃至 A 3 のいずれか 1 に記載の遊技機。

30

【0 4 3 7】

特徴 A 5 によれば、上記特徴 A 1 の構成を備え、第 1 所定接続部の中心から見て第 1 所定配線パターンが引き出されている当該第 1 所定接続部の辺が存在する方向は、第 2 所定接続部の中心から見て第 2 所定配線パターンが引き出されている当該第 2 所定接続部の辺が存在する方向と同一の方向である構成において、第 1 所定接続部の中心から見て第 3 所定配線パターンが引き出されている当該第 1 所定接続部の辺が存在する方向は、第 2 所定接続部の中心から見て第 4 所定配線パターンが引き出されている当該第 2 所定接続部の辺が存在する方向と同一の方向である。このため、リフロー工程の加熱初期段階における一対の第 1 所定接続部及び第 2 所定接続部内の温度分布を揃えることができるとともに、これら第 1 所定接続部及び第 2 所定接続部の上に塗布された半田ペーストが溶融する態様を揃えることができる。これにより、所定基板の法線方向を回転軸として所定電子部品が回転することを防止できるとともに、所定電子部品が一方の接続部（第 1 所定接続部又は第 2 所定接続部）の上に一方の電極（第 1 所定電極又は第 2 所定電極）のみで立ち上がる所謂チップ立ちが発生することを防止できる。よって、第 1 所定電極と第 1 所定接続部との電氣的な接続面積を確保することができるとともに、第 2 所定電極と第 2 所定接続部との電氣的な接続面積を確保することができる。

40

【0 4 3 8】

特徴 A 6．前記第 3 所定配線パターンの前記第 1 所定接続部からの引き出し方向は、前

50

記第 4 所定配線パターンの前記第 2 所定接続部からの引き出し方向と同一の方向であることを特徴とする特徴 A 5 に記載の遊技機。

【0439】

特徴 A 6 によれば、リフロー工程の加熱初期段階にて一对の第 1 所定接続部及び第 2 所定接続部内の温度分布に差が生じる可能性を低減することができる。

【0440】

特徴 A 7. 前記第 1 所定接続部は、前記第 1 所定配線パターンを介して当該第 1 所定接続部よりも面積の広い第 1 金属領域（GND プレーン層 9 3）に電氣的に接続されており、

前記第 3 所定配線パターンは、前記第 1 所定接続部よりも面積の広い金属領域には電氣的に接続されておらず、

前記第 2 所定接続部は、前記第 2 所定配線パターンを介して当該第 2 所定接続部よりも面積の広い第 2 金属領域（電源プレーン層 9 4）に電氣的に接続されており、

前記第 4 所定配線パターンは、前記第 2 所定接続部よりも面積の広い金属領域には電氣的に接続されていないことを特徴とする特徴 A 5 又は A 6 に記載の遊技機。

【0441】

特徴 A 7 によれば、所定接続部（第 1 所定接続部又は第 2 所定接続部）において面積の広い金属領域（第 1 金属領域又は第 2 金属領域）に電氣的に接続されている所定配線パターン（第 1 所定配線パターン又は第 2 所定配線パターン）の引き出し部が存在する辺はリフロー工程の加熱初期段階において温度上昇が遅れ易いが、第 1 所定接続部の中心から見て加熱初期段階にて温度上昇が遅れやすい辺が存在している方向は、第 2 所定接続部の中心から見て加熱初期段階にて温度上昇が遅れやすい辺が存在している方向と同一の方向である。また、第 1 所定接続部の中心から見て当該第 1 所定接続部から面積の広い金属領域に電氣的に接続されていない第 3 所定配線パターンが引き出されている辺が存在している方向は、第 2 所定接続部の中心から見て当該第 2 所定接続部から面積の広い金属領域に電氣的に接続されていない第 4 所定配線パターンが引き出されている辺が存在している方向と同一の方向である。このため、当該加熱初期段階における第 1 所定接続部及び第 2 所定接続部内の温度分布を揃えることができる。

【0442】

特徴 A 8. 前記第 2 所定配線パターンを利用して前記第 2 所定接続部と電氣的に接続される接続対象（LED ドライバ 1 2 6 の第 8 出力端子 1 6 2 に電氣的に接続されているパッド）において前記第 2 所定配線パターンが接続される箇所は、前記第 2 所定接続部からの前記第 2 所定配線パターンの引き出し方向を含む所定の 1 軸の方向（図 8（a）及び図 8（c）における第 2 方向 DR 2）で見た場合に、前記第 2 所定接続部を基準として、当該第 2 所定接続部からの前記第 2 所定配線パターンの引き出し方向とは逆方向に存在しており、

前記第 2 所定配線パターンは、前記第 1 所定接続部からの前記第 1 所定配線パターンの引き出し方向と同一の方向に前記第 2 所定接続部から引き出された後に、前記所定の 1 軸の方向で見た場合に前記第 2 所定接続部を基準として前記逆方向側に引き回されていることを特徴とする特徴 A 1 乃至 A 7 のいずれか 1 に記載の遊技機。

【0443】

特徴 A 8 によれば、第 2 所定配線パターンが所定の 1 軸の方向で見た場合に第 2 所定接続部を基準として第 2 所定接続部からの第 2 所定配線パターンの引き出し方向とは逆方向に存在する箇所で接続対象に接続される構成においても、第 2 所定配線パターンは、第 1 所定接続部からの第 1 所定配線パターンの引き出し方向と同一の方向に第 2 所定接続部から引き出されている。これにより、リフロー工程の加熱初期段階において一对の第 1 所定接続部及び第 2 所定接続部内の温度分布に差が生じる可能性を低減することができる。

【0444】

特徴 A 9. 前記所定電子部品は、当該所定電子部品の厚みの方向に直交する第 1 方向の寸法が、当該所定電子部品の厚みの方向に直交する第 2 方向の寸法よりも大きい構成であ

り、

前記第1所定配線パターンの前記第1所定接続部からの引き出し方向及び前記第2所定配線パターンの前記第2所定接続部からの引き出し方向の少なくとも一方は、前記第1方向に直交する方向又は略直交する方向であることを特徴とする特徴A1乃至A8のいずれか1に記載の遊技機。

【0445】

特徴A9によれば、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、所定電子部品自体が破損することを防止できる。

10

【0446】

特徴A10. 前記第1所定接続部、前記第2所定接続部、前記第1所定配線パターン及び前記第2所定配線パターンは、前記所定基板における一方側の板面である所定実装面（第1装飾基板56の第1実装面84）に設けられており、

前記第1所定配線パターン及び前記第2所定配線パターンの少なくとも一方は、前記所定実装面において直線状に延びる配線パターンであることを特徴とする特徴A9に記載の遊技機。

【0447】

特徴A10によれば、第1所定配線パターン及び第2所定配線パターンの少なくとも一方は、所定実装面において直線状に延びている。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、所定電子部品自体が破損することを防止できる。

20

【0448】

特徴A11. 前記所定基板は、前記所定実装面から当該所定基板の厚みの方向に延びる非貫通の所定ビアホール（ビアホール174、175）又は当該所定基板を厚みの方向に貫通する所定スルーホール（第1スルーホール383、第2スルーホール384）を備えており、

30

前記第1所定配線パターン及び前記第2所定配線パターンの少なくとも一方は、前記所定実装面において前記第1所定接続部又は前記第2所定接続部と、前記所定ビアホール又は前記所定スルーホールとを電気的に接続する直線状の配線パターンであることを特徴とする特徴A10に記載の遊技機。

【0449】

特徴A11によれば、所定基板に所定ビアホール又は所定スルーホールを設け、第1所定配線パターン及び第2所定配線パターンの少なくとも一方を直線状の配線パターンとすることにより、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。

40

【0450】

特徴A12. 前記所定基板は、

前記第1所定接続部から引き出されている第3所定配線パターン（第2配線パターン172b、294b、386b）と、

前記第2所定接続部から引き出されている第4所定配線パターン（第4配線パターン172d、294d、386d）と、

を備えており、

前記所定電子部品は、当該所定電子部品の厚みの方向に直交する第1方向の寸法が、当該所定電子部品の厚みの方向に直交する第2方向の寸法よりも大きい構成であり、

前記第1所定配線パターンの前記第1所定接続部からの引き出し方向、前記第2所定配

50

線パターンの前記第2所定接続部からの引き出し方向、前記第3所定配線パターンの前記第1所定接続部からの引き出し方向及び前記第4所定配線パターンの前記第2所定接続部からの引き出し方向は、前記第1方向に直交する方向又は略直交する方向であることを特徴とする特徴A1乃至A11のいずれか1に記載の遊技機。

【0451】

特徴A12によれば、所定電子部品の第1方向の寸法が第2方向の寸法よりも大きい構成において、第1所定配線パターンの第1所定接続部からの引き出し方向、第2所定配線パターンの第2所定接続部からの引き出し方向、第3所定配線パターンの第1所定接続部からの引き出し方向及び第4所定配線パターンの第2所定接続部からの引き出し方向は、第1方向に直交する方向又は略直交する方向である。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。

10

【0452】

特徴A13．前記所定電子部品は、コンデンサ（第1の実施形態におけるバイパスコンデンサ85、97、第2の実施形態におけるバイパスコンデンサ291、第4の実施形態におけるバイパスコンデンサ381）又は抵抗器（第1の実施形態における小型チップ抵抗器87、101）であることを特徴とする特徴A1乃至A12のいずれか1に記載の遊技機。

【0453】

特徴A13によれば、上記特徴A1の構成を備え、第1所定接続部の中心から見て第1所定配線パターンが引き出されている当該第1所定接続部の辺が存在する方向は、第2所定接続部の中心から見て第2所定配線パターンが引き出されている当該第2所定接続部の辺が存在する方向と同一の方向である。このため、リフロー工程の加熱初期段階における一对の第1所定接続部及び第2所定接続部内の温度分布を揃えることができるとともに、当該第1所定接続部及び第2所定接続部の上に塗布された半田ペーストが溶融する態様を揃えることができる。これにより、所定基板の法線方向を回転軸としてコンデンサ又は抵抗器が回転することを防止できるとともに、コンデンサ又は抵抗器が1つの接続部（第1所定接続部又は第2所定接続部）の上に1つの電極（第1所定電極又は第2所定電極）のみで立ち上がる所謂チップ立ちが発生することを防止できる。よって、第1所定電極と第1所定接続部との電気的な接続面積を確保することができるとともに、第2所定電極と第2所定接続部との電気的な接続面積を確保することができる。

20

30

【0454】

特徴A14．所定電子部品（第1の実施形態におけるバイパスコンデンサ85、97、小型チップ抵抗器87、101、第2の実施形態におけるバイパスコンデンサ291、第4の実施形態におけるバイパスコンデンサ381）が実装されている所定基板（第1の実施形態における第1装飾基板56、第2装飾基板57、第4の実施形態における発光基板301）を備えた遊技機において、

前記所定電子部品は、一对の電極として、第1所定電極（第1電極85a、87a、291a、381a）及び第2所定電極（第2電極85b、87b、291b、381b）を備えており、

40

前記所定基板は、

前記第1所定電極が電気的に接続される第1所定接続部（第1パッド171a、176a、293a、382a）と、

前記第1所定接続部から引き出されている第1所定配線パターン（第1配線パターン172a、181a、294a、386a、第2配線パターン172b、294b、386b）と、

前記第2所定電極が電気的に接続される第2所定接続部（第2パッド171b、176b、293b、382b）と、

前記第2所定接続部から引き出されている第2所定配線パターン（第2配線パターン1

50

8 1 b、第 3 配線パターン 1 7 2 c、2 9 4 c、3 8 6 c、第 4 配線パターン 1 7 2 d、2 9 4 d、3 8 6 d) と、
を備えており、

前記第 1 所定配線パターンの前記第 1 所定接続部からの引き出し方向は、前記第 2 所定配線パターンの前記第 2 所定接続部からの引き出し方向と同一の方向であることを特徴とする遊技機。

【0 4 5 5】

特徴 A 1 4 によれば、第 1 所定配線パターンの第 1 所定接続部からの引き出し方向が、第 2 所定配線パターンの第 2 所定接続部からの引き出し方向と同一の方向であるため、リフロー工程の加熱初期段階において一对の第 1 所定接続部及び第 2 所定接続部内の温度分布に差が生じる可能性を低減することができるとともに、当該第 1 所定接続部及び第 2 所定接続部の上に塗布された半田ペーストが溶融する態様を揃えることができる。これにより、所定基板の法線方向を回転軸として所定電子部品が回転することを防止できるとともに、所定電子部品が 1 つの接続部（第 1 所定接続部又は第 2 所定接続部）の上に 1 つの電極（第 1 所定電極又は第 2 所定電極）のみで立ち上がる所謂チップ立ちが発生することを防止できる。よって、第 1 所定電極と第 1 所定接続部との電気的な接続面積を確保することができるとともに、第 2 所定電極と第 2 所定接続部との電気的な接続面積を確保することができる。

【0 4 5 6】

なお、特徴 A 1 ～ A 1 4 の構成に対して、特徴 A 1 ～ A 1 4、特徴 B 1 ～ B 1 2、特徴 C 1 ～ C 1 2、特徴 D 1 ～ D 1 2、特徴 E 1 ～ E 6、特徴 F 1 ～ F 1 5、特徴 G 1、特徴 H 1 のうちいずれか 1 又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【0 4 5 7】

<特徴 B 群>

特徴 B 1. 所定電子部品（第 1 の実施形態におけるバイパスコンデンサ 8 5、9 7、小型チップ抵抗器 8 7、1 0 1、第 2 の実施形態におけるバイパスコンデンサ 2 9 1、第 4 の実施形態におけるバイパスコンデンサ 3 8 1）が実装されている所定基板（第 1 の実施形態における第 1 装飾基板 5 6、第 2 装飾基板 5 7、第 4 の実施形態における発光基板 3 0 1）を備えた遊技機において、

前記所定電子部品は、当該所定電子部品の厚みの方向に直交する第 1 方向の寸法が、当該所定電子部品の厚みの方向に直交する第 2 方向の寸法よりも大きい構成であり、

前記所定基板は、

前記所定電子部品の電極（第 1 電極 8 5 a、8 7 a、2 9 1 a、3 8 1 a、第 2 電極 8 5 b、8 7 b、2 9 1 b、3 8 1 b）が電気的に接続される所定接続部（第 1 パッド 1 7 1 a、1 7 6 a、2 9 3 a、3 8 2 a、第 2 パッド 1 7 1 b、1 7 6 b、2 9 3 b、3 8 2 b）と、

当該所定接続部から引き出されている所定配線パターン（第 1 配線パターン 1 7 2 a、1 8 1 a、2 9 4 a、3 8 6 a、第 2 配線パターン 1 7 2 b、2 9 4 b、3 8 6 b、第 2 配線パターン 1 8 1 b、第 3 配線パターン 1 7 2 c、2 9 4 c、3 8 6 c、第 4 配線パターン 1 7 2 d、2 9 4 d、3 8 6 d）と、
を備え、

前記所定配線パターンの前記所定接続部からの引き出し方向は、前記第 1 方向に対して直交する方向又は略直交する方向であることを特徴とする遊技機。

【0 4 5 8】

特徴 B 1 によれば、所定配線パターンの所定接続部からの引き出し方向は、第 1 方向に対して直交する方向又は略直交する方向である。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できる。ま

た、所定電子部品自体に作用し得る応力の最大値を低減することにより、所定電子部品自体が破損することを防止できる。

【0459】

特徴B2．前記所定接続部及び前記所定配線パターンは、前記所定基板における一方側の板面である所定実装面（第1装飾基板56の第1実装面84）に設けられており、

前記所定配線パターンは、前記所定実装面において直線状に延びる配線パターンであることを特徴とする特徴B1に記載の遊技機。

【0460】

特徴B2によれば、所定配線パターンは所定実装面において直線状に延びている。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、所定電子部品自体が破損することを防止できる。

10

【0461】

特徴B3．前記所定基板は、前記所定実装面から当該所定基板の厚みの方向に延びる非貫通の所定ビアホール（ビアホール174、175）又は前記所定基板を厚みの方向に貫通する所定スルーホール（第1スルーホール383、第2スルーホール384）を備えており、

前記所定配線パターンは、前記所定実装面において前記所定接続部と前記所定ビアホール又は前記所定スルーホールとを電気的に接続する直線状の配線パターンであることを特徴とする特徴B2に記載の遊技機。

20

【0462】

特徴B3によれば、所定基板に所定ビアホール又は所定スルーホールを設け、所定配線パターンを直線状の配線パターンとすることにより、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所に作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。

【0463】

特徴B4．前記所定電子部品は、第1所定電極（第1電極85a、87a、291a、381a）及び第2所定電極（第2電極85b、87b、291b、381b）を備えており、

30

前記所定基板は、

前記第1所定電極が電気的に接続される前記所定接続部である第1所定接続部（第1パッド171a、176a、293a、382a）と、

前記第1所定接続部に電気的に接続されている前記所定配線パターンである第1所定配線パターン（第1配線パターン172a、181a、294a、386a、第2配線パターン172b、294b、386b）と、

前記第2所定電極が電気的に接続される前記所定接続部である第2所定接続部（第2パッド171b、176b、293b、382b）と、

前記第2所定接続部に電気的に接続されている前記所定配線パターンである第2所定配線パターン（第2配線パターン181b、第3配線パターン172c、294c、386c、第4配線パターン172d、294d、386d）と、
を備えており、

40

前記第1所定配線パターンの前記第1所定接続部からの引き出し方向及び前記第2所定配線パターンの前記第2所定接続部からの引き出し方向は、前記第1方向に直交する方向又は略直交する方向であることを特徴とする特徴B1乃至B3のいずれか1に記載の遊技機。

【0464】

特徴B4によれば、第1所定配線パターンの第1所定接続部からの引き出し方向及び第2所定配線パターンの第2所定接続部からの引き出し方向は、第1方向に直交する方向又

50

は略直交する方向である。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるのと同時に、所定電子部品自体に作用し得る応力の最大値を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できる。また、所定電子部品自体に作用し得る応力の最大値を低減することにより、所定電子部品自体が破損することを防止できる。

【0465】

特徴B5．前記第1所定接続部の中心から見て前記第1所定配線パターンが引き出されている当該第1所定接続部の辺が存在する方向は、前記第2所定接続部の中心から見て前記第2所定配線パターンが引き出されている当該第2所定接続部の辺が存在する方向と同一の方向であることを特徴とする特徴B4に記載の遊技機。

10

【0466】

特徴B5によれば、リフロー工程の加熱初期段階における第1所定接続部及び第2所定接続部内の温度分布を揃えることができるのと同時に、第1所定接続部及び第2所定接続部の上に塗布された半田ペーストが溶融する態様を揃えることができる。これにより、所定基板の法線方向を回転軸として所定電子部品が回転することを防止できると同時に、所定電子部品が1つの接続部（第1所定接続部又は第2所定接続部）の上に1つの電極（第1所定電極又は第2所定電極）のみで立ち上がる所謂チップ立ちが発生することを防止できる。よって、第1所定電極と第1所定接続部との電気的な接続面積を確保することができるのと同時に、第2所定電極と第2所定接続部との電気的な接続面積を確保することができる。

20

【0467】

特徴B6．前記所定電子部品は、一对の電極として、前記第1所定電極及び前記第2所定電極を備えていることを特徴とする特徴B4又はB5に記載の遊技機。

【0468】

特徴B6によれば、上記特徴B4の構成を備え、第1所定接続部の中心から見て第1所定配線パターンの第1所定接続部からの引き出し位置が存在する方向は、第2所定接続部の中心から見て第2所定配線パターンの第2所定接続部からの引き出し位置が存在する方向と同一の方向であるため、リフロー工程の加熱初期段階における一对の第1所定接続部及び第2所定接続部内の温度分布を揃えることができるのと同時に、当該一对の第1所定接続部及び第2所定接続部の上に塗布された半田ペーストが溶融する態様を揃えることができる。これにより、所定基板の法線方向を回転軸として所定電子部品が回転することを防止できると同時に、所定電子部品が1つの接続部（第1所定接続部又は第2所定接続部）の上に1つの電極（第1所定電極又は第2所定電極）のみで立ち上がる所謂チップ立ちが発生することを防止できる。よって、第1所定電極と第1所定接続部との電気的な接続面積を確保することができるのと同時に、第2所定電極と第2所定接続部との電気的な接続面積を確保することができる。

30

【0469】

特徴B7．前記第1所定接続部は、前記第1所定配線パターンを介して当該第1所定接続部よりも面積の広い第1金属領域（GNDプレーン層93）に電気的に接続されており、

40

前記第2所定接続部は、前記第2所定配線パターンを介して当該第2所定接続部よりも面積の広い第2金属領域（電源プレーン層94）に電気的に接続されていることを特徴とする特徴B4乃至B6のいずれか1に記載の遊技機。

【0470】

特徴B7によれば、所定接続部（第1所定接続部又は第2所定接続部）において面積の広い金属領域（第1金属領域又は第2金属領域）に電気的に接続されている所定配線パターン（第1所定配線パターン又は第2所定配線パターン）の引き出し部が存在する辺はリフロー工程の加熱初期段階において温度上昇が遅れ易いが、第1所定接続部の中心から見て加熱初期段階にて温度上昇が遅れやすい辺が存在している方向は、第2所定接続部の中

50

心から見て加熱初期段階にて温度上昇が遅れやすい辺が存在している方向と同一の方向である。これにより、当該加熱初期段階における第1所定接続部及び第2所定接続部内の温度分布を揃えることができる。

【0471】

特徴B8．前記第1所定接続部から引き出されている配線パターンは、前記第1所定配線パターンのみであり、

前記第2所定接続部から引き出されている配線パターンは、前記第2所定配線パターンのみであることを特徴とする特徴B4乃至B7のいずれか1に記載の遊技機。

【0472】

特徴B8によれば、上記特徴B4の構成を備え、第1所定配線パターンの第1所定接続部からの引き出し方向及び第2所定配線パターンの第2所定接続部からの引き出し方向が第1方向に直交する方向又は略直交する方向である構成において、第1所定接続部から引き出されている配線パターンは第1所定配線パターンのみであるとともに、第2所定接続部から引き出されている配線パターンは第2所定配線パターンのみである。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。

【0473】

特徴B9．前記所定基板は、

前記第1所定接続部から引き出されている第3所定配線パターン（第2配線パターン172b、294b、386b）と、

前記第2所定接続部から引き出されている第4所定配線パターン（第4配線パターン172d、294d、386d）と、
を備えており、

前記第3所定配線パターンの前記第1所定接続部からの引き出し方向及び前記第4所定配線パターンの前記第2所定接続部からの引き出し方向は、前記第1方向に直交する方向又は略直交する方向であることを特徴とする特徴B4乃至B7のいずれか1に記載の遊技機。

【0474】

特徴B9によれば、第1所定配線パターン、第2所定配線パターン、第3所定配線パターン及び第4所定配線パターンは、第1方向に直交する方向又は略直交する方向に延びている。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、所定電子部品自体が破損することを防止できる。

【0475】

特徴B10．前記第1所定接続部の中心から見て前記第1所定配線パターンが引き出されている当該第1所定接続部の辺が存在する方向は、前記第2所定接続部の中心から見て前記第2所定配線パターンが引き出されている当該第2所定接続部の辺が存在する方向と同一の方向であり、

前記第1所定接続部の中心から見て前記第3所定配線パターンが引き出されている当該第1所定接続部の辺が存在する方向は、前記第2所定接続部の中心から見て前記第4所定配線パターンが引き出されている当該第2所定接続部の辺が存在する方向と同一の方向であることを特徴とする特徴B9に記載の遊技機。

【0476】

特徴B10によれば、上記特徴B4の構成を備え、第1所定接続部の中心から見て第1所定配線パターンの第1所定接続部からの引き出し位置が存在する方向は、第2所定接続部の中心から見て第2所定配線パターンの第2所定接続部からの引き出し位置が存在する方向と同一の方向である構成において、第1所定接続部の中心から見て第3所定配線パタ

10

20

30

40

50

ーンの第1所定接続部からの引き出し位置が存在する方向は、第2所定接続部の中心から見て第4所定配線パターンの第2所定接続部からの引き出し位置が存在する方向と同一の方向である。このため、リフロー工程の加熱初期段階における第1所定接続部及び第2所定接続部内の温度分布を揃えることができるとともに、これら第1所定接続部及び第2所定接続部の上に塗布された半田ペーストが溶融する態様を揃えることができる。これにより、所定基板の法線方向を回転軸として所定電子部品が回転することを防止できるとともに、所定電子部品が一方の所定接続部の上に一方の所定電極のみで立ち上がる所謂チップ立ちが発生することを防止できる。よって、所定電極と所定接続部との電氣的な接続面積を確保することができる。

【0477】

特徴B11．前記第1所定接続部は、前記第1所定配線パターンを介して当該第1所定接続部よりも面積の広い第1金属領域（GNDプレーン層93）に電氣的に接続されており、

前記第3所定配線パターンは、前記第1所定接続部よりも面積の広い金属領域には接続されておらず、

前記第2所定接続部は、前記第2所定配線パターンを介して当該第2所定接続部よりも面積の広い第2金属領域（電源プレーン層94）に電氣的に接続されており、

前記第4所定配線パターンは、前記第2所定接続部よりも面積の広い金属領域には接続されていないことを特徴とする特徴B9又はB10に記載の遊技機。

【0478】

特徴B11によれば、第1所定接続部から引き出されている第1所定配線パターン及び第3所定配線パターンのうち第1所定配線パターンのみが第1所定接続部よりも面積の広い金属領域に接続されているとともに、第2所定接続部から引き出されている第2所定配線パターン及び第4所定配線パターンのうち第2所定配線パターンのみが第2所定接続部よりも面積の広い金属領域に接続されている。このため、リフロー工程の加熱初期段階において、第1所定配線パターンの温度が上昇する態様と、第2所定配線パターンの温度が上昇する態様とに差が生じる可能性を低減することができる。また、第1所定接続部から引き出されている第3配線パターン及び第2所定接続部から引き出されている第4所定配線パターンは、面積の広い金属領域には電氣的に接続されていない。このため、リフロー工程の加熱初期段階において、第3所定配線パターンの温度が上昇する態様と、第4所定配線パターンの温度が上昇する態様とに差が生じる可能性を低減することができる。これにより、第1所定接続部内の温度分布と第2所定接続部内の温度分布とに差が生じてしまうことを防止することができる。

【0479】

特徴B12．前記所定電子部品は、コンデンサ（第1の実施形態におけるバイパスコンデンサ85、97、第2の実施形態におけるバイパスコンデンサ291、第4の実施形態におけるバイパスコンデンサ381）又は抵抗器（第1の実施形態における小型チップ抵抗器87、101）であることを特徴とする特徴B1乃至B11のいずれか1に記載の遊技機。

【0480】

特徴B12によれば、上記特徴B1の構成を備え、所定配線パターンの所定接続部からの引き出し方向は、第1方向に対して直交する方向又は略直交する方向である。このため、所定基板に歪みが生じる場合において、コンデンサ又は抵抗器と所定基板との接続箇所作用し得る応力の最大値を低減することができる。コンデンサ又は抵抗器自体に作用し得る応力の最大値を低減することができる。コンデンサ又は抵抗器と所定基板との接続箇所作用し得る応力の最大値を低減することにより、コンデンサ又は抵抗器と所定基板との接続箇所が破損することを防止できる。また、コンデンサ又は抵抗器自体に作用し得る応力の最大値を低減することにより、コンデンサ又は抵抗器自体が破損することを防止できる。

【0481】

なお、特徴 B 1 ～ B 1 2 の構成に対して、特徴 A 1 ～ A 1 4、特徴 B 1 ～ B 1 2、特徴 C 1 ～ C 1 2、特徴 D 1 ～ D 1 2、特徴 E 1 ～ E 6、特徴 F 1 ～ F 1 5、特徴 G 1、特徴 H 1 のうちいずれか 1 又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【0482】

<特徴 C 群>

特徴 C 1. 第 1 所定電子部品（第 1 の実施形態におけるコネクタ 1 1 1、1 1 2、第 3 の実施形態における第 2 L E D ドライバ 3 2 6、コネクタ 3 2 7、L E D チップ 3 1 5 ～ 3 2 5）及び当該第 1 所定電子部品よりも小さい第 2 所定電子部品（第 1 の実施形態におけるバイパスコンデンサ 8 5、小型チップ抵抗器 8 7、第 3 の実施形態におけるバイパスコンデンサ 3 2 8、小型チップ抵抗器 3 3 1 ～ 3 3 5）が実装されている所定基板（第 1 装飾基板 5 6、発光基板 3 0 1）を備えた遊技機において、

前記第 1 所定電子部品は、前記所定基板の一方側の板面である第 1 所定板面（第 2 実装面 9 5、第 2 発光面 3 0 3）側に実装されており、

前記第 2 所定電子部品は、前記所定基板の前記第 1 所定板面とは逆側の第 2 所定板面（第 1 実装面 8 4、第 1 発光面 3 0 2）側に実装されており、

前記第 2 所定板面において前記第 1 所定板面における前記第 1 所定電子部品が搭載された領域の裏側の領域には、前記第 2 所定電子部品が搭載されていないことを特徴とする遊技機。

【0483】

特徴 C 1 によれば、第 2 所定板面において第 1 所定板面における第 1 所定電子部品が搭載された領域の裏側の領域には、第 2 所定電子部品が搭載されていないため、当該裏側の領域に所定基板を歪ませる応力が作用した場合に、当該応力の影響を受けて第 2 所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第 2 所定電子部品自体が破損することを防止できる。

【0484】

特徴 C 2. 前記第 2 所定板面において前記第 1 所定板面における前記第 1 所定電子部品が搭載された領域の裏側の領域からの距離が所定距離未満の領域（コネクタ裏側対応領域 2 0 3、2 0 4、ドライバ裏側対応領域 3 5 4、L E D 裏側対応領域 3 6 1 ～ 3 7 1）にも前記第 2 所定電子部品が搭載されていないことを特徴とする特徴 C 1 に記載の遊技機。

【0485】

特徴 C 2 によれば、第 2 所定板面において、第 1 所定板面における第 1 所定電子部品が搭載された領域の裏側の領域からの距離が所定距離未満の領域にも第 2 所定電子部品が搭載されていない構成であるため、当該裏側の領域からの距離が所定距離未満の領域に所定基板を歪ませる応力が作用した場合に、当該応力の影響を受けて第 2 所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第 2 所定電子部品自体が破損することを防止できる。

【0486】

特徴 C 3. 前記所定基板の前記第 2 所定板面側には、前記第 2 所定電子部品よりも大きい特定電子部品（L E D チップ 3 1 0）が実装されており、

前記第 2 所定板面において前記第 1 所定板面における前記第 1 所定電子部品が搭載された領域の裏側の領域からの距離が所定距離未満の領域（L E D 裏側対応領域 3 6 8）に、前記特定電子部品が搭載されていることを特徴とする特徴 C 2 に記載の遊技機。

【0487】

特徴 C 3 によれば、上記特徴 C 2 の構成を備え、第 2 所定板面において第 1 所定板面における第 1 所定電子部品が搭載された領域の裏側の領域からの距離が所定距離未満の領域に第 2 所定電子部品が搭載されていない構成において、当該裏側の領域からの距離が所定距離未満の領域に特定電子部品が搭載されている。これにより、第 2 所定板面において第 2 所定電子部品よりも大きい特定電子部品を配置可能な領域の面積を広く確保することができる。

【0488】

特徴C4．前記所定基板の前記第2所定板面側には、前記第2所定電子部品よりも大きい特定電子部品（LEDチップ310）が実装されており、

前記第2所定板面において前記第1所定板面における前記第1所定電子部品が搭載された領域の裏側の領域に、前記特定電子部品が搭載されていることを特徴とする特徴C1乃至C3のいずれか1に記載の遊技機。

【0489】

特徴C4によれば、上記特徴C1の構成を備え、第2所定板面において第1所定板面における第1所定電子部品が搭載された領域の裏側の領域に第2所定電子部品が搭載されていない構成において、当該裏側の領域に特定電子部品が搭載されている。これにより、第2所定板面において第2所定電子部品よりも大きい特定電子部品を配置可能な領域の面積を広く確保することができる。

10

【0490】

特徴C5．前記所定基板は、

前記第1所定電子部品の電極に接続される特定接続部（第2LEDドライバ326の電源端子348に接続されるパッド、GND端子349に接続されるパッド）と、

前記第2所定電子部品の電極（バイパスコンデンサ381の電極381a、381b）に接続される所定接続部（第1パッド382a、第2パッド382b）と、

前記所定接続部及び前記特定接続部を電気的に接続する所定配線パターン（第2配線パターン386b、第4配線パターン386d）と、

20

を備えており、
前記所定配線パターンは、前記第2所定板面において前記第1所定板面における前記第1所定電子部品が搭載された領域の裏側の領域の外で前記所定接続部と電気的に接続されており、

前記第2所定板面において前記第1所定板面における前記第1所定電子部品が搭載された領域（第2LEDドライバ326の搭載領域）の裏側の領域には、前記第2所定電子部品が搭載されていないことを特徴とする特徴C1乃至C4のいずれか1に記載の遊技機。

【0491】

特徴C5によれば、所定配線パターンを、第2所定板面において第1所定板面における第1所定電子部品が搭載された領域の裏側の領域の外まで引き延ばして所定接続部と電気的に接続させることにより、当該裏側の領域に第2所定電子部品が配置されないようにすることができる。

30

【0492】

特徴C6．前記所定基板の外縁からの距離が所定の距離未満である所定外縁領域（第1装飾基板56の外縁から10mm未満の領域）には、前記第2所定電子部品が実装されていないことを特徴とする特徴C1乃至C5のいずれか1に記載の遊技機。

【0493】

特徴C6によれば、所定基板において、第2所定電子部品は所定外縁領域を避けて配置されている。このため、所定基板を取り扱う際に作業者の手が誤って第2所定電子部品に触れる等して第2所定電子部品と所定基板との接続箇所又は第2所定電子部品自体が破損してしまう可能性を低減することができる。また、複数枚の所定基板が含まれている集合基板を分割して複数枚の所定基板を取り出す所定基板の製造方法において、集合基板を分割する際に第2所定電子部品と所定基板との接続箇所に作用し得る応力を低減することができる。これにより、集合基板を分割する際に第2所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第2所定電子部品自体が破損することを防止できる。

40

【0494】

特徴C7．前記所定外縁領域に前記第1所定電子部品が実装されていることを特徴とする特徴C6に記載の遊技機。

【0495】

50

特徴 C 7 によれば、上記特徴 C 6 の構成を備え、所定外縁領域には第 2 所定電子部品が実装されていない構成において、当該所定外縁領域に第 1 所定電子部品を実装することにより、所定外縁領域に第 2 所定電子部品及び第 1 所定電子部品の両方が実装されていない構成と比較して、所定基板において第 1 所定電子部品を実装可能な領域の面積を広く確保することができる。

【0496】

特徴 C 8. 前記所定基板には、当該所定基板を固定するための基板固定部（固定貫通孔 56d～56g）が設けられており、

前記基板固定部からの距離が特定距離未満の固定部周辺領域（貫通孔周辺領域 211a～211d）には前記第 2 所定電子部品が実装されていないことを特徴とする特徴 C 1 乃至 C 7 のいずれか 1 に記載の遊技機。

10

【0497】

特徴 C 8 によれば、第 2 所定電子部品が固定部周辺領域を避けて配置されていることにより、所定基板が固定される際に第 2 所定電子部品と所定基板との接続箇所作用し得る応力を低減することができるとともに、第 2 所定電子部品自体に作用し得る応力を低減することができる。

【0498】

特徴 C 9. 前記固定部周辺領域に前記第 1 所定電子部品が実装されていることを特徴とする特徴 C 8 に記載の遊技機。

【0499】

特徴 C 9 によれば、上記特徴 C 8 の構成を備え、固定部周辺領域には第 2 所定電子部品が実装されていない構成において、当該固定部周辺領域に第 1 所定電子部品を実装することにより、固定部周辺領域に第 2 所定電子部品及び第 1 所定電子部品の両方が実装されていない構成と比較して、所定基板において第 1 所定電子部品を実装可能な領域の面積を広く確保することができる。

20

【0500】

特徴 C 10. 前記所定基板の前記第 1 所定板面において、前記所定基板の外縁からの距離が所定の距離未満である所定外縁領域（第 1 装飾基板 56 の外縁から 10mm 未満の領域）には、前記第 2 所定電子部品が実装されておらず、

前記基板固定部は、前記所定外縁領域に設けられていることを特徴とする特徴 C 8 又は C 9 に記載の遊技機。

30

【0501】

特徴 C 10 によれば、第 2 所定電子部品を配置できない所定外縁領域に固定部を配置することにより、所定基板において第 2 所定電子部品を実装可能な領域の面積を広く確保することができる。また、複数枚の所定基板が含まれている集合基板を分割して複数枚の所定基板を取り出す所定基板の製造方法において、集合基板を分割する際に第 2 所定電子部品と所定基板との接続箇所作用し得る応力を低減することができるとともに、第 2 所定電子部品自体に作用し得る応力を低減することができる。これにより、集合基板を分割する際に第 2 所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第 2 所定電子部品自体が破損することを防止できる。固定部が外縁部に設けられていることにより、所定基板において第 2 所定電子部品が実装できない領域の面積を低減することができる。

40

【0502】

特徴 C 11. 前記第 1 所定電子部品は、コネクタ（コネクタ 111, 112, 327）、IC（第 2 LED ドライバ 326）又は LED チップ（LED チップ 315～325）であることを特徴とする特徴 C 1 乃至 C 10 のいずれか 1 に記載の遊技機。

【0503】

特徴 C 11 によれば、第 1 所定電子部品がコネクタである場合、コネクタにハーネスを装着する際に第 2 所定電子部品と所定基板との接続箇所作用し得る引張り応力を低減することができるとともに、コネクタからハーネスを取り外す際に第 2 所定電子部品と所定

50

基板との接続箇所には作用し得る圧縮応力を低減することができる。これにより、コネクタへのハーネスの着脱に際して、第2所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第2所定電子部品自体が破損することを防止できる。また、第1所定電子部品がICである場合、ICが所定裏側領域を避けて配置されている構成であるため、ICが発熱して所定基板に熱的応力が作用した場合に、当該応力の影響を受けて第2所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第2所定電子部品自体が破損することを防止できる。さらにまた、第1所定電子部品がLEDチップを備えている場合、LEDチップが所定裏側領域を避けて配置されている構成であるため、LEDチップが発熱して所定基板に熱的応力が作用した場合に、当該応力の影響を受けて第2所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第2所定電子部品自体が破損することを防止できる。

10

【0504】

特徴C12. 前記第2所定電子部品は、コンデンサ（第1の実施形態におけるバイパスコンデンサ85, 97、第2の実施形態におけるバイパスコンデンサ291、第4の実施形態におけるバイパスコンデンサ381）又は抵抗器（第1の実施形態における小型チップ抵抗器87, 101）であることを特徴とする特徴C1乃至C11のいずれか1に記載の遊技機。

【0505】

特徴C12によれば、上記特徴C1の構成を備え、第2所定板面において第1所定板面における第1所定電子部品が搭載された領域の裏側の領域には、コンデンサ又は抵抗器が搭載されていない構成であるため、当該裏側の領域に所定基板を歪ませる応力が作用した場合に、当該応力の影響を受けてコンデンサ又は抵抗器と所定基板との接続箇所が破損することを防止できるとともに、コンデンサ又は抵抗器自体が破損することを防止できる。

20

【0506】

なお、特徴C1～C12の構成に対して、特徴A1～A14、特徴B1～B12、特徴C1～C12、特徴D1～D12、特徴E1～E6、特徴F1～F15、特徴G1、特徴H1のうちいずれか1又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【0507】

<特徴D群>

特徴D1. 所定基板（第1装飾基板56、第2装飾基板57、発光基板301）を備えた遊技機において、

30

前記所定基板には、第1所定電子部品（第1の実施形態におけるコネクタ111, 112、第3の実施形態における第2LEDドライバ326、コネクタ327、LEDチップ315～325）と、当該第1所定電子部品よりも小さい複数の第2所定電子部品（第1の実施形態におけるバイパスコンデンサ85、小型チップ抵抗器87、第3の実施形態におけるバイパスコンデンサ328、小型チップ抵抗器331～335）と、が実装されており、

前記複数の第2所定電子部品は、前記所定基板の一方の板面である第1板面（第1実装面84、第1発光面302）側に実装されており、前記所定基板における前記第1板面とは逆側の板面である第2板面（第2実装面95、第2発光面303）側には実装されていないことを特徴とする遊技機。

40

【0508】

特徴D1によれば、第2所定電子部品は、所定基板の第1板面側に集約されており、第2板面側には実装されていない。このため、所定基板の第1板面側に作用する応力が最小限の応力となるように所定基板を取り扱うことにより、第2所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第2所定電子部品自体が破損することを防止できる。例えば、複数の所定基板が連結されている集合基板を分割して複数の所定基板を取り出す所定基板の製造方法において、第2所定電子部品が実装されている第1板面が谷形状（凹）となるように集合基板を割ることにより、第2所定電子部品と所定基板と

50

の接続箇所引張りに応力が作用することを防止できるとともに、第2所定電子部品自体に引張りに応力が作用することを防止することができる。また、第2所定電子部品と所定基板との接続箇所引張りに応力が作用し得る応力を低減することができる。これにより、集合基板の分割に際して、第2所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第2所定電子部品自体が破損することを防止できる。

【0509】

特徴D2. 前記所定基板には、複数の前記第1所定電子部品が実装されており、

前記複数の第1所定電子部品のうち一部の前記第1所定電子部品は前記第2板面側に実装されており、

前記複数の第1所定電子部品のうち他の一部の前記第1所定電子部品は前記第1板面側に実装されていることを特徴とする特徴D1に記載の遊技機。

【0510】

特徴D2によれば、第1所定電子部品が所定基板の第1板面側及び第2板面側の両方に実装されている構成において、上記特徴D1の構成を備え、複数の第2所定電子部品は、所定基板の第1板面側に集約されており、第2板面側には実装されていない構成である。所定基板における第1板面側及び第2板面側の両方に第1所定電子部品が実装されている構成であっても、所定基板の第1板面側に第2所定電子部品が集約されている構成であるため、所定基板の第1板面側に作用する応力が最小限の応力となるように所定基板を取り扱うことにより、第2所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第2所定電子部品自体が破損することを防止できる。また、所定基板における第1板面側及び第2板面側の両方に第1所定電子部品が実装されている構成とすることにより、所定基板における第1所定電子部品の配置の自由度を高めることができる。

【0511】

特徴D3. 前記第1板面において前記第2板面における前記第1所定電子部品が搭載された領域の裏側の領域には、前記第2所定電子部品が搭載されていないことを特徴とする特徴D1又はD2に記載の遊技機。

【0512】

特徴D3によれば、第1板面において第2板面における第1所定電子部品が搭載された領域の裏側の領域に所定基板を歪ませる応力が作用した場合に、当該応力の影響を受けて第2所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第2所定電子部品自体が破損することを防止できる。

【0513】

特徴D4. 前記所定基板は、

前記第1所定電子部品の電極に電氣的に接続されている特定接続部（第2LEDドライバ326の電源端子348に接続されるパッド、GND端子349に接続されるパッド）と、

前記第2所定電子部品の電極（バイパスコンデンサ381の電極381a, 381b）に電氣的に接続されている所定接続部（第1パッド382a、第2パッド382b）と、を備えており、

前記所定接続部及び前記特定接続部は電氣的に接続されていることを特徴とする特徴D1乃至D3のいずれか1に記載の遊技機。

【0514】

特徴D4によれば、第2板面側に実装されている第1所定電子部品と電氣的に接続される第2所定電子部品を、当該第2板面とは逆側の第1板面側に配置することにより、第1板面側に第2所定電子部品を集約することができる。また、第2板面側に第2所定電子部品が実装されていない構成とすることができる。

【0515】

特徴D5. 前記所定基板は、

前記第1所定電子部品の電極に接続される特定接続部（第2LEDドライバ326の電

10

20

30

40

50

源端子 3 4 8 に接続されるパッド、GND 端子 3 4 9 に接続されるパッド) と、

前記第 2 所定電子部品の電極 (バイパスコンデンサ 3 8 1 の電極 3 8 1 a, 3 8 1 b) に接続される所定接続部 (第 1 パッド 3 8 2 a、第 2 パッド 3 8 2 b) と、

前記所定接続部及び前記特定接続部を電氣的に接続する所定配線パターン (第 2 配線パターン 3 8 6 b、第 4 配線パターン 3 8 6 d) と、
を備えており、

前記所定配線パターンは、前記第 1 板面において前記第 2 板面における前記第 1 所定電子部品が搭載された領域の裏側の領域の外で前記所定接続部と電氣的に接続されており、

前記第 1 板面において前記第 2 板面における前記第 1 所定電子部品が搭載された領域 (第 2 LED ドライバ 3 2 6 の搭載領域) の裏側の領域には、前記第 2 所定電子部品が搭載されていないことを特徴とする特徴 D 1 乃至 D 4 のいずれか 1 に記載の遊技機。 10

【0 5 1 6】

特徴 D 5 によれば、所定配線パターンを、第 1 板面において第 2 板面における第 1 所定電子部品が搭載された領域の裏側の領域の外まで引き延ばして所定接続部と電氣的に接続させることにより、当該裏側の領域に第 2 所定電子部品が配置されないようにすることができる。

【0 5 1 7】

特徴 D 6. 前記第 2 所定電子部品は、コンデンサ (第 1 の実施形態におけるバイパスコンデンサ 8 5, 9 7、第 2 の実施形態におけるバイパスコンデンサ 2 9 1、第 4 の実施形態におけるバイパスコンデンサ 3 8 1) 又は抵抗器 (第 1 の実施形態における小型チップ抵抗器 8 7, 1 0 1) であることを特徴とする特徴 D 1 乃至 D 5 のいずれか 1 に記載の遊技機。 20

【0 5 1 8】

特徴 D 6 によれば、上記特徴 D 1 の構成を備え、コンデンサ又は抵抗器は、所定基板の第 1 板面側に集約されており、第 2 板面側には実装されていない。このため、所定基板の第 1 板面側に作用する応力が最小限の応力となるように所定基板を取り扱うことにより、コンデンサ又は抵抗器と所定基板との接続箇所が破損することを防止できるとともに、コンデンサ又は抵抗器自体が破損することを防止できる。例えば、複数の所定基板が連結されている集合基板を分割して複数の所定基板を取り出す所定基板の製造方法において、コンデンサ又は抵抗器が実装されている第 1 板面が谷形状 (凹) となるように集合基板を割ることにより、コンデンサ又は抵抗器と所定基板との接続箇所に引張り応力が作用することを防止することができる。また、コンデンサ又は抵抗器と所定基板との接続箇所に作用し得る応力を低減することができる。これにより、集合基板の分割に際して、コンデンサ又は抵抗器と所定基板との接続箇所が破損することを防止できるとともに、コンデンサ又は抵抗器自体が破損することを防止できる。 30

【0 5 1 9】

特徴 D 7. 前記所定基板の外縁からの距離が所定の距離未満である所定外縁領域 (第 1 装飾基板 5 6 の外縁から 1 0 mm 未満の領域) には、前記第 2 所定電子部品が実装されていないことを特徴とする特徴 D 1 乃至 D 6 のいずれか 1 に記載の遊技機。 40

【0 5 2 0】

特徴 D 7 によれば、所定基板において、第 2 所定電子部品は所定外縁領域を避けて配置されている。このため、所定基板を取り扱う際に作業者の手が誤って第 2 所定電子部品に触れる等して第 2 所定電子部品と所定基板との接続箇所又は第 2 所定電子部品自体が破損してしまう可能性を低減することができる。また、複数枚の所定基板が含まれている集合基板を分割して複数枚の所定基板を取り出す所定基板の製造方法において、集合基板を分割する際に第 2 所定電子部品と所定基板との接続箇所に作用し得る応力を低減することができる。これにより、集合基板を分割する際に第 2 所定電子部品と所定基板との接続箇所が破損するこ 50

とを防止できるとともに、第2所定電子部品自体が破損することを防止できる。

【0521】

特徴D8．前記所定外縁領域に前記第1所定電子部品が実装されていることを特徴とする特徴D7に記載の遊技機。

【0522】

特徴D8によれば、上記特徴D7の構成を備え、所定外縁領域には第2所定電子部品が実装されていない構成において、当該所定外縁領域に第1所定電子部品を実装することにより、所定外縁領域に第2所定電子部品及び第1所定電子部品の両方が実装されていない構成と比較して、所定基板において第1所定電子部品を実装可能な領域の面積を広く確保することができる。

10

【0523】

特徴D9．前記所定基板には、当該所定基板を固定するための基板固定部（固定貫通孔56d～56g）が設けられており、

前記第2所定電子部品は、前記基板固定部からの距離が特定距離未満の固定部周辺領域（貫通孔周辺領域211a～211d）を避けて配置されていることを特徴とする特徴D1乃至D8のいずれか1に記載の遊技機。

【0524】

特徴D9によれば、第2所定電子部品が固定部周辺領域を避けて配置されていることにより、所定基板が固定される際に第2所定電子部品と所定基板との接続箇所作用し得る応力を低減することができるとともに、第2所定電子部品自体に作用し得る応力を低減することができる。

20

【0525】

特徴D10．前記固定部周辺領域に前記第1所定電子部品が実装されていることを特徴とする特徴D9に記載の遊技機。

【0526】

特徴D10によれば、上記特徴D9の構成を備え、固定部周辺領域には第2所定電子部品が実装されていない構成において、当該固定部周辺領域に第1所定電子部品を実装することにより、固定部周辺領域に第2所定電子部品及び第1所定電子部品の両方が実装されていない構成と比較して、所定基板において第1所定電子部品を実装可能な領域の面積を広く確保することができる。

30

【0527】

特徴D11．前記所定基板の前記第1板面において、前記所定基板の外縁からの距離が所定の距離未満である所定外縁領域（第1装飾基板56の外縁から10mm未満の領域）には、前記第2所定電子部品が実装されておらず、

前記基板固定部は、前記所定外縁領域に設けられていることを特徴とする特徴D9又はD10に記載の遊技機。

【0528】

特徴D11によれば、第2所定電子部品を配置できない所定外縁領域に固定部を配置することにより、所定基板において第2所定電子部品を実装可能な領域の面積を広く確保することができる。また、複数枚の所定基板が含まれている集合基板を分割して複数枚の所定基板を取り出す所定基板の製造方法において、集合基板を分割する際に第2所定電子部品と所定基板との接続箇所作用し得る応力を低減することができるとともに、第2所定電子部品自体に作用し得る応力を低減することができる。これにより、集合基板を分割する際に第2所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、第2所定電子部品自体が破損することを防止できる。固定部が外縁部に設けられていることにより、所定基板において第2所定電子部品が実装できない領域の面積を低減することができる。

40

【0529】

特徴D12．前記所定基板の前記第2板面側に前記第1所定電子部品として特定コンデンサ（第3の実施形態におけるバイパスコンデンサ352）が実装されており、前記所定

50

基板の前記第 1 板面側に前記第 2 所定電子部品として所定コンデンサ（第 3 の実施形態におけるバイパスコンデンサ 3 2 8）が実装されている構成、及び前記所定基板の前記第 2 板面側に前記第 1 所定電子部品として特定抵抗器（第 3 の実施形態におけるチップ抵抗器 3 3 6～3 4 6）が実装されており、前記所定基板の前記第 1 板面側に前記第 2 所定電子部品として所定抵抗器（第 3 の実施形態における小型チップ抵抗器 3 3 1～3 3 5）が実装されている構成のうち、少なくとも一方の構成を備えていることを特徴とする特徴 D 1 乃至 D 1 1 のいずれか 1 に記載の遊技機。

【0 5 3 0】

特徴 D 1 2 によれば、所定基板に第 1 所定電子部品である特定コンデンサと第 2 所定電子部品である所定コンデンサとが実装されている構成において、所定コンデンサを第 1 板面側に配置することにより、第 2 所定電子部品を第 1 板面側に集約させることができるとともに、第 2 板面側には第 2 所定電子部品が実装されていない状態とすることができる。また、所定基板に第 1 所定電子部品である特定抵抗器と第 2 所定電子部品である所定抵抗器とが実装されている構成において、所定抵抗器を第 1 板面側に配置することにより、第 2 所定電子部品を第 1 板面側に集約させることができるとともに、第 2 板面側には第 2 所定電子部品が実装されていない状態とすることができる。

10

【0 5 3 1】

なお、特徴 D 1～D 1 2 の構成に対して、特徴 A 1～A 1 4、特徴 B 1～B 1 2、特徴 C 1～C 1 2、特徴 D 1～D 1 2、特徴 E 1～E 6、特徴 F 1～F 1 5、特徴 G 1、特徴 H 1 のうちいずれか 1 又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

20

【0 5 3 2】

<特徴 E 群>

特徴 E 1. 所定基板（第 1 装飾基板 5 6）を備えた遊技機において、

前記所定基板には、第 1 所定電子部品（LED ドライバ 1 2 6、LED チップ 1 4 2）と、当該第 1 所定電子部品よりも小さい第 2 所定電子部品（バイパスコンデンサ 8 5、小型チップ抵抗器 8 7）と、が実装されており、

前記所定基板において前記第 1 所定電子部品の複数の電極（端子 1 5 1～1 6 2、第 1 電極 1 4 2 a、第 2 電極 1 4 2 b）が電気的に接続される複数の接続部（第 1 パッド 1 7 8 a、第 2 パッド 1 7 8 b）間にはレジストが設けられており、

30

前記所定基板において前記第 2 所定電子部品の複数の電極（第 1 電極 8 5 a、8 7 a、第 2 電極 8 5 b、8 7 b）が電気的に接続される複数の接続部（第 1 パッド 1 7 1 a、第 1 パッド 1 7 6 a、第 2 パッド 1 7 1 b、第 2 パッド 1 7 6 b）間には前記レジストが設けられておらず、

前記所定基板において前記第 1 所定電子部品が搭載された領域の周囲には、当該領域を区画する外形表示（外形シルク 2 1 3、2 1 5）が設けられており、

前記所定基板において前記第 2 所定電子部品が搭載された領域の周囲には、当該領域を区画する外形表示が設けられていないことを特徴とする遊技機。

【0 5 3 3】

特徴 E 1 によれば、第 1 所定電子部品及び第 2 所定電子部品を実装した後の目視確認において、第 1 所定電子部品の周囲に設けられた外形表示を利用して、第 1 所定電子部品の実装漏れが発生しているか否かを確認することができるとともに、第 1 所定電子部品の位置ずれが発生しているか否かを確認することができる。第 2 所定電子部品の周囲に外形表示を設けない構成とすることにより、当該第 2 所定電子部品が搭載される領域において所定基板とメタルマスクとの間に隙間が生じることを防止することができる。これにより、レジストが塗布されていない接続部の間に半田ペーストが回り込んで 2 つの接続部が電気的に接触してしまうことを防止できる。

40

【0 5 3 4】

特徴 E 2. 前記所定基板において、前記第 2 所定電子部品が搭載されている領域の外には、当該領域に搭載されている電子部品が前記第 2 所定電子部品であることを示す部品識

50

別表示（識別用シルク 2 1 7， 2 1 8）が設けられていることを特徴とする特徴 E 1 に記載の遊技機。

【0 5 3 5】

特徴 E 2 によれば、部品識別表示に基づいて所定基板に実装されている電子部品が第 2 所定電子部品であることを目視により確認可能とすることができる。また、上記特徴 E 1 の構成を備え、所定基板において第 2 所定電子部品が搭載された領域の周囲には当該領域を区画する外形表示が設けられていない構成において、部品識別表示に基づいて第 2 所定電子部品の実装の有無を確認可能とすることができる。

【0 5 3 6】

特徴 E 3．前記所定基板において前記第 1 所定電子部品が搭載されている領域の外には、当該領域に搭載されている電子部品が前記第 1 所定電子部品であることを示す第 1 部品識別表示（識別用シルク 2 1 4， 2 1 6）が設けられており、

前記所定基板において前記第 2 所定電子部品が搭載されている領域の外には、当該領域に搭載されている電子部品が前記第 2 所定電子部品であることを示す第 2 部品識別表示（識別用シルク 2 1 7， 2 1 8）が設けられており、

前記第 2 部品識別表示の文字サイズは、前記第 1 部品識別表示の文字サイズと同一であることを特徴とする特徴 E 1 又は E 2 に記載の遊技機。

【0 5 3 7】

特徴 E 3 によれば、第 1 部品識別表示に基づいて所定基板に実装されている電子部品が第 1 所定電子部品であることを目視により確認可能とするとともに、第 2 部品識別表示に基づいて所定基板に実装されている電子部品が第 2 所定電子部品であることを目視により確認可能とすることができる。また、上記特徴 E 1 の構成を備え、所定基板において第 2 所定電子部品が搭載された領域の周囲には当該領域を区画する外形表示が設けられていない構成において、部品識別表示に基づいて第 2 所定電子部品の実装の有無を確認可能とすることができる。

【0 5 3 8】

上記特徴 E 1 の構成を備え、第 2 所定電子部品は第 1 所定電子部品よりも小さい構成であるが、第 2 部品識別表示の文字サイズは、第 1 部品識別表示の文字サイズと同一である。このため、所定基板に実装されている電子部品が第 2 所定電子部品であることを目視により容易に確認可能とすることができる。

【0 5 3 9】

特徴 E 4．前記所定基板には、所定制御部品（第 1 の実施形態における L E D ドライバ 1 2 6、第 4 の実施形態における第 2 L E D ドライバ 3 2 6）が実装されており、

前記所定基板は、

前記第 2 所定電子部品の電極（バイパスコンデンサ 8 5 の第 2 電極 8 5 b、バイパスコンデンサ 3 8 1 の第 2 電極 3 8 1 b）に電氣的に接続される所定接続部（第 2 パッド 1 7 1 b， 3 8 2 b）と、

前記所定制御部品の所定の端子（電源端子 1 5 1， 3 4 8）に電氣的に接続される特定の接続部（電源端子 1 5 1 に電氣的に接続されるパッド、電源端子 3 4 8 に電氣的に接続されるパッド）と、

を備えており、

前記所定接続部及び前記特定の接続部は電氣的に接続されており、

前記所定の端子と当該第 2 所定電子部品との間に、前記所定制御部品以外の制御部品（I C）は配置されていないことを特徴とする特徴 E 1 乃至 E 3 のいずれか 1 に記載の遊技機。

【0 5 4 0】

特徴 E 4 によれば、所定制御部品の所定の端子におけるノイズ成分の影響を受けて他の制御部品が誤作動してしまうことを防止できる。

【0 5 4 1】

特徴 E 5．前記所定の端子と前記第 2 所定電子部品との間には、前記所定制御部品以外

10

20

30

40

50

の電子部品は配置されていないことを特徴とする特徴 E 4 に記載の遊技機。

【0542】

特徴 E 5 によれば、所定制御部品の所定の端子におけるノイズ成分の影響を受けて他の電子部品が誤作動してしまうことを防止できる。

【0543】

特徴 E 6. 前記第 2 所定電子部品は、コンデンサ（第 1 の実施形態におけるバイパスコンデンサ 85, 97、第 2 の実施形態におけるバイパスコンデンサ 291、第 4 の実施形態におけるバイパスコンデンサ 381）又は抵抗器（第 1 の実施形態における小型チップ抵抗器 87, 101）であることを特徴とする特徴 E 1 乃至 E 5 のいずれか 1 に記載の遊技機。

【0544】

特徴 E 6 によれば、上記特徴 E 1 の構成を備え、コンデンサ又は抵抗器が搭載される領域において所定基板とメタルマスクとの間に隙間が生じることを防止することができる。これにより、レジストが塗布されていない接続部の間に半田ペーストが回り込んで 2 つの接続部が電氣的に接触してしまうことを防止できる。

【0545】

なお、特徴 E 1 ～ E 6 の構成に対して、特徴 A 1 ～ A 14、特徴 B 1 ～ B 12、特徴 C 1 ～ C 12、特徴 D 1 ～ D 12、特徴 E 1 ～ E 6、特徴 F 1 ～ F 15、特徴 G 1、特徴 H 1 のうちいずれか 1 又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【0546】

<特徴 F 群>

特徴 F 1. 所定電子部品（第 1 の実施形態におけるバイパスコンデンサ 85, 97、小型チップ抵抗器 87, 101、第 4 の実施形態におけるバイパスコンデンサ 381）が実装されている所定基板（第 1 装飾基板 56、第 2 装飾基板 57、発光基板 301）を備えた遊技機において、

前記所定電子部品は、当該所定電子部品の厚みの方向に直交する第 1 方向（バイパスコンデンサ 85, 97, 381 の長手方向、小型チップ抵抗器 87, 101 の長手方向）の寸法が、当該所定電子部品の厚みの方向に直交する第 2 方向（バイパスコンデンサ 85, 97, 381 の短手方向、小型チップ抵抗器 87, 101 の短手方向）の寸法よりも大きい構成であり、

前記所定基板は、当該所定基板の板面に沿った所定方向（第 1 方向 DR1、長軸方向 LD, LDA）の寸法が、当該所定基板の板面に沿った方向であって前記所定方向に直交する方向である特定方向（第 2 方向 DR2、短軸方向 SD, SDA）の寸法よりも大きい構成であり、

前記所定電子部品は、当該所定電子部品の前記第 1 方向が前記所定基板の前記所定方向と平行になるようにして前記所定基板に実装されていることを特徴とする遊技機。

【0547】

特徴 F 1 によれば、所定電子部品の第 1 方向が所定基板の所定方向と平行になるようにして所定電子部品が所定基板に実装されている構成であるため、所定電子部品の第 1 方向が所定基板の所定方向と平行にならない態様で所定電子部品が所定基板に実装されている構成と比較して、所定基板に歪みが生じる場合に所定電子部品と所定基板との接続箇所には作用し得る応力を低減することができるとともに、所定電子部品自体に作用し得る応力を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できる。また、所定基板に歪みが生じる場合に所定電子部品自体に作用し得る応力を低減することにより、所定電子部品自体が破損することを防止できる。

【0548】

特徴 F 2. 前記所定基板は、前記所定電子部品よりも大きい特定電子部品（LED チップ 317, 324、チップ抵抗器 338, 345）を備えており、

前記特定電子部品は、当該特定電子部品の厚みの方向に直交する特定第 1 方向（LED

10

20

30

40

50

チップ 3 1 7, 3 2 4 の長手方向、チップ抵抗器 3 3 8, 3 4 5 の長手方向) の寸法が、当該特定電子部品の厚みの方向に直交する特定第 2 方向 (L E D チップ 3 1 7, 3 2 4 の短手方向、チップ抵抗器 3 3 8, 3 4 5 の短手方向) の寸法よりも大きい構成であり、

前記特定電子部品は、当該特定電子部品の前記特定第 1 方向が前記所定基板の前記所定方向と平行ではない態様で前記所定基板に実装されていることを特徴とする特徴 F 1 に記載の遊技機。

【0 5 4 9】

特徴 F 2 によれば、特定電子部品の特定第 1 方向が所定基板の所定方向に平行ではない態様で当該特定電子部品が所定基板に実装されている構成において、上記特徴 F 1 の構成を備え、所定電子部品は、当該所定電子部品の第 1 方向が所定基板の所定方向に平行となるようにして所定基板に実装されている。このため、所定基板に歪みが生じる場合に所定電子部品と所定基板との接続箇所作用し得る応力及び所定電子部品自体に作用し得る応力が低減されている構成において、所定基板における特定電子部品の実装の自由度を高めることができる。

【0 5 5 0】

特徴 F 3. 前記所定基板の外形は、矩形及び略矩形ではないことを特徴とする特徴 F 1 又は F 2 に記載の遊技機。

【0 5 5 1】

特徴 F 3 によれば、所定基板の外形が矩形及び略矩形ではない構成において、上記特徴 F 1 の構成を備え、所定電子部品は、当該所定電子部品の第 1 方向が所定基板の所定方向に平行となるようにして所定基板に実装されている。このため、所定電子部品の第 1 方向が所定基板の所定方向に直交している構成と比較して、所定基板に歪みが生じる場合に所定電子部品と所定基板との接続箇所作用し得る応力を低減することができるとともに、所定電子部品自体に作用し得る応力を低減することができる。

【0 5 5 2】

特徴 F 4. 前記所定電子部品は、コンデンサ (第 1 の実施形態におけるバイパスコンデンサ 8 5, 9 7、第 2 の実施形態におけるバイパスコンデンサ 2 9 1、第 4 の実施形態におけるバイパスコンデンサ 3 8 1) 又は抵抗器 (第 1 の実施形態における小型チップ抵抗器 8 7, 1 0 1) であることを特徴とする特徴 F 1 乃至 F 3 のいずれか 1 に記載の遊技機。

【0 5 5 3】

特徴 F 4 によれば、上記特徴 F 1 の構成を備え、コンデンサ又は抵抗器の第 1 方向が所定基板の所定方向と平行にならない態様でコンデンサ又は抵抗器が所定基板に実装されている構成と比較して、所定基板に歪みが生じる場合にコンデンサ又は抵抗器と所定基板との接続箇所作用し得る応力を低減することができるとともに、コンデンサ又は抵抗器自体に作用し得る応力を低減することができる。所定基板に歪みが生じる場合にコンデンサ又は抵抗器と所定基板との接続箇所作用し得る応力を低減することにより、コンデンサ又は抵抗器と所定基板との接続箇所が破損することを防止できる。また、所定基板に歪みが生じる場合にコンデンサ又は抵抗器自体に作用し得る応力を低減することにより、コンデンサ又は抵抗器自体が破損することを防止できる。

【0 5 5 4】

特徴 F 5. 前記所定基板は、

前記所定電子部品の電極 (第 1 電極 8 5 a, 8 7 a, 2 9 1 a, 3 8 1 a、第 2 電極 8 5 b, 8 7 b, 2 9 1 b, 3 8 1 b) が電氣的に接続される所定接続部 (第 1 パッド 1 7 1 a, 1 7 6 a, 2 9 3 a, 3 8 2 a、第 2 パッド 1 7 1 b, 1 7 6 b, 2 9 3 b, 3 8 2 b) と、

前記所定接続部から引き出されている所定配線パターン (第 1 配線パターン 1 7 2 a, 1 8 1 a, 2 9 4 a, 3 8 6 a、第 2 配線パターン 1 7 2 b, 2 9 4 b, 3 8 6 b、第 2 配線パターン 1 8 1 b、第 3 配線パターン 1 7 2 c, 2 9 4 c, 3 8 6 c、第 4 配線パターン 1 7 2 d, 2 9 4 d, 3 8 6 d) と、

10

20

30

40

50

を備えており、

前記所定配線パターンの前記所定接続部からの引き出し方向は、前記第1方向に直交する方向又は略直交する方向であることを特徴とする特徴F1乃至F4のいずれか1に記載の遊技機。

【0555】

特徴F5によれば、所定配線パターンは第1方向に直交する方向又は略直交する方向に延びている。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体作用し得る応力の最大値を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、所定電子部品自体が破損することを防止できる。

10

【0556】

特徴F6. 前記所定接続部及び前記所定配線パターンは、前記所定基板における一方側の板面である所定実装面（第1装飾基板56の第1実装面84）に設けられており、

前記所定配線パターンは、前記所定実装面において直線状に延びる配線パターンであることを特徴とする特徴F5に記載の遊技機。

【0557】

特徴F6によれば、所定配線パターンは所定実装面において直線状に延びている。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体作用し得る応力の最大値を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、所定電子部品自体が破損することを防止できる。

20

【0558】

特徴F7. 前記所定基板は、前記所定実装面から前記所定基板の厚みの方向に延びる非貫通の所定ビアホール（ビアホール174、175）又は前記所定基板を厚みの方向に貫通する所定スルーホール（第1スルーホール383、第2スルーホール384）を備えており、

前記所定配線パターンは、前記所定実装面において前記所定接続部と前記所定ビアホール又は前記所定スルーホールとを電気的に接続する直線状の配線パターンであることを特徴とする特徴F6に記載の遊技機。

30

【0559】

特徴F7によれば、所定基板に所定ビアホール又は所定スルーホールを設け、所定配線パターンを直線状の配線パターンとすることにより、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体作用し得る応力の最大値を低減することができる。

【0560】

特徴F8. 前記所定電子部品は、第1所定電極（第1電極85a、87a、291a、381a）及び第2所定電極（第2電極85b、87b、291b、381b）を備えており、

40

前記所定基板は、

前記第1所定電極が電気的に接続される第1所定接続部（第1パッド171a、176a、293a、382a）と、

前記第1所定接続部に電気的に接続されている第1所定配線パターン（第1配線パターン172a、181a、294a、386a、第2配線パターン172b、294b、386b）と、

前記第2所定電極が電気的に接続される第2所定接続部（第2パッド171b、176b、293b、382b）と、

前記第2所定接続部に電気的に接続されている第2所定配線パターン（第2配線パターン181b、第3配線パターン172c、294c、386c、第4配線パターン172

50

d, 294d, 386d)と、
を備えており、

前記第1所定配線パターンの前記第1所定接続部からの引き出し方向及び前記第2所定配線パターンの前記第2所定接続部からの引き出し方向は、前記所定電子部品の前記第1方向に直交する方向又は略直交する方向であることを特徴とする特徴F1乃至F7のいずれか1に記載の遊技機。

【0561】

特徴F8によれば、第1所定配線パターンの第1所定接続部からの引き出し方向及び第2所定配線パターン第2所定接続部からの引き出し方向は、第1方向に直交する方向又は略直交する方向である。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、所定電子部品自体が破損することを防止できる。

【0562】

特徴F9. 前記第1所定接続部の中心から見て前記第1所定配線パターンが引き出されている当該第1所定接続部の辺が存在する方向は、前記第2所定接続部の中心から見て前記第2所定配線パターンが引き出されている当該第2所定接続部の辺が存在する方向と同一の方向であることを特徴とする特徴F8に記載の遊技機。

【0563】

特徴F9によれば、リフロー工程の加熱初期段階における第1所定接続部及び第2所定接続部内の温度分布を揃えることができるとともに、第1所定接続部及び第2所定接続部の上に塗布された半田ペーストが溶融する態様を揃えることができる。これにより、所定基板の法線方向を回転軸として所定電子部品が回転することを防止できるとともに、所定電子部品が1つの接続部(第1所定接続部又は第2所定接続部)の上に1つの電極(第1所定電極又は第2所定電極)のみで立ち上がる所謂チップ立ちが発生することを防止できる。よって、第1所定電極と第1所定接続部との電気的な接続面積を確保することができるとともに、第2所定電極と第2所定接続部との電気的な接続面積を確保することができる。

【0564】

特徴F10. 前記所定電子部品は、一对の電極として、前記第1所定電極及び前記第2所定電極を備えていることを特徴とする特徴F8又はF9に記載の遊技機。

【0565】

特徴F10によれば、上記特徴F8の構成を備え、第1所定接続部の中心から見て第1所定配線パターン第1所定接続部からの引き出し位置が存在する方向は、第2所定接続部の中心から見て第2所定配線パターン第2所定接続部からの引き出し位置が存在する方向と同一の方向であるため、リフロー工程の加熱初期段階における一对の第1所定接続部及び第2所定接続部内の温度分布を揃えることができるとともに、当該一对の第1所定接続部及び第2所定接続部の上に塗布された半田ペーストが溶融する態様を揃えることができる。これにより、所定基板の法線方向を回転軸として所定電子部品が回転することを防止できるとともに、所定電子部品が1つの接続部(第1所定接続部又は第2所定接続部)の上に1つの電極(第1所定電極又は第2所定電極)のみで立ち上がる所謂チップ立ちが発生することを防止できる。よって、第1所定電極と第1所定接続部との電気的な接続面積を確保することができるとともに、第2所定電極と第2所定接続部との電気的な接続面積を確保することができる。

【0566】

特徴F11. 前記第1所定接続部は、前記第1所定配線パターンを介して当該第1所定接続部よりも面積の広い第1金属領域(GNDプレーン層93)に電気的に接続されており、

前記第2所定接続部は、前記第2所定配線パターンを介して当該第2所定接続部よりも

面積の広い第 2 金属領域（電源プレーン層 9 4）に電氣的に接続されていることを特徴とする特徴 F 8 乃至 F 1 0 のいずれか 1 に記載の遊技機。

【0 5 6 7】

特徴 F 1 1 によれば、所定接続部（第 1 所定接続部又は第 2 所定接続部）において面積の広い金属領域（第 1 金属領域又は第 2 金属領域）に電氣的に接続されている所定配線パターン（第 1 所定配線パターン又は第 2 所定配線パターン）の引き出し部が存在する辺はリフロー工程の加熱初期段階において温度上昇が遅れ易いが、第 1 所定接続部の中心から見て加熱初期段階にて温度上昇が遅れやすい辺が存在している方向は、第 2 所定接続部の中心から見て加熱初期段階にて温度上昇が遅れやすい辺が存在している方向と同一の方向である。これにより、当該加熱初期段階における第 1 所定接続部及び第 2 所定接続部内の温度分布を揃えることができる。

10

【0 5 6 8】

特徴 F 1 2．前記第 1 所定接続部から引き出されている配線パターンは、前記第 1 所定配線パターンのみであり、

前記第 2 所定接続部から引き出されている配線パターンは、前記第 2 所定配線パターンのみであることを特徴とする特徴 F 8 乃至 F 1 1 のいずれか 1 に記載の遊技機。

【0 5 6 9】

特徴 F 1 2 によれば、上記特徴 F 8 の構成を備え、第 1 所定配線パターンの第 1 所定接続部からの引き出し方向及び第 2 所定配線パターンの第 2 所定接続部からの引き出し方向が第 1 方向に直交する方向又は略直交する方向である構成において、第 1 所定接続部から引き出されている配線パターンは、第 1 所定配線パターンのみであり、第 2 所定接続部から引き出されている配線パターンは、第 2 所定配線パターンのみである。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。

20

【0 5 7 0】

特徴 F 1 3．前記所定基板は、

前記第 1 所定接続部から引き出されている第 3 所定配線パターン（第 2 配線パターン 1 7 2 b, 2 9 4 b, 3 8 6 b）と、

前記第 2 所定接続部から引き出されている第 4 所定配線パターン（第 4 配線パターン 1 7 2 d, 2 9 4 d, 3 8 6 d）と、
を備えており、

30

前記第 3 所定配線パターンの前記第 1 所定接続部からの引き出し方向及び前記第 4 所定配線パターンの前記第 2 所定接続部からの引き出し方向は、前記所定電子部品の前記第 1 方向に直交する方向又は略直交する方向であることを特徴とする特徴 F 8 乃至 F 1 1 のいずれか 1 に記載の遊技機。

【0 5 7 1】

特徴 F 1 3 によれば、第 1 所定配線パターン、第 2 所定配線パターン、第 3 所定配線パターン及び第 4 所定配線パターンは、第 1 方向に直交する方向又は略直交する方向に延びている。このため、所定基板に歪みが生じる場合において、所定電子部品と所定基板との接続箇所作用し得る応力の最大値を低減することができるとともに、所定電子部品自体に作用し得る応力の最大値を低減することができる。これにより、所定電子部品と所定基板との接続箇所が破損することを防止できるとともに、所定電子部品自体が破損することを防止できる。

40

【0 5 7 2】

特徴 F 1 4．前記第 1 所定接続部の中心から見て前記第 1 所定配線パターンが引き出されている当該第 1 所定接続部の辺が存在する方向は、前記第 2 所定接続部の中心から見て前記第 2 所定配線パターンが引き出されている当該第 2 所定接続部の辺が存在する方向と同一の方向であり、

前記第 1 所定接続部の中心から見て前記第 3 所定配線パターンが引き出されている当該

50

第 1 所定接続部の辺が存在する方向は、前記第 2 所定接続部の中心から見て前記第 4 所定配線パターンが引き出されている当該第 2 所定接続部の辺が存在する方向と同一の方向であることを特徴とする特徴 F 1 3 に記載の遊技機。

【0573】

特徴 F 1 4 によれば、リフロー工程の加熱初期段階における一对の第 1 所定接続部及び第 2 所定接続部内の温度分布を揃えることができるとともに、これら第 1 所定接続部及び第 2 所定接続部の上に塗布された半田ペーストが溶融する態様を揃えることができる。これにより、所定基板の法線方向を回転軸として所定電子部品が回転することを防止できるとともに、所定電子部品が一方の所定接続部の上に一方の所定電極のみで立ち上がる所謂チップ立ちが発生することを防止できる。よって、所定電極と所定接続部との電氣的な接続面積を確保することができる。

10

【0574】

特徴 F 1 5. 前記第 1 所定接続部は、前記所定配線パターンを介して当該第 1 所定接続部よりも面積の広い第 1 金属領域（GND プレーン層 9 3）に電氣的に接続されており、

前記第 3 所定配線パターンは、前記第 1 所定接続部よりも面積の広い金属領域には電氣的に接続されておらず、

前記第 2 所定接続部は、前記所定配線パターンを介して当該第 2 所定接続部よりも面積の広い第 2 金属領域（電源プレーン層 9 4）に電氣的に接続されており、

前記第 4 所定配線パターンは、前記第 2 所定接続部よりも面積の広い金属領域には電氣的に接続されていないことを特徴とする特徴 F 1 3 又は F 1 4 に記載の遊技機。

20

【0575】

特徴 F 1 5 によれば、所定接続部（第 1 所定接続部又は第 2 所定接続部）において面積の広い金属領域（第 1 金属領域又は第 2 金属領域）に電氣的に接続されている所定配線パターン（第 1 所定配線パターン又は第 2 所定配線パターン）の引き出し部が存在する辺はリフロー工程の加熱初期段階において温度上昇が遅れ易いが、第 1 所定接続部の中心から見て加熱初期段階にて温度上昇が遅れやすい辺が存在している方向は、第 2 所定接続部の中心から見て加熱初期段階にて温度上昇が遅れやすい辺が存在している方向と同一の方向である。また、第 1 所定接続部の中心から見て当該第 1 所定接続部から面積の広い金属領域に電氣的に接続されていない第 3 所定配線パターンが引き出されている辺が存在している方向は、第 2 所定接続部の中心から見て当該第 2 所定接続部から面積の広い金属領域に電氣的に接続されていない第 4 所定配線パターンが引き出されている辺が存在している方向と同一の方向である。このため、当該加熱初期段階における第 1 所定接続部及び第 2 所定接続部内の温度分布を揃えることができる。

30

【0576】

なお、特徴 F 1 ～ F 1 5 の構成に対して、特徴 A 1 ～ A 1 4、特徴 B 1 ～ B 1 2、特徴 C 1 ～ C 1 2、特徴 D 1 ～ D 1 2、特徴 E 1 ～ E 6、特徴 F 1 ～ F 1 5、特徴 G 1、特徴 H 1 のうちいずれか 1 又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【0577】

<特徴 G 群>

40

特徴 G 1. 所定制御部品（第 1 の実施形態における LED ドライバ 1 2 6、第 4 の実施形態における第 2 LED ドライバ 3 2 6）及び所定コンデンサ（第 1 の実施形態におけるバイパスコンデンサ 8 5、第 4 の実施形態におけるバイパスコンデンサ 3 8 1）が実装されている所定基板（第 1 装飾基板 5 6、発光基板 3 0 1）を備えた遊技機において、

前記所定基板は、前記所定制御部品の所定の端子（電源端子 1 5 1、3 4 8）に当該所定制御部品の駆動電源を供給する電源供給配線パターン（第 3 配線パターン 1 7 2 c、3 8 6 c、第 4 配線パターン 1 7 2 d、3 8 6 d）を備えており、

前記所定コンデンサは、前記電源供給配線パターン及びグランド（GND プレーン層 9 3）に電氣的に接続されており、

前記所定の端子と当該所定コンデンサとの間には、前記所定制御部品以外の制御部品（

50

I C) は配置されていないことを特徴とする遊技機。

【0578】

特徴G1. 所定制御部品の所定の端子に供給される駆動電源のノイズ成分を所定コンデンサに吸収させることにより、所定制御部品が当該ノイズ成分の影響を受けて誤作動してしまうことを防止できる。また、所定制御部品から発生したノイズ成分を所定コンデンサに吸収させることにより、当該ノイズ成分の影響を受けて他の電子部品が誤作動してしまうことを防止できる。

【0579】

なお、特徴G1の構成に対して、特徴A1～A14、特徴B1～B12、特徴C1～C12、特徴D1～D12、特徴E1～E6、特徴F1～F15、特徴G1、特徴H1のうちいずれか1又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【0580】

<特徴H群>

特徴H1. 所定基板(第1装飾基板56)を備えた遊技機において、

前記所定基板には、第1所定電子部品(第1の実施形態におけるLEDドライバ126、LEDチップ142)と、当該第1所定電子部品よりも小さい第2所定電子部品(第1の実施形態におけるバイパスコンデンサ85、小型チップ抵抗器87)と、が実装されており、

前記所定基板において前記第1所定電子部品が搭載された領域の周囲には、当該領域を区画する外形表示(外形シルク213, 215)が設けられており、

前記所定基板において前記第2所定電子部品が搭載された領域の周囲には、当該領域を区画する外形表示が設けられていないことを特徴とする遊技機。

【0581】

特徴H1によれば、第1所定電子部品及び第2所定電子部品を実装した後の目視確認において、第1所定電子部品の周囲に設けられている外形表示を利用して、第1所定電子部品の実装漏れが発生しているか否かを確認することができるとともに、第1所定電子部品の位置ずれが発生しているか否かを確認することができる。第2所定電子部品は第1所定電子部品よりも小さい構成において、第2所定電子部品の周囲に外形表示を設けないことにより、当該目視確認において、実際には所定電子部品の実装漏れが発生しているにも関わらず外形表示のみを見て所定電子部品が実装されていると作業者が誤って認識してしまうことを防止できる。

【0582】

なお、特徴H1の構成に対して、特徴A1～A14、特徴B1～B12、特徴C1～C12、特徴D1～D12、特徴E1～E6、特徴F1～F15、特徴G1、特徴H1のうちいずれか1又は複数の構成を適用してもよい。これにより、その組み合わせた構成による相乗的な効果を奏することが可能となる。

【0583】

上記特徴A群、上記特徴B群、上記特徴C群、上記特徴D群、上記特徴E群、上記特徴F群、上記特徴G群及び上記特徴H群に係る発明によれば、以下の課題を解決することが可能である。

【0584】

遊技機的一种として、パチンコ機やスロットマシン等が知られている。これらの遊技機では、所定の抽選条件が成立したことに基づいて抽選が行われ、当該抽選の結果に応じて遊技者に特典が付与される構成が知られている。また、当該抽選の結果を遊技者に予測させたり、認識させたりするための演出が行われる構成が一般的である。これらの遊技機は、遊技を進行させるための電子部品や演出を実行するための電子部品が搭載されている基板を備えている。

【0585】

パチンコ機について具体的には、例えば遊技領域に設けられた入球部に遊技球が入球し

10

20

30

40

50

たことに基づいて抽選が行われ、表示装置の表示面にて絵柄の変動表示が行われ、抽選にて当選結果となった場合には表示面にて特定絵柄の組み合わせ等が最終停止表示され、遊技者にとって有利な特別遊技状態に移行する構成等が知られている。そして、特別遊技状態に移行した場合には、例えば遊技領域に設けられた入球装置等の開閉が開始され、当該入球装置への入球に基づき遊技球の払出等が行われるようになっている。

【0586】

ここで、上記例示等のような遊技機においては、電子部品を基板に好適に実装する必要がある、この点について未だ改良の余地がある。

【0587】

以下に、以上の各特徴を適用し得る又は各特徴に適用される遊技機の基本構成を示す。

10

【0588】

パチンコ遊技機：遊技者が操作する操作手段と、その操作手段の操作に基づいて遊技球を発射する遊技球発射手段と、その発射された遊技球を所定の遊技領域に導く球通路と、遊技領域内に配置された各遊技部品とを備え、それら各遊技部品のうち所定の通過部を遊技球が通過した場合に遊技者に特典を付与する遊技機。

【0589】

スロットマシン等の回胴式遊技機：複数の絵柄を可変表示させる絵柄表示装置を備え、始動操作手段の操作に起因して前記複数の絵柄の可変表示が開始され、停止操作手段の操作に起因して又は所定時間経過することにより前記複数の絵柄の可変表示が停止され、その停止後の絵柄に応じて遊技者に特典を付与する遊技機。

20

【符号の説明】

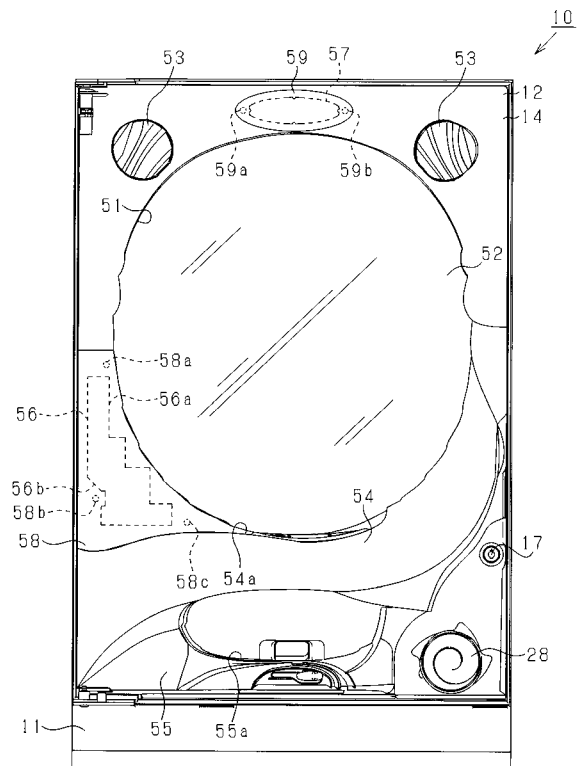
【0590】

10…パチンコ機、56…第1装飾基板、56d～56g…固定貫通孔、57…第2装飾基板、84…第1実装面、85…バイパスコンデンサ、85a…第1電極、85b…第2電極、87…小型チップ抵抗器、87a…第1電極、87b…第2電極、93…GNDプレーン層、94…電源プレーン層、95…第2実装面、97…バイパスコンデンサ、101…小型チップ抵抗器、111, 112…コネクタ、126…LEDドライバ、142…LEDチップ、142a…第1電極、142b…第2電極、151…電源端子、152, 153…端子、154…GND端子、155～162…端子、171a…第1パッド、171b…第2パッド、172a…第1配線パターン、172b…第2配線パターン、172c…第3配線パターン、172d…第4配線パターン、174, 175…ビアホール、176a…第1パッド、176b…第2パッド、178a…第1パッド、178b…第2パッド、181a…第1配線パターン、181b…第2配線パターン、203, 204…コネクタ裏側対応領域、211a～211d…貫通孔周辺領域、213…外形シルク、214…識別用シルク、215…外形シルク、216～218…識別用シルク、291…バイパスコンデンサ、291a…第1電極、291b…第2電極、293a…第1パッド、293b…第2パッド、294a…第1配線パターン、294b…第2配線パターン、294c…第3配線パターン、294d…第4配線パターン、301…発光基板、302…第1発光面、303…第2発光面、310…LEDチップ、315～325…LEDチップ、326…第2LEDドライバ、327…コネクタ、328…バイパスコンデンサ、331～335…小型チップ抵抗器、336～346…チップ抵抗器、348…電源端子、349…GND端子、352…バイパスコンデンサ、353, 354…ドライバ裏側対応領域、355, 361～371…LED裏側対応領域、381…バイパスコンデンサ、381a…第1電極、381b…第2電極、382a…第1パッド、382b…第2パッド、383…第1スルーホール、384…第2スルーホール、386a…第1配線パターン、386b…第2配線パターン、386c…第3配線パターン、386d…第4配線パターン、DR1…第1方向、DR2…第2方向、LD, LDA…長軸方向、SD, SDA…短軸方向。

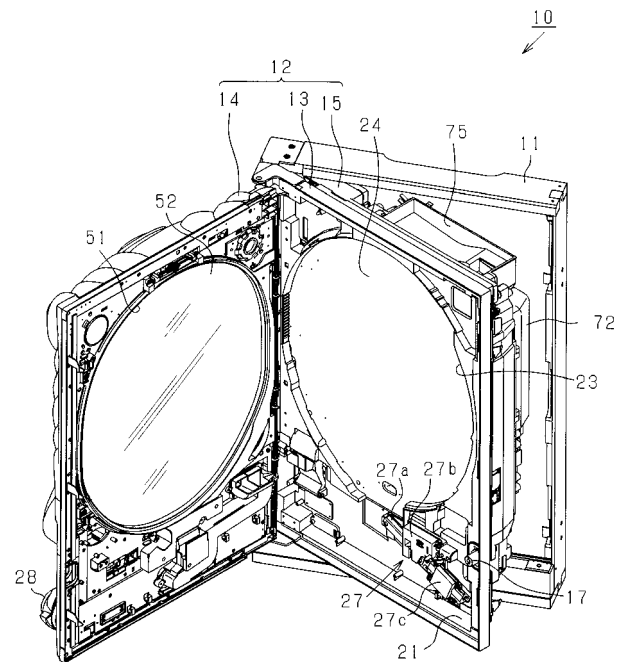
30

40

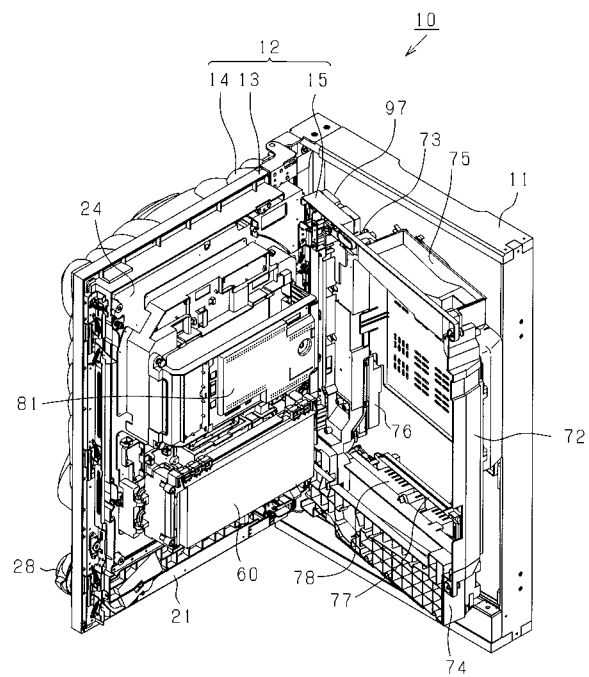
【図 1】



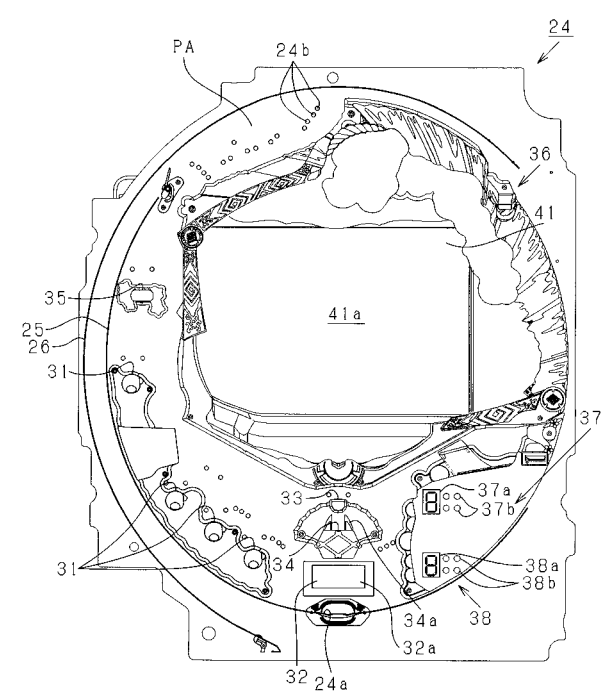
【図 2】



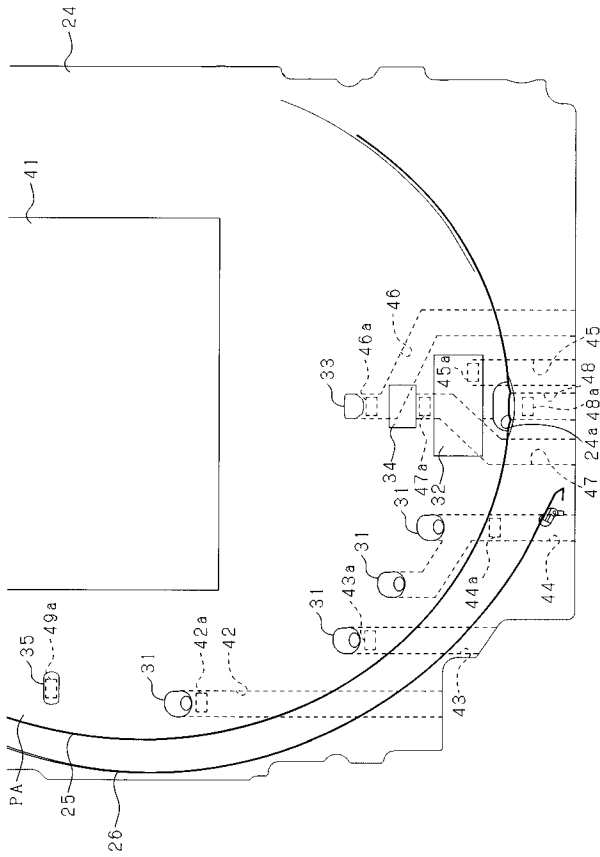
【図 3】



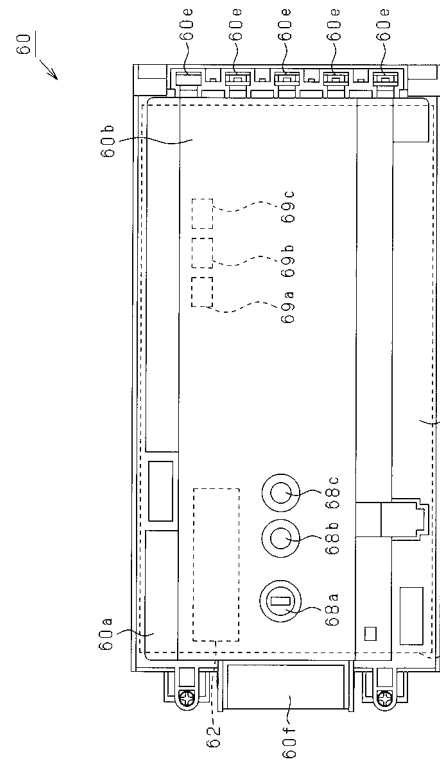
【図 4】



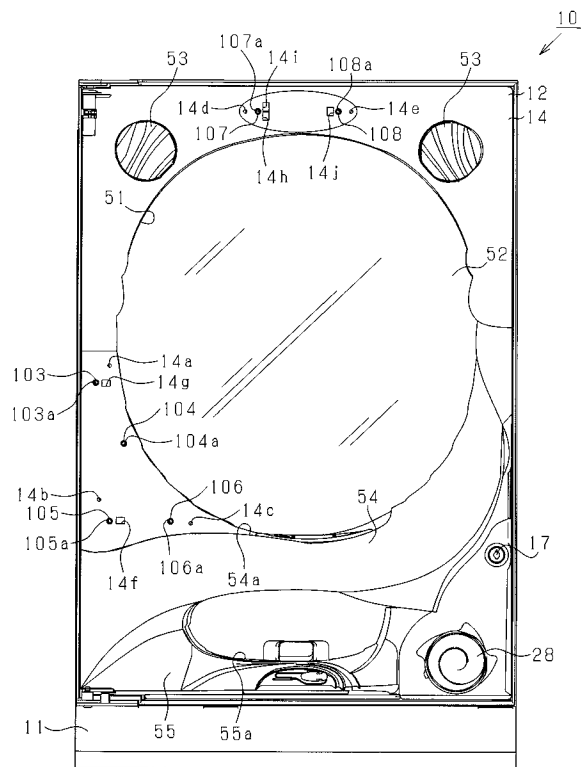
【図 5】



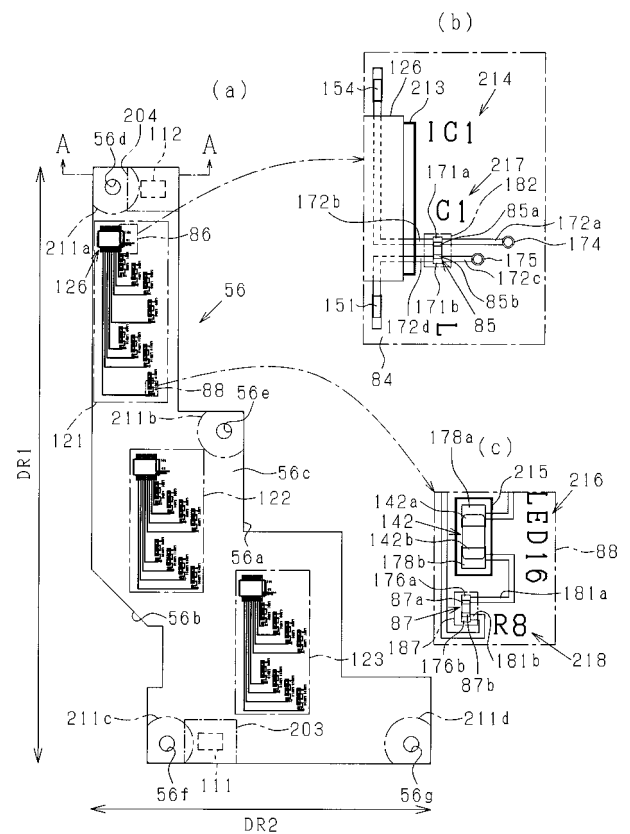
【図 6】



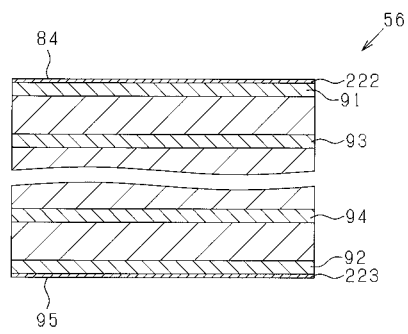
【図 7】



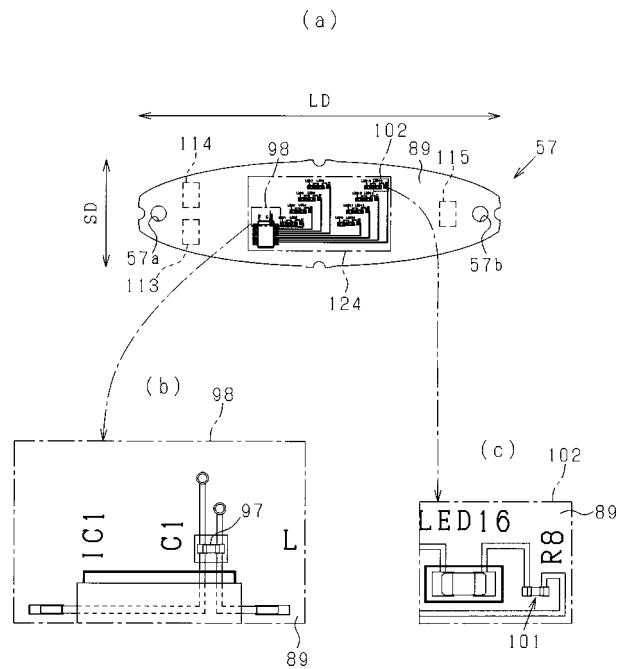
【図 8】



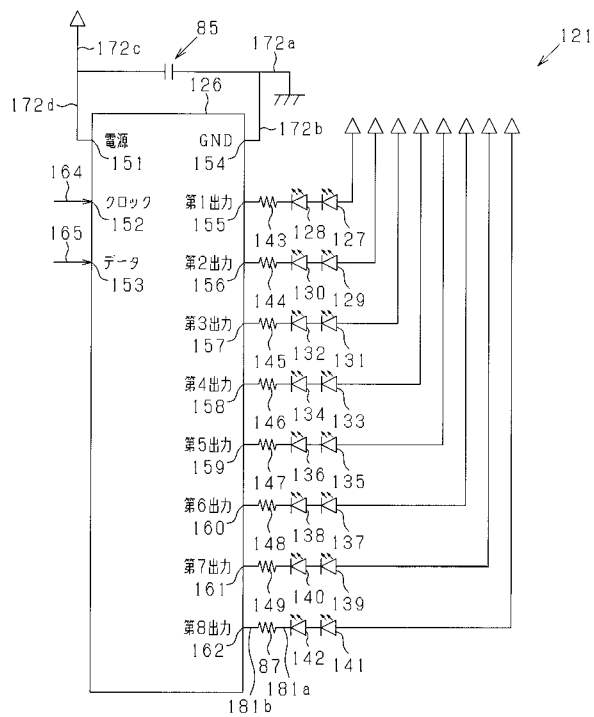
【図 9】



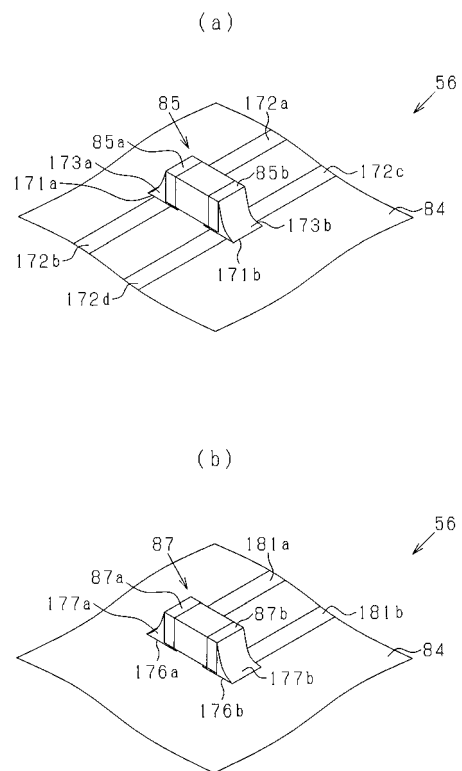
【図 10】



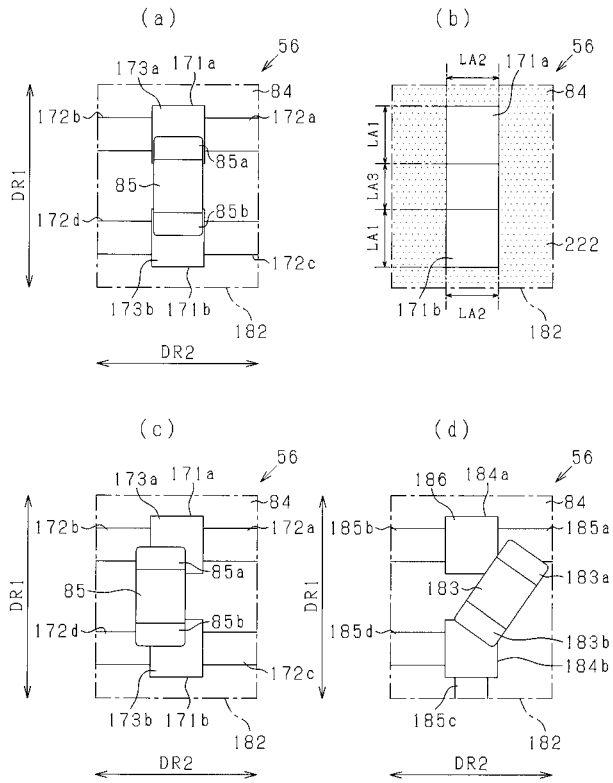
【図 11】



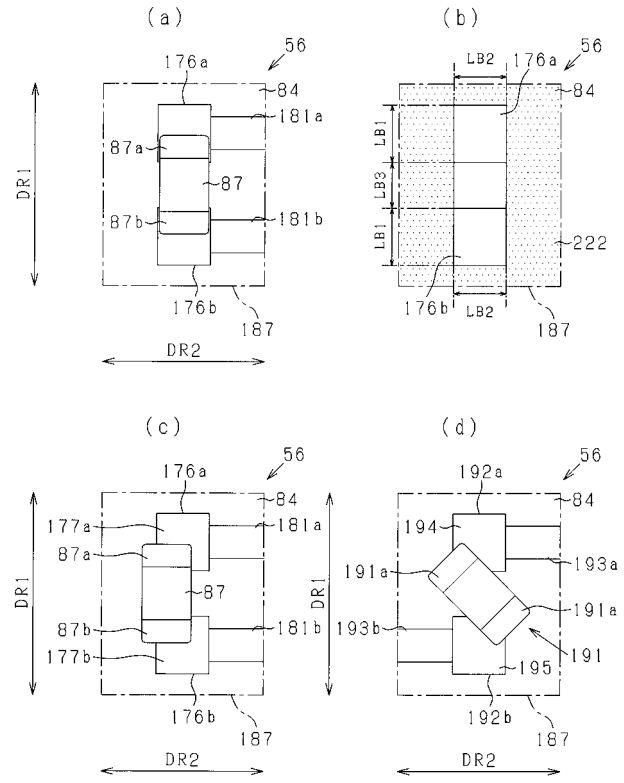
【図 12】



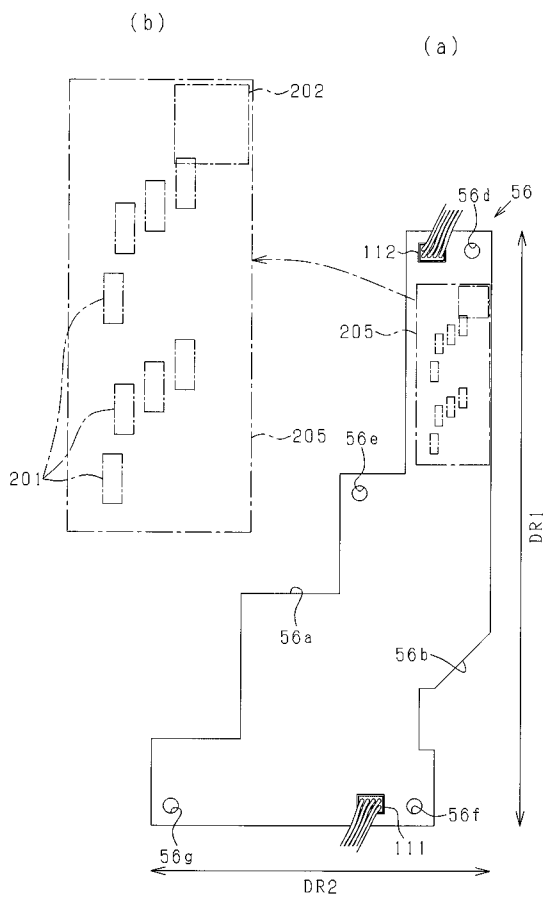
【図 13】



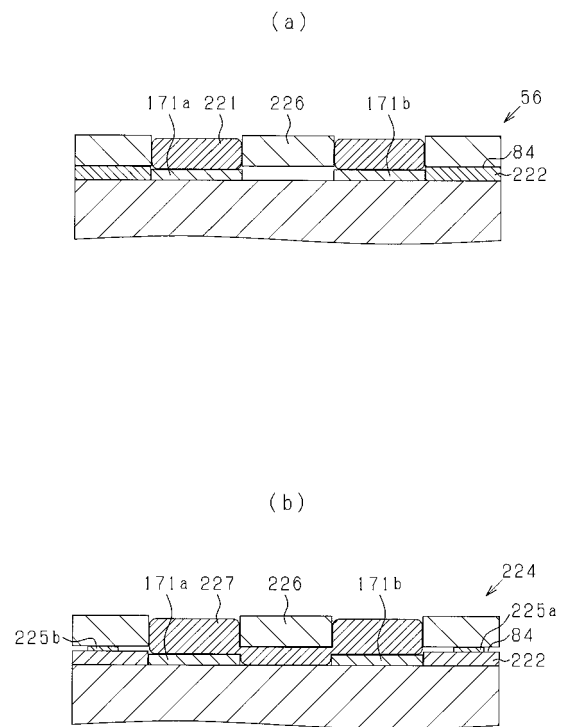
【図 14】



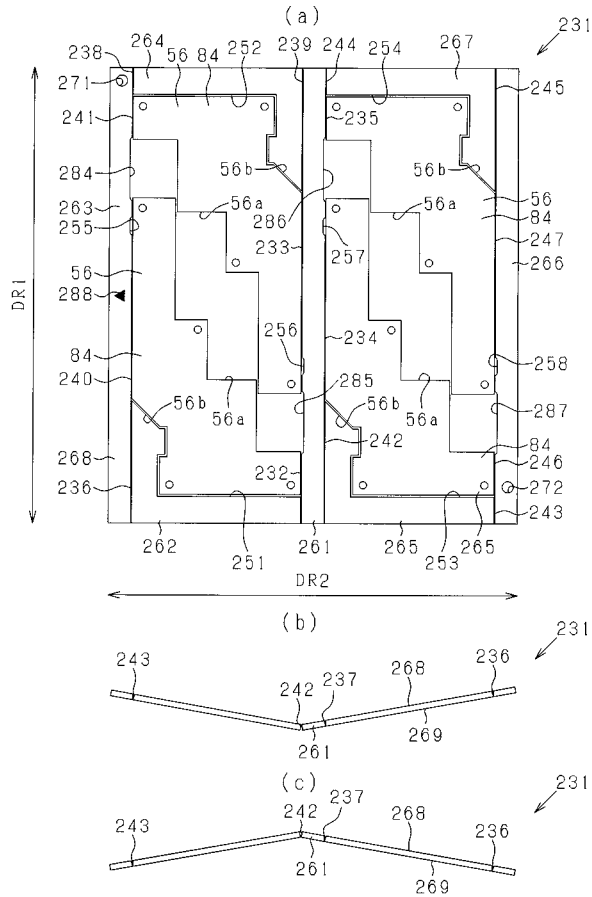
【図 15】



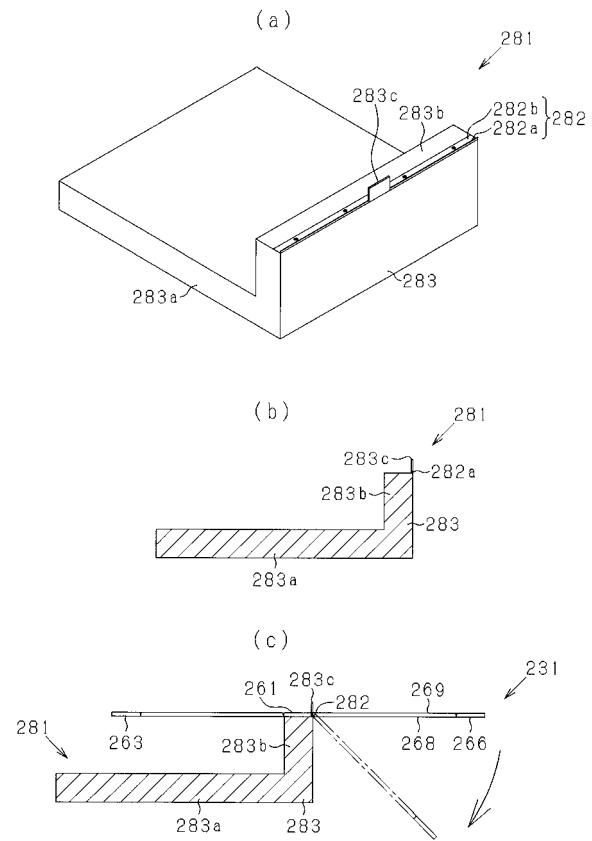
【図 16】



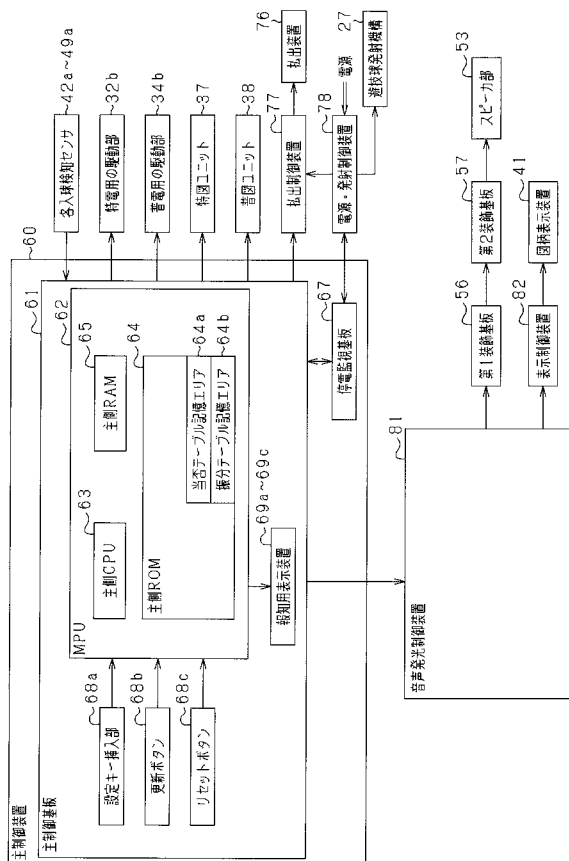
【図 17】



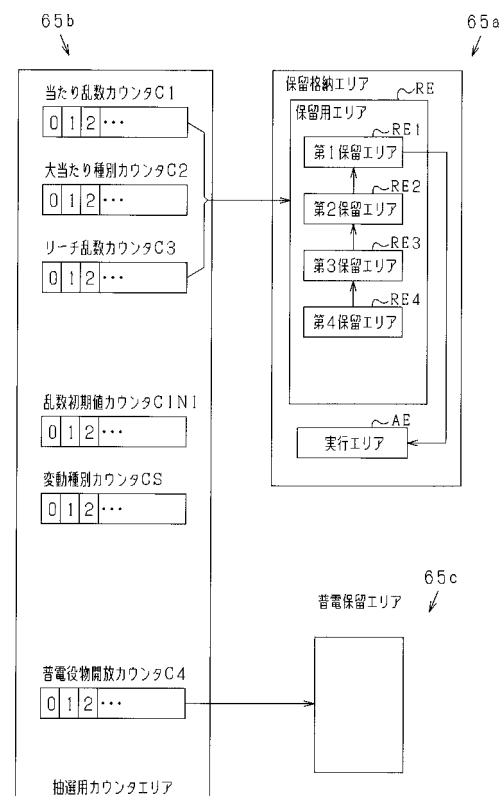
【図 18】



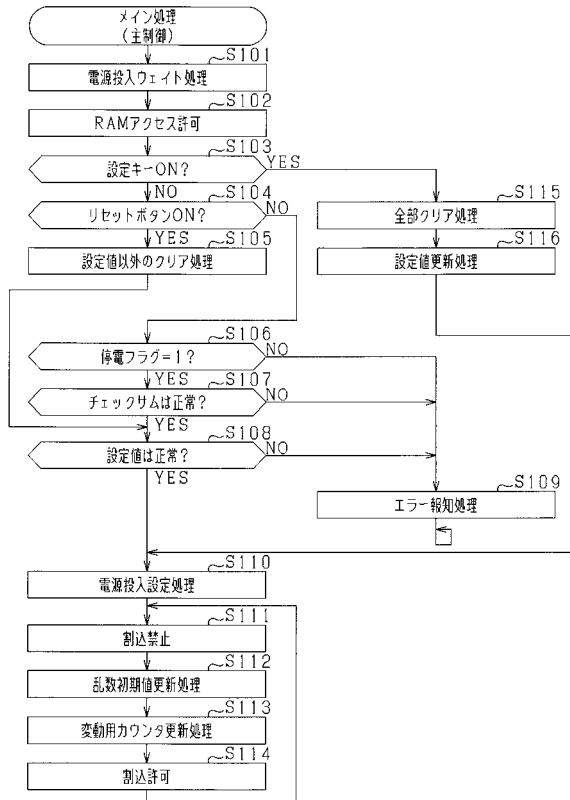
【図 19】



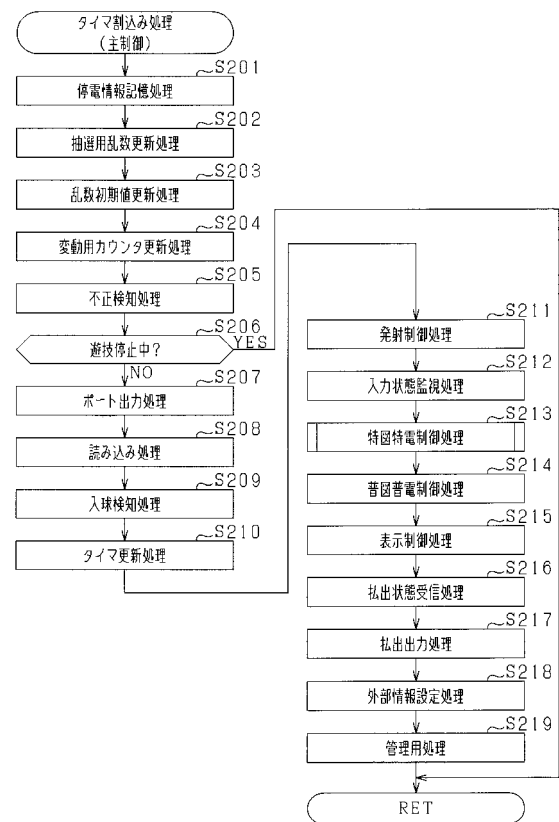
【図 20】



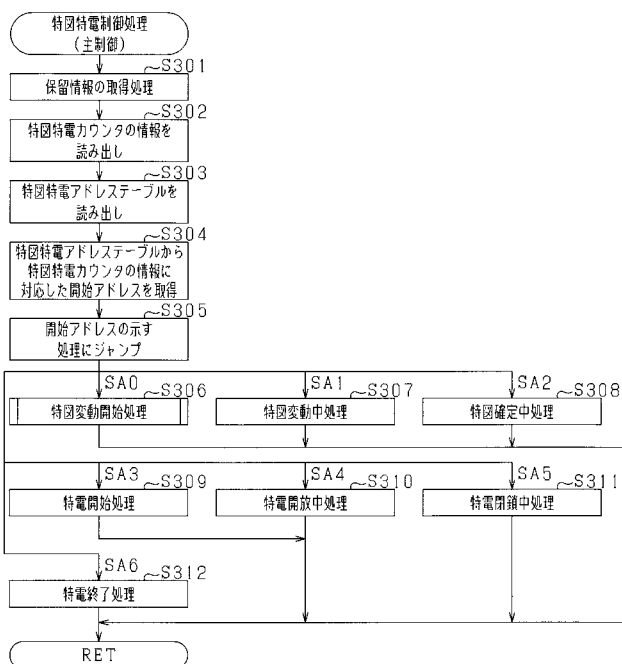
【図 2 1】



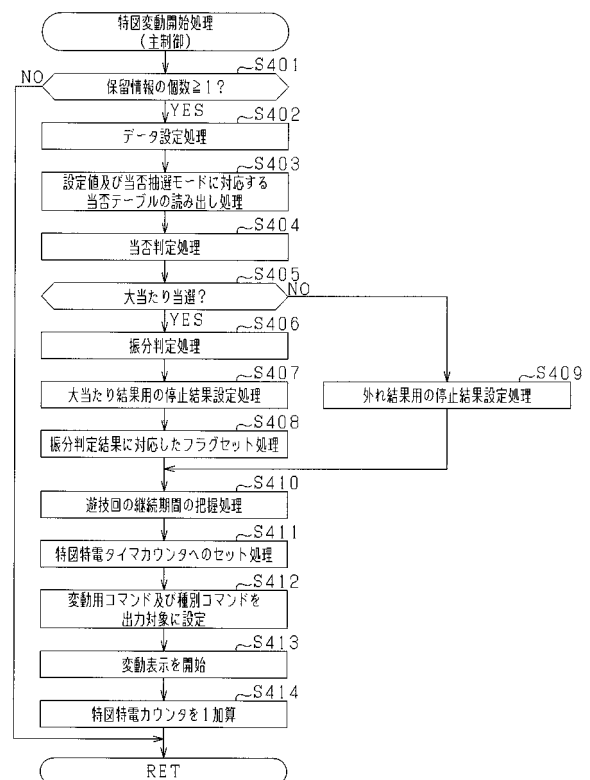
【図 2 2】



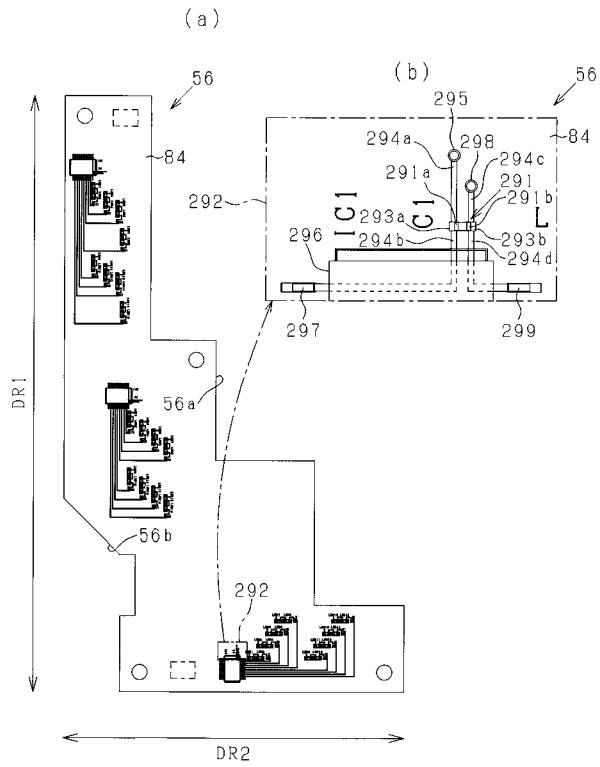
【図 2 3】



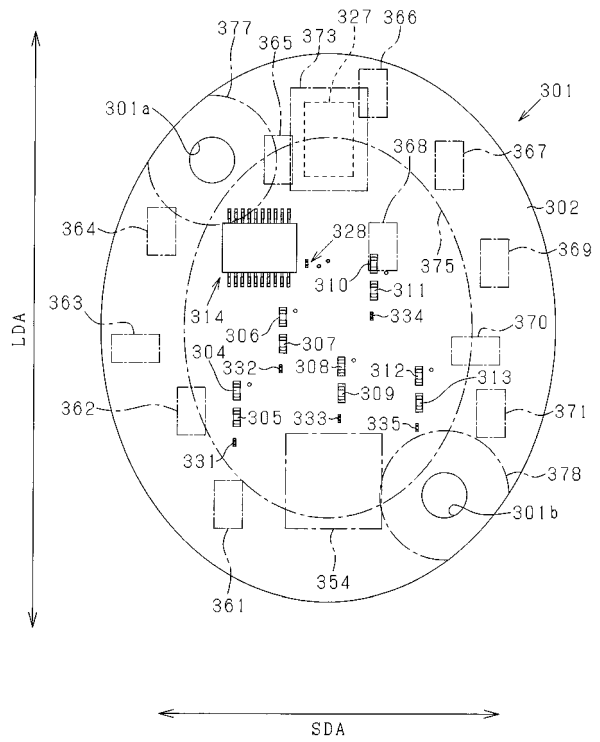
【図 2 4】



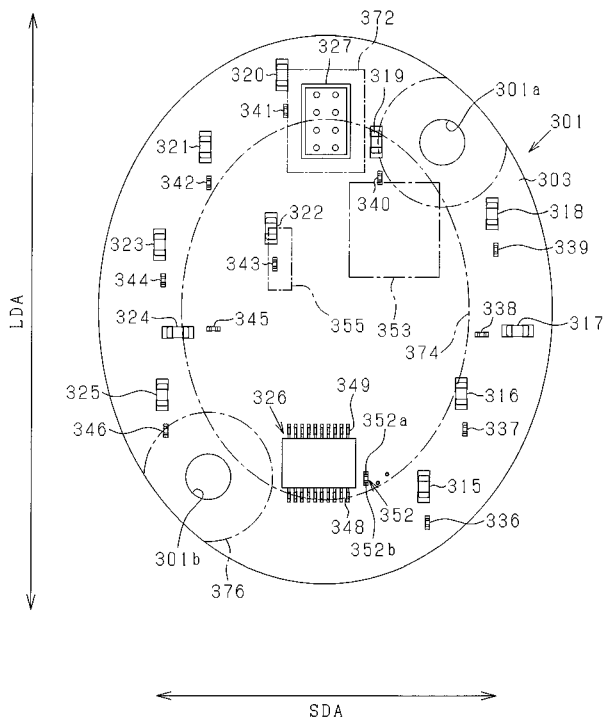
【図 25】



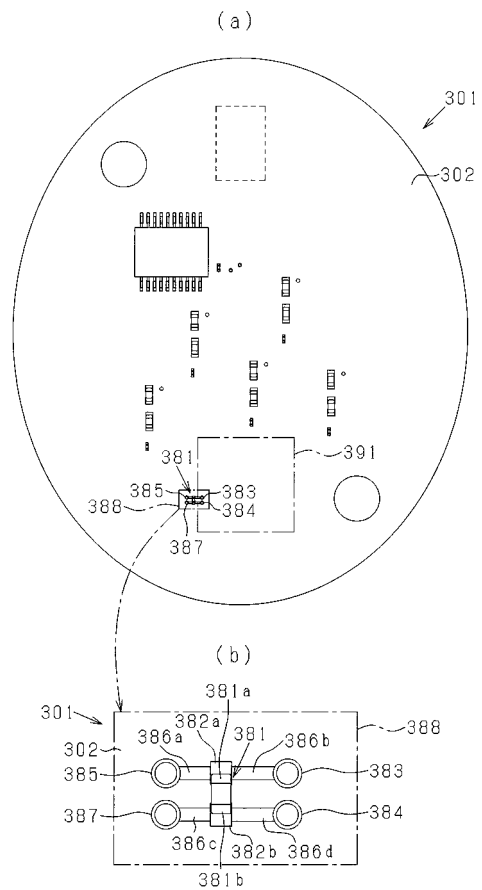
【図 26】



【図 27】



【図 28】



【図 29】

