

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-306718

(P2008-306718A)

(43) 公開日 平成20年12月18日(2008.12.18)

(51) Int.Cl.	F I	テーマコード (参考)
HO4J 13/00 (2006.01)	HO4J 13/00	Z 5K022
HO4B 1/707 (2006.01)	HO4J 13/00	D

審査請求 有 請求項の数 10 O L 外国語出願 (全 41 頁)

(21) 出願番号	特願2008-140672 (P2008-140672)	(71) 出願人	591268346
(22) 出願日	平成20年5月29日 (2008.5.29)		ハリス・コーポレーション
(31) 優先権主張番号	11/759, 273		HARRIS CORPORATION
(32) 優先日	平成19年6月7日 (2007.6.7)		アメリカ合衆国、フロリダ州 32919
(33) 優先権主張国	米国 (US)		、メルバーン、ウエスト ナサ ブルバード 1025
		(74) 代理人	230104019
			弁護士 大野 聖二
		(74) 代理人	100106840
			弁理士 森田 耕司
		(74) 代理人	100105038
			弁理士 田中 久子
		(74) 代理人	100117444
			弁理士 片山 健一

最終頁に続く

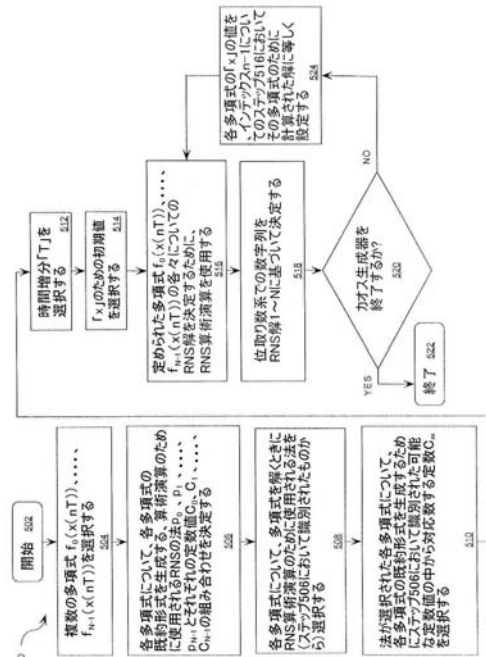
(54) 【発明の名称】 カオス系列を利用するスペクトル拡散通信システムおよび方法

(57) 【要約】

【課題】同期カオス系列スペクトル拡散通信システムを生成するための方法を提供すること。

【解決手段】前記方法は、情報シンボルを用いて搬送波を位相変調するステップを含む。前記方法は、離散時間カオスサンプル列を生成するステップも含む。前記方法はさらに、離散時間カオスサンプル列を使用して、カオスの方式で搬送波を変調するステップを含む。離散時間カオスサンプルの各々は、情報シンボルの持続時間よりも短いサンプル時間間隔を有する。生成するステップは、複数の多項式を選択するステップを含む。生成するステップは、多項式の解を個別に決定するために、剰余数系(RNS)算術演算を使用するステップも含む。解は、反復的に計算され、RNS剰余値として表現される。生成するステップはさらに、RNS剰余値に基づいて、位取り数系での数字列を決定するステップを含む。前記方法はさらに、状態更新情報の定期的転送を行わずに、受信機で生成されたカオスを送信機で生成されたカオスと同期させるステップを含む。

【選択図】図5



【特許請求の範囲】

【請求項 1】

カオス系列スペクトル拡散信号を同期させながら変調および復調するためのシステムであって、

複数の情報シンボルに応答して搬送波をチャンネル符号化するように構成されるチャンネル符号器と、

離散時間サンプル連続列を生成するように構成されるカオス系列生成器であって、前記離散時間サンプルの各々は前記複数の情報シンボルの持続時間よりも短いサンプル時間間隔を有しており、該カオス系列生成器が、

複数の多項式の複数の解を個別に決定するために、剰余数系 (RNS) 算術演算を使用するように構成される計算手段であって、前記複数の解が、反復的に計算され、RNS 剰余値として表現される、計算手段と、

前記複数の RNS 剰余値に基づいて、位取り数系での数字列を決定するように構成される写像手段と、を備えるカオス系列生成器と、

前記カオス系列生成器および前記チャンネル符号器に動作可能に結合される乗算器であって、前記離散時間サンプル列を使用して、カオス的方式で前記搬送波を変調するように構成される乗算器と、

前記送信機および前記受信機で生成された前記離散時間カオスサンプル列の間のタイミング差の不確実性を最小化するように構成される正確時間基準と、

前記離散時間カオスサンプル列を時間および周波数について初期的に同期させるように構成され、情報転送の持続時間にわたって、前記送信機および前記受信機の各々で、前記離散時間カオスサンプル列の各々を時間および周波数について同期状態に維持するように構成される少なくとも 1 つの処理手段と、を備えているシステム。

【請求項 2】

前記写像手段は、中国の剰余定理プロセスを使用して、前記複数の RNS 剰余値に基づいて、前記位取り数系での数字列を決定するようにさらに構成される請求項 1 に記載のシステム。

【請求項 3】

前記写像手段は、前記複数の RNS 剰余値によって確定される前記位取り数系での数を識別するようにさらに構成される請求項 1 に記載のシステム。

【請求項 4】

前記写像手段は、前記複数の RNS 剰余値によって確定される前記位取り数系での数の切り取り部分を識別するようにさらに構成される請求項 1 に記載のシステム。

【請求項 5】

前記計算手段は、前記多項式の各々が既約となるように、前記複数の多項式の各々のために選択される法を利用するようにさらに構成される請求項 1 に記載のシステム。

【請求項 6】

前記計算手段は、フィードバック機構によって反復的に計算される前記多項式の解がカオス的となるように、前記複数の多項式の各々のために選択される法を利用するようにさらに構成される請求項 1 に記載のシステム。

【請求項 7】

前記複数の多項式は、少なくとも 3 次の多項式を含む請求項 1 に記載のシステム。

【請求項 8】

前記複数の多項式は、定数値を除いて同一である請求項 1 に記載のシステム。

【請求項 9】

前記複数の多項式は、時間についての定数関数または変化関数の少なくとも一方である請求項 1 に記載のシステム。

【請求項 10】

先の反復において計算された解として多項式の変数「 x 」を選択的に決定するように構

10

20

30

40

50

成されるフィードバック機構をさらに備えている請求項 1 に記載のシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、通信システムに関する。より詳細には、本発明は、入力データ信号を広い中間周波数帯にわたって拡散するように構成された送信機と、拡散送信信号から入力信号を回復する対応する受信機とを有する、カオス通信システム (chaotic communications system) に関する。この拡散は、振幅および時間離散信号 (amplitude - and - time - discrete signal) をカオス系列 (chaotic sequence) と合成することから成る。

10

【背景技術】

【0002】

疑似乱数生成器 (PRNG: pseudorandom number generator) は一般に、数の系列を生成するために、デジタルロジックまたはデジタルコンピュータと、1つまたは複数のアルゴリズムとを利用する。従来の PRNG の出力は、乱数の特性のいくつかを模倣し得るが、それらは、真にランダムではない。疑似乱数を生成するために使用されるアルゴリズムは、決定論的であるので、そのような系列は、常に周期的である。

【0003】

カオス系は一般に、その属性のすべてが知られない限り予想不能に変化する系と考えられ得る。測定または観測された場合、カオス系は、どのような認識可能な規則性または秩序も明かさなない。カオス系は、1組の初期条件に対する鋭敏な依存性によって、また全くランダムに見える時間的および空間的な進化を有することによって、特徴付けられる。しかし、その「ランダム」な様相にも関わらず、カオスは、決定論的な進化である。

20

【0004】

実際の見地から言えば、カオス信号は、カオス系から抽出され、決定論的に生成されるランダムに見える非周期的な特性を有し、従来の PRNG 装置を使用して生成される疑似ランダム信号とは区別される。一般に、カオス系列は、カオスを生成するアルゴリズムに関する何らかの知識なしには、真のランダム性から経験的に区別し得ない系列の1つである。

30

【0005】

ある人達は、複数の疑似乱数生成器を使用して、カオス的なデジタル系列を生成することを提案している。しかし、そのようなシステムは、すべての疑似ランダムアーチファクトをもちながら、カオス特性はもたない、より複雑な疑似乱数系列を生成するに過ぎない。ある多項式は、カオス挙動を生成し得るが、カオス的な数系列を生成するのに必要とされる算術は、必要とされる精度のために、非現実的な実施を必要とすると一般に考えられている。

【0006】

カオス系列を利用する通信システムは、次世代の低確率インターセプト (LPI: low probability of intercept) 波形、低確率検出 (LPD: low probability of detection) 波形、およびセキュリティ保護波形の基礎となることが有望視されている。多くのそのような通信システムが、カオス的な変調波形を生成するために開発されているが、そのような通信システムは、低いスループットに苦しめられる。本明細書で使用される「スループット」という用語は、特定の期間中にデータリンクを介して送信されるデータの量のことを表す。このスループット限界は、ドリフトの影響を受けるカオスアナログ回路を用いてカオス信号が生成されるという事実から生じる。

40

【0007】

カオスベース通信システムに伴うスループット限界は、カオス生成器が実施される方法まで遡ることができる。カオス生成器は従来、アナログカオス回路を使用して構成される

50

。この課題のためにアナログ回路に依存する理由は、カオスの効率的なデジタル生成は不可能であると従来広く信じられてきたことにある。アナログタイプのカオス生成器を使用する明らかな必要性にも関わらず、そのアプローチには問題がないわけではない。例えば、アナログカオス生成器回路は、時間に伴いドリフトすることが知られている。本明細書で使用される「ドリフト」という用語は、回路の1つまたは複数のパラメータにおける緩慢な長期的変化のことを表す。そのようなアナログ回路に伴う問題は、送信機と受信機を同期状態に維持するために通信チャネルを介して状態情報を継続的に転送すべき必要を、本来的なドリフトが強いることである。

【0008】

同期カオスベース通信システム (coherent chaos based communication system) における送信機および受信機は、データリンクを介して状態情報を交換することによって同期させられる。高いデータレートを獲得するには、送信機と受信機の間で状態情報がより頻繁に交換されなければならないので、そのような同期プロセスは、リターンの低下を引き起こす。この高いデータレートは、より速い相対ドリフトをもたらす。その結果、より速い相対ドリフトに対抗するため、状態情報は、送信機と受信機の間でますます高いレートで交換されなければならない。いくつかのアナログカオス通信システムは、相対的に効率的な同期プロセスを利用するが、これらのカオス通信システムは、依然として低いスループットに苦しめられる。

【0009】

現在までの代替策は、非同期カオス波形を実施することである。しかし、非同期波形ベース通信システムは、低下させられたスループットおよび誤り率性能 (error rate performance) に苦しめられる。本明細書の文脈における「非同期波形」という語句は、受信機が、送信機で生成されたカオス信号のどのような同期コピーも再生成する必要がないことを意味する。「同期波形を使用する通信」という語句は、受信機が、送信機で生成されたカオス信号の同期コピーを再生成する必要があることを意味する。

【特許文献1】米国特許第6,331,974号

【特許文献2】米国特許第7,076,065号

【非特許文献1】VANWIGGEREN他、「Chaotic Communication Using Time-Delayed Optical Systems」、International Jnl of Bifurcation and Chaos、Vol.9、No.11、(1999年)2129~2156ページ、Scientific Publishing

【非特許文献2】MORSCHER他、「Signals and Systems」、lecture notes、University of Eindhoven、The Netherlands、1999年

【非特許文献3】Nicholas S. SzaboおよびRichard I. Tanaka、「Residue Arithmetic and Its Applications To Computer Technology」、McGraw-Hill Book Co.、New York、1967年

【発明の開示】

【発明が解決しようとする課題】

【0010】

上記のことがらに鑑みて、高められたスループットを有する同期カオスベース通信システムの必要性が存在する。カオス特性を有する信号を生成するように構成されたカオスベース通信システムの必要性も存在する。そのような訳で、スループットを大きく悪化させることなく送信機と受信機の間でドリフトを補正するカオスベース通信システムの必要性がさらに存在する。

【課題を解決するための手段】

【0011】

10

20

30

40

50

カオス系列スペクトル拡散信号を同期させながら変調および復調するための方法が提供される。前記方法は、情報シンボルを用いて搬送波をチャンネル符号化するステップを含む。前記方法は、送信機と受信機とで同一の離散時間カオスサンプル列を生成するステップも含む。離散時間カオスサンプル列は、複数の多項式を選択することによって生成される。離散時間カオスサンプル列は、多項式の解を個別かつ反復的に決定するために、剰余数系 (RNS: residue number system) 算術演算を使用しても生成される。解は、反復的に計算され、RNS剰余値として表現される。離散時間カオスサンプル列はさらに、RNS剰余値に基づいて、位取り数系 (weighted number system) での数字列を決定することによって生成される。前記方法はさらに、離散時間カオスサンプル列を使用して、カオス的方式で搬送波を変調するステップを含む。離散時間カオスサンプルの各々は、情報シンボルの持続時間よりも短いサンプル時間間隔を有する。

10

【0012】

前記方法は、送信機および受信機で生成された各離散時間カオスサンプル列の間のタイミング差の不確実性を最小化するために、正確な時間基準を利用するステップを含む。前記方法は、各離散時間カオスサンプル列を時間および周波数について初期的に同期させるために、信号処理技法を利用するステップも含む。前記方法はさらに、情報転送の持続時間にわたって、各離散時間カオスサンプル列を時間および周波数について同期状態に維持するために、信号処理技法を利用するステップを含む。

20

【0013】

本発明の一実施形態によれば、前記方法は、位取り数系での数字列を決定するために、中国の剰余定理 (Chinese Remainder Theorem) プロセスを使用するステップを含む。数字列は、RNS剰余値によって確定される位取り数系での数を識別することによっても決定される。数字列はさらに、RNS剰余値によって確定される位取り数系での数の切り取り部分 (truncated portion) を識別することによって決定される。切り取り部分は、位取り数系での数の部分を構成する連続的に配置された数字のいずれかの組を含むように選択される。切り取り部分は、位取り数系での数を構成する最上位桁数字を除いても選択される。

【0014】

本発明の別の実施形態によれば、前記方法は、多項式の各々を解くために使用されるRNSでのN個の法 (N moduli) の各々についての値を選択するステップを含む。前記方法は、各多項式が既約となるように、多項式のための各法を選択するステップも含む。前記方法はさらに、フィードバック機構によって反復的に計算される多項式の解がカオス的となるように、多項式のための各法を選択するステップを含む。前記方法は、状態情報を定期的に交換する必要なしに、受信機において離散時間カオスサンプル列を同期させるステップも含む。

30

【0015】

本発明の別の実施形態によれば、前記方法は、少なくとも3次の多項式を含むように、多項式を選択するステップを含む。前記方法は、定数値を除いて同一となるように多項式の各々を選択するステップも含む。前記方法はさらに、多項式が事前定義された法に関して既約となるように、定数値を選択するステップを含む。前記方法は、時間についての定数関数または変化関数の少なくとも一方となるように、多項式を選択するステップを含む。

40

【0016】

本発明のまた別の実施形態によれば、前記方法は、フィードバック機構を使用して、解を反復的に計算するステップを含む。前記方法は、反復的に計算される各解のために多項式の変数の値を選択的に確定するステップを含むように、フィードバック機構を選択するステップも含む。値は、先に反復的に計算された多項式の解に基づいている。位取り数系は、2進法である。

【0017】

50

カオス系列スペクトル拡散信号を同期させながら変調および復調するためのシステムも提供される。前記システムは、チャンネル符号器と、カオス系列生成器と、乗算器と、正確時間基準と、少なくとも1つの処理手段とから成る。好ましい実施形態では、チャンネル符号器は、情報シンボルに応答して搬送波をチャンネル符号化するように構成される。カオス系列生成器は、カオスの離散時間サンプル連続列を生成するように構成される。離散時間サンプルの各々は、情報シンボルの持続時間よりも短いサンプル時間間隔を有する。カオス系列生成器は、計算手段と、写像手段とから成る。計算手段は、多項式の解を個別に決定するために、剰余数系(RNS)算術演算を使用するように構成される。解は、反復的に計算され、RNS剰余値として表現される。写像手段は、RNS剰余値に基づいて、位取り数系での数字列を決定するように構成される。

10

【0018】

乗算器は、カオス系列生成器およびチャンネル符号器に動作可能に結合される。乗算器は、離散時間サンプルのカオス列を使用して、カオス的方式でシンボル変調搬送波を変調するように構成される。正確時間基準は、送信機および受信機で生成された各離散時間カオスサンプル列の間のタイミング差の不確実性を最小化するように構成される。処理手段は、離散時間カオスサンプル列を時間および周波数について初期的に同期させるように構成される。処理手段は、情報転送の持続時間にわたって、離散時間カオスサンプル列を時間および周波数について同期状態に維持するようにも構成される。

【0019】

本発明の一実施形態によれば、写像手段は、中国の剰余定理プロセスを使用して、RNS剰余値に基づいて、位取り数系での数字列を決定するように構成される。写像手段は、RNS剰余値によって確定される位取り数系での数を識別するようにも構成される。写像手段はさらに、RNS剰余値によって確定される位取り数系での数の切り取り部分を識別するように構成される。

20

【0020】

本発明の別の実施形態によれば、写像手段は、位取り数系での数の部分を構成する連続的に配置された数字のいずれかの組を含むように切り取り部分を選択するように構成される。写像手段は、すべての可能な位取り数が $P-1$ より多く P より少ないビットによって表現される場合、最上位桁数字を除いて切り取り部分を選択するようにも構成される。 P は、位取り数の2進表現を達成するのに必要とされるビットの最少数である。

30

【0021】

本発明の別の実施形態によれば、計算手段はさらに、各多項式が既約となるように、多項式の各々のために選択される法を利用するように構成される。計算手段は、フィードバック機構によって反復的に計算される多項式の解がカオス的となるように、多項式の各々のために選択される法を利用するようにも構成される。

【0022】

本発明の別の実施形態によれば、多項式は、少なくとも3次の多項式を含む。多項式は、定数値を除いて同一である。定数値は、多項式が事前定義された法に関して既約となるように選択される。多項式は、時間についての定数関数または変化関数の少なくとも一方である。カオス系列生成器はさらに、先の反復において計算された解として多項式の変数「 x 」を選択的に確定するように構成されるフィードバック機構から成る。

40

【0023】

実施形態が、添付の図面を参照しながら説明され、図面全体において、同様の番号は、同様の対象を表す。

【発明を実施するための最良の形態】

【0024】

本発明の一実施形態が、図1から図3Bに関連して今から説明される。本発明のいくつかの実施形態は、位相シフトキーイング(PSK)シンボルのための同期カオススペクトル拡散通信システムを提供する。同期カオススペクトル拡散通信システムの送信機は、カオス特性を有する出力信号、すなわち時間とともに変化する周波数スペクトルを有する出

50

力信号を生成するように構成される。本明細書で開示されるそのようなスペクトル拡散通信システムが、従来のスペクトル拡散通信システムと比べて多くの利点を有することを理解されたい。本明細書で開示されるスペクトル拡散通信システムは、アナログベースカオス系列生成器を利用するカオスベーススペクトル拡散システムに対しても多くの利点を有する。本明細書で開示されるスペクトル拡散通信システムは、スループットを大きく悪化させることなく送信機と受信機の間でドリフトを補正する。

【0025】

本明細書で開示される通信システムは、同期カオス系列スペクトル拡散 (CCSSS : coherent chaotic sequence spread spectrum) 方法を利用する。送信されるのに先立ち、データシンボルは、拡散率に従ってデータのスペクトルを拡散する (従来の直接系列スペクトル拡散システムにおいてチップ符号として知られる2進PN拡散系列に類似した) より高レートのカオス系列と合成される。結果の信号は、真のランダム信号に類似しているが、このランダム性は、元のデータを回復するために、受信側において取り除かれることができる。具体的には、データは、受信機において生成される同じカオス系列を使用して受信信号を逆拡散することによって回復される。図1から図3Bに関するCCSSSシステムは、PSKシンボルを用いてベースバンド搬送波をチャンネル符号化する。チャンネル符号化は、変調として一般に知られている2つの操作の一方である。変調として一般に知られている他方の操作は、周波数変換をもたらす、局所発振器またはその他の系列との時間的混合であり、本明細書でも使用される。CCSSSシステムは、離散時間カオスサンプル列を利用するカオスの方式でも、位相変調搬送波を変調する。離散時間カオスサンプルは、これ以降、「チップ」と呼ばれる。直接系列スペクトル拡散 (DSSS) システムに精通した当業者であれば理解されるように、各チップは一般に、各々の情報シンボルの持続時間よりもはるかに短いサンプル時間間隔を有する。したがって、搬送波が、カオス系列チップを使用して変調されることが理解されよう。さらに、カオス系列に関連するチップレートは、シンボルレートよりもはるかに高いことが理解されよう。送信信号を生成するのに利用されるチップのカオス系列が、受信機によってあらかじめ知られていることも理解されたい。その結果、受信機において非拡散搬送波を再構成するため、または拡散の効果を取り除くため、同じカオス系列が、受信機において使用されることができる。

10

20

30

【0026】

ここで図1を参照すると、本発明の理解に役立つ、同期カオススペクトル拡散通信システム100が提供されている。同期カオススペクトル拡散通信システム100は、送信機102と、受信機104とから成る。送信機102は、振幅および時間離散ベースバンド信号を生成し、振幅および時間離散ベースバンド信号を広い中間周波数帯にわたって拡散するように構成される。この拡散は、振幅および時間離散ベースバンド信号をデジタルカオス系列で乗じることから成る。この算術演算の積は、これ以降、デジタルカオス信号と呼ばれる。これに関連して、送信機102は、通信リンクを介する伝送に適した適切なアナログ形式にデジタルカオス信号を置くために、デジタルカオス信号を処理するようにも構成されることを理解されたい。送信機102はさらに、アナログカオス信号を通信リンクを介して受信機104に伝達するように構成される。送信機102は、図2に関連して以下でより詳細に説明される。

40

【0027】

受信機104は、送信機102から送信されたアナログカオス信号を受信するように構成される。受信機104は、送信アナログカオス信号をダウンコンバートし、デジタル化し、それを送信機102において生成されたカオス系列のレプリカと相関させることによって逆拡散するようにも構成される。またカオス系列は、送信アナログカオス信号と時間同期させられ、すなわち、カオス系列のサンプリングレートは、送信アナログカオス信号のサンプリングレートと同じであり、送信機102のクロック (図示されず) と同期させられる。受信信号を逆拡散する算術演算の出力は、これ以降、逆拡散信号と呼ばれる。これに関連して、受信機104はさらに、逆拡散信号に含まれるデータを獲得するために、

50

逆拡散信号を処理するように構成されることを理解されたい。受信機 104 は、データをテキスト、サウンド、ピクチャ、ナビゲーション位置情報、および/または伝達され得るその他のタイプの有益なペイロード情報に変換するように構成される。受信機 104 は、図 3 A および図 3 B に関連して以下でより詳細に説明される。

【0028】

ここで図 2 を参照すると、本発明を理解するのに役立つ、図 1 に示された送信機 102 のブロック図が提供されている。図 2 の実施形態が、(1) 低次位相シフトキーイング (PSK) データ変調が使用されること、(2) パルス整形がデータシンボルに適用されないこと、(3) 変調データシンボルが直交形式で生成されること、および(4) カオススペクトル拡散が中間周波数 (IF) において実行されることを仮定していることに留意されたい。

10

【0029】

再び図 2 を参照すると、送信機 102 は、データ源 202 から成る。送信機 102 は、情報源符号器 204 と、シンボルフォーマッタ 206 と、捕捉データ生成器 208 と、送信機コントローラ 210 と、マルチプレクサ 214 と、チャンネル符号器 216 と、正確実時間基準 212 と、デジタル複素数乗算器 224 とからも成る。送信機 102 はさらに、カオス生成器 218 と、実一様統計/直交ガウス統計写像装置 (RUQG: real uniform statistics to quadrature Gaussian statistics mapper device) 220 と、サンプルレート整合フィルタ (SRMF) 222 とから成る。送信機 102 はさらに、補間器 226 と、デジタル局所発振器 (LO) 230 と、複素数実部乗算器 228 と、デジタル/アナログ変換器 (DAC) 232 と、アンチイメージフィルタ 234 と、中間周波数 (IF) / 無線周波数 (RF) 変換装置 236 と、アンテナ要素 238 とから成る。上に列挙されたコンポーネント 202 ~ 216、220 ~ 238 の各々は、当業者にはよく知られている。したがって、これらのコンポーネントは、本明細書ではあまり詳細には説明されない。しかし、送信機 102 の構成の簡潔な説明が、読者の本発明の理解を助けるために提供される。

20

【0030】

再び図 2 を参照すると、データ源 202 は、外部データ源 (図示されず) からデータのビットをデータのビットとして受け取るように構成される。これに関連して、データ源 202 は、外部装置 (図示されず) からデータを含む入力信号を受け取るように構成されたインタフェースであることを理解されたい。データ源 202 はさらに、データのビットを特定のデータ転送レートで情報源符号器 204 に供給するように構成される。情報源符号器 204 は、外部装置 (図示されず) から受け取られたデータを前方誤り訂正符号化方式 (forward error correction coding scheme) を使用して符号化するように構成されることができる。情報源符号器 204 で受け取られた、または情報源符号器 204 によって生成されたデータのビットは、ユーザが関心を持ち得る任意のタイプの情報を表す。例えば、データは、テキスト、遠隔測定、オーディオ、またはビデオデータを表すために使用されることができる。情報源符号器 204 はさらに、データのビットを特定のデータ転送レートでシンボルフォーマッタ 206 に供給するように構成される。

30

40

【0031】

シンボルフォーマッタ 206 は、チャンネル符号化シンボルを形成するために、データのビットを処理するように構成される。好ましい一実施形態では、情報源符号化シンボルは、位相シフトキーイング (PSK) 符号化される。PSK の非同期形式を同期カオススペクトル拡散システムとともに使用するのが望ましい場合、情報源符号器 204 は、形成された PSK シンボルを差分符号化するようにも構成されることができる。差分符号化は、当業者にはよく知られており、したがって、本明細書ではあまり詳細には説明されない。シンボルフォーマッタ 206 はさらに、非差分符号化 PSK シンボルおよび/または差分符号化 PSK シンボルをマルチプレクサ 214 に伝達するように構成されることができる。しかしながら、本発明は、この点に関して限定されない。

50

【0032】

本発明の一実施形態によれば、シンボルフォーマッタ206は、並列ビット出力の数がチャンネル符号器216の次数の2を底とする対数(\log_2)に等しい、直列入力/並列出力シフトレジスタと機能的に類似している。これに関連して、シンボルフォーマッタ206は、直交位相シフトキーイング(QPSK)変調器とともに使用するために選択される。そのような訳で、シンボルフォーマッタ206は、2ビットのデータを一緒にグループ化してQPSKシンボル(すなわち単一の2ビット並列ワード)を形成するために、QPSKフォーマッティング機能を実行するように構成される。その後、シンボルフォーマッタ206は、符号化QPSKシンボルをマルチプレクサ214に伝達する。しかしながら、本発明は、この点に関して限定されない。

10

【0033】

本発明の別の実施形態によれば、シンボルフォーマッタ206は、並列ビット出力の数がチャンネル符号器216の次数の2を底とする対数(\log_2)に等しい、直列入力/並列出力シフトレジスタと機能的に類似している。これに関連して、シンボルフォーマッタ206は、2値位相シフトキーイング(BPSK)変調器とともに使用するために選択される。そのような訳で、シンボルフォーマッタ206は、1ビットのデータをBPSKシンボルにマップするように構成される。その後、シンボルフォーマッタ206は、BPSKシンボルをマルチプレクサ214に伝達する。しかしながら、本発明は、この点に関して限定されない。

20

【0034】

本発明の別の実施形態によれば、シンボルフォーマッタ206は、16値直交振幅変調(16QAM)変調器とともに使用するために選択される。そのような訳で、シンボルフォーマッタ206は、4ビットのデータを16QAMシンボルにマップするように構成される。その後、シンボルフォーマッタ206は、16QAMシンボルをマルチプレクサ214に伝達する。しかしながら、本発明は、この点に関して限定されない。

【0035】

本発明の別の実施形態によれば、シンボルフォーマッタ206は、2値振幅シフトキーイング(ASK)変調器とともに使用するために選択される。そのような訳で、シンボルフォーマッタ206は、1ビットのデータをASKシンボルにマップするように構成される。その後、シンボルフォーマッタ206は、ASKシンボルをマルチプレクサ214に伝達する。しかしながら、本発明は、この点に関して限定されない。

30

【0036】

送信機102は、送信機102および受信機104において生成されるカオス系列の初期同期を可能にするために使用され得る「既知データプリアンブル」を生成することが可能な捕捉データ生成器208も含む。この「既知データプリアンブル」の持続時間は、知られた最悪ケースのチャンネル状態下で送信機102と同期を取るために受信機104によって必要とされる量によって決定される。本発明のいくつかの実施形態では、「既知データプリアンブル」は、同じ既知シンボルの反復である。本発明のその他の実施形態では、「既知データプリアンブル」は、一連の既知シンボルである。捕捉データ生成器208はさらに、「既知データプリアンブル」をマルチプレクサ214に伝達するように構成されることができ

40

【0037】

再び図2を参照すると、マルチプレクサ214は、シンボルフォーマッタ206からチャンネル符号器によって変調された2進ワードを受け取るように構成される。マルチプレクサ214は、捕捉データ生成器208から「既知データプリアンブル」を受け取るようにも構成される。マルチプレクサ214は、送信機コントローラ210に結合される。送信機コントローラ210は、新規送信時にマルチプレクサ214が「既知データプリアンブル」をチャンネル符号器216に転送するように、マルチプレクサ214を制御するように構成される。

【0038】

50

本発明の代替実施形態によれば、「既知データプリアンブル」は、変調形式で保存される。そのようなシナリオでは、図2の構成は、マルチプレクサ214がチャンネル符号器216の後に存在するように変更される。しかしながら、本発明は、この点に関して限定されない。

【0039】

本発明の別の実施形態によれば、「既知データプリアンブル」は、送信機102および受信機104において生成されるカオス系列の定期的な再同期を支援するために、既知の間隔で差し挟まれることができる。これは典型的には、過酷なチャンネル状態において動作することが意図された実施の場合である。しかしながら、本発明は、この点に関して限定されない。

10

【0040】

再び図2を参照すると、マルチプレクサ214は、プリアンブル期間が終了した後、チャンネル符号器216に転送されるデータシンボルを選択するように構成される。マルチプレクサ214は、データシンボルをチャンネル符号器216に伝達するようにも構成される。これに関連して、チャンネル符号器216へのデータシンボルの伝達は、「既知データプリアンブル」の長さによって確定される時間だけ遅延させられることを理解されたい。理解されるべきこととして、この遅延は、すべての「既知データプリアンブル」が、データシンボルの伝達に先立って、チャンネル符号器216に完全に伝達されることを可能にする。

【0041】

再び図2を参照すると、チャンネル符号器216は、変調された振幅および時間離散デジタル信号の形式で「既知データプリアンブル」およびデータシンボルを表現するアクションを実行するように構成される。変調された振幅および時間離散デジタル信号は、値1または値0を有するデータのビットから成る中間周波数(IF)変調シンボルを表すデジタルワードによって定められる。デジタルシンボルを振幅および時間離散デジタル信号によって表現するための方法は、当業者にはよく知られている。したがって、そのような方法は、本明細書ではあまり詳細には説明されない。しかし、チャンネル符号器216が、任意のそのような方法を利用し得ることを理解されたい。例えば、チャンネル符号器216は、直交位相シフトキーイング(QPSK)を利用するデジタルベースバンド変調器として選択されることができる。当業者であれば理解されるように、QPSK変調器の出力は、同相(「I」)データおよび直角位相(「Q」)データを含む。IおよびQデータは、その後、デジタル複素数乗算器224に伝達される。

20

30

【0042】

本発明の一実施形態によれば、送信機102はさらに、チャンネル符号器216とデジタル複素数乗算器224の間のサンプルレート整合装置(図示されず)から成る。サンプルレート整合装置(図示されず)は、振幅および時間離散デジタル信号をリサンプリングするために提供される。理解されるべきこととして、サンプルレート整合装置(図示されず)は、振幅および時間離散デジタル信号のサンプルレートが、デジタル複素数乗算器224に伝達されるデジタルカオス系列と同じになるように、振幅および時間離散デジタル信号に対してサンプルレート増加を実行する。しかしながら、本発明は、この点に関して限定されない。

40

【0043】

再び図2を参照すると、デジタル複素数乗算器224は、デジタル領域において複素数乗算を実行する。デジタル複素数乗算器224において、チャンネル符号器216からの振幅および時間離散デジタル信号は、カオス系列のデジタル表現で乗じられる。カオス系列は、カオス生成器218において生成される。デジタルカオス系列が生成されるレートは、データシンボルレートの整数倍である。データシンボル周期とデジタルカオス系列のサンプル周期の比が大きくなるほど、拡散利得は高くなる。カオス生成器218は、カオス系列をRUG220に伝達する。RUG220は、デジタルカオス系列を、所定の統計的特性を有する変換デジタルカオス系列に統計的に変換するように構成される。変換デ

50

デジタルカオス系列は、実数、複素数、または直交位相の組合せを含み、ワード幅が異なり、異なる統計的分布を有する特徴的形式を有することができる。例えば、R U Q G 2 2 0 は、カオス生成器 2 1 8 から 2 つの一樣分布実数入力を受け入れ、それらを複素値 2 変量ガウス変換を介して、ガウス分布の統計的特徴を有する直交出力に変換することができる。そのような変換は、当業者にはよく知られており、したがって、本明細書ではあまり詳細には説明されない。しかし、そのような技法が、非線形プロセッサ、検索表、反復的处理 (C O R D I C 関数)、またはその他の類似の数学的プロセスを使用し得ることを理解されたい。R U Q G 2 2 0 はさらに、変換カオス系列を S R M F 2 2 2 に伝達するように構成される。

【 0 0 4 4 】

デジタルカオス系列の統計的変換出力は、D A C 2 3 2 の解像度に一致するマルチビット解像度を有する。R U Q G 2 2 0 は、デジタルカオス系列の統計的変換出力を S R M F 2 2 2 に伝達する。例えば、R U Q G 2 2 0 は、チャンネル符号器 2 1 6 が複素数出力表現をもたらすように構成される場合、同相 (「 I 」) データおよび直角位相 (「 Q 」) データを S R M F 2 2 2 に伝達する。しかしながら、本発明は、この点に関して限定されない。

【 0 0 4 5 】

変換カオス系列のカオスサンプルレートが、振幅および時間離散デジタル信号のサンプルレートと異なる場合、2 つのレートは、整合させられなければならない。したがって、カオス系列は、S R M F 2 2 2 においてリサンプリングされることができる。例えば、S R M F 2 2 2 は、カオス系列の同相および直角位相処理パスの各々をリサンプリングするために、実数サンプルレート整合フィルタから成ることができる。理解されるべきこととして、S R M F 2 2 2 は、変換デジタルカオス系列のサンプルレートが、チャンネル符号器 2 1 6 からデジタル複素数乗算器 2 2 4 に伝達された振幅および時間離散デジタル信号と同じとなるように、変換デジタルカオス系列に対してサンプルレート変更を実行する。S R M F 2 2 2 は、リサンプリング変換デジタルカオス系列をデジタル複素数乗算器 2 2 4 に伝達するようにも構成される。

【 0 0 4 6 】

本発明の一実施形態によれば、R U Q G 2 2 0 は、デジタルカオス系列をデジタルカオス系列の直交ガウス形式に統計的に変換する。この統計的変換は、2 つの独立な一樣分布ランダム変数のガウス分布変数の直交対への変換を実施するために検索表と埋め込み計算ロジックとを組み合わせる非線形プロセッサによって達成される。この変換のための 1 つのそのような構造は、数学的表記 (1) および (2) に示されるようなものである。

【 0 0 4 7 】

【 数 1 】

$$G_1 = \sqrt{-2\log(u_1)} \cdot \cos(2\pi u_2) \quad (1)$$

$$G_2 = \sqrt{-2\log(u_1)} \cdot \sin(2\pi u_2) \quad (2)$$

ここで、 $\{ u_1, u_2 \}$ は、一樣分布独立入力ランダム変数であり、 $\{ G_1, G_2 \}$ は、ガウス分布出力ランダム変数である。そのようなシナリオでは、S R M F 2 2 2 は、同相 (「 I 」) データ系列をリサンプリングするための 1 つのサンプルレート整合フィルタと、直角位相 (「 Q 」) データ系列をリサンプリングするための第 2 のサンプルレート整合フィルタとから成る。S R M F 2 2 2 は、リサンプリング変換デジタルカオス系列をデジタル複素数乗算器 2 2 4 に伝達するように構成される。より具体的には、S R M F 2 2 2 は、同相 (「 I 」) データおよび直角位相 (「 Q 」) データをデジタル複素数乗算器 2 2 4 に伝達する。しかしながら、本発明は、この点に関して限定されない。

【 0 0 4 8 】

本発明の別の実施形態によれば、振幅および時間離散デジタル信号およびデジタルカオ

10

20

30

40

50

ス系列は、ゼロ中間周波数（IF）信号として生成される。また、パルス整形は利用されない。そのようなシナリオでは、チャンネル符号器 216 とデジタル複素数乗算器 224 の間のサンプルレート整合装置（図示されず）は必要とされない。しかしながら、本発明は、この点に関して限定されない。

【0049】

デジタル複素数乗算器 224 は、SRMF 222 からのデジタルカオス系列出力と、チャンネル符号器 216 からの振幅および時間離散デジタル信号出力とに対して複素数乗算を実行する。結果の出力は、チャンネル符号器 216 からのデジタルデータがカオス生成器 218 によって生成されるカオス系列に従って広い周波数帯にわたって拡散された、同期カオス系列スペクトル拡散変調 IF 信号のデジタル表現である。

10

【0050】

デジタル複素数乗算器 224 は、算術演算を使用して、デジタルカオス系列を振幅および時間離散デジタル信号と合成するように構成される。算術演算は、複素値デジタル乗算演算として選択される。複素値デジタル乗算演算は、デジタルカオス出力信号を獲得するために、振幅および時間離散デジタル信号をデジタルカオス系列で乗じることを含む。デジタル複素数乗算器 224 は、デジタルカオス出力信号を補間器 226 に伝達するようにも構成される。

【0051】

補間器 226、複素数実部乗算器 228、および直交デジタル局所発振器 230 は、複素数乗算器から受け取られた直交中間周波数（IF）1 次信号を実数中間周波数（IF）2 次信号に周波数変調する中間周波数（IF）変換器を形成するために、連携して動作する。そのようなデジタル中間周波数（IF）変換器は、当業者にはよく知られており、本明細書ではあまり詳細には説明されない。

20

【0052】

補間器 226 は、複素数乗算器 224 から入力を受け入れる。好ましい一実施形態では、変調シンボルは直交形式をとり、補間器は、2 つの実数補間器として実施される。しかしながら、本発明は、この点に関して限定されない。

【0053】

補間器 226 は、複素数乗算器 224 から受け取られた振幅および時間離散デジタル信号のサンプルレートを、帯域幅および第 2 の IF の中心周波数に適合したレートまで引き上げる。デジタル局所発振器 230 は、第 1 の中間周波数（IF）を所望の第 2 の中間周波数（IF）に変換する周波数で、複素直交振幅および時間離散デジタル正弦曲線を生成する。デジタル局所発振器 230 は、その出力を複素数実部乗算器 228 に渡すようにも構成される。

30

【0054】

複素数実部乗算器 228 は、その入力として、補間器 226 の直交出力と、デジタル局所発振器 230 の直交出力とを受け入れるように構成される。複素数実部乗算器 228 が複素数乗算の実数出力部分のみを実施するように、複素数乗算の実部が渡される。複素数実部乗算器 228 は、その出力を DAC 232 に渡すように構成される。しかしながら、本発明は、この点に関して限定されない。

40

【0055】

本発明の一実施形態によれば、デジタルカオス系列および振幅および時間離散デジタル信号は、ゼロ中間周波数（IF）信号である。デジタルカオス系列は、複素数乗算器の効率的な具体例によって「既知データプリアンブル」およびデータシンボルを振幅変調するために使用される。この振幅変調プロセスの結果は、ゼロ IF 信号である。しかしながら、本発明は、この点に関して限定されない。

【0056】

再び図 2 を参照すると、IF 変換器および特に複素数実部乗算器 228 は、サンプリングデジタルカオス出力信号（すなわち高められたサンプリングレートおよび非ゼロ中間周波数を有するデジタルカオス出力信号）を DAC 232 に伝達するように構成される。D

50

A C 2 3 2 は、サンプリングデジタルカオス出力信号をアナログ信号に変換するように構成される。D A C 2 3 2 は、アナログ信号をアンチエイメージフィルタ 2 3 4 に伝達するようにも構成される。

【 0 0 5 7 】

いくつかの応用例では、例えば補間 D A C を使用する場合など、デジタル複素数乗算器 2 2 4 の出力におけるサンプリングレートのみを変更することが望ましいことがあり得る。この目的で、補間器 2 2 6 のみから成る I F 変換器が提供されることができ。

【 0 0 5 8 】

本発明の一実施形態によれば、デジタル複素数乗算器 2 2 4 は、デジタルカオス出力信号を獲得するために、振幅および時間離散デジタル信号の I および Q データを、デジタルカオス系列の I および Q データで乗じる。デジタルカオス出力信号は、直交ゼロ I F 信号である。デジタル複素数乗算器 2 2 4 は、直交ゼロ I F 信号を I F 変換器に伝達する。I F 変換器は、単なる補間フィルタ 2 2 6 である。補間フィルタ 2 2 6 は、直交ゼロ I F 信号のサンプルレートを 7 0 メガサンプル毎秒などの所定のレートに変更する双対の実数補間器から成る。補間フィルタ 2 2 6 は、サンプリング直交ゼロ I F 信号を D A C 2 3 2 に伝達する。D A C 2 3 2 は、有効サンプルレートを増加させる補間 D A C である。本発明の一実施形態によれば、D A C 2 3 2 は、受け取られたゼロ I F 信号を補間して、2 8 0 メガサンプル毎秒のサンプルレートにする。D A C 2 3 2 は、アナログ信号への変換の前に、補間サンプル周波数 (2 8 0 メガサンプル毎秒) を 4 で割った係数によって実数出力成分のアップコンバートも行う。したがって、D A C 2 3 2 の出力は、2 1 0 メガヘルツに中心をおく 1 次イメージを伴った、7 0 メガヘルツの中間周波数に中心をおく実数信号である。しかしながら、本発明は、この点に関して限定されない。

【 0 0 5 9 】

再び図 2 を参照すると、アンチエイメージフィルタ 2 3 4 は、平滑な時間領域信号を形成するために、アナログ信号からスペクトルイメージを取り除くように構成される。アンチエイメージフィルタ 2 3 4 は、平滑な時間領域信号を R F 変換装置 2 3 6 に伝達するようにも構成される。R F 変換装置 2 3 6 は、広帯域幅アナログ I F / R F アップコンバータである。R F 変換装置 2 3 6 は、伝送用の R F に平滑な時間領域信号の中心をおき、それによって R F 信号を形成するように構成される。R F 変換装置 2 3 6 は、R F 信号を電力増幅器 (図示されず) に伝達するようにも構成される。電力増幅器 (図示されず) は、受け取られた R F 信号を増幅するように構成される。電力増幅器 (図示されず) は、増幅 R F 信号を (図 3 A に関連して以下で説明される) 受信機 1 0 4 への伝達用のアンテナ要素 2 3 8 に伝達するように構成される。

【 0 0 6 0 】

送信機 1 0 2 および受信機 1 0 4 におけるデジタルカオス系列のデジタル生成は、正確実時間基準 2 1 2 のクロックの管理下で緊密に調整され続けることを理解されたい。クロック 2 1 2 の精度が高まるほど、送信機 1 0 2 のカオス生成器 2 1 8 と受信機 1 0 4 の (図 3 A に関連して以下で説明される) カオス生成器との同期は、処理遅延差およびチャネル伝播時間の効果を除いて、より緊密になる。正確実時間基準の使用は、カオス生成器の状態が正確かつ容易に制御されることを可能にする。

【 0 0 6 1 】

再び図 2 を参照すると、正確実時間基準 2 1 2 は、GPS クロック受信機またはチップスケール原子時計 (C S A C) などの正確な実時間基準にロックされた安定な局所発振器である。正確実時間基準 2 1 2 は、より低い周波数の基準クロックにロックされながら、刻時される論理回路 2 0 6 から 2 3 2 に高い周波数のクロックを供給するように構成される。より低い周波数の基準クロックは、共通基準と、長い時間間隔にわたるカオス生成器 2 1 8 と受信機 1 0 4 の (図 3 A に関連して以下で説明される) カオス生成器の状態の間の大きなドリフトを防止するための日にち共通実時間基準 (c o m m o n r e a l t i m e o f d a y r e f e r e n c e) とを供給する。

【 0 0 6 2 】

10

20

30

40

50

当業者であれば、送信機 102 が通信システム送信機の 1 つの構成であることを理解されよう。しかし、本発明は、この点に関して限定されず、その他の任意の送信機構成が、制限なく使用されることができる。例えば、送信機 102 は、直交 1 次 / 2 次中間周波数 (I F) 変換の代わりに、実数 1 次 / 2 次中間周波数 (I F) 変換を含むことができる。別の例として、その他の構成は、切り替えられたカオス出力を提供するため、または送信機 102 のその他の態様を制御するために、追加のカオス系列生成器を利用することができる。

【 0063 】

ここで図 3 A を参照すると、本発明を理解するのに役立つ、図 1 の受信機 104 のブロック図が提供されている。従来のアナログベース同期通信システムでは、アナログカオス回路は、状態情報を定期的に交換することによって同期が取られることに留意されたい。状態情報の交換は、相当な量の追加の帯域幅を必要とする。これが、アナログベース同期通信を非実用的にする点である。図 3 A の受信機 104 は、従来のアナログベース同期通信システムの難点を解消するように設計されている。これに関連して、受信機 104 がデジタルカオス生成器から成ることを理解されたい。受信機 104 は、そのデジタルカオス生成器と送信機 102 のデジタルカオス生成器 218 との同期を取るためのトラッキングループを含む。最も重要なこととして、受信機は、状態更新情報の連続的または定期的な転送を使用することなく、2 つの離散時間カオスサンプル列 (すなわちカオス系列) の同期を取るように構成される。第 1 の離散時間カオスサンプル列は、送信機 102 において生成される。第 2 の離散時間カオスサンプル列は、受信機 104 において生成される。

10

20

【 0064 】

再び図 3 A を参照すると、受信機 104 は、アンテナ要素 302 と、低雑音増幅器 (L N A) 304 と、ゾーンフィルタ 306 と、A G C 増幅器 308 と、無線周波数 (R F) / 中間周波数 (I F) 変換装置 310 と、アンチエイリアスフィルタ 312 と、アナログ / デジタル (A / D) 変換器 314 とから成る。受信機 104 は、実数乗算器 316、318 と、ループ制御回路 320 と、直交デジタル局所発振器 322 と、相関器 328 と、マルチプレクサ 346、348 と、チャンネル符号化捕捉データ生成器 (C E A D G : c h a n n e l e n c o d e d a c q u i s i t i o n d a t a g e n e r a t o r) 350 と、デジタル複素数乗算器 324、352 と、シンボルタイミング回復回路 326 とからも成る。受信機 104 はさらに、受信機コントローラ 338 と、正確実時間基準クロック 336 と、硬判定装置 330 と、シンボル / ビット (S / B) 変換器 332 と、情報源復号器 334 とから成る。受信機 104 は、カオス生成器 340 と、実一様統計 / 直交ガウス統計写像装置 (R U Q G) 342 と、リサンプリングフィルタ 344 とから成る。上に列挙されたコンポーネントおよび回路の各々 302 ~ 318、322 ~ 326、330 ~ 338、342 ~ 352 は、当業者にはよく知られている。したがって、これらのコンポーネントおよび回路は、本明細書ではあまり詳細には説明されない。しかし、受信機 104 の構成の簡潔な説明が、読者の本発明の理解を助けるために提供される。受信機 104 は、(以下で説明される) 捕捉およびトラッキングモードの両方にある場合、新規な構成 / アルゴリズムを利用することに留意されたい。

30

40

【 0065 】

再び図 3 A を参照すると、アンテナ要素 302 は、送信機 102 から伝達されるアナログ入力信号を通信リンクを介して受信するように構成される。アンテナ要素 302 は、アナログ入力信号を L N A 304 に伝達するようにも構成される。L N A 304 は、できるだけ僅かな雑音および歪みを追加するだけで、受信アナログ入力信号を増幅するように構成される。L N A 304 は、増幅アナログ入力信号をゾーンフィルタ 306 に伝達するようにも構成される。ゾーンフィルタは、対象帯域の外側の大きな干渉信号を抑制するために使用される、緩慢なロールオフ特性を有するが、注入損失 (i n j e c t i o n l o s s) は低いアナログフィルタである。ゾーンフィルタは、当業者にはよく知られており、したがって、本明細書ではあまり詳細には説明されない。ゾーンフィルタ 306 は、フィルタリングされたアナログ入力信号を自動利得制御 (A G C) 増幅器 308 に伝達する

50

ように構成されることを理解されたい。自動利得制御 (AGC) 増幅器 308 は、受信信号の振幅を信号処理チェーンの残りの部分にとって正常な範囲内に維持するために使用される、制御可能な利得増幅器である。自動利得制御 (AGC) 増幅器は、当業者にはよく知られており、したがって、本明細書ではあまり詳細には説明されない。自動利得制御 (AGC) 増幅器 308 は、利得調整されたアナログ入力信号を RF / IF 変換装置 310 に伝達するように構成されることを理解されたい。

【0066】

RF / IF 変換装置 310 は、A / D 変換器 314 におけるデジタル信号への変換のために、アナログ入力信号を好ましい IF に混合するように構成される。RF / IF 変換装置 310 は、混合アナログ入力信号をアンチエイリアスフィルタ 312 に伝達するようにも構成される。アンチエイリアスフィルタ 312 は、混合アナログ入力信号の帯域幅を制限するように構成される。アンチエイリアスフィルタ 312 は、フィルタリングされたアナログ入力信号を A / D 変換器 314 に伝達するようにも構成される。A / D 変換器 314 は、受け取られたアナログ入力信号をデジタル信号に変換するように構成される。A / D 変換器 314 は、デジタル入力信号を、実数乗算器 316、318 およびプログラム可能な直交デジタル局所発振器 322 から成る第 2 の IF 変換器に伝達するようにも構成される。

10

【0067】

乗算器 316 は、A / D 変換器 314 から入力としてデジタルワードを、直交デジタル局所発振器 322 の同相成分からデジタルワードを受け取るように構成される。乗算器 316 は、A / D 変換器 314 の出力を直交デジタル局所発振器 322 の同相成分で乗じる。乗算器 316 は、デジタル出力ワードを伝達するようにも構成される。乗算器 318 は、A / D 変換器 314 から入力としてデジタルワードを、直交デジタル局所発振器 322 の直角位相成分からデジタルワードを受け取るように構成される。乗算器 318 は、A / D 変換器 314 の出力を直交デジタル局所発振器 322 の直角位相成分で乗じる。乗算器 318 は、デジタル出力ワードを伝達するようにも構成される。

20

【0068】

直交デジタル局所発振器 322 は、第 1 の IF をベースバンドに変換し、結果の直交ベースバンド信号内の検出された周波数および位相オフセットを取り除く周波数で、複素直交振幅および時間離散デジタル正弦曲線を生成する。直交デジタル局所発振器は、その入力として、ループ制御回路 320 から、2 進位相制御ワードと、2 進周波数制御ワードとを受け入れる。直交デジタル局所発振器は、当業者にはよく知られており、したがって、本明細書ではあまり詳細には説明されない。

30

【0069】

IF 変換器は、相関器 328 およびデジタル複素数乗算器 324 における処理のために、デジタル入力信号を好ましい IF に混合するように構成される。IF 変換器は、デジタル入力信号を相関器 328 およびデジタル複素数乗算器 324 に伝達するようにも構成される。当業者であれば理解されるように、IF 変換器の出力は、同相 (「I」) データおよび直角位相 (「Q」) データを含むことができる。そのような訳で、IF 変換器は、I および Q データを相関器 328 およびデジタル複素数乗算器 324 に伝達することができる。

40

【0070】

デジタル複素数乗算器 324 は、デジタル領域において複素数乗算を実行するように構成される。デジタル複素数乗算器 324 において、IF 変換器からのデジタル入力信号は、カオス系列のデジタル表現で乗じられる。カオス系列は、カオス生成器 340 において生成される。カオス生成器 340 は、カオス系列を RUQG 342 に伝達する。これに関連して、カオス生成器 340 が受信機コントローラ 338 に結合されることを理解されたい。受信機コントローラ 338 は、受信機 104 が捕捉モードおよびトラッキングモードにある場合に、カオス生成器 340 が正しい初期状態を有するカオス系列を生成するように、カオス生成器 340 を制御するように構成される。

50

【 0 0 7 1 】

R U Q G 3 4 2 は、デジタルカオス系列を変換デジタルカオス系列に統計的に変換するように構成される。変換デジタルカオス系列は、実数、複素数、または直交位相の組合せを含み、ワード幅が異なり、異なる統計的分布を有する特徴的形式を有することができる。好ましい実施形態で使用される1つのそのような統計的変換は、2つの独立な一様分布ランダム変数を1対の直交ガウス分布変数に変換する2変量ガウス分布である。R U Q G 3 4 2 はさらに、変換カオス系列をリサンプリングフィルタ3 4 4 に伝達するように構成される。

【 0 0 7 2 】

本発明の実施形態によれば、R U Q G 3 4 2 は、デジタルカオス系列をデジタルカオス系列の直交ガウス形式に統計的に変換する。R U Q G 3 4 2 は、デジタルカオス系列の直交ガウス形式をリサンプリングフィルタ3 4 4 に伝達する。より具体的には、R U Q G 3 4 2 は、同相(「I」)データおよび直角位相(「Q」)データをリサンプリングフィルタ3 4 4 に伝達する。しかしながら、本発明は、この点に関して限定されない。

【 0 0 7 3 】

リサンプリングフィルタ3 4 4 は、変換カオス系列をデジタル複素数乗算器3 2 4 に転送するように構成される。リサンプリングフィルタ3 4 4 は、受信機1 0 4 が捕捉モードにある場合に、カオスサンプルレートを受信信号サンプルレートに適合するようにするためのサンプルレート変更フィルタとして構成される。リサンプリングフィルタ3 4 4 は、受信機が定常状態復調モードにある場合に、歪みが一定のレベルより小さくなるように送信および受信クロックオフセットを補償するようにも構成される。これに関連して、リサンプリングフィルタ3 4 4 は、含まれるデータのスペクトルを変更することなく、同相(「I」)および直角位相(「Q」)データ系列のサンプルレートを第1のサンプルレートから第2のサンプルレートに変換するように構成されることを理解されたい。リサンプリングフィルタ3 4 4 はさらに、同相(「I」)および直角位相(「Q」)データ系列を、デジタル複素数乗算器3 2 4、3 5 2 およびマルチプレクサ3 4 6、3 4 8 に伝達するように構成される。

【 0 0 7 4 】

カオス系列のサンプル形式が連続帯域制限カオス(continuous band limited chaos)の離散サンプルであると考えられる場合、リサンプリングフィルタ3 4 4 は、離散時間サンプルを効果的に追跡し、カオス系列の連続表現を計算し、A/D変換器3 1 4 によってサンプリングされる離散時間点と一致する必要がある離散時間点においてカオス系列をリサンプリングすることに留意されたい。実際には、リサンプリングフィルタ3 4 4 の入力値および出力値は、僅かにずれた時間において取られた同じ波形のサンプルであるので、正確には同じでない。しかし、値は、同じ波形のサンプルであり、そのため同じ電力スペクトル密度を有する。

【 0 0 7 5 】

再び図3 Aを参照すると、C E A D G 3 5 0 は、変調捕捉系列を生成するように構成される。C E A D G 3 5 0 は、変調捕捉系列をデジタル複素数乗算器3 5 2 に伝達するようにも構成される。デジタル複素数乗算器3 5 2 は、デジタル領域において複素数乗算を実行するように構成される。この複素数乗算は、デジタル入力信号用の基準をもたらすために、C E A D G 3 5 0 からの変調捕捉系列をカオス系列のデジタル表現で乗じることを含む。デジタル複素数乗算器3 5 2 は、基準信号をマルチプレクサ3 4 6、3 4 8 に伝達するようにも構成される。マルチプレクサ3 4 6 は、基準信号の直交位相部分を相関器3 2 8 に転送するように構成される。マルチプレクサ3 4 8 は、基準信号の同相部分を相関器3 2 8 に転送するように構成される。これに関連して、マルチプレクサ3 4 6、3 4 8 が受信機コントローラ3 3 8 に結合されることを理解されたい。受信機コントローラ3 3 8 は、受信機1 0 4 が(以下で説明される)捕捉モードにある場合に、マルチプレクサ3 4 6、3 4 8 が基準信号を相関器3 2 8 に転送するように、連携するマルチプレクサ3 4 6、3 4 8 を制御するように構成される。

10

20

30

40

50

【0076】

相関器328は、カオス系列をデジタル入力信号と相関させるように構成される。これに関連して、相関の実数成分および虚数成分の向き (sense) は、デジタル入力信号のシンボルの実数成分および虚数成分の値と直接的に関係することを理解されたい。好ましい一実施形態では、相関の実数成分および虚数成分の向きは、デジタル入力信号のPSKシンボルの実数成分および虚数成分の値と直接的に関係することも理解されたい。したがって、相関器328が定常状態復調モードにある場合、相関器328の出力は、PSKシンボル軟判定である。これに関連して、軟情報 (soft information) は、系列に含まれるビットについての情報を含む (軟判定ビットによって表される) 軟値 (soft-value) に関係することを理解されたい。具体的には、軟値は、系列内の特定のビットが1または0である確率を表す値である。例えば、特定のビットについての軟値は、ビットが1である確率を $p(1) = 0.3$ のように表すことができる。反対に、同じビットは、 $p(0) = 0.7$ である、ビットが0である確率を有することができる。

10

【0077】

相関器328は、最終シンボル判定を行うために、PSK軟判定を硬判定装置330に伝達するようにも構成される。硬判定装置330は、シンボル判定をS/B変換器332に伝達するように構成される。S/B変換器332は、シンボルを2進形式に変換するように構成される。S/B変換器332は、2進データ系列を情報源復号器334に伝達するように構成される。情報源復号器334は、送信機において適用されたFECを復号し、復号ビットストリームを、復号データを利用する1つまたは複数の外部装置 (図示されず) に渡すように構成される。

20

【0078】

相関器328は、カオス系列に関連する初期タイミング情報、データ系列に関連する初期タイミング情報を獲得し、カオス系列とデジタル入力信号の間で位相および周波数オフセット情報を追跡するようにも構成される。相関器328は、カオス系列とデジタル入力信号の間で入力信号振幅情報を追跡するようにも構成される。初期タイミング情報の獲得と、入力信号振幅、位相および周波数オフセット情報の追跡はともに、デジタル通信システムにおける標準機能である。そのような訳で、初期タイミング情報を獲得し、位相および周波数オフセット情報を追跡するための方法は、当業者にはよく知られており、したがって、本明細書ではあまり詳細には説明されない。しかし、任意のそのような方法が制限なく使用され得ることを理解されたい。

30

【0079】

再び図3Aを参照すると、相関器328は、時間の関数としての振幅および位相情報をループ制御回路320に伝達するように構成される。ループ制御回路320は、公称範囲からの入力信号振幅の逸脱を計算するために振幅および位相情報を使用し、カオス系列をデジタル入力信号と同期させるために位相および周波数オフセット情報を使用する。ループ制御回路320は、位相および周波数オフセット情報をIF変換器の直交デジタル局所発振器322部分に伝達し、利得逸脱補償情報を自動利得制御 (AGC) 増幅器308に伝達するようにも構成される。ループ制御回路320はさらに、リタイミング制御信号をリサンプリングフィルタSRMD344およびカオス生成器340に伝達するように構成される。

40

【0080】

送信機102および受信機104におけるデジタルカオス系列のデジタル生成は、正確実時間基準クロック336の管理下で緊密に調整され続けることを理解されたい。クロック336の精度が高まるほど、送信機102のカオス生成器218と受信機104のカオス生成器340との同期は、処理遅延差およびチャネル伝播時間の効果を除いて、より緊密になる。デジタルカオス生成器218、340の使用は、カオス生成器の状態が正確かつ容易に制御されることを可能にし、その結果、同期通信を可能にする。

【0081】

50

再び図3Aを参照すると、正確実時間基準クロック336は、GPSクロック受信機またはチップスケール原子時計(CSAC)などの正確な実時間基準にロックされた安定な局所発振器である。正確実時間基準クロック336は、より低い周波数の基準クロックにロックされながら、刻時される論理回路314、...、352に高い周波数のクロックを供給するように構成される。より低い周波数の基準クロックは、共通基準と、長い時間間隔にわたるカオス生成器218と受信機104のカオス生成器340の状態の間の大きなドリフトを防止するための日にち共通実時間基準とを供給する。

【0082】

受信機104の動作が、捕捉モードおよび定常状態復調モードに関して、今から簡潔に説明される。

【0083】

捕捉モード：

捕捉モードにおいて、リサンプリングフィルタ344は、合理的なレート変更を実行し、変換カオス系列をデジタル複素数乗算器352に転送する。CEADG350は、変調捕捉系列を生成し、それをデジタル複素数乗算器352に転送する。デジタル複素数乗算器352は、デジタル領域において複素数乗算を実行する。デジタル複素数乗算器352において、CEADG350からの変調捕捉系列は、送信機102において生成されたデジタル入力信号用の基準を生成して初期捕捉を容易にするために、カオス系列のデジタル表現で乗じられる。カオス系列は、カオス生成器340において生成される。デジタル複素数乗算器352は、基準信号をマルチプレクサ346、348に伝達する。マルチプレクサ346、348は、基準信号を相関器328に転送する。相関器328は、サーチモードに遷移させられる。サーチモードにおいて、相関器328は、カオス生成器340が時間同期状態ベクトルを用いて設定され得るように、受信信号状態を突き止めるために不確定窓にわたってサーチを行う。

【0084】

定常状態復調モード：

定常状態復調モードにおいて、相関器328は、時間の関数としての振幅および位相情報を生成するために、公称相関ピークに近い受信変調信号と局所生成カオスとの間の相関を追跡する。この情報は、ループ制御回路320に渡される。ループ制御回路320は、位相オフセット、周波数オフセット、および振幅補償情報を抽出するために、この情報に適切なアルゴリズム処理を適用する。相関器328は、シンボル境界によって終了させられる相関時間に基づいたその出力情報を硬判定装置330にも渡す。硬判定装置330は、シンボルの硬判定を行うために、相関情報を所定の閾値と比較する。ループ制御回路320は、相関器328の出力を監視する。ループ制御回路320は固定相関位相オフセットを検出し、位相オフセットを取り除くために、直交デジタル局所発振器322の位相制御が変更される。ループ制御回路320は、時間の関数として変化する位相オフセットを検出すると、受信機104が定常状態復調モードにある場合、または周波数またはタイミングオフセットを取り除くために直交デジタル局所発振器322の周波数制御が変更された場合、不整合リサンブラとして機能するリサンプリングフィルタ344を調整する。受信入力信号タイミングが、局所生成カオス系列に対して、サンプル時間のプラスマイナス2分の1より大きく「ドリフト」していることを、相関器328の出力が示している場合、ループ制御回路320は、(1)適切な時間方向に1サンプル時間だけ相関窓を調整し、(2)局所カオス生成器340の状態を1反復状態だけ前進または後退させ、(3)時間不連続性を補償するためにリサンプリングフィルタ344を調整する。ループ制御回路320は、送信機102のカオス生成器218と受信機104のカオス生成器340を、サンプル時間の2分の1以内に同期された状態に維持する。

【0085】

性能を向上させるためにより正確な時間同期が必要とされる場合、多相分数時間遅延フィルタ(polyphase fractional time delay filter)の類のメンバとして、リサンプリングフィルタが実施されることができる。フィル

10

20

30

40

50

タのこの類は、当業者にはよく知られており、したがって、本明細書ではあまり詳細には説明されない。

【0086】

上で説明されたように、多くのカオスサンプルが、送信機102において情報シンボルと合成される。送信機102および受信機104のタイミングは、2つの異なる正確実時間基準クロック212、336の発振器を参照するので、頑健な復調を容易にするために、シンボルタイミングが受信機104において回復されなければならない。シンボルタイミング回復は、(1)複素数乗算器324を使用して、受信入力信号を局所生成カオス系列の複素共役で乗じること、(2)Nをシンボル時間当たりのカオスサンプルの数として、積のN点移動平均を計算すること、(3)その値、移動平均の最大絶対値、および発生回数を保存すること、(4)シンボルタイミングを回復するために、シンボルタイミング回復回路326において値を統計的に組み合わせることを含むことができる。シンボルタイミング回復は、相関器328の出力を介して達成され得ることに留意されたい。しかし、そのようなシナリオでは、追加の相関器操作が必要とされる。理解されるべきこととして、この目的での独立の乗算器操作の使用は、シンボルタイミングにとって最良の統計的合致を発見するのと同時に、複数の相関窓にわたって相関および後処理を実行する機能などの付加的機能を受信機104に追加する。

10

【0087】

この定常状態復調モードにおいて、シンボルタイミング回復回路326は、シンボル相関の開始を制御するために、シンボル開始タイミングを相関器328に伝達する。相関器328は、シンボル持続期間中、局所生成カオス系列を受信デジタル入力信号と相関させる。これに関連して、相関の実数成分および虚数成分の向きおよび大きさは、デジタル入力信号のシンボルの実数成分および虚数成分の値と直接的に関係することを理解されたい。したがって、相関器328は、シンボル軟判定を生成する。相関器328は、最終シンボル判定を行うために、シンボル軟判定を硬判定装置330に伝達する。硬判定装置330は、シンボル軟判定を使用してシンボルを判定する。その後、硬判定装置330は、シンボルをS/B変換器332に伝達する。S/B変換器332は、シンボル判定を2進形式に変換する。S/B変換器332は、2進データ系列を情報源復号器334に伝達するように構成される。情報源復号器334は、送信機102において適用されたFECを決定し、復号ビットストリームを、復号データを利用する1つまたは複数の外部装置(図示されず)に渡すように構成される。

20

30

【0088】

当業者であれば、受信機104が通信システム受信機の1つの構成であることを理解されよう。しかし、本発明は、この点に関して限定されず、その他の任意の受信機構成が、制限なく使用されることができる。例えば、受信機の別の実施形態が、図3Bに提供されている。

【0089】

ここで図3Bを参照すると、本発明を理解するのに役立つ、受信機の別の実施形態のブロック図が提供されている。図3Bに示されるように、受信機390は、アンテナ要素392と、低雑音増幅器(LNA)354と、ゾーンフィルタ356と、中間周波数(IF)変換器358、364と、アンチエイリアスフィルタ360と、アナログ/デジタル(A/D)変換器362とから成る。受信機390は、ループ制御回路366と、相関器368と、デジタル複素数乗算器370とからも成る。受信機390はさらに、受信機コントローラ374と、正確実時間基準376と、硬判定装置372と、シンボル/ビット(S/B)変換器384と、情報源復号器386とから成る。受信機390は、剰余数系(RNS)カオス生成器382と、実一様統計/直交ガウス統計写像装置378とから成る。上に列挙されたコンポーネントの各々354~386、392は、図3Aのそれぞれのコンポーネント302~306、312、314、320、328~342、352と類似している。したがって、図3Bに示された受信機390の構成を理解するには、図3Aに関連して上で提供された説明で十分である。

40

50

【0090】

カオス生成器およびデジタルカオス系列生成器

ここで図4を参照すると、本発明を理解するのに役立つ、(図2～図3Bに関連して上で説明された)カオス生成器218、340、382の概念図が提供されている。図4に示されるように、カオス系列の生成は、N個の多項式 $f_0(x(nT))$ 、 \dots 、 $f_{N-1}(x(nT))$ から開始する。N個の多項式 $f_0(x(nT))$ 、 \dots 、 $f_{N-1}(x(nT))$ は、同じ多項式または異なる多項式として選択されることができる。本発明の一態様によれば、N個の多項式 $f_0(x(nT))$ 、 \dots 、 $f_{N-1}(x(nT))$ は、ガロア体演算においてカオス特性を有する既約多項式として選択される。そのような既約多項式は、既約3次多項式および既約4次多項式を含むが、それらに限定されない。本明細書で使用される「既約多項式」という語句は、同じガロア体(f)上の少なくとも2つの非自明な多項式の積として表現され得ない多項式のことを表す。例えば、多項式 $f(x(nT))$ は、 $f(x(nT)) = g(x(nT)) \cdot h(x(nT))$ となるような、有理係数をとる $x(nT)$ に関する2つの非定数多項式 $g(x(nT))$ および $h(x(nT))$ が存在しなければ、既約である。

10

【0091】

当業者であれば理解されるように、N個の多項式 $f_0(x(nT))$ 、 \dots 、 $f_{N-1}(x(nT))$ の各々は、それぞれの解を得るために、独立に解かれることができる。各解は、剰余数系(RNS)算術演算、すなわちモジュロ演算を使用して、RNS剰余値として表現されることができる。モジュロ演算は、当業者にはよく知られている。したがって、そのような演算は、本明細書ではあまり詳細には説明されない。しかし、何らかの位取り値「a」に関するRNS剰余表現は、数式(1)によって定義されることができる。

20

$$R = \{ a \text{ modulo } m_0, a \text{ modulo } m_1, \dots, a \text{ modulo } m_{N-1} \} \quad (1)$$

ここで、Rは、位取り値「a」を表すRNS剰余のN組(N-tuple)値である。さらに、 $R(nT)$ は、 $R(nT) = \{ f_0(x(nT)) \text{ modulo } m_0, f_1(x(nT)) \text{ modulo } m_1, \dots, f_{N-1}(x(nT)) \text{ modulo } m_{N-1} \}$ として定義される多項式 $f(x(nT))$ のRNS解の表現とすることができる。 m_0 、 m_1 、 \dots 、 m_{N-1} はそれぞれ、各多項式 $f_0(x(nT))$ 、 \dots 、 $f_{N-1}(x(nT))$ に適用可能なRNS算術演算のための法である。

30

【0092】

上記のことがらから、多項式 $f_0(x(nT))$ 、 \dots 、 $f_{N-1}(x(nT))$ の各々を解くために利用されるRNSはそれぞれ、選択された法の値 m_0 、 m_1 、 \dots 、 m_{N-1} を有することが理解されよう。各RNSの法のために選択された法の値は、好ましくは、互いに素の数 p_0 、 p_1 、 \dots 、 p_{N-1} となるように選択される。本明細書で使用される「互いに素の数」という語句は、1以外に公約数をもたない自然数の集まりのことを表す。その結果、解をRNS剰余値として表現するために利用される各RNS算術演算は、異なる素数 p_0 、 p_1 、 \dots 、 p_{N-1} を法 m_0 、 m_1 、 \dots 、 m_{N-1} として使用する。

40

【0093】

当業者であれば、多項式 $f_0(x(nT))$ 、 \dots 、 $f_{N-1}(x(nT))$ の各々に対する解として計算されるRNS剰余値が、法 m_0 、 m_1 、 \dots 、 m_{N-1} として選択される素数 p_0 、 p_1 、 \dots 、 p_{N-1} の選択に応じて変化することを理解されよう。さらに、値の範囲は、法 m_0 、 m_1 、 \dots 、 m_{N-1} として選択される互いに素の数 p_0 、 p_1 、 \dots 、 p_{N-1} の選択に依存する。例えば、素数503が法 m_0 として選択される場合、第1の多項式 $f_0(x(nT))$ のRNS解は、0から502までの整数をとる。同様に、素数491が法 m_1 として選択される場合、第2の多項式 $f_1(x(nT))$ のRNS解は、0から490までの整数をとる。

【0094】

50

本発明の一実施形態によれば、 N 個の多項式 $f_0(x(nT))$ 、 \dots 、 $f_{N-1}(x(nT))$ の各々は、ガロア体演算においてカオス特性を有する既約3次多項式として選択される。 N 個の多項式 $f_0(x(nT))$ 、 \dots 、 $f_{N-1}(x(nT))$ の各々は、時間についての定数関数または変化関数となるようにも選択されることができる。既約3次多項式は、数式(2)によって定義される。

$$f(x(nT)) = Q(k)x^3(nT) + R(k)x^2(nT) + S(k)x(nT) + C(k, L) \quad (2)$$

ここで、 n は、サンプル時間インデックス値である。 k は、多項式時間インデックス値である。 L は、定数成分時間インデックス値である。 T は、時間間隔または増分を表す値を有する固定定数である。 Q 、 R 、および S は、多項式 $f(x(nT))$ を定義する係数である。 C は、 $x(nT)$ の0乗の係数であり、したがって、各多項式特性に関する定数である。好ましい一実施形態では、特定の素数を法とした場合に、定められた多項式 $f(x(nT))$ の既約形式を生成するように経験的に決定された、 C の値が選択される。 Q 、 R 、および S を固定値とする所与の多項式について、2つ以上の C の値が存在することができ、各々は一意的な反復系列を提供する。しかしながら、本発明は、この点に関して限定されない。

【0095】

本発明の別の実施形態によれば、 N 個の多項式 $f_0(x(nT))$ 、 \dots 、 $f_{N-1}(x(nT))$ は、定数値 C を除いて同一である。例えば、第1の多項式 $f_0(x(nT))$ は、 $f_0(x(nT)) = 3x^3(nT) + 3x^2(nT) + x(nT) + C_0$ として選択される。第2の多項式 $f_1(x(nT))$ は、 $f_1(x(nT)) = 3x^3(nT) + 3x^2(nT) + x(nT) + C_1$ として選択される。第3の多項式 $f_2(x(nT))$ は、 $f_2(x(nT)) = 3x^3(nT) + 3x^2(nT) + x(nT) + C_2$ として選択され、以降も同様である。定数値 C_0 、 C_1 、 \dots 、 C_{N-1} の各々は、定められた多項式 $f(x(nT)) = 3x^3(nT) + 3x^2(nT) + x(nT) + C$ の剰余環において既約形式を生成するように選択される。これに関連して、定数値 C_0 、 C_1 、 \dots 、 C_{N-1} の各々が、多項式 $f(x(nT))$ を解くときにRNS算術演算のために使用される特定の法 m_0 、 m_1 、 \dots 、 m_{N-1} の値に関連付けられることを理解されたい。そのような定数値 C_0 、 C_1 、 \dots 、 C_{N-1} と、定められた多項式 $f(x(nT))$ の既約形式を生成する関連する法 m_0 、 m_1 、 \dots 、 m_{N-1} の値が、以下の表1に列挙されている。

【0096】

10

20

30

【表 1】

法の値 m_0, m_1, \dots, m_{N-1}	定数値 C_0, C_1, \dots, C_{N-1} の集合
3	{1, 2}
5	{1, 3}
11	{4, 9}
29	{16, 19}
47	{26, 31}
59	{18, 34}
71	{10, 19, 20, 29}
83	{22, 26, 75, 79}
101	{27, 38, 85, 96}
131	{26, 39, 77, 90}
137	{50, 117}
149	{17, 115, 136, 145}
167	{16, 32, 116, 132}
173	{72, 139}
197	{13, 96, 127, 179}
233	{52, 77}
251	{39, 100, 147, 243}
257	{110, 118}
269	{69, 80}
281	{95, 248}
293	{37, 223}
311	{107, 169}
317	{15, 55}
347	{89, 219}
443	{135, 247, 294, 406}
461	{240, 323}
467	{15, 244, 301, 425}
479	{233, 352}
491	{202, 234}
503	{8, 271}

10

20

30

40

しかしながら、本発明は、この点に関して限定されない。

【0097】

図4に示されるシステムを用いて生成され得る離散振幅状態の数(動的範囲(dynamic range))は、多項式の数 N と、RNS数系のために選択された法 m_0, m_1, \dots, m_{N-1} の値とに依存する。具体的には、この値は、積 $M = m_0 \cdot m_1 \cdot m_2 \cdot m_3 \cdot m_4 \cdot \dots \cdot m_{N-1}$ として計算されることができる。

【0098】

再び図4を参照すると、第1から第 N のRNS解の各々は、2進法表現で表現されることを理解されたい。そのような訳で、第1から第 N のRNS解の各々は、2進ビット系列

50

である。系列の各ビットは、値 0 または値 1 を有する。各 2 進系列は、特定の法に従って選択されるビット長を有する。

【 0 0 9 9 】

本発明の一実施形態によれば、剰余値を表す各 2 進系列は、数式 (3) によって定義されるビット長 (B L) を有する。

$$B L = C e i l i n g [L o g _ 2 (m)] \quad (3)$$

ここで、 m は、法 m_0 、 m_1 、 \dots 、 m_{N-1} の 1 つとして選択される。 $C e i l i n g [u]$ は、引数 u に対してその次により大きな整数を表す。

【 0 1 0 0 】

上述の概念をより良く理解するためには、例が役に立つ。この例では、6 個の既約多項式 $f_0(x(nT))$ 、 \dots 、 $f_5(x(nT))$ を解くために、6 個の互いに素の法が使用される。第 1 の法 m_0 に関連する素数 p_0 は、503 として選択される。第 2 の法 m_1 に関連する素数 p_1 は、491 として選択される。第 3 の法 m_2 に関連する素数 p_2 は、479 として選択される。第 4 の法 m_3 に関連する素数 p_3 は、467 として選択される。第 5 の法 m_4 に関連する素数 p_4 は、257 として選択される。第 6 の法 m_5 に関連する素数 p_5 は、251 として選択される。 $f_0(x(nT))$ の可能な解は、0 から 502 の範囲内にあり、9 個の 2 進数字で表されることができる。 $f_1(x(nT))$ の可能な解は、0 から 490 の範囲内にあり、9 個の 2 進数字で表されることができる。 $f_2(x(nT))$ の可能な解は、0 から 478 の範囲内にあり、9 個の 2 進数字で表されることができる。 $f_3(x(nT))$ の可能な解は、0 から 466 の範囲内にあり、9 個の 2 進数字で表されることができる。 $f_4(x(nT))$ の可能な解は、0 から 256 の範囲内にあり、9 個の 2 進数字で表されることができる。 $f_5(x(nT))$ の可能な解は、0 から 250 の範囲内にあり、8 個の 2 進数字で表されることができる。多項式 $f_0(x(nT))$ 、 \dots 、 $f_4(x(nT))$ の再帰解 (recursive solution) を計算するための演算は、9 ビットモジュロ算術演算を必要とする。多項式 $f_5(x(nT))$ の再帰解を計算するための演算は、8 ビットモジュロ算術演算を必要とする。全体で、再帰結果 $f_0(x(nT))$ 、 \dots 、 $f_5(x(nT))$ は、0 から $M-1$ までの範囲内の値を表す。 M の値は、 $p_0 \cdot p_1 \cdot p_2 \cdot p_3 \cdot p_4 \cdot p_5 = 503 \cdot 491 \cdot 479 \cdot 467 \cdot 257 \cdot 251 = 3, 563, 762, 191, 059, 523$ として計算される。各 RNS 解の 2 進法表現は、 $C e i l i n g [L o g _ 2 (3, 563, 762, 191, 059, 523)] = C e i l i n g [51.66] = 52$ ビットを使用して計算されることができる。各多項式は既約であるので、3, 563, 762, 191, 059, 523 個のすべての可能な値は、 M 掛ける T 秒毎の系列反復時間、すなわち系列反復掛ける生成値の系列の正確な複製までの時間間隔の系列反復時間をもたらすように計算される。しかしながら、本発明は、この点に関して限定されない。

【 0 1 0 1 】

再び図 4 を参照すると、第 1 から第 N の RNS 解は、位取り数系表現に写像され、それによって、カオス系列出力を形成する。本明細書で使用される「位取り数系」という語句は、剰余数系以外の記数法を表す。そのような位取り数系は、整数系、2 進法、8 進法、および 16 進法を含むが、それらに限定されない。

【 0 1 0 2 】

本発明の一態様によれば、第 1 から第 N の RNS 解は、第 1 から第 N の RNS 解に基づいた位取り数系での数字列を決定することによって、位取り数系表現に写像される。本明細書で使用される「数字」という用語は、数を表すシンボルの組合せの中のシンボルを表す。例えば、数字は、2 進系列の特定のビットとすることができる。本発明の別の態様によれば、第 1 から第 N の RNS 解は、第 1 から第 N の RNS 解によって定義される位取り数系での数を識別することによって、位取り数系表現に写像される。本発明のまた別の態様によれば、第 1 から第 N の RNS 解は、第 1 から第 N の RNS 解によって定義される位取り数系での数の切り取り部分を識別することによって、位取り数系表現に写像される。切り取り部分は、位取り数系での数のうちの連続的に配置された数字のいずれかの組を含

むことができる。切り取り部分は、位取り数系での数のうちの最上位桁数字を除外することもできる。本明細書で使用される「切り取り部分」という語句は、その先頭および/または末尾から1つまたは複数の数字を取り除いたカオス系列のことを表す。「切り取り部分」という語句は、カオス系列から抽出された定められた数の数字を含む部分のことも表す。「切り取り部分」という語句は、位取り数系表現への第1から第NのRNS解の部分写像の結果のことも表す。

【0103】

本発明の一実施形態によれば、第1から第NのRNS解から位取り数系表現に写像するために、混合基数変換(mixed-radix conversion)方法が使用される。ここで説明される混合基数変換手順は、「単一の法を法とし、法の積を法としない演算(modulo moduli only and not modulo the product of moduli)」で実施されることができる。非特許文献3、Nicholas S. SzaboおよびRichard I. Tanaka、「Residue Arithmetic and Its Applications To Computer Technology」、McGraw-Hill Book Co.、New York、1967年を参照されたい。前記文献に従って、混合基数変換についての以下の説明は、本明細書の他の箇所で使用される0から始まるインデックスの代わりに、1から始まる変数インデックスを利用する。混合基数系では、数xは、混合基数形式で表現されることができ、

【0104】

【数2】

$$x = a_N \prod_{i=1}^{N-1} R_i + \dots + a_3 R_1 R_2 + a_2 R_1 + a_1$$

ここで、 R_i は、基数であり、 a_i は、混合基数の数字であり、 $0 = a_i < R_i$ である。基数の所与の組に対して、xの混合基数表現は、 $(a_n, a_{n-1}, \dots, a_1)$ によって表され、ここで、数字は、有効桁の降順に列挙されている。前記文献を参照されたい。数字 a_i の乗数は、混合基数の重みであり、 a_i の重みは、

【0105】

【数3】

$$\prod_{j=1}^{i-1} R_j \text{ for } i \neq 1$$

である。前記文献を参照されたい。

【0106】

RNSから混合基数系への変換の場合、1組の法は、 $m_i = R_i$ となるように選択される。1組の法は、混合基数系とRNSが同伴(associated)であると言われるようにも選択される。この場合、同伴する系は、同じ範囲の値、すなわち、

【0107】

【数4】

$$\prod_{i=1}^N m_i$$

を有する。ここで説明される混合基数変換プロセスは、その場合、[RNS]から混合基数系に変換するために使用されることができる。前記文献を参照されたい。

【0108】

$m_i = R_i$ である場合、混合基数表現は、

【0109】

10

20

30

40

【数 5】

$$x = a_N \prod_{i=1}^{N-1} m_i + \cdots + a_3 m_1 m_2 + a_2 m_1 + a_1$$

という形式を取り、ここで、 a_i は、混合基数係数である。 a_i は、 a_1 から開始して、以下の方式で順次決定される。前記文献を参照されたい。

【0 1 1 0】

【数 6】

$$x = a_N \prod_{i=1}^{N-1} m_i + \cdots + a_3 m_1 m_2 + a_2 m_1 + a_1$$

10

に対して、最初に m_1 を法とするモジュロ演算が施される。最終項を除くすべての項は、 m_1 の倍数であるので、 $\langle x \rangle_{m_1} = a_1$ を得る。したがって、 a_1 が、ちょうど第 1 の剰余数字である。前記文献を参照されたい。

【0 1 1 1】

a_2 を得るために、その剰余符号 (residue code) において最初に $x - a_1$ を形成する。量 $x - a_1$ は、明らかに m_1 によって割り切ることができる。さらに、 m_1 は、定義によって、その他のすべての法と互いに素である。したがって、除算余りゼロ手順 (division remainder zero procedure) [被除数が除数の整数倍であることが知られ、除数が M と互いに素であることが知られている除算] が、

20

【0 1 1 2】

【数 7】

$$\frac{x - a_1}{m_1}$$

の第 2 から第 N 桁の剰余数字を見出すために使用されることができる。

【0 1 1 3】

【数 8】

$$[x = a_N \prod_{i=1}^{N-1} m_i + \cdots + a_3 m_1 m_2 + a_2 m_1 + a_1]$$

30

の精査は、その場合、 x が a_2 であることを示す。このように、剰余表記における連続的な減算および除算によって、混合基数数字のすべてが取得されることができる。前記文献を参照されたい。

【0 1 1 4】

【数 9】

$$a_1 = \langle x \rangle_{m_1}, a_2 = \left\langle \left\langle \frac{x}{m_1} \right\rangle_{m_2} \right\rangle, a_3 = \left\langle \left\langle \left\langle \frac{x}{m_1 m_2} \right\rangle_{m_3} \right\rangle \right\rangle$$

40

であること、一般に $i > 1$ の場合、

【0 1 1 5】

【数 10】

$$a_i = \left\langle \left\langle \left\langle \frac{x}{m_1 m_2 \cdots m_{i-1}} \right\rangle_{m_i} \right\rangle \right\rangle$$

であることに留意すると興味深い。前記文献を参照されたい。先の説明から、混合基数変換プロセスが反復的であることが分かる。変換は、切り取り結果をもたらすように変更さ

50

ることができる。しかしながら、本発明は、この点に関して限定されない。

【0116】

本発明の別の態様によれば、第1から第NのRNS解を位取り数系表現に写像するために、中国の剰余定理(CRT)算術演算が使用される。CRT算術演算は、当業者にはよく知られており、したがって、本明細書ではあまり詳細には説明されない。中国の剰余定理の最初の知られた公式は、孫子によるとされ、西暦500年ごろの「算経(Book of Arithmetics)」に記されている。しかし、CRTがどのように適用されるかについての簡潔な説明は、本発明を理解するのに役立つであろう。CRT算術演算は、数式(4)によって定義されることができる[0から始まるインデックスに戻る]。

【0117】

【数11】

$$Y = \left\langle \left\langle \left\langle [3x_0^3((n-1)T) + 3x_0^2((n-1)T) + x_0((n-1)T) + C_0(nT)]b_0 \right\rangle_{p_0} \frac{M}{p_0} \right\rangle_M + \dots + \left\langle \left\langle [3x_{N-1}^3((n-1)T) + 3x_{N-1}^2((n-1)T) + x_{N-1}((n-1)T) + C_{N-1}(nT)]b_{N-1} \right\rangle_{p_{N-1}} \frac{M}{p_{N-1}} \right\rangle_M \right\rangle_M \quad (4)$$

10

数式(4)は、数式(5)のように書き直されることができる。

【0118】

【数12】

$$Y = \left\langle \left\langle \left\langle [3x_0^3((n-1)T) + 3x_0^2((n-1)T) + x_0((n-1)T) + C_0(nT)]b_0 \right\rangle_{p_0} \frac{M}{p_0} \right\rangle_M + \dots + \left\langle \left\langle [3x_{N-1}^3((n-1)T) + 3x_{N-1}^2((n-1)T) + x_{N-1}((n-1)T) + C_{N-1}(nT)]b_{N-1} \right\rangle_{p_{N-1}} \frac{M}{p_{N-1}} \right\rangle_M \right\rangle_M \quad (5)$$

20

ここで、Yは、CRT算術演算の結果である。nは、サンプル時間インデックス値である。Tは、時間間隔または増分を表す値を有する固定定数である。 $x_0 \sim x_{N-1}$ は、第1から第NのRNS解である。 p_0, p_1, \dots, p_{N-1} は、素数である。Mは、互いに素の数 p_0, p_1, \dots, p_{N-1} の積によって定義される固定定数である。 b_0, b_1, \dots, b_{N-1} は、それぞれ他のすべての素数法 p_0, p_1, \dots, p_{N-1} の積の乗法的逆数として選択される固定定数である。等価的に、

30

【0119】

【数13】

$$b_j = \left(\frac{M}{p_j} \right)^{-1} \bmod p_j$$

である。 b_j は、位取り数を表すRNSのN組値と位取り数の間の同型写像を可能にする。しかし、カオス特性の喪失なしに、写像は、一意かつ同型であることだけを必要とする。そのような訳で、位取り数xは、組(tuple)yに写像されることができる。組yは、位取り数zに写像されることができる。すべての組が、0からM-1までの範囲内のzの一意値に写像される限り、位取り数xは、zに等しくない。したがって、本発明のある実施形態の場合、 b_j は、

40

【0120】

【数14】

$$b_j = \left(\frac{M}{p_j} \right)^{-1} \bmod p_j$$

50

と定義されることができる。本発明のその他の実施形態では、すべての b_j は、カオス特性を喪失せずに、1つまたは複数の非ゼロ値に等しく設定されることができる。

【0121】

理解されるべきこととして、カオス系列出力 Y は、2進法表現で表現されることができる。そのような訳で、カオス系列出力 Y は、2進系列として表されることができる。2進系列の各ビットは、値0または値1を有する。カオス系列出力 Y は、数式(6)によって定義される最大ビット長 (MBL) を有することができる。

$$MBL = \text{Ceiling}[\text{Log}_2(M)] \quad (6)$$

ここで、 M は、法 m_0, m_1, \dots, m_{N-1} として選択された互いに素の数 p_0, p_1, \dots, p_{N-1} の積である。これに関連して、 M が CRT 算術演算の動的範囲を表すことを理解されたい。本明細書で使用される「動的範囲」という語句は、CRT 算術演算の結果値の可能な限りで最大の範囲を表す。CRT 算術演算が、動的範囲 M の逆数に等しい周期性を有するカオス的数系列を生成することも理解されたい。動的範囲は、 $\text{Ceiling}[\text{Log}_2(M)]$ ビット精度を必要とする。

【0122】

本発明の一実施形態によれば、 M は、3, 563, 762, 191, 059, 523 に等しい。 M の値を式(6)に代入することによって、2進法表現で表現されるカオス系列出力 Y のビット長 (BL) は、 $BL = \text{Ceiling}[\text{Log}_2(3, 563, 762, 191, 059, 523)] = 52$ ビットのように計算されることができる。そのような訳で、カオス系列出力 Y は、両端を含む0と3, 563, 762, 191, 059, 523の間の整数値を有する52ビットの2進系列である。しかしながら、本発明は、この点に関して限定されない。例えば、カオス系列出力 Y は、0と $M-1$ の間の値の切り取り部分を表す2進系列とすることができる。そのようなシナリオでは、カオス系列出力 Y は、 $\text{Ceiling}[\text{Log}_2(M)]$ より小さなビット長を有することができる。切り取りはシステムの動的範囲に影響を与えるが、生成系列の周期性には影響しないことに留意されたい。

【0123】

理解されるべきこととして、上で説明されたカオス系列生成は、反復的に実行されることができる。そのようなシナリオでは、多項式の変数「 x 」が、先の反復で計算された解として選択的に確定され得るように、フィードバック機構(例えばフィードバックループ)が提供されることができる。数式(2)は、汎用的な反復形式 $f(x(nT)) = Q(k)x^3((n-1)T) + R(k)x^2((n-1)T) + S(k)x((n-1)T) + C(k, L)$ で書き直されることができる。例えば、固定係数多項式が、 $f(x(n \cdot 1 \text{ms})) = 3x^3((n-1) \cdot 1 \text{ms}) + 3x^2((n-1) \cdot 1 \text{ms}) + x((n-1) \cdot 1 \text{ms}) + 8 \text{ modulo } 503$ として選択される。 n は、実行される反復によって確定される値を有する変数である。 x は、剰余環において許容可能な値を有する変数である。第1の反復において、 n は、1に等しく、 x は、剰余環において許容可能な2として選択される。 n および x の値を定められた多項式 $f(x(nT))$ に代入することによって、値46を有する第1の解が得られる。第2の反復において、 n は、1だけ増加させられ、 x は、第1の解の値、すなわち46に等しく、解 $298, 410 \text{ mod } 503$ 、または131をもたらす。第3の反復において、 n は、再び1だけ増加させられ、 x は、第2の解の値に等しい。

【0124】

ここで図5を参照すると、本発明を理解するのに役立つ、カオス系列を生成するための方法500のフロー図が提供されている。図5に示されるように、方法500は、ステップ502で開始し、ステップ504に進む。ステップ504において、複数の多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ が選択される。これに関連して、多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ は、異なる定数項を除いて同じ多項式として選択されることができ、または異なる多項式として選択されることができる

ことを理解されたい。ステップ504の後、ステップ506が実行され、算術演算のために使用されるRNSの法 m_0, m_1, \dots, m_{N-1} とそれぞれの定数値 C_0, C_1, \dots, C_{N-1} のどの組合せが、各多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ の既約形式を生成するかに関して、各多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ 毎に決定が行われる。ステップ508において、多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ を解くときにRNS算術演算のために使用される法が、各多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ 毎に選択される。これに関連して、法は、ステップ506において識別された法から選択されることを理解されたい。各多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ に対して異なる法が選択されなければならないことも理解されたい。

10

【0125】

図5に示されるように、方法500は、ステップ510に進む。ステップ510において、法が選択された各多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ に対して、定数 C_m が選択される。各定数 C_m は、それぞれの多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ に対して選択された法に対応する。各定数 C_m は、それぞれの多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ の既約形式を生成するためにステップ506において識別された可能な定数値の中から選択される。

【0126】

ステップ510の後、方法500は、ステップ512に進む。ステップ512において、時間増分用の値「T」が選択される。その後、「x」のための初期値が選択される。これに関連して、「x」のための初期値は、剰余環において許容可能な任意の値とし得ることを理解されたい。その後、ステップ516が実行され、定められた多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ の各々についてRNS解を反復的に決定するために、RNS算術演算が使用される。ステップ518において、位取り数系での数字列が、RNS解に基づいて決定される。このステップは、カオス系列出力を獲得するために、RNS解を使用して混合基数算術演算またはCRT算術演算を実行するステップを含むことができる。

20

【0127】

ステップ518の後、方法500は、判定ステップ520に進む。カオス生成器が終了させられない場合(520:NO)、ステップ524が実行され、各多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ における「x」の値は、ステップ516においてそれぞれの多項式 $f_0(x(nT)), \dots, f_{N-1}(x(nT))$ に対して計算されたRNS解に等しく設定される。その後、方法500は、ステップ516に復帰する。カオス生成器が終了させられた場合(520:YES)、ステップ522が実行され、方法500は終了する。

30

【0128】

当業者であれば、方法500がカオス系列を生成するための方法の1つの構成であることを理解されよう。しかし、本発明は、この点に関して限定されず、カオス系列を生成するためのその他の任意の方法が、制限なく使用されることができる。

【0129】

ここで図6を参照すると、カオス生成器218の一実施形態が示されている。カオス生成器218は、デジタルカオス系列を生成するように構成されたハードウェアおよび/またはソフトウェアから成る。これに関連して、カオス生成器218は、計算プロセッサ602₀~602_{N-1}から成ることを理解されたい。カオス生成器218は、写像プロセッサ604からも成る。各計算プロセッサ602₀~602_{N-1}は、それぞれのデータバス606₀~606_{N-1}によって写像プロセッサ604に結合される。そのような訳で、各計算プロセッサ602₀~602_{N-1}は、データをそれぞれのデータバス606₀~606_{N-1}を介して写像プロセッサ604に伝達するように構成される。写像プロセッサ604は、データバス608を介して外部装置(図示されず)に結合されることができる。これに関連して、外部装置(図示されず)は、カオス系列出力に従って信号を合

40

50

成または変更するように構成される通信装置を含むが、それに限定されないことを理解されたい。

【0130】

再び図6を参照すると、計算プロセッサ602₀~602_{N-1}は、複数の解を得るために、N個の多項式 $f_0(x(nT))$ 、...、 $f_{N-1}(x(nT))$ を解くように構成されたハードウェアおよび/またはソフトウェアから成る。N個の多項式 $f_0(x(nT))$ 、...、 $f_{N-1}(x(nT))$ は、ガロア体演算においてカオス特性を有する既約多項式とすることができる。そのような既約多項式は、既約3次多項式および既約4次多項式を含むが、それらに限定されない。N個の多項式 $f_0(x(nT))$ 、...、 $f_{N-1}(x(nT))$ は、定数値を除いて同一とすることもできる。定数値は、多項式 $f_0(x(nT))$ 、...、 $f_{N-1}(x(nT))$ が所定の法に対して既約となるように選択されることができる。N個の多項式 $f_0(x(nT))$ 、...、 $f_{N-1}(x(nT))$ はさらに、時間についての定数関数または変化関数として選択されることができる。

10

【0131】

解の各々は、一意の剰余数系(RNS)N組表現として表現されることができる。これに関連して、計算プロセッサ602₀~602_{N-1}が、法ベースの算術演算を使用して各多項式 $f_0(x(nT))$ 、...、 $f_{N-1}(x(nT))$ の個々の解を計算するために、モジュロ演算を利用することを理解されたい。計算プロセッサ602₀~602_{N-1}の各々は、異なる互いに素の数 p_0 、 p_1 、...、 p_{N-1} を法ベースの算術演算用の法 m_0 、 m_1 、...、 m_{N-1} として利用するように構成されたハードウェアおよび/またはソフトウェアから成る。計算プロセッサ602₀~602_{N-1}は、各多項式 $f_0(x(nT))$ 、...、 $f_{N-1}(x(nT))$ が既約となるように、各多項式 $f_0(x(nT))$ 、...、 $f_{N-1}(x(nT))$ のために選択される法 m_0 、 m_1 、...、 m_{N-1} を利用するように構成されたハードウェアおよび/またはソフトウェアからも成る。計算プロセッサ602₀~602_{N-1}はさらに、フィードバック機構610₀-610_{N-1}によって反復的に計算される解がカオス的となるように、各多項式 $f_0(x(nT))$ 、...、 $f_{N-1}(x(nT))$ のために選択される法 m_0 、 m_1 、...、 m_{N-1} を利用するように構成されたハードウェアおよび/またはソフトウェアから成る。これに関連して、各多項式 $f_0(x(nT))$ 、...、 $f_{N-1}(x(nT))$ の解が反復的に計算され得るように、フィードバック機構610₀-610_{N-1}が提供されることを理解されたい。したがって、フィードバック機構610₀-610_{N-1}は、多項式の変数「x」を先の反復において計算された解として選択的に確定するように構成されたハードウェアおよび/またはソフトウェアから成る。

20

30

【0132】

再び図6を参照すると、計算プロセッサ602₀~602_{N-1}はさらに、RNS剰余値の各々を2進法表現で表現するように構成されたハードウェアおよび/またはソフトウェアから成る。これに関連して、計算プロセッサ602₀~602_{N-1}は、RNS/2進変換方法を利用することができる。そのような方法は、当業者には一般に知られており、したがって、本明細書ではあまり詳細には説明されない。しかし、任意のそのような方法が、制限なく使用されることができることを理解されたい。2進法表現で表現される剰余値は、これ以降、RNSのN組の要素を含む第1から第Nの法解(moduli solution)と呼ばれることも理解されたい。

40

【0133】

本発明の一実施形態によれば、計算プロセッサ602₀~602_{N-1}はさらに、事前計算された2進法表現での剰余値を含むメモリベースのテーブル(図示されず)から成る。各メモリテーブルのアドレス空間は、すべての m 、 m_0 から m_{N-1} に対して、少なくとも0から m_m-1 である。各反復で、テーブルアドレスは、系列を開始するために使用される。しかしながら、本発明は、この点に関して限定されない。

【0134】

50

再び図6を参照すると、写像プロセッサ604は、第1から第Nの法(RNSのN組)解を位取り数系表現に写像するように構成されたハードウェアおよび/またはソフトウェアから成る。結果は、第1から第Nの法解に基づいた位取り数系での数字列である。例えば、写像プロセッサ604は、中国の剰余定理を使用して、RNS剰余値に基づいて位取り数系での数字列を決定するように構成されたハードウェアおよび/またはソフトウェアから成ることができる。これに関連して、写像プロセッサ604が、第1から第Nの法解によって確定される位取り数系での数を識別するように構成されたハードウェアおよび/またはソフトウェアから成ることを当業者であれば理解されよう。

【0135】

本発明の一態様によれば、写像プロセッサ604は、第1から第Nの法解によって確定される位取り数系での数の切り取り部分を識別するように構成されたハードウェアおよび/またはソフトウェアから成ることができる。例えば、写像プロセッサ604は、位取り数系での数のうちの連続的に配置された数字のいずれかの組を含む切り取り部分を選択するように構成されたハードウェアおよび/またはソフトウェアから成ることもできる。さらに、写像プロセッサ604は、Pビットによって表されるすべての可能な位取り数が写像されない場合、すなわち $M - 1 < 2^P$ である場合、最上位桁数字を除外した切り取り部分を選択するように構成されたハードウェアおよび/またはソフトウェアを含むことができる。Pは、位取り数の2進表現を達成するのに必要とされる最少のビット数である。しかしながら、本発明は、この点に関して限定されない。

10

【0136】

再び図6を参照すると、写像プロセッサ604は、カオス系列を2進法表現で表現するように構成されたハードウェアおよび/またはソフトウェアから成る。これに関連して、写像プロセッサ604は、位取り/2進変換方法を利用することができることを理解されたい。そのような方法は、当業者には一般に知られており、したがって、本明細書ではあまり詳細には説明されない。しかし、任意のそのような方法が、制限なく使用されることができることを理解されたい。

20

【0137】

当業者であれば、カオス生成器218がカオス生成器の1つの構成であることを理解されよう。しかし、本発明は、この点に関して限定されず、その他の任意のカオス生成器が、制限なく使用されることができる。

30

【0138】

本明細書で開示され、また特許請求される装置、方法、およびアルゴリズムのすべては、本開示に照らして、過度な実験を行わなくとも作成および実行されることができる。本発明は好ましい実施形態に関して説明されたが、本発明の概念、主旨、および範囲から逸脱することなく、装置、方法、および方法のステップの順序に変形が施され得ることは当業者には明らかであろう。より具体的には、同一または類似の結果を達成しつつ、何らかのコンポーネントが、本明細書で説明されたコンポーネントに追加され、それと組み合わせられ、またはそれにとって代わり得ることが明らかであろう。当業者にとって明らかでないすべてのそのような類似の代替および変更は、確定された本発明の主旨、範囲、および概念内にあると見なされる。

40

【図面の簡単な説明】

【0139】

【図1】本発明を理解するのに役立つ、同期カオススペクトル拡散通信システムのブロック図である。

【図2】本発明を理解するのに役立つ、図1に示された送信機のブロック図である。

【図3A】本発明を理解するのに役立つ、図1に示された受信機の一実施形態のブロック図である。

【図3B】本発明を理解するのに役立つ、図1に示された受信機の別の実施形態のブロック図である。

【図4】本発明を理解するのに役立つ、図2～図3のカオス生成器の概念図である。

50

【図5】本発明を理解するのに役立つ、カオス系列を生成するための方法のフロー図である。

【図6】本発明を理解するのに役立つ、図2のカオス生成器のブロック図である。

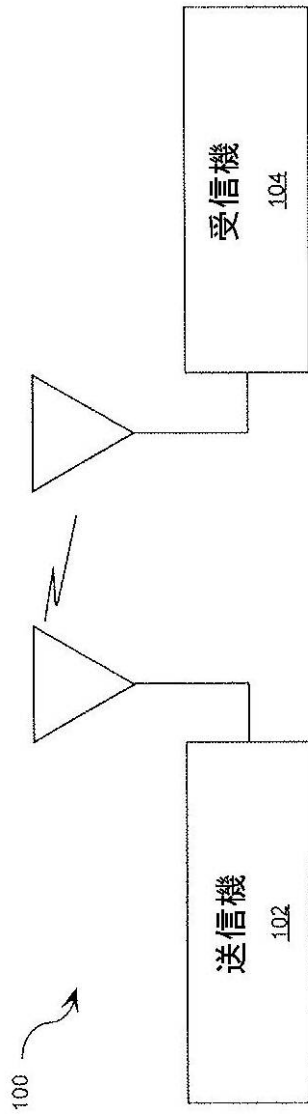
【符号の説明】

【0140】

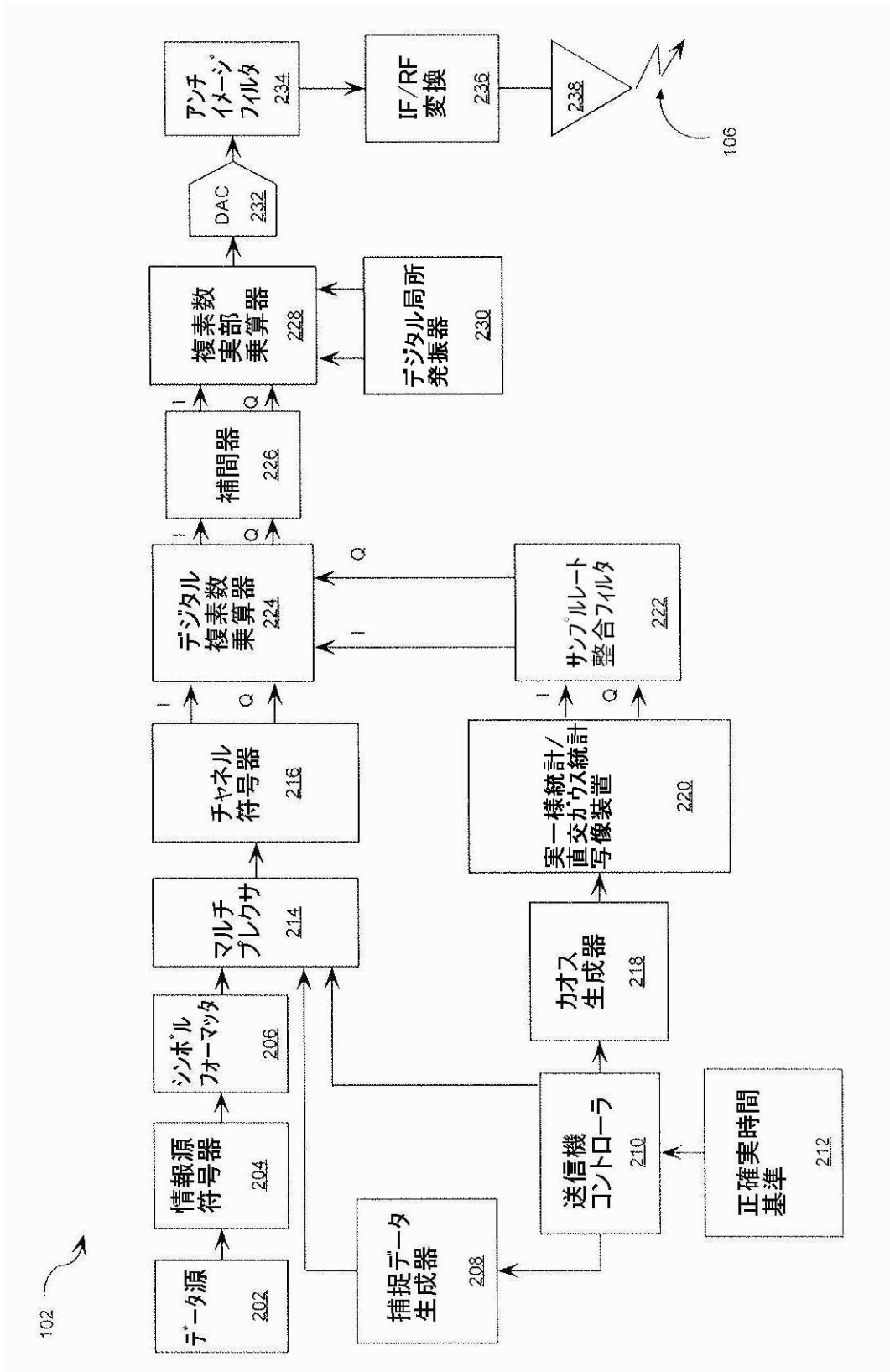
100	同期カオススペクトル拡散通信システム	
102	送信機	
104、390	受信機	
202	データ源	
204	情報源符号器	10
206	シンボルフォーマッタ	
208	捕捉データ生成器	
210	送信機コントローラ	
212、376	正確実時間基準	
214、346、348	マルチプレクサ	
216	チャンネル符号器	
218	カオス生成器	
220、342	実一様統計/直交ガウス統計写像装置 (R U Q G)	
222	サンプルレート整合フィルタ (S R M F)	
224、324、352、370	デジタル複素数乗算器	20
226	補間器	
228	複素数実部乗算器	
230	デジタル局所発振器 (L O)	
232	デジタル/アナログ変換器 (D A C)	
234	アンチイメージフィルタ	
236	中間周波数 (I F) / 無線周波数 (R F) 変換装置	
238、302、392	アンテナ要素	
304、354	低雑音増幅器 (L N A)	
306、356	ゾーンフィルタ 306	
308	A G C 増幅器	30
310	無線周波数 (R F) / 中間周波数 (I F) 変換装置	
312、360	アンチエイリアスフィルタ	
314、362	アナログ/デジタル (A / D) 変換器	
316、318	実数乗算器	
320、366	ループ制御回路	
322	直交デジタル局所発振器	
326	シンボルタイミング回復回路	
328、368	相関器	
330、372	硬判定装置	
332、384	シンボル/ビット (S / B) 変換器	40
334、386	情報源復号器	
336	正確実時間基準クロック	
338、374	受信機コントローラ	
340、382	剰余数系 (R N S) カオス生成器	
344	リサンプリングフィルタ	
350	チャンネル符号化捕捉データ生成器 (C E A D G)	
358、364	中間周波数 (I F) 変換器	
378	実一様統計/直交ガウス統計写像装置	
602	計算プロセッサ	
604	写像プロセッサ	50

606、608 データバス
610 フィードバック機構

【 図 1 】



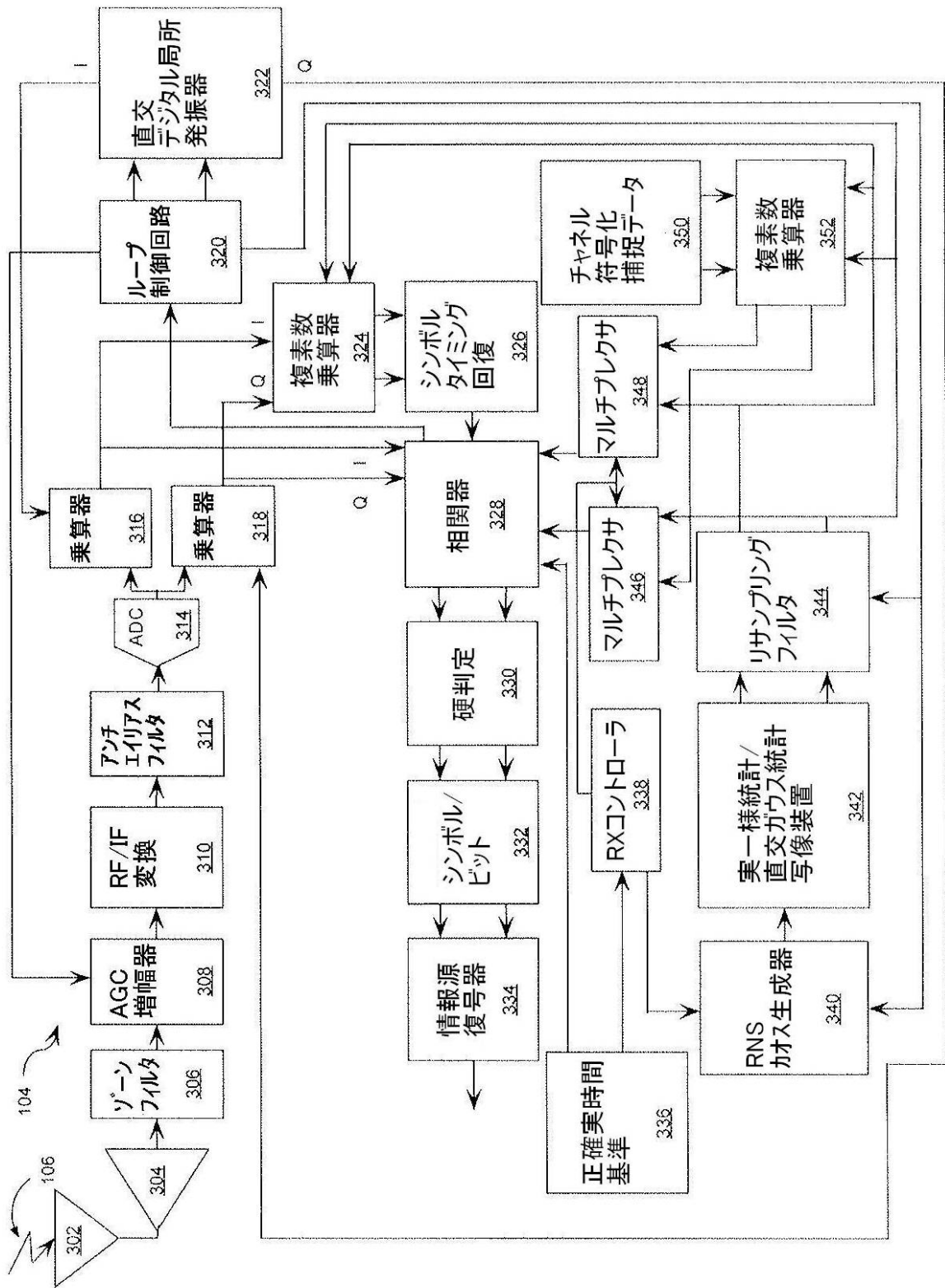
【図2】



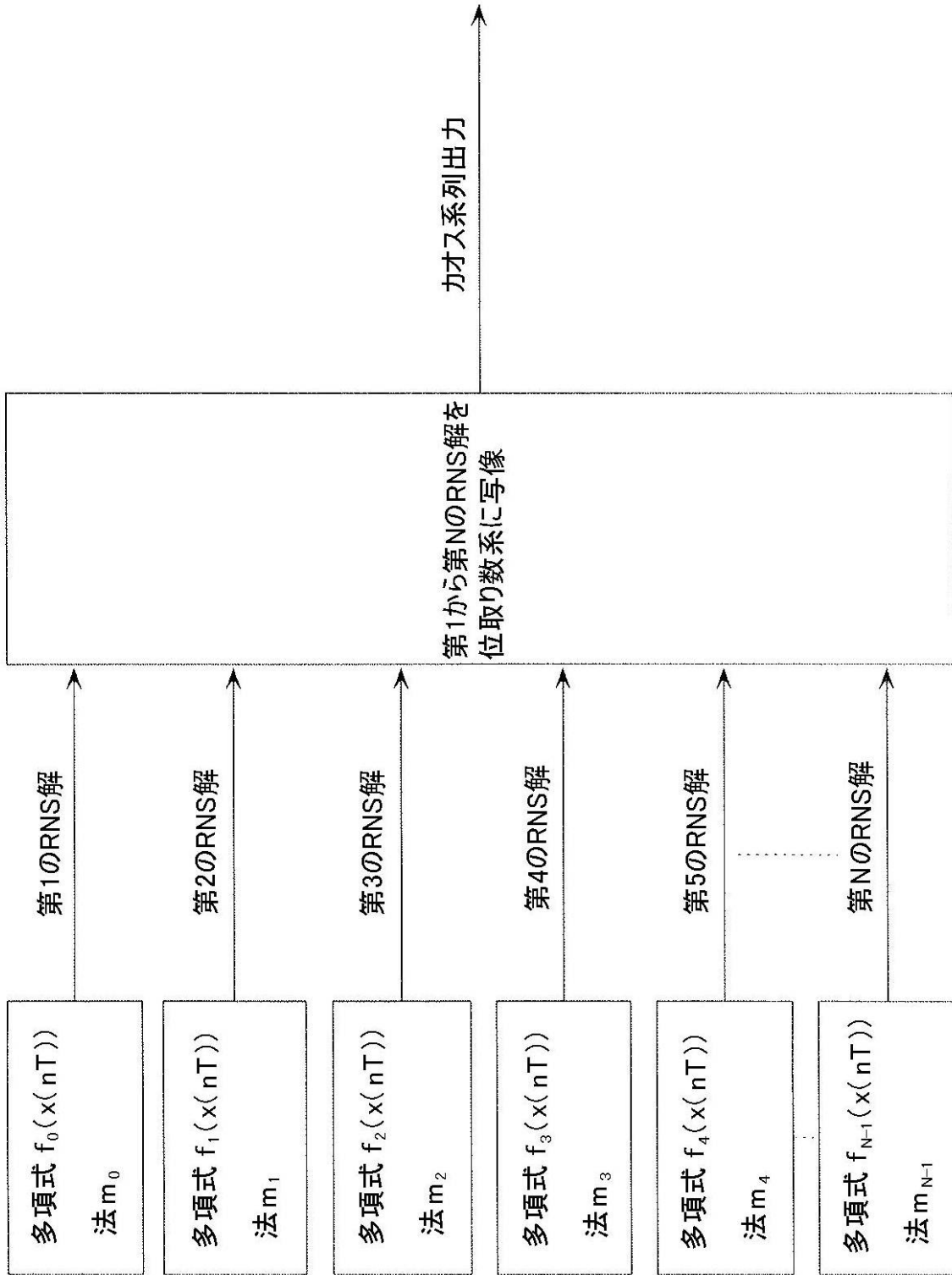
102

106

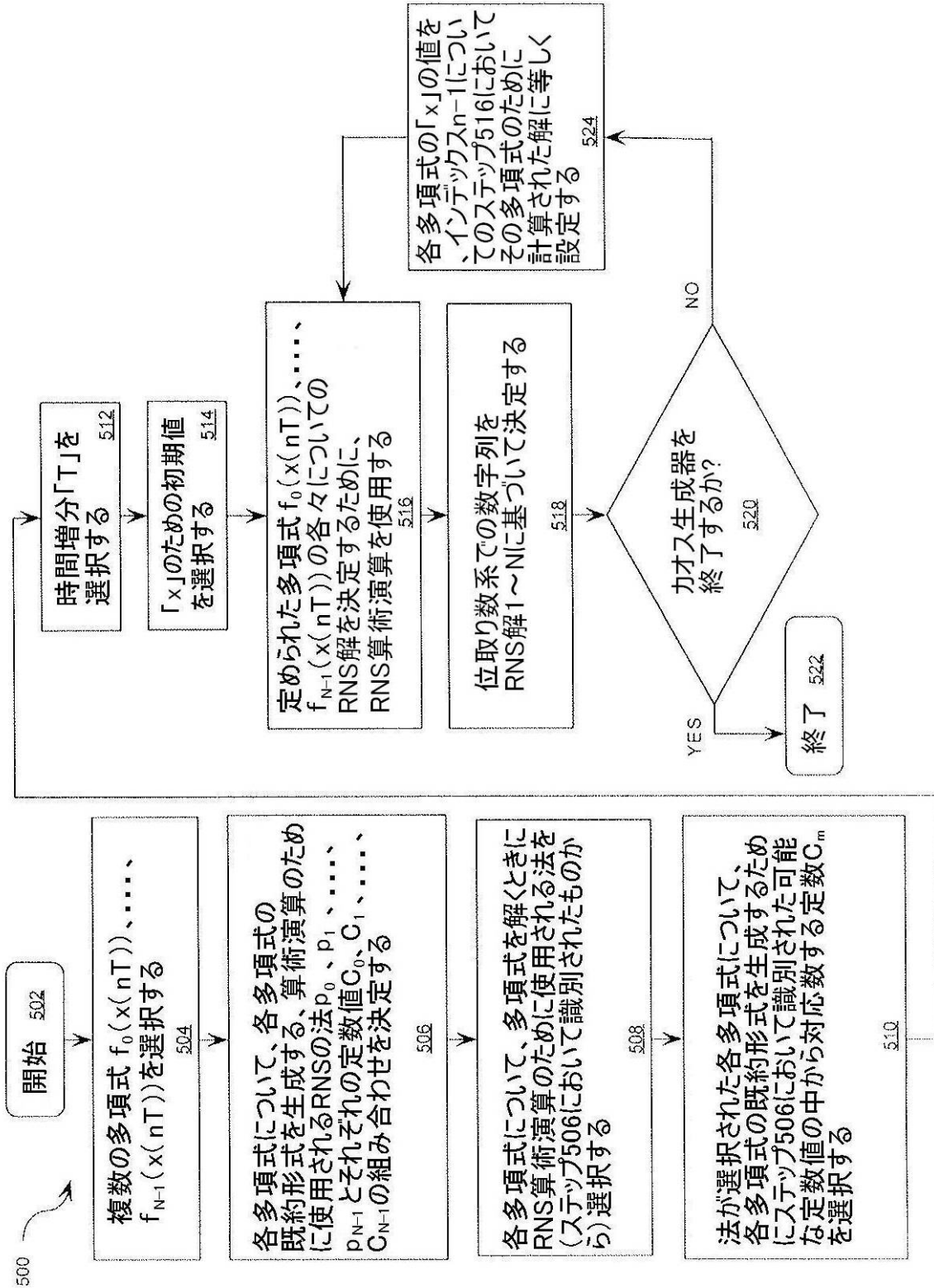
【図3A】



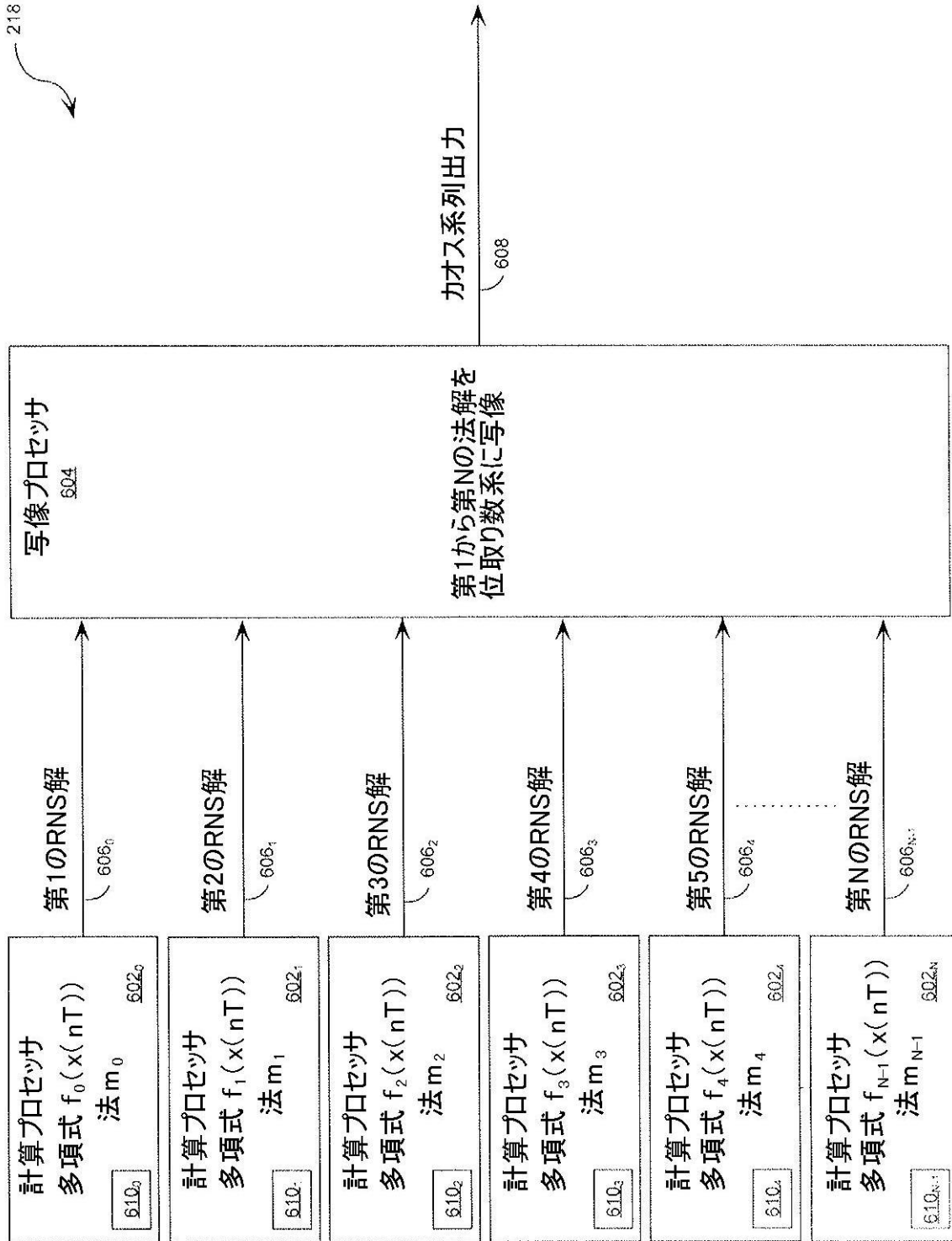
【図4】



【図5】



【図6】



フロントページの続き

(74)代理人 100113549

弁理士 鈴木 守

(74)代理人 100131451

弁理士 津田 理

(72)発明者 デイビッド ビー・チェスター

アメリカ合衆国 32907 フロリダ州 パーム ベイ, ピーコック アベニュー 961, エヌイー

(72)発明者 アラン ジェイ・マイケルズ

アメリカ合衆国 32904 フロリダ州 ウェスト メルバーン, サムター レーン 1584

Fターム(参考) 5K022 EE01 EE14 EE22 EE25 EE36

【外国語明細書】

2008306718000001.pdf