



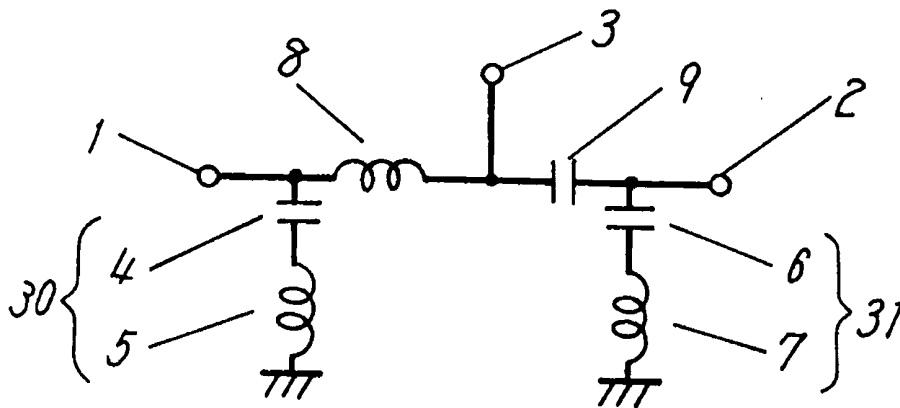
PCT

特許協力条約に基づいて公開された国際出願

<p>(51) 国際特許分類6 H03H 7/46, 7/075, 7/01, C03C 10/04</p>	<p>A1</p>	<p>(11) 国際公開番号 WO99/48199</p> <p>(43) 国際公開日 1999年9月23日(23.09.99)</p>
<p>(21) 国際出願番号 PCT/JP99/01285</p> <p>(22) 国際出願日 1999年3月16日(16.03.99)</p> <p>(30) 優先権データ 特願平10/66607 1998年3月17日(17.03.98) JP</p> <p>(71) 出願人 (米国を除くすべての指定国について) 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.)[JP/JP] 〒571-8501 大阪府門真市大字門真1006番地 Osaka, (JP)</p> <p>(72) 発明者; および</p> <p>(75) 発明者/出願人 (米国についてのみ) 佐藤祐己(SATOH, Yuki)[JP/JP] 〒540-0038 大阪府大阪市中央区内淡路町1-4-11-602 Osaka, (JP) 湯田直毅(YUDA, Naoki)[JP/JP] 〒573-0092 大阪府枚方市菊丘南町5-2-507 Osaka, (JP) 勝村英則(KATSUMURA, Hidenori)[JP/JP] 〒653-0811 兵庫県神戸市長田区大塚町1-8-11-507 Hyogo, (JP) 松村 勉(MATSUMURA, Tsutomu)[JP/JP] 〒581-0874 大阪府八尾市教興寺6-10 Osaka, (JP)</p>	<p>(74) 代理人 弁理士 岩橋文雄, 外(IWAHASHI, Fumio et al.) 〒571-8501 大阪府門真市大字門真1006番地 松下電器産業株式会社内 Osaka, (JP)</p> <p>(81) 指定国 JP, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE)</p> <p>添付公開書類 国際調査報告書 補正書</p>	

(54) Title: MULTIPLEXER/BRANCHING FILTER

(54) 発明の名称 合波・分波器



(57) Abstract

A branching filter used for mobile communication equipment; specifically, a multiplexer/branching filter small in size and loss, characterized in that a first resonance circuit having first to third ports each terminating with a pure resistance at the outside and series-resonating at frequencies within a first frequency band in the first frequency band and a second frequency band different from the first frequency band is connected between the first port and ground, an induction element is series-connected between the first port and the second port, a second resonance circuit series-resonating at frequencies within the second frequency band is parallel-connected between the third port and ground, and a capacitive element is series-connected between the third port and the second port with the second port used as a common port.

(57)要約

本発明は、移動体通信機器に用いられる分波器に関し、小型で損失が少ない合波・分波器を実現することを目的とする。

本発明は、外部において純抵抗で終端される第1から第3のポートを有し、第1の周波数帯域と、前記第1の周波数帯域と異なる第2の周波数帯域において、前記第1の周波数帯域内の周波数で直列共振する第1の共振回路を前記第1のポートとグランド間に接続し、さらに前記第1のポートと前記第2のポート間に直列に誘導素子を接続し、前記第2の周波数帯域内の周波数で直列共振する第2の共振回路を前記第3のポートとグランド間に並列に接続し、更に前記第3のポートと前記第2のポート間に直列に容量素子を接続して、前記第2のポートを共通ポートとしたことを特徴とする合波・分波器である。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	SD	スーダン
AL	アルバニア	EE	エストニア	LC	セントルシア	SE	スウェーデン
AM	アルメニア	ES	スペイン	LI	リヒテンシュタイン	SG	シンガポール
AT	オーストリア	FI	フィンランド	LK	スリ・ランカ	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LR	リベリア	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LS	レソト	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LT	リトアニア	SN	セネガル
BB	バルバドス	GD	グレナダ	LU	ルクセンブルグ	SZ	スワジランド
BE	ベルギー	GE	グルジア	LV	ラトヴィア	TD	チャード
BF	ブルキナ・ファソ	GH	ガーナ	MC	モナコ	TG	トーゴ
BG	ブルガリア	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BJ	ベナン	GN	ギニア	MG	マダガスカル	TZ	タンザニア
BR	ブラジル	GW	ギニア・ビサオ	MK	マケドニア旧ユーゴスラヴィア共和国	TM	トルクメニスタン
BY	ベラルーシ	GR	ギリシャ	ML	マリ	TR	トルコ
CA	カナダ	HR	クロアチア	MN	モンゴル	TT	トリニダード・トバゴ
CF	中央アフリカ	HU	ハンガリー	MR	モーリタニア	UA	ウクライナ
CG	コンゴ	ID	インドネシア	MW	マラウイ	UG	ウガンダ
CH	スイス	IE	アイルランド	MX	メキシコ	US	米国
CI	コートジボアール	IL	イスラエル	NE	ニジェール	UZ	ウズベキスタン
CM	カメルーン	IN	インド	NL	オランダ	VN	ヴェトナム
CN	中国	IS	アイスランド	NO	ノールウェー	YU	ユーゴスラビア
CR	コスタ・リカ	IT	イタリア	NZ	ニュージーランド	ZA	南アフリカ共和国
CU	キューバ	JP	日本	PL	ポーランド	ZW	ジンバブエ
CY	キプロス	KE	ケニア	PT	ポルトガル		
CZ	チェッコ	KG	キルギスタン	RO	ルーマニア		
DE	ドイツ	KP	北朝鮮	RU	ロシア		
DK	デンマーク	KR	韓国				

明 細 書

合波・分波器

5 技術分野

本発明は、携帯電話などの移動体通信機器に用いられる合波・分波器に関するものである。

背景技術

- 10 第14図に従来の合波・分波器の回路構成を示す。第14図において、101はローパスフィルタ、102はハイパスフィルタ、103および104はそれぞれ移相回路、105および106は入力端子、107は出力端子である。ここでは、ローパスフィルタ101およびハイパスフィルタ102は π 型の3段として構成されている。
- 15 このように構成されたフィルタでは通過帯域から離れるほどショートに近づいてくるので、そのまま各々のフィルタを接続しただけでは合波・分波器としては機能しない。そこで、第14図に示すように互いに接続する側に移相回路103および104を接続することにより、帯域
- 20 回路103および104はストリップ線路などの伝送線路を用いて構成している。

しかしながら上記の構成では、移相回路103および104を構成する伝送線路が他の構成素子に比べ規模が大きく小型化が困難で、また、線路長も長くなるため損失が大きくなるという重大な課題を有していた。

発明の開示

そこで本発明は、小型化が容易で、かつ損失が少なく高性能な合波・分波器を提供することを目的とするものである。

本発明はこの目的を達成するために、外部において純抵抗で終端される第1から第3のポートを有し、第1の周波数帯域と、前記第1の周波数帯域と異なる第2の周波数帯域において、前記第1の周波数帯域内もしくはその近傍の周波数で直列共振する第1の共振回路を前記第1のポートとグラウンド間に接続し、さらに前記第1のポートと前記第2のポート間に直列に誘導素子を接続し、前記第2の周波数帯域内もしくはその近傍の周波数で直列共振する第2の共振回路を前記第3のポートとグラウンド間に接続し、更に前記第3のポートと前記第2のポート間に直列に容量素子を接続して、前記第2のポートを共通ポートとしたことを特徴としたものであり、損失の原因となる伝送線路を用いずに、かつ極めて素子の少ない簡素な回路で構成できるので、小型で高性能な合波・分波器を容易に得ることができるものである。

図面の簡単な説明

第1図は本発明の実施例1における合波・分波器の回路図、第2図は同合波・分波器の回路動作を示す等価回路図、第3図は同合波・分波器の回路動作を示す等価回路図、第4図は本発明の実施例2の合波・分波器の回路図、第5図は本発明の実施例3の合波・分波器の回路図、第6図は本発明の実施例4の合波・分波器の回路図、第7図は本発明の合波・分波器の分解斜視図、第8図は同合波・分波器の斜視図、第9図は同合波・分波器の特性図、第10図は本発明の実施例5における合波・分波器の回路図、第11図は高周波領域における容量素子、誘導素子の寄生

容量を説明する図、第 1 2 図は実施例 5 の高周波領域における寄生容量を考慮した等価回路図、第 1 3 図は実施例 1 の高周波領域における寄生容量を考慮した等価回路図、第 1 4 図は従来の合波・分波器の回路図である。

5

(実施例 1)

以下、本発明の実施例 1 について図面を参照しながら説明する。

第 1 図は、本発明の実施例 1 における合波・分波器の回路図である。

10 図において、1、2 および 3 はそれぞれ低周波数帯域の入出力ポート（第 1 のポート）、高周波数帯域の入出力ポート（第 2 のポート）および共通入出力ポート（第 3 のポート）であり、4、6 および 9 はそれぞれ容量素子、5、7 および 8 はそれぞれ誘導素子である。

ここで容量素子 4 および誘導素子 5 ならびに容量素子 6 および誘導素子 7 はそれぞれお互い直列に接続されており、それぞれ直列共振回路 15 3 0、3 1 を形成している。そして直列共振回路 3 0 は第 2 のポート 2 から第 3 のポート 3 への通過帯域において共振し、また直列共振回路 3 1 は第 1 のポート 1 から第 3 のポート 3 への通過帯域において共振するようにそれらの回路定数が選ばれている。

20 このような回路定数とすると、低周波数帯域である第 1 のポート 1 から第 3 のポート 3 への通過帯域の周波数においては、概回路は第 2 図のような等価回路として働き、 π 型の低域通過フィルタの回路となる。ここで、直列共振回路 3 0 はその共振点より低い周波数なので等価的には容量素子 2 8 として動作している。

25 一方、高周波帯域である第 2 のポート 2 から第 3 のポート 3 への通過帯域の周波数においては、第 3 図に示す等価回路として働き、 π 型の高

域通過フィルタとなる。ここで、直列共振回路 3 1 はその共振点より高い周波数であるので、等価的には誘導素子 2 9 として動作する。

従って、上記回路構成によれば、極めて少ない素子で合波・分波機能を実現することができ、デバイスとしても小型で高性能なものとする
5 ことができる。

(実施例 2)

以下、本発明の実施例 2 について図面を参照しながら説明する。

第 4 図は、本発明の実施例 2 における合波・分波器の回路図である。

10 本実施例の回路は、実施例 1 の直列共振回路 3 1 と第 2 のポート 2 の間に容量素子 1 0 および誘導素子 1 1 で構成される直列共振回路 3 2 が付加されたものである。

ここで、直列共振回路 3 2 の共振点は第 2 のポート 2 から第 3 のポート 3 への通過帯域周波数の約 2 倍の周波数に設定されており、第 2 のポ
15 ート 2 に接続されるアンプ等の高調波信号を効率的に除去する（高周波スプリアス成分を除去する減衰極を与える）ことができ、より高性能な合波・分波器とすることができる。

なお、直列共振回路 3 2 は、第 4 図に示すように直列共振回路 3 1 と第 2 のポート 2 の間に接続することにより、直列共振回路 3 2 の影響に
20 による第 1 のポート 1 から第 3 のポートへの通過特性の劣化を抑えることができる。

(実施例 3)

以下、本発明の実施例 3 について図面を参照しながら説明する。

25 第 5 図は、本発明の実施例 3 における合波・分波器の回路図である。

本実施例の回路は、実施例 1 の誘導素子 7 と並列に容量素子 1 2 が接続された構成であり、さらに容量素子 6、1 2 および誘導素子 7 で構成される回路 3 3 の直列共振点が、第 1 のポート 1 から第 3 のポート 3 への通過帯域になるように設定されている。

- 5 この構成により、極めて少ない素子で、高性能な合波・分波機能を実現することができるとともに、容量素子 1 2 が高周波信号のバイパス経路となるので、第 2 のポート 2 に接続されるアンプなどで発生する高調波信号を効率的に除去することができる。

10 (実施例 4)

以下、本発明の実施例 4 について図面を参照しながら説明する。

- 第 6 図は、本発明の実施例 4 における合波・分波器の回路図である。
本実施例の回路は、実施例 1 の直列共振回路 3 1 と第 2 のポート 2 の間に誘導素子 1 3 および容量素子 1 4 がそれぞれ直列および並列に接続された構成である。
- 15

- この構成により、例えば第 1 のポート 1 から第 3 のポート 3 への通過帯域が 9 0 0 M H z 帯、第 2 のポート 2 から第 3 のポート 3 への通過帯域が 1 . 8 G H z 帯とした場合など、周波数が 2 倍程度大きく違うときなどでも各ポートの整合を容易にとることができると同時に、第 2 のポ
20 ート 2 から第 3 のポート 3 への経路において、2 段の低域通過特性が得られ、第 2 のポート 2 に接続されるアンプなどの高調波信号を効率的に除去することができる。

本実施例の電氣的な特性を (表 1) 及び第 9 図に示す。

(表 1)

素子	4	5	6	7	8	9	1 3	1 4
値	3.4pF	2.4nH	29.7pF	1.1nH	8.2nH	4.6pF	0.1nH	9.0pF

5 なお、本発明の実施例 1～4 の実現方法は、第 7 図および第 8 図に示すように電極が印刷された誘電体シートを積層して構成することができる。

第 7 図は本実施例の内部構造を示したものであり、19 は誘電体シート、20、22 および 24 はグランド電極 25 が印刷されたグランド層、21 は内部に容量素子 4 および誘導素子 5、8 が印刷積層構成されたシート群、23 は内部に容量素子および誘導素子が印刷積層構成されたシート群であり、すなわち実施例 1 においては容量素子 6、9 および誘導素子 7 が、実施例 2 においては容量素子 6、9、10 および誘導素子 7、11 が、実施例 3 においては容量素子 6、9、12 および誘導素子 7、実施例 4 においては容量素子 6、9、14 および誘導素子 7、13 がそれぞれ印刷積層構成されたシート群である。

15 また、26 は誘導素子 8 の第 3 のポート 3 側の引き出し電極であり、また、27 は容量素子 9 の第 3 のポート 3 側の引き出し電極である。引き出し電極 26 および 27 は重ねた際に同位置に重なる用に引き出されている。この構成により、2つの異なる周波数帯域が共有して通過する部位を最小限にして、かつ浮遊容量等による不要結合を最小限とすることができると、互いのフィルタの通過する信号のアイソレーション量を大きくすることができる。

第 7 図に示すように合波・分波器の上下両端にグランド層 20 および 24 を構成することにより外界からのシールド効果が得られる。また、

容量素子 4 および誘導素子 5、8 を接続構成した回路部と、容量素子 6、
9、10、12、14 および誘導素子 7、11、13 を接続構成した回
路部との間にグランド層 22 を挿入することにより、各フィルタ構成素
子間での電磁界相互作用がなくなり、第 1 のポート 1 と第 2 のポート 2
5 の間で高いアイソレーションを実現することができる。さらに積層化す
ることにより、形状で例えば縦 3.2 mm、横 2.5 mm、高さ 1.3
mm と極めて小型の合波・分波器とすることができる。

第 8 図は、第 7 図で示した積層合波・分波器の斜視図である。第 8 図
において 15 および 16 はそれぞれ入力端子、17 はグランド端子、
10 18 は出力端子である。ここで 18 は第 3 のポート 3 に対応する端子
電極であり、上述したように引き出されたところで外部端子となってい
るところであるが、外部端子 18 が同時に誘導素子 8 と容量素子 9 の接
続点ともなっている。このように構成することにより、構成が簡素にな
ると同時に接続点の直前まで上で述べたアイソレーション用のグランド
15 電極を形成することが可能となる。

なお、積層に用いるセラミック材料としては、 SiO_2 が 40～50 重
量%、 BaO が 30～40 重量%、 Al_2O_3 が 3～8 重量%、 La_2O_3
が 8～12 重量%、かつ B_2O_3 が 3～6 重量% で構成されるガラス組
成物粉末 55～65 重量% とフォルステライト (Mg_2SiO_4) 45
20 ～35 重量% の成分比で混合されて構成されるガラスセラミック材料も
しくは、 SiO_2 が 40～50 重量%、 BaO が 30～40 重量%、
 Al_2O_3 が 3～8 重量%、 La_2O_3 が 8～12 重量%、かつ B_2O_3 が
3～6 重量% で構成されるガラス組成物粉末 50～65 重量% とフォル
ステライト (Mg_2SiO_4) 50～35 重量% の混合物に副成分とし
25 て酸化銅を CuO に換算して 0.2～5 重量% 添加して構成されるガラ

スセラミック材料を用いることができる。

これらの材料を用いれば、実施例で用いた素子の値（誘導素子で2から10 nH程度、容量素子で2から10 pF程度）を効率よく、かつ優れた高周波特性で、かつ低損失で実現することができる。また、機械的
5 特性においても、抗折強度が大きくかつ熱膨張係数が適度に高いため特に樹脂基板に対する実装信頼性に優れ、ガラス粉末の酸化ホウ素含有量が少ないため製造が容易であり、高周波における電気特性に優れた合波・分波器を実現することができる。

10 (実施例5)

以下、本発明の実施例5について図面を参照しながら説明する。

第10図は、本発明の実施例5における合波・分波器の回路図である。本実施例の回路は、実施例1において、容量素子4と誘導素子5、および容量素子6と誘導素子7の接続関係を逆にしたものであり、特にギガ
15 ヘルツ以上の高周波回路として適用したときに、その効果が顕著に得られるものである。

実際に回路を作製する場合、誘導素子および容量素子は高周波回路的にはいずれも単独の素子として存在することは難しく、実際には第11
図(a), (b)に示されるように、各容量素子の両端には寄生容量（浮遊容量）34 (a) ~ (d)が存在し、これを考慮して設計する必要がある。これらの寄生容量を本実施例の各素子の場合で説明すると、第12
20 図(a)のようになり、これは第12図(b)のように整理することができる。

同様に、比較のために実施例1において寄生容量を考慮すると、第13
25 図(a)のようになり、これは第13図(b)のように整理することができる。

できる。

図から明らかなように、実施例 1 では誘導素子 5、7 と寄生容量 3 5 によって不要な並列共振回路 3 6、3 7 が現実には形成されてしまうことになる。この並列共振回路 3 6、3 7 は寄生容量 3 5 から構成されて
5 いるため制御が不可能となり、設計時の特性と実際にそれを作製した時の特性との差になって現れ、その対策が非常に難しいものであった。

本実施例では、これを誘導素子と容量素子の接続関係を変えるだけで、寄生容量によるフィルタ特性への影響を小さく抑えることができ、非常に有効であり、設計およびその具現化を容易にすることができるもので
10 ある。

産業上の利用可能性

以上の説明から明らかなように、本発明によれば、損失の原因となる伝送線路を用いずに且つ極めて少ない素子でかつ簡素な回路で構成でき
15 るので、小型で高性能な合波・分波器を容易に得ることができる。

請求の範囲

1. 外部において純抵抗で終端される第1から第3のポートを有し、第1の周波数帯域と、前記第1の周波数帯域と異なる第2の周波数帯域において、前記第1の周波数帯域内もしくはその近傍の周波数で直列共振する第1の共振回路を前記第1のポートとグランド間に接続し、さらに前記第1のポートと前記第2のポート間に直列に誘導素子を接続し、前記第2の周波数帯域内もしくはその近傍の周波数で直列共振する第2の共振回路を前記第3のポートとグランド間に接続し、更に前記第3のポートと前記第2のポート間に直列に容量素子を接続して、前記第2のポートを共通ポートとしたことを特徴とする合波・分波器。
5
2. 第1の周波数帯域を第2の周波数帯域より低い周波数帯域としたことを特徴とする請求の範囲第1項に記載の合波・分波器。
3. 第2の共振回路に並列にかつ前記第3のポート側に近い位置に接続された第3の共振回路を具備し、前記第3の共振回路を第1の周波数帯域の約2倍の周波数で直列共振するノッチ回路としたことを特徴とする請求の範囲第1項に記載の合波・分波器。
10
4. 第1の共振回路および／または第2の共振回路において、第1のポートおよび／または第2のポート側にコイルを接続し、グランド側にコンデンサを接続して共振回路を構成したことを特徴とする請求の範囲第1項に記載の合波・分波器。
15
5. 第1の共振回路において、該共振回路をコンデンサとコイルを直列に接続した回路とし、さらにコイルと並列に別のコンデンサを接続した回路としたことを特徴とする請求の範囲第1項に記載の合波・分波器。
20
6. 第2の共振回路から第3のポート側に近い位置に直列に整合用誘導
25

素子を接続し、さらに前記整合用誘導素子と前記第3のポートとの間においてグラウンド間に並列に整合用容量素子を接続したことを特徴とする請求の範囲第1項に記載の合波・分波器。

7. 第1の共振回路、第2の共振回路、誘導素子および容量素子をそれぞれ積層セラミック基板内に構成したことを特徴とする請求の範囲第1項に記載の合波・分波器。
8. 第1のフィルタの上面および下面および第2のフィルタの上面および下面にシールド電極層を構成したことを特徴とする請求の範囲第7項に記載の合波・分波器。
9. 第1および第2のフィルタのそれぞれ一方の入出力ポートを積層セラミック基板の端面に引き出した部位で接続し、共通ポートとしたことを特徴とする請求の範囲第7項に記載の合波・分波器。
10. SiO_2 が40～50重量%、 BaO が30～40重量%、 Al_2O_3 が3～8重量%、 La_2O_3 が8～12重量%、かつ B_2O_3 が3～6重量%で構成されるガラス組成物粉末55～65重量%とフォルステライト(Mg_2SiO_4)45～35重量%の成分比で混合されて構成されるガラスセラミック材料を積層セラミック材料として用いたことを特徴とする請求の範囲第7項に記載の合波・分波器。
11. SiO_2 が40～50重量%、 BaO が30～40重量%、 Al_2O_3 が3～8重量%、 La_2O_3 が8～12重量%、かつ B_2O_3 が3～6重量%で構成されるガラス組成物粉末50～65重量%とフォルステライト(Mg_2SiO_4)50～35重量%の混合物に副成分として酸化銅を CuO に換算して0.2～5重量%添加して構成されるガラスセラミック材料を積層セラミック材料として用いたことを特徴とする請求の範囲第7項に記載の合波・分波器。

補正書の請求の範囲

[1999年8月3日(03.08.99)国際事務局受理:出願当初の請求の範囲4及び7は取り下げられた;出願当初の請求の範囲1及び8-11は補正された;他の請求の範囲は変更なし。(2頁)]

1. (補正後) 外部において純抵抗で終端される第1から第3のポートを有し、第1の周波数帯域と、前記第1の周波数帯域と異なる第2の周波数帯域において、前記第1の周波数帯域内もしくはその近傍の周波数で直列共振する第1の共振回路を前記第1のポートとグランド間に接続し、さらに前記第1のポートと前記第2のポート間に直列に誘導素子を接続し、前記第2の周波数帯域内もしくはその近傍の周波数で直列共振する第2の共振回路を前記第3のポートとグランド間に接続し、さらに前記第3のポートと前記第2のポート間に直列に容量素子を接続して、前記第2のポートを共通ポートとし、さらに第1の共振回路および/または第2の共振回路において、第1のポートおよび/または第2のポート側にコイルを接続し、グランド側にコンデンサを接続して共振回路を構成するとともに、第1の共振回路、第2の共振回路、誘導素子および容量素子をそれぞれ積層セラミック基板内に構成したことを特徴とする合波・分波器。
5
10
15
2. 第1の周波数帯域を第2の周波数帯域より低い周波数帯域としたことを特徴とする請求の範囲第1項に記載の合波・分波器。
3. 第2の共振回路に並列にかつ前記第3のポート側に近い位置に接続された第3の共振回路を具備し、前記第3の共振回路を第1の周波数帯域の約2倍の周波数で直列共振するノッチ回路としたことを特徴とする請求の範囲第1項に記載の合波・分波器。
20
4. (削除)
5. 第1の共振回路において、該共振回路をコンデンサとコイルを直列に接続した回路とし、さらにコイルと並列に別のコンデンサを接続した
25

回路としたことを特徴とする請求の範囲第1項に記載の合波・分波器。

6. 第2の共振回路から第3のポート側に近い位置に直列に整合用誘導素子を接続し、さらに前記整合用誘導素子と前記第3のポートとの間においてグランド間に並列に整合用容量素子を接続したことを特徴とする

5 請求の範囲第1項に記載の合波・分波器。

7. (削除)

8. (補正後) 第1のフィルタの上面および下面および第2のフィルタの上面および下面にシールド電極層を構成したことを特徴とする請求の範囲第1項に記載の合波・分波器。

10 9. (補正後) 第1および第2のフィルタのそれぞれ一方の入出力ポートを積層セラミック基板の端面に引き出した部位で接続し、共通ポートとしたことを特徴とする請求の範囲第1項に記載の合波・分波器。

15 10. (補正後) SiO_2 が40～50重量%、 BaO が30～40重量%、 Al_2O_3 が3～8重量%、 La_2O_3 が8～12重量%、かつ B_2O_3 が3～6重量%で構成されるガラス組成物粉末55～65重量%とフォルステライト(Mg_2SiO_4)45～35重量%の成分比で混合されて構成されるガラスセラミック材料を積層セラミック材料として用いたことを特徴とする請求の範囲第1項に記載の合波・分波器。

20 11. (補正後) SiO_2 が40～50重量%、 BaO が30～40重量%、 Al_2O_3 が3～8重量%、 La_2O_3 が8～12重量%、かつ B_2O_3 が3～6重量%で構成されるガラス組成物粉末50～65重量%とフォルステライト(Mg_2SiO_4)50～35重量%の混合物に副成分として酸化銅を CuO に換算して0.2～5重量%添加して構成されるガラスセラミック材料を積層セラミック材料として用いたことを特
25 徴とする請求の範囲第1項に記載の合波・分波器。

Fig. 1

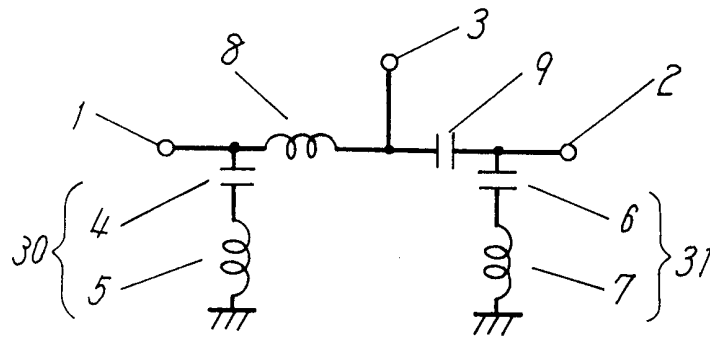


Fig. 2

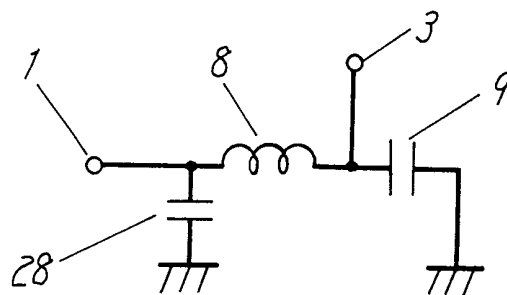


Fig. 3

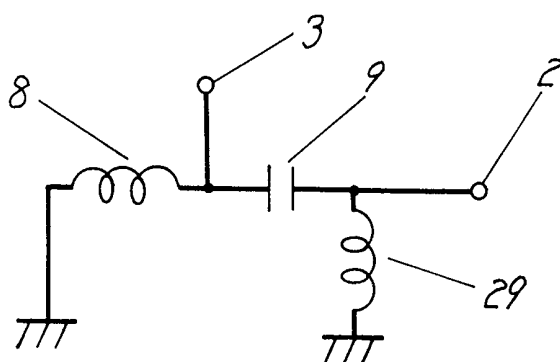


Fig. 4

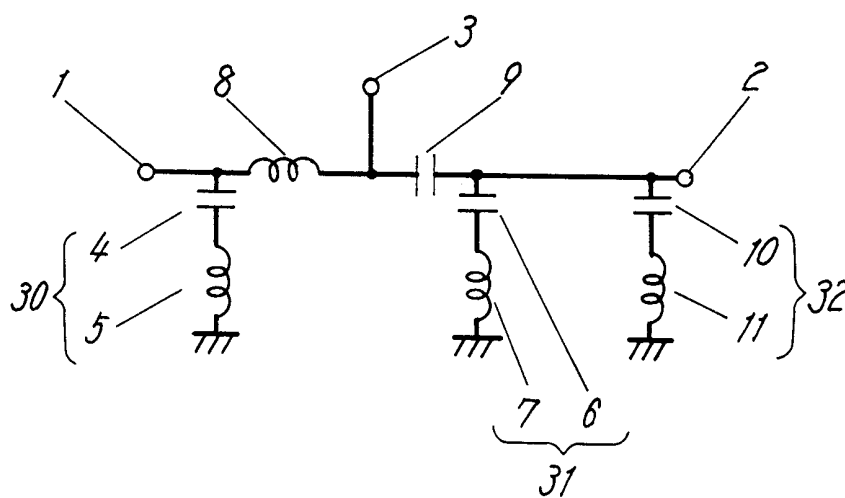


Fig. 5

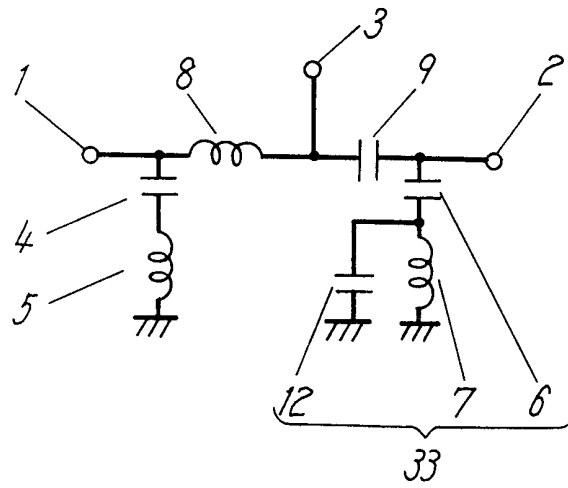


Fig. 6

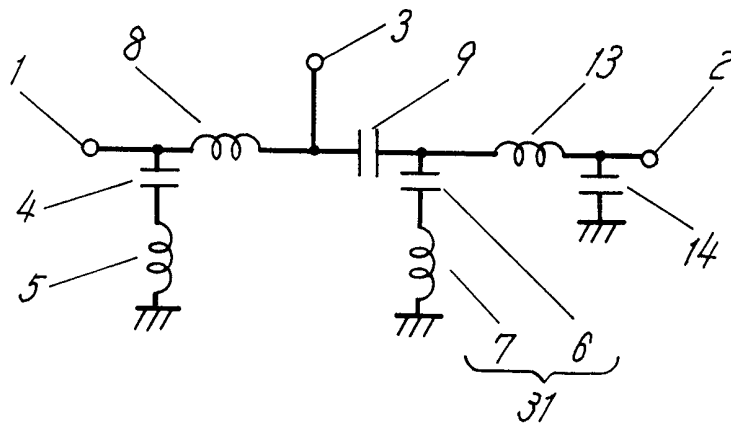


Fig. 7

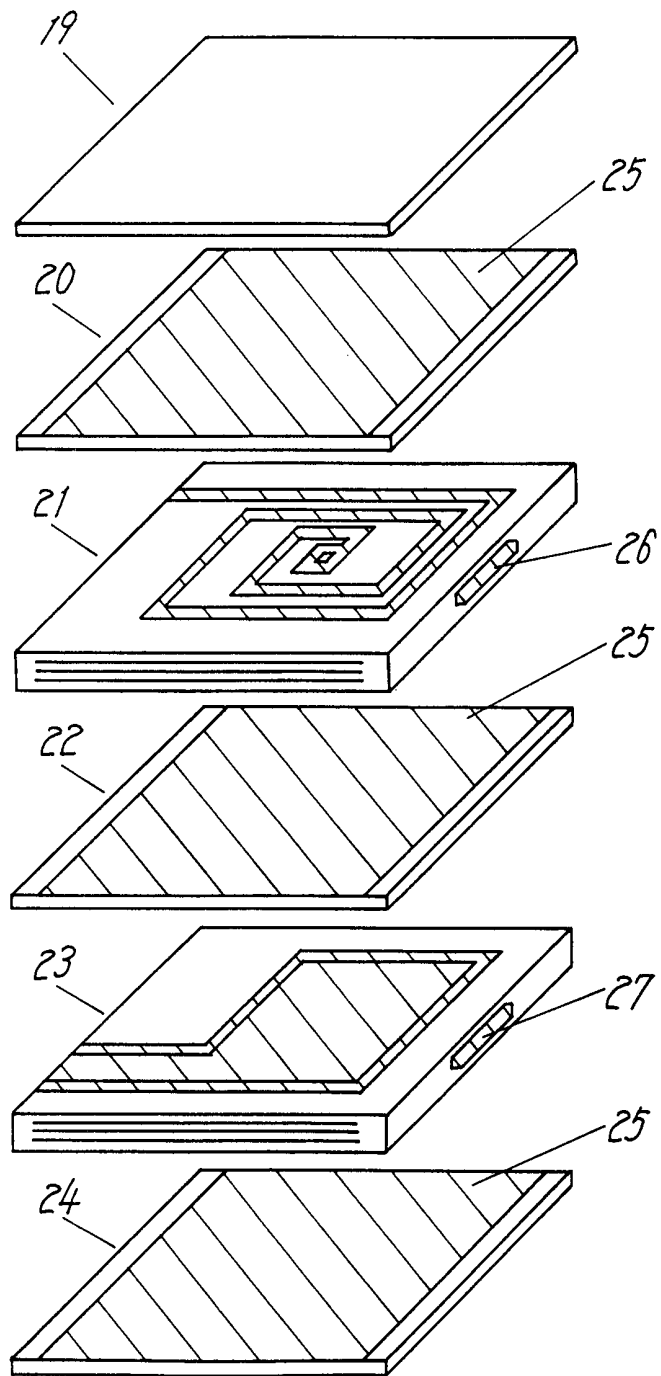


Fig. 8

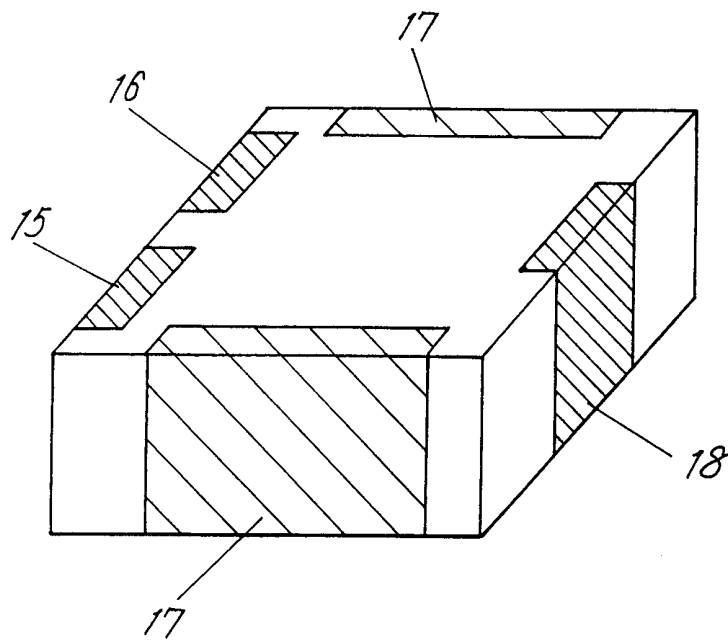


Fig. 9

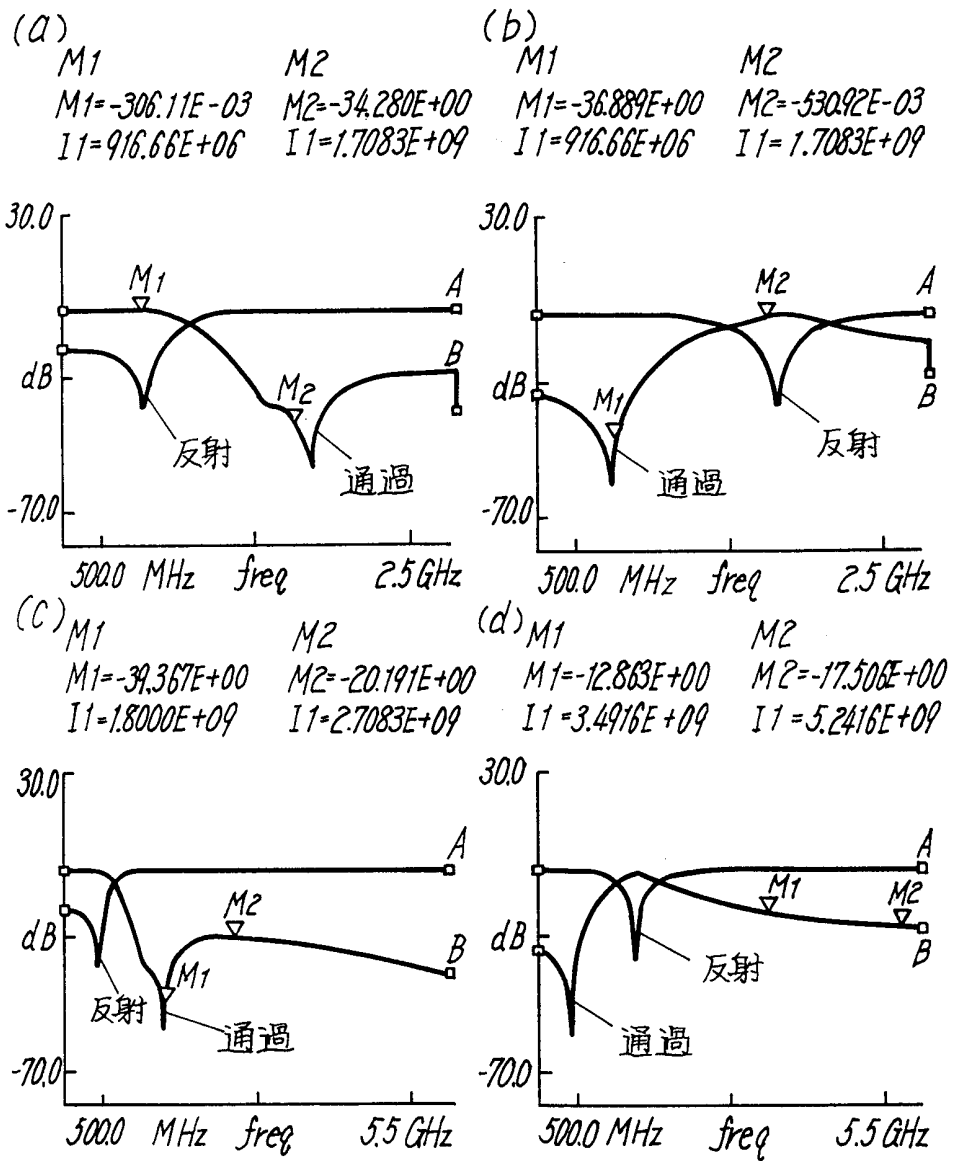


Fig.10

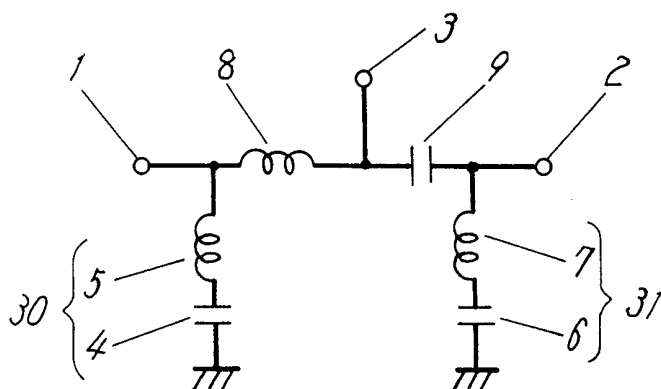


Fig.11

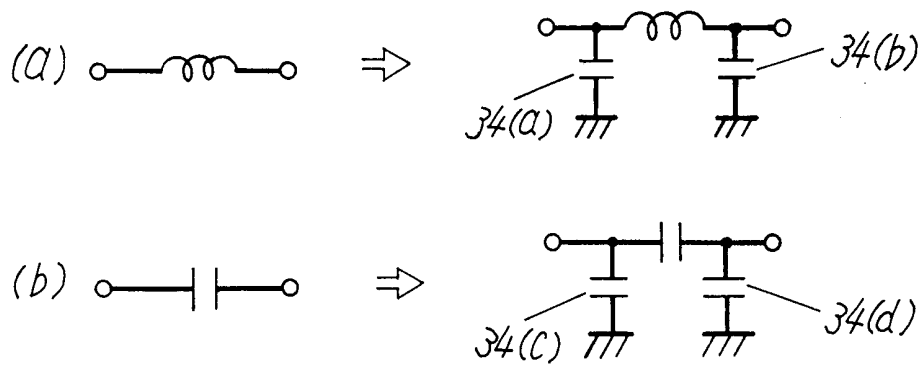


Fig. 12

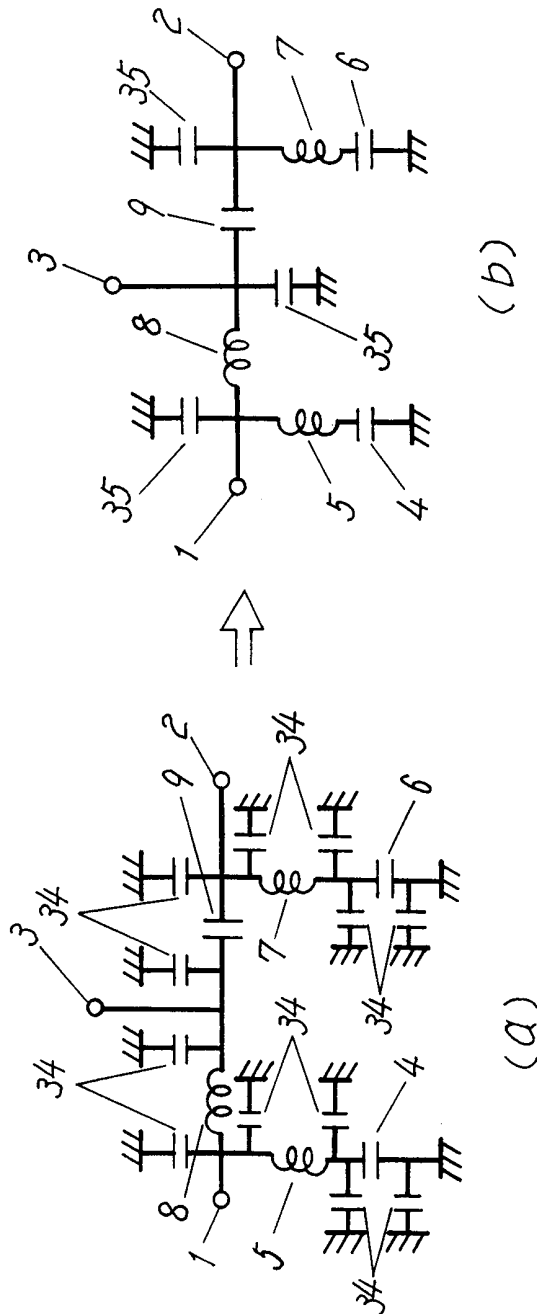


Fig.13

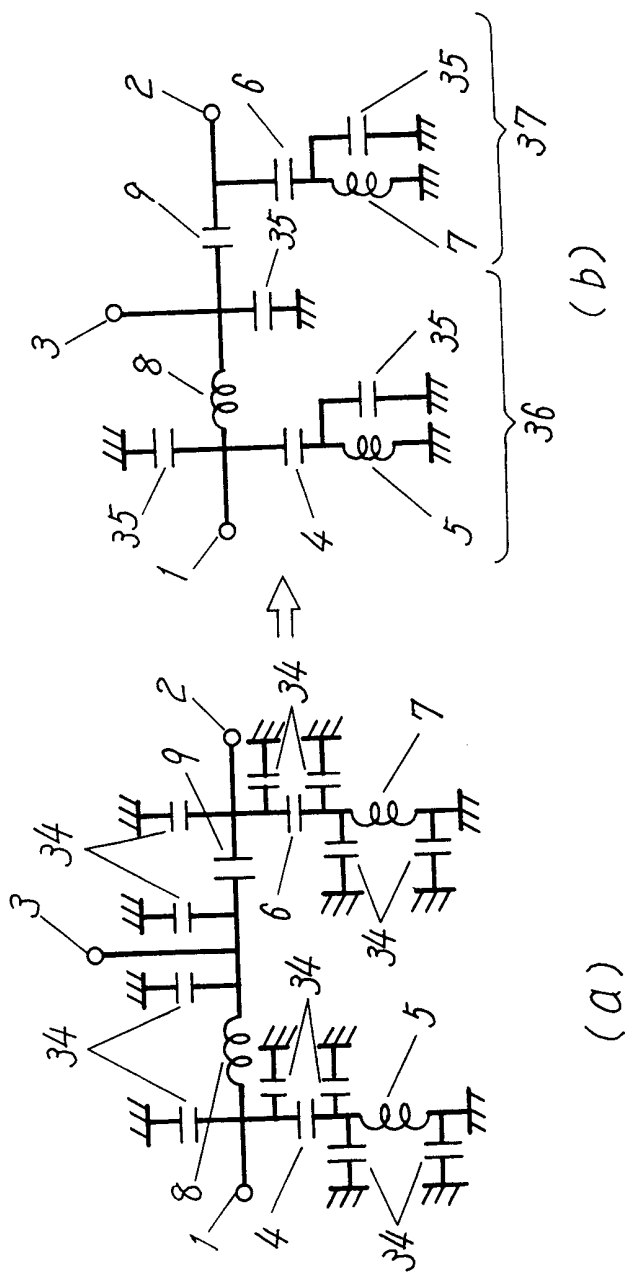
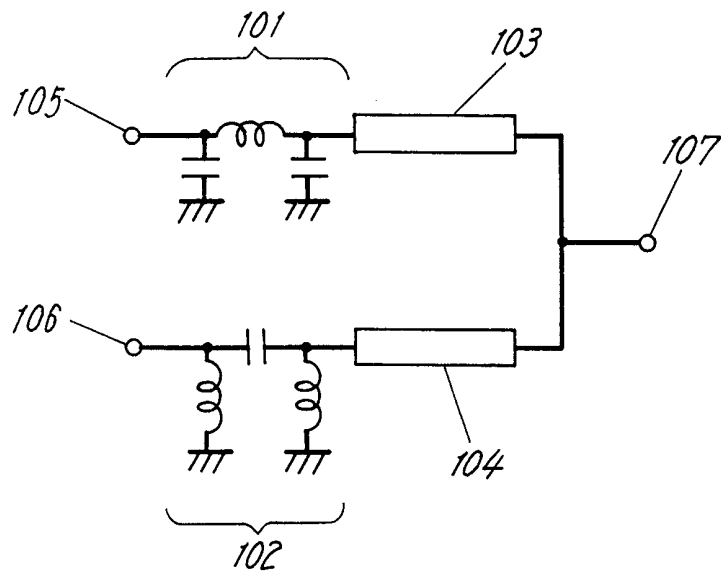


Fig.14



図面の参照符号の一覧表

- 1 ……低周波数帯域の入出力ポート（第1のポート）
- 2 ……高周波数帯域の入出力ポート（第2のポート）
- 3 ……共通入出力ポート（第3のポート）
- 4、6、9、10、12、14 ……容量素子
- 5、7、8、11、13 ……誘導素子
- 15、16 ……入力端子
- 17 ……グランド端子
- 18 ……出力端子
- 19 ……誘電体シート
- 20、22、24 ……グランド層
- 21、23 ……シート群
- 25 ……グランド電極
- 26、27 ……引き出し電極
- 30、31、32 ……直列共振回路
- 33 ……共振回路
- 34、35 ……寄生容量（浮遊容量）
- 36、37 ……並列共振回路

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/01285

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. ⁶ H03H7/46, H03H7/075, H03H7/01, C03C10/04		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) Int.Cl. ⁶ H03H7/46, H03H7/075, H03H7/01, C03C10/04		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-1999 Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) WPI/L		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 61-214625, A (Tokyo Electric Co., Ltd.), 24 September, 1986 (24. 09. 86), Figs. 1, 2 (Family: none)	1-11
Y	JP, 3-123201, A (Mitsubishi Electric Corp.), 27 May, 1991 (27. 05. 91), Figs. 3, 4 (Family: none)	1-11
Y	Microfilm of Japanese Utility Model Application No. 62-117760 (Laid-open No. 64-23123) (NEC Corp.), 7 February, 1989 (07. 02. 89), Fig. 5 ; pages 2 to 4 (Family: none)	3
Y	JP, 7-122905, A (Murata Mfg. Co., Ltd.), 12 May, 1995 (12. 05. 95), Fig. 2 (Family: none)	8
Y	JP, 9-153842, A (Murata Mfg. Co., Ltd.), 10 June, 1997 (10. 06. 97), Fig. 2 (Family: none)	9
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 8 June, 1999 (08. 06. 99)		Date of mailing of the international search report 22 June, 1999 (22. 06. 99)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/01285

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 61-219741, A (Toshiba Corp.), 30 September, 1986 (30. 09. 86), Full text (Family: none)	10-11
Y	JP, 4-207806, A (Murata Mfg. Co., Ltd.), 29 July, 1992 (20. 07. 92),	7
A	Fig. 2 (Family: none)	8

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int. Cl^o H03H7/46, H03H7/075, H03H7/01, C03C10/04

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int. Cl^o H03H7/46, H03H7/075, H03H7/01, C03C10/04

最小限資料以外の資料で調査を行った分野に含まれるもの

- 日本国実用新案公報 1926-1996年
- 日本国公開実用新案公報 1971-1999年
- 日本国実用新案登録公報 1996-1999年
- 日本国登録実用新案公報 1994-1999年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)
 WPI/L

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 61-214625, A (東京電気株式会社), 24. 9月. 1986 (24. 9. 86), 第1, 2図 (ファミリーなし)	1-11
Y	J P, 3-123201, A (三菱電機株式会社), 27. 5月. 1991 (27. 5. 91), 第3, 4図 (ファミリーなし)	1-11
Y	日本国実用新案登録出願62-117760号 (日本国実用新案登録出願公開64-23123号) のマイクロフィルム (日本電気株式会社), 7. 2月. 1989 (7. 2. 89), 第5図及び第2-4頁 (ファミリーなし)	3

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」 口頭による開示、使用、展示等に言及する文献
- 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」 同一パテントファミリー文献

国際調査を完了した日 08. 06. 99

国際調査報告の発送日 22.06.99

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 小林 正明
 電話番号 03-3581-1101 内線 3575

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 7-122905, A (株式会社村田製作所), 12. 5 月. 1995 (12. 5. 95), 第2図 (ファミリーなし)	8
Y	J P, 9-153842, A (株式会社村田製作所), 10. 6 月. 1997 (10. 6. 97), 第2図 (ファミリーなし)	9
A	J P, 61-219741, A (株式会社東芝), 30. 9月. 1 986 (30. 9. 86), 全文 (ファミリーなし)	10-11
Y	J P, 4-207806, A (株式会社村田製作所), 29. 7 月. 1992 (20. 7. 92), 第2図 (ファミリーなし)	7
A		8