

# 發明專利說明書 200416748

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：921→→066

※ 申請日期：92-11-25

※IPC 分類：H01B1/02  
C22C13/02

## 壹、發明名稱：(中文/日文)

半導體用合金材料、使用該合金材料之半導體晶片及其製造方法

半導体用合金材料、該合金材料を用いた半導体チップ及びその製造方法

## 貳、申請人：(共 2 人)

姓名或名稱：(中文/英文)

1. 日商夏普股份有限公司

SHARP KABUSHIKI KAISHA

2. 日商田中貴金屬工業股份有限公司

TANAKA KIKINZOKU KOGYO K. K.

代表人：(中文/英文)

1. 町田 勝彦

MACHIDA, KATSUHIKO

2. 多田 吉宏

TADA, YOSHIHIRO

住居所或營業所地址：(中文/英文)

1. 日本國大阪府大阪市阿倍野區長池町22番22號

22-22, NAGAIKE-CHO ABENO-KU OSAKA-SHI, OSAKA 545-8522,  
JAPAN

2. 日本國東京都中央區日本橋茅場町2丁目6番6號

2-6-6, KAYABA-CHO, NIHONBASHI, CHUO-KU, TOKYO 103-8206,  
JAPAN

國 籍：(中文/英文)

1. 2. 均日本

**參、發明人：**(共 2 人)

**姓 名：**(中文/英文)

1.井上 和範

INOUE, KAZUNORI

2.石倉 千春

ISHIKURA, CHIHARU

**住居所地址：**(中文/英文)

1.日本國奈良縣北葛城郡當麻町尺土292

292, SHAKUDO, TAIMA-CHO, KITAKATSURAGI-GUN,  
NARA 639-2162, JAPAN

2.日本國神奈川縣小田原市小竹822-80

822-80, ODAKE, ODAWARA-SHI, KANAGAWA 256-0802, JAPAN

**國 籍：**(中文/英文)

1.2.均日本

#### 肆、聲明事項：

☐ 本案係符合專利法第二十條第一項 ☐ 第一款但書或 ☐ 第二款但書規定之期間，其日期為： 年 月 日。

☒ 本案申請前已向下列國家(地區)申請專利：

1. 日本；2002年11月26日；特願2002-342797

2.

3.

4.

5.

☒ 主張國際優先權(專利法第二十四條)：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本；2002年11月26日；特願2002-342797

2.

3.

4.

5.

☐ 主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

☐ 熟習該項技術者易於獲得，不須寄存。

## 玖、發明說明：

### 【發明所屬之技術領域】

本發明係有關半導體用合金材料、使用該合金材料之半導體晶片及其製造方法。更詳細而言，本發明係有關使用AuAg合金材料及使用此合金材料而使性能安定之半導體晶片及其製造方法。

### 【先前技術】

以往，作為半導體裝置製作用之金屬材料，Au或Ag係分別按照使用目的而以單層使用。

一般而言，Au為在大氣中安定，富有延展性的金屬材料，即使加熱仍不會與其他材料或氣氛中的成分起反應，可維持潔淨的金屬表面。又，Ag係廉價且低電阻。因為該等理由，Au經常作為半導體用金屬材料而使用。

然而，使Au膜直接包覆於Si層上之情況，由於後續之加熱處理，Si擴散於Au中，Au膜的組成不安定，唯恐會使包覆膜之物性劣化。

又，Ag作為單一金屬膜使用之情況，容易硫化，由於自退火(Self Anneal)而再結晶、軟化。

因此，提案例如：一種合金材料，使用於電子零件、電子機器、電子光學零件等，其中該合金材料係作為含有Au及Ag合金材料，以Ag為主成分，Au含有0.1~10 wt%，並且Cu、Al、Ti等元素之至少1種類，分別以0.1 wt%以上5 wt%以下而含有(參考例如：特開2002-140929號公報)。此種合金材料，亦即於Au及Ag含有Cu、Al、Ti等之合金材料係為

了使材料之安定性及加工性等提升，達成配線之低電阻率化而使用。

又，還有例如：使用將單一金屬之Au及Ag加工成嵌鑲狀者，作為濺射法使用之靶材，藉由濺射法，形成Au與Ag之合金層之方法；將單一金屬之Au及Ag，作為分別之靶材材料使用，形成Au膜與Ag膜之多層膜，其後，使兩者擴散而形成Au與Ag之合金層之方法。

然而，若使用此等靶材形成合金層，具有所獲得之合金層無法成為均質，合金層之組成安定性變差的問題。並且，在多層膜形成後之藉由擴散之方法中，不僅工序數增加，變得繁雜，而且藉由擴散之均質化存在極限，還是難以均質地形成合金層。

總言之，作為一面彌補Au及Ag之缺點，一面最大限度地引出兩者之優點者，在半導體用途上，目前尚未使用藉由Au與Ag之合金之單一膜。

#### 【發明內容】

本發明之目的係有鑑於上述問題而實現者，其係藉由使用來自Au及Ag之合金之單一膜，以提供一種合金材料，其係最大限度地引出各單一金屬膜所具有之固有物性，具有均質且安定之組成，加工性優異者；同時並提供使用此種合金材料之半導體晶片及其製造方法。

根據本發明，提供一種半導體用合金材料，其係以Au為主成分，在3 wt%以上40 wt%以下之範圍內含有Ag所組成者。

又，根據本發明，提供一種半導體晶片，其係於半導體基板上，形成有藉由上述合金材料之金屬膜者。

並且，根據本發明，提供一種半導體晶片之製造方法，其係於半導體基板上，使用上述合金材料而形成金屬膜者。

#### 【實施方式】

本發明之半導體用合金材料係以Au為主成分，在3 wt%以上40 wt%以下之範圍內含有Ag而組成。在此，所謂半導體用，其係意味為了構成半導體元件或半導體晶片等半導體裝置所使用之合金材料、於半導體裝置之製程所使用之合金材料。又，所謂合金材料，其係Au與Ag互相均一溶解，或者與Au及Ag相同之結晶，Au及Ag沒秩序地佔有晶格點者等，亦即固溶體(Solid Solution)、共晶合金之任一者均可，固溶體，特別是完全固溶體較為適當。

於Ag未滿3 wt%之情況，往底層Si抑制攀爬之效果變小，故不適宜。又，於Ag超過40 wt%之情況，可能損及半導體晶片之作為電極之可靠度，故不適宜。

構成半導體用合金材料之Ag以5 wt%以上、10 wt%以上、15 wt%以上、20 wt%者為佳。又，35 wt%以下、30 wt%以下、25 wt%以下者為佳。其中，以10 wt%以上且30 wt%以下者更佳。然而，Ag之比率小而將AuAg合金作為直接薄膜而於矽基板上形成時，抑制矽擴散之效果變小，故Ag以10 wt%以上更佳，為了抑制由硫化所造成之影響及由接觸電阻之增大所造成之電性特性之偏移，以30 wt%以下更佳。

又，雖然也因使用目的而不同，但例如：適用於半導體

晶片之情況，為了不損及漏電流等電性特性，確保半導體晶片之可靠度，Au及Ag宜分別具有3N(99.9%)以上，更好4N以上，最好5N以上之純度。

本發明之半導體用合金材料可藉由該領域習知之方法，例如：藉由高頻溶解將Au與Ag之晶錠溶解，製成合金之方法；將Au粉與Ag粉混合，燒結而製成合金之方法等製造。

藉此，於Au之單體所產生的各種問題，例如：在Si層上直接成膜之情況之底層Si之擴散可大幅減低，可維持沒有Si擴散之安定之包覆膜組成，使耐候性及金屬強度提升。

本發明之半導體用合金材料可使用於各種用途。可舉例如：電子機器、電子零件、電子光學零件；具體而言，配線、電極、凸塊、遮光膜、經由金屬糊之接點或者包含金屬線等之半導體元件或半導體晶片(光傳送用單元、遙控用受光單元、PC・GP用單元、DRAM、快閃記憶體、CPU、MPU、ASIC、LSI、TFT、半導體雷射、太陽能電池、發光元件、CCD、閘流體(Thyristor)、光二極體、光電晶體、功率電晶體等)、液晶顯示面板(平面面板顯示器、反射型及透過型液晶顯示面板等)等。具代表性的是，能以濺射靶材料、蒸鍍用材料或焊接用金屬線材料之型態而使用。

特別是使用於上述機器及零件之情況，金屬材料之膜厚並未特別限制，然而，例如：考慮到合金膜之應力，宜使用膜厚在50 nm以上1000 nm以下之範圍內者。亦即，因為應力若變大，將產生晶圓測試時等之探針(測定針)無法適當地接觸等製造上的不便。然而，不需要晶圓測試等之情

況，或使用於後續施加之凸塊或電鍍處理等情況，可自由設定合金膜的厚度。

本發明之半導體用合金材料可藉由各種方法，於半導體基板上作為金屬膜而形成並使用。可柔軟且廣泛地對應例如：濺射法、蒸鍍法、電鍍法、焊接法等既有之半導體製程等。

具體而言，蒸鍍法中，例如：藉由將具有 $1\text{ mm } \phi$ 線徑之AuAg合金線設置於坩堝，維持 $3 \times 10^{-6}$  Torr程度之真空度而加熱，可形成均質組成之AuAg合金膜。

電鍍法中，例如：藉由使用鹼性氰槽之AuAg合金電鍍槽，以 $25^{\circ}\text{C}$ 之槽溫、 $0.5\text{ A/dm}^2$ 程度之電流密度施加電鍍，可析出AuAg合金膜。

焊接法中，藉由溶解鑄造法製作AuAg合金之晶錠，藉由重複壓出、伸線，最終形成線徑 $20 \sim 30\text{ }\mu\text{m}$ 程度之細線，具體而言，可形成半導體晶片上之電極與導線架上之外部電極之連接用焊接金屬線用合金線並使用。

又，作為配線、電極、凸塊材料等，將AuAg合金材料圖案化而使用之情況，除了藉由剝離(Lift-off)法之加工，還可按照AuAg合金材料之組成比，藉由碘化鉀水溶液或碘化鉀水溶液與磷酸系蝕刻液之混合液等，容易地進行蝕刻加工。

藉由將AuAg合金在適當位置，以適當大小等加工，能以同一工序形成2種以上之配線、電極、凸塊、遮光膜、接點等，例如：配線與電極、遮光膜與電極、凸塊與電極、配

線與接點等。

再者，本發明之半導體用合金材料在使用濺射法、蒸鍍法等之任何方法之情況，所獲得之合金材料均顯示出大致相同之電阻值、應力、延伸率、強度等，可簡單且確實地成膜。

於本發明，將藉由AuAg合金材料之金屬膜形成於例如：半導體晶片、半導體基板、半導體層(例如：矽、鍺等元素半導體、GaAs等化合物半導體)等上之後，宜藉由30°C以上520°C以下之溫度範圍，進行加熱處理。藉此，可確保與半導體層(例如：矽等)之安定接觸。例如：作為半導體基板表側電極，使用代表性之金屬Al或AlSi合金，背面電極使用AuAg合金之情況，可防止Al摻入(Spike)(Al進入半導體基板中之現象)或接觸點之電阻增大等。

其中，於矽層上形成AuAg合金之情況，為抑制Au-Ag-Si之共晶，使半導體晶片等之特性不劣化，宜藉由300~470°C之溫度範圍進行加熱處理。在此溫度範圍內，可抑制底層Si朝AuAg合金之攀爬、底層Si與AuAg之合金化反應、AuAg合金最表面之氧化物之產生等，總言之，即使在加熱處理後，AuAg合金膜之均一組成不變化，對於熱成為安定之組成，能將AuAg合金膜更作為薄膜使用。並且，藉此，可使晶片切割或金屬線焊接時之接觸面之接著強度提升，同時金屬糊之相性變佳，可提供可靠性高之各種零件、元件等。

#### 【實施例】

以下詳細說明本發明之合金材料、半導體晶片及其製造方法。

#### 實施例1：合金材料製作

秤量Au之晶錠及Ag之晶錠，使Au與Ag成為各種比率，藉由以高頻溶解進行溶解後流入鑄模，製作AuAg合金材料。再者，Au及Ag均使用4N之材料。

將所獲得之各種組成比率之合金材料，做成50×20×1 mm程度大小之試驗片，在60℃、90 mmHg、H<sub>2</sub>S氣氛中放置10日，其後，測定硫化量及接觸電阻對於試驗片組成之關係。以四端子法測定硫化試驗前後之接觸電阻。又，硫化增量係使用精密天秤測定硫化試驗前後之重量。

其結果如圖1所示。

根據圖1，隨著Ag之重量比增加，硫化量增加，相較於Au材料，可知表面之經時變化大。又，隨著Ag之重量比增加，與初期值(硫化試驗進行前之AuAg合金之接觸電阻值)比較，接觸電阻值變大，確認可能損及半導體晶片作為電極之可靠度。

另一方面，Ag重量比小之情況，可知朝底層Si抑制攀爬之效果變小。

#### 實施例2：合金材料製作

將純度4N之Au晶錠7.5 kg及純度4N之Ag晶錠2.5 kg置入坩堝，以高頻溶解進行溶解後，注入鑄模，製作Au：Ag為75 wt%：25 wt%之晶錠。

如此所獲得之AuAg合金材料同時具有Au之加工性及Ag

之延展性。

將所獲得之晶錠壓延，製成厚度8 mm之板材。以車床將此板材製成直徑250 mm之圓盤，與Cu製支撐板(Backing Plate)接合，製作AuAg合金之靶材。

再者，為了比較，與AuAg合金之靶材相同，製作Au靶材、Ag靶材。

#### 實施例3：合金材料製作

除了使Ag之組成比為3wt%、10wt%及40wt%以外，其他均藉由與實施例2相同之方法，製作AuAg合金之靶材。

#### 實施例4：合金膜成膜

使用實施例2所獲得之靶材，於矽基板上，分別利用濺射裝置，將作為單一金屬膜之AuAg合金膜、Au膜及Ag膜成膜為膜厚100~1000 nm程度。

濺射裝置為水平型(面朝上方式)之裝置，其係由進行濺射面之表面清潔之反向濺射室及安裝AuAg合金靶材、Au靶材或Ag靶材之濺射室作為各自獨立之反應室而構成。靶材電極具備雙重磁極型電磁鐵陰極。

濺射條件將反應室壓力設定在2~9 mTorr之範圍內，DC功率設定在0.3~1 kW之範圍內。

如此形成之AuAg合金膜，在藉由螢光X線之組成分析中，Ag為27.5 wt%、Au為72.5 wt%，是均質的膜。相較於合金材料之組成，Ag之組成比稍微增加，可能因為相較於Au，質量數小的Ag更容易受到濺射散亂，Ag之濺射速度快所致。

又，相較於Au及Ag之單一膜，AuAg合金膜不易受到濺射時之壓力或DC功率之依存性之影響，成膜後之組成並未見到大的變化，形成均質之膜。

分別測定濺射後之合金膜及金屬膜之膜應力、在氮氣氛下加熱處理(380℃ 40分)後之合金膜及金屬膜之膜應力、電阻值。

所獲得之結果表示於圖2～圖4。再者，在此之膜應力係以金屬膜形成前後或加熱處理後之半導體基板之翹曲(Bow)及扭曲(Warp)所規定者。又，電阻值之測定係藉由四探針法在室溫測定。

根據圖2及圖3，相較於Au膜，AuAg合金膜在同一膜厚，具有翹曲量及扭曲量稍微增加之傾向，然而，並未見到大的差，表示處於充分耐於實用之位準。

又，根據圖4，相較於Au膜，AuAg合金膜在同一膜厚，具有電阻值稍微增加之傾向，然而，並未見到大的差，表示處於充分耐於實用之位準。

藉此，作為AuAg合金膜之膜應力及電阻值均處於適用於半導體晶片之位準。

#### 實施例5：合金膜成膜

與實施例4相同，對於使用在實施例2所獲得之合金材料，以濺射法於矽基板上成膜200 nm之AuAg合金膜及成膜200 nm之Au膜，分別在氮氣氛下，以300℃、380℃、420℃及470℃進行40分之加熱處理，由該等膜之最表面側進行歐傑分析，同時以電子顯微鏡觀察最表面狀態。

其結果如圖5～圖9及圖10～圖14所示。

根據圖5～圖8及圖10～圖13，表示由最表面至一定深度為止，Si、O之濃度在低位準維持一定，AuAg合金膜係底層矽之攀爬幾乎沒有，亦即，AuAg合金與矽之合金化反應發生於AuAg與矽之界面僅不滿50 nm之區域內，又，膜表面之氧量少，表面狀態為均質，幾乎未變化。故，相較於Au單體之膜，更可作為薄膜使用。

另一方面，根據圖9及圖14，表示於Au膜，由於加熱處理，矽攀爬至Au膜表面，矽與Au之合金化反應(共晶)促進，並且相較於AuAg合金膜，Au膜表面之氧量被多數檢測出。

#### 實施例6：合金膜成膜

分別使用在實施例3所獲得之靶材，與實施例4同樣，利用濺射裝置，於矽基板上，將與Ag組成不同之3種AuAg合金膜成膜200 nm。

所獲得之各AuAg合金膜之組成以螢光X線分析，其結果表示於表1。

表 1

| No. | 靶材      |         | AuAg合金膜 |         |
|-----|---------|---------|---------|---------|
|     | Au(wt%) | Ag(wt%) | Au(wt%) | Ag(wt%) |
| 1   | 97      | 3       | 96.6    | 3.4     |
| 2   | 90      | 10      | 88.8    | 11.2    |
| 3   | 60      | 40      | 65.3    | 34.7    |

所獲得之各合金膜在氮氣氛下，以450℃之溫度，熱處理40分，由其最表面實施歐傑分析。

其結果表示於圖15～圖17。

根據圖15～圖17，在任何組成比，均顯示抑制矽之攀爬，AuAg合金膜之表面亦未檢測出氧。

#### 實施例7：半導體晶片

藉由與實施例4相同之方法，使用在實施例2所獲得之靶材，於矽所組成之半導體晶片上，形成AuAg合金膜(200 nm)之電極，在氮氣氛下，以380℃施加40分之加熱處理。測定其後之藉由AuAg合金之電極對於半導體晶片之接著面強度。

其結果表示於表2。再者，測定強度係由半導體晶片之側面加重，使用應力檢測儀(Tension Gauge)進行測定。晶片係以切斷成0.6 mm×0.6 mm大小、使用Ag糊切割加工者而進行評估。

表 2

|              | 切割強度平均值 | 測定個數 |
|--------------|---------|------|
| 藉由AuAg合金膜之電極 | 500g    | 100  |
| 藉由Au膜之電極     | 495g    | 50   |

根據表2，藉由AuAg合金膜之電極顯示出藉由Au膜之電極之同等以上的接著強度，藉由破壞實驗，可確認切割面之強度比晶片本身強。

#### 實施例8：半導體晶片

製作光二極體作為半導體晶片。光二極體係藉由在半導體基板上(表面)施加圖案化，形成陽極層後，使用在實施例2所獲得之AuAg合金靶材，藉由實施例4之製造方法，於半導體基板之背面形成AuAg合金膜200 nm，在氮氣氛中，以380℃施加40分之加熱處理，形成陰極而製作。

對於此種光二極體，施加35 V之反向電壓，一面加熱至100℃，一面評估有關藉由AuAg合金材料所形成之電極之漏電流之電性特性、可靠度。其結果表示於圖18。又，測定光二極體之短路電流(Isc)。

其結果，漏電流、短路電流相較於Au膜，均未見到大的特性偏移或變動，確認實用上並無問題。

又，使用AuAg合金膜之情況，獲得與使用Au膜之情況相同之良率。

#### 實施例9：半導體晶片

製作光電晶體作為半導體晶片。光電晶體係藉由在半導體基板上(表面)施加圖案化，形成基極・射極層後，使用在實施例2所獲得之AuAg合金靶材，藉由實施例4之製造方法，於半導體基板之背面形成AuAg合金膜200 nm，在氮氣氛中，以380℃施加40分之加熱處理，形成集極而製作。

使用此光電晶體，測定集極・射極間飽和電壓VCE(sat)，測定集極・射極間擊穿電壓(BVCEO)。

其結果，集極・射極間飽和電壓VCE(sat)、集極・射極間擊穿電壓相較於Au膜，均未見到特性偏移或變動，確認實用上並無問題。

並且，實施為了確認作為電極之可靠度之通電試驗及溫度週期試驗，任一情況均獲得良好結果。

在此，通電實驗以常溫(25℃)及高溫(85℃)進行。測定條件係設定順方向流之電流(IF)分別為50 mA(25℃時)、30 mA(85℃時)，集極・射極間電力值(Pc)分別為150 mW(25℃時)、70 mW(85℃時)。溫度週期試驗係藉由以-55℃及120℃，各重複30分待機而進行。

#### 實施例10：半導體晶片

製作光雙向三極體(Phototriac)作為半導體晶片。此光雙向三極體係藉由在半導體基板上(表面)施加圖案化，形成基極・射極層後，使用在實施例2所獲得之AuAg合金靶材，藉由實施例4之製造方法，於半導體基板之背面形成AuAg合金膜200 nm，在氮氣氛中，以380℃施加40分之加熱處理，形成集極而製作。

使用此光雙向三極體，測定保持電流(IH)、開啟電壓(VT)、最小觸發電流(IFT)、重複離峰(Peak-off)電壓(VDRM)。

其結果，測定保持電流(IH)、開啟電壓(VT)、最小觸發電流(IFT)、重複離峰(Peak-off)電壓(VDRM)相較於Au膜，均未見到特性偏移或變動，確認實用上並無問題。

根據本發明，藉由使用以Au為主成分，在3 wt%以上40 wt%以下之範圍內含有Ag所組成之合金材料，組成安定，相較於Ag單體之金屬材料，可使電阻等性能安定。又，可將施加加熱處理前後之組成變化抑制在最小限度。

特別是Au及Ag在3N以上之純度時，可防止因雜質所造成之電性特性之劣化，提供更高品質之金屬材料。

又，藉由將本發明之半導體用合金材料，以濺射靶材材料、蒸鍍用材料及焊接用金屬線材料之型態使用，可原樣採用自以往泛用之方法，不需要特別之設備。

而且，AuAg合金為貴金屬，故相較於其他金屬材料，容易回收、再利用，亦可考慮到環境。

並且，將本發明之半導體用合金材料作為金屬膜形成，並構成半導體晶片等情況，可使電子機器、電子零件等之光學及電性特性提升，實現可靠度更高之電子機器、電子零件等。而且，加工性優異，可使機器或零件等之良率提升，同時由於Ag比Au廉價，相較於使用Au單體之情況，可提供更廉價之電子機器、電子零件等。

#### 【圖式簡單說明】

圖1係表示有關AuAg合金材料之硫化量及接觸電阻對於Ag之組成比之關係圖。。

圖2為本發明之半導體用合金材料形成於矽基板上之情況之AuAg合金膜之應力(以晶圓翹曲量規定)之示意圖。

圖3為本發明之半導體用合金材料形成於矽基板上之情況之AuAg合金膜之應力(以晶圓扭曲量規定)之示意圖。

圖4為本發明之半導體用合金材料形成於矽基板上之情況之電阻值相對於AuAg合金膜之膜厚之示意圖。

圖5係表示將藉由本發明之半導體用合金材料之AuAg合金膜(Ag25 wt%)，於矽基板上堆積200 nm，施加300℃ 40

分之加熱處理後之藉由歐傑(Auger)分析之縱深分佈圖。

圖6係表示將藉由本發明之半導體用合金材料之AuAg合金膜(Ag25 wt%)，於矽基板上堆積200 nm，施加380°C 40分之加熱處理後之藉由歐傑分析之縱深分佈圖。

圖7係表示將藉由本發明之半導體用合金材料之AuAg合金膜(Ag25 wt%)，於矽基板上堆積200 nm，施加420°C 40分之加熱處理後之藉由歐傑分析之縱深分佈圖。

圖8係表示將藉由本發明之半導體用合金材料之AuAg合金膜(Ag25 wt%)，於矽基板上堆積200 nm，施加470°C 40分之加熱處理後之藉由歐傑分析之縱深分佈圖。

圖9係表示將Au膜於矽基板上堆積200 nm，施加380°C 40分之加熱處理後之藉由歐傑分析之縱深分佈圖。

圖10係表示將藉由本發明之半導體用合金材料之AuAg合金膜(Ag25 wt%)，於矽基板上堆積200 nm，施加300°C 40分之加熱處理後之觀察最表面之SEM照片之概略圖。

圖11係表示將藉由本發明之半導體用合金材料之AuAg合金膜(Ag25 wt%)，於矽基板上堆積200 nm，施加380°C 40分之加熱處理後之觀察最表面之SEM照片之概略圖。

圖12係表示將藉由本發明之半導體用合金材料之AuAg合金膜(Ag25 wt%)，於矽基板上堆積200 nm，施加420°C 40分之加熱處理後之觀察最表面之SEM照片之概略圖。

圖13係表示將藉由本發明之半導體用合金材料之AuAg合金膜(Ag25 wt%)，於矽基板上堆積200 nm，施加470°C 40分之加熱處理後之觀察最表面之SEM照片之概略

圖

圖 14 係表示將 Au 膜於矽基板上堆積 200 nm，施加 380℃ 40 分之加熱處理後之觀察最表面之 SEM 照片之概略圖。

圖 15 係表示將藉由本發明之半導體用合金材料之 AuAg 合金膜 (Ag3 wt%)，於矽基板上堆積 200 nm，施加 470℃ 40 分之加熱處理後之藉由歐傑分析之縱深分佈圖。

圖 16 係表示將藉由本發明之半導體用合金材料之 AuAg 合金膜 (Ag10 wt%)，於矽基板上堆積 200 nm，施加 470℃ 40 分之加熱處理後之藉由歐傑分析之縱深分佈圖。

圖 17 係表示將藉由本發明之半導體用合金材料之 AuAg 合金膜 (Ag40 wt%)，於矽基板上堆積 200 nm，施加 470℃ 40 分之加熱處理後之藉由歐傑分析之縱深分佈圖。

圖 18 為將藉由本發明之半導體用合金材料之 AuAg 合金膜作為光二極體之電極而形成之情況之電性特性 (漏電流) 之示意圖。

### 伍、中文發明摘要：

本發明提供一種半導體用合金材料，其係以Au為主成分，在3 wt%以上40 wt%以下之範圍內含有Ag所組成者。

### 陸、日文發明摘要：

本發明は、Auを主成分とし、Agを3 wt %以上40 wt %以下の範囲で含有してなる半導体用合金材料を提供する。

## 拾、申請專利範圍：

1. 一種半導體用合金材料，其係以Au為主成分，在3 wt%以上40 wt%以下之範圍內含有Ag所組成者。
2. 如申請專利範圍第1項之合金材料，其中Au及Ag為3N以上之純度。
3. 如申請專利範圍第1項之合金材料，其中合金材料為濺鍍靶材料、蒸鍍用材料及焊接用金屬線材料之型態。
4. 一種半導體晶片，其係於半導體基板上形成藉由申請專利範圍第1項之合金材料之金屬膜所組成者。
5. 如申請專利範圍第4項之半導體晶片，其中金屬膜為50 nm以上1000 nm以下之範圍之膜厚。
6. 如申請專利範圍第4項之半導體晶片，其中金屬膜係作為配線、電極、凸塊、遮光膜而形成。
7. 如申請專利範圍第4項之半導體晶片，其中金屬膜係經由Ag糊而形成。
8. 一種半導體晶片之製造方法，其係於半導體基板上，使用申請專利範圍第1項之合金材料形成金屬膜者。
9. 如申請專利範圍第8項之方法，其中將合金材料藉由濺鍍法或蒸鍍製成金屬膜。
10. 如申請專利範圍第8項之方法，其中形成金屬膜後，藉由300℃以上520℃以下之溫度範圍加熱處理。

拾壹、圖式：

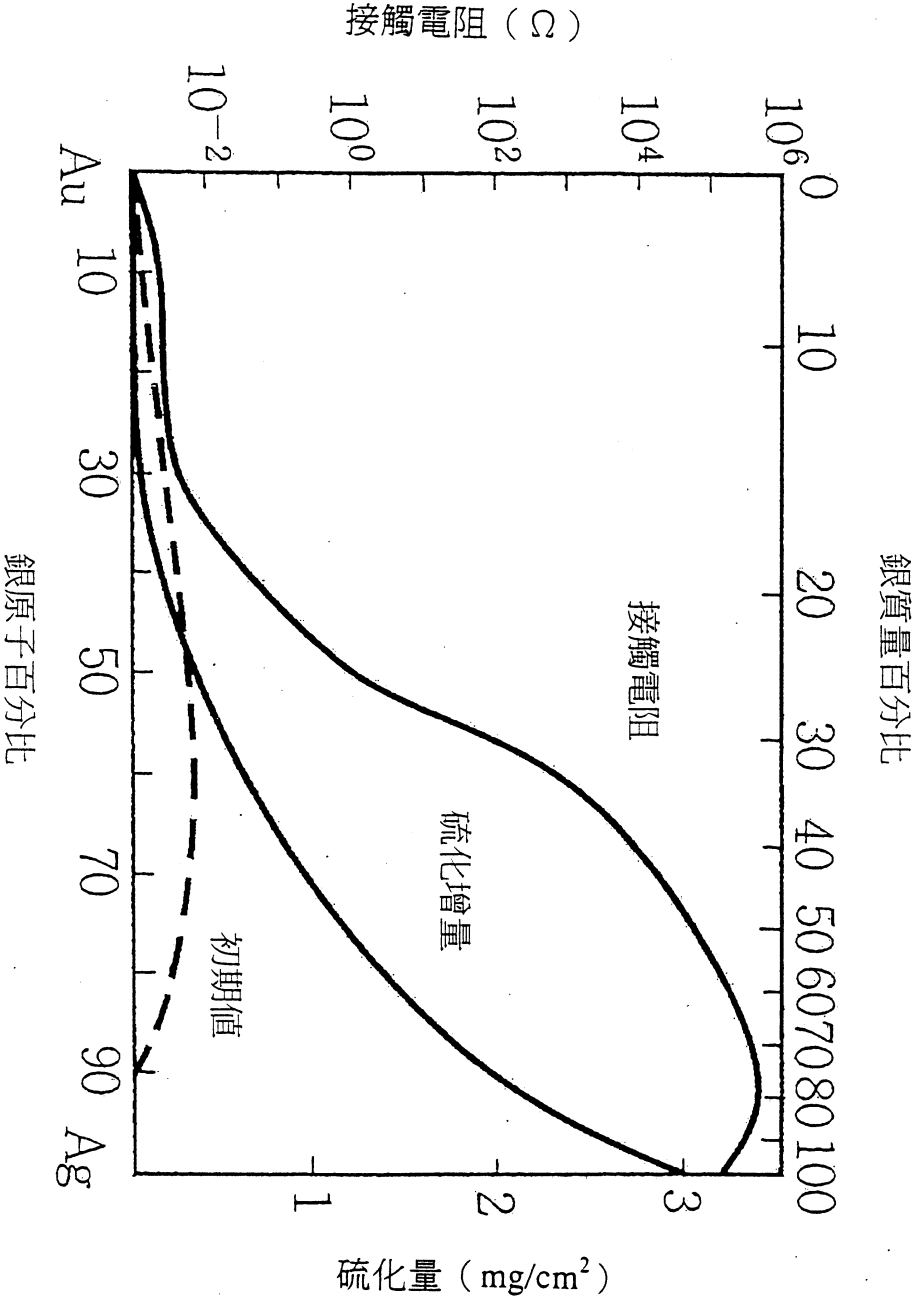


圖 1

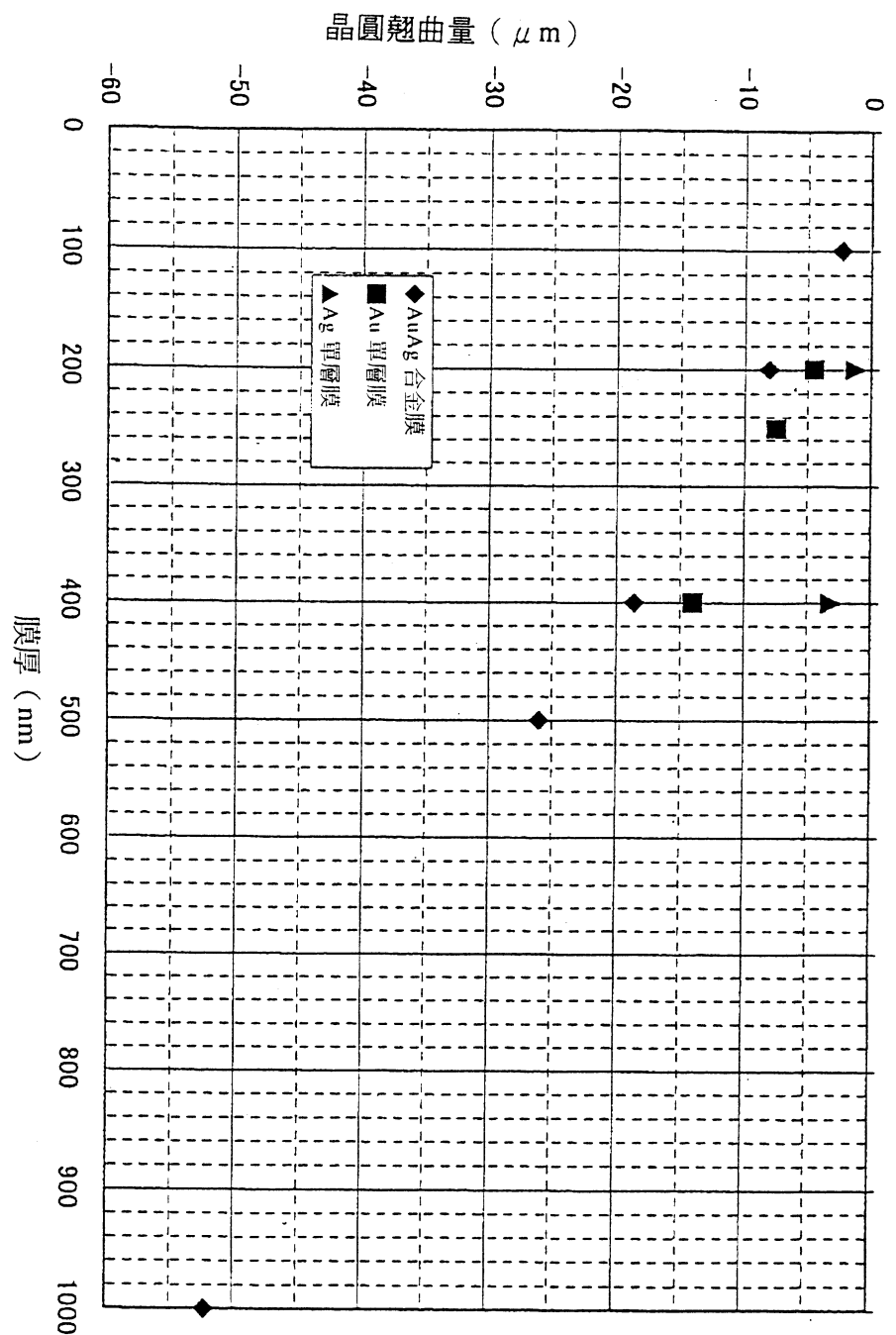


圖 2

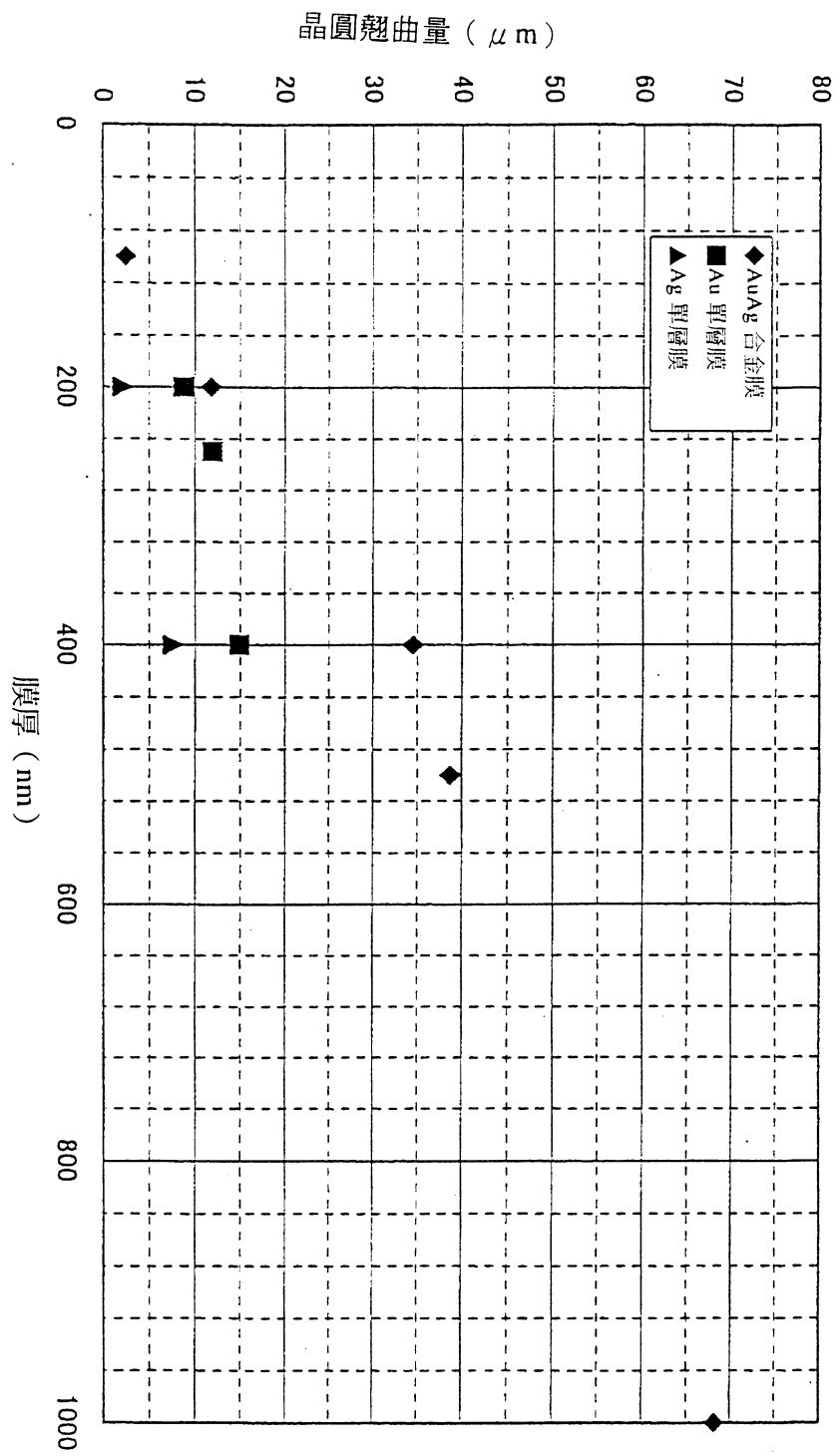


圖 3

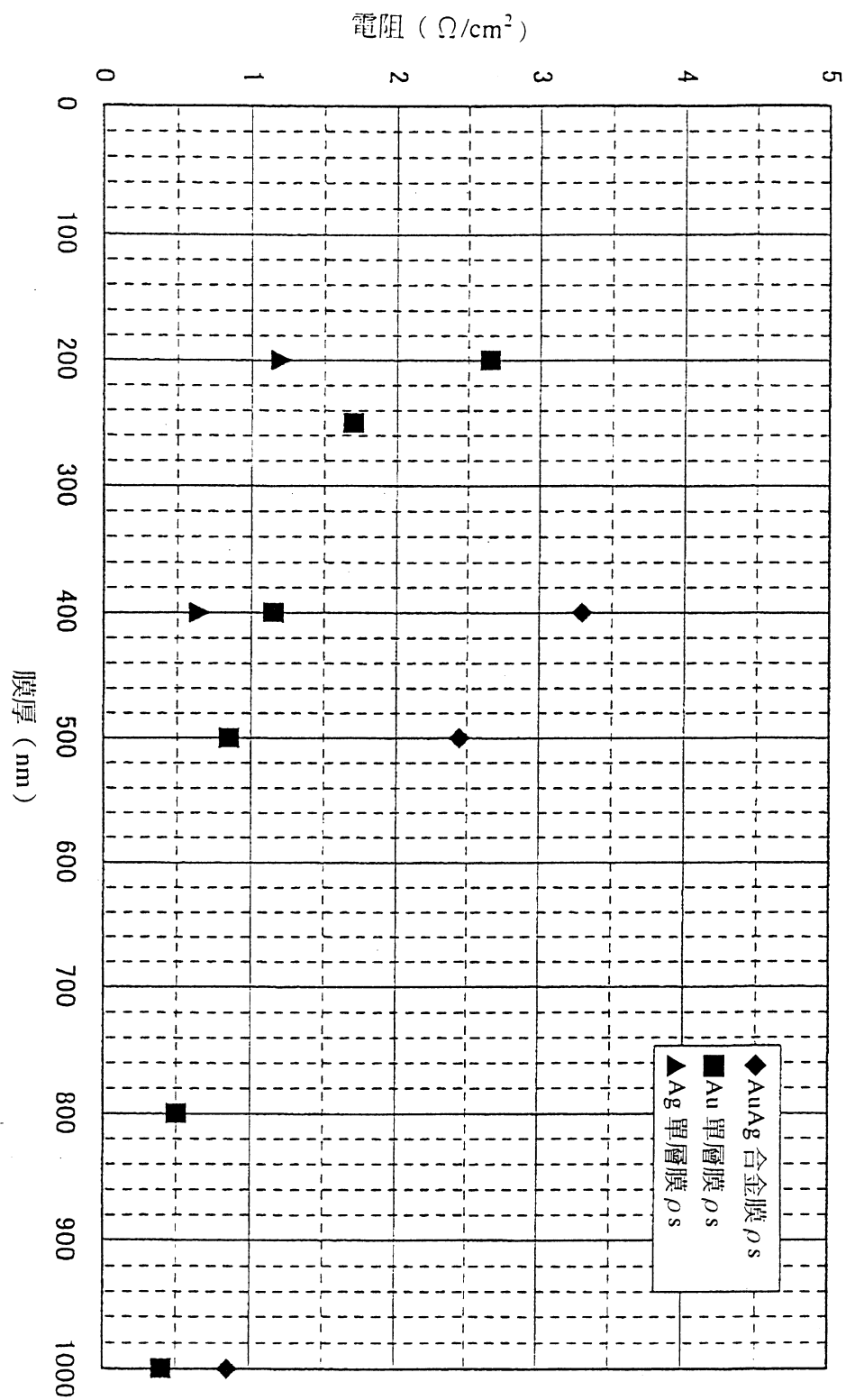


圖 4

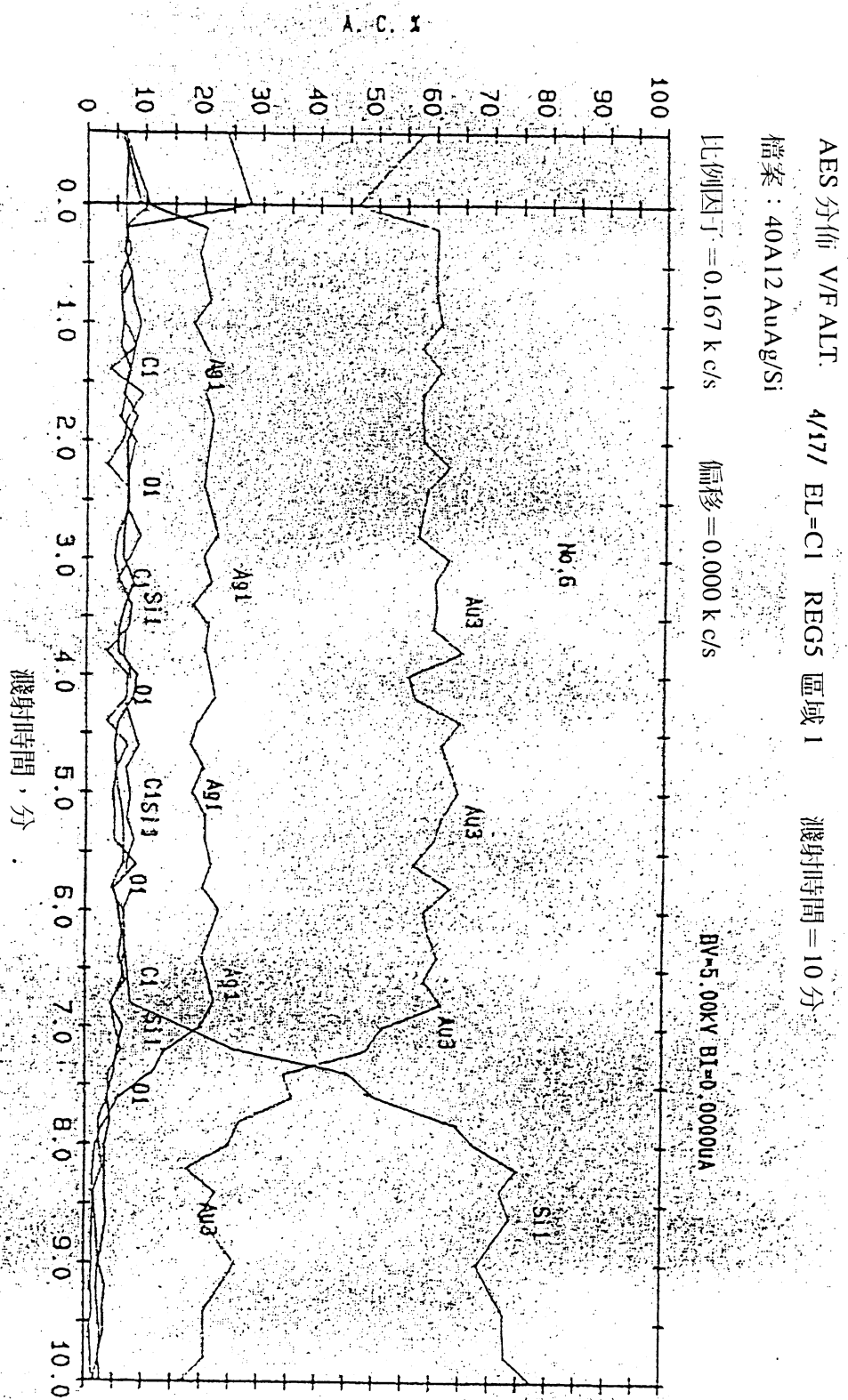


圖 5

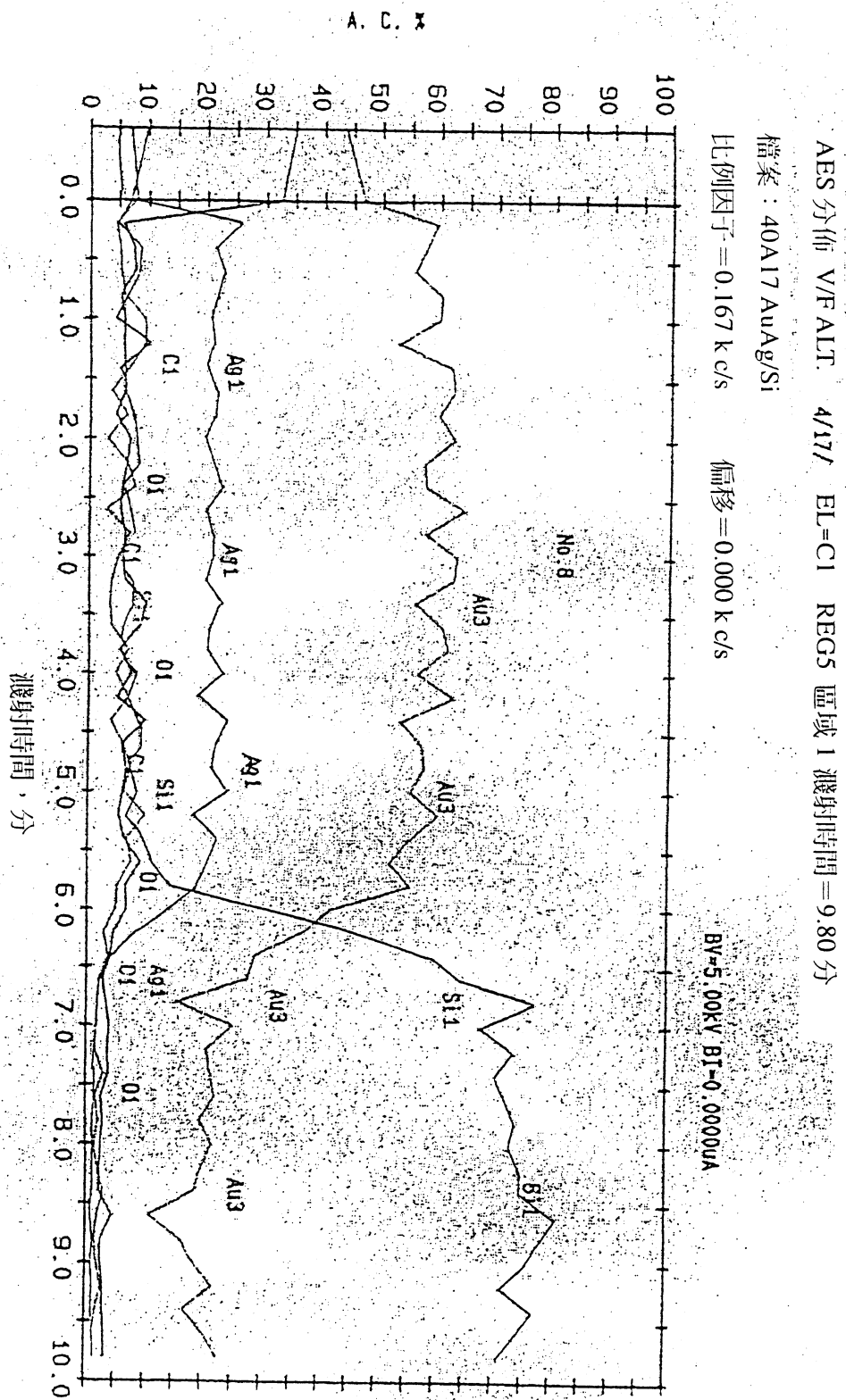


圖 6

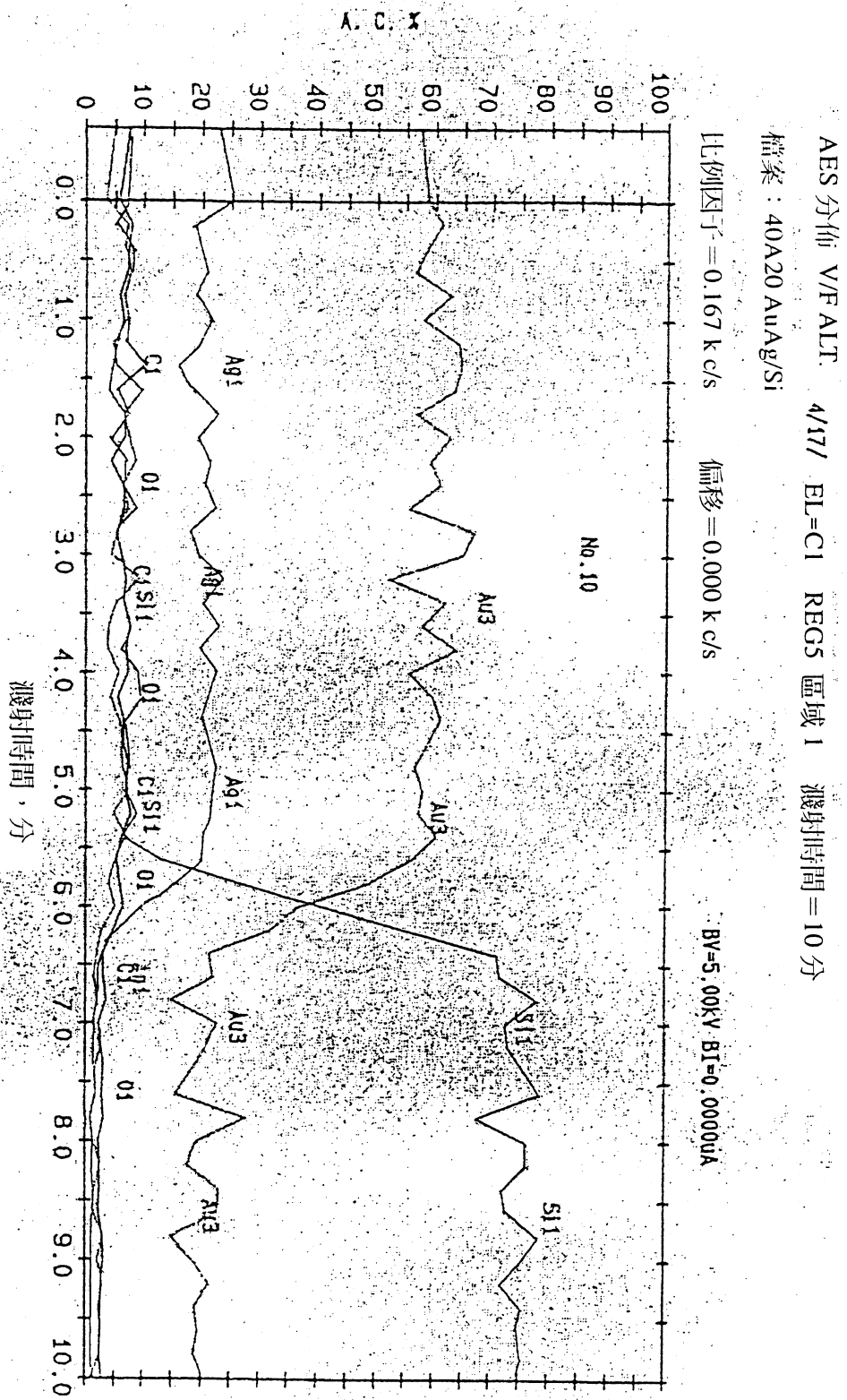


圖 7

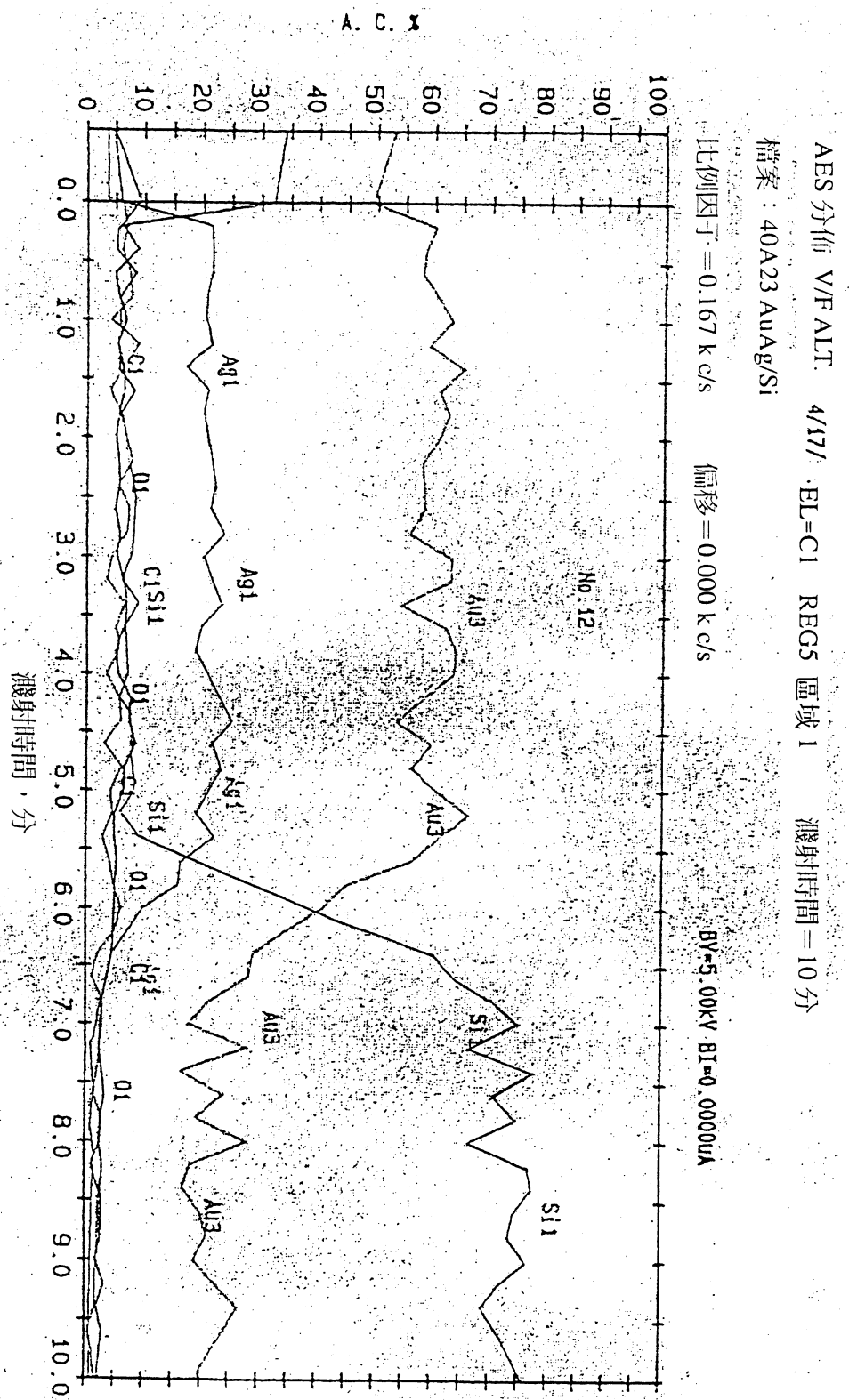


圖 8

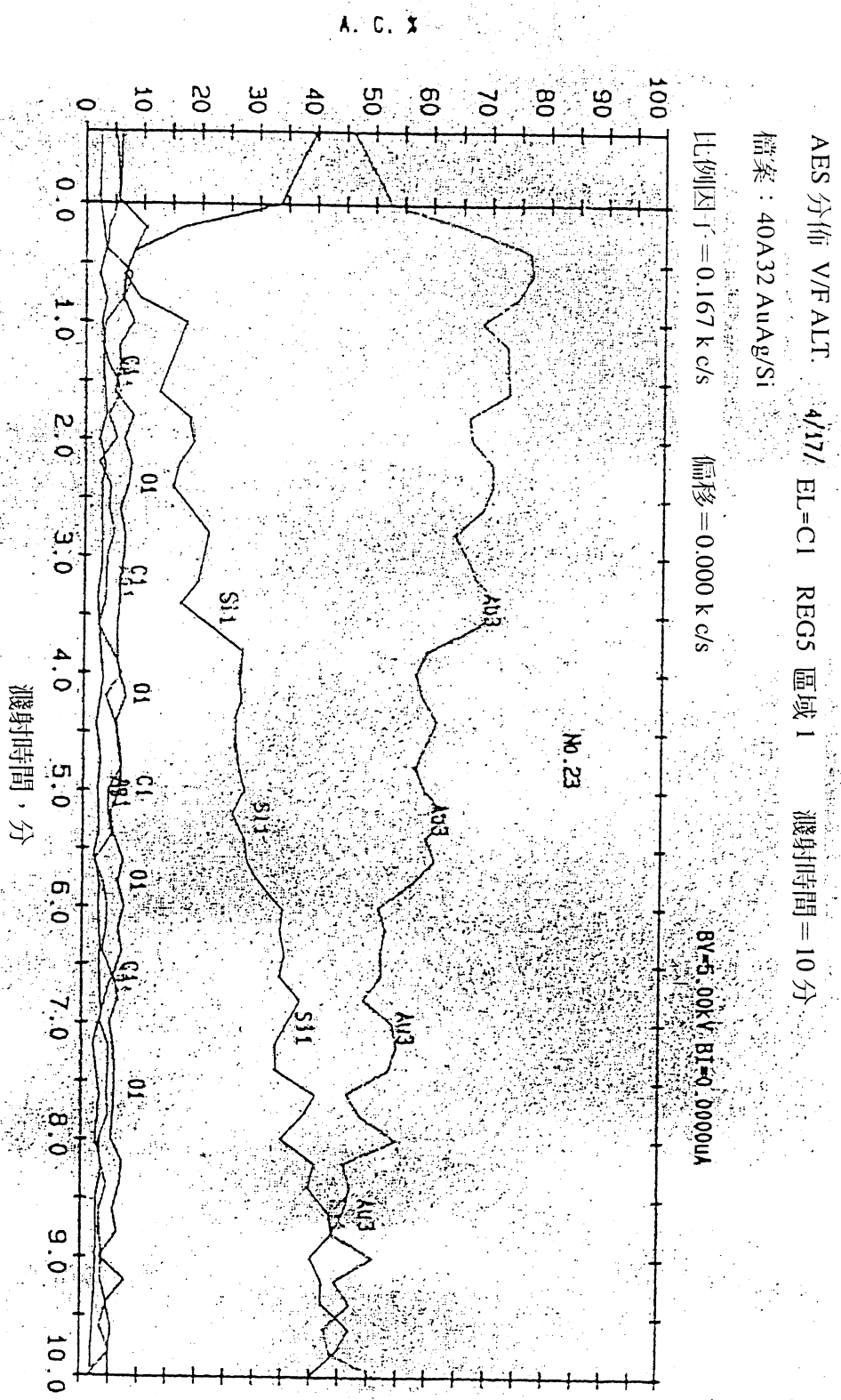


圖 9

圖 10

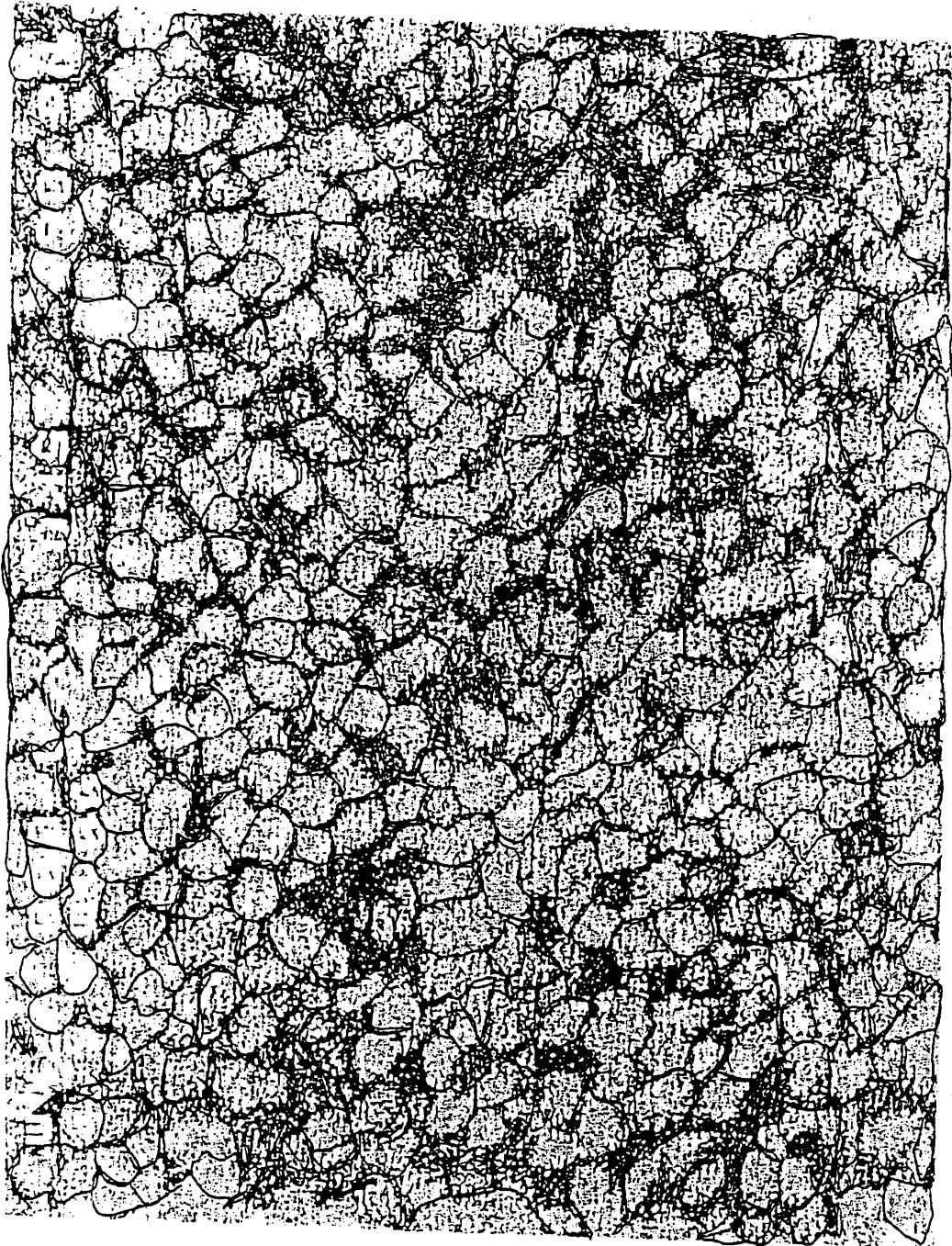


圖 11

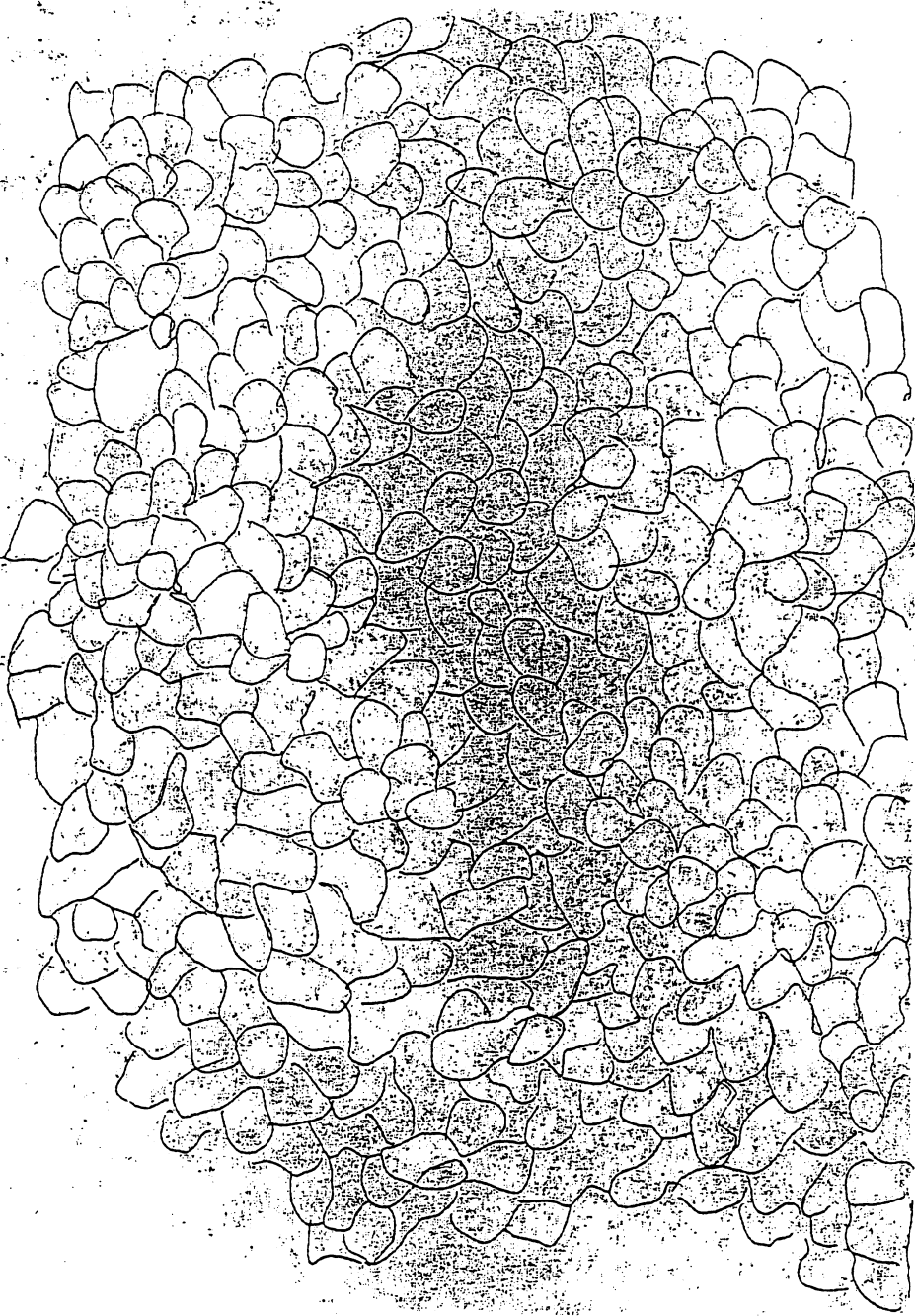


圖 12

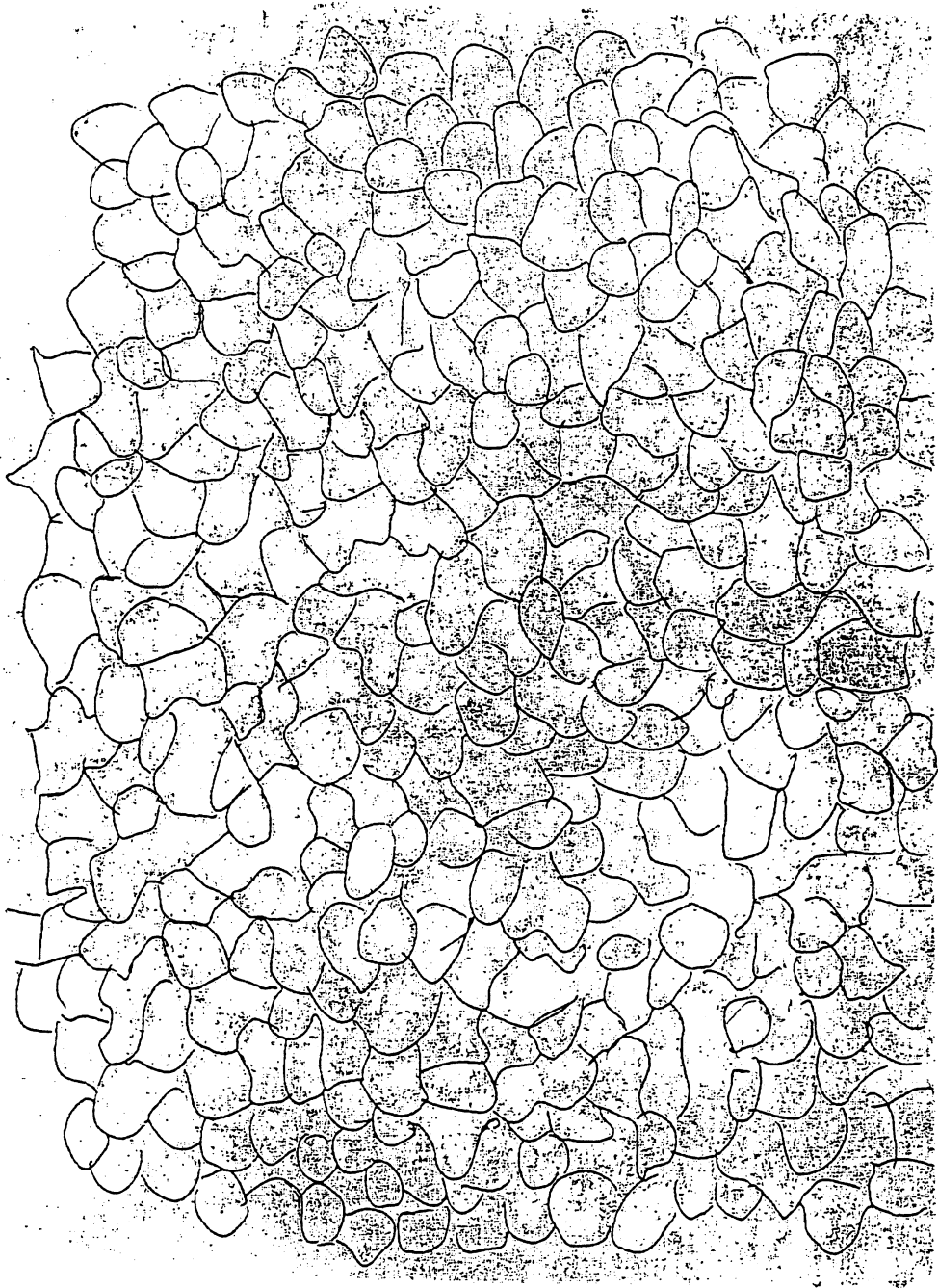


圖 13

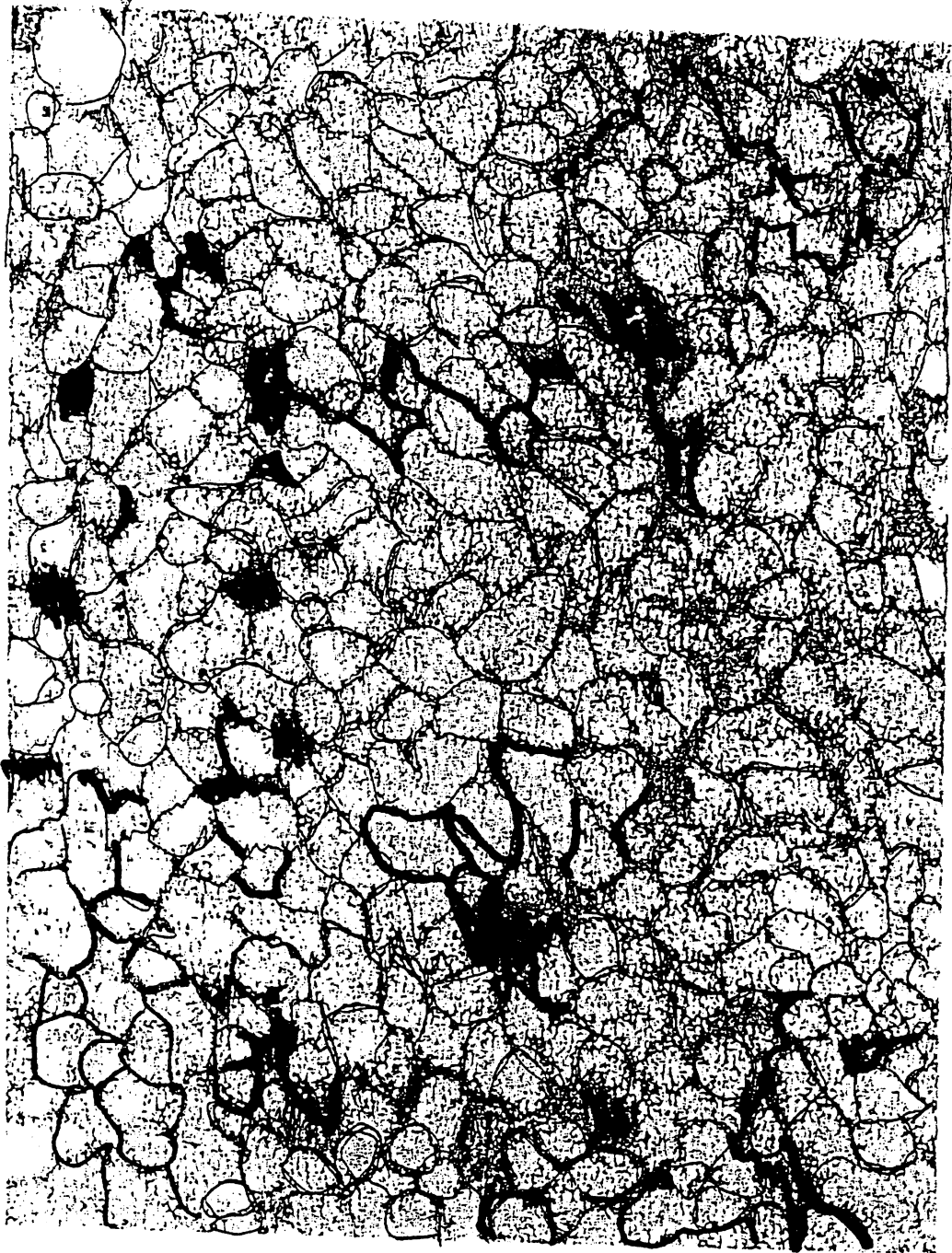
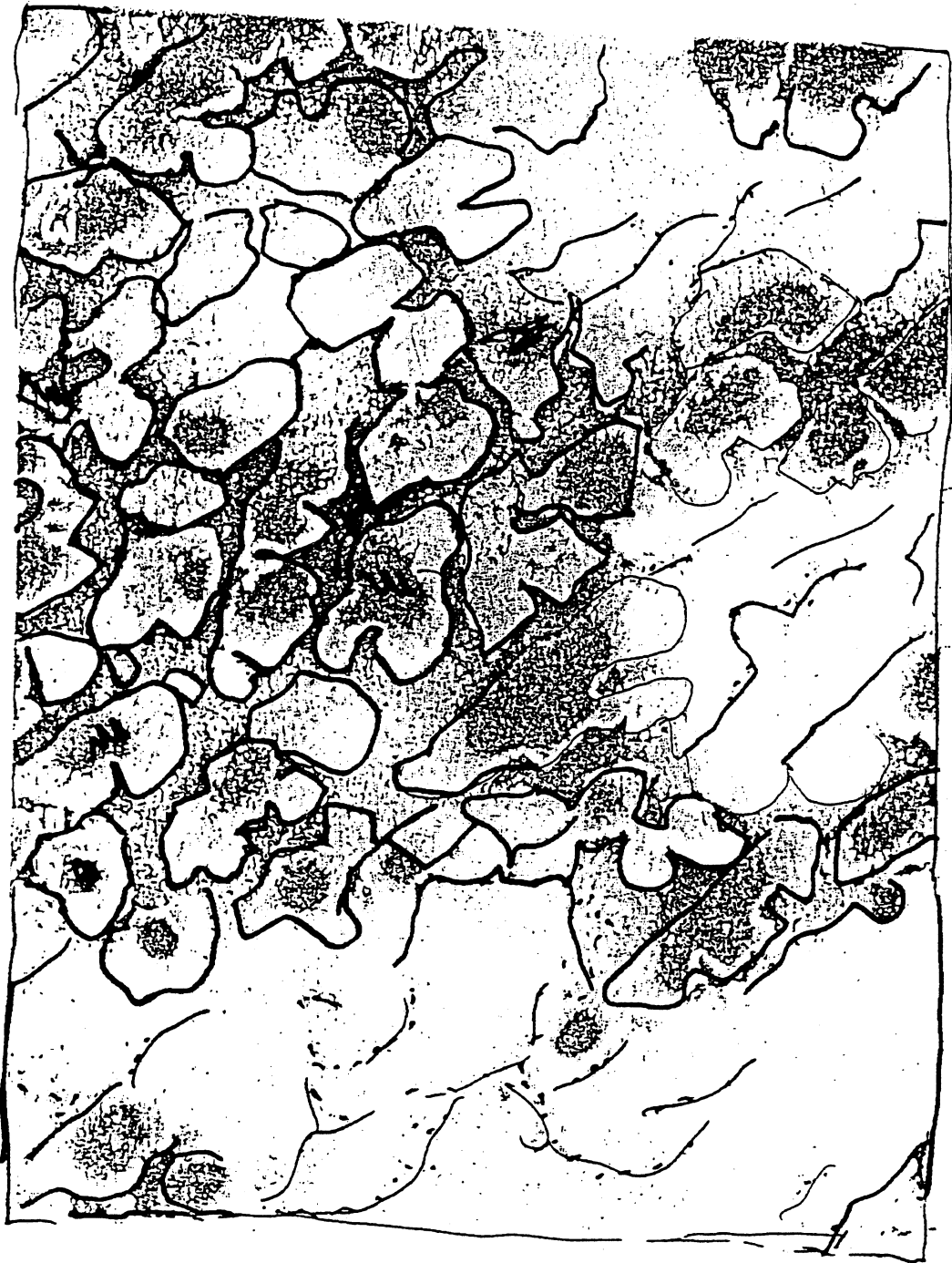


圖 14



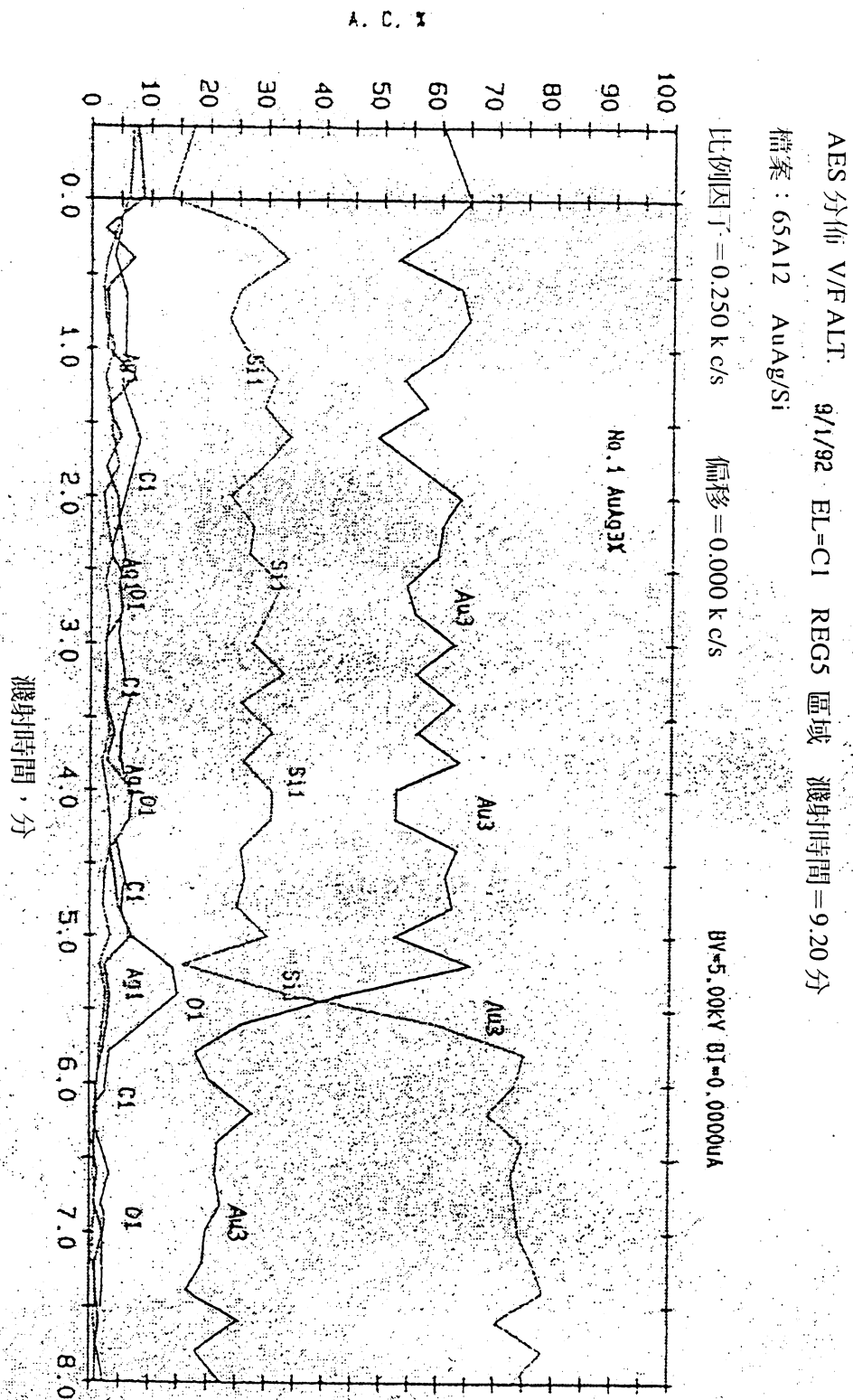


圖 15

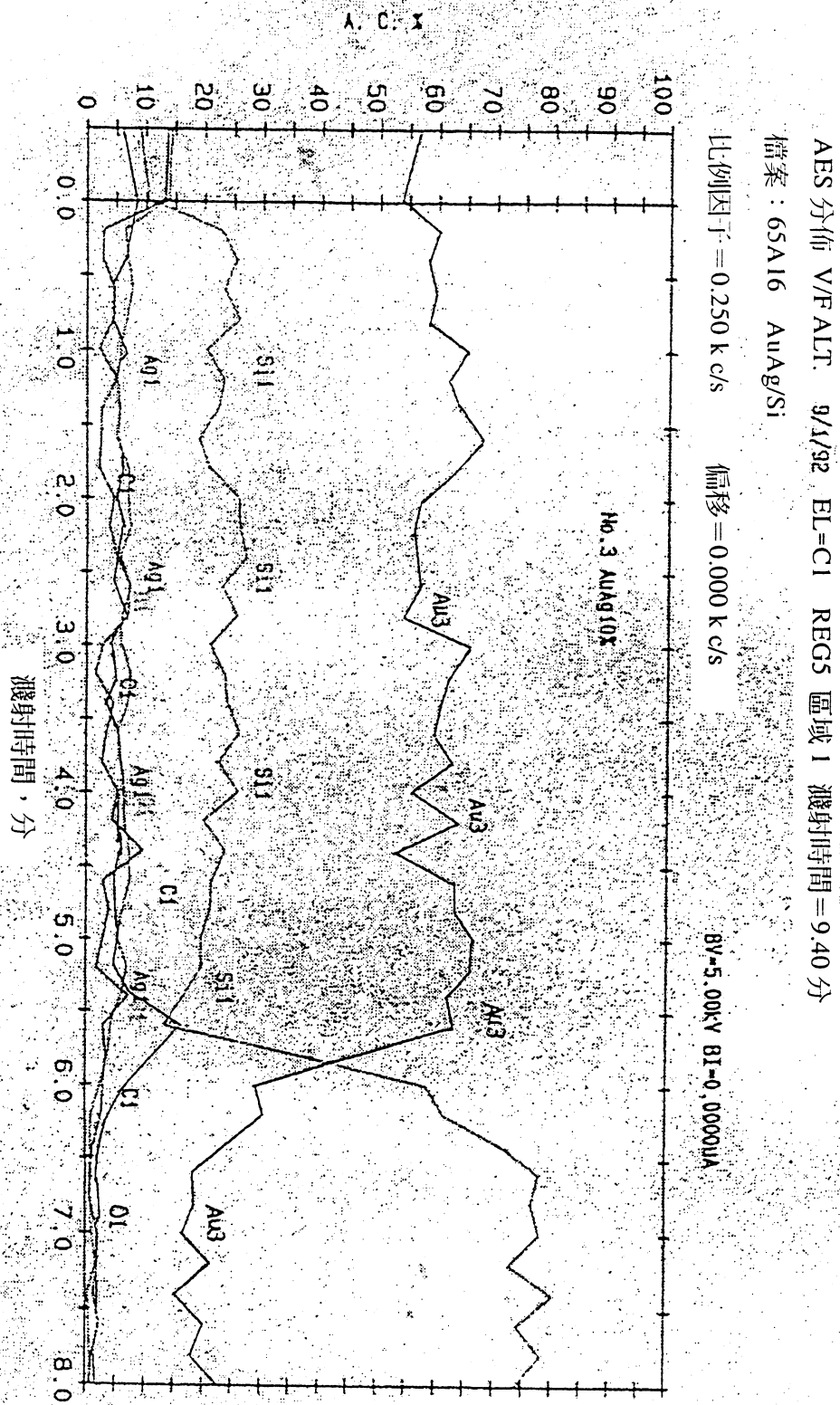


圖 16

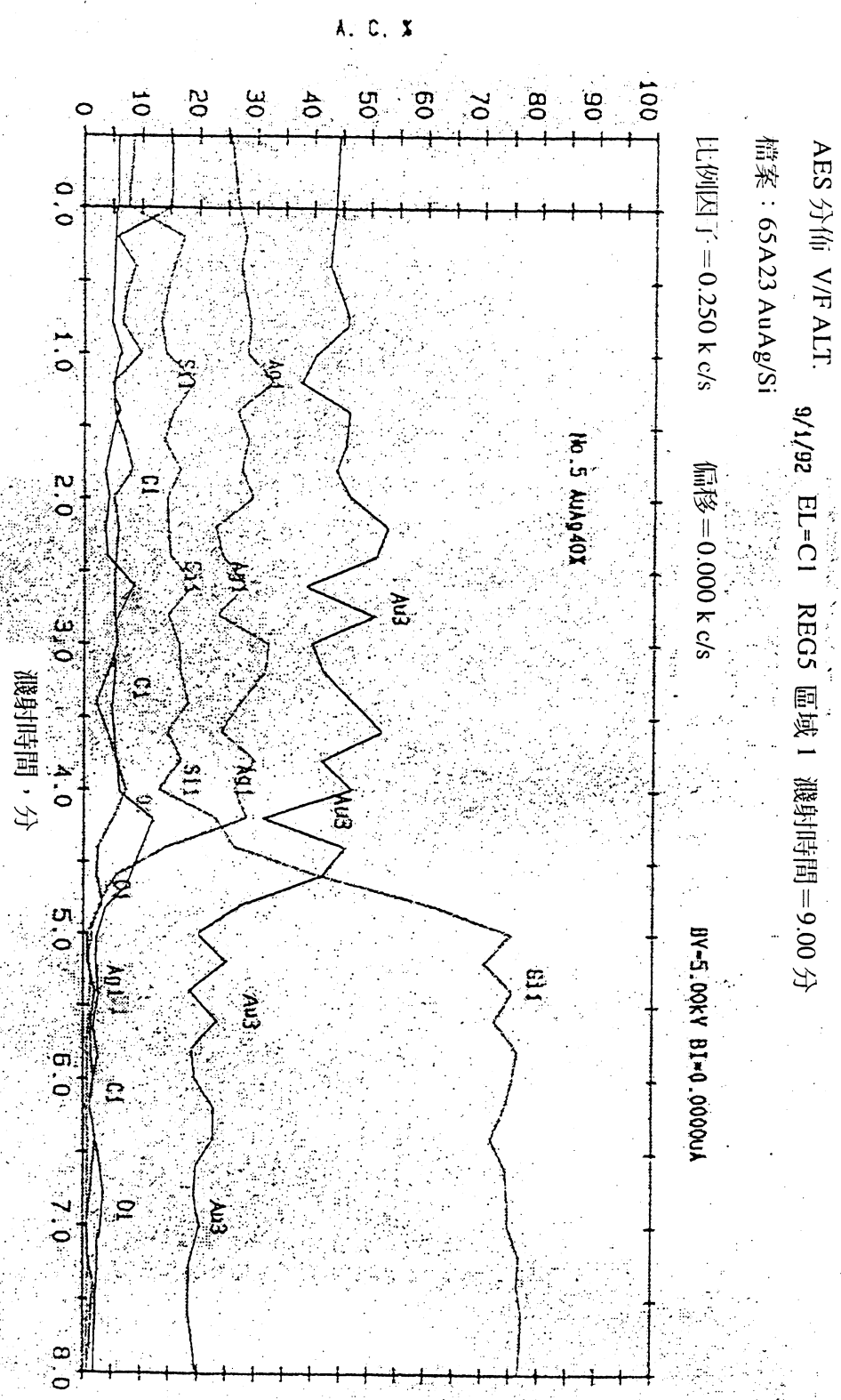


圖 17

光二極體可靠度評估

試驗條件 VR = 35V , 100°C

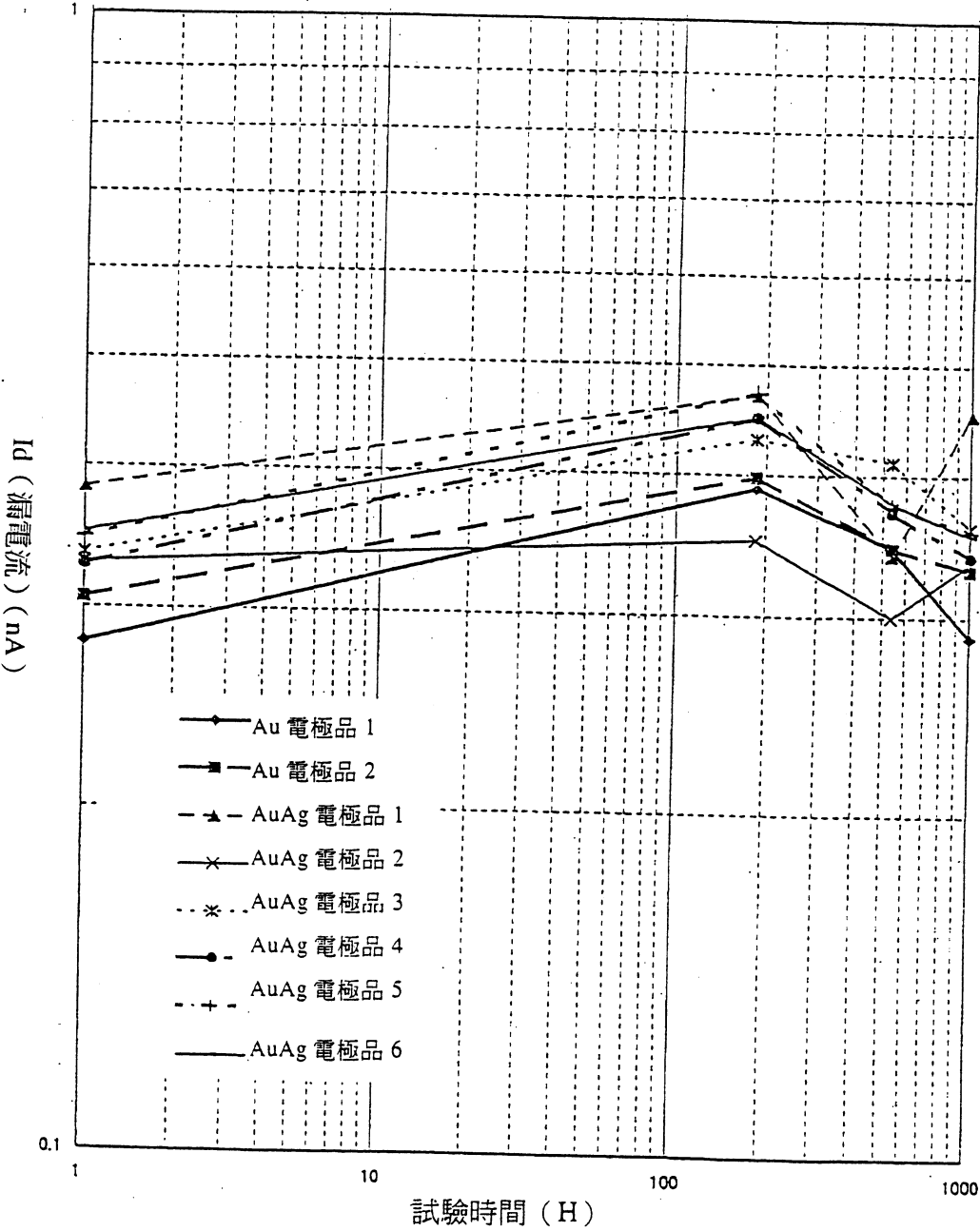


圖 18

**柒、指定代表圖：**

(一)本案指定代表圖為：第( 1 )圖。

(二)本代表圖之元件代表符號簡單說明：

(無元件代表符號)

**捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：**