

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200710090263.6

[51] Int. Cl.

H01L 21/31 (2006.01)

H01L 21/316 (2006.01)

H01L 21/311 (2006.01)

C23C 16/00 (2006.01)

C23C 16/54 (2006.01)

C23C 16/56 (2006.01)

[45] 授权公告日 2009 年 9 月 9 日

[11] 授权公告号 CN 100539039C

[51] Int. Cl. (续)

C23C 16/40 (2006.01)

[22] 申请日 2007.4.17

[21] 申请号 200710090263.6

[30] 优先权

[32] 2006.4.17 [33] US [31] 60/792,743

[32] 2006.10.27 [33] US [31] 11/553,772

[73] 专利权人 应用材料股份有限公司

地址 美国加利福尼亚州

[72] 发明人 斯里维斯·D·内曼尼 杨·S·李

埃利·Y·伊 王安川

贾森·托马斯·布洛基 韩龙典

[56] 参考文献

US6258408B1 2001.7.10

US6495208B1 2002.12.17

CN1638090A 2005.7.13

TW243214BB 2005.11.11

审查员 孟超

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 梁挥

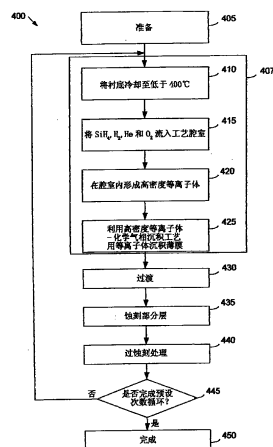
权利要求书 2 页 说明书 16 页 附图 5 页

[54] 发明名称

集成工艺调制一种利用 HDP - CVD 间隙填充的新型方法

[57] 摘要

本发明公开了一种用于在设置于工艺腔室内的衬底上沉积氧化硅薄膜的工艺。将包括卤素源、流动气体、硅源和氧化气体的工艺气体流入工艺腔室中。具有离子密度至少为 10^{11} 离子/厘米³ 的等离子体由上述工艺气体形成。在衬底上形成具有卤素浓度低于 1.0% 的氧化硅薄膜。利用同时具有沉积和溅射成分的工艺的等离子体沉积氧化硅薄膜。进入腔室的卤素源的流速和进入腔室的硅源流速之比基本为 0.5 和 3.0 之间。



1. 一种用于填充在衬底上形成的金属沉积前的沟槽的方法, 包括, 执行循环, 该循环包括:
在密度化学气相沉积腔室中在冷却至低于 400°C 的衬底上沉积层, 以及在所述腔室内蚀刻所述衬底上的部分所沉积的层; 以及
以预设循环次数重复沉积所述层和蚀刻部分所述层的所述循环。
2. 根据权利要求 1 所述的方法, 其特征在于, 重复沉积所述层和蚀刻部分所述层的所述循环包括建立与用于一个或多个起始循环中相同的工艺条件。
3. 根据权利要求 1 所述的方法, 其特征在于, 还包括流入背部冷却气体以冷却与所述衬底热耦合的平台。
4. 根据权利要求 1 所述的方法, 其特征在于, 沉积所述层包括产生包括沉积气体和溅射气体的等离子体, 其中沉积与溅射之比为在 10: 1 到 60: 1 的范围内。
5. 根据权利要求 1 所述的方法, 其特征在于, 每个连续的沉积和蚀刻循环包括降低由所述层填充的沟槽的孔径比。
6. 根据权利要求 1 所述的方法, 其特征在于,
沉积所述层包括在靠近所述沟槽的开口、所述沟槽的侧壁上、以及所述沟槽的底部上沉积材料; 以及
蚀刻包括从靠近所述沟槽的开口处去除的沉积材料比从所述沟槽的底部去除的材料相对更多。
7. 根据权利要求 1 所述的方法, 其特征在于, 所述蚀刻包括形成氢和氦中的一种或多种以及含氟气体构成的等离子体。
8. 根据权利要求 1 所述的方法, 其特征在于, 蚀刻部分所沉积的层包括去除所述层的 5-30% 的沉积厚度。
9. 根据权利要求 1 所述的方法, 其特征在于, 蚀刻包括允许所述衬底加热至温度高于沉积温度。
10. 根据权利要求 1 所述的方法, 其特征在于, 蚀刻包括各向异性蚀刻和各向同性蚀刻的多步骤蚀刻。
11. 根据权利要求 1 所述的方法, 其特征在于, 在第一蚀刻循环中蚀刻的

部分所沉积的层大于后续蚀刻循环中蚀刻的部分所沉积的层。

12. 根据权利要求1所述的方法, 其特征在于, 利用终点技术终止在第一沉积-蚀刻循环中蚀刻部分所沉积的层的过程, 以及计时终止在后续沉积-蚀刻循环中蚀刻部分所沉积的层的过程。

13. 根据权利要求1所述的方法, 其特征在于, 还包括, 在重复所述沉积-蚀刻循环之前, 形成氩、氢和氦的一种或多种以及氧构成的等离子体。

14. 根据权利要求1所述的方法, 其特征在于, 还包括: 在重复所述沉积-蚀刻循环之前, 形成氢的溅射等离子体。

15. 根据权利要求1所述的方法, 其特征在于, 沉积所述层包括将所述衬底冷却至低于 300°C, 进一步包括, 在重复预设循环次数的所述沉积-蚀刻循环之后, 加热所述衬底以减少所述层中的水分。

16. 根据权利要求1所述的方法, 其特征在于, 进一步包括: 在重复预设循环次数的所述沉积-蚀刻循环之后, 沉积覆盖层。

17. 根据权利要求15所述的方法, 其特征在于, 加热所述衬底包括在所述腔室中产生沉积气体或一种或多种惰性气体构成的高功率等离子体。

18. 根据权利要求1所述的方法, 其特征在于, 进一步包括, 在开始所述沉积-蚀刻循环之前, 利用富硅沉积物时效处理所述腔室以避免用于蚀刻部分所述层的蚀刻气体损坏所述腔室。

19. 根据权利要求18所述的方法, 其特征在于, 时效处理所述腔室包括在所述腔室内沉积所述层的沉积厚度的 4-20 倍厚度的沉积物。

20. 根据权利要求1所述的方法, 其特征在于, 沉积所述层包括在每个循环中沉积小于 1000 Å 的厚度。

21. 根据权利要求1所述的方法, 其特征在于, 蚀刻部分所述层包括形成一种或多种含氟碳物质蚀刻气体构成的等离子体。

集成工艺调制一种利用 HDP-CVD 间隙填充的新型方法

相关申请的交叉引用

本发明要求享有在 2006 年 4 月 17 日提交的发明名称为 “INTEGRATED PROCESS MODULSTION (IPM) A NOVEL SOLUTION FOR FILLING NARROW GAPS (<90 NM) WITH HDP-CVD-S (集成工艺调制一种利用高密度等离子体化学汽相沉积填充窄间隙 (<90 nm) 的新型方法)” 的美国临时专利申请 No.60/792,743 的优先权, 在此引入其全部内容作为参考。

技术领域

本发明公开了一种用于在设置于工艺腔室内的衬底上沉积氧化硅薄膜的工艺。

背景技术

现代半导体器件制造中的基本步骤之一为在半导体衬底上形成诸如氧化硅的薄膜。氧化硅作为绝缘层广泛应用于半导体器件的制造中。公知可利用热化学气相沉积 (CVD) 或等离子体化学气相沉积及其他方法沉积氧化硅薄膜。在传统的 CVD 工艺中, 将反应性气体提供给进行热诱导化学反应 (均匀或不均匀) 的衬底表面上以形成所需薄膜。在传统的等离子体工艺中, 形成受控的等离子体以分解和/或激活反应物以形成所需薄膜。

从几十年以前首次出现半导体器件以来, 半导体器件的几何尺寸已显著减小。在某些应用中, 例如, 在相邻的导线或蚀刻的沟槽之间, 较小特征尺寸的器件已导致出现增加的孔径比的间隙。间隙的孔径比定义为间隙高度或深度与其宽度之比。利用传统的 CVD 方法难以填充这些空隙。薄膜完全填充这些间隙的能力被称之为薄膜 “间隙填充 (gapfilling)” 能力。氧化硅为通用于填充金属间介电层 (IMD) 应用、金属前介电层 (PMD) 应用和浅沟槽隔离 (STI) 等应用中的间隙的其中一种类型的绝缘膜。所述氧化硅薄膜常被称之为间隙填充薄膜或间隙填充层。

一些集成电路制造商已转向利用高密度等离子体化学汽相沉积（HDP-CVD）系统以沉积氧化硅间隙填充层。HDP-CVD 系统形成大约为标准电容性耦合等离子体 CVD 系统的密度大小的两倍或以上的等离子体。HDP-CVD 系统的实施例包括电感耦合等离子体系统和电子回旋共振（ECR）等离子体系统等。HDP-CVD 系统通常在比低密度等离子体系统更低的压力范围操作。HDP-CVD 系统中采用的低腔室压力提供具有长平均自由程和减小的角分布的激活物质。这些因素结合等离子体密度有助于来自等离子体的大量成分均匀到达紧密分隔的间隙的最深部分，与在低密度等离子体系统中沉积的薄膜相比，其提供具有改善的间隙填充能力的薄膜。

与用其他 CVD 技术沉积的薄膜相比，利用 HDP-CVD 技术沉积的薄膜允许具有改善的间隙填充特性的另一因素在于由等离子体的高密度促进的溅射与薄膜沉积同时进行。HDP 沉积的溅射元素减慢在某些形貌诸如突起表面的角落上沉积，从而有利于 HDP 沉积膜的改善的间隙填充能力。一些 HDP-CVD 系统导入氩气或类似重惰性气体以进一步促进溅射效果。这些 HDP-CVD 系统通常利用衬底支架基座内的电极，其能产生使等离子体偏向衬底的电场。所述电场可应用于整个 HDP 沉积工艺期间以产生溅射并为给定薄膜提供更好的间隙填充特性。通常用于沉积氧化硅的一种 HDP-CVD 工艺由包括硅烷（ SiH_4 ）、氧分子（ O_2 ）和氩（Ar）的工艺气体形成等离子体。

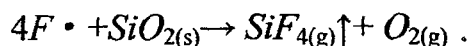
然而，与溅射相关的局限在于溅射材料的角重新分布（angular redistribution）。例如，在 STI 间隙填充中，溅射的 SiO_2 可从沟槽上方溅射并在沟槽的侧面上沉积，这将导致过量聚积并限制实现自下至上的间隙填充所经过的开口。如果有太多的再沉积，在底部被填充之前该沟槽可能关闭，并在沟槽内留下内埋孔。

图 1A 示出了在具有由衬底上形成的两个相邻形貌 122、124 限定的间隙 120 的衬底（未示出）上薄膜沉积的起始阶段。如图 1A 所示，传统的 HDP-CVD 氧化硅沉积工艺导致在间隙 120 内的水平表面 126 上和形貌 122、124 上的水平表面 128 上直接氧化硅沉积。由于随着氧化硅薄膜生长，从氧化硅薄膜溅射的物质的再结合，该工艺还导致侧壁 130 上的间接沉积（称之为再沉积）。在某些小宽度、高孔径比的应用中，氧化硅薄膜的继续生长导致在上部分间隙侧壁上的形成结构 132，其以超过薄膜在侧壁的下部分 134 上横向生长的速率彼

此相对生长（也可参见图 1B）。该工艺的最终结果为形成如图 1C 中所示的孔 136。

随着沟槽越来越密集，即使采用更轻的原子，在完成自底向上填充之前关闭沟槽的可能性也会越来越大。He 工艺已能提供小至 110 nm 的间隙填充方法，而 H₂ 工艺已推广 HDP-CVD 降低至小于 65 nm。旋涂介电薄膜和 ALD（原子层沉积）薄膜已具有达到比 HDP-CVD 已能填充的更紧密结构的间隙填充能力。但是，由于诸如薄膜收缩和可靠性等其他原因，用户不是很愿意进行所述转换。

在美国专利 No.6,908,862 中描述了保持沟槽顶部张开并允许完成自底向上填充的另一方法为在沟槽将要关闭的工艺点利用 NF₃ 基团的等离子体干法蚀刻，在此引入其全部内容作为参考。NF₃ 在等离子体中分解，形成反应性的氟自由基。这些自由基能破坏沉积薄膜中的 Si-O 键，形成一种挥发性物质 SiF₄，根据：



SiF₄ 与过量的 O₂ 一起排出，从而去除沉积的薄膜并打开沟槽。这种沉积-蚀刻-沉积（“DED”）工艺给原来间隙填充的工艺提供小但是意义重大的容限。

一般地，在传统的 DED 工艺中，在沉积步骤之前，每个沉积步骤采用对于衬底特征优化的不同工艺条件。例如，起始沉积步骤“dep1”可沉积相对薄的层，意在保护沟槽的侧壁不受以后的蚀刻步骤“etch1”影响。第二沉积步骤“dep2”一般包括相对厚的层的沉积。

如果 DED 包括进一步沉积和蚀刻步骤，则通常通过具体用于该步骤的优化条件设计各个沉积步骤（dep1、dep2、第三沉积步骤“dep3”等）以及各个蚀刻步骤（etch1、第二蚀刻“etch2”等）。例如，通常基于 ech1 完成时层的形貌优化 dep2，基于完成 ech2 时层的形貌优化 dep3，等。

具有对每个沉积和每个蚀刻步骤独立调制的工艺的传统 DED 工艺的缺点在于在制造中每个步骤通常需要独立限定条件。也就是说，在生产制造线中安装 DED 工艺之前，通常根据 dep1 运行许多衬底以满足 dep1 的条件，并通常根据 ech1 运行许多衬底以满足 ech1 的条件，等等。

发明内容

本发明的实施方式关于一种用于沉积具有改善的间隙填充能力的氧化硅薄膜的方法和设备。本发明方法的实施方式利用 HDP-CVD 沉积技术沉积所述薄膜并尤其有益于在具有 0.10 微米或更小的特征尺寸的集成电路制造中的金属前介电层和浅沟槽隔离的应用。如本文所采用，高密度等离子体为具有至少 1×10^{11} 离子/厘米³ 的离子密度。

本文公开的工艺包括低温（低于 400°C）沉积后蚀刻依次交替执行的步骤。每个低温沉积跟随一个蚀刻工艺，从而对于 STI 应用，例如，沟槽的开口保持张开并且可在基本没有孔洞的情况下完成自底向上的间隙填充。与利用温度高于 400°C 的沉积以改善底部填充的传统 DED 工艺相比，本文所述的工艺进一步包括温度低于 400°C，以及甚至与室温一样低的温度的沉积。该工艺包括，在软件控制下，重复预设次数循环的基本上相同的沉积和蚀刻工艺。

因此，一方面，一种用于填充在衬底上形成的金属沉积前的沟槽的方法包括执行一循环，该循环包括在高密度 CVD 腔室中在衬底上沉积层，将衬底冷却至低于 400°C，并在腔室中蚀刻位于衬底上一部分沉积层的过程。该方法还包括以预设次数循环重复沉积该层和蚀刻一部分该层的循环。在某些实施方式中，循环的预设次数为至少四次。

在不同的可选实施方式中，该方法可包括流入背侧制冷气体以冷却热耦合到衬底上的平台。沉积所述层可包括产生包含沉积气体和溅射气体的等离子体，其中沉积与溅射之比为 10:1 到 60:1 的范围。在某些实施方式中，蚀刻可包括允许衬底加热至高于沉积温度的温度，以及可包括各向异性蚀刻和各向同性蚀刻的多步骤蚀刻。在某些实施方式中，可通过终点技术终止在起始循环中蚀刻部分沉积层，并在后续循环中可计时终止蚀刻部分沉积层的过程。

该方法可可选地包括利用将衬底冷却至低于 400°C 沉积该层，以及在重复沉积-蚀刻循环预定次数的循环之后，加热衬底以减少所述层中的水分。在某些实施方式中，该方法可包括，在开始沉积-蚀刻循环之前，利用富硅沉积时效处理(seasoning)腔室以避免用于蚀刻所述部分层的蚀刻气体损坏腔室（例如，在腔室中时效处理的沉积物为单层沉积厚度的 4 到 20 倍）。

在某些实施方式中，沉积所述层可包括在每个循环中具有深度大于 4000Å 的间隙中沉积小于 1000Å 的层。例如在一实施方式中，每个后续沉积-

蚀刻循环在深度大于约 4000Å 的间隙的底部产生小于 700Å 的沉积。每个沉积-蚀刻循环可采用如起始循环中采用的基本相同工艺条件（例如，该工艺条件的改变不会超过起始循环中采用的工艺条件的 10%）。替代地，每个沉积-蚀刻循环可在衬底上提供基本相同的沉积和蚀刻效果（例如，每个循环中沉积层的厚度的改变不超过其他循环中沉积的厚度的+/- 10%，以及每个循环中移除物质的量的改变不超过其他循环中移除量的+/- 10%）。该沉积-蚀刻循环可以重复预设次数（例如 4 次或更多）以填充间隙。

附图说明

图 1A-图 1C 为在高孔径比的间隙填充应用中在不同沉积阶段的 HDP-CVD 氧化硅薄膜的截面简化图；

图 2A 为可结合本发明的实施方式采用的示例性衬底处理系统的截面简化图；

图 2B 为可与图 2A 的示例性 CVD 处理腔室结合使用的气环的截面简化图；

图 3 为描述利用本发明实施方式的工艺可如何填充高孔径比特征的截面示意图；以及

图 4 为根据本发明一实施方式的重复的低温沉积和蚀刻氧化硅薄膜循环相关的多个步骤的流程图。

具体实施方式

本发明实施方式涉及一种高密度等离子体化学气相沉积（“HDP-CVD”）方法，其可适用于例如，在浅沟槽隔离（“STI”）应用中沉积层。本发明的实施方式允许对具有小特征尺寸（90nm 或更小）的集成电路以基本 100%的间隙填充沉积材料。可在具有高孔径比极深沟槽内实现自底向上的间隙填充。

可采用多种高密度等离子体 CVD 衬底处理腔室实施本发明的实施方式，该高密度等离子体 CVD 衬底处理腔室包括通过将射频能施加给至少部分地围绕一部分腔室的线圈形成等离子体的腔室和利用 ECR（电子回旋共振）等离子体形成技术的腔室。以下将描述可实践本发明方法的实施方式的电感耦合 HDP-CVD 腔室的实施例。

示例性衬底处理系统

图 2A 示出了可沉积根据本发明所述介电层的高密度等离子体化学气相沉积 (HDP-CVD) 系统 10 的一实施方式。系统 10 包括腔室 13、衬底支架 18、输气系统 33、远程等离子体清洗系统 50、真空系统 70、源等离子体系统 80A、偏压等离子体系统 80B。

腔室 13 的上部分包括顶 14，其由诸如氧化铝或氮化铝的陶瓷介电材料组成。顶 14 限定等离子体处理区 16 的上边缘。等离子体处理区 16 由衬底 17 的上表面和也由氧化铝或铝陶瓷材料组成的衬底支架 18 限定在底部。

加热台 23 和冷却台 24 在顶 14 之上与其热连接。加热台 23 和冷却台 24 允许顶温度控制在约 100°C 到 200°C 的范围偏离 $\pm 10^\circ\text{C}$ 内。一般地，暴露于等离子体中加热设置于衬底支架 18 上的衬底。衬底支架 18 包括内管和外管（未示出），其能输送加热的传送气体（有时称之为背侧冷却气体）至衬底的背侧。如以下将进一步描述，背侧冷却气体能将衬底冷却至明显低于 400°C 的温度。

腔室 13 的下部分包括主体构件 22，其将腔室联接至真空系统。衬底支架 18 的基座部分 21 设置于主体构件 22 上，并与主体构件 22 形成连续的内表面。利用机械手（未示出）通过腔室 13 的侧面中的入口/移出口（未示出）传送衬底进出腔室 13。在电机的控制下（也未示出）提升并接着降低升降杆（未示出）将衬底从在上部加载位置 57 的机械手移动至下部处理位置 56，这里衬底放置在衬底支架 18 的衬底接收部分 19。衬底接收部分 19 包括静电卡盘 20，其可用于在衬底处理期间将衬底固定于衬底支架 18 上。

真空系统 70 包括节气门 25，其包含双叶片节流阀 26 并连接至闸阀 27 和分子涡轮泵 28。闸阀 27 可使泵 28 与节气门 25 分隔，并还可当节流阀 26 全部打开时通过限制排出流量来控制腔室压力。节流阀、闸阀和分子涡轮泵的设置方式允许将腔室气压精确并稳定的控制在约 1m Torr 那么低。

源等离子体系统 80A 耦合至设置于顶 14 上的顶线圈 29 和侧线圈 30。对称的接地护罩（未示出）减少线圈之间的电耦合。顶线圈 29 由顶源 RF (SRF) 发生器 31A 提供能量，而侧线圈 30 由侧 SRF 发生器 31B 提供能量，从而允许每个线圈具有独立的功率级别和工作频率。在具体实施方式中顶源 RF 发生器 31A 在 2MHZ 的额定频率下最高提供 10,000 瓦的 RF 功率以及侧源 RF 发生器 31B 在 2MHZ 的额定频率下提供最高 10,000 瓦的 RF 功率。顶和侧

RF 发生器的工作频率可以和额定工作频率（例如分别到 1.7-1.9MHz 和 1.9-2.1MHz）存在一定偏差以提高等离子体产生效率。

偏压等离子体系统 80B 包括偏压 RF (BRF) 发生器 31C 和偏压匹配网络 32C。偏压等离子体系统 80B 将衬底部分 17 电容耦合至用作互补电极的主体构件 22。该偏压等离子体系统 80B 用于改善由源等离子体系统 80A 产生的等离子体物质至衬底表面的输送。在具体实施方式中，偏压 RF 发生器在 13.56MHz 的频率下提供最高 10,000 瓦的 RF 功率。

RF 发生器 31A 和 31B 包括数字控制的合成器并在大于约 1.8 到约 2.1MHz 之间的频率范围工作。每个发生器包括如本领域普通技术人员熟知的测量从腔室和线圈反射回到发生器的功率的 RF 控制电路（未示出）并且调节工作频率以获得最低的反射功率。匹配网络 32A 和 32B 将发生器 31A 和 31B 的输出阻抗与它们各自的线圈 29 和 30 匹配。RF 控制电路可通过改变匹配网络内的电容值调制所有匹配网络以使发生器随着负载改变而与负载匹配。当从负载反射到发生器的功率超过一定限度时，功率 RF 控制电路可以调节匹配网络。一种提供恒定匹配并有效地使 RF 控制电路调节匹配网络失效的方法在于设置反射功率的限度大于反射功率的任意期望值。可通过在最新条件下保持匹配网络恒定帮助在某些条件下稳定等离子体。

输气系统 33 经由输气管 38（仅示出了其中几个）提供来自几个气源 34 (a) ... 34 (n) 的气体。在以下描述的具体实施例中气源 34 (a) ... 34 (n) 包括 SiH_4 、 O_2 、Ar 和 NF_3 的独立气源，以及用于补充的清洗工艺的一个或多个气源。如将由本领域普通技术人员所熟知，根据腔室 13 内执行的沉积和清洗工艺，改变气源 34 (a) ... 34 (n) 的实际气源和输气管 38 至腔室 13 的实际连接。通过如本领域普通技术人员熟知的一个或多个流量控制器（未示出）控制来自各气源 34 (a) ... 34 (n) 的气流。

气体通过气环 37 和/或顶喷嘴 45 导入腔室 13 中。图 2B 为腔室 13 的部分截面简化图，其示出了气环 37 的附加具体结构。在某些实施方式中，一个或多个气源经由输气管 38（仅示出其中几个）将气体提供给气环 37 中的气环气室 36 中。气环 37 具有多个在整个衬底上提供均匀气流的喷气嘴 39（为描述目的仅示出其中之一）。可改变喷嘴长度和喷嘴角度以对于独立腔室内的具体工艺可以调整均匀形状和气体利用效率。在一具体实施方式中，气环 37 具有

24 个由氧化铝陶瓷组成的喷气嘴 39。

气环 37 还具有多个喷气嘴 40（仅示出其中之一），在具体实施方式中，喷气嘴 40 与气源喷嘴 39 共平面并比该气源喷嘴短，以及在一实施方式中接收来自主体气室 41 的气体。在将气体注入腔室 13 之前，不期望混合通过气环 37 导入的气体（例如， SiH_4 和 O_2 ）的某些实施方式中，喷气嘴 39 和 40 不为流体耦合的。在其他实施方式中，将气体注入腔室 13 之前通过在主体气室 41 和气环气室 36 之间设置的间隙（未示出）可将气体混合。诸如 43B（未示出其他阀）的附加阀可切断从流量控制器至腔室的气体。

在使用可燃性、毒性或腐蚀性的气体的实施方式中，在沉积或清洗工艺后可能希望去除残留在输气管中的气体。这可利用诸如阀 43B 的 3 通阀使腔室 13 与输气管 38 隔离同时吹扫输气管 38 到真空前管 44 之间的管路实现。如图 2A 所示，在其他气体输气管上可结合诸如 43A 和 43C 的其他类似阀。这种 3 通阀在应用中可靠近腔室 13 和远程等离子体源 50 设置，以最小化未受到吹扫的输气管（3 通阀和腔室之间）的量。另外，可在流量控制器（“MFC”）和腔室之间或气源和 MFC 之前设置两通（开-关）阀（未示出）。

再参照图 2A，腔室 13 还具有顶喷嘴 45 和顶出口 46。顶喷嘴 45 和顶出口 46 允许独立的控制顶气流和侧气流，其将改善薄膜均匀性并允许薄膜沉积和掺杂参数的精确调节。顶出口 46 为围绕顶喷嘴 45 的环形开口。在一实施方式中，一气源，例如 SiH_4 ，通过独立的 MFC（未示出）提供给气源喷嘴 39 和顶喷嘴 45。类似地，独立的 MFC 可用于控制来自单个氧气源的氧气流入至顶出口 46 和喷气嘴 40。在气体流入腔室 13 前可以保持顶喷嘴 45 和顶出口 46 分离，或者该气体可以在流入腔室 13 前在顶气室 48 混和。在其他实施方式中，相同气体的独立气源可用于提供给腔室的不同部分。

提供产生远程微波的等离子体清洗系统 50 以在干洗操作中周期性地清洗来自腔室部件的沉积残留物。该清洗系统包括远程微波发生器 51，其在反应腔 53 中产生由来自气源 34 (a) ...34(n)（例如，氟分子、三氟化氮、其他碳氟化合物、单独或与诸如氩的另一气体结合的等同物）的一个或多个清洗气源形成的等离子体。该等离子体生成的反应物经由给料管 55 通过清洗气体送气口 54 输送给腔室 13。用于容纳清洗等离子体的材料（例如腔 53 和给料管 55）必须抗等离子体的破坏。在实际中反应腔室 53 和送气孔 54 之间的距离应当保

持尽可能短，原因在于优选的等离子体物质的浓度可随着离反应腔 53 的距离而下降。在远程腔室内产生清洗等离子体允许使用高效率的微波发生器，并且使腔室部件不必经受可能出现在原位形成的等离子体中的辉光放电的温度、辐射或轰击。因此，诸如静电卡盘 20 的相对敏感的部件，不需要用如采用原位等离子体清洗工艺可能所需的虚拟的晶圆覆盖或保护。

系统控制器 60 控制系统 10 的操作。例如控制器 60 可包括存储器 62，诸如硬盘驱动器和/或软盘驱动器和耦接至处理器 61 的插件架（card rack）。插件架可包含单板计算机（SBC）、模拟和数字输入/输出板、接口板和步进电机控制板。系统控制器 60 在存储在硬盘驱动器上的计算机程序或通过诸如存储在可移动式磁盘上的程序的其他计算机程序的控制下操作。计算机程序指示例如具体工艺的时间、气体混合、RF 功率级别和其他参数。

根据本发明的具体实施方式沉积氧化硅薄膜

如本文进一步描述，可沉积氧化硅薄膜用于极深的间隙填充应用中。例如在某些实施方式中，在沟槽顶部小于 65nm 的间隙中可沉积用于 STI 应用（在衬底上形成金属信号线之前）的氧化硅薄膜。

如以上所述，可在诸如上述示例性腔室 13 的 HDP-CVD 腔室中实践本发明的实施方式。为简单起见，参照图 3 示出了根据本发明的沉积和蚀刻的概略图。

衬底上的沟槽 300 的截面 301 示出了起始条件。虽然针对一个或多个“间隙”或“沟槽”上沉积进行描述，但本发明不限于浅沟槽隔离，而可应用于衬底上几乎任何结构上的沉积。相邻的特征限定要填充介电材料的沟槽 300，所述特征的表面限定沟槽 300 的侧壁。例如，衬底中的沟槽 300 可包括例如硅、或具有氮化物阻挡层的硅。

如截面 302 所示，随着沉积的进行，介电材料聚集在沟槽 300 的最上表面的尖点 308 处（通俗地称之为在沟槽 300 上形成的“帽子”）以及沟槽 300 的底部。由于从尖点 308 溅射材料的再沉积，介电材料还可在沟槽 300 的角落处形成悬垂。

如以下进一步描述，与一般优选较高温度以改善自底向上的间隙填充的传统 DED 工艺不同，根据本发明的沉积在低温下进行，其能带来多个优点。例如，较低的沉积温度可提供改善的侧壁覆盖，其防止后续的蚀刻损坏下层结构。

另外,利用在低温下沉积可改善薄膜应力。传统的高温沉积通常在薄膜中产生压力并超过 IC 工艺的应力极限(通常 250MPa)。另一方面,低温沉积可得到具有相对低应力(例如 150-200MPa)的良好间隙填充。

截面 303 示出了用于降低沉积材料的孔径比的蚀刻。在蚀刻步骤期间减小的尖点 310 为保护性的,其将生成截面 303。各向异性地进行蚀刻,诸如在反应性蚀刻期间通过施加偏压,有助于定型沉积层从而保留原始沟槽 300 的基本形状,而同时具有较低的孔径比,并且下层沟槽 300 的角落仍未暴露。

如向上的弧形箭头所示,以预设次数循环以上所述的沉积和蚀刻步骤填充沟槽 300。基于以上所述的各个沉积和蚀刻步骤对沟槽 300 的总深度的分析可确定循环次数。例如,在每个循环中沉积 750Å 和蚀刻 250Å 的情况下,在每个循环中提供 500Å 的沉积量,则大约 7 个重复的循环将填充大约 4000Å 衬底的沟槽。当完成预设次数的循环时,沟槽 300 可在没有明显孔洞的情况下,部分地或全部地用介电材料 312 填充,诸如用截面 304 示意性示出。

图 4 为根据本发明的一实施方式描述的氧化硅薄膜的低温沉积和蚀刻重复循环的方法 400 的流程图。尽可能在以下描述中的附图标记用于指代图 2A-图 2B 的示例性腔室 13 的对应部件。在该实施方式中利用存储在系统控制器 60 的存储器 62 的计算机程序实施并控制所述工艺。

利用图 4 所示的流程图概述用于一实施方式的方法 400。该方法仅用于示例性目的并不意在限定本发明的权利要求书范围。在步骤 405,执行一个或多个准备性步骤以准备后续沉积和蚀刻工艺循环。例如,步骤 405 包括将在其上待沉积氧化硅层的衬底传送至沉积腔室 13 中,以及可包括诸如稳定腔室压力等工艺。

一旦衬底和腔室 13 稳定,则开始初始沉积 407。在步骤 410,通过将衬底冷却至低于 400°C 的沉积温度稳定衬底温度。较低温度沉积通常改善侧壁覆盖(与较高温度沉积相比)并防止后续蚀刻步骤 435 损坏下层结构。在某些实施方式中,在衬底冷却至低于 400°C,并甚至明显低于 290°C 或甚至接近室温的温度下沉积薄膜。如以下所述,一种用于冷却衬底的方法为通过经由衬底支架 18 流入 He 背部冷却气体和/或冷却水。另外,如以下进一步描述,一般认为低于室温或室温以下沉积可能有益于应变工程应用中。

在步骤 415,包括作为硅源的 SiH_4 与 H_2 、He 和 O_2 沉积工艺气体一起流

入工艺腔室 13 中。根据如本文进一步描述的具体应用、衬底上具体结构、执行沉积的腔室的设计,以及其他考虑,可改变对于不同前驱气体的适用速率。在硅源包括 SiH_4 以及氧化气体反应物包括 O_2 的实施方式中,合适的流速 Φ 在如下范围内:对于 SiH_4 ,用于参照图 2 所述的腔室设计的流速 Φ (SiH_4) 可在约 15 和 100sccm 之间;对于 O_2 ,流速 Φ (O_2) 可在约 25 和 500sccm 之间;对于 He,流速 Φ (He) 可在约 200 和 400sccm 之间;以及对于 H_2 ,流速 Φ (H_2) 可在约 100 和 200sccm 之间。虽然该流速范围提出了较宽的流速参数,但具体的流速可以根据具体的腔室结构决定,以下进一步描述对此进行描述。

在某些实施方式中,不是采用 H_2 和 He,而仅采用 H_2 与 SiH_4 和 O_2 。在某些实施方式中,所述沉积可包括 Ar、Xe 或其他惰性气体,但通常所述惰性气体提供相对高的溅射成分,其可能需要用低偏压功率补偿,产生相对差的薄膜质量。

在沉积气体中提供 H_2 和 He 两种气体提供用于控制沉积/溅射 (D/S) 比的调节“按钮”。D/S 比取决于偏压功率,并优选地为 10:1 到 60:1 的范围内,例如,可通过测量由所有沉积气体产生的沉积速与由较少的 SiH_4 的沉积气体产生的溅射速率相比确定所述 D/S 速率为 30:1。一般地,高 D/S 速率不利于薄膜质量,并且非偏压工艺趋向于产生富硅多孔薄膜。可调节沉积步骤 407 的 D/S 速率以在沟槽 300 的侧壁(图 3)上获得充分覆盖,例如,其保护氮化物衬垫同时利用连续的沉积和蚀刻循环降低沟槽 300 的孔径比。

在步骤 420,利用工艺气体在腔室 13 中形成高密度等离子体。在某些实施方式中,高 RF 功率(例如,等于 30kW 的顶、侧和偏压 RF 功率总和)可用于改善自底向上的覆盖。然而,高的总 RF 功率趋向于提高衬底的温度并趋向薄膜中产生压力。因此,在优选的实施方式中,对于 300mm 衬底施加约 17.5kW 的总 RF 功率。

在步骤 425,在衬底上进行薄膜沉积。沟槽 300 的侧壁上的覆盖量相对底部覆盖量为沉积条件的一个考虑因素。一般地,由于来自尖点 308 的材料可能导致悬垂的凹角生长,因此选择最小化尖点 308(图 3)沉积量的沉积条件。还可选择沉积条件以在侧壁上提供充分的薄膜,例如,以保护沟槽 300 中的氮化物衬垫。

在一实验中,采用蚀刻至约 90nm 间隔并具有深度 600nm 的沟槽的 STI

测试图案晶圆。通过增加 ISSG (原位蒸气生成) 氧化衬垫 ($\sim 150\text{\AA}$) 和 LPCVD (低压化学气相沉积) 氮化物衬垫 ($\sim 250\text{\AA}$) 进一步让间隔变窄。在所述测试图案晶圆上, 在步骤 407 中沉积的介电材料为 $500\text{--}750\text{\AA}$, 约为在沟槽侧壁上沉积的介电材料量的 30%。该沉积厚度在最小化尖点 308 上的沉积和利用侧壁上的沉积保护氮化物衬垫之间提供可接受的平衡。在该实验中, 腔室中的衬底温度监控设备不能测量低于 290°C 的温度。在这种情况下, 可以知道衬底冷却到了 290°C 以下, 但不能确定衬底的实际温度。

沉积步骤 407 之后, 可选地包括过渡步骤 430 以平稳地过渡到接下来的蚀刻步骤 435。在一实施方式中, 过渡步骤 430 逐渐降低 O_2 流速并调节 H_2 和 He 流速以与接下来的蚀刻步骤 435 采用的流速匹配。例如, 过渡步骤 430 可在腔室没有 SiH_4 的情况下, 向腔室中导入 NF_3 以避免在衬底上形成 SiF_4 。

在步骤 435, 利用高密度等离子体蚀刻开始蚀刻。在蚀刻步骤 435 期间, 移除大约 5% 到 30% 薄膜沉积厚度, 虽然移除的量可根据薄膜的形状在不同点处而改变。在某些实施方式中, 诸如 NF_3 的含氟氮气体或诸如 C_2F_6 、 C_3F_8 或 CF_4 的含氟碳气体流入工艺腔室中。CF 类化学物质通常产生氮化硅对氧化硅的更大选择性蚀刻。

一般地, 在蚀刻步骤 435 期间可加入 H_2 和 He 以减小蚀刻的溅射成分并提供用于整个工艺的另一调节按钮。与传统的 Ar/NF_3 蚀刻或 $\text{Ar}/\text{O}_2/\text{NF}_3$ 蚀刻相比, 由于氟为具有较大溅射成分的相对大的原子, 发明者已发现有控制的增加 H_2 和/或 He 有利于减少蚀刻步骤 435 中溅射成分。减少氟浓度 (利用相对高浓度的 H_2 和 N_2) 给蚀刻步骤 435 提供更多的溅射成分, 而增加氟浓度给蚀刻步骤 435 提供更多的各向异性成分。在某些实施方式中, 蚀刻步骤 435 采用相对多的 H_2 , 原因在于 H_2 清除一些氟并提供更多的选择性蚀刻。

还可采用控制晶圆偏压功率、静电卡盘电压和 RF 功率的方式控制蚀刻步骤 435 是否为各向同性或各向异性。根据沟槽的深度和角度, 可调节蚀刻工艺的特征以提供较多或较少溅射 (定向的) 蚀刻相对各向异性蚀刻 (较少定向的)。基于沟槽深度、宽度和角度, 可通过实验确定沉积和蚀刻成分的具体比值。

蚀刻步骤 435 可包括在后续沉积步骤 (例如, dep2) 中冷却以避免衬底受热的步骤。例如, 利用氮背部冷却衬底等其他方法可执行所述冷却。在某些实施例中, 通过冷却步骤降低衬底温度低于约 250°C 还可进行所述蚀刻, 并因此

提供更好的蚀刻控制。

在其他实施方式中，在蚀刻步骤 435 期间可以不采用衬底冷却从而在蚀刻步骤 435 期间允许衬底加热。由于在较低温度氟更容易进入薄膜中，因此在蚀刻步骤 435 期间允许衬底加热有助于从薄膜移除氟。也就是说，衬底的温度曲线可为在沉积步骤 407 期间主动冷却衬底，在蚀刻步骤 435 期间可主动或被动地加热衬底以移除氟，并接着在后续沉积步骤（例如，dep2）中可再次冷却衬底。

蚀刻步骤 435 可包括多步骤蚀刻工艺。一般地，在蚀刻步骤 435 期间同时进行两个工艺：各向同性（例如，基于氟）蚀刻成分和溅射蚀刻方案（例如，利用 He）。取代同时进行工艺，蚀刻步骤 435 可分为两个独立的蚀刻步骤，起始采用相对高的氟浓度以减小尖点 308（图 3）的尺寸，接着用相对较多的各向同性蚀刻成分以提供蚀刻均匀性。

蚀刻步骤 435 的周期（蚀刻时间）通常取决于蚀刻速率、气体流速、顶/侧/底部功率等。蚀刻步骤 435 的周期还可取决于蚀刻是否提供各向异性蚀刻对各向同性蚀刻和/或衬底中心到边缘的蚀刻速率。

在某些实施方式中，利用终点技术执行起始循环的蚀刻步骤 435 的终止，以及根据时间执行后续循环的蚀刻步骤 435 的终止。例如，利用检测蚀刻步骤 435 何时蚀刻穿过沟槽 300 中的下部氮化物层的光线发射光谱仪（OES）可终止起始循环中的蚀刻步骤 435。OES 终点用于确定基准蚀刻时间。因此，在后续循环的沉积和蚀刻中，基于基准蚀刻时间函数终止蚀刻步骤 435。

也就是说，在起始循环的蚀刻步骤 435（etch1）中，OES 数据可用于确定需要到达下部氮化层所需的基准蚀刻时间。每个后续循环的蚀刻步骤 435（etch2、etch3 等）的周期可为与基准蚀刻时间相同的时间，或者比基准蚀刻时间或多或少一定的预设量。例如，如果 etch1 需要 10 秒钟蚀刻至如由终点确定的氮化物层，则 etch2、etch3 等可能要 9 秒钟作为固定的蚀刻时间量。

在替代的实施方式中，后续蚀刻循环的周期可关于基准蚀刻时间成几何变化。例如，etch2 可采用具有少于基准蚀刻时间 20% 的周期的定时蚀刻，etch3 可采用少于第二蚀刻循环 20% 的周期的定时蚀刻，等等。提供关于基准蚀刻时间的几何变化可提供随着后续循环在沟槽 300 中递增地减小的孔径比。

在其他实施方式中，在每个晶圆后没有清洗腔室 13 的情况下，后续晶圆

的蚀刻时间可根据清洗后处理的衬底数量而不同。例如，在清洗后第一衬底可能蚀刻 10 秒钟，在清洗后第二衬底可能蚀刻 11 秒钟，等等。因此，蚀刻步骤 435 中所用的蚀刻时间量可能取决于腔室 13 内沉积的富集情况。

蚀刻步骤 435 之后，过蚀刻处理步骤 440 为后续沉积步骤准备衬底。过蚀刻处理步骤 440 包括等离子体处理以减少或消除在蚀刻步骤 435 期间进入薄膜的氟。等离子体处理可包括利用 O_2 、Ar、 H_2 和 He 中的一种或多种气体的等离子体处理以降低薄膜中的氟。提供 H_2 等离子体处理可包括溅射衬底以改变衬底上的形貌。

在步骤 445，确定是否已完成预设次数的沉积和蚀刻循环。基于以上所述单独沉积和蚀刻步骤对沟槽的总深度的分析可确定循环次数。例如，在完成步骤 410-445 的每个循环中沉积 750Å 和蚀刻 250Å，在每个循环中留下沉积 500Å 的情况下，将需要大约 7 个重复循环以填充深度约 4000Å 的沟槽。

在完成预设次数的沉积和蚀刻循环之后，完成步骤 450 可可选地包括为进一步处理准备衬底的步骤。例如，完成步骤 450 可包括传统的覆盖沉积工艺以得到所需的总薄膜厚度，或者用于诸如化学机械抛光（CMP）的平坦化工艺。

图 4 所示的方框的具体顺序希望是限定性的，以及在其他实施方式中，可以替代的顺序执行相应的步骤。例如，可在步骤 415 将气体流入工艺腔室 13 的同时或之后执行如在步骤 410 所述的将衬底温度冷却至低于 400°C。另外，图 4 的具体方框中的内容不意在为限定性的，原因在于在替代的实施方式中可执行附加的步骤。

如上所述，虽然步骤 410 将衬底冷却至低于 290°C 的温度，但一般认为通过将衬底冷却至室温或以下可能具有优势。传统地，将衬底冷却至所述低温将趋向于产生拉伸薄膜和较差的薄膜质量。然而，本发明研究表面在经过预设次数的沉积和蚀刻步骤的循环之后，在完成步骤 450 时提供高功率等离子体可足以消除会导致拉伸薄膜的沉积膜中的水分。替代地，在完成预设次数循环之前，可执行高功率等离子体。例如，在 7 个沉积和蚀刻循环的情况下，在循环 1、3、5 和 7 之后可执行高功率等离子体。一般认为结合沉积后薄膜的后续修复的极低温度处理对于未来 IC 工艺应用可能是至关重要的。

诸如时效处理清洁状况的腔室 13 条件会影响到方法 400 的效果。在某些实施方式中，腔室 13 采用两步清洗进行清洗，其中设置程序低压清洗和相对

较高压清洗以分别清洗腔室 13 的腔室盖和腔室壁或的其它部分。清洗后可接着 SiH_4 沉积和清洗步骤以适当时效处理腔室 13。清洗可结合加热腔室 13 以改善清洗效果。

在某些实施方式中，优选地在开始方法 400 之前，或者处理许多晶圆之后时效处理腔室 13。在某些实施方式中，时效处理包括利用富硅沉积涂覆腔室以避免用于蚀刻部分层的蚀刻气体损坏腔室，以及腔室中的时效处理沉积厚度为单沉积-蚀刻循环的沉积厚度的 4-20 倍。由于蚀刻循环改变腔室 13 中的条件，因此腔室的时效处理可避免在方法 400 随着时间从晶圆到晶圆发生漂移。例如，蚀刻步骤 435 可导致腔室壁比腔室顶清洗得更多或更少。另外，方法 400 在沉积期间采用高 RF 源功率、 O_2 和 H_2 的高氧化等离子体，以及在蚀刻步骤 435 期间采用高还原氟。几乎没有商业实用材料能忍受这种极端条件。时效处理允许方法 400 在腔室 13 中于商业实用成分一起使用。

工艺优化

在方法 400 中，设计沉积步骤 407 和蚀刻步骤 435 以避免在蚀刻步骤 435 期间损坏下层结构。这可通过组合效果实现。设计沉积步骤 407 以确保沉积充足的材料保护下层结构。设计在蚀刻步骤 435 期间建立的条件从而不蚀刻掉太多材料以致暴露沟槽 300（图 3）的下层结构。

也就是说，利用方法 400 对衬底上给定结构在间隙填充方面优化性能的因素通常为沉积厚度和蚀刻去除量。在给定沉积量的情况，则优化蚀刻去除量。如果蚀刻不去除足够的沉积材料，则沟槽不张开并且后续沉积将不利地增加尖点效应并留下孔洞。如果蚀刻去除过多的沉积材料，则可能破坏衬底上的任意结构（如氮化物衬垫）并且可能损坏器件。对于每个蚀刻条件和每个沉积条件以及厚度，应当确定最适宜的蚀刻量。

例如在一实验中，在每个循环的蚀刻步骤 435 中去除 $275 \text{ \AA}$ 提供完全填充沟槽 300。然而，在每个蚀刻步骤 435 中仅去除 $200 \text{ \AA}$ 的情况下，在衬底边缘的沟槽 300 内形成孔洞。因此，在蚀刻步骤 435 期间蚀刻的量将影响获得指定量沉积厚度所需循环的数量（更多的蚀刻方式减慢沉积物的生长以及增加循环数量），并且还影响在沟槽 300 中是否可能形成孔洞。一般地，相对少量的沉积（ $<1000 \text{ \AA}/\text{循环}$ ）以及相应少量的蚀刻（优选地薄膜沉积厚度的约 5-15%）

得到更多的“自底向上”沉积并避免在狭窄或“紧密”的沟槽结构中形成孔洞。

为确定最优的工艺，工艺研发的方法可采取以下通用程序，参照图 3 和图 4。首先，在测试图案的衬底上，采用步骤 410-425，执行单循环沉积。对于沉积膜，测量底覆盖、侧壁覆盖和尖点 308 的高度。接着，执行单循环蚀刻步骤 435，并测量以确定底部、侧壁和尖点 308 上的去除量。采用沉积测量和蚀刻测量，独立地优化用于衬底上最小结构或具有最高孔径比的结构的沉积步骤 410-425 和蚀刻步骤 435。

方法 400 的优点在于易于使用。与在整个工艺中一般要求限定每个步骤的传统的 DED 工艺相比，本文所述方法 400 的某些实施方式具有在操作中易于使用以及容易限定。在方法 400 中，一旦对于衬底上的具体结构优化沉积和蚀刻步骤，操作者可能调节的参数仅为沉积时间和蚀刻时间。可编程 HDP-CVD 反应室的控制器以允许重复的、快速的和精确的沉积和蚀刻循环，便于工艺管理的。

方法 400 的另一优点在于相对低的沉积温度比传统 DED 工艺中采用的较高晶圆温度提供对下层沟槽特征（例如氮化物衬垫）的更大程度的保护。采用冷却沉积，改善侧壁覆盖，提供对有源区域更好的保护并允许在无损坏的情况下进行间隙填充。相反的，显然采用高温沉积侧壁将较少地得到保护并且边缘的剪切边（clipping）可能很明显。

本领域的普通技术人员将认识到对于不同的工艺腔室和不同的工艺条件工艺参数可发生改变，以及可在不偏离本发明精神范围内采用不同的前驱物。对于本领域的普通技术人员其他改变也是明显的。本发明的范围意欲包含这些等同物和替代物。因此，本发明的范围不应当限于以上所述的实施方式，而应当由以下的权利要求书所限定。

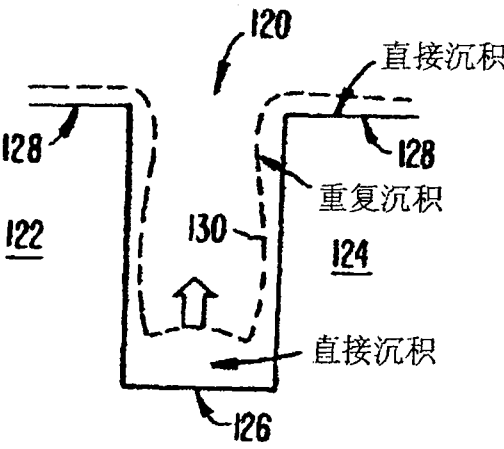


图 1A

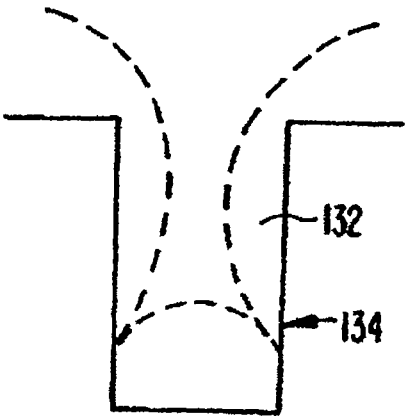


图 1B

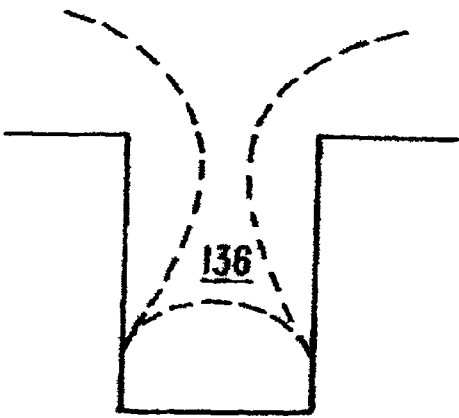
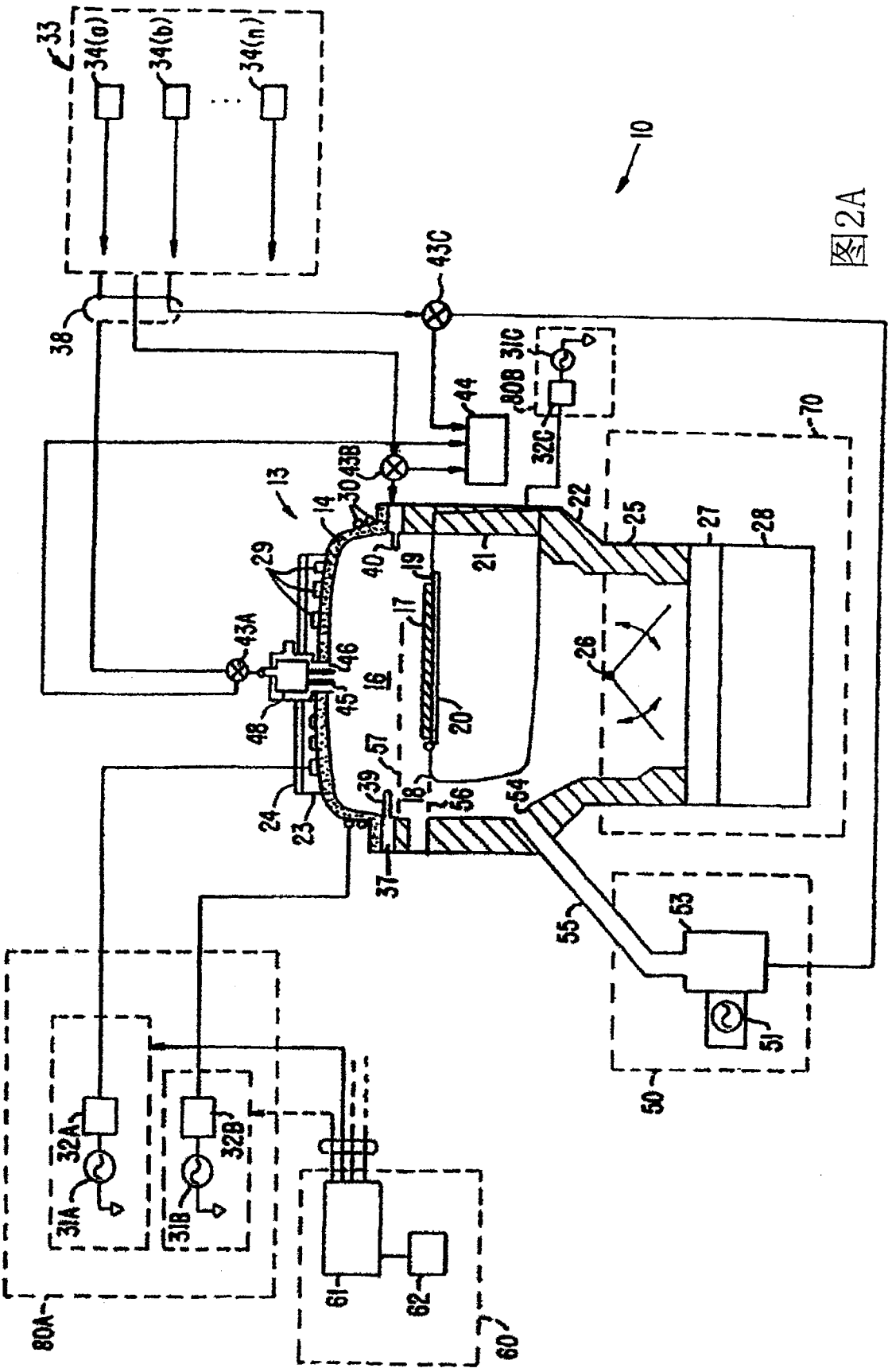


图 1C



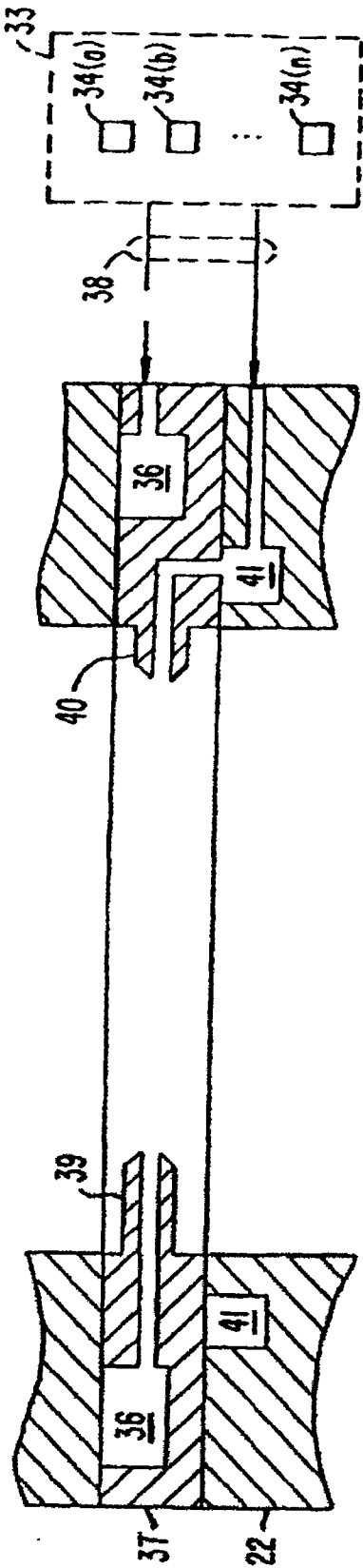


图2B

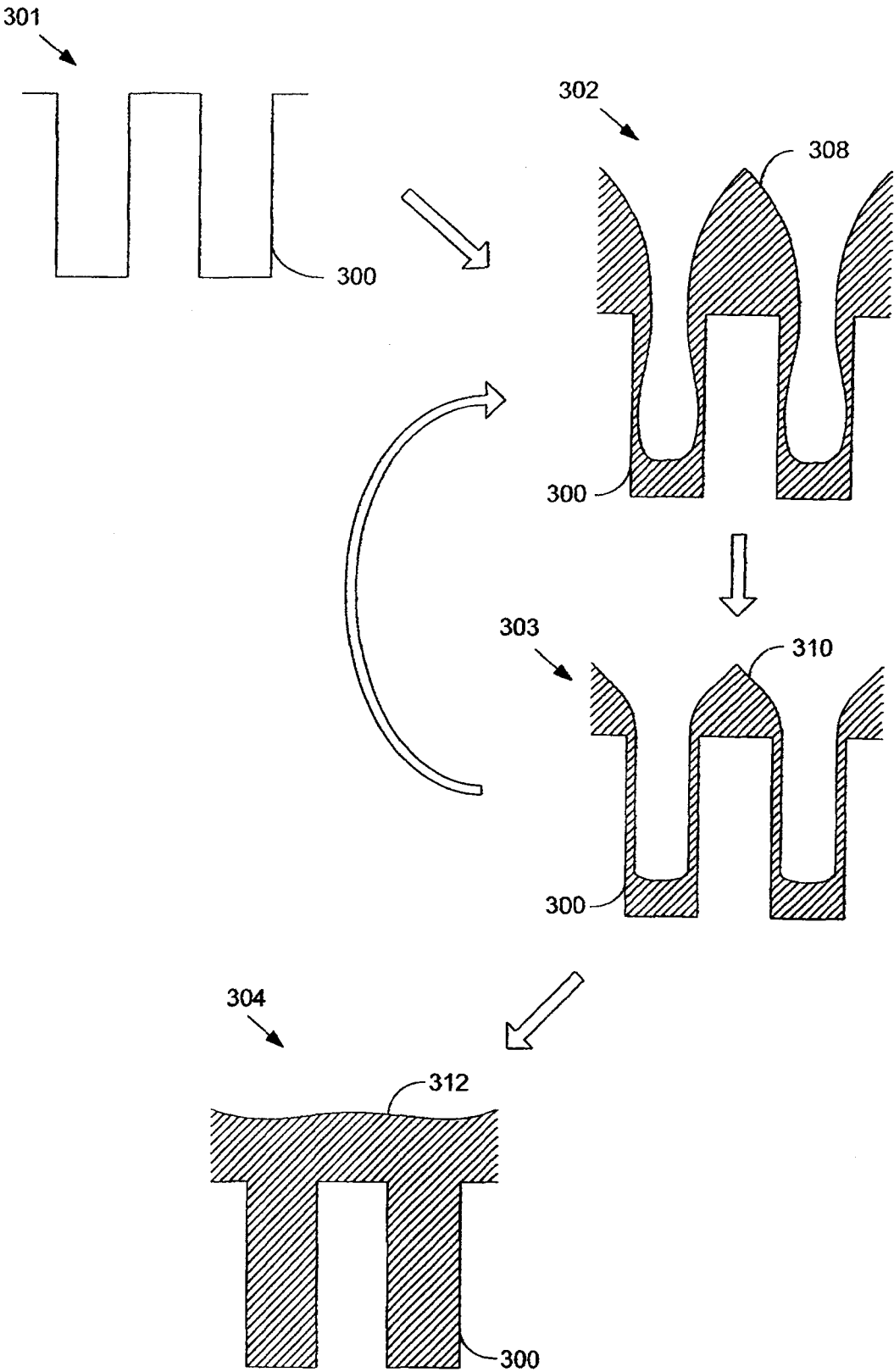


图 3

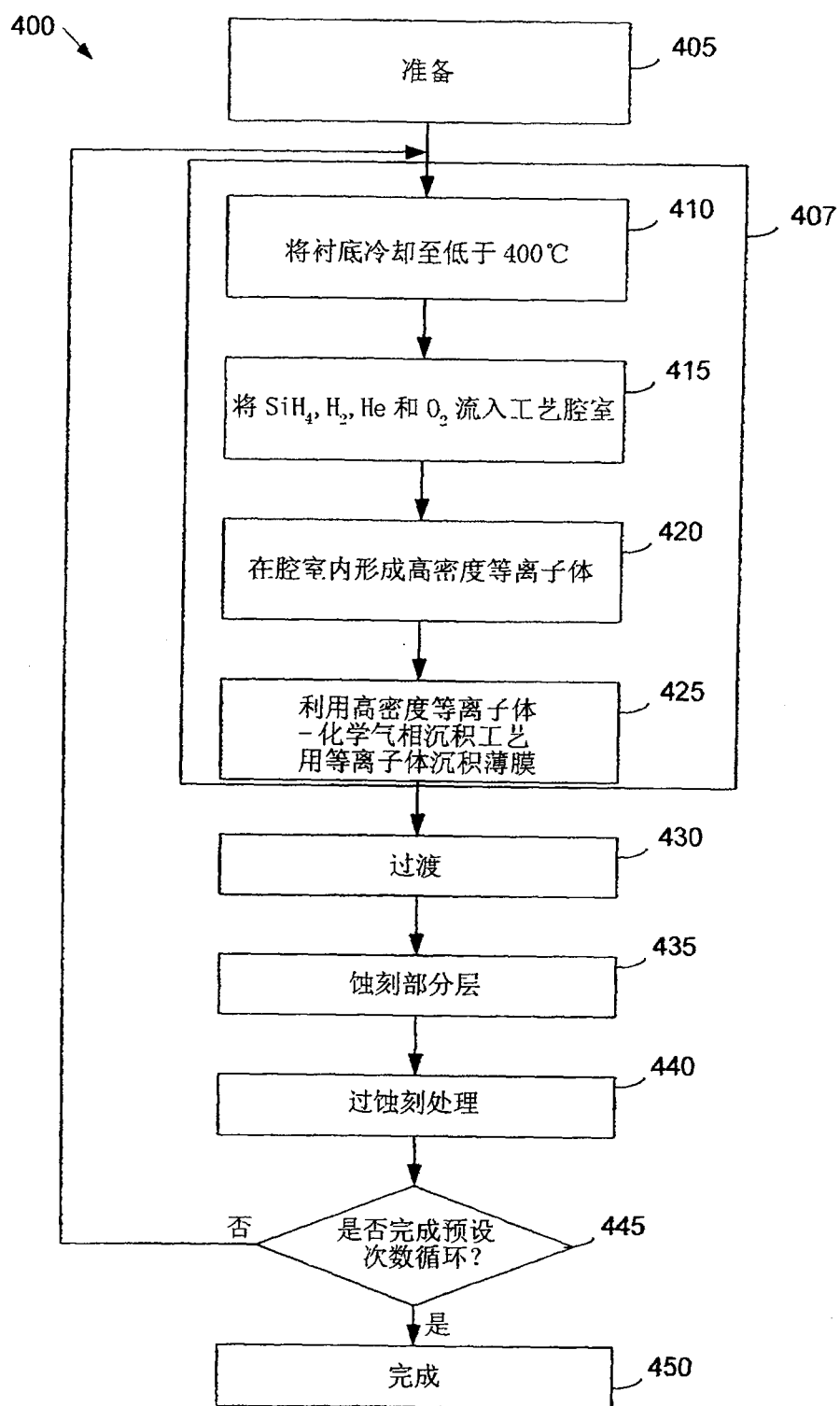


图 4