



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0145227
(43) 공개일자 2014년12월23일

(51) 국제특허분류(Int. Cl.)
G01C 17/28 (2006.01) G01R 33/07 (2006.01)
H01L 43/06 (2006.01)
(21) 출원번호 10-2013-0066892
(22) 출원일자 2013년06월12일
심사청구일자 없음

(71) 출원인
매그나칩 반도체 유한회사
충북 청주시 흥덕구 향정동 1
(72) 발명자
류승한
충청북도 청주시 흥덕구 향정동 1 매그나칩 반도체 유한회사 내
정종열
충청북도 청주시 흥덕구 향정동 1 매그나칩 반도체 유한회사 내
김관수
충청북도 청주시 흥덕구 향정동 1 매그나칩 반도체 유한회사 내
(74) 대리인
김종선, 이형석

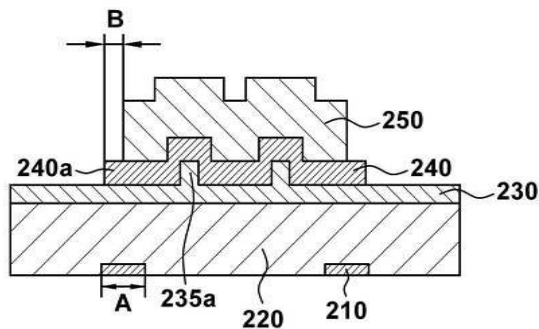
전체 청구항 수 : 총 21 항

(54) 발명의 명칭 반도체 기반의 자기 센서 및 그 제조 방법

(57) 요약

자기 센서 및 그 제조 방법이 개시된다. 개시된 본 발명은 기초층의 면적을 자기 수속관의 면적보다 넓게 함으로써 홀소자의 스트레스를 낮추어 자기 센서 특성을 향상시키도록 한다. 이를 위하여 본 발명은 복수의 홀소자가 배치된 기판; 상기 기판상에 형성된 보호층; 상기 보호층 상에 형성된 기초층; 및 상기 기초층 상에 형성되고, 그 표면에 굴곡면을 갖는 자기 수속관을 구비하되, 상기 기초층의 면적은 상기 자기 수속관의 면적보다 넓은 것을 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

복수의 홀소자가 배치된 반도체 기판;
상기 기판상에 형성된 보호층;
상기 보호층 상에 형성된 기초층; 및
상기 기초층 상에 형성되고, 그 표면에 굴곡면을 갖는 자기 수축관을 구비하되,
상기 기초층의 면적은 상기 자기 수축관의 면적보다 넓은 것을 특징으로 하는 반도체 기반의 자기 센서.

청구항 2

제 1항에 있어서,
상기 기초층의 테두리에는 상기 자기 수축관 외주면보다 일정 길이만큼 돌출된 돌출부가 형성된 것을 특징으로 하는 반도체 기반의 자기 센서.

청구항 3

제 2항에 있어서,
상기 돌출부의 길이는 10 - 50 μm 인 것을 특징으로 하는 반도체 기반의 자기 센서.

청구항 4

제 1항에 있어서,
상기 보호층의 표면에 제1 버퍼층과 복수의 일정한 높이를 가진 제2 버퍼층이 형성되고, 상기 기초층 및 자기 수축관은 상기 일정한 높이를 가진 제2 버퍼층의 형상에 따라 복수의 굴곡면이 형성되는 것을 특징으로 하는 반도체 기반의 자기 센서.

청구항 5

제 4항에 있어서,
상기 일정한 높이를 가진 제2 버퍼층은 폴리이미드를 포함하는 것을 특징으로 하는 반도체 기반의 자기 센서.

청구항 6

제 1항에 있어서,
상기 자기 수축관의 굴곡면은,
그 단면 형상이 다수의 요철(凹凸) 모양으로 규칙 또는 불규칙적으로 배열된 것을 특징으로 하는 반도체 기반의 자기 센서.

청구항 7

제 1항에 있어서,
상기 복수의 홀소자는,
상기 자기 수축관의 끝단부와 일정 영역이 중첩되도록 배치되는 것을 특징으로 하는 반도체 기반의 자기 센서.

청구항 8

제 1항에 있어서,
상기 기초층은 티타늄 또는 티타늄-텅스텐을 증착하고, 구리금속을 적층한 물질로 이루어진 것을 특징으로 하는

반도체 기반의 자기 센서.

청구항 9

제 1항의 반도체 기반의 자기센서를 사용하여 제조된 것을 특징으로 하는 디지털 나침반.

청구항 10

복수의 홀소자가 설치된 기관을 형성하는 단계;

상기 기관상에 보호층을 형성하는 단계;

상기 보호층 상에 제1 버퍼층을 형성하는 단계;

상기 제1 버퍼층의 표면상에 복수의 일정한 높이를 가진 제2 버퍼층을 형성하는 단계;

상기 복수의 일정한 높이를 가진 제2 버퍼층에 대응되는 굴곡면을 갖는 기초층을 형성하는 단계; 및

상기 기초층 상에 굴곡면을 갖는 자기 수속판을 형성하되, 상기 기초층의 면적을 상기 자기 수속판의 면적보다 넓게 형성하는 단계;를 포함하는 것을 특징으로 하는 반도체 기반의 자기 센서의 제조 방법.

청구항 11

제 10항에 있어서,

상기 자기 수속판 상부에 포토 공정을 통하여 상기 자기 수속판보다 큰 포토레지스트(PR)를 형성하고, 습식식각(wet etch)을 통해 상기 기초층을 제거함으로써, 상기 기초층의 테두리에 상기 자기 수속판 외주면보다 일정 길이만큼 돌출된 돌출부가 형성되도록 하는 것을 특징으로 하는 반도체 기반의 자기 센서의 제조 방법.

청구항 12

제 11항에 있어서,

상기 돌출부의 길이는 10 - 50 μm 인 것을 특징으로 하는 반도체 기반의 자기 센서의 제조 방법.

청구항 13

제 10항에 있어서,

상기 기초층 및 자기 수속판은 상기 제2 버퍼층의 형상에 따라 복수의 굴곡면이 형성되는 것을 특징으로 하는 반도체 기반의 자기 센서의 제조 방법.

청구항 14

제 13항에 있어서,

상기 제2 버퍼층은 폴리이미드를 포함하는 것을 특징으로 하는 반도체 기반의 자기 센서의 제조 방법.

청구항 15

제 10항에 있어서,

상기 기초층 및 자기 수속판의 굴곡면은,

그 단면 형상이 다수의 요철(凹凸) 모양으로 규칙 또는 불규칙적으로 배열된 것을 특징으로 하는 반도체 기반의 자기 센서의 제조 방법.

청구항 16

제 10항에 있어서,

상기 복수의 홀소자는,

상기 자기 수속판의 끝단부와 일정 영역이 중첩되도록 배치되는 것을 특징으로 하는 반도체 기반의 자기 센서의 제조 방법.

청구항 17

제 10항에 있어서,

상기 기초층은 티타늄 또는 티타늄-텅스텐을 증착하고, 구리금속을 적층한 물질로 이루어진 것을 특징으로 하는 반도체 기반의 자기 센서의 제조 방법.

청구항 18

홀소자가 배치된 반도체 기판;

상기 기판상에 형성된 보호층;

상기 보호층 상에 형성된 기초층; 및

상기 기초층 상에 형성되고, 그 표면상에 굴곡면을 갖는 자기 수속판을 구비하되,

상기 기초층은 상기 홀소자의 끝단부보다 더 돌출된 것을 특징으로 하는 반도체 기반의 자기 센서.

청구항 19

제 18항에 있어서,

상기 홀소자는 상기 기판에 N형 이온 주입 영역과 P형 이온 주입 영역으로 이루어진 것을 특징으로 하는 반도체 기반의 자기 센서.

청구항 20

제 19항에 있어서,

상기 N형 이온 주입 영역은 상기 P형 이온 주입 영역보다 깊게 형성된 것을 특징으로 하는 반도체 기반의 자기 센서.

청구항 21

제 18항에 있어서,

상기 홀소자는,

상기 자기 수속판의 끝단부와 일정 영역이 중첩되도록 배치되는 것을 특징으로 하는 반도체 기반의 자기 센서.

명세서

기술분야

[0001] 본 발명은 디지털 나침반 또는 전자 나침반을 위한 반도체 기반의 자기 센서(magnetic sensor) 및 그 제조 방법에 관한 것으로, 더욱 상세하게는 반도체 기판 위에 복수의 홀소자와 자기 수속판을 구비하여 자기장의 방향 및 세기를 검출하는 반도체 기반의 자기 센서 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 반도체 기반의 자기 센서(magnetic sensor; 이하, 반도체 센서를 포함한다)란 반도체 소자를 사용하여 자기 신호를 검출하는 기능을 가진 센서로서, 복수의 홀소자(hall element)와 자기 증폭 기능을 갖는 자기 수속판(IMC: Integrated magnetic concentrator)을 조합하여 구성된다.

[0003] 자기 센서는 반도체 소자를 사용한 고체자기센서, 홀소자, 반도체 자기저항소자, 강자성체 자기저항소자를 포함한다.

[0004] 또한, 상기 자기 센서는 디지털 나침반(Digital Compass)전자 나침반(electronic compass)에 사용된다. 지자기 센서는 지구의 자기장을 감지해 방향 정보를 제공할 수 있다. 휴대전화, 무전기, GPS, PDA, 내비게이션 항법장치 등에 사용된다. 디지털 나침반(Digital Compass)은 자기 나침반(지구의 자성을 이용해 북과 남, 동과 서의

방위를 알 수 있게 해주는 용도로 만들어진 것으로, 주로 배나 항공기의 진로를 측정하는데 쓰임)을 디지털화하여 스마트폰 등의 휴대용 디지털 기기에 탑재되어 사용되고 있다. 모바일 어플리케이션(App)을 활용하여 일반 나침반처럼 동서남북의 방위를 알 수 있고, 위치정보활용의 용도로 지도 앱에서 유용하게 활용할 수 있다.

- [0005] 자기 센서의 일종인 디지털 나침반은 반도체 공정에 의해 제조할 수 있는데, 반도체 기판 위에 복수의 홀 소자를 형성하고, 그 위에 지구 자기장을 증폭할 수 있는 자기 수속판을 형성하여 제조할 수 있다. 본 발명에서 디지털 나침반은, 전자 나침반, 디지털 컴퍼스 및 지자기 센서를 포함하는 포괄적인 용어로 정의된다.
- [0006] 자기 수속판은 일 예로, 평평한 형상을 갖는 자성체의 자기 수속판을 구비하고, 복수의 홀소자를 상기 자기 수속판의 단부 영역에 배치하여 3차원의 자장의 방향을 검출할 수 있다. 그리고 자장(magnetic field)에 의해 홀효과(Hall-effect)가 발생한다. 반도체 기판에 일정한 전압을 가하면 전자 또는 정공이 움직이게 되는데 증폭된 자기장에 의해 전자 또는 정공의 방향이 바뀌면서 이동경로가 길어진다. 이로 인해 저항이 증가하게 되는데, 그것을 감지하기 위해 홀 소자를 사용한다. 저항 변화 또는 전류 양의 변화를 모니터링하기 위해 복수의 홀소자를 배치한다.
- [0007] 이와 같은 구성을 갖는 자기 센서는, 자기 수속판에 의해 수평 자장을 검출할 수 있고, 또한 홀소자가 존재하는 영역의 자장을 증폭할 수 있는 효과가 있다.
- [0008] 도 1은, 종래의 자기 센서를 설명하기 위한 평면도(특히 문헌 1 참조)로서, 도면부호 3은 자기 수속판(concentrator), 2.1~2.6은 홀소자를 나타내고 있다.
- [0009] 도 1에 도시된 바와 같은 종래의 자기 센서는, 평평한(flat shape) 자기 수속판(3)의 형태를 갖고 있다.
- [0010] 그러나 이러한 형태는 홀소자(2.1~2.6)에 높은 스트레스를 주어 오프셋 전압을 높이는 단점이 있다.
- [0011] 이에, 최근에는 두꺼운 자기 수속판의 스트레스를 줄여 오프셋 전압을 낮추는 노력이 이루어져 왔다. 여기서 오프셋 전압은 마그네틱 필드(magnetic field)가 걸리지 않은 상태에서 홀소자의 전압이 제로(zero)값을 보여야 하는데, 다른 값을 보일 때 그 차이를 말하는 것이다.
- [0012] 오프셋 전압의 크기가 클수록 오작동 확률이 높다. 즉, 오프셋 전압이 크다는 것은 마그네틱 필드를 걸었을 때 실제 홀소자의 전압의 변화가 미미해서 민감도(sensitivity)가 떨어지는 것이다.
- [0013] 즉, 시그널 대 노이즈(signal-to-noise)값이 작게 되기 때문에, 오프셋 전압이 높으면 마그네틱 필드의 미세 변화를 감지하기 어려운 문제점이 있으므로 이에 대한 개선이 필요한 실정이다.

선행기술문헌

특허문헌

- [0014] (특허문헌 0001) 미국등록특허 제6,545,462호 (2003.04.08)

발명의 내용

해결하려는 과제

- [0015] 본 발명은 상술한 종래기술의 문제점을 극복하기 위한 것으로서, 기초층의 면적을 자기 수속판의 면적보다 넓게 함으로써 홀소자의 스트레스를 낮추어 자기 센서 특성을 향상시키도록 한 반도체 기반의 자기 센서 및 그 제조 방법을 제공하는 데에 목적이 있다.

과제의 해결 수단

- [0016] 상기 목적을 달성하기 위해 본 발명에 따른 반도체 기반의 자기 센서는, 복수의 홀소자가 배치된 반도체 기판; 상기 기판상에 형성된 보호층; 상기 보호층 상에 형성된 기초층; 및 상기 기초층 상에 형성되고, 그 표면에 굴곡면을 갖는 자기 수속판을 구비하되, 상기 기초층의 면적은 상기 자기 수속판의 면적보다 넓은 것을 특징으로 한다.
- [0017] 상기 기초층의 테두리에는 상기 자기 수속판의 외주면(또는 외주연)보다 일정 길이만큼 돌출된 돌출부가 형성된다.

- [0018] 상기 돌출부의 길이는 10 - 50 μ m이고, 상기 보호층의 표면에 제1 버퍼층과 복수의 일정한 높이를 가진 제2 버퍼층이 형성되고, 상기 기초층 및 자기 수축판은 상기 제2 버퍼층의 형상에 따라 복수의 굴곡면이 형성될 수 있다.
- [0019] 상기 제2 버퍼층은 폴리이미드를 포함하고, 상기 자기 수축판의 굴곡면은, 그 단면 형상이 다수의 요철(凹凸) 모양으로 규칙 또는 불규칙적으로 배열될 수 있다.
- [0020] 상기 복수의 홀소자는, 상기 자기 수축판의 끝단부와 일정 영역이 증착되도록 배치될 수 있고, 상기 기초층은 티타늄 또는 티타늄 텅스텐을 증착하고 구리금속을 적층한 물질로 이루어질 수 있다.
- [0021] 또한, 본 발명의 다른 특징은, 상기 반도체 기반의 자기센서를 사용하여 제조된 디지털 나침반을 제공할 수 있다.
- [0022] 또한, 본 발명에 따른 자기 센서의 제조 방법은, 복수의 홀소자가 설치된 기판을 형성하는 단계; 상기 기판상에 보호층을 형성하는 단계; 상기 보호층 상에 제1 버퍼층을 형성하는 단계; 상기 제1 버퍼층의 표면에 복수의 일정한 높이를 가진 제2 버퍼층을 형성하는 단계; 상기 복수의 일정한 높이를 가진 제2 버퍼층에 대응되는 굴곡면을 갖는 기초층을 형성하는 단계; 및 상기 기초층 상에 굴곡면을 갖는 자기 수축판을 형성하되, 상기 기초층의 면적을 상기 자기 수축판의 면적보다 넓게 형성하는 단계;를 포함하는 것을 특징으로 한다.
- [0023] 상기 자기 수축판 상부에 포토 공정을 통하여 상기 자기 수축판보다 큰 포토레지스트(PR)를 형성하고, 습식식각(wet etch)을 통해 상기 기초층을 제거함으로써, 상기 기초층의 테두리에 상기 자기 수축판 외주면보다 일정 길이만큼 돌출된 돌출부가 형성되도록 할 수 있다.
- [0024] 상기 돌출부의 길이는 10 - 50 μ m이고, 상기 기초층 및 자기 수축판은 상기 제2 버퍼층의 형상에 따라 복수의 굴곡면이 형성될 수 있다.
- [0025] 상기 제2 버퍼층은 폴리이미드를 포함하고, 상기 기초층 및 자기 수축판의 굴곡면은, 그 단면 형상이 다수의 요철(凹凸) 모양으로 규칙 또는 불규칙적으로 배열될 수 있다.
- [0026] 상기 복수의 홀소자는, 상기 자기 수축판의 끝단부와 일정 영역이 증착되도록 배치될 수 있고, 상기 기초층은 티타늄 또는 티타늄-텅스텐을 증착하고, 구리금속을 적층한 물질로 이루어질 수 있다.
- [0027] 본 발명의 또 다른 특징은, 홀소자가 배치된 반도체 기판; 상기 기판상에 형성된 보호층; 상기 보호층 상에 형성된 기초층; 및 상기 기초층 상에 형성되고, 그 표면에 굴곡면을 갖는 자기 수축판을 구비하되, 상기 기초층은 상기 홀소자의 끝단부보다 더 돌출된 것을 특징으로 하는 반도체 기반의 자기 센서를 제공한다.
- [0028] 상기 홀소자는 상기 기판에 N형 이온 주입 영역과 P형 이온 주입 영역으로 이루어질 수 있다.
- [0029] 상기 N형 이온 주입 영역은 상기 P형 이온 주입 영역보다 깊게 형성될 수 있다.
- [0030] 상기 홀소자는, 상기 자기 수축판의 끝단부와 일정 영역이 증착되도록 배치될 수 있다.

발명의 효과

- [0031] 상기와 같이 구성된 본 발명에 따른 반도체 기반의 자기 센서 및 그 제조 방법에 의하면, 굴곡 형태를 갖는 자기 수축판을 구비함과 아울러, 기초층의 면적을 자기 수축판의 면적보다 넓게 함으로써 홀소자의 스트레스를 낮추어 자기 센서 특성을 향상시키는 효과가 있다.

도면의 간단한 설명

- [0032] 도 1은 종래의 자기 센서를 설명하기 위한 평면도.
- 도 2는 본 발명의 바람직한 일 실시예에 따른 자기 센서를 나타낸 단면도.
- 도 3a 내지 3p는 본 발명의 바람직한 일 실시예에 따른 반도체 기반의 자기 센서의 제조 방법을 설명하기 위한 단면도.
- 도 4는 종래의 평판형 자기 센서(A)와 본 발명의 일 실시예에 따른 자기 센서(B)의 단면 구조를 비교하여 나타낸 도면.
- 도 5a는 도 4의 자기 센서들의 홀소자에 미치는 X축 방향의 스트레스를 나타낸 그래프.

도 5b는 도 4의 자기 센서들의 홀소자에 미치는 Y축 방향의 스트레스를 나타낸 그래프.

도 6은 본 발명의 기초층의 돌출 길이에 따른 자기 센서의 단면 구조를 더욱 많은 실시예로 비교하여 나타낸 도면.

도 7은 도 6의 실시예들의 자기 센서들이 홀소자에 미치는 X축 및 Y축 방향의 스트레스를 나타낸 그래프.

도 8은 본 발명의 기초층의 돌출 길이에 따른 X축 방향의 스트레스 변화를 나타낸 그래프.

도 9는 본 발명의 기초층의 돌출 길이에 따른 Y축 방향의 스트레스 변화를 나타낸 그래프.

발명을 실시하기 위한 구체적인 내용

- [0033] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 그러나 이는 본 발명의 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변환, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.
- [0034] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.
- [0035] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0036] 공간적으로 상대적인 용어인 아래(below, beneath, lower), 위(above, upper) 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관 관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 아래(below, beneath)로 기술된 소자는 다른 소자의 위(above, upper)에 놓일 수 있다. 따라서, 예시적인 용어인 아래는 아래와 위의 방향을 모두 포함할 수 있다. 소자는 다른 방향으로도 배향될 수 있고, 이에 따라 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.
- [0037] 이하, 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세히 설명하기로 한다.
- [0038] 도 2는 본 발명의 바람직한 일 실시예에 따른 반도체 기판에 형성된 자기 센서를 나타낸 단면도이다.
- [0039] 도시된 바와 같이, 본 발명의 바람직한 일 실시예에 따른 자기 센서는, 복수의 홀소자(210)가 그 내부에 배치된 반도체 기판(220), 상기 기판(220) 상에 형성된 보호층(230), 상기 보호층(230) 상에 형성된 기초층(240) 및 상기 기초층(240) 상에 형성되고, 그 표면상에 굴곡면을 갖는 자기 수축판(250)을 구비하되, 상기 기초층(240)의 면적은 상기 자기 수축판(250)의 면적보다 넓게 형성되도록 한다. 이로 말미암아 기초층(240)은 상기 복수의 홀소자(210)의 끝부분보다 더 돌출된다. 이를 위하여, 상기 기초층(240)의 테두리에는 상기 자기 수축판(250) 외주면보다 일정 길이(B)만큼 돌출된 돌출부(240a)가 형성된다. 상기 돌출부(240a)의 길이(B)는 10 - 50 μ m인 것이 바람직하다. 기초층(240)은 상기 복수의 홀소자(210)의 끝부분보다 더 돌출됨으로써, 자기 수축판(250)에 의해 홀소자(210)에 미치는 압력 또는 인장 스트레스 또는 압축 스트레스를 줄일 수 있다. 이는 기초층(240)이 자기 수축판(250)의 위치보다 더 바깥으로 돌출되었기 때문에 가능하다.
- [0040] 상기 자기 수축판(250)은 자성체로 이루어질 수 있다.
- [0041] 보호층(230)은 도시되지 않은 실리콘 산화막 및 질화막으로 이루어질 수 있으며, 내부로 수분이 침투되는 것을 방지하거나 부식을 방지하는 역할을 수행한다.
- [0042] 상기 기초층(240)위에 굴곡면을 만들기 위하여, 상기 보호층(230)의 표면상에 제1 버퍼층(234)을 형성하고, 그 위에 복수의 일정한 높이를 가진 제2 버퍼층(235a)을 형성한다.
- [0043] 상기 제2 버퍼층(235a)의 폭, 높이 및 개수는 홀소자(210)에 미치는 스트레스를 최소화할 수 있도록 최적의 값

으로 설계될 수 있다. 일례로, 제2 버퍼층(235a)의 폭은 5 ~ 30 μ m, 높이는 1 ~ 10 μ m를 가지며 제2 버퍼층(235a)의 개수는 1 ~ 8개를 형성할 수 있다.

[0044] 제2 버퍼층(235a)의 개수가 많을수록 홀소자(210)에 미치는 스트레스는 최소화될 수 있다. 제2 버퍼층(235a)을 구성하는 물질은 제1 버퍼층(234) 위에 형성되는 예비 버퍼층(235)을 식각하여 형성된 것이기 때문에 상기 예비 버퍼층(235)과 동일한 재질의 폴리이미드를 포함하는 폴리머 물질로 형성될 수 있다.

[0045] 상기 기초층(240) 및 자기 수축판(250)은 상기 제2 버퍼층(235a)의 형상에 따라 복수의 굴곡면이 형성되는 것이 바람직하다.

[0046] 상기 자기 수축판(250)의 굴곡면은 그 단면 형상이 다수의 요철(凹凸) 모양으로 규칙 또는 불규칙적으로 배열될 수 있다.

[0047] 또한, 홀소자(210)의 자기력(magnetic field)에 민감도를 높이기 위해서 상기 홀소자(210)의 중심 위치가 상기 자기 수축판(250)의 끝단부와 일정 영역이 중첩되도록 배치한다.

[0048] 이때, 상기 자기 수축판(250)의 끝단부를 기준으로 상기 홀소자(210)의 중심부가 그 폭(A)을 벗어나지 않도록 그 범위 이내에 위치하도록 배치한다. 이때, 상기 홀소자(210)의 폭은, 일 예로서 50 μ m 이하인 것이 바람직하다.

[0049] 상기 홀소자(210)의 상부로부터 상기 자기 수축판(250)의 하부까지의 거리가 일 예로서 1 μ m 이상 30 μ m 이하일 수 있다.

[0050] 또한, 상기 자기 수축판(250)은 통상의 자성체로 이루어질 수 있는데, 이때 상기 자성체는 전기 도금(electroplating)을 이용하여 형성될 수 있다. 상기 자성체는 Ni, Fe, Co, Mo 또는 Mn 중 2종류 이상을 함유하는 합금으로 이루어지고, 상기 자성체의 열팽창율이 5 ~ 20 ppm/ $^{\circ}$ C인 것이 바람직하다. 또한, 상기 자성체가 NiFe 합금일 경우 상기 Fe의 함량이 10 이상 30%(atomic%) 이하의 조성을 갖는다. 조성에 따라 자기력의 세기가 결정되는데, 그 중에 Fe의 함량은 보자력에 영향을 미친다. 보자력의 적절한 값을 주기 위해 Fe의 함량을 10 ~ 30%로 설정한 것이다.

[0051] 상기 기초층(240)은 수지 또는 금속으로 이루어질 수 있고, 상기 기초층(240)의 굴곡면은, 상기 자기 수축판(250)의 굴곡면과 마찬가지로 그 단면 형상이 다수의 요철(凹凸) 모양으로 규칙 또는 불규칙적으로 배열될 수 있다.

[0052] 상기 자기 수축판(250) 및 기초층(240)의 평면 형상은, 원형 또는 다각형으로 형성될 수 있으며, 상기 기초층(240)과 자기 수축판(250)의 굴곡면에 의하여 자기 수축판(250)의 표면 형상은 여러겹으로 배열된 중첩 원형 또는 다각형 루프 형상으로 형성될 수 있다.

[0053] 따라서, 기초층(240)과 자기 수축판(250)이 일정한 형상의 굴곡면을 갖게 되고, 상기 기초층(240)의 면적 또는 폭 또는 단면적 또는 길이가 상기 자기 수축판(250)의 면적 또는 폭, 단면적, 길이보다 넓게 형성됨에 따라 홀소자(210)에 미치는 스트레스가 평평한 수축판 및 상기 기초층(240)과 자기 수축판(250)의 면적이 같은 구조에 비해 작아지는 효과가 있으며, 오프셋 전압의 크기를 줄일 수 있고 홀소자(210)의 민감도를 향상시킬 수 있다. 특히 기초층의 단면이 자기 수축판의 단면적보다 넓게 형성됨으로 말미암아, 자기 수축판의 스트레스를 기초층이 일정 부분 흡수 할 수 있다. 그리고 기초층의 단면적 또는 그 길이를 크게 할수록 홀 소자에 미치는 영향을 최소화할 수 있다. 여기서 스트레스는 홀소자에 미치는 압력 또는 인장 스트레스(tensile stress) 또는 압축 스트레스(compressive stress)를 말한다.

[0054] 이러한 홀 효과를 이용한 자기 센서는 반도체 공정을 이용하여 제조 가능하다. 홀 효과를 이용한 자기 센서를 이용해서 스마트 폰 등의 이동 단말기, 태블릿 PC등에 삽입되어 디지털 나침반, 전자 나침반으로 이용된다.

[0055] 도 3A 내지 3P는 본 발명의 바람직한 일 실시예에 따른 디지털 나침반을 위한 반도체 기반의 자기 센서의 제조 방법을 설명하기 위한 단면도이다.

[0056] 본 발명의 일 실시예에 따른 자기 센서의 제조 방법은, 복수의 홀소자(210)가 설치된 반도체 기판(220)을 형성하는 단계; 상기 기판(220)상에 보호층(230)을 형성하는 단계; 상기 보호층(230) 상에 제1 버퍼층(234)을 형성하는 단계; 상기 제1 버퍼층(234)의 표면상에 복수의 일정한 높이를 가진 제2 버퍼층(235a)을 형성하는 단계; 상기 복수의 제2 버퍼층(235a)에 대응되는 굴곡면을 갖는 기초층(240)을 형성하는 단계; 및 상기 기초층(240) 상에 굴곡면을 갖는 자기 수축판(250)을 형성하되, 상기 기초층(240)의 면적을 상기 자기 수축판(250)의 면적보

다 넓게 형성하는 단계를 포함한다.

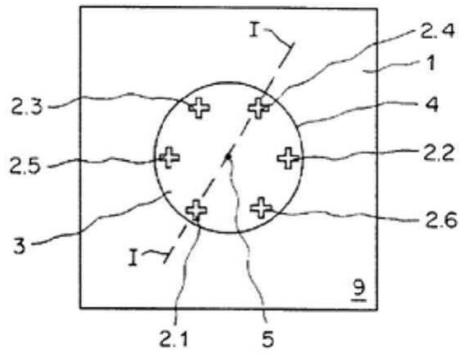
- [0057] 이때, 상기 자기 수속판(250) 상부에 포토 공정을 통하여 상기 자기 수속판(250)보다 큰 포토레지스트(PR)(260)을 형성하고, 습식식각(wet etch)을 통해 상기 기초층(240)을 제거함으로써, 상기 기초층(240)의 테두리에 상기 자기 수속판(250) 외주면보다 일정 길이만큼 돌출된 돌출부(240a)가 형성되도록 한다.
- [0058] 상기 돌출부(240a)의 길이(B)는 10 - 50 μ m인 것이 바람직하다. 상기 기초층(240) 및 자기 수속판(250)은 상기 제2 버퍼층(235a)의 형상에 따라 복수의 굴곡면이 형성된다. 또한, 상기 제2 버퍼층(235a)은 폴리이미드를 포함하고, 상기 기초층(240) 및 자기 수속판(250)의 굴곡면은, 그 단면 형상이 다수의 요철(凹凸) 모양으로 규칙 또는 불규칙적으로 배열된다. 상기 복수의 홀소자(210)는, 상기 자기 수속판(240)의 끝단부와 일정 영역이 중첩되도록 배치되고, 상기 기초층(240)은 티타늄(Ti) 또는 티타늄-텅스텐(TiW)을 증착하고 그 위에 구리 금속(Cu)을 적층한 물질로 이루어진다.
- [0059] 상기와 같이 이루어진 본 발명의 바람직한 일 실시예에 따른 자기 센서를 제조하기 위한 방법을 첨부된 도 3a 내지 3p를 참조하여 더욱 상세히 설명하면 다음과 같다.
- [0060] 먼저, 도 3a에 도시된 바와 같이, 기판(220)에 복수의 홀소자(210)를 형성한다. 상기 복수의 홀소자(210)는 서로 소정의 거리를 두고 상기 기판(220) 내에 매립하거나 기판(220) 상에 형성한다.
- [0061] 이때, 홀소자(210)는 기판(220)에 N형 또는 P형 이온을 주입하여 형성된 N형 이온 주입 영역과 P형 이온 주입 영역으로 이루어진다. P형 이온 주입 영역은 반도체 기판 표면의 일부에 형성되며, N형 이온 주입 영역은 P형 이온 주입 영역의 깊이보다 더 깊게 형성된다. 이렇게 형성된 상기 홀소자(210)는 자성체 의해 증폭된 자기력의 변화를 감지할 수 있다.
- [0062] 또한, 상기 기판(220)의 일측에 패드(211)를 형성한 후, 그 위에 보호층(230)을 형성한다. 상기 보호층(230)은 실리콘 산화막 및 질화막으로 이루어질 수 있다.
- [0063] 또한, 홀소자(210) 및 패드(211) 사이의 기판(220) 상에도 절연막 증착 및 금속 배선 형성 등의 여러 가지 공정이 추가될 수 있다. 이때, 홀소자(211) 위에는 되도록 금속 배선이 위치하지 않도록 해야 하며, 금속 배선이 존재할 경우 홀소자(211) 상부에 형성되는 자기 수속판(250)에 의해 증폭된 자기장의 세기가 금속 배선에 의해 가려져서 홀소자(211)에 미치는 자기장의 세기가 감쇄될 수 있다.
- [0064] 이후, 도 3b에 도시된 바와 같이, 패드(211) 상부가 오픈된 패드 패턴(Pad Photo)(232)을 이용하여 상기 보호층(230) 상에 에칭 공정을 수행한다.
- [0065] 따라서, 패드(211) 상부의 보호층(230)이 식각되어 도면과 같이 패드(211) 상부가 오픈된다. 이와 같이 상부가 오픈된 패드(211)를 통하여 홀소자(210)가 외부의 다른 구성요소와 전기적으로 연결될 수 있도록 한다.
- [0066] 이후, 도 3c에 도시된 바와 같이, 보호층(230) 상부에 남아 있는 패드 패턴(232)을 애싱 공정(Ash)으로 모두 제거한다.
- [0067] 다음 공정으로, 도 3d에 도시된 바와 같이, 보호층(230) 상부에 PSPI(Photo Sensitive PolyImide) 코팅 공정을 수행하여, 상기 패드(211) 및 보호층(230) 상에 제1 버퍼층(234)을 형성한다. 상기 제1 버퍼층(234)은 폴리이미드로 이루어지는 것이 바람직하다. 이 과정에서 상기 보호층(230) 및 패드(211) 상부가 제1 버퍼층(234)으로 덮이게 된다.
- [0068] 도 3e에 도시된 바와 같이, 상기 제1 버퍼층(234) 상에 제1 버퍼 마스크(미도시)를 사용하여 노광 공정(PSPI exposure)을 수행한다. 이때, 상기 노광 공정에 의해 패드(211) 상부에 형성된 제1 버퍼층(234)이 쉽게 제거되고, 패드(211) 상부가 다시 오픈된다.
- [0069] 이후, 제1 버퍼층(234)을 경화시키기 위해 큐어링(curing) 공정을 수행한다. 이에 따라 경화된 제1 버퍼층(234)은 열산화막(thermal oxide)과 같은 성질을 가지게 되어 후속 공정의 노광 및 식각 공정에서 쉽게 제거되지 않는다.
- [0070] 도 3f에 도시된 바와 같이, 상기 경화된 제1 버퍼층(234) 상에 PSPI 코팅 공정을 수행한다. 따라서, 상기 경화된 제1 버퍼층(234) 및 오픈된 패드(211) 상에 예비 버퍼층(235)이 형성된다.
- [0071] 상기 예비 버퍼층(235)도 상기 제1 버퍼층(234)과 동일하게 폴리이미드로 이루어지는 것이 바람직하다. 이 과정에서 패드(211) 상부가 다시 예비 버퍼층(235)으로 덮이게 된다.

- [0072] 이후, 도 3g에 도시된 바와 같이, 상기 예비 버퍼층(235) 상에 제2 버퍼 마스크(미도시)를 사용하여 노광 공정을 수행함으로써 일정한 높이를 가진 제2 버퍼층(elevation)(235a)을 형성시킨다. 이때, 상기 제2 버퍼층(235a)을 형성하면서 패드(211) 상부도 함께 오픈시키는 것이 바람직하다. 그리고 큐어링(curing) 공정을 수행하여, 제2 버퍼층(235a)을 경화시킨다. 이렇게 경화된 제2 버퍼층(235a)에 의하여 후속 공정으로 형성되는 기초층(240) 및 자기 수축판(250)의 표면 형상이 평평하지 않고 돌출된 굴곡면을 형성하게 된다.
- [0073] 상기 도 3g에는 일 실시예로서 1개의 제2 버퍼층(235a)이 형성되었지만, 실제 제품 생산시에는 2개 이상의 다수개의 일정한 높이를 가진 제2 버퍼층(235a)을 형성하는 것이 바람직하다.
- [0074] 이때, 상기 제2 버퍼층(235a)은 굴곡진 자기 수축판(250)을 만들기 위해 추가적으로 필요한 부분으로서, 후속 공정으로 자기 수축판(250) 및 기초층(240)의 형성을 용이하게 하기 위해서 그 단면이 수직 혹은 상부가 좁고 하부가 넓은 테이퍼 형태의 돌출 경사(positive slope)를 유지하는 것이 유리하다.
- [0075] 그 이유는, 상기 기초층(240)은 TiW 및 Cu를 PVD(Physical Vapor Deposition) 또는 스퍼터링(sputtering) 방식으로 증착하면서 표면의 증착 두께가 균일하게 형성될 수 있기 때문이다.
- [0076] 반대로, 상기 일정한 높이를 가진 제2 버퍼층(235a)을 함몰 경사(negative slope)로 형성할 경우 기초층(240)의 증착 두께가 균일하게 되지 않을 수 있으므로, 본 발명의 일 실시예에서는 상기 제2 버퍼층(235a)을 돌출 경사 구조로 형성하는 것이 바람직하다.
- [0077] 이후, 도 3h에 도시된 바와 같이, 제2 버퍼층(235a)이 형성된 제1 버퍼층(234) 상에 후속 공정의 전기 도금을 위한 기초층(240)을 형성한다. 더욱 구체적으로 상기 기초층(240)은 TiW층(242) 및 Cu층(241)을 스퍼터링법 또는 진공 증착법에 의해 연속적으로 증착할 수 있다. 따라서 TiW(242) 위에 Cu층(241)이 순차적으로 형성될 수 있다.
- [0078] 본 발명의 바람직한 일 실시예에서 TiW(242) 및 Cu(241)의 총 두께는 200 ~ 800 nm 두께를 가지도록 한다. 기초층(240)의 역할은 후속 공정인 자성체의 전기 도금을 잘 형성되도록 하는 데 있다. 앞서도 언급되었듯이 이미 형성된 제2 버퍼층(235a) 위에도 기초층(240)이 형성되기 때문에 기초층(240)의 단면이 굴곡된 굴곡면을 갖게 된다.
- [0079] 도 3i에 도시된 바와 같이, 자기 수축판(250)을 형성하기 위해 먼저 자기 수축판(250)의 패턴 마스크(243)를 포토리소그래피에 의해 제작하여 기초층(240) 상에 배치하고 이어서, 도 3j에 도시된 바와 같이, 상기 패턴 마스크(243) 상에 NiFe를 전기 도금(Electroplating)하여 기초층(240) 상부에 자기 수축판(250)을 증착한다.
- [0080] 상기 전기 도금이 완료되면, 도 3k에 도시된 바와 같이, PR strip 공정을 통하여 상기 패턴 마스크(243)를 제거함으로써 상기 기초층(240) 상의 일정 영역에만 자기 수축판(250)이 남게 된다.
- [0081] 본 발명의 바람직한 일 실시예에서 상기 자기 수축판(250)은 자성체로 이루어지는 것이 바람직하다.
- [0082] 이후, 도 3l에 도시된 바와 같이, 본 발명에서 제안한 자기 수축판(250) 보다 면적을 넓은 기초층(240) 형성을 위하여 자기 수축판(250) 상부에 포토 공정을 통하여 자기 수축판(250)의 면적보다 넓은 면적의 포토 레지스트(PR)(260)을 형성한다.
- [0083] 그리고 도 3m에 도시된 바와 같이, 습식 식각(wet etch) 공정을 통하여 Cu층(241)과 TiW층(242)으로 이루어진 기초층(240)을 제거하게 되면, 도 3n에 도시된 바와 같이, 자기 수축판(250)보다 면적이 넓은 기초층(240)을 형성하게 된다.
- [0084] 이때, 상기 자기 수축판(250) 및 기초층(240)은 경화된 일정한 높이를 가진 제2 버퍼층(235a) 위에 형성됨으로써, 굴곡진 모양의 굴곡면을 갖게 되며, 굴곡진 모양의 자기 수축판(250)으로 인해 스트레스가 감소되어 오프셋 전압을 줄일 수 있다. 이후, 도 3n에 도시된 바와 같이, 기초층(250) 상에 추가로 제3 버퍼층(251)을 코팅하여 형성할 수 있다. 이때, 상기 제3 버퍼층(251)은 제1 및 제2 버퍼층(234)(235a)과 같은 재질의 폴리이미드로 이루어지는 것이 바람직하다.
- [0085] 이후, 도 3o 및 도 3p에 도시된 바와 같이, 상기 제3 버퍼층(251) 상에 제3 버퍼 마스크(미도시)를 사용하여 PSPI 노출 및 큐어링 공정을 수행함으로써 패드(211) 상부를 오픈시킨다.
- [0086] 이와 같은 공정을 통하여 본 발명의 바람직한 일 실시예에 따른 자기 센서를 효율적으로 제조할 수 있다.
- [0087] 도 4는 종래의 평판형 자기 센서(A)와 본 발명의 일 실시예에 따른 자기 센서(B)의 단면 구조를 비교하여 나타

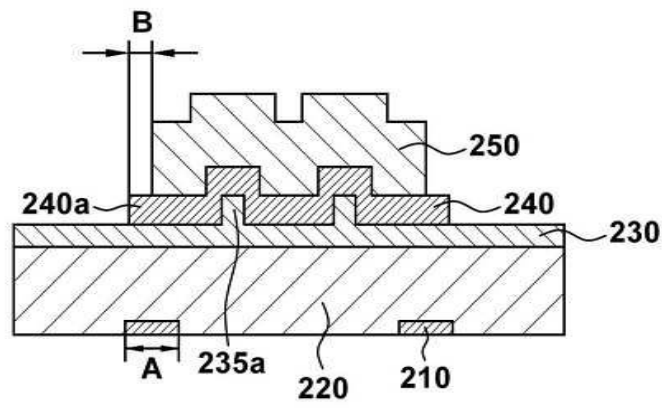
240 : 기초층
 250 : 자기 수축판
 260 : 포토 레지스트

도면

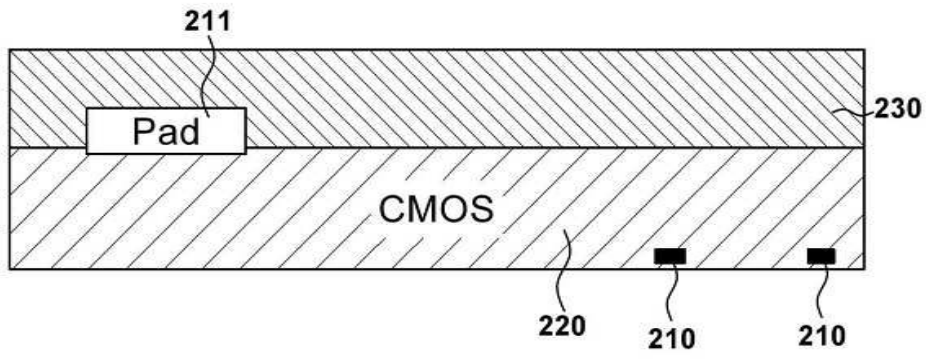
도면1



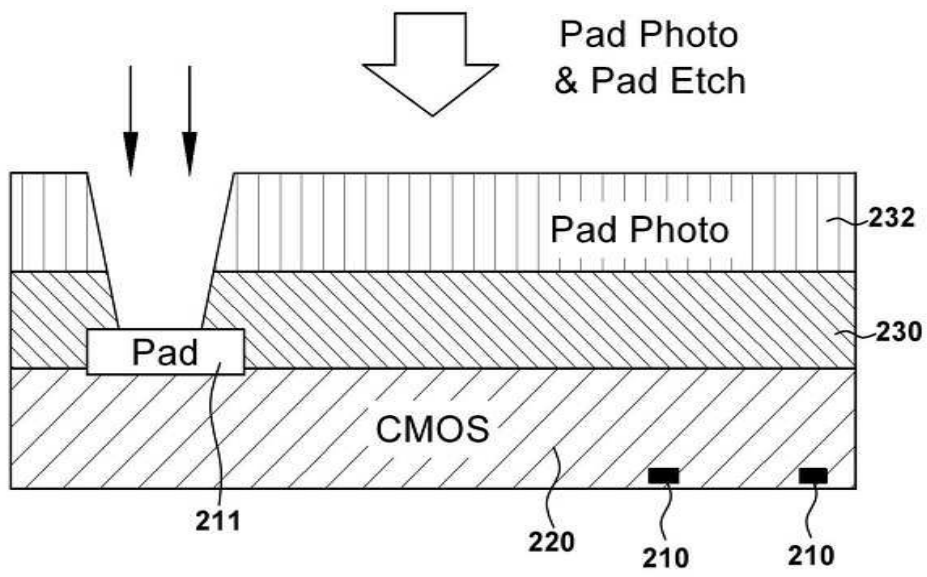
도면2



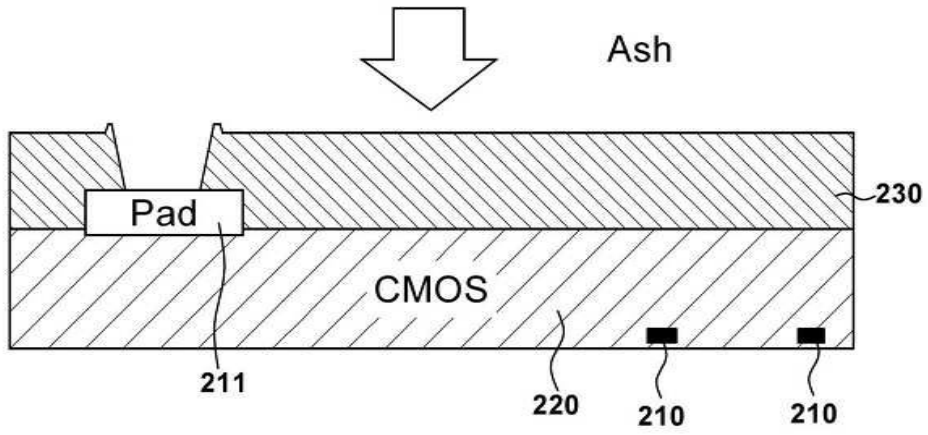
도면3a



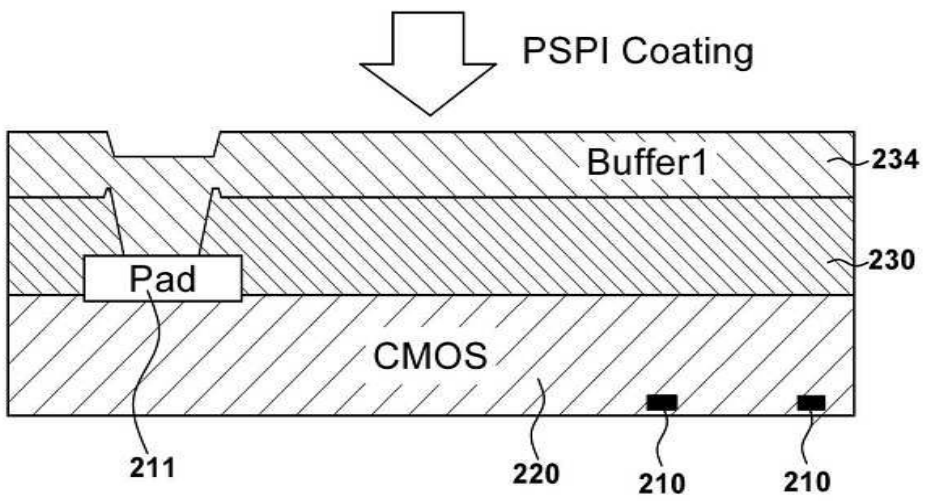
도면3b



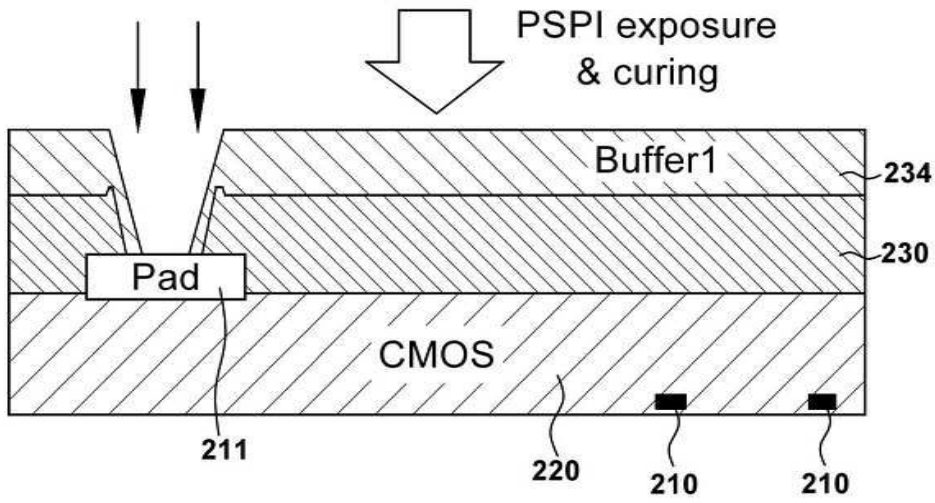
도면3c



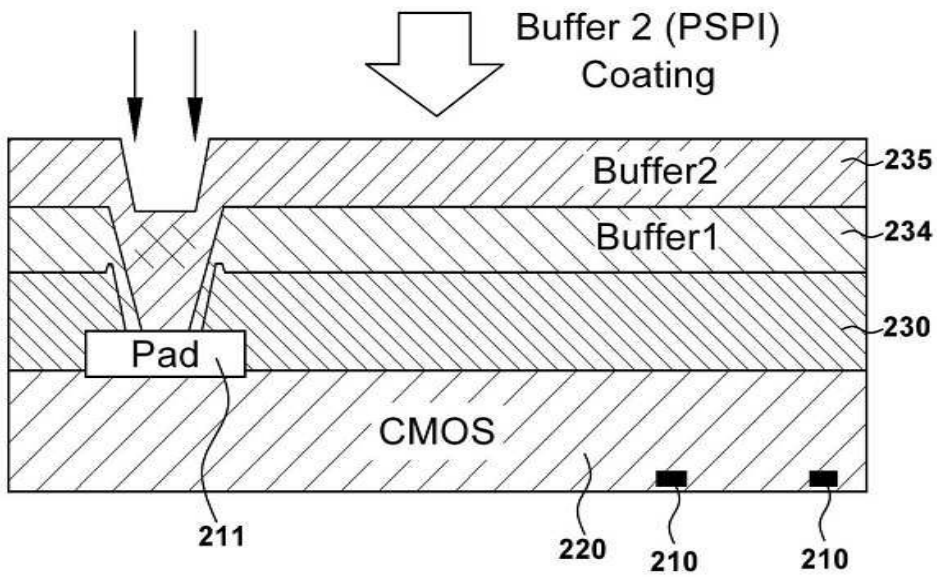
도면3d



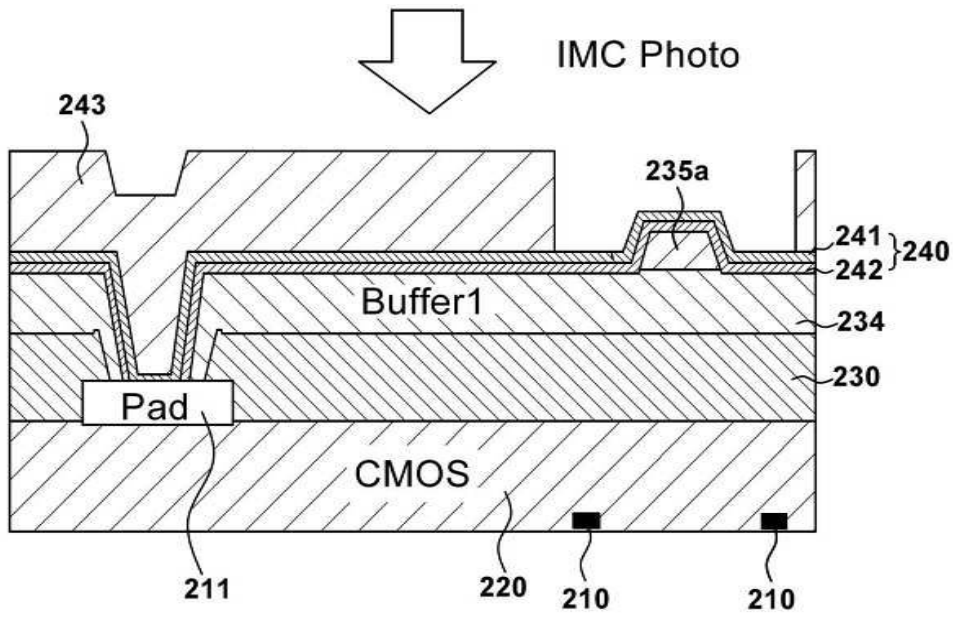
도면3e



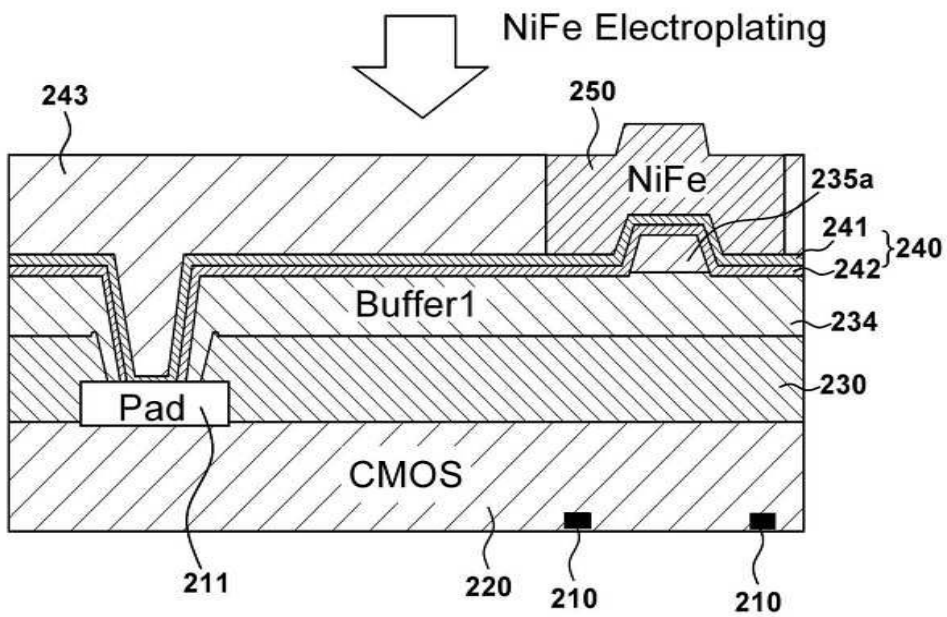
도면3f



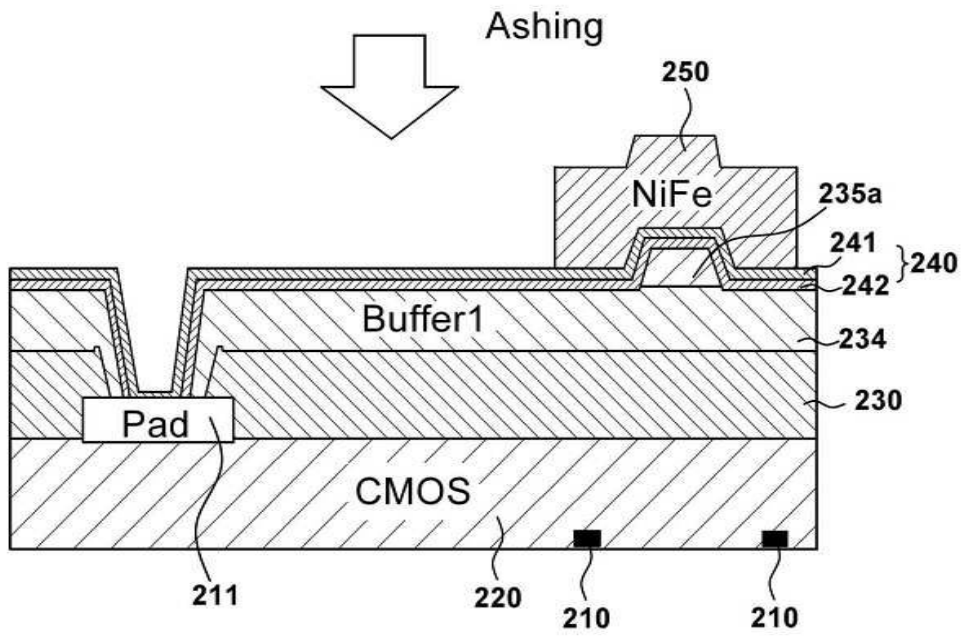
도면3i



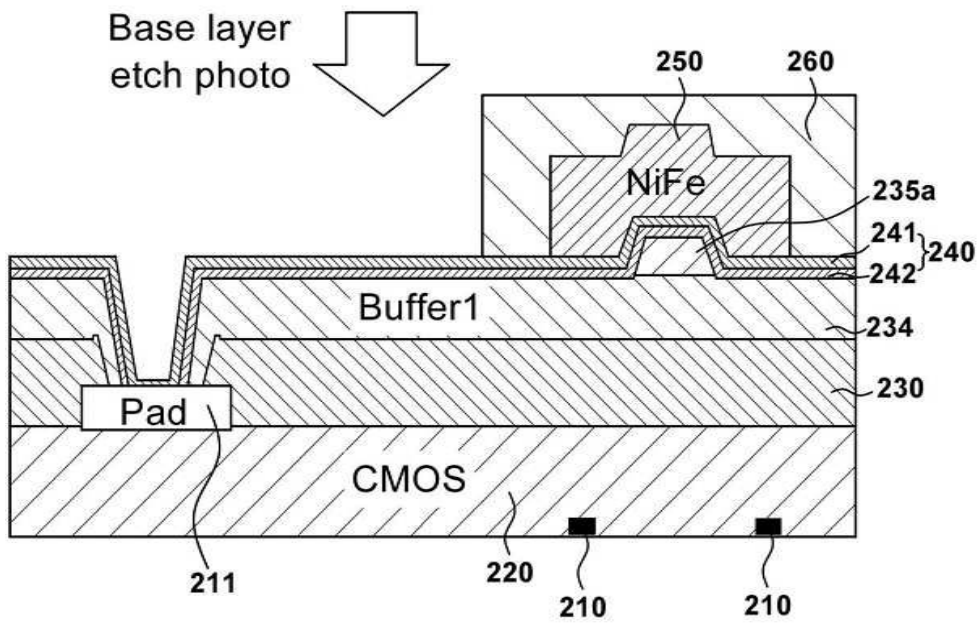
도면3j



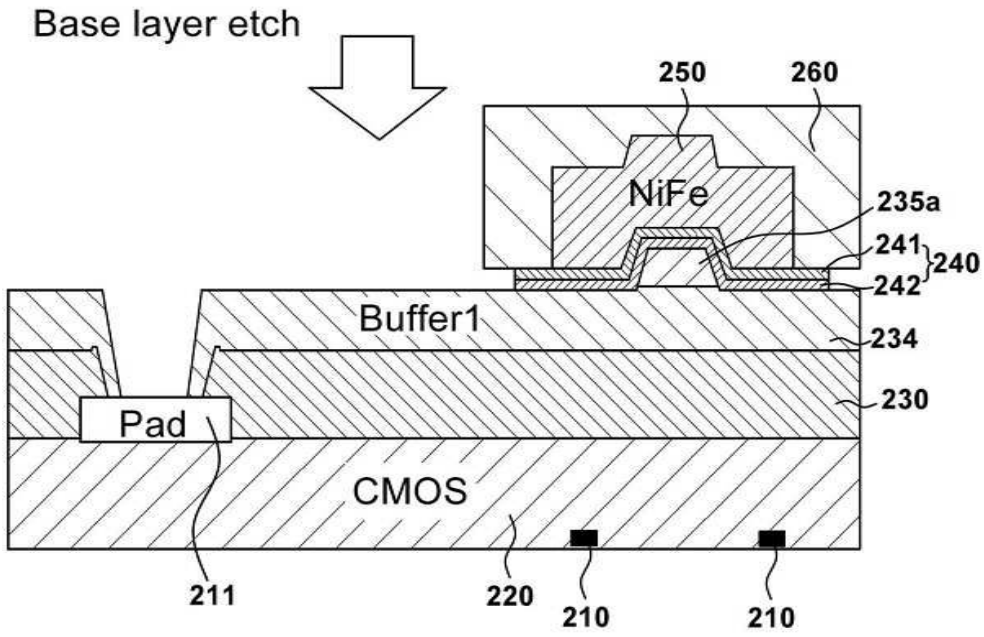
도면3k



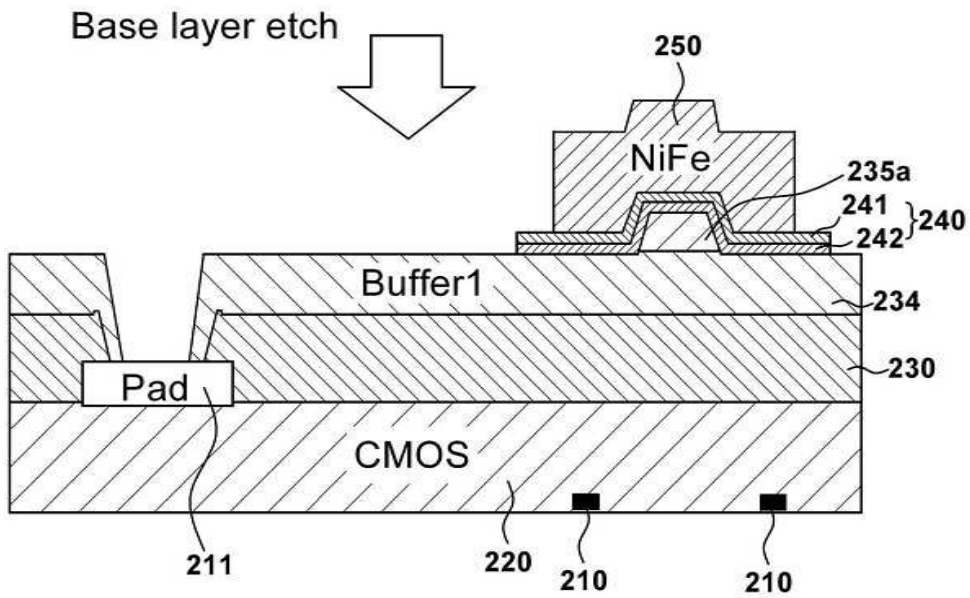
도면3l



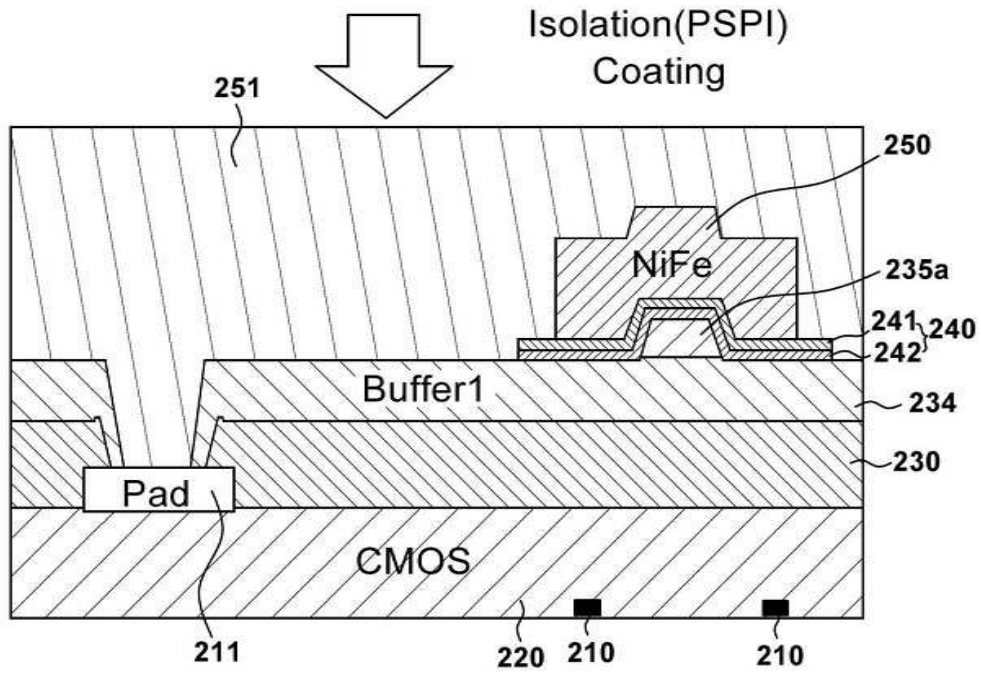
도면3m



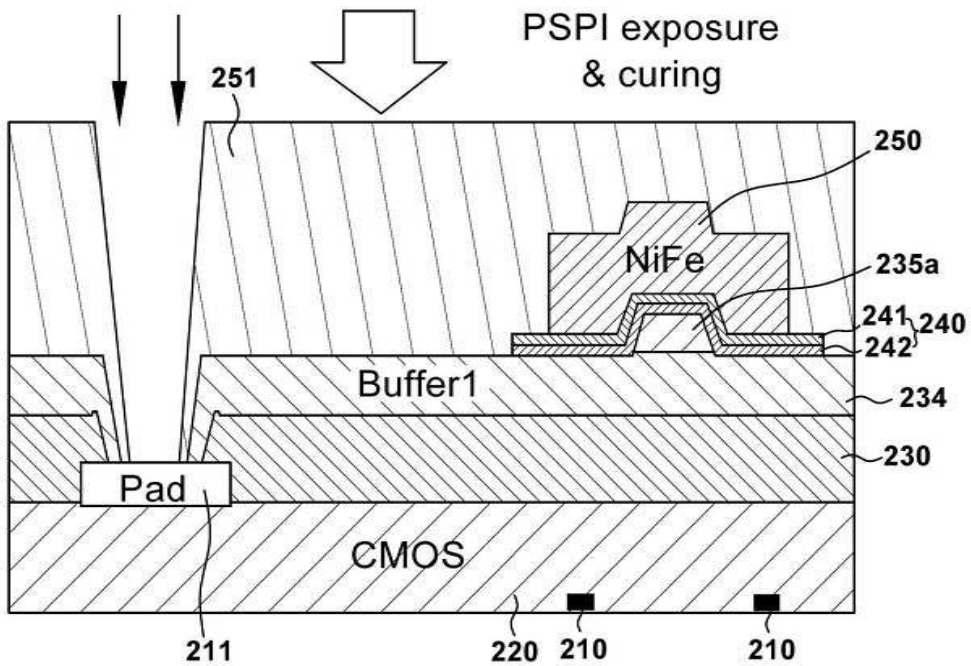
도면3n



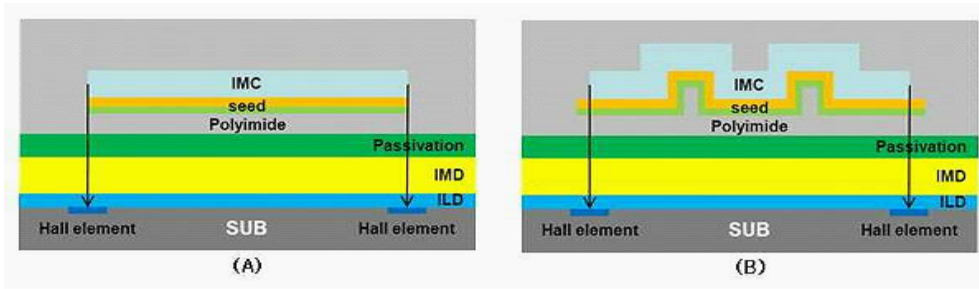
도면3o



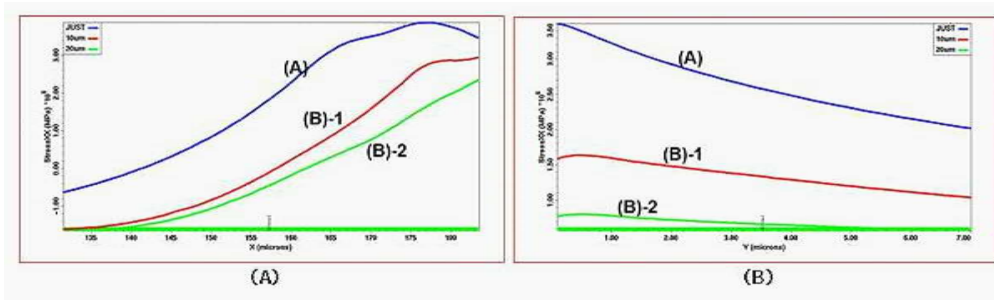
도면3p



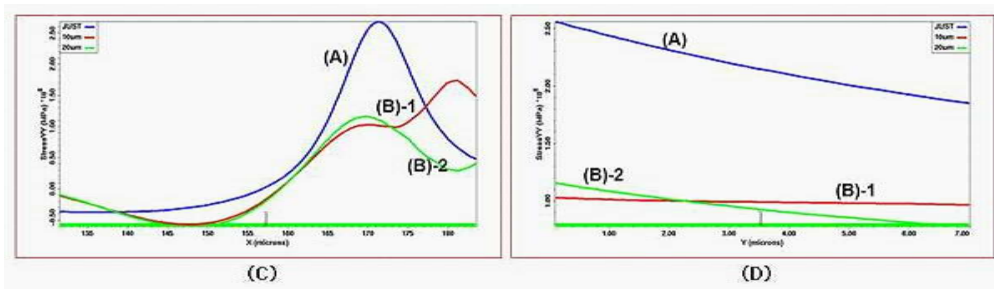
도면4



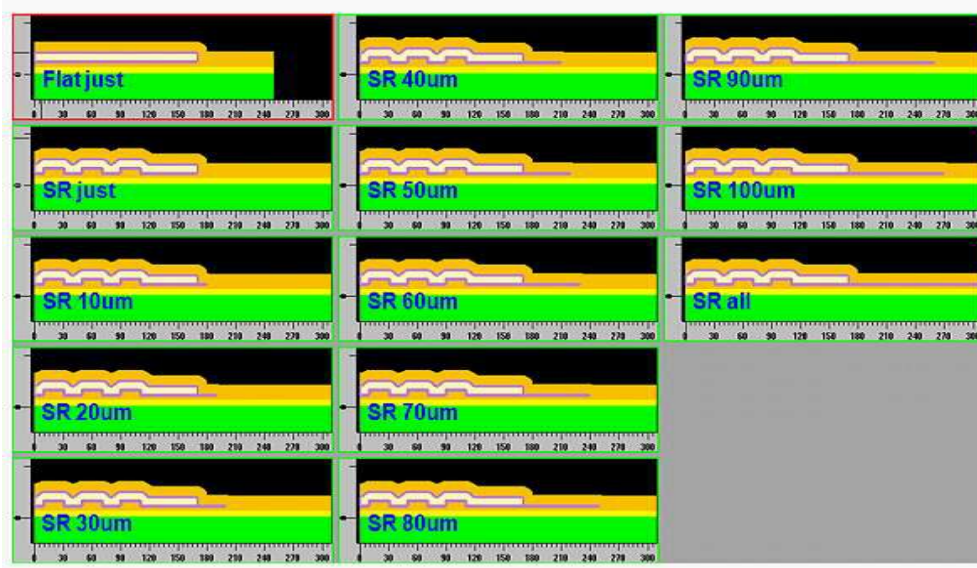
도면5a



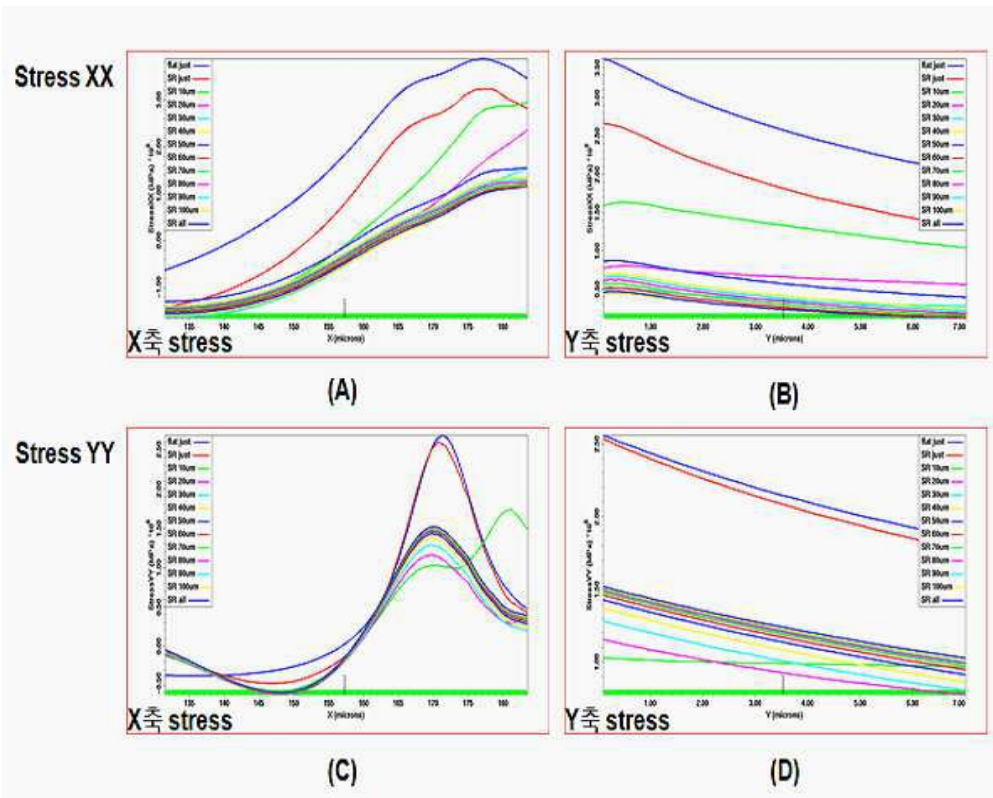
도면5b



도면6

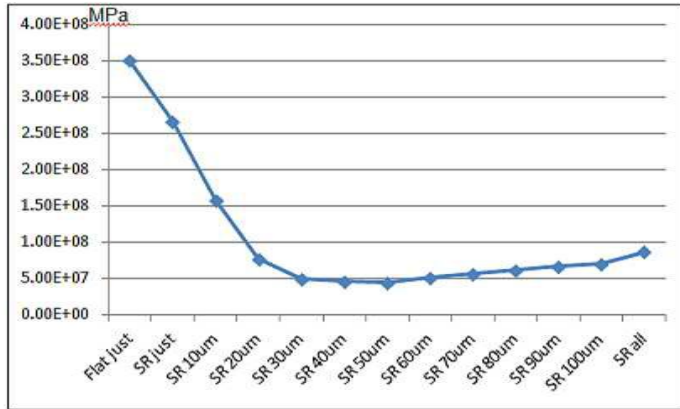


도면7



도면8

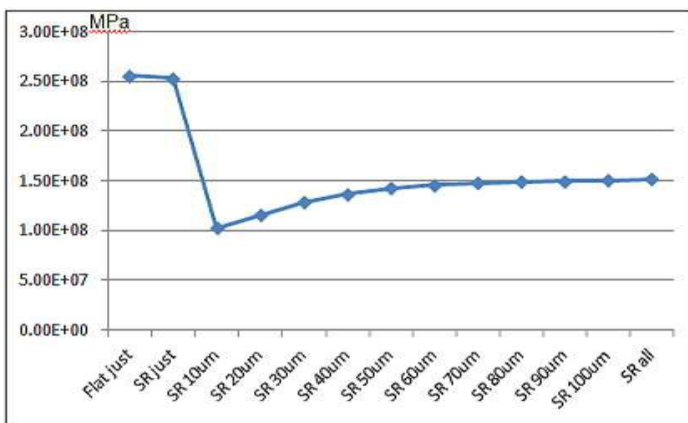
Stress XX



UBM	Stress(MPa)
Flat just	3.50E+08
SR just	2.66E+08
SR 10um	1.59E+08
SR 20um	7.70E+07
SR 30um	4.96E+07
SR 40um	4.63E+07
SR 50um	4.38E+07
SR 60um	5.14E+07
SR 70um	5.66E+07
SR 80um	6.17E+07
SR 90um	6.62E+07
SR 100um	7.00E+07
SR all	8.66E+07

도면9

Stress YY



UBM	Stress(MPa)
Flat just	2.56E+08
SR just	2.53E+08
SR 10um	1.03E+08
SR 20um	1.16E+08
SR 30um	1.28E+08
SR 40um	1.37E+08
SR 50um	1.43E+08
SR 60um	1.46E+08
SR 70um	1.48E+08
SR 80um	1.49E+08
SR 90um	1.50E+08
SR 100um	1.51E+08
SR all	1.52E+08