(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년11월21일
(11) 등록번호 10-1315087
(24) 등록일자 2013년09월30일

(51) 국제특허분류(Int. Cl.)
H04L 12/70 (2013.01)
(21) 출원번호 10-2008-7014645
(22) 출원일자(국제) 2006년12월08일
심사청구일자 2011년12월06일
(85) 번역문제출일자 2008년06월17일
(65) 공개번호 10-2008-0089349
(43) 공개일자 2008년10월06일
(86) 국제출원번호 PCT/IB2006/054683
(87) 국제공개번호 WO 2007/072272
국제공개일자 2007년06월28일
(30) 우선권주장
05112493.1 2005년12월20일
유럽특허청(EPO)(EP)
(56) 선행기술조사문헌
WO2005032034 A1
전체 청구항 수 : 총 11 항

(73) 특허권자
코닌클리케 필립스 일렉트로닉스 엔.브이.
네덜란드, 아인트호벤 5656 에이이, 하이 테크 캠퍼스 5
(72) 발명자
이에렌베르그, 오노
네덜란드, 아인트호벤 엔엘-5656 아아, 프로프. 홀스틀란 6
코펠라아르, 아리에, 지., 씨.
네덜란드, 아인트호벤 엔엘-5656 아아, 프로프. 홀스틀란 6
스투이벤울드, 마르만드
네덜란드, 아인트호벤 엔엘-5656 아아, 프로프. 홀스틀란 6
(74) 대리인
문경진

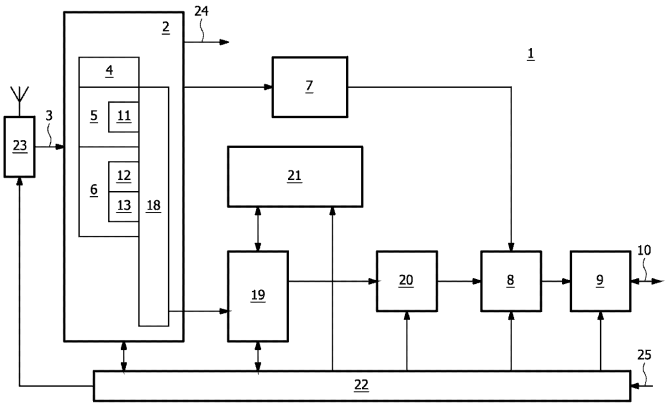
심사관 : 하은주

(54) 발명의 명칭 **MPE-FEC 프레임 메모리를 갖는 디바이스**

(57) 요 약

핸드헬드 단말기를 위한 디지털 비디오 방송 표준을 이용하는 전송 시스템에서, 버스트(burst)에서 데이터가 전송된다. 제한된 계산 시간을 인해, 하나 이상의 버스트의 버퍼링이 필요하다. 본 발명은 연속하는 버스트 지원을 위해 메모리 최적화를 제공한다. 이로서, 버스트를 수신하기 위한 디바이스(1)의 메모리 유닛(19)에 대한 주기 또는 비주기성 메모리 모델이 제공된다.

대 표 도



특허청구의 범위

청구항 1

통신 네트워크에서 버스트를 수신하기 위한 디바이스(1)로서,

버스트를 수신하기 위한 수신 유닛(23)과 메모리 유닛(19)을 포함하고, 수신 유닛(23)은 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터를 포함하는 제1 버스트를 수신할 수 있고, 제1 버스트의 멀티프로토콜 캡슐화 데이터의 일부분과 제1 버스트의 순방향 오류 정정 데이터의 일부분을 메모리 유닛(19)을 향해 간접적으로 전송할 수 있고, 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터를 포함하는 제2 버스트를 수신할 수 있으며, 제2 버스트의 멀티프로토콜 캡슐화 데이터의 일부분과 제2 버스트의 순방향 오류 정정 데이터의 일부분을 메모리 유닛(19)을 향해 간접적으로 전송할 수 있고,

메모리 유닛(19)은 수신 유닛(23)으로부터 메모리 유닛(19)으로 전송된 제1 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터를 저장할 수 있고, 제1 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터에 더하여 수신 유닛(23)에서 메모리 유닛(19)으로 전송된 제2 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 제1 부분을 저장할 수 있으며, 수신 유닛(23)에서 메모리 유닛(19)으로 전송된 제2 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 제2 부분을 저장하기 위해 제1 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 일부분을 겹쳐 쓸 수 있는, 통신 네트워크에서 버스트를 수신하기 위한 디바이스.

청구항 2

제 1항에 있어서,

메모리 유닛(19)은, 제2 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 제1 부분을 저장하기 위한 메모리 유닛(19)의 여분의 메모리(32) 양이 제1 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터를 프로세싱하기 위한 처리량에 기초하여 배치되는 것을 특징으로 하는, 통신 네트워크에서 버스트를 수신하기 위한 디바이스.

청구항 3

제 2항에 있어서,

메모리 유닛(19)에 저장된 제1 버스트의 멀티프로토콜 캡슐화 데이터에서 순방향 오류 정정을 실행할 수 있는 디코더 유닛(21)을 특징으로 하고, 제1 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터를 처리하기 위한 처리량은, 제1 버스트의 멀티프로토콜 캡슐화 데이터의 일부분에서 순방향 오류 정정을 실행하는데 필요한 디코더 유닛(21)의 순방향 오류 정정 프로세싱에 의해 결정되는, 통신 네트워크에서 버스트를 수신하기 위한 디바이스.

청구항 4

제 3항에 있어서,

제1 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터를 처리하기 위한 처리량은 제1 버스트의 멀티프로토콜 캡슐화 데이터에서 순방향 에러 정정을 실행한 이후에 제1 버스트의 멀티프로토콜 캡슐화 데이터를 출력하기 위해 출력 속도에 의해 또한 결정되는 것을

특징으로 하는, 통신 네트워크에서 버스트를 수신하기 위한 디바이스.

청구항 5

제 1항에 있어서,

메모리 유닛(19)은 제1 버스트의 순방향 오류 정정 데이터의 일부분을 제2 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 제2 부분과 겹쳐 쓸 수 있는 것을

특징으로 하는, 통신 네트워크에서 버스트를 수신하기 위한 디바이스.

청구항 6

제 5항에 있어서,

메모리 유닛(19)은 제1 버스트의 멀티프로토콜 캡슐화 데이터에서 검출된 에러의 양을 고려하여, 제1 버스트의 멀티프로토콜 캡슐화 데이터의 성공적인 순방향 에러 정정에 필요하지 않은 제1 버스트의 순방향 에러 정정 데이터의 부분을 겹쳐 쓸 수 있는 것을

특징으로 하는, 통신 네트워크에서 버스트를 수신하기 위한 디바이스.

청구항 7

제 1항 또는 제 5항 또는 제 6항 중 어느 한 항에 있어서,

메모리 유닛(19)은, 디코더 유닛(21)이 제1 버스트의 멀티프로토콜 캡슐화 데이터에서 순방향 오류 정정 프로세싱을 실행한 이후에, 제1 버스트의 순방향 오류 정정 데이터를 제2 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 제2 부분과 겹쳐 쓸 수 있는 것을

특징으로 하는, 통신 네트워크에서 버스트를 수신하기 위한 디바이스.

청구항 8

제 5항에 있어서,

메모리 유닛(19)은 제1 버스트의 멀티프로토콜 데이터의 일부분을 제2 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 제3 부분과 겹쳐 쓸 수 있는 것을

특징으로 하는, 통신 네트워크에서 버스트를 수신하기 위한 디바이스.

청구항 9

제 1항에 있어서,

메모리 유닛(19)은 제1 버스트의 멀티프로토콜 캡슐화 데이터의 일부분을 제2 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 제2 부분과 겹쳐 쓸 수 있는 것을

특징으로 하는, 통신 네트워크에서 버스트를 수신하기 위한 디바이스.

청구항 10

제 9항에 있어서,

메모리 유닛(19)은, 제1 버스트의 멀티프로토콜 데이터와 순방향 오류 정정 데이터의 일부분을 제2 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 제2 부분과 겹쳐 쓸 수 있는 것을

특징으로 하는, 통신 네트워크에서 버스트를 수신하기 위한 디바이스.

청구항 11

통신 네트워크에서 버스트를 수신하는 방법에 있어서,

- 수신 유닛(23)에 의해, 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터를 포함하는 제1 버스트를 수신하는 단계와,

- 메모리 유닛(19)에 의해, 제1 버스트의 멀티프로토콜 캡슐화 데이터의 일부분과 제1 버스트의 순방향 오류 정정 데이터의 일부분을 저장하는 단계와,

- 수신 유닛(23)에 의해, 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터를 포함하는 제2 버스트를 수신하는 단계와,

- 메모리 유닛(19)에 의해, 제1 버스트의 데이터에 더하여 제2 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 제1 부분을 저장하는 단계와,

- 메모리 유닛(19)에 의해, 제1 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 일부분을 제2 버

스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 제2 부분과 겹쳐 쓰는 단계를

포함하는, 통신 네트워크에서 버스트를 수신하는 방법.

명 세 서

기 술 분 야

[0001] 본 발명은 통신 네트워크에서 버스트(burst:한단위로 간주되는 일련의 신호<-정보 통신 용어 사전 정의 참조)를 수신하는 디바이스 및 방법에 관한 것이다. 더 자세하게, 본 발명은 디지털 지상 방송 네트워크를 통해 멀티미디어 서비스를 수신하기 위한 이동 디바이스 특히, 핸드헬드 단말기에 관한 것이다.

배 경 기 술

[0002] The European Broadcasting Union의 "Digital Video Broadcasting(DVB); Transmission System for Handheld Terminals(DVB-H)"라는 제목을 갖는 종래의 문헌, ETSI EN 302 304 V1.1.1(2004-11)은 디지털 지상 방송 네트워크를 통해 멀티미디어 서비스를 핸드헬드 단말기(DVB-H)에 전송하는 효과적인 방법을 제공하기 위해 디지털 비디오 방송 표준을 사용하는 전송 시스템을 설명한다. 이로서, 전체 DVB-H 시스템은 서비스 정보뿐만 아니라 물리 층 및 링크 층에서의 구성요소와 결합하여 한정된다. 상기 DVB-H에 대한 링크 층은 단말기의 평균 전력 소모를 줄이고 스무스하고(smooth) 심리스한(seamless) 주파수 핸드오버를 이네이블(enable)하도록 타임-슬라이싱과 이동 채널에서 노이즈 성능과 도플러 성능에 대한 반송파의 개선 및 또한, 임펄스 간섭에 대한 허용 한계를 개선하는데 있어서 멀티프로토콜 캡슐화 데이터를 위한 순방향 오류 정정(MPE-FEC:forward error correction for multiprotocol encapsulation data)을 이용한다.

[0003] DVB-H 수신기의 개념상의 구조는 타임-슬라이싱 모듈과 MPE-FEC 모듈을 포함한다. 상기 타임-슬라이싱 모듈의 목적은 스무스하고 심리스한 주파수 핸드오버를 실행하도록 이네이블하는 동안 수신기 전력 소모를 절약하는 것이다. 상기 MPE-FEC 모듈은 물리 층 전송 동안, 수신기로 하여금 특별히 어려운 수신 상황을 극복하도록 하는 보충하는 순방향 오류 정정을 제공한다.

[0004] 종래의 문헌인 GB 2 406 483 A는 멀티프로토콜 캡슐화를 이용하는 수신 디바이스에 인터넷 프로토콜 데이터그램을 전송하도록 사용되는 지상 디지털 비디오 방송 네트워크에서 버스트를 전송하는 방법을 설명한다. 이로서, 어플리케이션 데이터는 순방향 오류 정정 데이터를 위한 버스트와 다른 버스트로 전송된다. 더욱이, 전력을 절약하기 위해, 컨트롤러는 상기 수신기로 하여금 순방향 오류 정정 데이터를 들으려 하고, 순방향 오류 정정 데이터를 수신하도록 지시하지만, 어떤 오류도 어플리케이션 데이터 버스트에서 검출되지 않는다면, 오로지 어플리케이션 데이터만을 들으려하고, 상기 순방향 에러 정정 데이터 버스트를 스킵(skip)한다.

[0005] GB 2 406 483 A로부터 알려진 방법은, 멀티프로토콜 캡슐화 데이터가 전체적으로 에러가 없기는 힘들기 때문에 순방향 오류 정정 데이터의 수신이 대부분의 시간 때에 필요하다는 단점을 가지고 있다. 더욱이, 멀티프로토콜 캡슐화 데이터는 메모리 소모가 증가되도록 순방향 오류 정정 데이터가 수신될 때까지 저장되어야 한다.

발명의 상세한 설명

[0006] 본 발명의 목적은 향상된 수신 성능 특히, 감소된 메모리 소모로 통신 네트워크에서 버스트를 수신하기 위한 디바이스 및 방법을 제공하는 것이다.

[0007] 이러한 목적은 청구범위의 1항에서 한정되는 바와 같은 디바이스 및 11항에서 한정되는 바와 같은 방법에 의해 해결된다. 유익한 본 발명의 개발(development)은 종속항에서 언급된다.

[0008] 본 발명은 메모리 유닛에 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 일시적인 저장을 위해 필요한 메모리의 양이 감소되는 추가적인 이점을 갖는다. 예컨대, 상기 메모리 양은, 제1 버스트의 멀티프로토콜 캡슐화 데이터의 프로세싱이 마무리될 때까지, 여분의 메모리 양을 더한 버스트 크기에 의해 결정되어 다음의 버스트 데이터 일부를 저장한다. 구체적인 예로서, 여분의 메모리 양은 순방향 오류 정정에 대한 계산 시간이 제한된다는 사실에 의해 결정된다. 이러한 경우에, 멀티프로토콜 캡슐화와 순방향 오류 정정 데이터를 위한 메모리 양은

하나의 버스트 데이터에 대한 메모리 요구조건보다 더 클 것이지만, 두개의 버스트 데이터에 대한 메모리 요건보다는 작을 것이다. 결과적으로, 메모리의 양은 두개의 연속 버스트의 전체 데이터를 저장하려는 메모리 요구조건보다 작다.

[0009] 청구범위 2항에서 한정된 바와 같은 수단에 따르면, 제1 버스트 데이터 프로세싱은 제2 버스트 초기에 대한 시간과 여분의 메모리에 제2 버스트 데이터를 저장함으로써 획득되는 시간 동안 실행된다. 그러므로 제1 버스트 데이터를 프로세싱하는데 있어서의 처리량의 증가는 필요로 하는 여분의 메모리를 줄일 수 있어서 상기 메모리 유닛의 메모리를 더 줄인다.

[0010] 이로서, 청구범위 3항에 한정된 바와 같은 수단에 따르면, 메모리 유닛의 여분의 메모리는 적어도 순방향 오류 정정 프로세싱에 의해 결정된다. 더욱이, 정보읽기 동작에 대한 처리량은 청구범위 4항에서 한정된 바와 같은 수단에 의해 제한된 바와 같이, 고려될 수 있다.

[0011] 청구범위 5항에서 한정된 바와 같은 수단은 메모리 소모가 최적화된다는 이점을 갖는다. 예컨대, 우선, 상기 메모리 유닛은 제1 버스트의 순방향 에러 정정 데이터를 제2 버스트 데이터의 제2 부분으로 겹쳐 쓴다(overwrite). 그러므로 제1 버스트의 멀티프로토콜 캡슐화 데이터는 어플리케이션 엔진에 전송될 수 있지만, 제2 버스트의 새로운 데이터는 저장된다. 더욱이, 청구범위 6항에서 한정된 바와 같은 수단에 따르면, 제1 버스트의 멀티프로토콜 캡슐화 데이터의 순방향 오류 정정이 프로세싱되지만, 제2 버스트 데이터는 성공적인 정정에 필요하지 않은 제1 버스트의 순방향 오류 정정 데이터의 상기 부분과 겹쳐 쓴다. 이것은 메모리 소모가 더 줄어든다는 이점을 갖는다. 순방향 오류 정정이 마무리되는 경우, 제1 버스트의 순방향 오류 정정 데이터의 남아있는 부분은 청구범위 7항에서 한정된 바와 같은 수단에 의해 제안된 바와 같이, 다음의 버스트 데이터와 겹쳐 쓰여 질 수 있다. 그러므로 연속하는 버스트 수신을 위한 메모리 최적화가 달성된다.

[0012] 청구범위 8항에서 한정된 바와 같은 수단에 따르면, 제1 버스트의 순방향 오류 정정 데이터의 적어도 일부분과 겹쳐 쓴 이후에, 제2 버스트의 남아있는 데이터는 제1 버스트의 멀티프로토콜 캡슐화 데이터의 일부분과 겹쳐 쓸 수 있다.

[0013] 청구범위 9항과 10항에서 한정된 바와 같은 수단에 따르면, 메모리 유닛의 메모리의 주기성 버퍼 모델이 제공될 수 있다. 이것은 쉬운 메모리-어드레싱 방식의 이점을 갖는다.

[0014] 본 발명의 이러하고 다른 측면은 이후에 설명되는 실시예로부터 분명해지고 이를 참고하여 설명될 것이다.

[0015] 본 발명은 첨부된 도면을 참고하여 이루어진 본 발명의 바람직한 실시예의 다음의 설명으로부터 쉽게 이해될 것이다.

[0016] 도면에서 동일한 참조 번호는 동일한 부분을 지시한다.

실 시 예

[0021] 도 1은 통신 네트워크에서 버스트를 수신하기 위한 디바이스(1)의 링크 층에 대한 개략적인 블록도를 도시한다. 이 디바이스(1)는 디지털 지상 방송 네트워크를 통해 멀티미디어 서비스를 전송하는 방법을 제공하기 위해 디지털 비디오 방송 표준을 이용하는 전송 시스템에서 사용될 수 있다. 예컨대, 상기 디바이스(1)는 핸드헬드 단말기의 일부분 또는 이동 전화기 또는 또 다른 특히, 배터리로 전력 공급되는(battery powered) 장치가 될 수 있다. 그러나 본 발명의 디바이스(1) 및 방법은 또한, 다른 장비에 포함될 수 있거나 이에 의해 프로세싱될 수 있다.

[0022] 바람직한 실시예에 따른 상기 디바이스(1)는 디멀티플렉서(2)를 포함한다. 디멀티플렉서(2)는 예컨대, MPEG-2 전송 스트림 디멀티플렉서로서 배열되는데, 동화상(moving picture) 압축 표준 MPEG-2는 4 내지 6 Mbps의 스튜디오-품질 텔레비전과 멀티플 CD-품질 오디오 채널을 목표로 하고, 고선명 텔레비전(HDTV)을 최적으로 어드레싱하기 위해 또한 확장되었다. 그러나 특히 동화상 및 관련 오디오의 코딩을 위한 다른 코딩 표준은 상기 디멀티플렉서(2)에 의해 또한 제공될 수 있다. 디멀티플렉서(2)는 채널(3)을 통해 전송 스트림을 수신한다. 디멀티플렉서(2)는 기본 스트림의 전송 스트림 패킷을 선택하는 패킷 식별자(PID:packet identifier) 필터(4)를 포함한다. 이 패킷 식별자 필터(4)는 서비스 정보, 프로그램 특정 정보와 어플리케이션 정보의 필터링을 위한 서비스 정보(SI) 및 프로그램 특정 정보(PSI) 필터(5)와 역-캡슐화 필터(6)와 결합하여 사용된다. 선택된 SI/PSI 섹션은 이들의 대응하는 큐(queue)(7)에 저장되어 큐 매니저(8)에 의해 전송된다. 상기 선택된 서비스 정보는 일련

의 주변 인터페이스(SPI)(9)와 어플리케이션 엔진으로의 채널(10)에 전송되기 전에 여러 동작에 영향을 받는다.

[0023] 상기 서비스 정보 및 프로그램 특정 정보 필터(5)의 섹션 필터링과 역-캡슐화 필터(6)에 의한 역-캡슐화 필터링 둘 다는 전송 에러를 각각 검출하기 위해 주기성 리던던시 검사(CRC:cyclic redundancy check)(11.12)를 동반한다. 상기 역-캡슐화 필터링은 체크 섬 계산(13)을 또한 동반한다.

[0024] 메모리 유닛(19)으로의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 라우팅은 라우터(18)에 의해 제공된다.

[0025] 상기 디바이스(1)는 인터넷 프로토콜 필터(20)와 디코더 유닛(21)을 포함한다. 디코더 유닛(21)은 메모리 유닛(19)에 저장된 멀티프로토콜 캡슐화 데이터에서 순방향 오류 정정을 실행하도록 적응된다. 순방향 오류 정정 프로세싱 이후에, 상기 멀티프로토콜 캡슐화 데이터는 인터넷 프로토콜 필터(20)를 통해 큐 매니저(8)로 전송된다. 제어 및 전력 절약 유닛(22)은 디멀티플렉서(2), 메모리 유닛(19), 디코더 유닛(21), 인터넷 프로토콜 필터(20), 큐 매니저(8)와 SPI(9)과 연결된다. 또한, 상기 제어 및 전력 절약 유닛(22)은 수신 유닛(23)과 연결된다. 상기 수신 유닛(23)은 통신 네트워크를 통해 연속하는 버스트를 수신하고 채널(3)을 통해 전송 스트림을 출력한다. 상기 수신된 버스트 사이에, 수신 유닛(23)은 전력 절약을 위한 제어 및 전력 절약 유닛(22)에 의해 스위칭-오프된다. 또한, 디멀티플렉서(2), 메모리 유닛(19), 디코더 유닛(21), 인터넷 프로토콜 필터(20), 큐 매니저(8) 및 SPI(9)의 제어 및 전력 절감은 제어 및 전력 절감 유닛(22)에 의해 제공된다. 제어 및 전력 절감 유닛(22)은 인터칩 통신 채널(I2C)로부터 데이터를 또한 수신한다. 상기 디멀티플렉서(2)는 하나 이상의 출력부 예컨대, 지상 디지털 비디오 방송과 같은 다른 서비스를 위한 일부 또는 전체 전송 스트림을 위한 출력부(24)를 가질 수 있다.

[0026] 상기 인터넷 프로토콜 필터(20)는 멀티프로토콜 캡슐화 데이터로부터 데이터그램을 추출한다. 이로서, 데이터그램은 네트워크 층 데이터 프레임이다. 인터넷 프로토콜의 경우에, 데이터그램은 인터넷 프로토콜 데이터그램이다. 일반적으로, 데이터그램은 추가적인 정보 없이도 엔드 포인트로 라우팅될 수 있게 하는 완전한 어드레스 정보를 갖는 네트워크 계층 패킷이다. 수신 유닛(23)은 데이터를 포함하는 버스트를 수신한다. 이로서, 각각의 버스트는 순방향 오류 정정 데이터뿐만 아니라 멀티프로토콜 캡슐화 데이터를 포함할 수 있다. 이로서, 다른 버스트는 다른 채널을 통해 전송될 수 있다. 타이밍 오프셋 정보는 계속되는 버스트 사이에서 타이밍을 표시하기 위해 제공될 수 있다. 핸드헬드 단말기용 디지털 비디오 방송의 경우에, 이러한 타이밍 오프셋 정보는 "델타-티(delta-t)"로 알려진다. 수신된 데이터의 적어도 일부분은 디멀티플렉서(2)를 통해 메모리 유닛(19)으로 전송된다. 다음에서는, 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 저장 및 프로세싱이 도 2a, 2b 및 2c를 참고하여 더 상세하게 설명된다.

[0027] 도 2a는 메모리 유닛(19)의 메모리 구조를 예시한다. 행의 개수 k는 서비스에 의존하고 256, 512, 768 또는 1024개가 될 수 있다. 열의 개수는 메모리 유닛(19)에 일시적으로 저장될 버스트 크기와 버스트의 개수에 의존한다. 본 발명의 바람직한 실시예에 따른 디바이스(1)의 메모리 유닛(19)은 255+n개 열을 포함한다. 또한, 하나의 버스트에 포함된 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터의 메모리 소모가 255개 열에 대응하고, 이들 각각은 k개 행을 갖고, n은 255보다 작다는 사실이 가정된다. 그러므로 메모리 유닛(19)의 메모리 양은 하나보다 많은 버스트 데이터이지만 2개보다 적은 버스트 데이터를 저장하는데 충분하다. 예컨대, 메모리 유닛(19)의 메모리 양은 1.1 개의 버스트 데이터에 대응할 수 있다. 그러나 본 출원에 따르면, 메모리 유닛(19)의 메모리 양은 버스트의 개수에 또한 대응할 수 있고, 이 개수는 1보다 크고 사라지지 않는(non-vanishing) 분수 부분을 갖는다.

[0028] 수신 유닛(23)이 제1 버스트를 수신하는 경우, 제1 버스트의 멀티프로토콜 캡슐화 및 순방향 오류 정정 데이터는 메모리 유닛(19)에 전송된다. 이 멀티프로토콜 캡슐화 데이터의 메모리 소모는 255-M 개의 열이다. 제1 버스트의 메모리 캡슐화 데이터의 저장이 메모리 유닛(19)의 열(0)에서 시작된다고 가정한다. 그러므로 제1 버스트의 멀티프로토콜 캡슐화 데이터는 열 0 내지 254-M을 포함하는 메모리 영역(30)에 저장된다. 제1 버스트의 순방향 오류 정정 데이터는 그 다음 열 254-M+1 내지 254를 포함하는 메모리 영역(31)에 저장된다. 그러므로 제1 버스트 데이터는 열 0 내지 254에 저장된다.

[0029] 메모리 유닛(19)의 여분의 메모리는 열 0 내지 n-1이 되게 하는데, 이는 지금까지, 사용되지 않았고 버퍼 또는 여분의 메모리를 나타낸다. 그러나 이전의 버스트 데이터가 상기 여분의 메모리 영역(32)에 보통 할당된다는 점을 주의해야 한다.

[0030] 도 2a 및 2b를 참고하여, 주기성 메모리 관리가 다음에서 설명된다. 수신 유닛(23)이 제2 버스트를 수신하는 경

우, 제2 버스트 데이터의 제1 부분은 여분의 메모리 영역(32) 즉, 여분의 메모리 영역(32)의 열 0 내지 n-1에 저장된다. 여분의 메모리 영역(32)의 열의 개수 n은 제1 버스트 데이터를 처리하기 위한 처리량과 일치하여 선택된다. 이러한 프로세싱은 제1 버스트가 수신된 이후에 시작될 수 있다. 이러한 프로세싱은 어플리케이션 엔진 쪽으로 제1 버스트의 멀티프로토콜 캡슐화 데이터의 전송과 순방향 오류 정정 프로세싱을 포함할 수 있다. 컴퓨터 시간과 전력 소모의 제한으로 인해, 이러한 프로세싱은 제2 버스트가 수신되고 나서야 비소로 마무리되었다. 여분의 메모리 영역(32)은 시간의 특정 이득을 초래한다. 그러므로 상기 프로세싱은 메모리 오버플로우(overflow)가 발생되기 전에 마무리된다. 그 다음, 디코더 유닛(21)은 메모리 영역(30, 31)을 릴리스한다. 도 2b에서 도시된 바와 같이, 제2 버스트 데이터의 제2 부분은 그 다음 메모리 영역(33)의 열 n 내지 254에 저장된다. 제2 버스트의 수신 이후에, 제2 버스트의 멀티프로토콜 캡슐화와 순방향 에러 정정 데이터가 메모리 영역(32, 33)에 저장된다. 남아있는 메모리 영역(34)은 여기서, 다음 버스트의 일부분을 저장하기 위한 여분의 메모리 영역(34)으로 간주된다. 한편, 디코더 유닛(21)은 메모리 영역(32, 33)에 저장된 데이터를 프로세싱한다.

[0031] 도 2a 및 2c를 참고하여, 비-주기성 메모리 관리가 다음에서 설명된다. 제1 버스트의 수신 이후에, 열 0 내지 254는 일시적인 저장을 위해 할당된다. 여분의 메모리 영역(32)은 열 0 내지 n-1에 제2 버스트의 제1 부분을 저장하기 위해 제공된다. 그 동안, 디코더 유닛(21)은 열 254-M+1 내지 254에 저장된 순방향 오류 정정 데이터의 적어도 일부분에 기초하여 열 0 내지 254-M에 저장된 멀티프로토콜 캡슐화 데이터에서 순방향 오류 정정 프로세싱을 실행한다.

[0032] 제1 상황에서, 순방향 오류 정정 프로세싱은 메모리 유닛(19)의 메모리의 열(n-1)이 할당될 때까지 마무리된다. 그러므로 전체 메모리 영역(31)이 릴리스될 수 있다. 그러므로 메모리 영역(31)의 M 개의 모든 행은 제2 버스트 데이터의 제2 부분에 의해 할당될 수 있다. 이것은 메모리 영역(35)이 할당되고, 제2 버스트 데이터의 제2 부분이 메모리 영역(35)의 열 n 내지 n+m-1에 저장되고, m=M인 조건이 메모리 영역(31)에 저장된 모든 순방향 오류 정정 데이터가 제2 버스트 데이터의 제2 부분과 겹쳐 쓰여 진다는 사실에 대응하는 것을 의미한다. 이러한 조건은 메모리 영역(35)이 메모리 영역(31)과 동일하다는 것을 의미한다.

[0033] 제2 상황에서, 메모리 영역(31)의 일부분만이 순방향 오류 정정 프로세싱이 마무리되지 않은 사실 또는 약간의 다른 이유로 인해 릴리스된다. 이러한 상황에서, 제2 버스트 데이터의 제2 부분은 열 n 내지 n+m-1을 이용하는 메모리 영역(35)에 저장된다. 지금부터, 상기 메모리 영역(35)이 오로지 메모리 영역(31)의 일부분이기 때문에 m이 M보다 작다는 조건이 적용된다. 메모리(30)에 저장된 제1 버스트의 멀티프로토콜 캡슐화 데이터의 프로세싱 및 전송은 메모리 영역(35)의 열(n+m-1)이 할당될 때까지 마무리된다. 그러므로 제2 버스트 데이터의 제3 부분은 메모리 영역(36)에 저장된다. 결과적으로, 열 0 내지 n-1을 갖는 제2 버스트 데이터의 제1 부분은 메모리 영역(32)에 저장되고, 열 n 내지 n+m-1을 갖는 제2 버스트 데이터의 제2 부분은 메모리 영역(35)에 저장되고, 열 n+m 내지 255를 갖는 제2 버스트 데이터의 제3 부분은 메모리 영역(36)에 저장된다. 또한, 메모리 영역(37)은 비어있고(free), 지금부터 여분의 메모리 영역(37) 또는 버퍼 메모리 영역(37)으로 간주된다. 이 여분의 메모리 영역(37)의 크기는 도 2a에서 도시된 바와 같이, 여분의 메모리 영역(32)의 크기와 같다.

[0034] 다수의 버스트를 저장하는 경우, m의 일정한 또는 심지어 동적인 선택이 다수의 불연속적인 메모리 영역 30 내지 37을 피하기 위해 사용될 수 있음을 주의해야 한다.

[0035] 또한, M 개의 열로 나타낸 메모리 양이 버스트의 순방향 오류 정정 데이터를 저장하기 위한 메모리 요구조건과 같도록 하기위해 M이 설정된다는 것을 주의해야 한다. 상기 값 M은 다른 서비스가 수신되는 경우 특히, 변경될 수 있다.

[0036] 본 발명의 예시적인 실시예가 개시되었더라도, 본 발명의 정신과 범위에서 벗어나지 않고 본 발명의 이점 중 일부를 달성하는 다양한 변경과 수정이 실행될 수 있다는 점이 당업자에게 분명해 질 것이다. 발명의 개념으로의 이러한 수정은 참조 기호가 본 발명의 범위를 제한하는 것으로 해석되어서는 안 되는 첨부된 청구범위에 의해 보호되도록 의도된다. 또한, 설명과 첨부된 청구범위에서, "포함하는"의 의미는 다른 구성요소 또는 단계를 배제하는 것으로 이해되어서는 안 된다. 또한, 단수형태로 기재된 구성요소는 복수요소를 배제하지 않고, 단일 프로세서 또는 다른 유닛은 청구범위에서 인용되는 여러 수단의 기능을 실행할 수 있다.

산업상 이용 가능성

[0037] 상술한 바와 같이, 본 발명은 통신 네트워크에서 버스트를 수신하는 디바이스 및 방법에 이용가능 하며, 더 자세하게, 본 발명은 디지털 지상 방송 네트워크를 통해 멀티미디어 서비스를 수신하기 위한 이동 디바이스 특히,

핸드헬드 단말기에 이용가능 하다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 바람직한 실시예에 따라 버스트를 수신하기 위한 디바이스의 블록도를 도시한 도면.

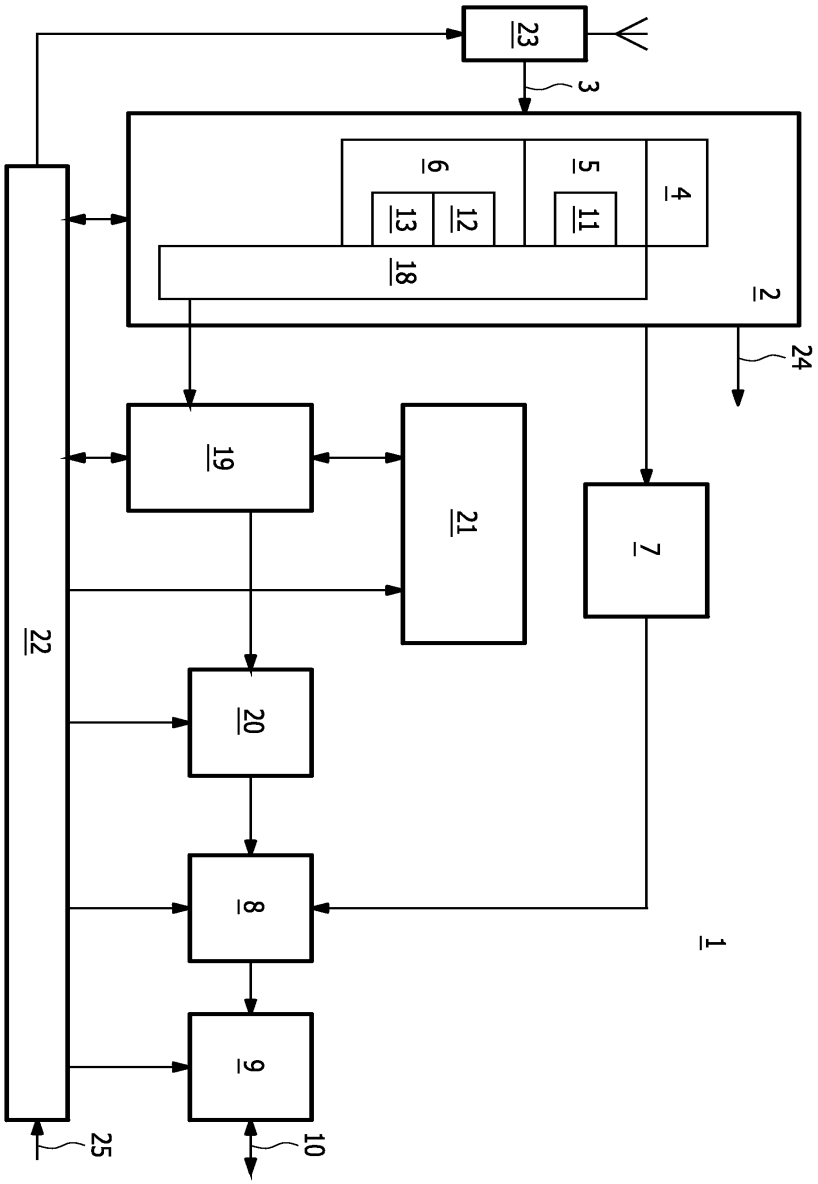
[0018] 도 2a는 본 발명의 바람직한 실시예에 따라 도 1에서 도시된 바와 같이, 버스트를 수신하기 위한 디바이스의 프레임 메모리를 예시한 도면.

[0019] 도 2b는 연속하는 버스트를 수신하는 경우, 주기성 메모리 모델에 따른 메모리 할당을 예시한 도면.

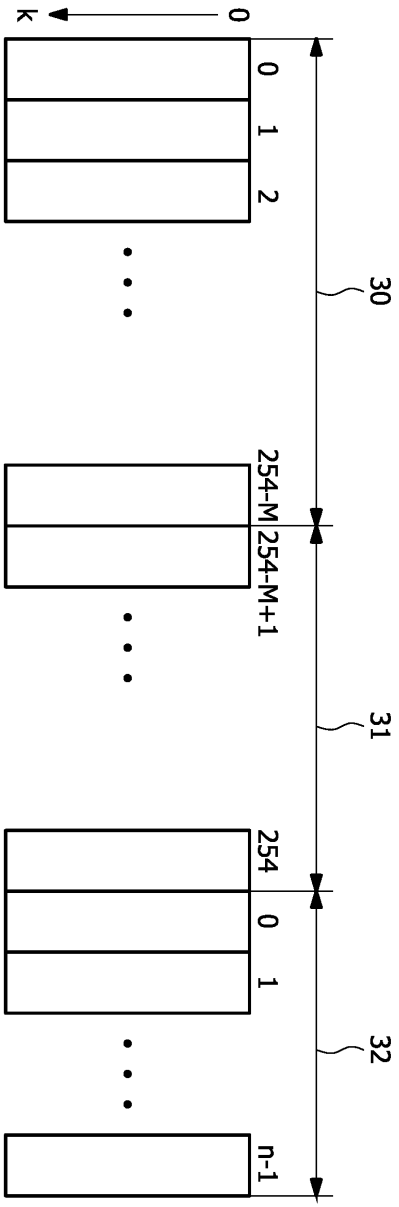
[0020] 도 2c는 연속하는 버스트를 수신하는 경우, 비-주기성 메모리 모델에 따른 메모리 할당을 예시하는 도면.

도면

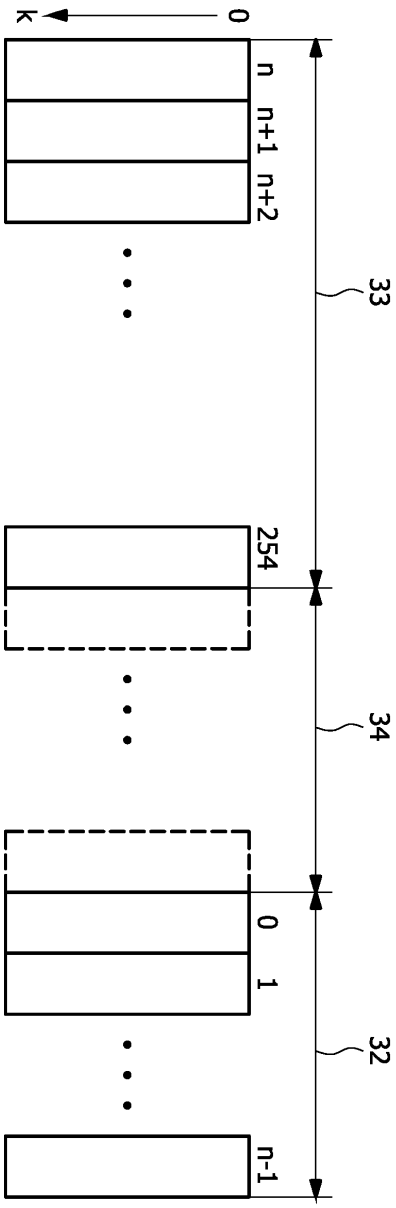
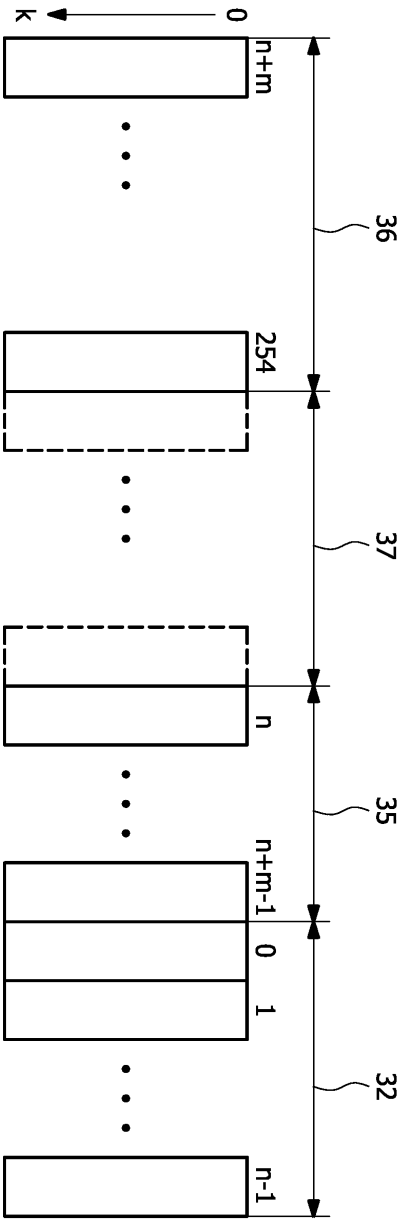
도면1



도면2a



도면2b



도면2c