



(12) 发明专利申请

(10) 申请公布号 CN 101807893 A

(43) 申请公布日 2010.08.18

(21) 申请号 201010146364.2

(22) 申请日 2010.04.14

(71) 申请人 天津大学

地址 300072 天津市南开区卫津路 72 号

(72) 发明人 高静 涂明强

(74) 专利代理机构 天津市北洋有限责任专利代

理事务所 12201

代理人 温国林

(51) Int. Cl.

H03F 3/45 (2006.01)

H03F 1/34 (2006.01)

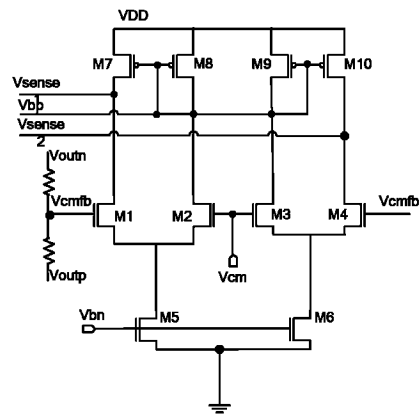
权利要求书 1 页 说明书 4 页 附图 3 页

(54) 发明名称

大带宽连续时间共模反馈电路的设计方法及其电路

(57) 摘要

一种带宽连续时间共模反馈电路的设计方法及其电路,方法:设计出理想共模信号;通过共模检测电路,检测运放输出信号的共模值;将检测到的运放输出信号的共模值与理想共模信号进行比较;将误差信号通过共模反馈电路放大后,输出 2 路共模反馈控制信号反馈至运放偏置电路偏置管的漏极,使整个共模反馈电路形成一个单级放大器保证共模反馈电路有足够的相位裕度;根据共模反馈的负反馈作用,运放的输出共模点最终稳定在理想的共模值上。本发明克服了传统连续时间共模反馈电路为多级放大器,共模反馈电路稳定性差的确定,通过调整共模反馈的反馈点,使共模反馈电路为一级共源共栅放大器,共模反馈电路具有良好的稳定性,适用于大带宽超高速全差分模拟电路。



1. 一种大带宽连续时间共模反馈电路的设计方法,其特征在于,包括有如下步骤:

1) 设计出理想共模信号 ( $V_{cm}$ );

2) 通过共模检测电路,检测运放输出信号的共模值 ( $V_{cmfb}$ );

3) 将检测到的运放输出信号的共模值 ( $V_{cmfb}$ ) 与理想共模信号 ( $V_{cm}$ ) 进行比较;

4) 将误差信号 ( $V_{cmfb}-V_{cm}$ ) 通过共模反馈电路放大后,输出 2 路共模反馈控制信号 ( $V_{sense1}$ 、 $V_{sense2}$ ) 反馈至运放偏置电路偏置管的漏极,使整个共模反馈电路形成一个单级放大器保证共模反馈电路有足够的相位裕度;

5) 根据共模反馈的负反馈作用,运放的输出共模点最终稳定在理想的共模值 ( $V_{cm}$ ) 上。

2. 一种采用权利要求 1 所述的大带宽连续时间共模反馈电路的设计方法设计的大带宽连续时间共模反馈电路,包括有第一至第十偏置管 (M1-M10),其特征在于:所述的第七和第八偏置管 (M7、M8) 的栅极、第八偏置管 (M8) 的漏极、第九和第十偏置管 (M9、M10) 的栅极、第九偏置管 (M9) 的漏极、以及第二和第三偏置管 (M2、M3) 的漏极均至  $V_{bp}$  构成共模反馈电路的偏置电平;第七偏置管 (M7) 和第十偏置管 (M10) 的漏极以及第一偏置管 (M1) 和第四偏置管 (M4) 的漏极均至  $V_{sense}$ ,构成共模反馈电路输出的反馈信号;第一偏置管 (M1) 和第四偏置管 (M4) 的栅极均至  $V_{cmfb}$ ,构成输出电压  $V_{outn}$  和  $V_{outp}$  的中值电平;第二和第三偏置管 (M2、M3) 的栅极均至  $V_{cm}$  构成理想共模电平值;第五和第六偏置管 (M5、M6) 的栅极均至  $V_{bn}$  构成偏置电平;第五和第六偏置管 (M5、M6) 的源极接地,第五偏置管 (M5) 的漏极接第一和第二偏置管 (M1、M2) 的源极;第六偏置管 (M6) 的漏极接第三和第四偏置管 (M3、M4) 的源极。

## 大带宽连续时间共模反馈电路的设计方法及其电路

### 技术领域

[0001] 本发明涉及一种共模反馈电路。特别是涉及一种应用于全差分运算放大器,以满足运算放大器高带宽及稳定性要求的具有有第一至第十偏置管的大带宽连续时间共模反馈电路的设计方法及其电路。

### 背景技术

[0002] 全差分电路由于具有高输出摆幅和对电源等共模噪声的抑制而成为常用电路形式,全差分电路设计的关键和难点是共模反馈电路的设计,而共模反馈电路是全差分运算放大器中的必需部分,在高增益放大器中,输出共模电平对器件的特性和失配相当敏感,而且不能通过差动反馈来达到稳定。因此,必须增加共模反馈网络来检测二个输出端的共模电平。共模反馈电路一般分为两个部分:共模检测电路和比较放大器电路。基本原理是通过共模检测电路检测出输出共模电压,然后输入比较放大器电路和预先指定的输出共模参考电压相比较,将它们的差值放大并返回到原电路对输出共模电压的偏移进行校正。如果缺乏好的共模反馈电路,一方面会造成输出共模电压波动,并会通过电路的不对称性而转化为差分输出,破坏差分输出信号;另一方面,输出共模偏离预定值会导致差分输出摆幅受限,进而造成削顶或削底失真,此时检测出的共模值偏离实际输出错误的共模值,进而返回错误的控制电压进一步造成共模电压偏离正常值,严重影响电路性能。

[0003] 共模反馈电路通常可以分为连续时间共模反馈电路和开关电容共模反馈电路,其中:

[0004] 1、开关电容共模反馈电路:

[0005] 开关电容共模反馈电路对输出共模电压的反馈控制是离散的,是在每次电荷转移的半个时钟周期中完成的,校准也是在不断重复的半时钟周期内完成的,如图 1 所示的开关电容共模反馈电路,一直沿用至今。

[0006] 图 1 所示的开关电容共模反馈电路工作过程如下:在 Ph2 相,电路处于积分相,开关 S2+,S2-,S4 闭合,S1+,S1-,S3 打开,共模反馈采样电容 C3 和 C4 将参考电压和偏置电压 ( $V_{ref}-V_{bias}$ ) 决定的电荷保存起来,输出电压取样电容 C1、C2 分别连接在运放的正负输出端和共模反馈控制端,其上的电压将运放输出共模值维持在指定值附近;在 Ph1 相,电路进行采样保持,共模反馈电路中开关 S1+,S1-,S3 闭合,S2+,S2-,S4 断开,电容 C3、C4 和 C1、C2 进行电荷分配,以完成一次输出共模的矫正。理想情况下,通过无数次的电荷转换过程可以使 ( $V_{cm}-V_{sense}$ ) 稳定在 ( $V_{ref}-V_{bias}$ ) (其中  $V_{cm}$  为输出共模电压 ( $V_{outp}-V_{outn}$ )/2,  $V_{sense}$  为连接到运放中的电流源栅极的共模反馈控制电压,  $V_{ref}$  为期望输出共模参考电压,  $V_{bias}$  为期望的共模反馈控制参考电压)。

[0007] 开关电容共模反馈电路已经成功应用于数据采集系统中,尤其是在全差分开关电容电路中。开关电容共模反馈电路因为会引入时钟耦合和离散工作状态使差分输出信号出现毛刺而不适合用于连续时间电路中。

[0008] 2、连续时间共模反馈电路

[0009] 连续时间共模反馈电路主要应用于连续时间电路中,连续时间共模反馈电路对输出共模电压偏移的校准是连续进行的。如图 2 所示,电路工作过程如下:通过电阻 R1、R1 检测运放的输出共模电平(也可以用其他方法例如利用深线性区工作的 MOS 管进行运放共模电平检测),然后将检测到的电压值  $V_{cmfb}$  与共模电平  $V_{cm}$  接到误差放大器上,将误差放大并返回作为运放中电流源栅极的控制信号。通常,误差放大器为一级共源放大结构,这样共模反馈回路至少又增加了一级共源放大,对于大带宽的应用要求,共模反馈回路很难满足足够相位裕度的应用要求。

[0010] 如图 3 所示,传统的连续时间共模反馈中,共模反馈的反馈点接在运放中偏置管的栅极,带传统共模反馈电路的全差分运算放大器,电路如图 4 所示,这样的话,从输入端  $V_{cmfb}$  和  $V_{cm}$  到运放输出端  $V_{outn}$  和  $V_{outp}$ ,相当于是在共模反馈共源放大器的基础上增加了一级折叠共源共栅放大器和一级共源放大,对于大带宽运放而言,共模反馈电路的相位裕度将很难满足。

[0011] 通过将反馈点接到运放中偏置管的漏极,使共模反馈电路实际为一级共源共栅结构,极大地增大了共模反馈电路的稳定性。

## 发明内容

[0012] 本发明所要解决的技术问题是,提供一种使共模反馈电路在稳定运放共模点的同时,保证共模反馈回路的稳定性,通过改变共模反馈电路反馈点的位置,使共模反馈电路为一级的共源共栅结构,使其不需相位补偿、且具有较大的相位裕度,保证其环路稳定性的大带宽连续时间共模反馈电路的设计方法及其电路。

[0013] 本发明所采用的技术方案是:一种大带宽连续时间共模反馈电路的设计方法,包括有如下步骤:

[0014] 1) 设计出理想共模信号;

[0015] 2) 通过共模检测电路,检测运放输出信号的共模值;

[0016] 3) 将检测到的运放输出信号的共模值与理想共模信号进行比较;

[0017] 4) 将误差信号通过共模反馈电路放大后,输出 2 路共模反馈控制信号反馈至运放偏置电路偏置管的漏极,使整个共模反馈电路形成一个单级放大器保证共模反馈电路有足够的相位裕度;

[0018] 5) 根据共模反馈的负反馈作用,运放的输出共模点最终稳定在理想的共模值上。

[0019] 一种采用大带宽连续时间共模反馈电路的设计方法设计的大带宽连续时间共模反馈电路,包括有第一至第十偏置管,所述的第七和第八偏置管的栅极、第八偏置管的漏极、第九和第十偏置管的栅极、第九偏置管的漏极、以及第二和第三偏置管的漏极均至  $V_{bp}$  构成共模反馈电路的偏置电平;第七偏置管和第十偏置管的漏极以及第一偏置管和第四偏置管的漏极均至  $V_{sense}$ ,构成共模反馈电路输出的反馈信号;第一偏置管和第四偏置管的栅极均至  $V_{cmfb}$ ,构成输出电压  $V_{outn}$  和  $V_{outp}$  的中值电平;第二和第三偏置管的栅极均至  $V_{cm}$  构成理想共模电平值;第五和第六偏置管的栅极均至  $V_{bn}$  构成偏置电平;第五和第六偏置管的源极接地,第五偏置管的漏极接第一和第二偏置管的源极;第六偏置管的漏极接第三和第四偏置管的源极。

[0020] 本发明的大带宽连续时间共模反馈电路的设计方法及其电路,克服了传统连续时

间共模反馈电路为多级放大器,共模反馈电路稳定性差的确定,通过调整共模反馈的反馈点,使共模反馈电路为一级共源共栅放大器,共模反馈电路具有良好的稳定性,适用于大带宽超高速全差分模拟电路。

### 附图说明

- [0021] 图 1 是现有技术的开关电容共模反馈电路；  
 [0022] 图 2 是现有技术的连续时间共模反馈电路；  
 [0023] 图 3 是传统的连续时间共模反馈电路；  
 [0024] 图 4 是带传统共模反馈电路的全差分运算放大器；  
 [0025] 图 5 是本发明的共模反馈电路结构；  
 [0026] 图 6 是带本发明的共模反馈的全差分运算放大器。

### 具体实施方式

[0027] 下面结合实施例和附图对本发明的大带宽连续时间共模反馈电路的设计方法及其电路做出详细说明。

[0028] 本发明的大带宽连续时间共模反馈电路的设计方法,包括有如下步骤:

- [0029] 1) 设计出理想共模信号 ( $V_{cm}$ )；  
 [0030] 2) 通过共模检测电路,检测运放输出信号的共模值 ( $V_{cmfb}$ )；  
 [0031] 3) 将检测到的运放输出信号的共模值 ( $V_{cmfb}$ ) 与理想共模信号 ( $V_{cm}$ ) 进行比较；  
 [0032] 4) 将误差信号 ( $V_{cmfb}-V_{cm}$ ) 通过共模反馈电路放大后,输出 2 路共模反馈控制信号 ( $V_{sense1}$ 、 $V_{sense2}$ ) 反馈至运放偏置电路偏置管的漏极,使整个共模反馈电路形成一个单级放大器保证共模反馈电路有足够的相位裕度；  
 [0033] 5) 根据共模反馈的负反馈作用,运放的输出共模点最终稳定在理想的共模值 ( $V_{cm}$ ) 上。

[0034] 如图 5 所示,本发明的大带宽连续时间共模反馈电路,包括有第一至第十偏置管 M1-M10,所述的第七和第八偏置管 M7、M8 的栅极、第八偏置管 M8 的漏极、第九和第十偏置管 M9、M10 的栅极、第九偏置管 M9 的漏极、以及第二和第三偏置管 M2、M3 的漏极均至  $V_{bp}$  构成共模反馈电路的偏置电平;第七偏置管 M7 和第十偏置管 M10 的漏极以及第一偏置管 M1 和第四偏置管 M4 的漏极均至  $V_{sense}$ ,构成共模反馈电路输出的反馈信号;第一偏置管 M1 和第四偏置管 M4 的栅极均至  $V_{cmfb}$ ,构成输出电压  $V_{outn}$  和  $V_{outp}$  的中值电平;第二和第三偏置管 M2、M3 的栅极均至  $V_{cm}$  构成理想共模电平值;第五和第六偏置管 M5、M6 的栅极均至  $V_{bn}$  构成偏置电平;第五和第六偏置管 M5、M6 的源极接地,第五偏置管 M5 的漏极接第一和第二偏置管 M1、M2 的源极;第六偏置管 M6 的漏极接第三和第四偏置管 M3、M4 的源极。

[0035] 图 6 所示是采用本发明的大带宽连续时间共模反馈电路的全差分运算放大器,是本发明的最佳实施方式。其中,  $V_{bp}$ 、 $V_{bn}$  为偏置电平,  $V_{sense}$  为共模反馈电路输出的反馈信号,偏置管 M1 管和偏置管 M4 管的栅极接  $V_{cmfb}$ ,为输出电压  $V_{outn}$  和  $V_{outp}$  的中值电平,

$$V_{cmfb} = \frac{V_{outn} + V_{outp}}{2}, V_{cm} \text{ 为共模电平值,当输出电压的中值电压偏离共模电平 } V_{cm} \text{ 时,若 } V_{cmfb}$$

$> V_{cm}$ ,流过偏置管 M1 和偏置管 M4 的电流增大,(因为偏置管 M7、M8、M9、M10 以及偏置管

M5、M6 是有偏置电压  $V_{bp}$  固定偏置, 因此流过偏置管 M7、M8、M9、M10 以及偏置管 M5、M6 的电流不变), 因此运放中 Mp1 和 Mp2 管中的电流会有一部分流入共模反馈部分的偏置管 M1 和偏置管 M4 管中, 从而导致运放部分输出电平  $V_{outn}$  和  $V_{outp}$  降低, 反之亦然。对于共模反馈通路而言, 误差放大器为一级共源放大器, 从输入端  $V_{cmfb}$  和  $V_{cm}$  到运放输出端  $V_{outn}$  和  $V_{outp}$ , 相当于是一级折叠共源共栅放大器, 该回路不需补偿且具有较大的相位裕度。

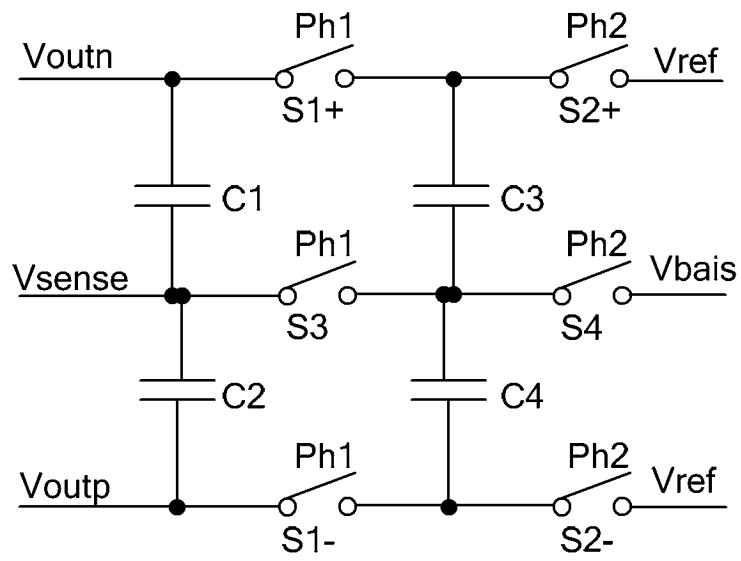


图 1

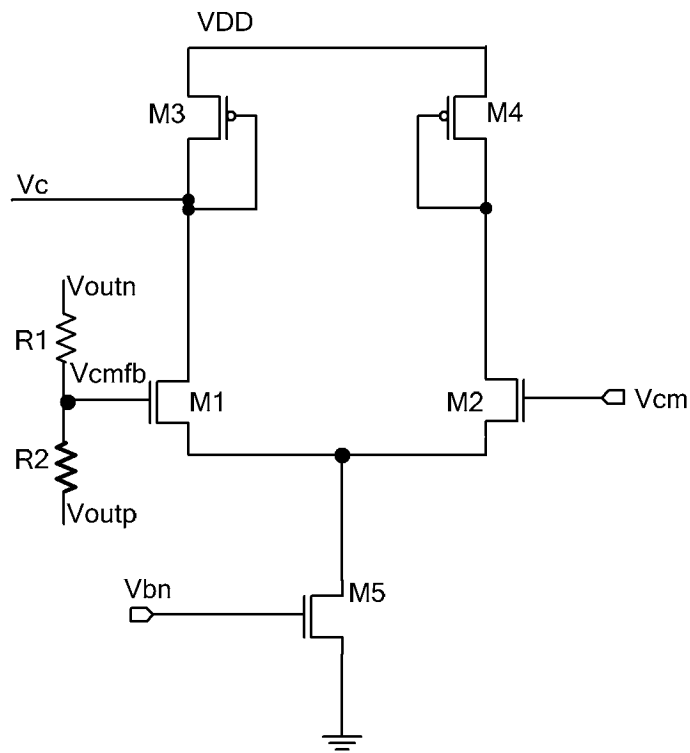


图 2

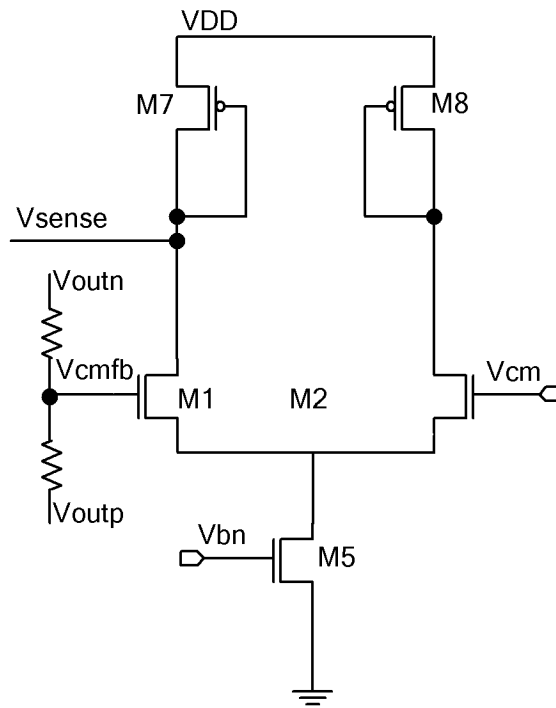


图 3

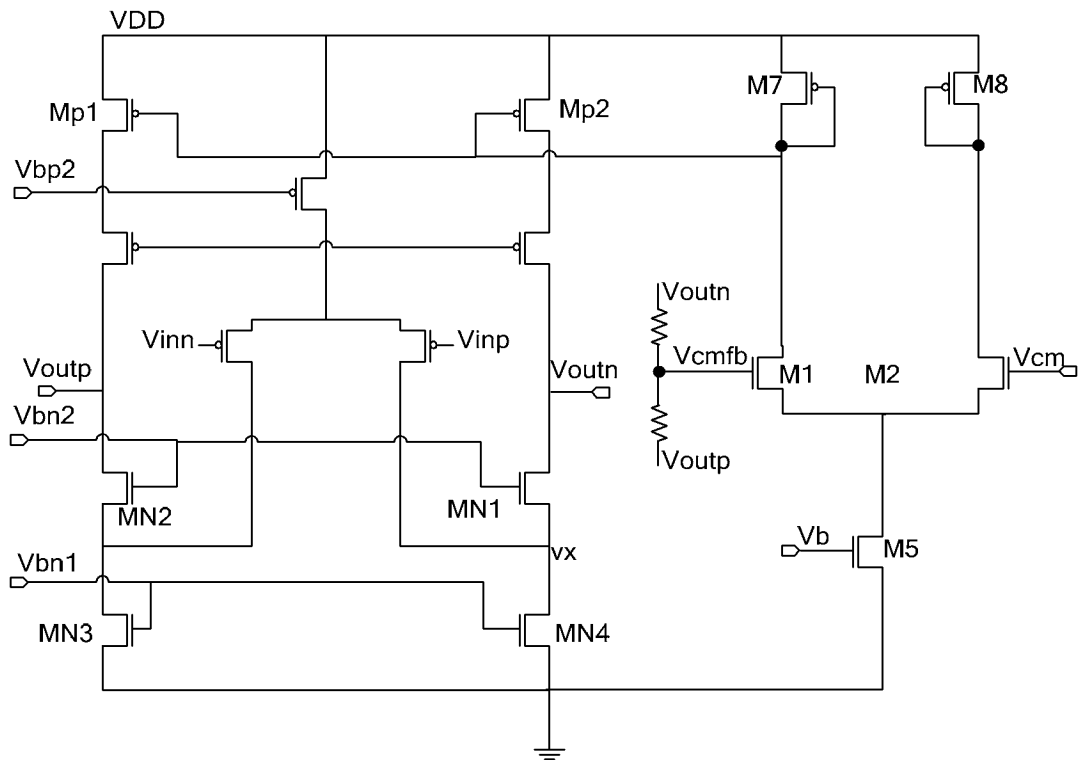


图 4



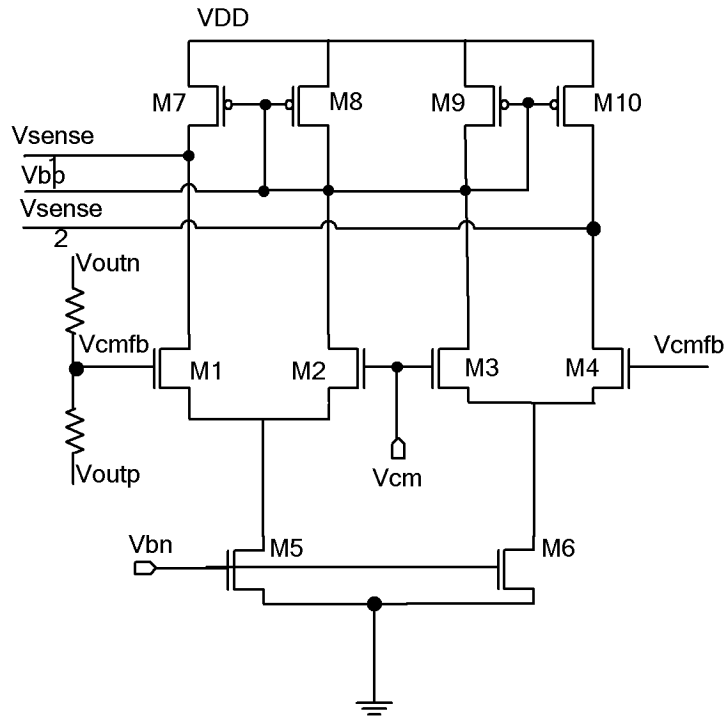


图 5

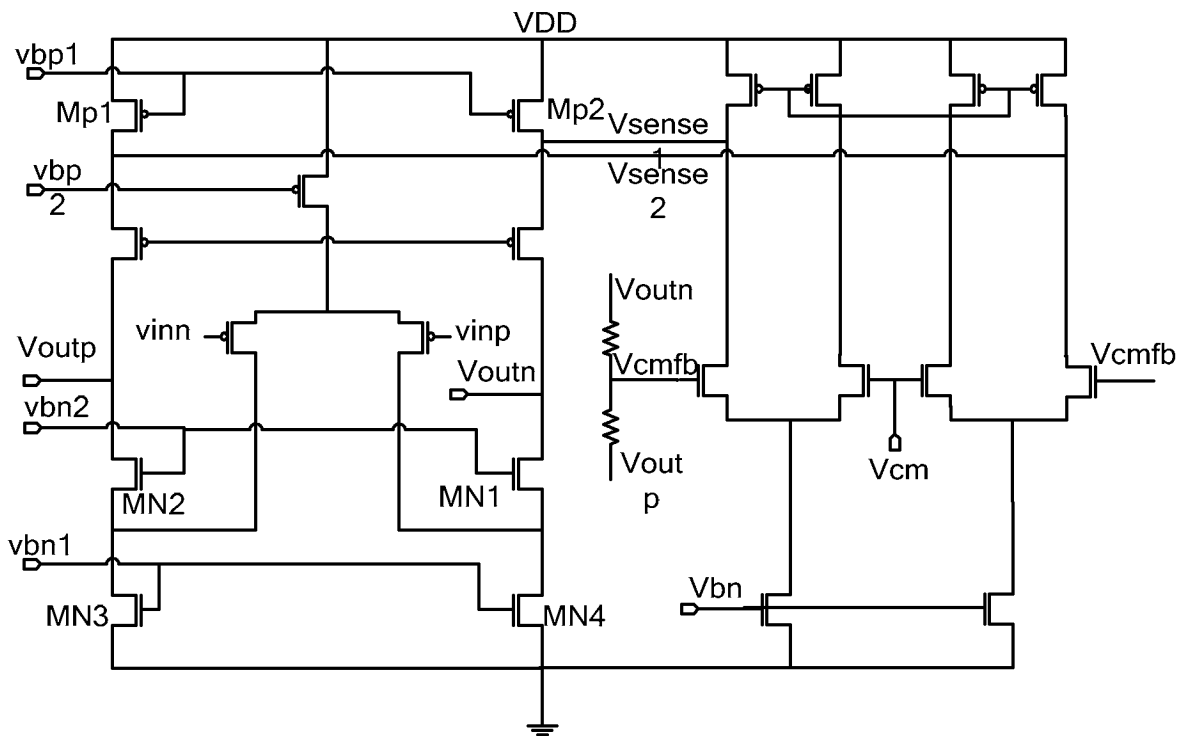


图 6