

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-132604
(P2014-132604A)

(43) 公開日 平成26年7月17日(2014.7.17)

(51) Int.Cl. F I テーマコード (参考)
H O 1 L 31/06 (2012.01) H O 1 L 31/04 L 5 F 1 5 1

審査請求 未請求 請求項の数 5 O L (全 14 頁)

(21) 出願番号 特願2013-93 (P2013-93)
(22) 出願日 平成25年1月4日 (2013.1.4)

(71) 出願人 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号
(74) 代理人 110001195
特許業務法人深見特許事務所
(72) 発明者 三宮 仁
大阪府大阪市阿倍野区長池町22番22号
シャープ株式会社内
Fターム(参考) 5F151 AA02 CA02 CA03 CA04 CA15
CB12 CB13 CB15 CB18 DA07
DA10 EA16 EA18 FA02 FA04
FA06 FA10 FA16 FA18 GA04
GA15 HA03 JA07

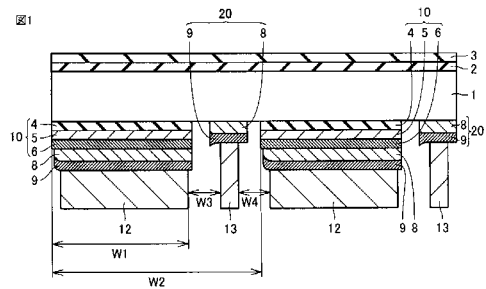
(54) 【発明の名称】 光電変換素子および光電変換素子の製造方法

(57) 【要約】 (修正有)

【課題】複雑な構造を有するヘテロ接合型バックコンタクトセルを簡易な製造工程で製造することが可能な光電変換素子および光電変換素子の製造方法を提供する。

【解決手段】半導体基板1の一方の表面の一部の領域上に順次積層されたi型非晶質膜4とp型非晶質膜5と第1の透明導電膜6とn型非晶質膜8と第2の透明導電膜9と第1の電極12と、半導体基板1の表面の他の一部の領域上に順次積層されたn型非晶質膜8と第2の透明導電膜9と第2の電極13とを備えた光電変換素子とその光電変換素子の製造方法である。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 導電型の半導体基板と、

前記半導体基板の一方の表面の一部の領域上に、順次積層された、i 型非晶質膜と、p 型非晶質膜と、第 1 の透明導電膜と、n 型非晶質膜と、第 2 の透明導電膜と、第 1 の電極と、

前記半導体基板の前記表面の他の一部の領域上に、順次積層された、n 型非晶質膜と、第 2 の透明導電膜と、第 2 の電極と、を備えた、光電変換素子。

【請求項 2】

前記第 1 の透明導電膜は、酸化亜鉛を含む、請求項 1 に記載の光電変換素子。

10

【請求項 3】

前記第 2 の透明導電膜は、ITO を含む、請求項 1 または 2 に記載の光電変換素子。

【請求項 4】

第 1 導電型の半導体基板の一方の表面の全面上に、i 型非晶質膜と p 型非晶質膜と第 1 の透明導電膜とをこの順序で積層することによって、前記半導体基板の前記表面上に第 1 の積層体を形成する工程と、

第 1 のレーザ光の照射により、前記第 1 の積層体の一部を除去することによって、前記半導体基板の前記表面の一部を露出させる工程と、

前記半導体基板の露出した前記表面と前記第 1 の積層体とを覆うように、n 型非晶質膜と第 2 の透明導電膜とをこの順序で積層することによって、前記半導体基板の露出した前記表面上に第 2 の積層体を形成する工程と、

20

第 2 のレーザ光の照射により、前記第 1 の積層体と前記第 2 の積層体とを分離する工程と、

前記第 1 の積層体上に第 1 の電極を形成する工程と、

前記第 2 の積層体上に第 2 の電極を形成する工程と、を含み、

前記第 1 のレーザ光および前記第 2 のレーザ光は、それぞれ、YAG レーザ光の第 2 高調波および YAG レーザ光の第 3 高調波の少なくとも一方であり、

前記第 1 のレーザ光の照射時間および前記第 2 のレーザ光の照射時間は、それぞれ、1 ナノ秒以下である、光電変換素子の製造方法。

【請求項 5】

30

前記第 1 の電極を形成する工程は、前記第 1 の積層体上に第 1 の銀ペーストを塗布する工程と、前記第 1 の銀ペーストを焼成する工程とを含み、

前記第 2 の電極を形成する工程は、前記第 2 の積層体上に第 2 の銀ペーストを塗布する工程と、前記第 2 の銀ペーストを焼成する工程とを含み、

前記第 1 の銀ペーストの焼成温度および前記第 2 の銀ペーストの焼成温度は、それぞれ、200 以下であって、

前記第 1 の銀ペーストの比抵抗および前記第 2 の銀ペーストの比抵抗は、それぞれ、 $1 \mu \cdot \text{cm}$ 以下であり、

前記第 1 の銀ペーストおよび前記第 2 の銀ペーストは、それぞれ、平均粒径が 1000 nm 未満の銀粒子を含み、

40

前記第 1 の電極を形成する工程および前記第 2 の電極を形成する工程の前に、前記第 2 の透明導電膜上に銀薄膜を形成する工程をさらに含む、請求項 4 に記載の光電変換素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換素子および光電変換素子の製造方法に関する。

【背景技術】

【0002】

太陽光エネルギーを電気エネルギーに直接変換する太陽電池は、近年、特に、地球環境問題

50

の観点から、次世代のエネルギー源としての期待が急激に高まっている。太陽電池には、化合物半導体または有機材料を用いたものなど様々な種類のものがあるが、現在、主流となっているのは、シリコン結晶を用いたものである。

【0003】

現在、最も多く製造および販売されている太陽電池は、太陽光が入射する側の面である受光面と、受光面の反対側である裏面とにそれぞれ電極が形成された構造のものである。

【0004】

しかしながら、受光面に電極を形成した場合には、電極における太陽光の反射および吸収があることから、電極の面積分だけ入射する太陽光の量が減少するため、裏面のみに電極が形成された太陽電池セル（バックコンタクトセル）の開発が進められている。

10

【0005】

なかでも、ヘテロ接合型バックコンタクトセルが、20%を超える変換効率を有する高効率の太陽電池セルとして、様々な研究機関から報告されている。しかしながら、ヘテロ接合型バックコンタクトセルの構造は複雑であり、その製造工程も複雑であることから、製造工程の簡易化が要望されている。

【0006】

たとえば特許文献1には、ヘテロ接合型バックコンタクトセルの製造工程を簡易化した発明が開示されている。

【0007】

以下、図13～図21の模式的断面図を参照して、従来の特許文献1に開示されているヘテロ接合型バックコンタクトセルの製造方法について説明する。

20

【0008】

まず、図13に示すように、p型結晶シリコンからなる半導体基板101を準備する。次に、図14に示すように、半導体基板101の裏面上に、i型の水素化アモルファスシリコン膜からなるi型シリコン薄膜層102、ならびにn型の水素化アモルファスシリコン膜からなる逆導電型層103をこの順に形成する。

【0009】

次に、図15に示すように、逆導電型層103の裏面上に、ITO等からなる酸化物透明導電材料層104、極薄のAgを主成分とする反射層105、およびAlを主成分とする導電層106をこの順に形成する。

30

【0010】

次に、図16に示すように、導電層106の裏面の一部にYAGレーザ光の基本波（波長 $1.06\mu\text{m}$ ）を照射することによって、導電層106の一部を加熱溶融させ、Alを主成分とするヘテロ接合貫通コンタクト部108を形成する。ここで、ヘテロ接合貫通コンタクト部108は、半導体基板101と導電層106とを電氣的に接続する層であり、ヘテロ接合貫通コンタクト部108が接する半導体基板101の裏面の領域にはAlが拡散してp+領域107となる。

【0011】

次に、図17に示すように、酸化物透明導電材料層104、反射層105および導電層106の積層体からなる裏面電極の一部をその厚さ方向に除去することによって、当該裏面電極を複数に分離する開口部である電極分離部109を形成する。

40

【0012】

次に、図18に示すように、半導体基板1の受光面のテクスチャエッチングを行なうことによって、半導体基板1の受光面にテクスチャ構造110を形成する。

【0013】

次に、図19に示すように、導電層106の裏面の一部のみを露出させ、かつ電極分離部109を埋めるように絶縁層111を形成する。

【0014】

次に、図20に示すように、ヘテロ接合貫通コンタクト部108と接続されている導電層106の裏面に接するように正極取出電極112を形成するとともに、ヘテロ接合貫通

50

コンタクト部 108 と接続されていない導電層 106 の裏面に接するように負極取出電極 113 を形成する。

【0015】

その後、図 21 に示すように、半導体基板 101 の受光面のテクスチャ構造 110 上に、表面パッシベーション層 114 および反射防止層 115 をこの順に形成して、特許文献 1 に記載のヘテロ接合型バックコンタクトセルが完成する。

【先行技術文献】

【特許文献】

【0016】

【特許文献 1】特開 2009 - 152222 号公報

【発明の概要】

【発明が解決しようとする課題】

【0017】

上記の特許文献 1 に開示されたヘテロ接合型バックコンタクトセルの製造方法においては、YAG レーザ光の基本波を照射することによってヘテロ接合貫通コンタクト部 108 を形成している。

【0018】

しかしながら、特許文献 1 に開示された方法は、少なくとも以下の (i) および (ii) の 2 つの課題が存在していた。

【0019】

(i) YAG レーザ光の基本波が照射されることによって形成されたヘテロ接合貫通コンタクト部 108 は半導体基板 101 の p+領域 107 と直接接触することになるため、パッシベーション効果が発現しない。

【0020】

(ii) ヘテロ接合型バックコンタクトセルにおいては、半導体基板 101 として p 型結晶シリコンを用いた場合よりも n 型結晶シリコンを用いた場合の方が変換効率が高くなるが、Al の拡散によって n 型結晶シリコンからなる半導体基板 101 に p+領域 107 を形成するのは適していない。

【0021】

いずれにしても、特許文献 1 に開示された方法は、ヘテロ接合型バックコンタクトセルを製造しにくいプロセスとなっていた。

【0022】

上記の事情に鑑みて、本発明の目的は、複雑な構造を有するヘテロ接合型バックコンタクトセルを簡易な製造工程で製造することが可能な光電変換素子および光電変換素子の製造方法を提供することにある。

【課題を解決するための手段】

【0023】

本発明は、第 1 導電型の半導体基板と、半導体基板の一方の表面の一部の領域上に、順次積層された、i 型非晶質膜と、p 型非晶質膜と、第 1 の透明導電膜と、n 型非晶質膜と、第 2 の透明導電膜と、第 1 の電極と、半導体基板の表面の他の一部の領域上に、順次積層された、n 型非晶質膜と、第 2 の透明導電膜と、第 2 の電極と、を備えた、光電変換素子である。このような構成とすることにより、複雑な構造を有するヘテロ接合型バックコンタクトセルを簡易な製造工程で製造することが可能となる。

【0024】

また、本発明は、第 1 導電型の半導体基板の一方の表面の全面上に、i 型非晶質膜と p 型非晶質膜と第 1 の透明導電膜とをこの順序で積層することによって、半導体基板の表面上に第 1 の積層体を形成する工程と、第 1 のレーザ光の照射により、第 1 の積層体の一部を除去することによって、半導体基板の表面の一部を露出させる工程と、半導体基板の露出した表面と第 1 の積層体とを覆うように、n 型非晶質膜と第 2 の透明導電膜とをこの順序で積層することによって、半導体基板の露出した表面上に第 2 の積層体を形成する工程

10

20

30

40

50

と、第2のレーザ光の照射により、第1の積層体と第2の積層体とを分離する工程と、第1の積層体上に第1の電極を形成する工程と、第2の積層体上に第2の電極を形成する工程と、を含み、第1のレーザ光および第2のレーザ光は、それぞれ、YAGレーザ光の第2高調波およびYAGレーザ光の第3高調波の少なくとも一方であり、第1のレーザ光の照射時間および第2のレーザ光の照射時間は、それぞれ、1ナノ秒以下である、光電変換素子の製造方法である。このような構成とすることにより、第1のレーザ光および第2のレーザ光の照射によって半導体基板に与えられるダメージを低減することができるとともに、複雑な構造を有するヘテロ接合型バックコンタクトセルを簡易な製造工程で製造することが可能となる。

【発明の効果】

【0025】

本発明によれば、複雑な構造を有するヘテロ接合型バックコンタクトセルを簡易な製造工程で製造することが可能な光電変換素子および光電変換素子の製造方法を提供することができる。

【図面の簡単な説明】

【0026】

【図1】実施の形態のヘテロ接合型バックコンタクトセルの模式的な断面図である。

【図2】実施の形態のヘテロ接合型バックコンタクトセルの製造方法の一例の製造工程の一部について図解する模式的な断面図である。

【図3】実施の形態のヘテロ接合型バックコンタクトセルの製造方法の一例の製造工程の一部について図解する模式的な断面図である。

【図4】実施の形態のヘテロ接合型バックコンタクトセルの製造方法の一例の製造工程の一部について図解する模式的な断面図である。

【図5】実施の形態のヘテロ接合型バックコンタクトセルの製造方法の一例の製造工程の一部について図解する模式的な断面図である。

【図6】実施の形態のヘテロ接合型バックコンタクトセルの製造方法の一例の製造工程の一部について図解する模式的な断面図である。

【図7】結晶シリコン(c-Si)、水素化アモルファスシリコン(a-Si:H)および水素化微結晶シリコン(μ c-Si:H)に対して照射される光のエネルギー(eV)と吸収係数(cm^{-1})との関係を示す図である。

【図8】実施の形態のヘテロ接合型バックコンタクトセルの製造方法の一例の製造工程の一部について図解する模式的な断面図である。

【図9】実施の形態のヘテロ接合型バックコンタクトセルの製造方法の一例の製造工程の一部について図解する模式的な断面図である。

【図10】実施の形態のヘテロ接合型バックコンタクトセルの製造方法の一例の製造工程の一部について図解する模式的な断面図である。

【図11】実施の形態のヘテロ接合型バックコンタクトセルの製造方法の一例の製造工程の一部について図解する模式的な断面図である。

【図12】実施の形態のヘテロ接合型バックコンタクトセルから電力を取り出すための配線シートの一部の模式的な平面図である。

【図13】従来の特許文献1に開示されたヘテロ接合型バックコンタクトセルの製造方法の製造工程の一部を図解する模式的な断面図である。

【図14】従来の特許文献1に開示されたヘテロ接合型バックコンタクトセルの製造方法の製造工程の一部を図解する模式的な断面図である。

【図15】従来の特許文献1に開示されたヘテロ接合型バックコンタクトセルの製造方法の製造工程の一部を図解する模式的な断面図である。

【図16】従来の特許文献1に開示されたヘテロ接合型バックコンタクトセルの製造方法の製造工程の一部を図解する模式的な断面図である。

【図17】従来の特許文献1に開示されたヘテロ接合型バックコンタクトセルの製造方法の製造工程の一部を図解する模式的な断面図である。

10

20

30

40

50

【図18】従来の特許文献1に開示されたヘテロ接合型バックコンタクトセルの製造方法の製造工程の一部を図解する模式的な断面図である。

【図19】従来の特許文献1に開示されたヘテロ接合型バックコンタクトセルの製造方法の製造工程の一部を図解する模式的な断面図である。

【図20】従来の特許文献1に開示されたヘテロ接合型バックコンタクトセルの製造方法の製造工程の一部を図解する模式的な断面図である。

【図21】従来の特許文献1に開示されたヘテロ接合型バックコンタクトセルの製造方法の製造工程の一部を図解する模式的な断面図である。

【発明を実施するための形態】

【0027】

10

以下、本発明の実施の形態について説明する。なお、本発明の図面において、同一の参照符号は、同一部分または相当部分を表わすものとする。

【0028】

図1に、本発明の光電変換素子の一例である実施の形態のヘテロ接合型バックコンタクトセルの模式的な断面図を示す。図1に示すように、実施の形態のヘテロ接合型バックコンタクトセルは、n型単結晶シリコンからなる半導体基板1を有しており、半導体基板1の一方の表面である受光面上には、パッシベーション膜2と、反射防止膜3とが、半導体基板1側から順次積層されている。

【0029】

20

半導体基板1の受光面とは反対側の表面である裏面の一部の領域上には、i型のアモルファスシリコンからなるi型非晶質膜4と、p型のアモルファスシリコンからなるp型非晶質膜5と、第1の透明導電膜6と、n型のアモルファスシリコンからなるn型非晶質膜8と、第2の透明導電膜9と、第1の電極12とが順次積層されている。

【0030】

半導体基板1の裏面の他の一部の領域上には、n型非晶質膜8と、第2の透明導電膜9と、第2の電極13とが順次積層されている。

【0031】

なお、半導体基板1の裏面上にi型非晶質膜4とp型非晶質膜5と第1の透明導電膜6とが半導体基板1側から順次積層されてなる第1の積層体10の端面と、第1の電極12の反対側の端面との間の水平距離W1は、たとえば1000 μ m程度とすることができる。

30

【0032】

また、第1の積層体10の端面と、それに隣り合う第1の積層体10の端面との間の水平距離W2は、たとえば1500 μ m程度とすることができる。なお、隣り合う第1の積層体10の間の半導体基板1の裏面上にはn型非晶質膜8と第2の透明導電膜9とが半導体基板1側から順次積層されてなる第2の積層体20が形成されている。

【0033】

また、第1の電極12の端面と、それに隣り合う第2の電極13の端面との間の水平距離W3およびW4は、それぞれ、たとえば200 μ m程度とすることができる。

【0034】

40

これにより、第2の電極13の幅は、 $W2 - (W1 + W3 + W4)$ の式から、たとえば200 μ m程度とすることができる。

【0035】

以下、図2～図11の模式的断面図を参照して、実施の形態のヘテロ接合型バックコンタクトセルの製造方法の一例について説明する。まず、図2に示すように、半導体基板1の受光面の全面に、パッシベーション膜2を積層する。

【0036】

パッシベーション膜2としては、たとえば、酸化シリコン膜、窒化シリコン膜または水素化アモルファスシリコン膜などを用いることができる。パッシベーション膜2の厚さは特に限定されないが、たとえば5nm以上10nm以下とすることができる。

50

【0037】

パッシベーション膜2の積層方法も特に限定されず、たとえばプラズマCVD (Chemical Vapor Deposition) 法などを用いることができる。

【0038】

次に、図3に示すように、パッシベーション膜2の全面に、反射防止膜3を積層する。

反射防止膜3としては、たとえば、窒化シリコン膜または透明導電酸化膜などの屈折率が2.0程度の膜を用いることができる。反射防止膜3の厚さは特に限定されないが、たとえば100nm程度とすることができる。

【0039】

反射防止膜3の積層方法も特に限定されず、たとえばプラズマCVD法またはスパッタリング法などを用いることができる。

10

【0040】

次に、図4に示すように、半導体基板1の裏面の全面に、i型のアモルファスシリコンからなるi型非晶質膜4およびp型のアモルファスシリコンからなるp型非晶質膜5を、この順序で、たとえばプラズマCVD法により積層する。

【0041】

半導体基板1としてはn型単結晶シリコンが変換効率を向上させる点からは好ましいが、たとえば従来から公知のp型半導体基板などを用いてもよい。また、半導体基板1としては、たとえば予め半導体基板1の受光面にテクスチャ構造(図示せず)が形成された半導体基板などを用いることが好ましい。

20

【0042】

半導体基板1の厚さは、特に限定されないが、たとえば100 μm 以上300 μm 以下とすることができ、好ましくは100 μm 以上200 μm 以下とすることができる。また、半導体基板1の比抵抗も、特に限定されないが、たとえば0.1 $\cdot\text{cm}$ 以上1 $\cdot\text{cm}$ 以下とすることができる。

【0043】

i型非晶質膜4の厚さは、特に限定されないが、たとえば3nm程度とすることができる。

【0044】

p型非晶質膜5の厚さは、特に限定されないが、たとえば7nm程度とすることができる。

30

【0045】

p型非晶質膜5に含まれるp型不純物としては、たとえばボロンを用いることができ、p型非晶質膜5のp型不純物濃度は、たとえば 5×10^{19} 個/ cm^3 程度とすることができる。

【0046】

なお、本明細書において「i型」とは、n型またはp型の不純物を意図的にドーピングしていないことを意味しており、たとえば光電変換素子の作製後にn型またはp型の不純物が不可避免的に拡散することなどによってわずかにn型またはp型の導電型を示すこともあり得る。

40

【0047】

また、本明細書において「アモルファスシリコン」には、水素化アモルファスシリコンなどのシリコン原子の未結合手(ダングリングボンド)が水素で終端されたものも含まれる。

【0048】

次に、図5に示すように、p型非晶質膜5の裏面の全面に、第1の透明導電膜6を積層する。これにより、半導体基板1の裏面上に、i型非晶質膜4と、p型非晶質膜5と、第1の透明導電膜6とが半導体基板1側からこの順序で積層されてなる第1の積層体10が形成される。

【0049】

50

第1の透明導電膜6としては、導電性を有する透明材料を特に限定なく用いることができるが、なかでも酸化亜鉛を含む透明導電膜を用いることが好ましい。第1の透明導電膜6に酸化亜鉛を含む透明導電膜を用いた場合には、コスト的に有利となる傾向にある。

【0050】

第1の透明導電膜6の積層方法は特に限定されないが、たとえばスパッタリング法により積層することができる。また、第1の透明導電膜6の厚さも特に限定されないが、たとえば60nm以下とすることができる。

【0051】

次に、図6に示すように、第1の積層体10の裏面の一部に第1のレーザ光7を照射することによって、第1の積層体10の一部を除去して、半導体基板1の裏面の一部を露出させる。

10

【0052】

第1のレーザ光7としては、半導体基板1と比べて、i型非晶質膜4およびp型非晶質膜5の方が大きな吸収係数を有するエネルギーに対応する波長を有する光を用いることが好ましく、なかでも、YAGレーザ光の第2高調波(波長532nm)、YAGレーザ光の第3高調波(波長355nm)およびYAGレーザ光の第4高調波(波長266nm)からなる群から選択された少なくとも1つを用いることがより好ましく、熱ダメージを少なくする観点からは、YAGレーザ光の第2高調波またはYAGレーザ光の第3高調波を用いることが特に好ましい。

【0053】

20

たとえば、i型非晶質膜4およびp型非晶質膜5が水素化アモルファスシリコンからなり、半導体基板1が結晶シリコンからなる場合には、図7に示すように、YAGレーザ光の第2高調波に対する水素化アモルファスシリコンの吸収係数は、結晶シリコンの吸収係数と比べて10倍以上となる。そのため、この場合には、YAGレーザ光の第2高調波の照射部分のi型非晶質膜4およびp型非晶質膜5のみを選択的に蒸散させて、当該照射部分のp型非晶質膜5上の第1の透明導電膜6とともに除去することができるため、半導体基板1の裏面の一部をより効率的に露出させることができる。

【0054】

なお、図7は、結晶シリコン(c-Si)、水素化アモルファスシリコン(a-Si:H)および水素化微結晶シリコン(μ c-Si:H)に対して照射される光のエネルギー(eV)と吸収係数(cm^{-1})との関係を示している。

30

【0055】

また、第1のレーザ光7の照射時間は、1ナノ秒以下であることが好ましい。第1のレーザ光7の照射時間が1ナノ秒以下である場合には、下地となる半導体基板1へのダメージを少なくすることができる傾向にある。

【0056】

また、図6に示す第1のレーザ光7の照射による第1の積層体10の除去幅W5は、たとえば500 μ m程度とすることができる。

【0057】

次に、図8に示すように、半導体基板1の露出した裏面と第1の積層体10とを覆うように、n型非晶質膜8をたとえばプラズマCVD法により積層する。n型非晶質膜8は、第1の透明導電膜6の表面上に積層されていることから、第1の透明導電膜6とn型非晶質膜8との接合は、オーミック接合となる。

40

【0058】

n型非晶質膜8としてはn型のアモルファスシリコンからなる膜に限定されず、たとえば従来から公知のn型のアモルファス半導体膜などを用いてもよい。n型非晶質膜8の厚さは、特に限定されないが、たとえば30nm程度とすることができる。

【0059】

n型非晶質膜8に含まれるn型不純物としては、たとえばリンを用いることができ、n型非晶質膜8のn型不純物濃度は、たとえば 5×10^{19} 個/ cm^3 程度とすることができる

50

る。

【0060】

また、n型非晶質膜8の成膜前に、n型不純物濃度がたとえば 1×10^{15} 個/cm³ ~ 1×10^{18} 個/cm³程度のn型半導体層を形成することが好ましい。この場合には、実施の形態のヘテロ接合型バックコンタクトセルの開放電圧が向上する傾向にある。

【0061】

次に、図9に示すように、半導体基板1の露出した裏面と第1の積層体10とを覆うn型非晶質膜8の裏面の全面に第2の透明導電膜9を積層する。これにより、半導体基板1の裏面上に、n型非晶質膜8と第2の透明導電膜9とが半導体基板1側からこの順序で積層されてなる第2の積層体20が形成される。

10

【0062】

第2の透明導電膜9としては、導電性を有する透明材料を特に限定なく用いることができるが、なかでもITO (Indium Tin Oxide) を含む透明導電膜を用いることが好ましい。第2の透明導電膜9にITOを含む透明導電膜を用いた場合には、n型非晶質膜8との密着性が向上する傾向にある。

【0063】

第2の透明導電膜9の積層方法は特に限定されないが、たとえばスパッタリング法により積層することができる。また、第2の透明導電膜9の厚さも特に限定されないが、たとえば60nm以下とすることができる。

【0064】

次に、図10に示すように、第2の積層体20の裏面の一部に第2のレーザ光11を照射することによって、第2の積層体20の一部を除去して、半導体基板1の裏面の一部を露出させる。これにより、第1の積層体10と第2の積層体20とが電気的に分離される。

20

【0065】

なお、この工程によって、第1の積層体10上にもn型非晶質膜8と第2の透明導電膜9との積層体が残ることになるが、本明細書においては、半導体基板1の裏面上に積層されたn型非晶質膜8と第2の透明導電膜9との積層体のみを第2の積層体20というものとする。

【0066】

第2のレーザ光11としては、半導体基板1と比べて、n型非晶質膜8の方が大きな吸収係数を有するエネルギーに対応する波長を有する光を用いることが好ましく、なかでもYAGレーザ光の第2高調波(波長532nm)およびYAGレーザ光の第3高調波(波長355nm)の少なくとも一方であることがより好ましく、YAGレーザ光の第2高調波であることが特に好ましい。

30

【0067】

たとえば、n型非晶質膜8が水素化アモルファスシリコンからなり、半導体基板1が結晶シリコンからなる場合には、図7に示すように、YAGレーザ光の第2高調波に対する水素化アモルファスシリコンの吸収係数は、結晶シリコンの吸収係数と比べて10倍以上となる。そのため、この場合には、YAGレーザ光の第2高調波の照射部分のn型非晶質膜8のみを選択的に蒸散させて、当該照射部分のn型非晶質膜8上の第2の透明導電膜9とともに除去することができるため、半導体基板1の裏面の一部をより効率的に露出させることができる。

40

【0068】

また、第2のレーザ光11の照射時間は、1ナノ秒以下であることが好ましい。第2のレーザ光11の照射時間が1ナノ秒以下である場合には、下地となる半導体基板1へのダメージを少なくすることができる傾向にある。

【0069】

次に、図11に示すように、第1の積層体10上の第2の透明導電膜9の裏面上に第1の銀ペースト12aを塗布するとともに、第2の積層体20の第2の透明導電膜9の裏面

50

上に第2の銀ペースト13aを塗布する。

【0070】

ここで、第1の銀ペースト12aおよび第2の銀ペースト13aとしては、それぞれ、焼成温度が200以下の銀ペーストを用いることが好ましい。この場合には、アモルファスシリコンの結合水素状態に与える影響が少なくなる傾向にある。

【0071】

また、第1の銀ペースト12aおよび第2の銀ペースト13aは、平均粒径が1000nm未満の銀粒子を含むことが好ましい。この場合には、第2の透明導電膜9に対する第1の電極12および第2の電極13のコンタクト抵抗を低くすることができる傾向にある。

10

【0072】

また、第1の銀ペースト12aおよび第2の銀ペースト13aとしては、それぞれ、1 μ ・cm以下の比抵抗を有する銀ペーストを用いることが好ましい。この場合には、第2の透明導電膜9に対する第1の電極12および第2の電極13のコンタクト抵抗を低くすることができる傾向にある。

【0073】

次に、第1の銀ペースト12aおよび第2の銀ペースト13aを焼成することによって、図1に示すように、第1の積層体10上に焼成銀電極である第1の電極12を形成するとともに、第2の積層体20上に焼成銀電極である第2の電極13を形成する。

【0074】

第1の電極12および第2の電極13の形状は、特に限定されないが、それぞれたとえば櫛形状に形成され、互いの櫛歯が1本ずつ交互に配列されるように形成されることができる。

20

【0075】

また、第1の電極12および第2の電極13を形成する前(第1の銀ペースト12aおよび第2の銀ペースト13aを塗布する前)に、第2の透明導電膜9の裏面上に銀薄膜を形成しておくことが好ましい。この場合には、第2の透明導電膜9に対する第1の電極12および第2の電極13のコンタクト抵抗がより低くなる傾向にある。なお、第2のレーザ光11の照射により銀薄膜を加工する場合には、第2のレーザ光11としては、YAGレーザ光の第3高調波または第4高調波を用いることが好ましく、YAGレーザ光の第4

30

【0076】

ここで、銀薄膜の厚さは、たとえば100nm以上500nm以下とすることができる。また、銀薄膜は、たとえば、スパッタリング法によって、200nm程度の厚さに形成することができる。

【0077】

以上により、図1に示す構造を有する実施の形態のヘテロ接合型バックコンタクトセルが完成する。

【0078】

図12に、実施の形態のヘテロ接合型バックコンタクトセルから電力を取り出すための配線シートの一例の模式的な平面図を示す。図12に示すように、配線シート30は、絶縁性基材31の表面上に、実施の形態のヘテロ接合型バックコンタクトセルの裏面の第1の電極12および第2の電極13からそれぞれ電力を取り出すためのp配線32およびn配線33が千鳥格子状に配置されている構成とすることができる。

40

【0079】

すなわち、第1の電極12の櫛歯の長手方向が、互いに間隔を空けて配置されているp配線32の長手方向に沿うようにして、第1の電極12をp配線32上に設置して電氣的に接続する。また、第2の電極13の櫛歯の長手方向が、互いに間隔を空けて配置されているn配線33の長手方向に沿うようにして、第2の電極13をn配線33上に設置して電氣的に接続する。これにより、図1に示す実施の形態のヘテロ接合型バックコンタクト

50

セルと、図 1 2 に示す配線シート 3 0 とを接続することができる。

【 0 0 8 0 】

また、実施の形態のヘテロ接合型バックコンタクトセルが接続された配線シート 3 0 の p 配線 3 2 と、実施の形態のヘテロ接合型バックコンタクトセルが接続された他の配線シート 3 0 の n 配線 3 3 とを順次電氣的に接続していくことによって、配線シート 3 0 により実施の形態のヘテロ接合型バックコンタクトセルのモジュール化が可能となる。

【 0 0 8 1 】

なお、絶縁性基材 3 1 としては、絶縁性材料であれば特に限定されず、たとえばポリエステルフィルムなどの絶縁性フィルムを用いることができる。また、p 配線 3 2 および n 配線 3 3 としては、導電性材料であれば特に限定されず、たとえば銅配線などを用いることができる。

【 0 0 8 2 】

実施の形態のヘテロ接合型バックコンタクトセルの製造方法によれば、従来の特許文献 1 に開示された方法のように、ヘテロ接合貫通コンタクト部の形成といった形成困難な工程を経ることなく、より簡易な工程で、複雑な構造を有するヘテロ接合型バックコンタクトセルを製造することができる。

【 0 0 8 3 】

また、実施の形態のヘテロ接合型バックコンタクトセルの製造方法によれば、フォトリジストの塗布ならびにフォトリソグラフィ技術およびエッチング技術によるフォトリジストのパターンニングの工程を行なう必要がないため、この観点からも、より簡易な製造工程で、複雑な構造を有するヘテロ接合型バックコンタクトセルを製造することができる。

【 0 0 8 4 】

本発明は、第 1 導電型の半導体基板と、半導体基板の一方の表面の一部の領域上に、順次積層された、i 型非晶質膜と、p 型非晶質膜と、第 1 の透明導電膜と、n 型非晶質膜と、第 2 の透明導電膜と、第 1 の電極と、半導体基板の表面の他の一部領域上に、順次積層された、n 型非晶質膜と、第 2 の透明導電膜と、第 2 の電極と、を備えた、光電変換素子である。このような構成とすることにより、複雑な構造を有するヘテロ接合型バックコンタクトセルを簡易な製造工程で製造することが可能となる。

【 0 0 8 5 】

また、本発明の光電変換素子において、第 1 の透明導電膜は、酸化亜鉛を含むことが好ましい。このような構成とすることにより、コスト的に有利となる傾向にある。

【 0 0 8 6 】

また、本発明の光電変換素子において、第 2 の透明導電膜は、ITO を含むことが好ましい。このような構成とすることにより、第 2 の透明導電膜の密着性が向上する傾向にある。

【 0 0 8 7 】

さらに、本発明は、第 1 導電型の半導体基板の一方の表面の全面上に、i 型非晶質膜と p 型非晶質膜と第 1 の透明導電膜とをこの順序で積層することによって、半導体基板の表面上に第 1 の積層体を形成する工程と、第 1 のレーザ光の照射により、第 1 の積層体の一部を除去することによって、半導体基板の表面の一部を露出させる工程と、半導体基板の露出した表面と第 1 の積層体とを覆うように、n 型非晶質膜と第 2 の透明導電膜とをこの順序で積層することによって、半導体基板の露出した表面上に第 2 の積層体を形成する工程と、第 2 のレーザ光の照射により、第 1 の積層体と第 2 の積層体とを分離する工程と、第 1 の積層体上に第 1 の電極を形成する工程と、第 2 の積層体上に第 2 の電極を形成する工程と、を含み、第 1 のレーザ光および第 2 のレーザ光は、それぞれ、YAG レーザ光の第 2 高調波および YAG レーザ光の第 3 高調波の少なくとも一方であり、第 1 のレーザ光の照射時間および第 2 のレーザ光の照射時間は、それぞれ、1 ナノ秒以下である、光電変換素子の製造方法である。このような構成とすることにより、第 1 のレーザ光および第 2 のレーザ光の照射によって半導体基板に与えられるダメージを低減することができる。

10

20

30

40

50

もに、複雑な構造を有するヘテロ接合型バックコンタクトセルを簡易な製造工程で製造することが可能となる。

【0088】

また、本発明の光電変換素子の製造方法において、第1の電極を形成する工程は、第1の積層体上に第1の銀ペーストを塗布する工程と、第1の銀ペーストを焼成する工程とを含み、第2の電極を形成する工程は、第2の積層体上に第2の銀ペーストを塗布する工程と、第2の銀ペーストを焼成する工程とを含み、第1の銀ペーストの焼成温度および第2の銀ペーストの焼成温度は、それぞれ、200以下であって、第1の銀ペーストの比抵抗および第2の銀ペーストの比抵抗は、それぞれ、 $1\mu\cdot\text{cm}$ 以下であり、第1の銀ペーストおよび第2の銀ペーストは、それぞれ、平均粒径が1000nm未満の銀粒子を含み、第1の電極を形成する工程および第2の電極を形成する工程の前に、第2の透明導電膜上に銀薄膜を形成する工程をさらに含むことが好ましい。このような構成とすることにより、アモルファスシリコンの結合水素状態に与える影響を少なくすることができる。また、第2の透明導電膜に対する第1の電極および第2の電極のコンタクト抵抗を低くすることができる。

10

【0089】

以上の理由により、実施の形態によれば、複雑な構造を有するヘテロ接合型バックコンタクトセルを簡易な製造工程で製造することができる。

【0090】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

20

【産業上の利用可能性】

【0091】

本発明は、光電変換素子および光電変換素子の製造方法に利用することができ、特に、複雑な構造を有するヘテロ接合型バックコンタクトセルおよびヘテロ接合型バックコンタクトセルの製造方法に利用することができる。

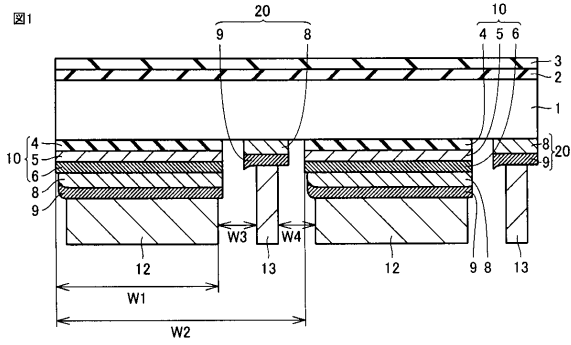
【符号の説明】

【0092】

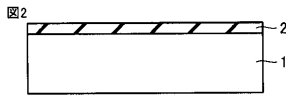
1 半導体基板、2 パッシベーション膜、3 反射防止膜、4 i型非晶質膜、5 p型非晶質膜、6 第1の透明導電膜、7 第1のレーザ光、8 n型非晶質膜、9 第2の透明導電膜、10 第1の積層体、11 第2のレーザ光、12 第1の電極、12a 銀ペースト、13 第2の電極、13a 銀ペースト、20 第2の積層体、30 配線シート、31 絶縁性基材、32 p配線、33 n配線、101 半導体基板、102 i型シリコン薄膜層、103 逆導電層、104 酸化物透明導電材料層、105 反射層、106 導電層、107 p+領域、108 ヘテロ接合貫通コンタクト部、109 電極分離部、110 テクスチャ構造、111 絶縁層、112 正極取出電極、113 負極取出電極、114 表面パッシベーション層、115 反射防止層。

30

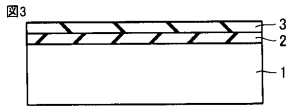
【 図 1 】



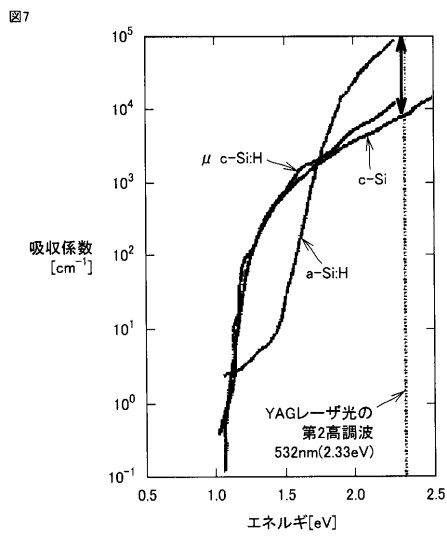
【 図 2 】



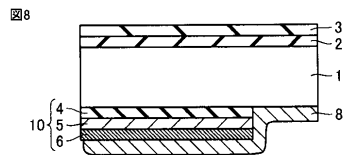
【 図 3 】



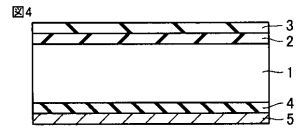
【 図 7 】



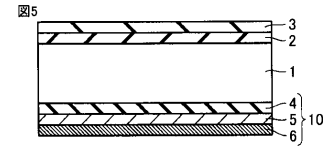
【 図 8 】



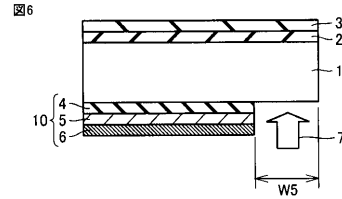
【 図 4 】



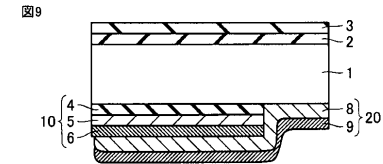
【 図 5 】



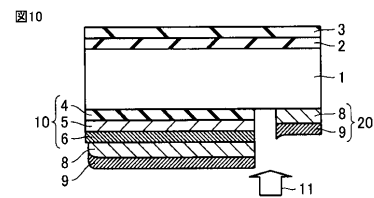
【 図 6 】



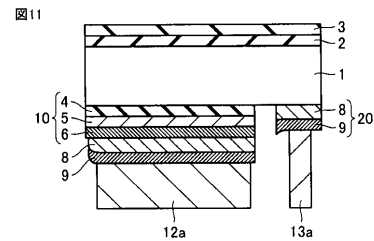
【 図 9 】



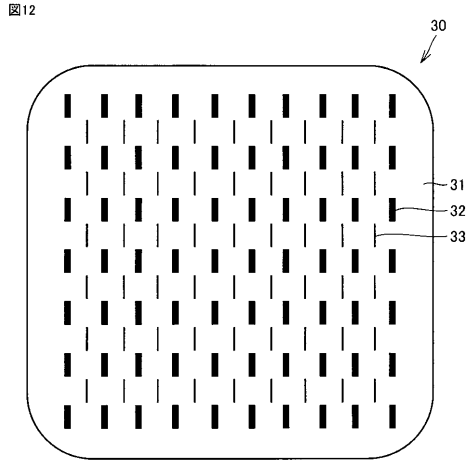
【 図 10 】



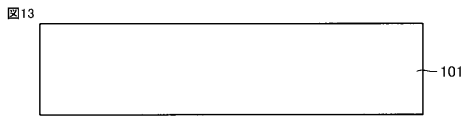
【 図 11 】



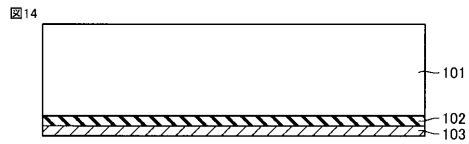
【 図 1 2 】



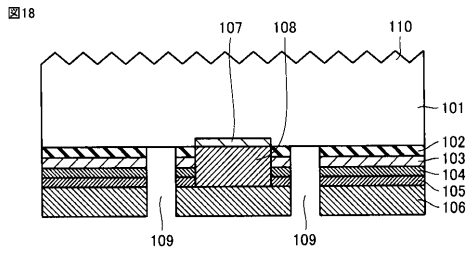
【 図 1 3 】



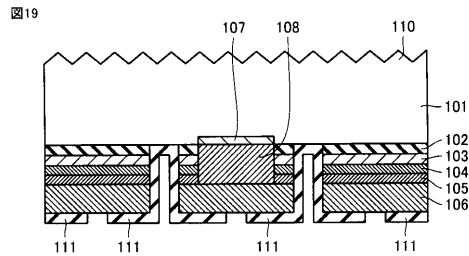
【 図 1 4 】



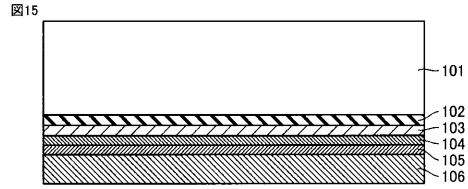
【 図 1 8 】



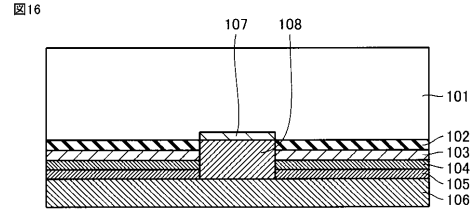
【 図 1 9 】



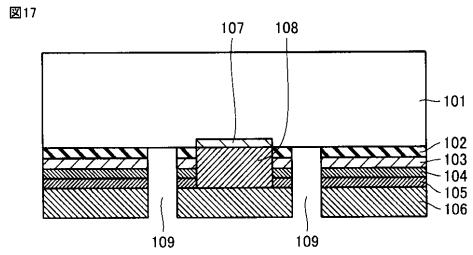
【 図 1 5 】



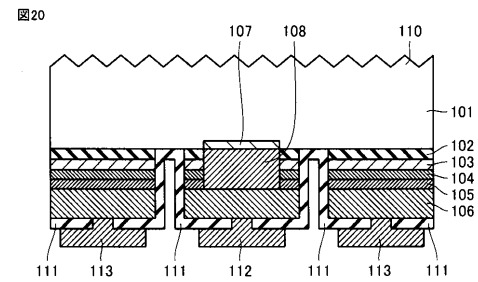
【 図 1 6 】



【 図 1 7 】



【 図 2 0 】



【 図 2 1 】

