

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-298875

(P2005-298875A)

(43) 公開日 平成17年10月27日(2005.10.27)

| (51) Int. Cl. ⁷ | F I | テーマコード (参考) |
|-------------------------------------|---------------|-------------|
| C 2 3 C 26/00 | C 2 3 C 26/00 | 4 K O 4 4 |
| C 2 3 C 28/00 | C 2 3 C 28/00 | 5 E O 4 9 |
| H O 1 F 10/20 | H O 1 F 10/20 | 5 E 3 1 4 |
| H O 1 F 41/32 | H O 1 F 41/32 | 5 E 3 2 1 |
| H O 1 P 3/08 | H O 1 P 3/08 | 5 J O 1 4 |
| 審査請求 未請求 請求項の数 8 O L (全 8 頁) 最終頁に続く | | |

(21) 出願番号 特願2004-114371 (P2004-114371)
 (22) 出願日 平成16年4月8日(2004.4.8)

(71) 出願人 000134257
 N E C トーキン株式会社
 宮城県仙台市太白区郡山6丁目7番1号
 (71) 出願人 899000013
 財団法人理工学振興会
 東京都目黒区大岡山2-12-1
 (74) 代理人 100077838
 弁理士 池田 憲保
 (74) 代理人 100101959
 弁理士 山本 格介
 (72) 発明者 近藤 幸一
 宮城県仙台市太白区郡山六丁目7番1号
 N E C トーキン株式会社内

最終頁に続く

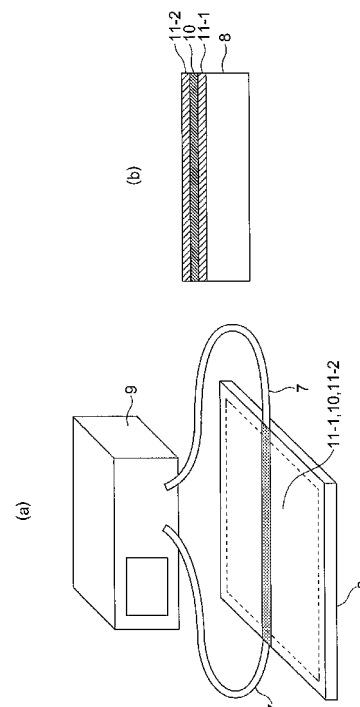
(54) 【発明の名称】 フェライト膜およびそれを用いた支持体、電子配線基板、および半導体集積ウエハ

(57) 【要約】

【課題】 絶縁性を向上させたフェライト膜および電磁雑音抑制機能を持つ支持体、電子配線基板、および半導体集積ウエハを提供すること。

【解決手段】 マイクロストリップライン8の表面には、略全面に渡り25 μmの厚さの第1のポリイミド膜11-1が直接形成してある。第1のポリイミド膜11-1の上に、フェライト膜10が略全面に渡り形成してある。フェライト膜10の上に、略全面に渡り、25 μmの厚さの第2のポリイミド膜11-2が直接形成してある。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

フェライト膜と、該フェライト膜の片面または両面にコーティングされた絶縁性の材料とを有する絶縁性フェライト膜。

【請求項 2】

支持体と、該支持体上にコーティングされた絶縁コーティング層と、該絶縁コーティング層上に成膜されたフェライト膜とを有することを特徴とする電磁雑音抑制機能付支持体。

【請求項 3】

電子配線基板と、該電子配線基板上にコーティングされた絶縁コーティング層と、該絶縁コーティング層上に成膜されたフェライト膜とを有することを特徴とする電磁雑音抑制機能付電子配線基板。

10

【請求項 4】

半導体集積ウェハと、該半導体集積ウェハの少なくとも一方の面にコーティングされた絶縁コーティング層と、該絶縁コーティング層上に成膜されたフェライト膜とを有することを特徴とする電磁雑音抑制機能付半導体集積ウェハ。

【請求項 5】

フェライト膜を準備する工程と、
該フェライト膜の片面または両面を絶縁性の材料でコーティングする工程とを含む絶縁性フェライト膜の製造方法。

20

【請求項 6】

支持体を準備する工程と、
該支持体上に絶縁性材料をコーティングして、絶縁コーティング層を形成する工程と、
前記絶縁コーティング層上にフェライト膜を成膜する工程とを含む電磁雑音抑制機能付支持体の製造方法。

【請求項 7】

電子配線基板を準備する工程と、
該電子配線基板上に絶縁性材料をコーティングして、絶縁コーティング層を形成する工程と、

該絶縁コーティング層上にフェライト膜を成膜する工程とを含む電磁雑音抑制機能付電子配線基板の製造方法。

30

【請求項 8】

半導体集積ウェハを準備する工程と、
該半導体集積ウェハの少なくとも一方の面に絶縁性材料をコーティングして、絶縁コーティング層を形成する工程と、

該絶縁コーティング層上にフェライト膜を成膜する工程とを含む電磁雑音抑制機能付半導体集積ウェハの製造方法。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、フェライト膜に関し、特に、インダクタンス素子、インピーダンス素子、磁気ヘッド、マイクロ波素子、磁歪素子、及び高周波領域において不要電磁波の干渉によって生じる電磁障害を抑制するために用いられる電磁干渉抑制体などの高周波磁気デバイスに特に利用価値の高いスピネル型フェライト膜に関する。

【背景技術】

【0002】

フェライトメッキとは、固体表面にフェライト膜を形成することをいう（例えば、特許文献 1 参照）。詳述すると、フェライトメッキは、次のプロセスで行われる。固体表面に、金属イオンとして少なくとも第 1 鉄イオンを含む水溶液を接触させる。次に、固体表面

50

に Fe^{2+} またはこれと他の水酸化金属イオンを吸着せる。続いて、吸着した Fe^{2+} を酸化させることにより Fe^{3+} を得る。これが水溶液中の水酸化金属イオンとの間でフェライト結晶化反応を起こし、これによって固体表面にフェライト膜を形成する。

【0003】

従来、この技術を基にフェライト膜の均質化、反応速度の向上を図ったもの（例えば、特許文献2参照）、固体表面に界面活性を付与して種々の固体にフェライト膜を形成しようとするもの（例えば、特許文献3参照）、フェライト膜の形成速度の向上に関するもの（例えば、特許文献4、特許文献5、及び特許文献6参照）が知られている。

【0004】

フェライトメッキは、膜を形成しようとする固体が前述した水溶液に対して耐性があれば何でも良い。更に、水溶液を介した反応であるために、温度が比較的低温（常温～水溶液の沸点以下）でスピネル型フェライト膜を形成できるという特徴がある。そのため、他のフェライト膜作成技術に比べて、固体の限定範囲が小さい。

【0005】

【特許文献1】特公昭63-15990号公報

【特許文献2】特公平5-58252号公報

【特許文献3】特開昭61-30694号公報

【特許文献4】特公平4-56779号公報

【特許文献5】特公平7-6072号公報

【特許文献6】特開平2-116631号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、インダクタンス素子、インピーダンス素子、磁気ヘッド、マイクロ波素子、磁歪素子、及び高周波領域における電磁干渉抑制体等への応用という観点からみると、従来のフェライト膜は絶縁性が不十分である。その結果、各種電子部品等への応用、あるいは適用等に関して製品の信頼性の面で課題がある。

【0007】

そこで本発明の目的は、フェライトメッキ法によって形成されるフェライト膜において、係る従来の欠点を解消し、極めて信頼性に優れるフェライト膜およびそれを用いた電磁雑音抑制機能付き支持体、電子配線基板、及び半導体集積ウェハを提供することにある。

【課題を解決するための手段】

【0008】

本発明者等は、種々検討の結果、フェライト膜の片面または両面を絶縁性の材料でコーティングすることによって、その絶縁性を向上することが出来ることを見出した。

【0009】

また、本発明者等は、上記フェライト膜を支持体上、電子配線基板上または半導体集積ウェハの少なくとも一方の面に上記コーティング層を介して直接成膜することによって電磁雑音抑制体を実現できることを見出した。

【発明の効果】

【0010】

本発明によれば、フェライト膜の片面または両面を絶縁性の材料でコーティングすることによって、その絶縁性を向上させ、電子機器等で使用する場合に不可欠である信頼性を向上することが出来る。また、上記フェライト膜を支持体、電子配線基板上または半導体集積ウェハの少なくとも一面に上記絶縁コーティング層を介して直接成膜することによって、電磁雑音抑制体を実現できる。

【発明を実施するための最良の形態】

【0011】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【0012】

10

20

30

40

50

図1に、本発明によるフェライト膜を形成するフェライト膜形成装置を示す。図示のフェライト膜形成装置は、回転台3と、この回転台3上に設定される2つの基体(支持体)4とを有する。この基体4はフェライト膜を形成するためのものである。

【0013】

図示のフェライト膜形成装置は、さらに、メッキに必要な液を貯蔵するための第1及び第2のタンク5および6を備える。この第1及び第2のタンク5および6に貯蔵された溶液は、それぞれ、第1及び第2のノズル1および2を介して基体4、4に供給される。その際、例えば、第1のノズル1を介して基体4に溶液が供給された後、供給された溶液が回転台3の回転による遠心力で除去され、第2のノズル2を介して基体4に溶液が供給された後、供給された溶液が回転台3の回転による遠心力で除去されることを繰り返す。

10

【0014】

本実施の形態では、反応液及び酸化液を基体4から除去する際、遠心力を用いているが、重力によって反応液、酸化液に付与される流動性によって反応液及び酸化液を除去しても構わない。

【実施例1】

【0015】

図2を参照して、本発明により得られたフェライト膜の電磁雑音抑制効果について説明する。図2において、(a)はフェライト膜の電磁雑音抑制効果の評価系の全体図を示し、(b)はフェライト膜部分の断面図を示す。

【0016】

図2(a)において、評価系は、マイクロストリップライン(MSL)8を有する。マイクロストリップライン8は、フェライト膜形成時の基体および伝送路として用いられる。図示のマイクロストリップライン8は、厚さ1.6mm、80mm角のガラスエポキシ基板と、そのガラスエポキシ基板の表面中央部に形成された中心導体と、ガラスエポキシ基板の裏面に形成されたグランド導体とから構成されている。中心導体は、幅が約3mmで、ガラスエポキシ基板の全幅80mmに渡って形成されている。マイクロストリップライン8の特性インピーダンスは50Ωである。

20

【0017】

図2(a)に加えて図2(b)をも参照して、マイクロストリップライン8の表面には、略全面に渡り25μmの厚さの第1のポリイミド膜11-1が直接形成してある。その第1のポリイミド膜11-1の上に、本発明により得られたフェライト膜10が略全面に渡り形成してある。さらに、そのフェライト膜10の上に、略全面に渡り、25μmの厚さの第2のポリイミド膜11-2が直接形成してある。

30

【0018】

また、比較材として、ポリイミド膜を介さずにマイクロストリップライン8上に直接、フェライト膜を成膜した試料も作製した。

【0019】

フェライト膜10の成膜(形成)は以下の条件で行った。図1に示す様なフェライト膜形成装置の回転台3の上に基体4として上記マイクロストリップライン8を置き、回転台3を150rpmの回転数で回転させながら、脱酸素イオン交換水を供給しながら、マイクロストリップライン8を90℃まで加熱した。ついで、フェライト膜形成装置内にN₂ガスを導入し脱酸素雰囲気を形成した。

40

【0020】

反応液として、脱酸素イオン交換水中に、FeCl₂・4H₂O、NiCl₂・6H₂O、ZnCl₂をそれぞれ3.3g/リットル、1.3g/リットル、0.03g/リットル溶かしたものを準備した。この反応液は第1のタンク5に貯蔵されている。一方、脱酸素イオン交換水中にNaNO₂とCH₃COONH₄をそれぞれ0.3g/リットル、5.0g/リットル溶かした酸化液を第2のタンク6に貯蔵した。この酸化液と上記反応液とを第2及び第1のノズル2、1によりそれぞれ30ミリリットル/分の流量で約180分供給した。

50

【0021】

その後、取り出した各基体4の板上には黒色膜が形成されており、この黒色膜がNi、Zn、Fe、Oからなるフェライトであることを確認した。走査形顕微鏡(SEM)を用いた組織観察の結果、その黒色膜の膜厚が均一である組織が形成されていた。黒色膜の比抵抗は700 cmであった。

【0022】

図2(a)において、評価系はネットワークアナライザ9を備えている。電磁雑音抑制効果の測定は、マイクロストリップライン8の両端を、同軸ケーブル7を介してネットワークアナライザ9に接続し、マイクロストリップライン8単体での伝送特性を基準に、マイクロストリップライン8上に試料を配置した場合の伝送特性を求めたものである。

10

【0023】

この技術分野において周知のように、伝送特性としてはSパラメータが用いられる。SパラメータのS11は反射係数を示し、S21は透過係数を示す。

【0024】

図3は、得られた伝送特性を示した図である。図3において、(a)は反射特性を示し、(b)は透過特性を示す。図3(a)において、横軸は周波数(MHz)を示し、縦軸は反射係数S11(dB)を示す。図3(b)において、横軸は周波数(MHz)を示し、縦軸は透過係数S21を示す。図3(a)及び(b)には、発明品(太い実線で示す)の他に、ポリイミドによる被覆を行わない試料についても比較材(細い実線で示す)として示してある。

20

【0025】

図3(a)から、比較材と比較して、発明品はフェライト膜試料を大面積に形成したにも拘わらず、十分に低い値の反射係数S11を持つことが分かる。発明品のこの反射係数S11の値は、例えば、実際の電子回路に用いても伝送信号に悪影響を及ぼすことは無いレベルだと考えられる。

【0026】

図3(b)から、比較材と比較して、発明品は高周波側で透過係数S21が大きく減衰していることが確認できる。

【0027】

これらの結果より、本発明によるフェライト膜を伝送線路に形成することで、そのフェライト膜は、電子機器内で生じる高周波のノイズを減衰させる電磁雑音抑制体として有効であることが分かる。さらに、この発明品の伝送特性はフェライト膜の面積、膜厚やその組成を変えることで、所望の特性に調整することが可能である。

30

【0028】

また、図3(a)および図3(b)から分かるとおり、フェライト膜10とマイクロストリップライン8との間にポリイミド膜11-1を形成することによる特性の変化は非常に小さい。すなわち、ポリイミド膜11-1, 11-2である絶縁膜により信頼性は高まり、かつ特性劣化はほとんどない。

【0029】

本発明による絶縁性フェライト膜は、優れた絶縁性と高周波帯域における優れた磁気損失特性により、電磁雑音抑制体として使用できる。更にフェライト膜を電子配線基板上または半導体集積ウェハの少なくとも一方の面に絶縁層を介して直接成膜することにより、電磁雑音抑制機能を兼ね備えた電子配線基板または半導体集積ウェハを実現することができる。

40

【0030】

以上で説明した実施の形態においては、上記絶縁層(絶縁コーティング層)の材料としてポリイミドを用いているが、絶縁性を有するものであればその材料は何でもよい。また、以上で説明した実施の形態においては、上記絶縁層にコーティングされたフェライト膜が1層の場合についてのみ示したが、上記絶縁層を介して複層化したフェライト膜であっても同様の効果が得られる。

50

【図面の簡単な説明】

【0031】

【図1】本発明の一実施の形態によるフェライト膜を形成（成膜）するためのフェライト膜形成装置の概略正面図である。

【図2】本発明により得られたフェライト膜の電磁雑音抑制効果を説明するための図で、（a）はフェライト膜の電磁雑音抑制効果の評価系の全体図、（b）はフェライト膜部分の断面図である。

【図3】本発明によって得られたフェライト膜の伝送特性を示す図であり、（a）は反射特性を示す特性図であり、（b）は透過特性を示す特性図である。

【符号の説明】

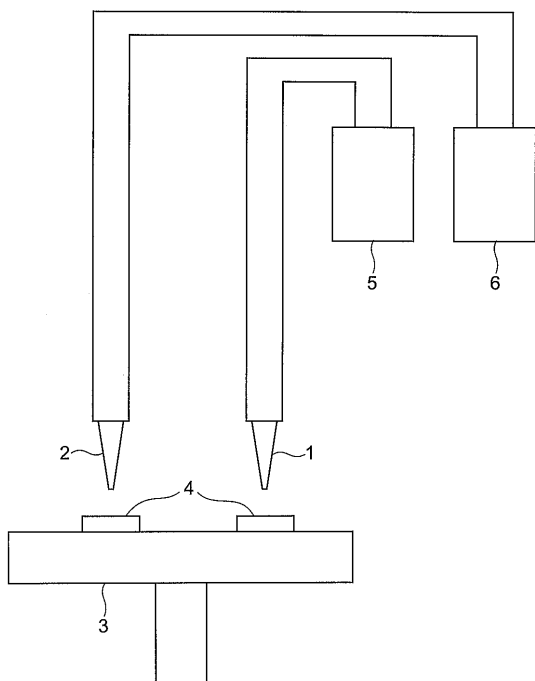
10

【0032】

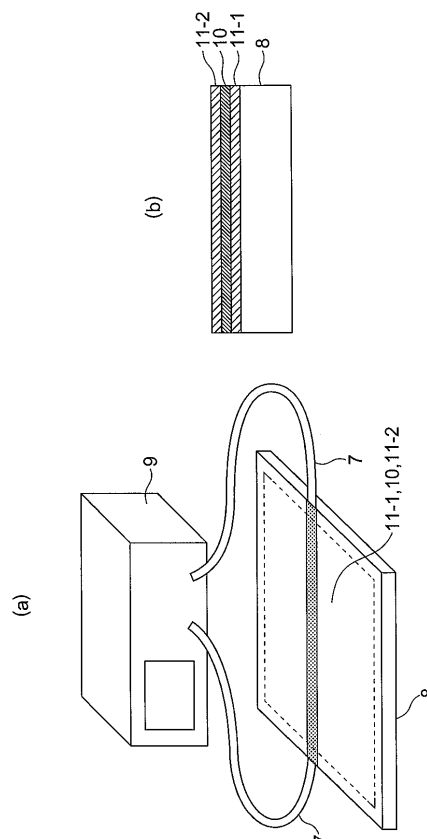
- 1, 2 ノズル
- 3 回転台
- 4 基体（支持体）
- 5, 6 タンク
- 7 同軸ケーブル
- 8 マイクロストリップライン（MSL）
- 9 ネットワークアナライザ
- 10 フェライト膜
- 11-1, 11-2 ポリイミド膜

20

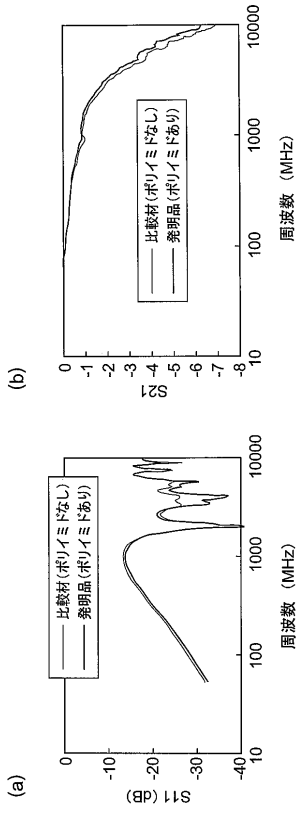
【図1】



【図2】



【 図 3 】



フロントページの続き

| (51)Int.Cl. ⁷ | | F I | | テーマコード(参考) |
|--------------------------|------|---------|------|------------|
| H 0 5 K | 3/28 | H 0 5 K | 3/28 | C |
| H 0 5 K | 9/00 | H 0 5 K | 9/00 | R |

(72)発明者 吉田 栄吉

宮城県仙台市太白区郡山六丁目7番1号 N E C トーキン株式会社内

(72)発明者 千葉 龍矢

宮城県仙台市太白区郡山六丁目7番1号 N E C トーキン株式会社内

(72)発明者 高畑 興邦

宮城県仙台市太白区郡山六丁目7番1号 N E C トーキン株式会社内

(72)発明者 沼田 幸浩

宮城県仙台市太白区郡山六丁目7番1号 N E C トーキン株式会社内

(72)発明者 阿部 正紀

東京都目黒区大岡山二丁目12番1号 東京工業大学内

(72)発明者 山口 正洋

宮城県仙台市青葉区大手町10番15-303号

Fターム(参考) 4K044 AA16 BA12 BA21 BB04 BC14 CA53

5E049 AB03 CC05 KC01

5E314 AA01 AA24 BB01 BB11 FF01 FF17 FF21 GG26

5E321 BB23 BB53

5J014 CA22 CA33