

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl. G09G 3/30 (2006.01) G09G 3/20 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년09월18일 10-0625634 2006년09월12일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 (62) 원출원	10-2005-0092033(분할) 2005년09월30일 특허10-2003-0037068 원출원일자 : 2003년06월10일	(65) 공개번호 (43) 공개일자 심사청구일자	10-2005-0107320 2005년11월11일 2003년06월10일
------------------------------------	--	----------------------------------	---

(30) 우선권주장	JP-P-2002-00171891 JP-P-2003-00161085	2002년06월12일 2003년06월05일	일본(JP) 일본(JP)
------------	--	----------------------------	------------------

(73) 특허권자                    세이코 엡슨 가부시키키가이샤  
일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1

(72) 발명자                        미야자와 다카시  
일본국 나가노켄 스와시 오와 3-3-5 세이코 엡슨 가부시키키가이샤내

(74) 대리인                        문두현  
문기상

심사관 : 천대식

(54) 전자 장치, 전기 광학 장치 및 전자 기기

요약

본 발명의 과제는 데이터선에 데이터를 공급하는 회로의 부하를 경감시킬 수 있는 전자 장치를 제공하는 것이다.

상기 과제를 해결하기 위한 수단으로, 화소 회로(20)는 주사선(Yn)과 각 데이터선(Xm)의 교차부에 대응하여 배치되고, 각각 대응하는 주사선이 선택되어 데이터 신호 또는 리셋 제어 신호가 각각 대응하는 데이터선을 통하여 공급된다. 주사선 구동 회로(13)는 상기 데이터 신호 또는 상기 리셋 제어 신호를 데이터선을 통하여 공급하기 위해서 주사선을 선택할 때, 어드레스 신호(ADn)에 의거하여 적어도 1개 전(前)에 선택한 주사선과 인접하는 주사선 이외의 주사선을 선택하는 주사 신호를 출력한다.

대표도

도 4

색인어

주사선, 데이터선, 화소 회로

명세서

**도면의 간단한 설명**

도 1은 본 발명의 실시예를 설명하기 위한 유기 EL 디스플레이의 회로 구성을 나타내는 블록 회로도.

도 2는 표시 패널부의 내부 회로 구성을 설명하기 위한 회로도.

도 3은 화소 회로와 데이터선 구동 회로의 내부 회로 구성을 설명하기 위한 회로도.

도 4는 데이터 신호의 기록과 리셋 동작의 타이밍을 설명하기 위한 타이밍 차트.

도 5는 마찬가지로 데이터 신호의 기록과 리셋 동작의 타이밍을 설명하기 위한 타이밍 차트.

도 6은 화소 회로와 데이터선 구동 회로의 내부 회로 구성을 설명하기 위한 회로도.

도 7은 화소 회로와 데이터선 구동 회로의 내부 회로 구성을 설명하기 위한 회로도.

도 8은 본 발명의 실시예를 설명하기 위한 유기 EL 디스플레이의 회로 구성을 나타내는 블록 회로도.

도 9는 표시 패널부의 내부 회로 구성을 설명하기 위한 회로도.

도 10은 화소 회로와 데이터선 구동 회로의 내부 회로 구성을 설명하기 위한 회로도.

도 11은 화소 회로와 데이터선 구동 회로의 내부 회로 구성을 설명하기 위한 회로도.

도 12는 본 실시예와 비교하기 위한 타이밍 차트.

도 13은 모바일형 퍼스널 컴퓨터의 구성을 나타내는 사시도.

도 14는 휴대 전화의 구성을 나타내는 사시도.

\*도면의 주요 부분에 대한 부호의 설명\*

10 전자 장치로서의 유기 EL 디스플레이

11 표시 패널부

12 데이터선 구동 회로

13 주사선 구동 회로

14 메모리

17 제어 회로

20 화소 회로

20R 적색용 화소 회로

20G 녹색용 화소 회로

20B 청색용 화소 회로

21 유기 EL 소자

30 단일 라인 구동 회로

30a 전류 생성 회로

30b 리셋 전압 생성 회로

60 전자 기기로서의 퍼스널 컴퓨터

70 전자 기기로서의 휴대 전화

Y1~Yn 주사선

X1~Xm 데이터선

ADn 어드레스 신호

SC1(Yn) 주사 신호

Q1, Q20 제 2 트랜지스터로서의 구동 트랜지스터

Q2 제 1 트랜지스터로서의 스위칭 트랜지스터

T1 세트 기간

T2 리셋 기간

Vr 리셋 제어 신호로서의 리셋 전압

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전자 장치, 전자 장치의 구동 방법 및 전자 기기에 관한 것이다.

\*최근, 유기 EL 소자를 이용한 전기 광학 장치가 주목되고 있다. 유기 EL 소자는 자발광(自發光) 소자로서, 백라이트가 불필요하기 때문에, 저소비전력, 고시야각, 고콘트라스트비의 표시 장치를 실현시킬 수 있는 것으로 기대되고 있다.

유기 EL 소자의 휘도 계조에 따른 데이터 신호를 각 화소 회로에 공급하는 데이터선 구동 회로를 구비한다. 데이터선 구동 회로는 화상 데이터를 출력하는 콘트롤러와 접속되어 있다. 데이터선 구동 회로는 데이터선을 통하여 각 화소 회로와 접속된 복수의 단일 라인 드라이버(line driver)를 구비한다. 각 단일 라인 드라이버는 콘트롤러로부터 출력되는 화상 데이터에 의거하여 데이터 신호를 생성하고, 그 생성된 데이터 신호를 화소 회로에 공급한다. 화소 회로는 상기 데이터 신호에 의거하여 유기 EL 소자의 휘도 계조를 제어하는 구동 전류를 상기 유기 EL 소자에 공급하도록 되어 있다(예를 들면, 특허문헌 1을 참조).

특허문헌1 : 국제공개 제WO98/36407호 팸플릿

#### 발명이 이루고자 하는 기술적 과제

유기 EL 소자, 액정 소자, 전기 영동(泳動) 소자, 또는 전자 방출 소자 등의 전기 광학 소자를 구비한 전기 광학 장치에서, 그 대형화 및 고정밀화가 진행됨에 따라 기생 용량 등에 의한 동작 지연이 문제로 된다. 특히, 데이터 신호를 데이터 전

류로서 공급하는 방식을 채용한 전기 광학 장치의 경우는, 이 문제가 현저하게 나타난다. 즉, 데이터선의 배선 용량에 따라서는, 각 화소 회로에 공급되는 데이터 전류가 소정의 기록 기간 내에 양호한 정밀도로 공급되지 않을 경우가 있다. 그 결과, 화소 회로에서의 데이터 전류의 기록 동작이 지연되어, 전기 광학 소자의 정확한 계조를 얻을 수 없다.

또한, 다음 데이터 기록까지 화소 회로의 상태를 유지하면, 충분한 동화(動畵)의 표시 품질을 얻을 수 없는 경우가 있다.

본 발명은 주로 상술한 것을 해결하기 위해 안출된 것이다.

### 발명의 구성 및 작용

본 발명의 제 1 전자 장치는, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치되고, 각각이 전자 소자를 포함하는 복수의 단위 회로와, 상기 복수의 단위 회로 중 적어도 1개의 단위 회로에 포함되는 상기 전자 소자를 소정 상태로 리셋하는 리셋 동작을 행하기 위한 리셋 제어 신호를 생성하기 위한 제어 회로를 포함하고, 상기 데이터 신호의 상기 복수의 데이터선에 대한 출력과 상기 리셋 동작은 번갈아 행해지는 것을 특징으로 한다.

이 전자 장치에 있어서, 상기 복수의 데이터선에 대한 상기 데이터 신호의 출력과 리셋 동작은 번갈아 행해지기 때문에, 리셋 동작의 기간을 다음에 상기 복수의 데이터선에 공급하는 데이터 신호를 준비하는 기간으로서 이용할 수 있다.

예를 들면, 상기 데이터 신호를 이용하여, 상기 전자 소자로서 액정 소자나 EL 소자 등의 전기 광학 소자를 구비한 전기 광학 장치의 표시를 행하는 경우에 대해서 설명하면, 리셋 동작에 의해 비표시의 기간을 마련하면, 소위 임펄스적인 동작을 행할 수 있고, 이것에 의해 특히 동화 표시 시의 표시 품질이 향상된다.

또한, 본 발명에서의 「리셋 제어 신호」는 상기 전자 소자를 소정 상태로 리셋하기 위한 제어 신호이면 특별히 한정되지 않으며, 예를 들어, 상기 전자 소자 자체에 직접 작용하는 신호일 수도 있고, 상기 전자 소자를 제어하기 위한 능동 소자에 작용하여, 상기 전자 소자를 간접적으로 소정 상태로 설정하는 신호일 수도 있다.

본 발명의 제 2 전자 장치는, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치되고, 각각이 전자 소자를 포함하는 복수의 단위 회로로서, 데이터 신호 및 상기 전자 소자를 소정 상태로 리셋하기 위한 리셋 제어 신호가 공급되는 복수의 단위 회로와, 상기 복수의 주사선으로부터 상기 데이터 신호의 공급에 따라 주사선을 선택하기 위한 주사선 구동 회로를 포함하고, 상기 주사선 구동 회로는, 상기 복수의 단위 회로 중 제 1 단위 회로에 상기 데이터 신호를 공급하기 위해 상기 복수의 주사선으로부터 선택되는 제 1 주사선과, 다음에 상기 데이터 신호를 상기 제 1 단위 회로 이외의 상기 복수의 단위 회로 중 제 2 단위 회로에 공급하기 위해 상기 복수의 주사선으로부터 선택되는 제 2 주사선이 서로 인접하지 않도록 주사 신호를 상기 복수의 주사선에 공급하고, 상기 제 1 단위 회로에 상기 데이터 신호가 공급되고부터 상기 제 2 단위 회로에 상기 데이터 신호가 공급될 때까지의 기간 내에, 상기 제 1 단위 회로 및 상기 제 2 단위 회로와는 다른 제 3 단위 회로에 상기 리셋 제어 신호가 공급되는 것을 특징으로 한다.

또한, 상기한 전자 장치에 있어서, 상기 복수의 주사선 중 상기 제 3 단위 회로에 대응하는 제 3 주사선은, 상기 제 1 주사선 및 상기 제 2 주사선과 인접하고 있어도 좋다.

상기한 전자 장치에 있어서, 상기 주사선 구동 회로는, 상기 복수의 단위 회로 중 제 1 단위 회로에 상기 데이터 신호를 공급하기 위해 선택되는 주사선과, 다음에 상기 데이터 신호를 상기 제 1 단위 회로 이외의 제 2 단위 회로에 공급하기 위해 선택되는 주사선이 서로 인접하지 않도록 주사 신호를 상기 복수의 주사선에 공급하고 있기 때문에, 예를 들어, 상기한 전자 장치를 표시 장치로서 이용한 경우, 상기 데이터 신호가 공급되는 부위가 공간적으로 분산되기 때문에, 표시 장치로서의 시인성(視認性)이 향상된다. 또한, 상기 리셋 제어 신호를 비표시에 이용하면, 상기 데이터 신호의 공급 사이에 흑색 표시가 행해지고, 상술한 바와 같이 동화 표시 시의 시인성이 향상된다. 또한, 상기 리셋 제어 신호를 공급하고 있는 기간을 다음에 공급하는 상기 데이터 신호의 준비 기간으로서 이용할 수 있다.

본 발명의 제 3 전자 장치에 있어서, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치되고, 각각이 전자 소자를 포함하는 복수의 단위 회로로서, 데이터 신호 및 상기 전자 소자를 소정 상태로 리셋하기 위한 리셋 제어 신호가 공급되는 복수의 단위 회로와, 상기 복수의 주사선으로부터 상기 데이터 신호의 공급에 따라 주사선을 선택하기 위한 주사선 구동 회로를 포함하고, 상기 주사선 구동 회로는, 상기 복수의 단위 회로 중 제 1 단위 회로에 상기 데이터 신호를 공급하기 위해 상기 복수의 주사선으로부터 선택되는 제 1 주사선과, 다음에 상기 데이터 신호를 상기 제 1 단위 회로 이외의 상기 복수의 단위 회로 중 제 2 단위 회로에 공급하기 위해 상기 복수의 주사선으로부터 선택되는 제 2 주사선이 서로 인접하도

록 주사 신호를 상기 복수의 주사선에 공급하고, 상기 제 1 단위 회로에 상기 데이터 신호가 공급되고부터 상기 제 2 단위 회로에 상기 데이터 신호가 공급될 때까지의 기간 내에, 상기 제 1 단위 회로 및 상기 제 2 단위 회로와는 다른 제 3 단위 회로에 상기 리셋 제어 신호가 공급되는 것을 특징으로 한다.

또한, 상기한 전자 장치에 있어서, 상기 복수의 주사선 중 상기 제 3 단위 회로에 대응하는 제 3 주사선은, 상기 제 1 주사선 및 상기 제 2 주사선과 인접하고 있지 않은 것이 바람직하다.

상기한 전자 장치에 있어서, 상기 데이터 신호의 공급과 리셋 제어 신호의 공급이 번갈아 행해지기 때문에, 상기 데이터 신호의 생성 또는 공급에 의한 데이터선 구동 회로의 회로 부담을 경감시킬 수 있다. 또한, 상기 리셋 제어 신호를 공급하고 있는 기간을 다음에 공급하는 상기 데이터 신호의 준비 기간으로서 이용할 수 있다. 또한, 상기 리셋 제어 신호를 표시 장치에서의 비표시 기간의 설정에 이용하면, 상기 데이터 신호의 공급의 사이에 흑색 표시가 행해져서, 동화 표시 시의 시인성이 향상된다.

본 발명의 제 4 전자 장치는, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치되고, 각각이 전자 소자를 포함하는 복수의 단위 회로로서, 데이터 신호 및 상기 전자 소자를 소정 상태로 리셋하기 위한 리셋 제어 신호가 공급되는 복수의 단위 회로와, 상기 복수의 주사선으로부터 상기 데이터 신호의 공급에 따라 주사선을 선택하기 위한 주사선 구동 회로를 포함하고, 상기 주사선 구동 회로는 상기 데이터 신호를 공급하기 위해 선택하는 주사선과, 상기 리셋 제어 신호를 공급하기 위한 주사선을 번갈아 선택하는 것을 특징으로 한다.

상기한 전자 장치에 있어서, 상기 주사선 구동 회로는, 상기 데이터 신호를 공급하기 위해 선택하는 주사선과 상기 리셋 제어 신호를 공급하기 위한 주사선을 번갈아 선택하고 있기 때문에, 상기 리셋 제어 신호를 공급하는 기간을 다음 상기 데이터 신호를 위한 준비 기간으로서 이용할 수 있다. 또한, 상기 리셋 제어 신호를 상기 전자 장치를 표시 장치로서 이용한 경우의 비표시 신호에 이용하면, 상기 데이터 신호의 공급의 사이에 흑색 표시가 행해지고, 상술한 바와 같이 동화 표시 시의 시인성이 향상된다.

본 발명의 제 5 전자 장치는, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치된 복수의 단위 회로로서, 각각이 상기 복수의 주사선 중 대응하는 주사선을 통하여 공급되는 주사 신호에 의해 제어되는 제 1 트랜지스터와, 상기 제 1 트랜지스터를 통하여 공급되는 상기 데이터 신호를 유지하는 유지 소자와, 상기 유지 소자에 유지된 상기 데이터 신호에 의거하여 도통 상태가 설정되는 제 2 트랜지스터와, 설정된 상기 제 2 트랜지스터의 상기 도통 상태에 상대한 전압 레벨 또는 전류 레벨을 갖는 전압 또는 전류가 공급되는 전자 소자를 포함하는 복수의 단위 회로와, 상기 복수의 데이터선에 데이터 신호를 출력하기 위한 데이터선 구동 회로와, 상기 복수의 주사선을 통하여 상기 주사 신호를 상기 복수의 단위 회로에 공급하는 주사선 구동 회로를 포함하고, 상기 복수의 단위 회로 중 제 1 단위 회로에 상기 데이터 신호가 공급되고부터, 다음에 상기 데이터 신호가 상기 제 1 단위 회로 이외의 제 2 단위 회로에 공급될 때까지의 기간 내에, 상기 제 1 단위 회로 및 상기 제 2 단위 회로와는 다른 제 3 단위 회로에 상기 복수의 데이터선 중 대응하는 데이터선을 통하여, 상기 유지 소자에 상기 제 2 트랜지스터를 실질적으로 오프 상태로 하는 리셋 제어 신호가 공급되는 것을 특징으로 한다.

이 전자 장치에서는, 상기 리셋 제어 신호가 데이터선을 통하여 공급되기 때문에, 단위 회로의 리셋과 동시에 데이터선에 부수(付隨)되는 전하의 리셋도 행할 수 있어, 다음 데이터의 기록을 고속으로 행할 수 있다.

또한, 상기 유지 소자로서는, 용량 소자 이외에, SRAM 등의 반도체 소자에 의해 구성된 메모리 소자를 사용할 수 있다.

상기한 전자 장치에 있어서, 상기 제 1 단위 회로에 대응하는 상기 복수의 주사선의 제 1 주사선과, 상기 제 2 단위 회로에 대응하는 상기 복수의 주사선의 제 2 주사선이 서로 인접하고 있으며, 상기 제 3 단위 회로에 대응하는 상기 복수의 주사선의 제 3 주사선은, 상기 제 1 주사선 및 상기 제 2 주사선과 인접하지 않도록 해도 좋다.

상기한 전자 장치에 있어서, 상기 제 1 단위 회로에 대응하는 상기 복수의 주사선의 제 1 주사선과, 상기 제 3 단위 회로에 대응하는 상기 복수의 주사선의 제 3 주사선이 서로 인접하고 있으며, 상기 제 2 단위 회로에 대응하는 상기 복수의 주사선의 제 2 주사선은, 상기 제 1 주사선과 인접하지 않도록 해도 좋다.

상기한 전자 장치에 있어서, 상기 제 3 단위 회로에 상기 리셋 제어 신호가 공급될 때에, 상기 제 3 주사선이 선택되고, 상기 제 3 단위 회로의 상기 제 1 트랜지스터를 통하여 상기 유지 소자에 상기 리셋 제어 신호가 공급되는 것이 바람직하다.

상기한 전자 장치에 있어서, 상기 데이터 신호는 다치(多値)이어도 좋다.

상기한 전자 장치에 있어서, 상기 데이터 신호로서 전류 신호를 공급해도 좋다.

상기한 전자 장치에 있어서, 상기 전자 소자는, 예를 들어, LED나 FED, 무기 EL 소자, 액정 소자, 전자 방출 소자, 플라즈마 발광 소자 등의 다양한 전기 광학 소자라도 있다. 예를 들어, EL 소자의 경우는, 그 발광층이 유기 재료로 구성되어도 좋다.

또한, 상기 전자 장치 중 어느 하나에 있어서, 데이터 신호의 공급과 교대로 되도록 리셋하는 것이 바람직하나, 상기 복수의 주사선 중 몇 개의 주사선에 대응하는 단위 회로에 연속하여 데이터 신호를 공급한 후, 리셋 동작을 행할 수도 있다. 요컨대, 상기 복수의 주사선 전체에 대응하는 상기 복수의 단위 회로에 상기 데이터 신호를 공급하기 전에, 적어도 1회 이상 리셋을 행하는 것이 좋다.

\*본 발명의 제 1 전자 장치의 구동 방법은, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치되고, 각각이 전자 소자를 포함하는 복수의 단위 회로를 구비한 전자 장치의 구동 방법으로서, 상기 복수의 단위 회로 중 제 1 단위 회로에 상기 복수의 데이터선 중 대응하는 데이터선을 통하여 데이터 신호를 공급한 후로서, 다음에 상기 복수의 단위 회로 중 상기 제 1 단위 회로 이외의 제 2 단위 회로에 상기 복수의 데이터선 중 대응하는 데이터선을 통하여 데이터 신호를 공급하기 전에, 상기 복수의 단위 회로 중 상기 제 1 단위 회로 및 상기 제 2 단위 회로 이외의 제 3 단위 회로에, 상기 제 3 단위 회로에 포함되는 상기 전자 소자를 소정 상태로 리셋하기 위한 리셋 제어 신호를 공급하는 것을 특징으로 한다.

상기한 전자 장치의 구동 방법에 있어서, 상기 제 1 단위 회로에 상기 데이터 신호를 공급하기 위해 상기 복수의 주사선으로부터 선택되는 주사선과, 상기 제 3 단위 회로에 대응하는 상기 복수의 주사선 중의 주사선이 서로 인접하고 있을 수도 있다.

본 발명의 제 2 전자 장치의 구동 방법은, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치되고, 각각이 전자 소자를 포함하는 복수의 단위 회로를 구비한 전자 장치의 구동 방법으로서, 상기 복수의 단위 회로 중 제 1 단위 회로에 상기 데이터 신호를 공급하기 위해 상기 복수의 주사선으로부터 하나의 주사선을 선택하고, 다음에 상기 데이터 신호를 상기 제 1 단위 회로 이외의 제 2 단위 회로에 공급하기 위해 상기 제 1 단위 회로에 상기 데이터 신호를 공급하기 위해 선택한 상기 하나의 주사선과 인접하지 않는 주사선을 선택하고, 상기 제 1 단위 회로에 상기 데이터 신호가 공급되고부터 상기 제 2 단위 회로에 상기 데이터 신호가 공급될 때까지의 동안에, 상기 제 1 단위 회로 및 상기 제 2 단위 회로와는 다른 제 3 단위 회로에, 상기 제 3 단위 회로에 포함되는 상기 전자 소자를 소정 상태로 리셋하기 위한 리셋 제어 신호를 공급하는 것을 특징으로 한다.

본 발명의 제 3 전자 장치의 구동 방법은, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치되고, 각각이 전자 소자를 포함하는 복수의 단위 회로를 구비한 전자 장치의 구동 방법으로서, 복수의 주사선 중에서 1개의 주사선을 선택하고, 그 선택된 주사선에 대응하는 각 단위 회로에 대하여 대응하는 상기 데이터선으로부터 데이터 신호를 공급한 후, 상기 선택된 주사선과 인접하는 주사선 이외의 주사선 중 적어도 1개의 주사선에 대응하여 설치된 단위 회로에, 상기 단위 회로에 포함되는 상기 전자 소자를 소정 상태로 리셋하기 위한 리셋 제어 신호를 공급하는 것을 특징으로 한다.

본 발명의 제 4 전자 장치의 구동 방법은, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치되고, 각각이 전자 소자를 포함하는 복수의 단위 회로를 구비한 전자 장치의 구동 방법으로서, 복수의 주사선 중에서 1개의 주사선을 선택하고, 그 선택된 주사선에 대응하는 각 단위 회로에 대하여 대응하는 상기 데이터선으로부터 데이터 신호를 공급한 후, 상기 선택된 주사선과는 다른 주사선 중 적어도 1개의 주사선을 선택하고, 그 선택된 적어도 1개의 주사선에 대응하는 단위 회로에 상기 전자 소자를 소정 상태로 리셋하기 위한 리셋 제어 신호를 상기 복수의 데이터선 중 대응하는 데이터선을 통하여 공급하는 것을 특징으로 한다.

이 전자 장치의 구동 방법에서는, 상기 리셋 제어 신호를 데이터선을 통하여 공급하기 때문에, 데이터선과 관련된 전하의 리셋도 행할 수 있어, 다음에 행하는 데이터 신호의 기록에 유리해진다.

본 발명의 제 5 전자 장치의 구동 방법은, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치되고, 각각이 전자 소자를 포함하는 복수의 단위 회로를 구비한 전자 장치의 구동 방법으로서, 상기 데이터 신호의 단위 회로에 대한 기록이 개시되고부터 상기 단위 회로에 대한 상기 데이터 신호의 기록이 다음에 개시될 때까지의 기간 내에, 상기 복수의 단위 회로 중 적어도 1개의 단위 회로에 대하여 상기 전자 소자를 소정 상태로 리셋하기 위한 리셋 제어 신호를 공급하는 것을 특징으로 한다.

본 발명의 제 6 전자 장치의 구동 방법은, 복수의 주사선과 복수의 데이터선의 교차부에 대응하여 배치되고, 각각이 전자 소자를 포함하는 복수의 단위 회로를 구비한 전자 장치의 구동 방법으로서, 상기 데이터 신호의 단위 회로에 대한 기록이 개시되고부터 상기 단위 회로에 대한 상기 데이터 신호의 기록이 다음에 개시될 때까지의 기간 내에, 상기 복수의 단위 회로 중 상기 단위 회로 이외의 적어도 1개의 단위 회로에 대하여 상기 전자 소자를 소정 상태로 리셋하기 위한 리셋 제어 신호를 공급하는 것을 특징으로 한다.

상기한 전자 장치의 구동 방법에 있어서, 상기 데이터 신호의 단위 회로에 대한 기록이 개시되고부터, 단위 회로에 대한 데이터 신호의 기록이 다음에 개시될 때까지의 기간을 1프레임(frame)으로 정의하면, 1프레임 내에 어느 하나의 단위 회로의 리셋 동작이 행해지고 있기 때문에, 상기 리셋 제어 신호에 의해 리셋 동작을 행하고 있는 기간을 다음 데이터 신호의 생성 또는 공급의 준비 기간으로서 이용할 수 있다. 이것에 의해, 데이터선을 구동하는 데이터선 구동 회로나 리셋 제어 신호를 공급하기 위한 회로의 부하가 경감된다.

또한, 상기한 전자 장치의 구동 방법 중 어느 하나에 있어서, 상기 복수의 주사선 전체에 대응하는 상기 복수의 단위 회로에 상기 데이터 신호를 공급하기 전에, 적어도 1회 이상, 바람직하게는, 데이터 신호의 공급과 교대로 되도록 리셋하고 있기 때문에, 상기 복수의 주사선 전체의 선택이 완료되고 나서 리셋을 행하는 경우에 비하여, 데이터 신호의 생성 또는 공급과 관련된 데이터선 구동 회로 등의 회로 부하가 경감된다.

상기한 전자 장치의 구동 방법에 있어서, 상기 데이터 신호로서 다치 또는 아날로그의 신호를 공급하는 것이 바람직하다.

상기한 전자 장치의 구동 방법에 있어서, 상기 데이터 신호로서 전류 신호를 공급하는 것이 바람직하다.

상기한 전자 장치의 구동 방법에 있어서, 상기 전자 소자는 EL 소자일 수도 있다.

상기한 전자 장치의 구동 방법에 있어서, 상기 복수의 단위 회로의 각각은, 상기 복수의 주사선 중 대응하는 주사선을 통하여 공급되는 주사 신호에 의해 제어되는 제 1 트랜지스터와, 상기 제 1 트랜지스터를 통하여 공급되는 상기 데이터 신호 및 상기 리셋 제어 신호를 각각에 대응하는 전기량으로서 유지하는 유지 소자와, 상기 유지 소자에 유지된 상기 전기량에 의거하여 도통 상태가 설정되고, 상기 전자 소자에 상기 도통 상태에 대응한 전압 레벨 또는 전류 레벨을 갖는 전압 또는 전류를 공급하는 제 2 트랜지스터를 포함하고, 상기 리셋 제어 신호를 상기 유지 소자에 공급함으로써 상기 제 2 트랜지스터의 도통 상태를 실질적으로 오프 상태로 하여, 상기 전자 소자로의 전압 또는 전류의 공급을 정지시키도록 할 수도 있다.

본 발명에서의 전자 기기는 상기한 전자 장치를 실장했다.

(실시예)

(제 1 실시예)

이하, 본 발명을 구체화한 제 1 실시예를 도 1 내지 도 4에 따라 설명한다.

도 1은 전자 장치로서의 유기 EL 디스플레이(10)의 회로 구성을 나타내는 블록 회로도이다. 도 2는 표시 패널부와 데이터선 구동 회로의 내부 회로 구성을 나타내는 블록 회로도이다. 도 3은 화소 회로의 내부 회로 구성을 나타내는 회로도이다.

도 1에 있어서, 유기 EL 디스플레이(10)는 표시 패널부(11), 데이터선 구동 회로(12), 주사선 구동 회로(13), 메모리(14), 발진 회로(15), 전원 회로(16), 및 제어 회로(17)를 구비한다.

유기 EL 디스플레이(10)의 각 요소(11~17)는 각각이 독립된 전자 부품에 의해 구성되어 있을 수도 있다. 예를 들면, 각 요소(12~17)가 1칩(one-chip)의 반도체 집적 회로 장치에 의해 구성되어 있을 수도 있다. 또한, 각 요소(11~17)의 전부 또는 일부가 일체로 된 전자 부품으로서 구성되어 있을 수도 있다. 예를 들면, 표시 패널부(11)에 데이터선 구동 회로(12)와 주사선 구동 회로(13)가 일체적으로 형성되어 있을 수도 있다. 각 구성요소(11~16)의 전부 또는 일부가 프로그래머블(programmable) IC 칩으로 구성되고, 그 기능이 IC 칩에 기록된 프로그램에 의해 소프트웨어적으로 실현될 수도 있다.

표시 패널부(11)는 도 2에 나타낸 바와 같이, 데이터선( $X_m$ )( $m$ 은 자연수)과 행방향을 따라 연장되는 복수의 주사선( $Y_n$ )( $n$ 은 자연수)의 교차부에 대응하는 위치에 배열된 복수의 단위 회로 또는 전자 회로로서의 화소 회로(20)를 갖고 있다. 즉,

화소 회로(20)는 그 열방향을 따라 연장되는 데이터선(Xm)과 행방향을 따라 연장되는 주사선(Yn) 사이에 각각 접속됨으로써, 각 화소 회로(20)는 매트릭스 형상으로 배열되어 있다. 화소 회로(20)는 전자 소자 또는 전류 구동 소자로서의 유기 EL 소자(21)를 갖고 있다. 유기 EL 소자(21)는 구동 전류가 공급됨으로써 발광하는 발광 소자이다.

본 실시예에서는, 화소 회로(20)에는 적색, 녹색 및 청색용 화소 회로(20R, 20G, 20B)의 3종류 화소 회로가 있다. 적색용 화소 회로(20R)에는 유기 재료로 구성된 발광층으로부터 적색의 광을 방사하는 유기 EL 소자(21)를 갖고 있다. 녹색용 화소 회로(20G)에는 유기 재료로 구성된 발광층으로부터 녹색의 광을 방사하는 유기 EL 소자(21)를 갖고 있다. 청색용 화소 회로(20B)에는 유기 재료로 구성된 발광층으로부터 청색의 광을 방사하는 유기 EL 소자(21)를 갖고 있다.

적색용 화소 회로(20R), 녹색용 화소 회로(20G), 청색용 화소 회로(20B)의 순서를 열방향으로 반복하면서 배치되어 있다. 그리고, 이렇게 배치된 적색, 녹색 및 청색용 화소 회로(20R, 20G, 20B)는, 그 열방향을 따라 배치되는 데이터선(Xm)과 행방향을 따라 연장되는 복수의 주사선(Yn) 사이에 각각 접속된다.

데이터선 구동 회로(12)는 데이터선(Xm)의 각각에 대하여 단일 라인 구동 회로(30)를 구비한다. 각 단일 라인 구동 회로(30)는 데이터선(Xm)을 통하여 각각 대응하는 적색, 녹색 및 청색용 화소 회로(20R, 20G, 20B)에 데이터 신호를 공급한다.

도 3에 나타낸 바와 같이, 화소 회로(20)는 제 2 트랜지스터로서의 구동 트랜지스터(Q1), 제 1 트랜지스터로서의 스위칭 트랜지스터(Q2) 및 유지 소자로서의 유지 커패시터(C1)를 구비한다. 구동 트랜지스터(Q1)는 P채널형 트랜지스터로 구성되어 있다. 스위칭 트랜지스터(Q2)는 N채널형 트랜지스터로 구성되어 있다.

구동 트랜지스터(Q1)는 드레인이 유기 EL 소자(21)의 양극에 접속되고, 소스가 구동 전압(Vdd)이 인가되어 있는 전원선(VL)에 접속되어 있다. 구동 트랜지스터(Q1)의 게이트에는 유지 커패시터(C1)가 접속되어 있다.

유지 커패시터(C1)의 다른쪽 끝은 전원선(VL)에 접속되어 있다. 화소 회로(20)의 스위칭 트랜지스터(Q2)의 게이트는 대응하는 주사선(Yn)에 각각 접속되어 있다. 또한, 스위칭 트랜지스터(Q2)는 드레인이 데이터선(Xm)에 접속되고, 그 소스가 구동 트랜지스터(Q1)의 게이트와 함께 유지 커패시터(C1)에 접속되어 있다.

각 단일 라인 구동 회로(30)는 도 3에 나타낸 바와 같이, 데이터 전압 생성 회로(30a)와 리셋 전압 생성 회로(30b)를 구비한다. 데이터 전압 생성 회로(30a)는 제 1스위치(Q11)을 통하여 각각 대응하는 각 데이터선(Xm)에 접속된 화소 회로(20)에 데이터 신호(VD)를 공급한다. 또한, 데이터 전압 생성 회로(30a)가 생성하는 데이터 신호(VD)는 2치(binary) 또는 디지털 값일 수도 있으나, 본 실시예에서는 다치(多値)로서, 64가지의 전압값이 생성되게 되어 있다.

리셋 전압 생성 회로(30b)는 제 2스위치(Q12)를 통하여 각각 대응하는 데이터선(Xm)에 접속된 화소 회로(20)에 리셋 제어 신호로서의 리셋 전압(Vr)을 공급한다. 리셋 제어 신호는, 유기 EL 소자(21)로의 전류 공급을 정지시키기 위한 신호이면 특별히 한정은 없으나, 여기서는, 리셋 전압(Vr)으로서, 구동 트랜지스터(Q1)의 도통 상태를 실질적으로 오프(off) 상태로 하기 위해 유지 커패시터(C1)에 유지되어야 할 전하량을 설정하기 위한 전압으로 설정되어 있다.

구체적으로는, 본 실시예와 같이 구동 트랜지스터가 P채널형 트랜지스터인 경우는, 리셋 전압(Vr)은 구동 트랜지스터(Q1)의 소스의 전위인 Vdd로부터 구동 트랜지스터(Q1)의 임계치 전압(Vth)을 뺀 값 이상의 값을 갖는 전압이면 되고, 본 실시예에서는, 리셋 전압(Vr)을 전원선(VL)에 인가되어 있는 구동 전압(Vdd)과 동일하게 설정한다.

또한, 구동 트랜지스터(Q1)가 가령 N채널형 트랜지스터인 경우, 리셋 전압(Vr)으로서, 구동 트랜지스터(Q1)의 소스의 전위에 구동 트랜지스터(Q1)의 임계치 전압(Vth)을 가산한 값 이하의 값을 갖는 전압을 유지 커패시터에 공급하면, 구동 트랜지스터(Q1)는 실질적으로 오프 상태로 된다.

제 1스위치(Q11)는 N채널형 트랜지스터로 구성되고, 제 1 게이트 신호(G1)에 의해 도통 제어된다. 제 2스위치(Q12)는 P채널형 트랜지스터로 구성되고, 제 2 게이트 신호(G2)에 의해 도통 제어된다. 따라서, 제 1 및 제 2스위치(Q11, Q12)를 각각 도통 제어함으로써, 데이터 신호(VD)와 리셋 전압(Vr) 중 어느 하나를 각 데이터선(Xm)에 공급할 수 있다.

주사선 구동 회로(13)는 주사선(Yn) 중의 1개를 적절히 선택하여 1행분의 화소 회로 그룹을 선택한다. 주사선 구동 회로(13)는 본 실시예에서는 디코더 회로를 구비하고, 제어 회로(17)로부터의 어드레스 신호(ADn)에 의거하여 주사선(Yn) 중



의 1개를 적절히 선택하고, 그 1개에 대응하는 주사 신호(SC1(Yn))를 출력하게 되어 있다. 즉, 제어 회로(17)로부터 차례로 출력되는 어드레스 신호(ADn)에 의해, 주사선(Yn)을 위에서부터 차례로 선택할 수 있을 뿐만 아니라, 임의(예를 들어, 1개 간격)로 주사선(Yn)을 선택할 수 있다.

그리고, 스위칭 트랜지스터(Q2)를 온 상태로 하는 주사 신호(SC1(Yn))에 의해 선택된 주사선 상의 화소 회로(20)의 스위칭 트랜지스터(Q2)는 온 상태로 되면, 그 때의 제 1 및 제 2스위치(Q11, Q12)의 도통 상태에서 데이터선(Xm)의 대응하는 데이터선을 통하여 데이터 신호(VD) 또는 리셋 전압(Vr)이 유지 커패시터(C1)에 공급된다.

메모리(14)는 컴퓨터(18)로부터 공급되는 표시 데이터를 기억한다. 발진 회로(15)는 기준 동작 신호를 유기 EL 디스플레이(10)의 다른 구성요소에 공급한다. 전원 회로(16)는 유기 EL 디스플레이(10)의 각 구성요소의 구동 전원을 공급한다.

제어 회로(17)는 각 요소(11~16)를 통괄 제어한다. 제어 회로(17)는 표시 패널부(11)의 표시 상태를 나타내는 메모리(14)에 기억한 표시 데이터(화상 데이터)를 각 유기 EL 소자(21)의 발광 계조를 나타내는 매트릭스 데이터로 변환한다. 매트릭스 데이터는, 1행분의 화소 회로 그룹을 선택하기 위해 주사 신호(SC1(Yn))를 출력하는 주사선을 지정하기 위한 어드레스 신호(ADn)와, 선택된 화소 회로 그룹의 유기 EL 소자(21)의 휘도를 설정하기 위한 데이터 신호(VD)를 설정하는 데이터 신호 생성 구동 신호를 포함한다. 그리고, 어드레스 신호(ADn)는 주사선 구동 회로(13)에 공급한다. 또한, 데이터 신호 생성 구동 신호는 데이터선 구동 회로(12)에 공급된다.

그리고, 제어 회로(17)는 주사선을 선택하여 메모리(14)에 기억한 표시 데이터에 의거하여 화소 회로(20)에 대한 데이터 신호(VD)의 기록(세트) 및 리셋 전압(Vr)의 기록(리셋)을 위한 주사선을 선택하는 순서를 미리 설정한다.

또한, 제어 회로(17)는 주사선(Yn)과 데이터선(Xm)의 구동 타이밍 제어를 행하는 동시에, 단일 라인 구동 회로(30)의 제 1 및 제 2스위치(Q11, Q12)의 도통 제어를 행하는 게이트 신호(G1, G2)를 출력한다.

다음으로, 상술한 바와 같이 구성한 유기 EL 디스플레이(10)의 작용을 제어 회로(17)의 주사선의 선택 동작 및 데이터선의 구동 동작에 따라 설명한다. 또한, 설명을 용이하게 하기 위해, 6개의 주사선(Y1~Y6)으로 이루어진 유기 EL 디스플레이(10)를 예로 들어 설명한다. 도 4는 6개의 주사선(Y1~Y6)에 출력되는 주사 신호(SC1(Y1~Y6))의 타이밍차트를 나타낸다.

주사선(Y1~Y6) 중 하나의 주사선에 대한 동작에 대해서 설명하면, 주사 신호(SC1(Y1~Y6))에 의해 설정되는 세트 기간(T1) 중에, 그 선택된 주사선에 대응하여 설치된 화소 회로(20)에 데이터 신호(VD)가 기록된다. 세트 기간(T1) 및 미리 정한 시간(Tx1)이 경과한 후, 주사 신호(SC1(Y1~Y6))에 의해 설정되는 리셋 기간(T2) 중에 선택된 주사선에 대응하는 화소 회로(20)에 리셋 전압(Vr)이 기록된다. 리셋 기간(T2) 및 미리 정한 시간(Tx2)이 경과한 후, 다시 상술한 세트 기간(T1)이 도래하고, 화소 회로(20)에 적색, 녹색 및 청색용 데이터 신호(VD)가 기록된다. 이후, 동일한 선택을 반복하여 화소 회로가 구동된다.

주사선(Y1~Y6)에는 세트 기간(T1)으로부터 개시되는 주사선(예를 들어, 주사선(Y1))과 리셋 기간(T2)으로부터 개시되는 주사선(예를 들어, 주사선(Y4))이 존재한다. 즉, 리셋 기간(T2)은 새로운 데이터를 기록하기 위한 세트 기간(T1)에 앞서 행할 수도 있고, 데이터 신호(VD)의 기록(세트)을 위한 주사선과 리셋 전압(Vr)의 기록(리셋)을 위한 주사선이 시간적으로 번갈아 선택된다. 또한, 도 4에 나타낸 타이밍차트에서는, 주사선을 선택할 때, 1개 전에 선택된 주사선과 인접하는 주사선 이외의 주사선이 선택되도록 순서를 설정한다.

또한, 도 4에 나타낸 바와 같이, 제어 회로(17)는 주사선(Y1)(세트) → 주사선(Y4)(리셋) → 주사선(Y2)(세트) → 주사선(Y5)(리셋) → 주사선(Y3)(세트) → 주사선(Y6)(리셋) → 주사선(Y4)(세트) → 주사선(Y1)(리셋) → 주사선(5)(세트) → 주사선(2)(리셋) → 주사선(6)(세트) → 주사선(3)(리셋)의 순서로 세트 또는 리셋을 위해 주사선을 선택하고, 그 선택의 순서를 반복하도록 어드레스 신호(ADn)를 주사선 구동 회로(13)에 출력한다.

한편, 도 5에 나타낸 바와 같이 주사선(Y1)(세트) → 주사선(Y2)(리셋) → 주사선(Y3)(세트) → 주사선(Y4)(리셋) → 주사선(Y5)(세트) → 주사선(Y6)(리셋) → 주사선(Y1)(리셋) → 주사선(Y2)(세트) → 주사선(3)(리셋) → 주사선(4)(세트) → 주사선(5)(리셋) → 주사선(6)(세트)의 순서로 세트 및 리셋을 위해 주사선을 선택할 수도 있다.

즉, 홀수번째의 주사선 및 짝수번째의 주사선 중 어느 한쪽을 데이터를 기록하기 위해 선택하고, 다른쪽을 리셋 제어 신호를 공급하기 위해 선택하는 동시에, 시간적으로 데이터 기록과 리셋 제어 신호의 공급을 번갈아 행한다.

또한, 홀수번째의 주사선 및 짝수번째의 주사선 중 어느 한쪽을 선택하여, 데이터 기록을 연속하여 행한 후, 이어서, 홀수번째의 주사선 및 짝수번째의 주사선 중 어느 다른쪽에 리셋 제어 신호를 연속하여 공급하게 할 수도 있다. 이 경우, 짧은 시간 스케일(scale)에서는, 데이터 기록이 시간적으로 집중된다는 문제는 있으나, 리셋 제어 신호를 공급하는 기간을 다음 데이터 기록을 행하기 위한 데이터의 준비 기간으로서 이용할 수 있다. 요컨대, 어떠한 반복 단위일지라도, 데이터 기록과 리셋을 번갈아 반복함으로써, 리셋을 행하는 기간 또는 화소 회로가 리셋된 상태를 유지하고 있는 기간을 데이터선을 통하여 공급되는 데이터 신호를 준비하는 기간으로서 이용할 수 있다.

다음으로, 선택된 주사선의 화소 회로(20)의 동작에 대해서 설명한다.

우선, 제 1스위치(Q11)를 온 상태로 하는 제 1게이트 신호(G1)를 공급한 상태에서, 세트 기간(T1)에 주사선(Yn)을 통하여 스위칭 트랜지스터(Q2)를 온 상태로 하는 주사 신호(SC1)(1~Yn)가 공급됨으로써 대응하는 스위칭 트랜지스터(Q2)가 온 상태로 된다. 이 때, 데이터선(1~Xm) 및 스위칭 트랜지스터(Q2)를 통하여 데이터 신호(VD)가 유지 커패시터(C1)에 공급된다.

이것에 의해, 유지 커패시터(C1)에는, 데이터 신호(VD)에 대응하는 전하량이 유지되게 된다. 이 전하량에 따른 전압이 게이트 전압으로서 구동 트랜지스터(Q1)의 게이트에 인가되어, 구동 트랜지스터(Q1)의 도통 상태가 설정된다. 이 도통 상태에 따른 전류 레벨을 갖는 전류가 구동 트랜지스터(Q1)를 통과하고, 이 전류가 유기 EL 소자(21)의 구동 전류로서 유기 EL 소자(21)에 공급되어, 유기 EL 소자(21)의 발광이 개시된다.

세트 기간(T1) 경과 후, 스위칭 트랜지스터(Q2)를 오프 상태로 하지만, 유지 커패시터(C1)에는 데이터 신호(VD)에 의해 설정한 전하량이 유지되어 있으므로, 유기 EL 소자(21)에 대한 구동 전류의 공급은 정지되지 않는다.

발광 기간(T3) 경과 후, 제 1스위치(Q11) 및 제 2스위치(Q12)를 각각 오프 상태 및 온 상태로 하고, 다시, 스위칭 트랜지스터(Q2)를 온 상태로 하는 주사 신호(SC1)(1~Yn)를 리셋 기간(T2)에 출력함으로써, 리셋 전압 생성 회로로부터 리셋 전압(Vr)이 데이터선(Xm) 및 스위칭 트랜지스터(Q2)를 통하여 유지 커패시터(C1)에 공급된다.

다음에, 리셋 기간(T2) 경과 후, 스위칭 트랜지스터(Q2)를 오프 상태로 하고, 유기 EL 소자(21)로의 구동 전류의 공급을 정지시킨 상태를 기간(Tx2)의 기간 중에 유지하고, 다음 세트 기간(T1)의 개시를 대기한다.

도 3에 나타낸 화소 회로를 대신하여 도 6에 나타낸 화소 회로도 채용할 수 있다.

도 6에 나타낸 화소 회로(20)는, 제 2 트랜지스터로서의 구동 트랜지스터(Q20), 제 1 트랜지스터로서의 스위칭 트랜지스터(Q22), 발광 기간 제어 트랜지스터(Q23), 구동 트랜지스터(Q20)의 드레인과 게이트의 전기적 접속을 제어하는 스위칭 트랜지스터(Q21) 및, 유지 소자로서의 유지 커패시터(C1)를 구비한다. 구동 트랜지스터(Q20)는 P채널형 트랜지스터로 구성되어 있다. 스위칭 트랜지스터(Q21, Q22) 및 발광 기간 제어 트랜지스터(Q23)는 N채널형 트랜지스터로 구성되어 있다.

구동 트랜지스터(Q20)는, 드레인이 발광 기간 제어 트랜지스터(Q23)를 통하여 유기 EL 소자(21)의 양극(陽極)에 접속되고, 소스가 전원선(VL)에 접속되어 있다. 전원선(VL)에는, 유기 EL 소자(21)를 구동시키기 위한 구동 전압(Vdd)이 공급되고 있다. 구동 트랜지스터(Q20)의 게이트와 전원선(VL)의 사이에는 유지 커패시터(C1)가 접속되어 있다.

또한, 구동 트랜지스터(Q20)의 게이트는 스위칭 트랜지스터(Q21)의 드레인에 접속되어 있다. 스위칭 트랜지스터(Q21)의 소스는 스위칭 트랜지스터(Q22)의 드레인과 접속되어 있다. 또한, 스위칭 트랜지스터(Q22)의 드레인은 구동 트랜지스터(Q20)의 드레인과 접속되어 있다.

또한, 제 2스위칭 트랜지스터(Q22)의 소스는, 데이터선(Xm)을 통하여 데이터선 구동 회로(12)의 단일 라인 구동 회로(30)에 접속되어 있다. 그리고, 이 단일 라인 구동 회로(30)에는 데이터 전류 생성 회로(40a)가 설치되어 있다. 데이터 전류 생성 회로(40a)는, 각각의 화소 회로(20)에 대하여 다차 데이터 신호로서의 데이터 신호(ID)를 출력한다. 데이터 신호(ID)는 전류 신호이다. 데이터선(Xm)은 제 1스위치(Q11)를 통하여 데이터 전류 생성 회로(40a)에 접속된다. 또한, 데이터선(Xm)은, 제 2스위치(Q12)를 통하여 리셋 전압 생성 회로(30b)에도 접속된다.

따라서, 제 1스위치(Q11)가 온 상태가 되면, 데이터선(Xm)을 통하여 화소 회로(20)에 각각 데이터 신호(ID)가 공급된다. 또한, 제 2스위치(Q12)가 온 상태가 되면, 데이터선(Xm)을 통하여 각 화소 회로(20)에 리셋 전압(Vr)이 공급된다.

또한, 스위칭 트랜지스터(Q21, Q22)의 게이트에는 제 1 주사선(Yn(1))이 접속되어 있고, 제 1 주사선(Yn(1))으로부터 공급되는 제 1 주사 신호(SC1(Yn))에 의해 스위칭 트랜지스터(Q21, Q22)가 제어되도록 되어 있다. 또한, 발광 기간 제어 트랜지스터(Q23)의 게이트에는 제 2 주사선(Yn(2))이 접속되어 있다. 그리고, 제 2 주사선(Yn(2))으로부터 공급되는 제 2 주사 신호(SC2(Yn))에 의해 발광 기간 제어 트랜지스터(Q23)가 제어된다.

제 1 스위치(Q11)를 온 상태, 제 2 스위치(Q12)를 오프 상태로 하고, 또한 발광 기간 제어 트랜지스터(Q23)를 오프 상태로 하며, 스위칭 트랜지스터(Q21, Q22)를 온 상태로 하는 제 1 주사 신호(SC1(Yn))를 공급하면, 데이터선(Xm)과 스위칭 트랜지스터(Q21, Q22)가 전기적으로 접속되고, 구동 트랜지스터(Q20) 및 스위칭 트랜지스터(Q22)를 전류 신호인 데이터 신호(ID)가 통과한다. 이것에 의해 데이터 신호(ID)에 상응한 전하량이 유지 커패시터(C1)에 유지되어, 구동 트랜지스터(Q20)의 도통 상태가 설정된다.

구동 트랜지스터(Q20)의 도통 상태가 설정된 후, 스위칭 트랜지스터(Q21, Q22)를 오프 상태로 하여, 데이터선(Xm)과 화소 회로(20)의 전기적인 접속을 절단한다.

이어서, 발광 기간 제어 트랜지스터(Q23)를 온 상태로 하는 제 2 주사 신호(SC2(Yn))를 발광 기간 제어 트랜지스터(Q23)의 게이트에 공급함으로써, 구동 트랜지스터(Q20)의 도통 상태에 상응한 전류 레벨을 갖고, 또한, 구동 트랜지스터(Q20)를 통과하는 전류가 유기 EL 소자(21)의 구동 전류로서 유기 EL 소자(21)에 공급된다.

다음에, 제 1 스위치(Q11)를 오프 상태, 제 2 스위치(Q12)를 온 상태로 하고, 스위칭 트랜지스터(Q21, Q22)를 다시 온 상태로 함으로써, 리셋 전압 생성 회로(30b)로부터 리셋 전압(Vr)이 스위칭 트랜지스터(Q21, Q22)를 통하여 유지 커패시터(C1)에 공급된다. 리셋 전압(Vr)을 구동 트랜지스터(Q20)를 실질적으로 오프 상태로 하는 전압으로 설정해 두면, 이것에 의해, 구동 트랜지스터(Q20)는 오프 상태가 된다. 구동 트랜지스터(Q20)를 오프 상태로 설정한 후, 다시, 스위칭 트랜지스터(Q21, Q22)를 다시 오프 상태로 하여, 다음에 데이터 신호(ID)가 공급되는 타이밍을 대기한다.

또한, 리셋 전압(Vr)은, 본 실시예와 같이 구동 트랜지스터가 P채널형 트랜지스터인 경우에는, 구동 트랜지스터(Q1)의 소스의 전위인 Vdd로부터 구동 트랜지스터(Q1)의 임계치 전압(Vth)을 뺀 값 이상의 값을 갖는 전압일 수도 있고, 본 실시예에서는 리셋 전압(Vr)을 전원선(VL)에 인가되어 있는 구동 전압(Vdd)과 동일하게 설정하고 있다.

즉, 구동 트랜지스터(Q1)가 가령 N채널형 트랜지스터인 경우이면, 리셋 전압(Vr)으로서, 구동 트랜지스터(Q1)의 소스의 전위에 구동 트랜지스터(Q1)의 임계치 전압(Vth)을 가산한 값 이하의 값을 갖는 전압을 유지 커패시터에 공급하면, 구동 트랜지스터(Q1)는 실질적으로 오프 상태가 된다.

다음에, 도 3에 나타낸 화소 회로의 대신에 도 7에 나타낸 화소 회로도 채용할 수 있다.

도 7에 있어서, 스위칭 트랜지스터(Q21)의 도통 상태는, 주사 신호(SC11(Yn))에 의해 제어되도록 되어 있다. 스위칭 트랜지스터(Q22)의 도통 상태는 주사 신호(SC12(Yn))에 의해 제어되도록 되어 있다.

제 1 스위치(Q11)를 온 상태, 제 2 스위치(Q12)를 오프 상태로 하고, 스위칭 트랜지스터(Q21 및 Q22)를 온 상태로 하면, 데이터선(Xm)과 스위칭 트랜지스터(Q21 및 Q22)가 전기적으로 접속되어, 유지 커패시터(C1)에 그 게이트가 구동 트랜지스터(Q20)와 공통으로 접속된 보상용 트랜지스터(Q24) 및 스위칭 트랜지스터(Q22)를 전류 신호인 데이터 신호(ID)가 통과한다. 이것에 의해, 데이터 신호(ID)에 상응한 전하량이 유지 커패시터(C1)에 유지되어, 구동 트랜지스터(Q20)의 도통 상태가 설정된다.

구동 트랜지스터(Q20)의 도통 상태가 설정된 후, 스위칭 트랜지스터(Q21, Q22)를 오프 상태로 하여, 데이터선(Xm)과 화소 회로(20)의 전기적인 접속을 절단한다.

그리고, 구동 트랜지스터(Q20)의 도통 상태에 상응한 전류 레벨을 갖고, 또한, 구동 트랜지스터(Q20)를 통과하는 전류가 유기 EL 소자(21)의 구동 전류로서 유기 EL 소자(21)에 공급된다.

또한, 도 7에 나타낸 화소 회로는, 도 6에 나타낸 화소 회로와 같이 구동 트랜지스터(Q20)와 유기 EL 소자(21)의 전기적 접속을 제어하는 발광 기간 제어 트랜지스터를 구비하고 있지 않으므로, 구동 트랜지스터(Q20)의 도통 상태의 설정의 종료를 대기하지 않고, 유기 EL 소자(21)로의 구동 전류의 공급이 개시된다.

다음에, 제 1스위치(Q11)를 오프 상태, 제 2스위치(Q12)를 온 상태로 하고, 스위칭 트랜지스터(Q21, Q22)를 다시 온 상태로 함으로써, 리셋 전압 생성 회로(30b)로부터 리셋 전압(Vr)이 스위칭 트랜지스터(Q21, Q22)를 통하여 유지 커패시터(C1)에 공급된다. 리셋 전압(Vr)을 구동 트랜지스터(Q20)를 실질적으로 오프 상태로 하는 전압으로 설정해 두면, 이것에 의해, 구동 트랜지스터(Q20)는 오프 상태가 된다. 구동 트랜지스터(Q20)를 오프 상태로 설정한 후, 다시, 제 1 및 제 2스위칭 트랜지스터(Q21, Q22)를 다시 오프 상태로 하여, 다음에 데이터 신호(ID)가 공급되는 타이밍을 대기한다.

또한, 리셋 전압(Vr)은, 본 실시예와 같이 구동 트랜지스터가 P채널형 트랜지스터인 경우에는, 구동 트랜지스터(Q1)의 소스의 전위인 Vdd로부터 구동 트랜지스터(Q1)의 임계치 전압(Vth)을 뺀 값 이상의 값을 갖는 전압일 수도 있고, 본 실시예에서는 리셋 전압(Vr)을 전원선(VL)에 인가되어 있는 구동 전압(Vdd)과 동일하게 설정하고 있다.

즉, 구동 트랜지스터(Q1)가 가령 N채널형 트랜지스터인 경우이면, 리셋 전압(Vr)으로서, 구동 트랜지스터(Q1)의 소스의 전위에 구동 트랜지스터(Q1)의 임계치 전압(Vth)을 가산한 값 이하의 값을 갖는 전압을 유지 커패시터에 공급하면, 구동 트랜지스터(Q1)는 실질적으로 오프 상태가 된다.

상술한 실시예에서는, 데이터 신호에 부가하여, 리셋 제어 신호도 데이터 신호를 통하여 화소 회로에 공급되고 있지만, 리셋 제어 신호 혹은 리셋 전압을 데이터선과 다른 신호선을 통하여 화소 회로에 공급하도록 할 수도 있다.

예를 들면, 도 8에 나타난 구성과 같이, 표시 패널부(11), 데이터선 구동 회로(12), 주사선 구동 회로(13), 메모리(14), 발진 회로(15), 전원 회로(16), 및 제어 회로(17)에 부가하여, 리셋 제어 신호 생성 회로(18)를 구비한 전자 장치를 들 수 있다.

표시 패널부(11)는, 도 9에 나타난 바와 같이, 열방향을 따라 연장되는 데이터선(Xm)(m은 자연수)과, 행방향을 따라 연장되는 제 2 신호선으로서의 주사선(Yn)(n은 자연수)에 부가하여, 각 화소 회로(20)에는 데이터선(Xm)에 교차하는 방향으로 설치되고, 또한, 리셋 제어 신호 생성 회로(18)에 접속된 전압 신호 전송선(Zp)(p는 자연수)이 접속되어 있다. 리셋 제어 신호 생성 회로(18)로부터의 리셋 전압(Vr)은 전압 신호 전송선(Zp)을 통하여 대응하는 전압 신호 전송선을 통하여 화소 회로(20)에 공급된다.

이와 같은 구성에 적합한 화소 회로의 예를 도 10에 나타낸다.

화소 회로(20)는 주사선(Yn(1), Yn(2)), 데이터선(Xm), 및 전압 신호 전송선(Zp)에 접속되어 있다. 화소 회로(20)는 제 2 트랜지스터로서의 구동 트랜지스터(Q20), 제 1 트랜지스터로서의 스위칭 트랜지스터(Q21), 유지 소자로서의 유지 커패시터(C1), 전압 신호 전송선(Zp)과 화소 회로(20)의 전기적인 접속을 제어하는 스위칭 트랜지스터(Q22) 및, 보상용 트랜지스터(Q25)를 구비한다. 구동 트랜지스터(Q20) 및 보상용 트랜지스터(Q25)는 P채널형 트랜지스터에 의해 구성되어 있다. 스위칭 트랜지스터(Q21, Q22)는 N채널형 트랜지스터에 의해 구성되어 있다.

구동 트랜지스터(Q20)는, 드레인이 유기 EL 소자(21)의 화소 전극에 접속되고, 소스가 전원선(VL)에 접속되어 있다. 전원선(VL)에는, 유기 EL 소자(21)를 구동시키기 위한 구동 전압(Vdd)이 공급되고 있고, 그 구동 전압(Vdd)은 동작 전압(Vdx)보다 높은 전압값으로 설정되어 있다. 구동 트랜지스터(Q20)의 게이트와 전원선(VL)의 사이에는 유지 커패시터(C1)가 접속되어 있다.

또한, 구동 트랜지스터(Q20)의 게이트는, 보상용 트랜지스터(Q25)를 통하여 스위칭 트랜지스터(Q21)의 소스에 접속되어 있다. 또한, 구동 트랜지스터(Q20)의 게이트는 스위칭 트랜지스터(Q22)의 드레인과 접속되어 있다.

스위칭 트랜지스터(Q21)의 게이트에는 주사선(Yn(1))이 접속되어 있다. 또한, 제 2스위칭 트랜지스터(Q22)의 게이트에는 주사선(Yn(2))이 접속되어 있다.

스위칭 트랜지스터(Q22)의 소스는, 전압 신호 전송선(Zp)을 통하여 리셋 신호 생성 회로(18) 및 제 1 스위치(Q1) 및 제 2 스위치(Q2)에 접속되어 있다. 스위칭 트랜지스터(Q21)의 드레인은 데이터선(Xm)을 통하여 단일 라인 구동 회로(30)에 접속되어 있다.

따라서, 스위칭 트랜지스터(Q21) 및 스위칭 트랜지스터(Q22)의 각각을 온 상태로 하는 주사 신호(SC1)(Yn) 및 주사 신호(SC2)(Yn)를 공급하여, 제 1 스위치(Q1)를 온 상태로 하면, 전류 신호인 데이터 신호(ID)가 스위칭 트랜지스터(Q21) 및 Q22)나, 보상용 트랜지스터(Q25), 및 제 1 스위치(Q1)를 경유하여 흘러, 유지 커패시터(C1)에 데이터 신호(ID)에 상응한 전하량이 유지되어, 구동 트랜지스터(Q20)의 도통 상태가 설정된다.

다음에, 스위칭 트랜지스터(Q21) 및 스위칭 트랜지스터(Q22)를 오프 상태로 하고, 유지 커패시터(C1)에 유지된 데이터 신호(ID)에 상응하는 전하량을 유지하여, 구동 트랜지스터(Q20)의 도통 상태에 따른 전류 레벨을 갖는 전류를 구동 전류로서 유기 EL 소자(21)에 공급한다.

리셋 동작은, 스위칭 트랜지스터(Q21) 및 제 1 스위치(Q1)를 오프 상태로 하고, 스위칭 트랜지스터(Q22) 및 제 2 스위치(Q2)를 온 상태로 함으로써 행해진다. 이것에 의해, 리셋 전압( $V_r$ )이 스위칭 트랜지스터(Q22)를 통하여 유지 커패시터(C1)에 공급되어, 구동 트랜지스터(Q20)가 오프 상태로 설정된다.

도 10에 나타난 화소 회로에 대해서도, 도 4 및 도 5에 나타난 타이밍 차트에 준하여 동작시킬 수 있다. 이 경우, 세트 기간(T1)시에만 스위칭 트랜지스터(Q21) 및 스위칭 트랜지스터(Q22)를 온 상태로 하고, 리셋 기간(T2)시에는, 스위칭 트랜지스터(Q22)를 온 상태로 하여 전압 신호 전송선( $Z_p$ )과 화소 회로(20)를 전기적으로 접속할 수도 있다.

또한, 도 11에 나타난 바와 같이, 도 7에 나타난 화소 회로에 추가로 리셋용 트랜지스터(Q31)를 구비한 화소 회로도 채용할 수 있다. 도 11에 나타난 화소 회로에 있어서는, 리셋 전압( $V_r$ )과 구동 전압( $V_{dd}$ )을 겸용하고 있고, 이것에 의해, 리셋 전압( $V_r$ )을 생성하는 회로를 특별히 설치할 필요가 없어진다.

리셋용 트랜지스터(Q31)가 온 상태가 됨으로써, 구동 트랜지스터(Q20)의 게이트에 구동 전압( $V_{dd}$ )이 인가되는 동시에 유지 커패시터(C1)에 구동 전압( $V_{dd}$ )에 상응하는 전하량이 유지되어, 구동 트랜지스터(Q20)는 오프 상태가 된다.

이 상태에서, 리셋용 트랜지스터(Q31)를 오프 상태로 하면, 구동 트랜지스터(Q20)의 오프 상태는 다음의 데이터 신호(ID)의 기록까지 유지된다.

물론, 데이터 신호(ID)의 기록 시에는, 리셋용 트랜지스터(Q31)는 오프 상태로 설정된다.

도 11에 나타난 화소 회로도, 도 4 및 도 5에 나타난 타이밍 차트에 준하여 동작시킬 수 있다. 이 경우, 세트 기간(T1)시에만 스위칭 트랜지스터(Q21) 및 스위칭 트랜지스터(Q22)를 온 상태로 하고, 리셋 기간(T2)시에는, 스위칭 트랜지스터(Q31)를 온 상태로 하여 구동 전압( $V_{dd}$ )과 구동 트랜지스터(Q20)의 게이트를 전기적으로 접속시킬 수도 있다.

또한, 다른 형태도 채용할 수 있다. 도 6에 나타난 화소 회로에 있어서, 발광 기간 제어용 트랜지스터(Q23)를 오프 상태로 함으로써, 유기 EL 소자(21)를 리셋하도록 할 수도 있다.

이 화소 회로도, 도 4 및 도 5에 나타난 타이밍 차트에 준하여 동작시킬 수 있다. 이 경우, 세트 기간(T1)시에만 스위칭 트랜지스터(Q21) 및 스위칭 트랜지스터(Q22)를 온 상태로 하고, 리셋 기간(T2)시에는, 발광 기간 제어용 트랜지스터(Q23)를 오프 상태로 하여 구동 트랜지스터(Q20)와 유기 EL 소자(21)의 전기적 접속을 절단할 수도 있다.

또한, 이 경우, 발광 기간 제어용 트랜지스터(Q23)의 도통 제어에 의해서만 리셋 동작이 가능하므로, 리셋 전압 생성 회로(30b)를 특별히 설치할 필요는 없지만, 유지 커패시터(C1)나 데이터선의 전하량을 리셋할 필요가 있는 경우에는 설치해도 상관없다.

상술한 실시예에서는, 데이터 신호의 화소 회로에 대한 기록이 개시되고부터, 상기 화소 회로에 대한 데이터 신호의 기록이 다음에 개시될 때까지의 기간을 1프레임이라고 정의하면, 1프레임 내에 어느 하나의 화소 회로의 리셋 동작이 행해지고 있으므로, 리셋 동작을 행하고 있는 기간을 다음의 데이터 신호의 생성 혹은 공급의 준비 기간으로서 이용할 수 있다. 이것에 의해, 데이터선을 구동하는 데이터선 구동 회로나 리셋 제어 신호를 공급하기 위한 회로의 부하가 경감된다.

또한, 외부 장착된 IC에 내장된 데이터선 구동 회로로부터 패널 위에 배치된 화소 회로에 데이터 신호를 모두 병렬로 공급하는 경우에는, 외부 장착된 IC로부터 상기 패널에 데이터 신호를 전송하기 위한 외부 단자를 상기 패널 위의 데이터선의 수에 대응하여 설치해야 하지만, 리셋 동작을 행하는 기간을 데이터 신호의 시리얼 전송을 행하는 기간으로서 이용할 수 있으므로, 외부 단자의 수를 줄일 수 있다.

특히, 도 6, 도 7, 도 10, 및 도 11에 나타난 화소 회로와 같이 데이터 신호로서 전류 신호가 공급되는 화소 회로에서는, 데이터 신호의 시리얼 전송을 행하기 위해서는, 충분한 시간을 확보할 필요가 있으므로, 상술한 효과는 현저해진다.

또한, 상술한 실시예는, 이하와 같이 변경할 수도 있다.

상술한 실시예에서는, 선택한 주사선 상의 화소 회로(20R, 20G, 20B)를 일제히 세트 또는 리셋했다. 즉, 도 4에 나타낸 바와 같이, 주사선(Y1)(세트)→주사선(Y4)(리셋)→주사선(Y2)(세트)→주사선(Y5)(리셋)→주사선(Y3)(세트)→주사선(Y6)(리셋)→주사선(Y4)(세트)→주사선(Y1)(리셋)→주사선(5)(세트)→주사선(2)(리셋)→주사선(6)(세트)→주사선(3)(리셋)의 1회의 순회에서, 모든 화소 회로(20R, 20G, 20B)를 세트 또는 리셋했다.

이것을, 3회 순회시켜서, 각 색마다의 화소 회로(20R, 20G, 20B)를 각각 개별적으로 제어하여 모든 화소 회로(20R, 20G, 20B)를 세트 또는 리셋 하도록 할 수도 있다. 이 경우, 도 4에 있어서, 1회째의 순회에서 각 주사선(Y1~Y6)의 적색용 화소 회로 20R에 대해서 세트 및 리셋한다. 2회째의 순회에서 주사선(Y1~Y6)의 녹색용 화소 회로(20G)에 대해서 세트 및 리셋한다. 3회째의 순회에서 주사선(Y1~Y6)의 청색용 화소 회로(20B)를 세트 및 리셋한다.

이것에 의해, 상기 실시예의 효과에 부가하여, 각 색별의 화소 회로마다의 발광 기간을 조정할 수 있다.

또한 이하와 같은 형태이어도, 본 발명의 주지를 적용할 수 있다.

상술한 실시예에서는, 전자 회로로서 화소 회로(20)로 구체화하여 적합한 효과를 얻었지만, 유기 EL 소자(21) 이외의 예를 들면 LED나 FED, 무기 EL 소자, 액정 소자, 전자 방출 소자, 플라즈마 발광 소자 등의 다양한 전기 광학 소자를 구비한 전자 회로로 구체화할 수도 있다. RAM 등의 기억 장치로 구체화할 수도 있다.

상술한 실시예에서는, 아날로그의 데이터 신호를 사용한 구동 방법에 의해 구동되는 전기 광학 장치에 대하여 본 발명을 적용했지만, 또한, 시분할 계조법, 면적 계조법 등의 디지털 구동 방법에 의해 구동되는 전기 광학 장치에도 적용할 수도 있다.

상술한 실시예에서는, 리셋 전압(Vr)으로서 하나의 전압값을 사용했지만, 복수의 전압을 리셋 전압(Vr)으로서도 사용할 수도 있다.

상술한 실시예에서는, 리셋 제어 신호로서 리셋 전압(Vr)을 사용했지만, 전류 신호일 수도 있다.

상술한 실시예에서는, 3색의 유기 EL 소자(21)에 대하여 각 색용의 화소 회로(20R, 20G, 20B)를 설치한 유기 EL 디스플레이였으나, 1색, 2색, 혹은 4색 이상의 EL 소자의 화소 회로로 이루어지는 EL 디스플레이에 응용할 수도 있다.

(비교예)

또한, 상술한 실시예를 비교하기 위해서, 도 12에 나타낸 화소 회로를 구비한 전기 광학 장치에 있어서, 모든 화소 회로에 대하여, 최초로 데이터의 기록을 행하고, 다음에 리셋을 행하는 경우에 대해서 설명한다.

도 12는, 화면 표시에서의 각 주사선의 발광 기간과 리셋 기간을 나타내는 타임 차트이다. Y1~Yn(n은 정수로서, 설명의 편의상, 도면에서는 n=6으로 하고 있다)은 각 주사선을 나타낸다. T1은 세트 기간(데이터 신호를 각 화소 회로에 입력하는 기간)을 나타내며, T2는 리셋 기간을 나타낸다. 따라서, 각 주사선(Y1~Y6)은 세트 기간(T1)과 리셋 기간(T2)시에 주사선 구동 회로에서 선택된다. 또한, 세트 기간(T1)에 있어서, 그 선택된 주사선 상에 접속한 화소 회로에 데이터 신호가 공급된다. 또한, 리셋 기간(T2)에 있어서, 그 선택된 주사선 상에 접속한 화소 회로에 리셋 전압 생성 회로로부터 리셋 전압이 인가된다. 따라서, 발광 기간(T3)은 세트 기간(T1)의 개시 시로부터 리셋 기간(T2)의 개시 시까지가 된다.

도 12가 나타낸 바와 같이, 주사선 구동 회로에서, 주사선(Y1)부터 주사선(Y6)까지 하나씩 순서대로 주사선을 선택하고, 그 선택 기간(세트 기간(T1)) 중에 그 선택된 주사선 상의 각 화소 회로에 데이터 신호를 기록한다. 이 때, 데이터 신호가 기록되어, 상기 데이터 신호에 대응한 휘도로, 화소 회로의 유기 EL 소자는 발광한다. 그리고, 주사선(Y6)까지의 데이터 신호의 기록이 종료, 즉 1프레임의 기록이 종료하면, 주사선 구동 회로는, 주사선(Y1)부터 주사선(Y6)까지 하나씩 순서대로 주사선을 선택하고, 그 선택 기간(리셋 기간(T2)) 중에 그 선택된 주사선 상의 각 화소 회로에 리셋 전압을 기록한다. 이 때, 리셋 전압이 기록되어 화소 회로의 유기 EL 소자의 휘도는 0이 된다. 이 상태에서, 다음 데이터 신호의 기록까지 대기한다.

그러나, 도 12로부터 명확히 알 수 있듯이, 주사선(Y1~Y6)이 주사선(Y1)부터 주사선(Y6)까지 하나씩 순서대로 선택되기 때문에, 각 주사선(Y1~Y6)의 세트 기간(T1)이 짧은 기간(Tp)에 집중한다. 또한, 마찬가지로, 각 주사선(Y1~Y6)의 리셋

기간( $T_2$ )도 짧은 기간( $T_r$ )에 집중한다. 이것에 대하여, 상술한 실시예에서는, 화소 회로의 모두에 데이터 신호를 공급하기 전에, 어느 하나의 화소 회로에서 리셋 동작을 행하고 있다. 이것에 의해, 데이터 신호의 기록을 행하는 기간의 집중이 완화된다는 것을 알 수 있다.

(제 2 실시예)

다음에, 제 1 실시예에서 설명한 전자 장치로서의 유기 EL 디스플레이(10)의 전자 기기의 적용에 대해서 도 13 및 도 14에 따라 설명한다. 유기 EL 디스플레이(10)는, 모바일형의 퍼스널 컴퓨터, 휴대 전화, 디지털카메라 등 다양한 전자 기기에 적용할 수 있다.

도 13은, 모바일형 퍼스널 컴퓨터의 구성을 나타내는 사시도를 도시한다. 도 13에 있어서, 퍼스널 컴퓨터(60)는, 키보드(61)를 구비하며 본체부(62)와, 상기 유기 EL 디스플레이(10)를 사용한 표시 유닛(63)을 구비한다. 이 경우에도, 유기 EL 디스플레이(10)를 사용한 표시 유닛(63)은 상기 실시예와 마찬가지로의 효과를 발휘한다. 그 결과, 퍼스널 컴퓨터(60)는 결합이 적은 화상 표시를 실현시킬 수 있다.

도 14는, 휴대 전화의 구성을 나타내는 사시도를 도시한다. 도 14에 있어서, 휴대 전화(70)는, 복수의 조작 버튼(71), 수화기(72), 송화기(73), 상기 유기 EL 디스플레이(10)를 사용한 표시 유닛(74)을 구비한다. 이 경우에도, 유기 EL 디스플레이(10)를 사용한 표시 유닛(74)은 상기 실시예와 마찬가지로의 효과를 발휘한다. 그 결과, 휴대 전화(70)는 결합이 적은 화상 표시를 실현시킬 수 있다.

### 발명의 효과

본 발명에 의하면, 데이터선에 데이터를 공급하는 회로의 부하를 경감시킬 수 있는 전자 장치를 제공할 수 있게 된다.

### (57) 청구의 범위

#### 청구항 1.

복수의 주사선과, 복수의 데이터선과, 각각이 전자소자를 포함하는 복수의 단위회로를 포함하고,

상기 복수의 단위회로 각각은,

상기 복수의 주사선 중 하나의 주사선을 통해 공급되는 주사신호에 의해 도통상태가 제어되는 제1트랜지스터와,

상기 복수의 데이터선 중 하나의 데이터선 및 상기 제1트랜지스터를 통해 공급되는, 다치(多値) 혹은 아날로그 신호인 데이터신호에 의해 도통상태가 설정되는 제2트랜지스터를 구비하고,

상기 복수의 단위회로 중 제1단위회로에 상기 복수의 데이터선 중 하나의 데이터선을 통해 데이터신호가 공급되고부터, 상기 복수의 단위회로 중 상기 제1단위회로와 상이한 제2단위회로에 상기 하나의 데이터선을 통해 데이터신호가 공급될 때까지의 기간내에, 상기 복수의 단위회로 중, 상기 제1단위회로 및 상기 제2단위회로와 상이한 제3단위회로에 리셋제어 신호가 공급되는 것을 특징으로 하는 전자장치.

#### 청구항 2.

제 1 항에 있어서,

상기 제1단위회로는 상기 복수의 주사선의 제1주사선에 접속되고,

상기 제2단위회로는 상기 복수의 주사선 중 상기 제1주사선과 인접하지 않은 제2주사선에 접속되고,

상기 제3단위회로는 상기 복수의 주사선 중 상기 제1주사선에 인접한 제3주사선에 접속되어 있는 것을 특징으로 하는 전자장치.

### 청구항 3.

제 1 항에 있어서,

상기 제1단위회로는 상기 복수의 주사선 중 제1주사선에 접속되고,

상기 제2단위회로는 상기 복수의 주사선 중 상기 제1주사선과 인접한 제2주사선에 접속되고,

상기 제3단위회로는 상기 복수의 주사선 중 상기 제1주사선에 인접하지 않은 제3주사선에 접속되어 있는 것을 특징으로 하는 전자장치.

### 청구항 4.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 리셋제어신호는 상기 복수의 데이터선을 통해 상기 복수의 단위회로에 공급되는 것을 특징으로 하는 전자장치.

### 청구항 5.

삭제

### 청구항 6.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 제1단위회로에 상기 하나의 데이터선을 통해 데이터신호가 공급되고, 그 후 상기 제1단위회로에 상기 하나의 데이터선을 통해 데이터신호가 공급될때까지의 기간내에 상기 제1단위회로에 리셋제어신호가 공급되는 것을 특징으로 하는 전자장치.

### 청구항 7.

제 1 항 또는 제 2 항에 있어서,

상기 데이터 신호는 다치(多值)인 것을 특징으로 하는 전자 장치.

### 청구항 8.

제 1 항 또는 제 2 항에 있어서,

상기 리셋제어신호는 상기 전자소자를 소정상태로 리셋하는 것을 특징으로 하는 전자장치.

### 청구항 9.



제 4 항에 있어서,

상기 리셋제어신호는 상기 복수의 데이터선에 부수(付隨)하는 전하의 리셋도 행하는 것을 특징으로 하는 전자장치.

### 청구항 10.

제 1 항에 있어서,

상기 리셋제어신호는 상기 제2트랜지스터의 도통상태를 실질적으로 오프상태로 하는 것을 특징으로 하는 전자 장치.

### 청구항 11.

제 1 항에 있어서,

상기 데이터신호는 전류 신호인 것을 특징으로 하는 전자 장치.

### 청구항 12.

복수의 주사선과, 복수의 데이터선과, 각각이 전기광학소자를 포함하는 복수의 단위회로를 포함하고,

상기 복수의 주사선 중 하나의 주사선을 통해 공급되는 주사신호에 의해 도통상태가 제어되는 제1트랜지스터와,

상기 복수의 데이터선 중 하나의 데이터선 및 상기 제1트랜지스터를 통해 공급되는, 다치 혹은 아날로그 신호인 데이터신호에 의해 도통상태가 설정되는 제2트랜지스터를 구비하고,

상기 복수의 단위회로 중 제1단위회로에 상기 복수의 데이터선 중 하나의 데이터선을 통해 상기 제1단위회로에 포함된 전기광학소자의 휘도를 설정하기 위한 데이터신호가 공급되고부터, 상기 복수의 단위회로 중 상기 제1단위회로와 상이한 제2단위회로에 상기 제2단위회로에 포함되는 전기광학소자의 휘도를 설정하기 위한 데이터신호가 공급될 때까지의 기간내에, 상기 복수의 단위회로 중 상기 제1단위회로 및 상기 제2단위회로와 상이한 제3단위회로에 상기 제3단위회로에 포함되는 전기광학소자의 휘도를 실질적으로 제로로 하는 리셋제어신호가 공급되고,

1 프레임내에 상기 제1단위회로에 상기 리셋제어신호가 공급되는 것을 특징으로 하는 전기광학장치.

### 청구항 13.

제 12 항에 있어서,

상기 복수의 단위회로 각각은,

상기 복수의 주사선 중 하나의 주사선을 통해 공급되는 주사신호에 의해 도통상태가 제어되는 제1트랜지스터와,

상기 복수의 데이터선 중 하나의 데이터선 및 상기 제1트랜지스터를 통해 공급되는 데이터신호에 의해 도통상태가 설정되는 제2트랜지스터를 포함하는 것을 특징으로 하는 전기광학장치.

### 청구항 14.

제 13 항에 있어서,

상기 리셋제어신호는 상기 제2트랜지스터의 도통상태를 실질적으로 오프상태로 하는 것을 특징으로 하는 전기광학장치.

청구항 15.

제 12 항 내지 제 14 항 중 어느 한 항에 있어서,

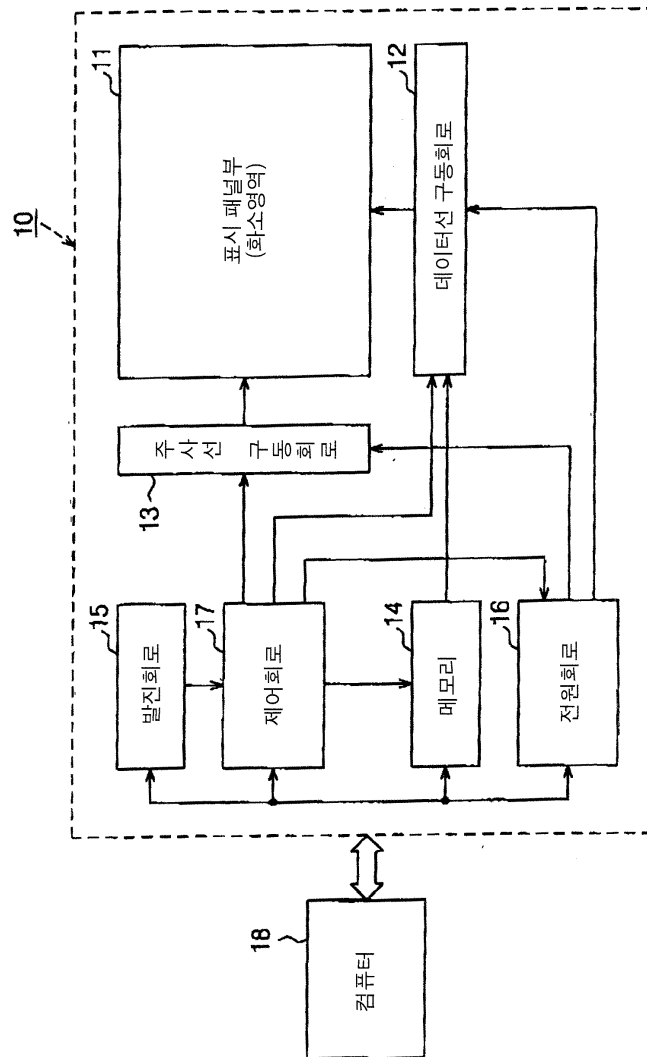
상기 전기광학소자는 발광소자인 것을 특징으로 하는 전기광학장치.

청구항 16.

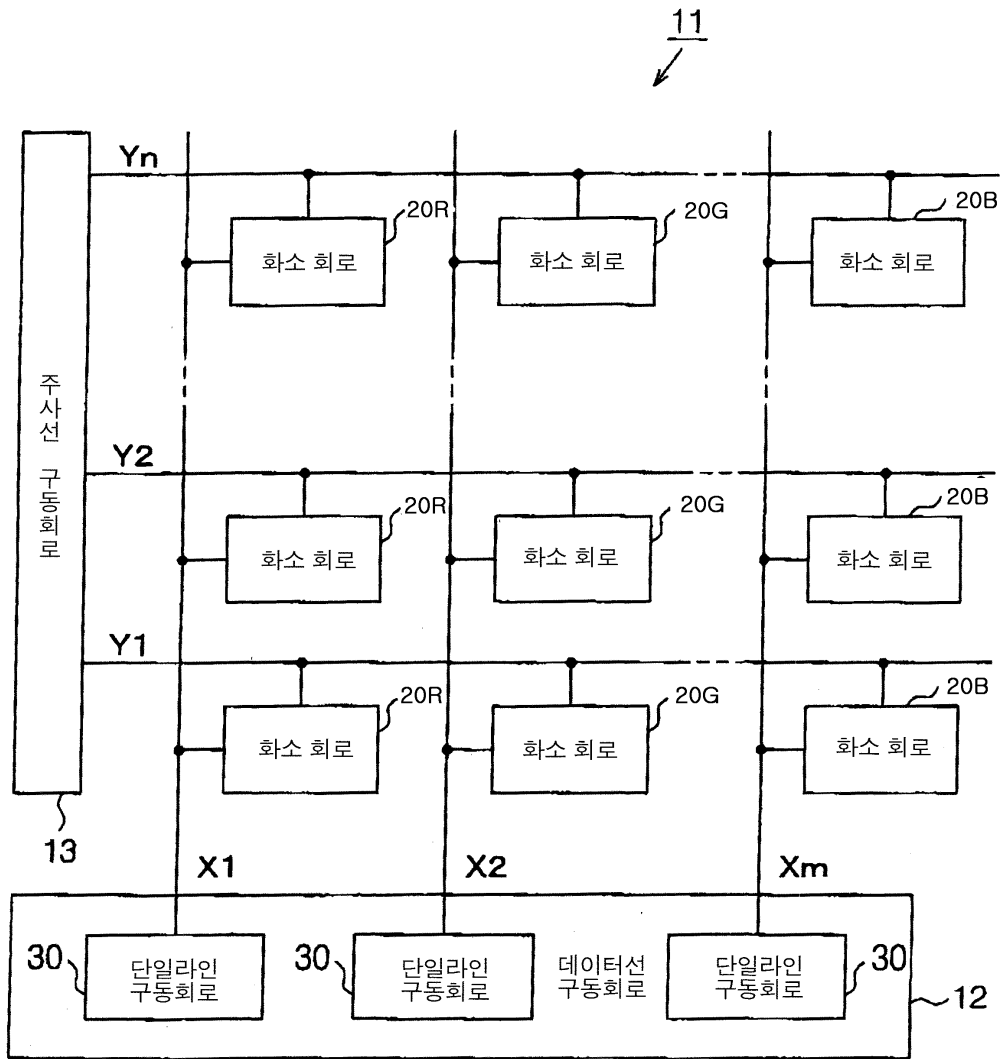
제 12 항 내지 제 14 항 중 어느 한 항에 기재된 전기광학장치를 실장한 것을 특징으로 하는 전자기기.

도면

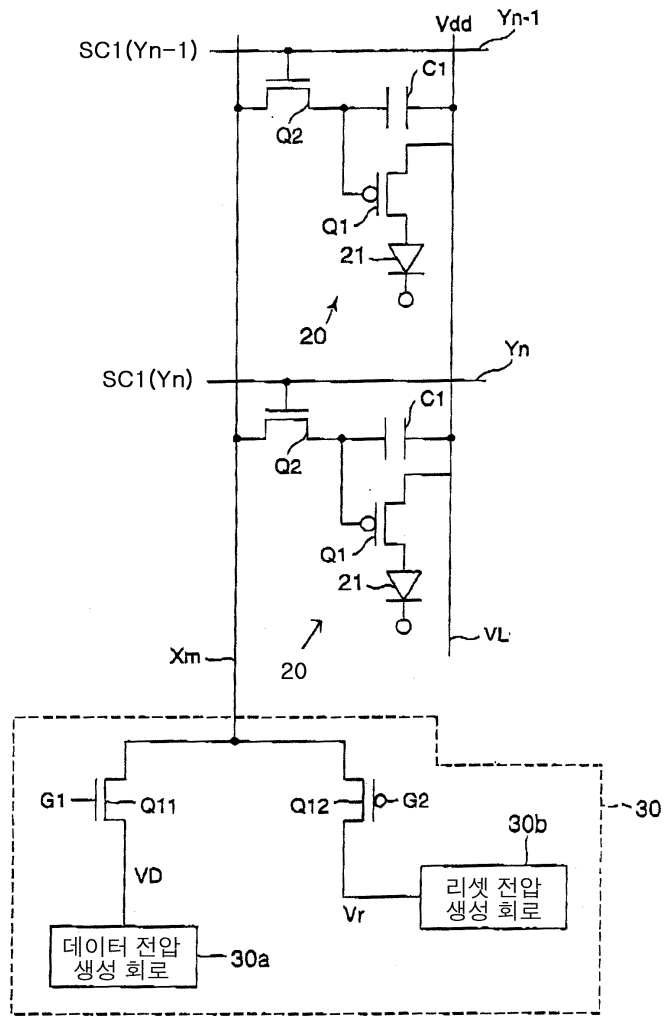
도면1



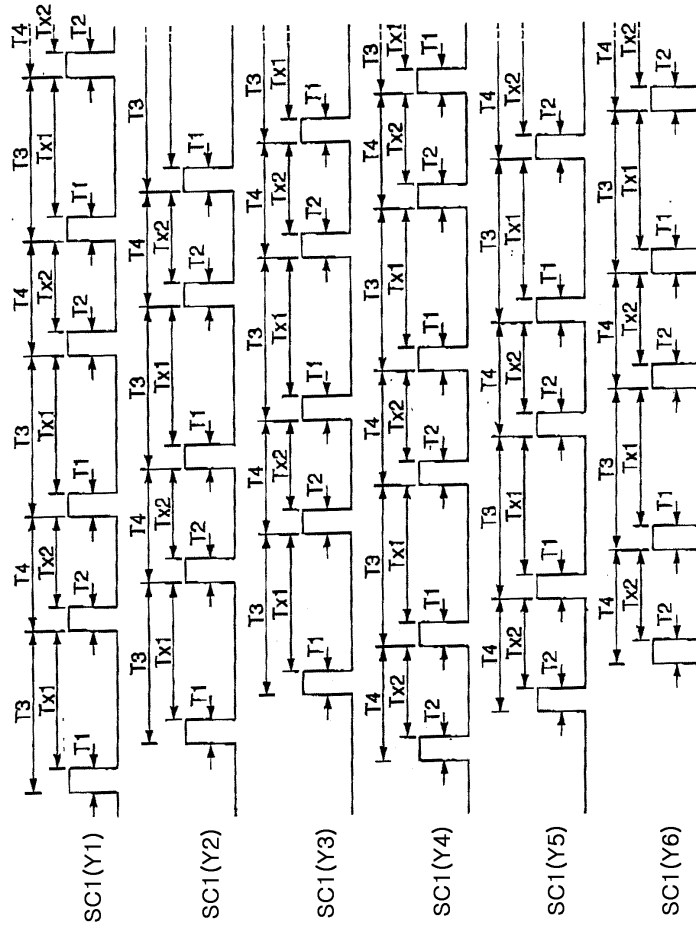
도면2



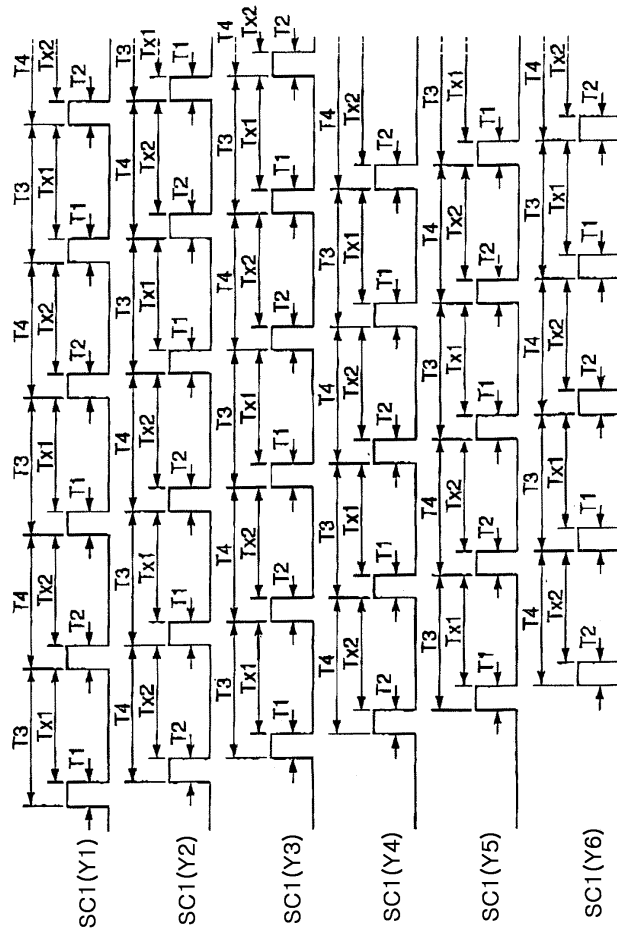
도면3



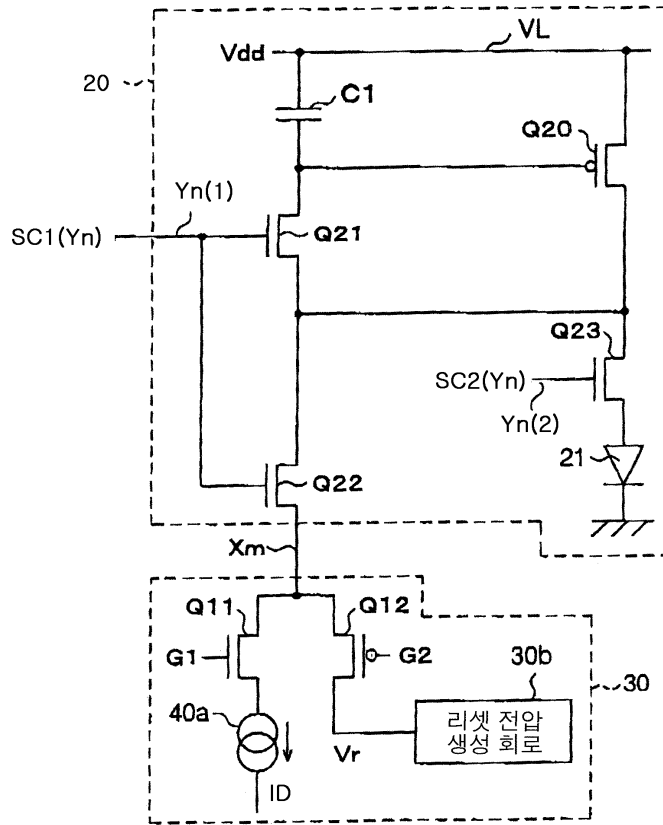
도면4



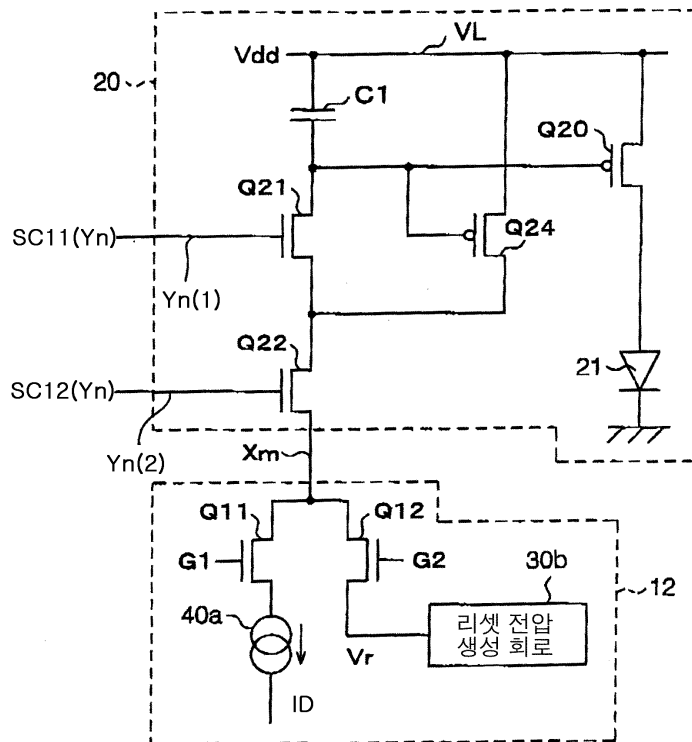
도면5



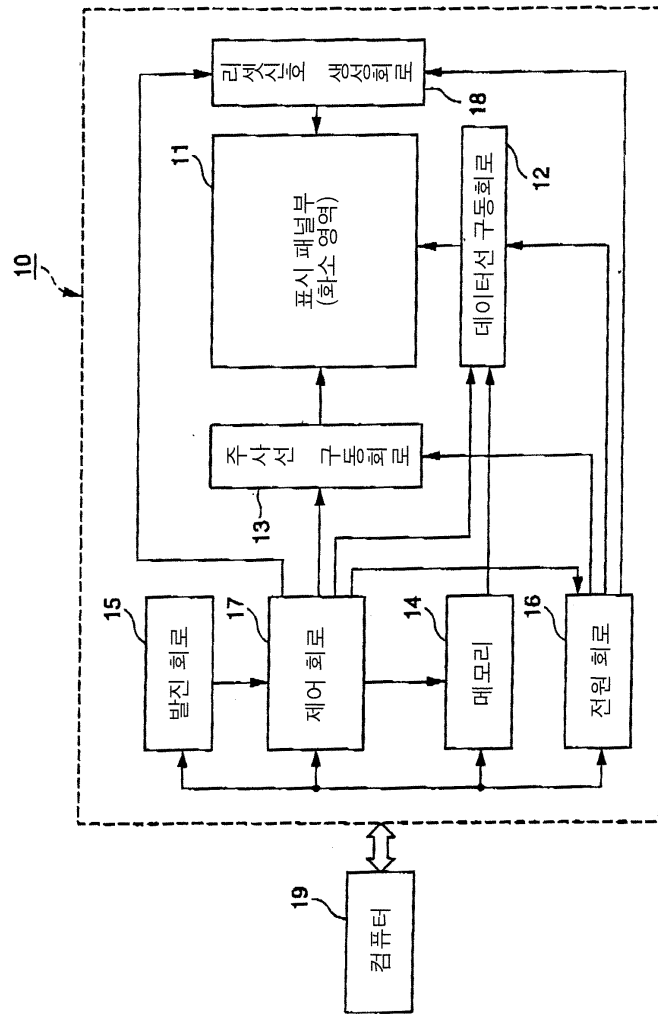
도면6



도면7

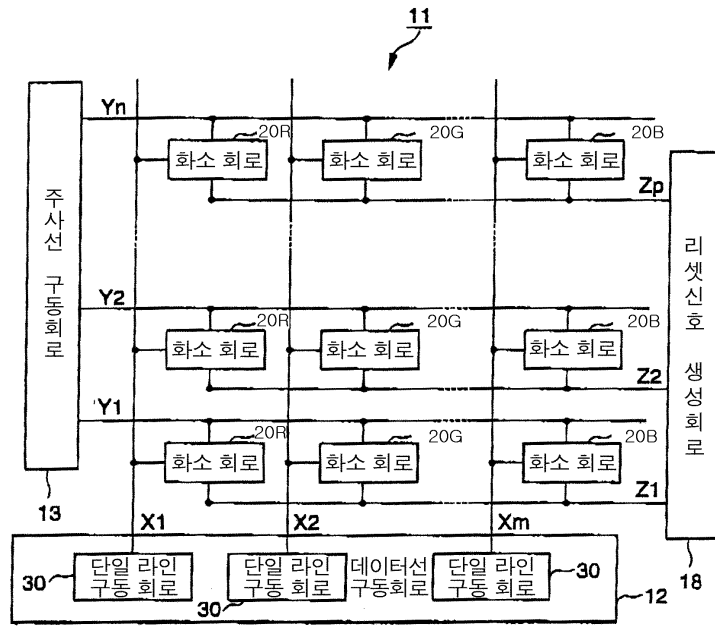


도면8

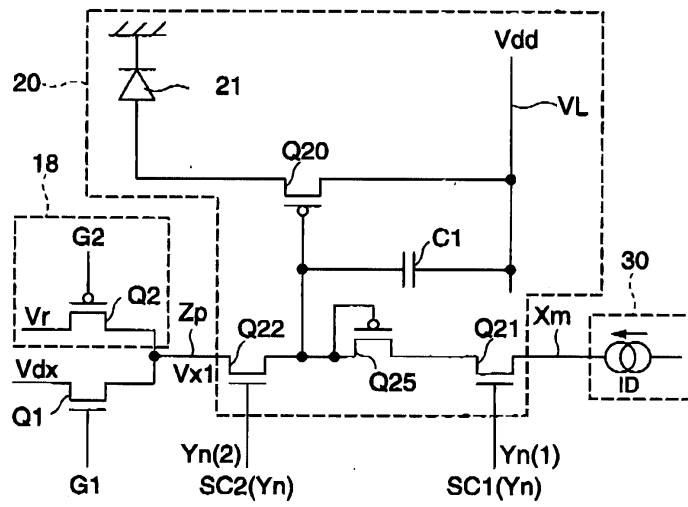




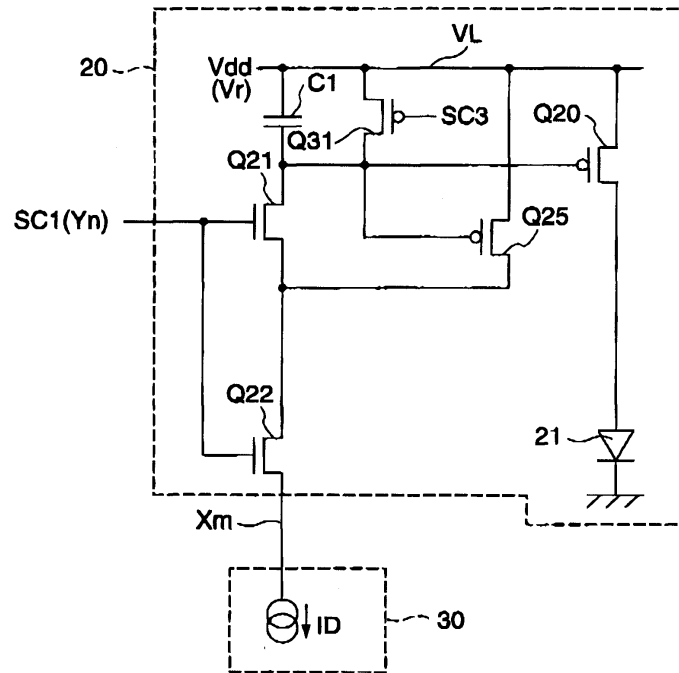
도면9



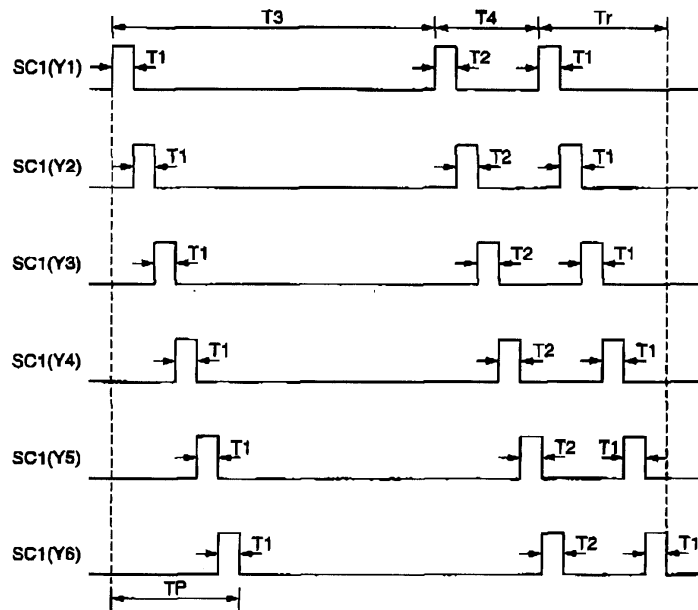
도면10



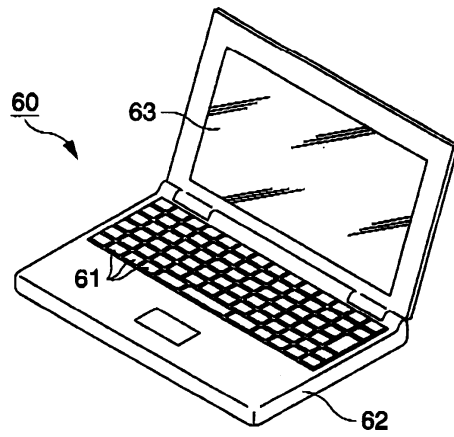
도면11



도면12



도면13



도면14

