

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 29 年 3 月 23 日 (2017.3.23)

【公表番号】特表 2016-514441 (P2016-514441A)
 【公表日】平成 28 年 5 月 19 日 (2016.5.19)
 【年通号数】公開・登録公報 2016-030
 【出願番号】特願 2016-501269 (P2016-501269)
 【国際特許分類】

H 0 4 L 25/03 (2006.01)

H 0 4 L 25/02 (2006.01)

G 0 6 F 13/38 (2006.01)

【 F I 】

H 0 4 L 25/03 C

H 0 4 L 25/02 J

G 0 6 F 13/38 3 2 0 A

【手続補正書】

【提出日】平成 29 年 2 月 14 日 (2017.2.14)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

電子デバイスの動作のシグナリング速度が高速モードであるか、又は低速モードであるかを判定するステップと、

動作の前記シグナリング速度が高速モードであるか、又は低速モードであるかに基づいてデータバス反転アルゴリズムを選択するステップと、

データを符号化するのに前記選択されたデータバス反転アルゴリズムを使用するステップと、

前記符号化されたデータおよびデータバス反転フラグを伝送線を介して受信器に送るステップと

を含む、データ伝送のための方法。

【請求項 2】

前記選択されたデータバス反転アルゴリズムは、DBI-AC アルゴリズムおよび DBI-DC アルゴリズムのうちの 1 つである、請求項 1 に記載の方法。

【請求項 3】

前記選択されたデータバス反転アルゴリズムは、動作の前記シグナリング速度が前記低速モードである時には DBI-AC である、請求項 2 に記載の方法。

【請求項 4】

前記選択されたデータバス反転アルゴリズムは、動作の前記シグナリング速度が前記高速モードである時には DBI-DC である、請求項 2 に記載の方法。

【請求項 5】

動作の前記シグナリング速度は、専用信号によって符号器に通信される、請求項 1 に記載の方法。

【請求項 6】

前記専用信号は、コマンドアドレスバスを介して提供される、請求項 5 に記載の方法。

【請求項 7】

前記専用信号は、既存のデータ信号線を使用して提供される、請求項5に記載の方法。

【請求項 8】

動作の前記シグナリング速度は、符号器によって自律的に判定される、請求項1に記載の方法。

【請求項 9】

前記選択されたデータバス反転アルゴリズムは、フィードバックを含まないトポロジを使用してデータを符号化するのに使用される、請求項1に記載の方法。

【請求項 10】

前記選択されたデータバス反転アルゴリズムは、フィードバックを含むトポロジを使用してデータを符号化するのに使用される、請求項1に記載の方法。

【請求項 11】

データバス反転アルゴリズム符号化は、動的使用不能化信号に基づいて自律的に使用不能にされる、請求項1に記載の方法。

【請求項 12】

前記選択されたデータバス反転アルゴリズムに基づいて終端制御信号を生成するステップと、

前記終端制御信号を前記受信器に送るステップと

をさらに含む、請求項1に記載の方法。

【請求項 13】

前記方法は、

アルゴリズム選択マルチプレクサと、

やがて現れるバーストの符号化されていない並列データと以前のバーストの並列データとを受け取るXORゲートと、

インバータと、

過半数検出回路と、

真/補数マルチプレクサと

を含むデータバス反転符号器によって実行される、請求項1に記載の方法。

【請求項 14】

前記データバス反転符号器は、周波数検出回路をさらに含み、前記選択されたデータバス反転アルゴリズムは、物理層クロック周波数と基準周波数との間の関係に基づく、請求項13に記載の方法。

【請求項 15】

プロセッサと、

前記プロセッサと電子通信しているメモリと、

電子デバイスの動作のシグナリング速度が高速モードであるか、又は低速モードであるかを判定し、

動作の前記シグナリング速度が高速モードであるか、又は低速モードであるかに基づいてデータバス反転アルゴリズムを選択し、

データを符号化するのに前記選択されたデータバス反転アルゴリズムを使用し、

前記符号化されたデータおよびデータバス反転フラグを伝送線を介して受信器に送るために前記プロセッサによって実行可能である、前記メモリ内に記憶された命令とを含む、データ伝送のための装置。

【請求項 16】

前記選択されたデータバス反転アルゴリズムは、DBI-ACアルゴリズムおよびDBI-DCアルゴリズムのうちの1つである、請求項15に記載の装置。

【請求項 17】

前記選択されたデータバス反転アルゴリズムは、動作の前記シグナリング速度が前記低速モードである時にはDBI-ACである、請求項16に記載の装置。

【請求項 18】

前記選択されたデータバス反転アルゴリズムは、動作の前記シグナリング速度が前記高

速モードである時にはDBI-DCである、請求項16に記載の装置。

【請求項 19】

動作の前記シグナリング速度は、専用信号によって符号器に通信される、請求項15に記載の装置。

【請求項 20】

前記専用信号は、コマンドアドレスバスを介して提供される、請求項19に記載の装置。

【請求項 21】

前記専用信号は、既存のデータ信号線を使用して提供される、請求項19に記載の装置。

【請求項 22】

動作の前記シグナリング速度は、符号器によって自律的に判定される、請求項15に記載の装置。

【請求項 23】

前記選択されたデータバス反転アルゴリズムは、フィードバックを含まないトポロジを使用してデータを符号化するのに使用される、請求項15に記載の装置。

【請求項 24】

前記選択されたデータバス反転アルゴリズムは、フィードバックを含むトポロジを使用してデータを符号化するのに使用される、請求項15に記載の装置。

【請求項 25】

データバス反転アルゴリズム符号化は、動的使用不能化信号に基づいて自律的に使用不能にされる、請求項15に記載の装置。

【請求項 26】

前記命令は、

前記選択されたデータバス反転アルゴリズムに基づいて終端制御信号を生成し、

前記終端制御信号を前記受信器に送る

ために前記プロセッサによってさらに実行可能である、請求項15に記載の装置。

【請求項 27】

アルゴリズム選択マルチプレクサと、

やがて現れるバーストの符号化されていない並列データと以前のバーストの並列データとを受け取るXORゲートと、

インバータと、

過半数検出回路と、

真/補数マルチプレクサと

を含むデータバス反転符号器をさらに含む、請求項15に記載の装置。

【請求項 28】

前記データバス反転符号器は、周波数検出回路をさらに含み、前記選択されたデータバス反転アルゴリズムは、物理層クロック周波数と基準周波数との間の関係に基づく、請求項27に記載の装置。

【請求項 29】

データ伝送のための装置であって、

プロセッサと、

前記プロセッサと電子通信しているメモリと、

前記メモリ内に記憶された命令と

を備え、前記命令は、前記プロセッサに、

電子デバイスの動作のシグナリング速度を判定することと、

動作の前記シグナリング速度に基づいてデータバス反転アルゴリズムを選択することであって、前記選択されたデータバス反転アルゴリズムは、動作の前記シグナリング速度が低速モードである時にはDBI-ACである、選択することと、

データを符号化するのに前記選択されたデータバス反転アルゴリズムを使用することと

、

前記符号化されたデータおよびデータバス反転フラグを伝送線を介して受信器に送るこ

とと

を実行させる、装置。

【請求項 30】

データ伝送のための装置であって、

プロセッサと、

前記プロセッサと電子通信しているメモリと、

前記メモリ内に記憶された命令と

を備え、前記命令は、前記プロセッサに、

電子デバイスに、前記電子デバイスの動作のシグナリング速度を判定することと、

前記電子デバイスに、動作の前記シグナリング速度に基づいてデータバス反転アルゴリズムを選択することであって、前記選択されたデータバス反転アルゴリズムは、動作の前記シグナリング速度が高速モードである時にはDBI-DCである、選択することと、

前記電子デバイスに、データを符号化するのに前記選択されたデータバス反転アルゴリズムを使用することと、

前記電子デバイスに、前記符号化されたデータおよびデータバス反転フラグを伝送線を介して受信器に送ることと

を実行させる、装置。