



發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：P2129111

※ 申請日期：P210.24

※IPC 分類：H04B 7/04 (2006.01)
H04W 74/08 (2009.01)

壹、發明名稱：(中文/英文)

無線多重存取通信系統之隨機存取

RANDOM ACCESS FOR WIRELESS MULTIPLE-ACCESS
COMMUNICATION SYSTEMS

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商奎康公司

QUALCOMM INCORPORATED

代表人：(中文/英文)

喬治 A. 懷坦

GEORGE A. WHITTEN

住居所或營業所地址：(中文/英文)

美國加州聖地牙哥市摩豪斯大道5775號

5775 MOREHOUSE DRIVE SAN DIEGO, CA 92121-1714 U.S.A.

國籍：(中文/英文)

美國 U.S.A

參、發明人：（共 4 人）

姓 名：（中文/英文）

1. 傑 羅登尼 華頓

J. RODNEY WALTON

2. 馬克 S. 華利司

MARK S. WALLACE

3. 約翰 W. 凱強

JOHN W. KETCHUM

4. 史堤夫 J. 霍德

STEVEN J. HOWARD

住居所地址：（中文/英文）

1. 美國麻州卡利斯爾市高木巷85號

85 HIGHWOODS LANE, CARLISLE, MASSACHUSETTS
01741, U.S.A.

2. 美國麻州班福特市馬德爾巷4號

4 MADEL LANE, BEDFORD, MASSACHUSETTS 01730, U.S.A.

3. 美國麻州哈佛市凱德貝瑞巷37號

37 CANDLEBERRY LANE, HARVARD, MASSACHUSETTS
01451, U.S.A.

4. 美國麻州艾西蘭德市赫瑞堤奇大道75號

75 HERITAGE AVENUE, ASHLAND, MASSACHUSETTS 01721,
U.S.A.

國 籍：（中文/英文）

1.-4. 均美國 U.S.A.

肆、聲明事項：

☐ 本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間，其日期為： 年 月 日。

☒ **本案申請前已向下列國家（地區）申請專利：**

1. 美國；2002/10/25；60/421,309
2. 美國；2002/12/10；60/432,440
3. 美國；2003/10/23；10/693,532
- 4.
- 5.

☒ **主張國際優先權(專利法第二十四條)：**

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國；2002/10/25；60/421,309
2. 美國；2002/12/10；60/432,440
3. 美國；2003/10/23；10/693,532
- 4.
- 5.

☐ **主張國內優先權(專利法第二十五條之一)：**

【格式請依：申請日；申請案號數 順序註記】

- 1.
- 2.
- 3.

☐ **主張專利法第二十六條微生物：**

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

☐ 熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

一般而言，本發明係關於資料通訊；更特定言之，本發明係關於用以方便無線多重存取通信系統的隨機存取之技術。

【先前技術】

無線通信系統部署廣泛，提供各種類型的通信，諸如聲音、封包資料等。該等系統可為多重存取系統，藉由共享可用的系統資源，其能支援與多個使用者終端的通信。該等多重存取系統之範例包含分碼多重存取(code division multiple access; CDMA)系統、分時多重存取(time division multiple access; TDMA)系統以及分頻多重存取(frequency division multiple access; FDMA)系統。

在一多重存取通信系統中，在隨機的期間可能有若干使用者終端希望存取該系統。該等使用者終端可能已經或未在該系統中註冊，可能具有相對於系統時序發生歪斜的時序，且可能知道或不知道至其存取點的傳播延遲。因此，來自試圖存取該系統的使用者終端之發送可能出現於隨機的期間，且在一接收存取點可能係或未適當地時間對準。該存取點需要偵測該等發送，從而識別希望存取該系統之特定使用者終端。

在設計無線多重存取系統之隨機存取方案中，會遇到各種挑戰。例如，隨機存取方案應允許使用者終端利用盡可

能少的存取嘗試來快速存取該系統。另外，隨機存取方案應有效率，且消耗盡可能少的系統資源。

因此，技術中需要一種有效的隨機存取方案以用於無線多重存取通信系統。

【發明內容】

本申請案主張美國臨時專利申請案第60/421,309號之權利，其標題為「多重輸入多重輸出無線區域網路系統(MIMO WLAN System)」，其係於2002年10月25日提出申請，已讓渡給本申請案之受讓人，且係以整體提及的方式為所有目的而併入本文。

本申請案主張美國臨時專利申請案第60/432,440號之權利，其標題為「無線多重存取通信系統之隨機存取(Random Access For Wireless Multiple-Access Communication Systems)」，其係於2002年12月10日提出申請，已讓渡給本申請案之受讓人，且係以整體提及的方式為所有目的而併入本文。

本發明提供用以方便無線多重存取通信系統的隨機存取之技術。在一項觀點中，一隨機存取通道(random access channel; RACH)係定義為包含一「快」隨機存取通道(F-RACH)及一「慢」隨機存取通道(S-RACH)。該F-RACH及該S-RACH係設計以有效地支援處於不同操作狀態及採用不同設計的使用者終端。該F-RACH效率高，可用以快速存取該系統，而該S-RACH則更健壯，可支援處於各種操作狀態及狀況的使用者終端。已經在該系統中註冊的使用者

終端可利用該F-RACH，且藉由使該等使用者終端之發送時序適當提前，該F-RACH可補償該等使用者終端的來回延遲(round trip delay；RTD)。已經或未在該系統中註冊的使用者終端可利用該S-RACH，其可以或不能補償該等使用者終端的RTD。該等使用者終端可利用該F-RACH或該S-RACH，或利用二者，以存取該系統。

下文將進一步詳細說明本發明的各項觀點及具體實施例。

【實施方式】

本文所使用的詞彙「示範性」意謂「用作一範例、實例或圖解」。本文所描述的作為「示範性」之任一項具體實施例或設計不應解釋為優於其他具體實施例或設計。

圖1顯示支援若干使用者之一無線多重存取通信系統100。系統100包含若干存取點(access points；AP) 110，其支援若干使用者終端(user terminals；UT) 120之通信。為簡明起見，圖1中僅顯示二存取點110a及110b。存取點通常係固定的站臺，用以與使用者終端通信。存取點亦可稱作基地台或其他術語。

使用者終端120可分散於該整個系統中。各使用者終端可為固定終端或行動終端，其可與存取點通信。使用者終端亦可稱作存取終端、行動台、遠端台、使用者設備(user equipment；UE)、無線裝置或其他術語。在任一給定時刻，各使用者終端可與一個或(可能是)多重存取點在下行鏈路及／或上行鏈路上通信。下行鏈路(即正向鏈路)指從存取點至使用者終端的發送，而上行鏈路(即反向鏈路)指從使用者

終端至存取點的發送。

在圖1中，存取點110a與使用者終端120a至120f通信，而存取點110b與使用者終端120f至120k通信。一系統控制器130耦合至存取點110，且可設計以執行若干功能，諸如：(1)協調且控制與其耦合的該等存取點；(2)將資料在該等存取點中選路；以及(3)控制與該等存取點所服務的該等使用者終端之存取與通信。

本文所描述的隨機存取技術可用於各種無線多重存取通信系統。例如，該等技術可用於以下系統：(1)採用用於資料發送的一或多根天線以及用於資料接收的一或多根天線之系統；(2)採用各種調變技術(例如CDMA、OFDM等)之系統；以及(3)採用一或多重頻帶用於下行鏈路及上行鏈路之系統。

為清楚起見，該等隨機存取技術係具體就一示範性無線多重存取系統來說明。在此系統中，各存取點配備有多(例如四)根天線用於發送及接收，且各使用者終端可配備一或多根天線。

該系統進一步採用正交分頻多工(orthogonal frequency division multiplexing; OFDM)技術，其有效地將總系統頻寬劃分成若干(N_F)正交次頻帶。在一項特定設計中，系統頻寬係20 MHz， $N_F = 64$ ，次頻帶指定索引係從-32至+31，各轉換符號之持續時間係3.2 μsec ，循環前置係800 nsec，且各OFDM符號之持續時間係4.0 μsec 。一OFDM符號週期(其亦稱作一符號週期)對應於一OFDM符號之持續時間。

該系統亦將一單一頻帶用於該下行鏈路及該上行鏈路，其利用分時多工(time-division duplexing; TDD)技術以共享此共同頻帶。另外，該系統採用若干傳輸通道以方便資料在該下行鏈路及該上行鏈路上發送。

圖2顯示一訊框結構200，其可用於無線TDD多重存取系統。發送發生於TDD訊框單元中，各訊框單元持續一特定時間(例如2 msec)。各TDD訊框係劃分成一下行鏈路階段及一上行鏈路階段。該等下行鏈路及上行鏈路各進一步劃分成多個區段，以用於多重下行鏈路／上行鏈路傳輸通道。

在圖2所示之具體實施例中，該等下行鏈路傳輸通道包含一廣播通道(broadcast channel; BCH)、一正向控制通道(forward control channel; FCCH)以及一正向通道(forward channel; FCH)，其分別係於區段210、220及230中傳輸。該BCH係用以發送：(1)一信標先導，其可用於系統時序及頻率擷取；(2)一MIMO先導，其可用於通道估計；以及(3)一BCH訊息，其承載系統資訊。該FCCH係用以發送對該RACH之確認以及下行鏈路及上行鏈路資源之分配。該FCH係用以將使用者專用資料封包、頁及廣播訊息等於該下行鏈路上發送至該等使用者終端。

在圖2所示之具體實施例中，該等上行鏈路傳輸通道包含一反向通道(reverse channel; RCH)及一隨機存取通道(random access channel; RACH)，其分別係於區段240及250中傳輸。該RCH係用以於該上行鏈路上發送資料封包。該RACH係藉由該等使用者終端使用以存取該系統。

圖2所示之訊框結構及傳輸通道在上述臨時美國專利申請案第60/421,309號中有進一步的詳細描述。

1. RACH結構

在一項觀點中，該RACH包含一「快」隨機存取通道(F-RACH)及一「慢」隨機存取通道(S-RACH)。該F-RACH及該S-RACH係設計以有效地支援處於不同操作狀態及採用不同設計的使用者終端。已經在該系統中註冊的使用者終端可利用該F-RACH，且藉由使該等使用者終端之發送時序適當提前，該F-RACH可補償該等使用者終端的來回延遲(round trip delay；RTD)，如下文所述。已經擷取該系統頻率(例如借助該BCH所發送之該信標先導)之使用者終端可利用該S-RACH，該等使用者終端可能已經或未在該系統中註冊。當於該S-RACH上發送時，該等使用者終端可以或不能補償其RTD。

表1 總結該F-RACH及該S-RACH之要求及特性。

表 1

RACH類型	說明
F-RACH	使用者終端利用其存取系統，該使用者終端(1)已在該系統中註冊，(2)可補償其來回延遲，且(3)可達到所需的接收信號對雜訊比(signal-to-noise ratio；SNR)。 F-RACH使用一時槽化阿羅哈(slotted Aloha)隨機存取方案。
S-RACH	使用者終端利用其存取系統，且不能利用F-RACH，(例如)因為不滿足利用F-RACH的任一條件。 S-RACH使用一時槽化阿羅哈(slotted Aloha)隨機存取方案。

F-RACH及S-RACH 使用不同的設計，以方便在任何可能時間快速存取系統，且使實施隨機存取所需的系統資源量最小化。在一項具體實施例中，F-RACH使用一較短協定資料單元(protocol data unit；PDU)，採用一較弱編碼方案，且要求F-RACH PDU到達存取點時近乎時間對準。在一項具體實施例中，S-RACH使用一較長PDU，採用一較強編碼方案，且不要求S-RACH PDU到達存取點時時間對準。下文會詳細描述F-RACH及S-RACH之設計以及其使用。

在一典型無線通信系統中，各使用者終端將其時序與該系統時序對準。此一般係藉由從一存取點接收一發送(例如

， BCH上發送的信標先導)來達成，該發送承載或嵌入有時序資訊。然後，使用者終端基於所接收之時序資訊設定其時序。然而，該使用者終端時序相對於該系統時序發生歪斜(延遲)，其中該歪斜量通常對應於包含該時序資訊的該發送之傳播延遲。若隨後該使用者終端利用其時序發送，則該存取點所接收之發送將有效地延遲二倍的該傳播延遲(即該來回延遲)，其中一傳播延遲係因該使用者終端時序與該系統時序之間的差異或歪斜而引起，而另一傳播延遲係因從該使用者終端至該存取點之該發送引起(參見圖7A)。為使一發送到在基於該存取點時序之一特定時刻到達，該使用者終端需要調整其發送時序以補償至該存取點的來回延遲(參見圖7B)。

在此使用的RTD補償發送指一種發送，其係以一方式發送，使得其係在基於一接收器時序之一指定時刻到達該接收器。(可能會有一些誤差，故該發送可能係在接近該指定時刻時接收，而未必係確切地在該指定時刻接收。)若該使用者終端能將其時序與該系統時序對準(例如，二者之時序均係基於GPS時間而獲得)，則一RTD補償發送僅需考慮從該使用者終端至該存取點的傳播延遲。

圖2亦顯示該RACH之結構的一具體實施例。在此具體實施例中，RACH區段250係劃分成三區段：用於該F-RACH之一區段252，用於該S-RACH之一區段254以及一防護區段256。該F-RACH區段係該RACH區段中的第一區段，因為於該F-RACH上之發送係得到RTD補償，因此不會干擾前一

RCH區段中的發送。該S-RACH區段係該RACH區段中的第二區段，因為於該S-RACH上之發送可能未得到RTD補償，因此若放在第一區段，則可能干擾前一RCH區段中的發送。該防護區段係在該S-RACH區段之後，且係用以防止S-RACH發送干擾下一TDD訊框中的BCH之下行鏈路發送。

在一項具體實施例中，對於各TDD訊框，該F-RACH及該S-RACH之組態均可藉由該系統動態定義。例如，對於各TDD訊框，該RACH區段之開始位置，該F-RACH區段之持續時間，該S-RACH區段之持續時間，以及該防護間隔皆可個別定義。該F-RACH及該S-RACH區段之持續時間可基於各種因素來選擇，諸如註冊／未註冊使用者終端的數目、系統負載等。傳達各TDD訊框之F-RACH及S-RACH組態的參數可經由該BCH訊息(其係於該同一TDD訊框中發送)發送至該等使用者終端。

圖3A顯示一時槽結構300之一具體實施例，其可用於該F-RACH。該F-RACH區段係劃分成若干F-RACH時槽。各TDD訊框中可用的F-RACH時槽之具體數目係一可配置參數，其係於該BCH訊息(其係在該同一TDD訊框中發送)中傳達。在一項具體實施例中，各F-RACH時槽具有一固定持續時間，其係定義為等於(例如)一OFDM符號週期。

在一項具體實施例中，一F-RACH PDU可於各F-RACH時槽中發送。該F-RACH PDU包含一參考部分，其係與一F-RACH訊息多工化。該F-RACH參考部分包含先導符號集，其係在一次頻帶集上發送，而該F-RACH訊息包含資料符

號之一群組，其係另一次頻帶集上發送。該等先導符號可用於通道估計及資料調變。下文會進一步詳細描述次頻帶多工化、F-RACH PDU之處理以及用於系統存取之F-RACH的操作。

表2 列出一示範性F-RACH訊息格式之欄。

表2：F-RACH 訊息

欄名稱	長度 (位元)	說明
MAC ID	10	指定給使用者終端的臨時ID
尾位元	6	捲積編碼器之尾位元

媒體存取控制(medium access control; MAC) ID欄包含識別發送F-RACH訊息之特定使用者終端的MAC ID。各使用者終端於一通信交談期開始時在該系統中註冊，且獲指定一唯一MAC ID。然後，在該交談期期間，此MAC ID係用以識別該使用者終端。該尾位元欄包含零之一群組，用以於該F-RACH訊息結束時將一捲積編碼器重設至一已知狀態。

圖3B顯示一時槽結構310之一具體實施例，其可用於該S-RACH。該S-RACH區段亦劃分成若干S-RACH時槽。各TDD訊框中可用的S-RACH時槽之具體數目係一可配置參數，其係於該BCH訊息(其係在該同一TDD訊框中發送)中傳達。在一項具體實施例中，各S-RACH時槽具有一固定持續時間，其係定義為等於(例如)四OFDM符號週期。

在一項具體實施例中，一S-RACH PDU可於各S-RACH時槽中發送。該S-RACH PDU包含一參考部分，然後是一

S-RACH訊息。在一項具體實施例中，該參考部分包含二先導OFDM符號，其係用以方便該S-RACH發送之擷取與偵測以及協助該S-RACH訊息部分之相干調變。該等先導OFDM符號可如下文所述產生。

表3 列出一示範性S-RACH訊息格式之欄。

表3：S-RACH訊息

欄名	長度 (位元)	說明
MAC ID	10	指定給使用者終端的臨時ID
CRC	8	該S-RACH訊息之CRC值
尾位元	6	捲積編碼器之尾位元

對於表3所示之具體實施例，該S-RACH訊息包含三欄。係如上述的MAC ID欄及尾位元欄。該S-RACH可藉由未註冊使用者終端使用以存取該系統。對於一未註冊使用者終端之第一次系統存取，並未指定一唯一MAC ID給該使用者終端。在此情形中，該未註冊使用者終端可利用為註冊目的而保留之一註冊MAC ID，直到獲指定一唯一MAC ID為止。該註冊MAC ID係一特定值（例如0x0001）。循環冗餘檢查(cyclic redundancy check；CRC)欄包含用於該S-RACH訊息之一CRC值。該存取點可利用此CRC值以決定該接收之S-RACH訊息是否得到正確解碼。因此，該CRC值係用以使該S-RACH訊息偵測錯誤的可能性最小化。

表2及3顯示F-RACH及S-RACH訊息之格式的具體實施例。亦可為該等訊息定義其他格式，例如減少欄、增加欄及／或採用不同的欄，且此係在本發明之範疇內。例如，該

S-RACH 訊息可定義為包含一時槽 ID 欄，其承載特定 S-RACH 時槽(於其中發送該 S-RACH PDU)之索引。再例如，該 F-RACH 訊息可定義為包含一 CRC 欄。

圖 3A 及 3B 顯示該 F-RACH 及該 S-RACH 之特定結構。亦可為該 F-RACH 及該 S-RACH 定義其他結構，且此係在本發明之範疇內。例如，該 F-RACH 及/或該 S-RACH 可定義為具有可配置時槽持續時間，其可於該 BCH 訊息中傳達。

圖 3A 及 3B 亦顯示該 F-RACH 及該 S-RACH PDU 之具體實施例。亦可定義其他 PDU 格式，且此亦係在本發明之範疇內。例如，次頻帶多工化亦可用於該 S-RACH PDU。另外，各 PDU 之該等部分的大小可定義為不同於上述者。例如，該 S-RACH PDU 之參考部分可定義為僅包含一先導 OFDM 符號。

將 F-RACH 及 S-RACH 用於隨機存取可提供多項優點。第一，將使用者終端分成二群組可提高效率。能滿足時序及接收 SNR 要求的使用者終端可利用更有效的 F-RACH 以執行隨機存取，而所有其他使用者終端可藉由 S-RACH 來支援。F-RACH 可作為時槽化阿羅哈通道操作，吾人熟知其效率較未時槽化阿羅哈通道高出大約一倍。不能補償其 RTD 之使用者終端僅限於利用 S-RACH，故不會干擾 F-RACH 上的使用者終端。

第二，對於 F-RACH 及 S-RACH，可使用不同的偵測臨界值。此種彈性使系統可達成不同目的。例如，F-RACH 之偵測臨界值可設定為較 S-RACH 之偵測臨界值為高。此即使該

系統有利於經由F-RACH存取該系統的高效使用者終端(即具有較高接收SNR)，此可提供較高的總體系統輸出量。S-RACH之偵測臨界值可設定為較低，以允許所有使用者終端(具有特定極小接收SNR)存取該系統。

第三，對於F-RACH及S-RACH，可使用不同的設計及PDU。對於上述具體實施例，該F-RACH PDU包含一OFDM符號，而該S-RACH PDU包含四OFDM符號。PDU大小不同係因F-RACH之使用者與S-RACH之使用者所發送的資料不同，且亦係因F-RACH與S-RACH之編碼方案及所需的接收SNR不同。總體上，該F-RACH之效率大約為該S-RACH的八倍，其中因數四來自該較短的PDU大小，而因數二來自該F-RACH之時槽化性質。因此，對於相同的區段持續時間，該F-RACH能支援的使用者終端之數目係該S-RACH所能支援者的八倍。從另一角度看，若一F-RACH區段及一S-RACH區段均支援相同數目的使用者終端，則該F-RACH區段之持續時間係該S-RACH區段之持續時間的1/8。

2. 隨機存取程序

該等使用者終端可利用該F-RACH或該S-RACH，或利用二者，以存取該系統。開始時，未在該系統中註冊之使用者終端(即未獲指定唯一MAC ID之使用者終端)利用該S-RACH以存取該系統。一旦註冊，該等使用者終端即可利用該F-RACH及／或該S-RACH以存取該系統。

因F-RACH及S-RACH使用不同的設計，故成功偵測F-RACH上之一發送所需的接收SNR較成功偵測S-RACH上

之一發送所需者為高。因此，不能以足夠的功率位準發送以達到F-RACH所需的接收SNR之一使用者終端可預設利用S-RACH。另外，若一使用者終端在F-RACH上連續嘗試特定次數後未能存取該系統，則其亦可預設利用S-RACH。

圖4顯示一程序400之一具體實施例的流程圖，其係藉由一使用者終端執行以利用F-RACH及／或S-RACH來存取該系統。首先，決定該使用者終端是否在該系統中註冊(步驟412)。若答案為否，則利用S-RACH執行系統存取，且程序前進至步驟430。否則，再決定該使用者終端所達到的該接收SNR是否大於或等於F-RACH所需的接收SNR(即該F-RACH臨界SNR)(步驟414)。若該使用者終端之接收SNR係未知值，則步驟414可跳過。若步驟414之答案為否，則該程序亦前進至步驟430。

若該使用者終端已註冊且滿足該F-RACH臨界SNR要求，則執行一F-RACH存取程序以嘗試存取該系統(步驟420)。完成該F-RACH存取程序(其一項具體實施例係如下文參考圖5所述)之後，決定存取是否成功(步驟422)。若答案為是，則宣佈存取成功(步驟424)，且該程序結束。否則，該程序前進至步驟430以嘗試經由S-RACH存取。

若該使用者終端未註冊，不能達到該F-RACH臨界SNR，或經由F-RACH獲得存取不成功，則其執行一S-RACH存取程序以嘗試存取該系統(步驟430)。完成該S-RACH存取程序(其一項具體實施例係如下文參考圖6所述)之後，決定存取是否成功(步驟432)。若答案為是，則宣佈存取成功(

步驟424)。否則，宣佈存取失敗(步驟434)。然後，在任一情形中，該程序均結束。

為簡明起見，圖4所示之具體實施例假設：若該使用者終端已經在該系統中註冊，則其具有最新RTD資訊。一般而言，若該使用者終端係不動的（即處於一固定位置），或若該無線通道未發生明顯變化，則此假設為真。對於一行動使用者終端，在系統存取之間，甚或在存取嘗試之間，該RTD可能發生明顯變化。因此，程序400可更改以包含決定該使用者終端是否具有最新RTD資訊之一步驟。此決定可基於(例如)從上次系統存取以來消逝之時間、在上次系統存取期間所觀察到的通道特性等來作出。

一般而言，有多種類型的隨機存取通道可用，且首先係基於該使用者終端的操作狀態而選用一隨機存取通道。該操作狀態可藉由(例如)該使用者終端的註冊狀態、該接收SNR、目前RTD資訊等來定義。該使用者終端可使用多重隨機存取通道以執行系統存取，一次使用一通道。

A. F-RACH程序

在一項具體實施例中，該F-RACH使用一時槽化阿羅哈隨機存取方案，藉此使用者終端於隨機選擇的F-RACH時槽中發送以嘗試存取該系統。當於該F-RACH上發送時，該等使用者終端係假設具有目前RTD資訊。因此，在該存取點，該等F-RACH PDU係假設與F-RACH時槽邊界對準。此可顯著地簡化偵測程序，且縮短能滿足利用該F-RACH的要求之使用者終端的存取時間。

一使用者終端可於該F-RACH上發送多重發送，直到獲得存取或超過最大允許存取嘗試數目為止。對於各F-RACH發送，可改變各種參數以提高成功的可能性，如下文所述。

圖5顯示一程序420a之一具體實施例的流程圖，其係藉由該使用者終端執行以利用F-RACH來存取該系統。程序420a係圖4之步驟420中所執行的該F-RACH存取程序之一項具體實施例。

於在F-RACH上執行第一次發送之前，該使用者終端初始化用於F-RACH上之發送的各種參數(步驟512)。該等參數可包含(例如)存取嘗試之數目、初始發送功率等。可維持一計數器以計數存取嘗試之數目，且對於第一次存取嘗試，此計數器可初始化為一。該初始發送功率係設定成使該F-RACH所需之接收SNR在該存取點可預期達到。該初始發送功率可基於該存取點之該接收信號強度或SNR來估計，如在該使用者終端所量測者。然後，該程序進入一迴路520。

對於F-RACH上之各發送，該使用者終端處理該BCH以獲得目前TDD訊框的相關系統參數(步驟522)。如上文所述，各TDD訊框中可用的F-RACH時槽之數目以及F-RACH區段之開始係可配置參數，可隨訊框不同而變化。目前TDD訊框之F-RACH參數係從於該同一訊框中發送的該BCH訊息獲得。然後，該使用者終端隨機選擇其中一可用F-RACH時槽，以將一F-RACH PDU發送至該存取點(步驟524)。然後，該使用者終端將該F-RACH PDU與該RTD補償一起發送，

使該PDU到達該存取點時大約與該選擇之F-RACH時槽的開始時間對準(步驟 526)。

該存取點接收且處理該F-RACH PDU，恢復該封裝之F-RACH訊息，且決定包含於該恢復之資訊中的MAC ID。對於表2所示之具體實施例，該F-RACH訊息不包含一CRC值，故該存取點不能決定該訊息是否解碼正確。然而，因僅註冊使用者終端利用F-RACH執行系統存取，且因各註冊使用者終端皆係指定有一唯一MAC ID，故該存取點可對照該等指定MAC ID檢查該接收MAC ID。若該接收MAC ID係該等指定MAC ID之一，則該存取點確認接收到該接收F-RACH PDU。此確認可以各種方式發送，如下文所述。

於發送該F-RACH PDU之後，該使用者終端決定是否接收到對於該發送之PDU的一確認(步驟528)。若答案為是，則該使用者終端轉變至「活動」狀態(步驟530)，且程序結束。否則，若在指定的TDD訊框數目內未接收到對於該發送之F-RACH PDU的一確認，則該使用者終端假設該存取點未接收到該F-RACH PDU，且重新開始在該F-RACH上執行該存取程序。

對於各後續存取嘗試，該使用者終端首先更新該等F-RACH發送參數(步驟534)。該更新可能引起：(1)對於各後續存取嘗試，將該計數器遞增一；以及 (2) 調整該發送功率 (例如，將其提高一特定量)。然後，基於該更新之計數器值，決定其是否超過該F-RACH上之最大允許存取嘗試數目 (步驟536)。若答案為是，則該使用者終端保持「存

取」狀態 (步驟538)，且程序結束。

若未超過該最大允許存取嘗試數目，則該使用者終端決定於發送該F-RACH PDU以執行下一存取嘗試之前需等待的時間量。為決定此等待時間，該使用者終端首先決定等待下一存取嘗試的最大等待時間量，其亦稱作爭端時窗 (contention window; CW)。在一項具體實施例中，對於各存取嘗試，該爭端時窗 (其係以TDD訊框單元給出) 呈指數級增加 (即 $CW = 2^{\text{access_attempt}}$)。該爭端時窗亦可基於存取嘗試數目之其他函數 (例如線性函數) 來決定。然後，在零與該CW之間隨機選擇等待下一存取嘗試之時間量。該使用者終端將等待此時間量，然後發送該F-RACH PDU以執行下一存取嘗試 (步驟540)。

於等待該隨機選擇的等待時間之後，該使用者終端藉由處理該BCH訊息再次決定目前TDD訊框之F-RACH參數 (步驟522)，隨機選擇用於發送之一F-RACH時槽 (步驟524)，且於該隨機選擇之F-RACH時槽中發送該F-RACH PDU (步驟526)。

該F-RACH存取程序繼續執行，直至(1)該使用者終端從該存取點接收到一確認，或(2)已超過該最大允許存取嘗試數目為止。對於各後續存取嘗試，發送該F-RACH PDU之前的等待時間量、用於該F-RACH發送之特定F-RACH時槽以及用於該F-RACH PDU之發送功率可如上述選擇。

B. S-RACH程序

在一項具體實施例中，該S-RACH使用一阿羅哈隨機存取

方案，藉此使用者終端於隨機選擇的S-RACH時槽中發送以嘗試存取該系統。即使使用者終端嘗試於特定的S-RACH時槽上發送，該S-RACH上的該等發送之發送時序亦未假設得到RTD補償。因此，當使用者終端對其RTD不具有良好的估計時，該S-RACH之特性與一未時槽化阿羅哈通道之特性相似。

圖6顯示一程序430a之一具體實施例的流程圖，其係藉由該使用者終端執行以利用S-RACH來存取該系統。程序430a係圖4之步驟430所執行的該S-RACH存取程序之一項具體實施例。

於在S-RACH上進行第一次發送之前，該使用者終端初始化用於S-RACH上之發送的各種參數（例如存取嘗試數目、初始發送功率等）（步驟612）。然後，該程序進入一迴路620。

對於S-RACH上之各發送，該使用者終端處理該BCH以為目前TDD訊框獲得S-RACH之相關系統參數，諸如可用的S-RACH時槽數目及該S-RACH區段之開始等（步驟622）。然後，該使用者終端隨機選擇其中一可用S-RACH時槽，以發送一S-RACH PDU（步驟624）。該S-RACH PDU包含一S-RACH訊息，其具有表3所示之該等欄。若該使用者終端已在該系統中註冊，則該RACH訊息包含該指定MAC ID，否則該RACH訊息包含該註冊MAC ID。然後，該使用者終端於該選擇之S-RACH時槽中將該S-RACH PDU發送至該存取點（步驟626）。若該使用者終端知道該RTD，則其將據

此調整其發送時序以考慮該RTD。

該存取點接收且處理該S-RACH PDU，恢復該S-RACH訊息，且利用包含於該訊息中的CRC值檢查該恢復之訊息。若該CRC失敗，則該存取點丟棄該S-RACH訊息。若該CRC通過，則該存取點獲得包含於該恢復訊息中的該MAC ID且確認接收到該S-RACH PDU。

於發送該S-RACH PDU之後，該使用者終端決定是否接收到對於該發送之PDU的一確認（步驟628）。若答案為是，則該使用者終端轉變至「活動」狀態（步驟630），且該程序結束。否則，該使用者終端假設該存取點未接收到該S-RACH PDU，且重新開始在該S-RACH上執行存取程序。

對於各後續存取嘗試，該使用者終端首先更新該等S-RACH發送參數（例如遞增該計數器，調整該發送功率等）（步驟634）。然後決定是否超過該S-RACH上之最大允許存取嘗試數目（步驟636）。若答案為是，則該使用者終端保持「存取」狀態（步驟638），且該程序結束。否則，該使用者終端決定於發送該S-RACH PDU以執行下一存取嘗試之前需等待的時間量。該等待時間可如上文對圖5之說明來決定。該使用者終端將等待此時間量（步驟640）。於等待該隨機選擇等待時間之後，該使用者終端藉由處理該BCH訊息再次決定目前TDD訊框之S-RACH參數（步驟622），隨機選擇用於發送之一S-RACH時槽（步驟624），且於該隨機選擇之S-RACH時槽中發送該S-RACH PDU（步驟626）。

上述S-RACH存取程序繼續執行，直至(1)該使用者終端

從該存取點接收到一確認，或(2)已超過該最大允許存取嘗試數目為止。

C. RACH確認

在一項具體實施例中，為確認正確接收到一F/S-RACH PDU，該存取點在該BCH訊息中設定一F/S-RACH確認位元，且於該FCCH上發送一RACH確認。對於F-RACH及S-RACH，可分別使用分離的F-RACH及S-RACH確認位元。在該BCH上設定該F/S-RACH確認位元與於該FCCH上發送該RACH確認之間可能有一延遲，其可用以考慮排程延遲等。該F/S-RACH確認位元防止該使用者終端重複嘗試，且允許未成功使用者終端快速再嘗試。

於該使用者終端發送該F/S-RACH PDU之後，其監視該BCH及該FCCH以決定其PDU是否已為該存取點所接收。該使用者終端監視該BCH以決定該對應的F/S-RACH確認位元是否設定。若此位元已設定，其表示對於此及 / 或其他使用者終端的一確認可於該FCCH上發送，則該使用者終端進一步處理該FCCH以獲得該RACH確認。否則，若此位元未設定，則該使用者終端繼續監視該BCH或重新開始其存取程序。

該FCCH係用以承載對於成功存取嘗試的確認。各RACH確認皆包該MAC ID，其係與該確認所為之發送的該使用者終端相關聯。可使用一快速確認以告知該使用者終端：其存取請求已接收到，但未與一FCH/RCH資源分配相關聯。一基於分配の確認係與一FCH/RCH分配相關聯。若該使用

者終端於該FCCH上接收到一快速確認，則其轉變至「待用」狀態。若該使用者終端接收到一基於分配之確認，則其獲得與該確認一起發送的排程資訊，且開始利用該系統所指定的FCH/RCH。

若一使用者終端執行一註冊，則其使用該註冊MAC ID。對於一未註冊使用者終端，該RACH確認可引導該使用者終端啟動與該系統的註冊程序。經由該註冊程序，該使用者終端之該唯一身分即基於(例如)一電子串列號(electronic serial number; ESN)確定，該電子串列號對於該系統中的各使用者終端係唯一的。然後，該系統將指定一唯一MAC ID給該使用者終端(例如，經由於該FCH上發送的一MAC ID指定訊息)。

對於該S-RACH，所有未註冊使用者終端使用該同一註冊MAC ID以存取該系統。因此，多個未註冊使用者終端即可能同時於該同一S-RACH時槽中發送。在此情形中，若該存取點在此S-RACH時槽上能偵測到一發送，則該系統將(不知不覺地)同時啟動與多個使用者終端的註冊程序。經由該註冊程序(例如，透過使用CRC及該等使用者終端的唯一ESN)，該系統將能解決該碰撞。一可能的結果是，該系統不能正確接收任一使用者終端之發送，因為其相互干擾，在此情形中，該等使用者終端可重新開始該存取程序。或者，該系統能正確接收最強使用者終端之發送，在此情形中，該等弱使用者終端可重新開始該存取程序。

D. RTD決定

未註冊使用者終端之發送可能得不到RTD補償，故到達該存取點時可能不與一S-RACH時槽邊界對準。作為該存取／註冊程序之部分，該RTD係決定且提供給該使用者終端用於後續上行鏈路發送。該RTD可以各種方式決定，其中一些方式係如下文所述。

在一第一方案中，該S-RACH時槽持續時間係定義為大於該系統中所有使用者終端的最長預期RTD。對於此方案，各發送之S-RACH PDU將從該發送所預期的該同一S-RACH時槽開始接收。如此即不會有關於關於何S-RACH時槽係用以發送該S-RACH PDU之歧義。

在一第二方案中，該RTD係藉由該存取及註冊程序逐部分決定。對於此方案，該S-RACH時槽持續時間可定義為小於該最長預期RTD。然後，於該預期S-RACH時槽之後的零、一或多重S-RACH時槽時接收一發送S-RACH PDU。該RTD可劃分成二部分：(1)一第一部分，即S-RACH時槽之整數部分（該第一部分可等於0、1、2或其他值），以及(2)一第二部分，即S-RACH時槽之分數部分。該存取點可基於該接收S-RACH PDU來決定該分數部分。在註冊期間，該使用者終端之發送時序可調整以補償該分數部分，使該使用者終端之發送到達時與一S-RACH時槽邊界對準。然後，在該註冊程序期間，該第一部分可決定且報告給該使用者終端。

在一第三方案中，該S-RACH訊息係定義為包含一時槽ID欄。此欄承載特定S-RACH時槽（於其中發送該S-RACH PDU）之索引。然後，該存取點將能基於該時槽ID欄中包含

的該時槽索引決定該使用者終端之RTD。

該時槽ID欄可以各種方式實施。在一第一實施中，該S-RACH訊息持續時間增加(例如，從2增加至3 OFDM符號)，同時保持相同的碼率。在一第二實施中，該S-RACH訊息持續時間保持不變，但碼率增加(例如，從1/4碼率增加至1/2碼率)，此將容許更多的資訊位元。在一第三實施中，該S-RACH PDU持續時間保持不變(例如4 OFDM符號)，但該S-RACH訊息部分加長(例如，從2加長至3 OFDM符號)，且該參考部分縮短(例如，從2縮短至1 OFDM符號)。

縮短該S-RACH PDU之參考部分會降低該參考之接收信號品質，此即會增加未偵測到一S-RACH發送之可能性(即更高的遺失偵測可能性)。在此情形中，該偵測臨界值(其係用以指示一S-RACH發送是否存在)可減小，以達到理想的遺失偵測可能性。較低的偵測臨界值會增加在不存在S-RACH發送時宣佈接收到一S-RACH發送之可能性(即較高的假警告可能性)。然而，可利用各S-RACH訊息中包含的CRC值以達到一可接受的假偵測可能性。

在一第四方案中，該時槽索引係嵌入該S-RACH訊息之CRC值中。一S-RACH訊息之資料(例如，表3所示之具體實施例中的MAC ID)以及該時槽索引可提供給一CRC產生器用以產生一CRC值。然後，為該S-RACH 訊息發送該MAC ID及CRC值(但非該時槽索引)。在該存取點，利用該接收之S-RACH訊息(例如該接收MAC ID)及一預期時槽索引以產生用於該接收訊息之一CRC值。然後，將該產生之CRC

值與該接收之S-RACH訊息中的該CRC值相比較。若該CRC通過，則該存取點宣佈成功，且繼續處理該訊息。若該CRC失敗，則該存取點宣佈失敗，且忽略該訊息。

E. F-RACH及S-RACH發送

圖7A顯示S-RACH上之一示範性發送。該使用者終端選擇一特定S-RACH時槽(例如時槽3)以用於一S-RACH PDU之發送。然而，若該S-RACH發送未得到RTD補償，則該發送之S-RACH PDU到達時不會與該選擇S-RACH時槽之開始(基於該存取點時序)時間對準。該存取點能如上述決定該RTD。

圖7B顯示F-RACH上之一示範性發送。該使用者終端選擇一特定F-RACH時槽(例如時槽5)以用於一F-RACH PDU之發送。該F-RACH發送係得到RTD補償，且該發送之F-RACH PDU到達該存取點時會與該選擇F-RACH時槽之開始時間大約對準。

3. 系統

為簡明起見，在以下的說明中，術語「RACH」可指該F-RACH或該S-RACH，或指該RACH，取決於該術語使用時的上下文。

圖8顯示系統100中一存取點110x及二使用者終端120x與120y之一具體實施例的方塊圖。使用者終端120x配備有一單一天線，而使用者終端120y則配備有 N_{ut} 天線。一般而言，存取點及使用者終端各皆可配備任意數目的發送／接收天線。

在上行鏈路上，於各使用者終端，一發送(TX)資料處理器810從一資料源808接收流量資料，且從一控制器830接收信號及其他資料(例如，用於RACH訊息)。發送資料處理器810格式化、編碼、交錯且調變該資料以提供調變符號。若該使用者終端配備有一單一天線，則該等調變符號對應於一發送符號流。若該使用者終端配備有多根天線，則一發送空間處理器820接收該等調變符號且對其執行空間處理，以為各天線提供一發送符號流。各調變器(MOD)822接收且處理相應的一發送符號流，以提供一對應的上行鏈路調變符號，然後將其從一關聯天線824發送出去。

在存取點110x， N_{ap} 天線852a至852ap從該等使用者終端接收該等發送之上行鏈路調變符號，且各天線提供一接收信號至相應的一解調器(DEMOD)854。各解調器854執行處理，以補充調變器822所執行的處理，且提供接收符號。然後，一接收(RX)空間處理器856對來自所有解調器854a至854ap的該等接收符號執行空間處理以提供恢復符號，其係對該等使用者終端所發送的該等調變符號之估計。一接收資料處理器858進一步處理(例如，符號解映射、解交錯及解碼)該等恢復符號以提供解碼資料(例如，用於恢復之RACH訊息)，其可提供給一資料槽860儲存，且／或提供給一控制器870作進一步處理。接收空間處理器856亦可估計且提供各使用者終端之接收SNR，其可用以決定用於系統存取者應該係該F-RACH抑或該S-RACH。

下行鏈路之處理可與上行鏈路之處理相同或不同。來自

一資料源888之資料以及來自控制器870及／或排程器880之信號(例如RACH確認)係藉由一發送資料處理器890處理(例如，編碼、交錯及調變)，且進一步藉由一發送空間處理器892作空間處理。來自發送空間處理器892之發送符號係進一步藉由調變器854a至854ap處理，以產生 N_{ap} 下行鏈路調變符號，然後將其經由天線852a至852ap發送出去。

在各使用者終端120，該等下行鏈路調變符號係藉由天線824接收，藉由解調器822解調，且藉由一接收空間處理器840及一接收資料處理器842處理，以補充在該存取點所執行的處理。下行鏈路之解碼資料可提供給一資料槽844儲存，且／或提供給控制器830作進一步處理。

控制器830及870分別控制位於使用者終端及位於存取點的各種處理單元之操作。記憶體單元832及872分別儲存控制器830及870所使用的資料及程式碼。

圖9顯示一發送資料處理器810a之一具體實施例的方塊圖，其可執行用於F-RACH及S-RACH的資料處理，且其可用於圖8中之發送資料處理器810x及810y。

在發送資料處理器810a內部，一CRC產生器912接收一RACH PDU之資料。對於表2及3所示之具體實施例，該RACH資料僅包含MAC ID。若該S-RACH係用於系統存取，則CRC產生器912為該MAC ID產生一CRC值。一訊框化單元914多工化該MAC ID及該CRC值(用於一S-RACH PDU)，以形成該RACH訊息之主要部分，如表2及3所示。然後，一擾頻器916擾亂該訊框化資料以隨機化該資料。

一編碼器918接收且多工化具有尾位元之該擾頻資料，且進一步根據選擇之一編碼方案編碼該多工化資料及尾位元，以提供碼位元。然後，一重複／擊穿單元920重複或擊穿(即刪除)一些碼位元以獲得該理想碼率。然後，一交錯器922基於一特定交錯方案交錯(即重排序)該等碼位元。一符號映射單元924根據一特定調變方案映射該交錯資料，以提供調變符號。然後，一多工器(MUX)926接收且利用先導符號多工化該等調變符號，以提供一多工化符號流。下文將進一步詳細描述發送資料處理器810a中的各單元。

4. F-RACH及S-RACH設計

如上述，F-RACH及S-RACH使用不同的設計，以方便註冊使用者終端的快速系統存取，且使實施該RACH所需的系統資源量最小化。表4顯示該F-RACH及該S-RACH之示範性設計的各種參數。

表 4

參數	F-RACH	S-RACH	單位
PDU長度	1	4	OFDM符號
CRC	否	是	
碼率	2/3	1/4	
調變方案	BPSK	BPSK	
頻譜效率	0.67	0.25	bps/Hz

圖10A顯示CRC產生器912之一具體實施例的方塊圖，其實施以下8位元產生器多項式：

$$g(x)=x^8+x^7+x^3+x+1。 \quad \text{式(1)}$$

該CRC亦可使用其他產生器多項式，且此亦在本發明之範疇內。

CRC產生器912包含八個延遲元件(D) 1012a至1012h及五個加法器1014a至1014e，其係串聯耦合，且實施式(1)所示之產生器多項式。一開關1016a將該RACH資料(例如MAC ID)提供給該產生器以計算該CRC值，且當讀出該CRC值時提供N個零給該產生器，其中N係該CRC之位元數目，且對於式(1)所示之產生器多項式，N等於8。對於上述具體實施例，其中一m位元索引係嵌入該CRC中，當讀取該CRC值時，開關1016a可運作以提供該m位元時槽索引，然後提供N-m個零(而非N個零)。在計算該CRC值期間，一開關1016b為該產生器提供回饋，且當讀取該CRC值時，開關1016b提供零給該產生器。於所有RACH資料位元皆已提供給該產生器之後，加法器1014e提供該CRC值。對於上述具體實施例，開關1016a及1016b對於開始的10位元(用於該MAC ID)係處在「上」位置，而對於隨後的8位元(用於該CRC值)係處在「下」位置。

圖10A亦顯示訊框化單元914之一具體實施例，其包含一開關1020，該開關1020首先選擇該RACH資料(或MAC ID)，然後可選該CRC值(若一S-RACH PDU需發送)。

圖10A進一步顯示擾頻器916之一具體實施例，其實施以下產生器多項式：

$$G(x) = x^7 + x^4 + x。 \quad \text{式(2)}$$

擾頻器 916 包含串聯耦合之七個延遲元件 1032a 至 1032g。對於各時脈週期，一加法器 1034 對儲存於延遲元件 1032d 及 1032g 中的二位元執行 2 模數加法，且將一擾頻位元提供給延遲元件 1032a。訊框化位元 ($d_1 d_2 d_3 \dots$) 係提供給一加法器 1036，其亦從加法器 1034 接收擾頻位元。加法器 1036 對各訊框化位元 d_n 與一對應擾頻位元執行 2 模數加法，以提供一擾頻位元 q_n 。

圖 10B 顯示編碼器 918 之一具體實施例的方塊圖，其實施一碼率 $1/2$ 、約束長度 7 ($K = 7$)、具有產生器 133 及 171 (八進制) 之二進制捲積碼。在編碼器 918 內部，一多工器 1040 接收且多工化該擾頻資料及該等尾位元。編碼器 918 進一步包含串聯耦合之六個延遲元件 1042a 至 1042f。四加法器 1044a 至 1044d 亦係串聯耦合，且係用以實施該第一產生器 (133)。類似地，四加法器 1046a 至 1046d 亦係串聯耦合，且係用以實施該第二產生器 (171)。該等加法器進一步耦合至該等延遲元件，以實施該等二產生器 133 及 171，如圖 10B 所示。一多工器 1048 接收來自該等二產生器之二碼位元流，且將其多工化成一單一碼位元流。對於各輸入位元 q_n ，產生二碼位元 a_n 及 b_n ，導致碼率為 $1/2$ 。

圖 10B 亦顯示重複／擊穿單元 920 之一具體實施例，其可用以基於該基本碼率 $1/2$ 產生其他碼率。在單元 920 內部，來自編碼器 918 之碼率為 $1/2$ 的碼位元係提供給一重複單元 1052 及一擊穿單元 1054。重複單元 1052 重複碼率為 $1/2$ 的碼位元一次，以獲得一有效碼率 $1/4$ 。擊穿單元 1054 基於一特

定擊穿圖案刪除一些碼率為 $1/2$ 的碼位元，以提供該理想碼率。在一項具體實施例中，基於一擊穿圖案「1110」使該F-RACH達成 $2/3$ 的碼率，其表示每第四個碼率為 $1/2$ 的碼位元受到刪除以獲得一有效碼率 $2/3$ 。

再次參考圖9，交錯器922重排序各RACH PDU之碼位元，以獲得頻率多元化(對於S-RACH及F-RACH)及時間多元化(對於S-RACH)。對於表2所示之具體實施例，一F-RACH PDU包含16位元，其係利用碼率 $2/3$ 編碼以產生24碼位元，該等24碼位元係利用BPSK在一OFDM符號中於24資料次頻帶上發送出去。

表5顯示F-RACH之次頻帶交錯。對於各F-RACH PDU，交錯器922首先將碼片索引0至23指定給F-RACH PDU之24碼位元。然後，將各碼位元基於其碼片索引映射至一特定資料次頻帶，如表5所示。例如，碼片索引為0之碼位元係映射至次頻帶-24，碼片索引為1之碼位元係映射至次頻帶-12，碼片索引為2之碼位元係映射至次頻帶2等。

表 5：F-RACH 之先導符號及資料次頻帶交錯

次頻帶索引	先導符號 $p(k)$	碼片索引	次頻帶索引	先導符號 $p(k)$	碼片索引	次頻帶索引	先導符號 $p(k)$	碼片索引	次頻帶索引	先導符號 $p(k)$	碼片索引
-32	0		-16		8	0	0		16		15
-31	0		-15	$1+j$		1	$-1-j$		17	$1-j$	
-30	0		-14		20	2		2	18		7
-29	0		-13	$1+j$		3	$-1-j$		19	$-1-j$	
-28	0		-12		1	4		14	20		19
-27	0		-11	$1+j$		5	$1+j$		21	$-1-j$	
-26	$-1+j$		-10		13	6		6	22		11
-25	$-1+j$		-9	$1-j$		7	$-1-j$		23	$-1-j$	
-24		0	-8		5	8		18	24		23
-23	$-1-j$		-7	$-1+j$		9	$1-j$		25	$-1+j$	
-22		12	-6		17	10		10	26	$1-j$	
-21	$-1-j$		-5	$-1-j$		11	$1+j$		27	0	
-20		4	-4		9	12		22	28	0	
-19	$-1-j$		-3	$-1+j$		13	$1-j$		29	0	
-18		16	-2		21	14		3	30	0	
-17	$1+j$		-1	$-1+j$		15	$-1+j$		31	0	

對於表 3 所示之具體實施例，一 S-RACH PDU 包含 24 資料位元，其經編碼且重複而產生 96 碼位元，該等 96 碼位元係

利用 BPSK 在二 OFDM 符號中於 48 資料次頻帶上發送出去。
表 6 顯示 S-RACH 之次頻帶交錯。對於各 S-RACH PDU，交錯器 922 首先形成二 48 碼位元群組。在各群組內，該等 48 位元獲指定碼片索引 0 至 47。然後，將各碼位元基於其碼片索引映射至一特定資料次頻帶，如表 6 所示。例如，碼片索引為 0 之碼位元係映射至次頻帶 -26，碼片索引為 1 之碼位元係映射至次頻帶 1，碼片索引為 2 之碼位元係映射至次頻帶 -17 等。

表 6：S-RACH 之先導符號及資料次頻帶交錯

次頻帶索引	先導符號 $p(k)$	碼片索引	次頻帶索引	先導符號 $p(k)$	碼片索引	次頻帶索引	先導符號 $p(k)$	碼片索引	次頻帶索引	先導符號 $p(k)$	碼片索引
-32	0		-16	$-1+j$	8	0	0		16	$-1+j$	39
-31	0		-15	$1-j$	14	1	$1-j$	1	17	$-1+j$	45
-30	0		-14	$1+j$	20	2	$-1-j$	7	18	$1-j$	5
-29	0		-13	$1-j$	26	3	$-1-j$	13	19	$1+j$	11
-28	0		-12	$1-j$	32	4	$-1-j$	19	20	$-1+j$	17
-27	0		-11	$-1-j$	38	5	$-1+j$	25	21	$1+j$	
-26	$-1-j$	0	-10	$-1-j$	44	6	$1+j$	31	22	$-1+j$	23
-25	$-1+j$	6	-9	$1-j$	4	7	$-1-j$		23	$1+j$	29
-24	$-1+j$	12	-8	$-1-j$	10	8	$-1+j$	37	24	$-1+j$	35
-23	$-1+j$	18	-7	$1+j$		9	$-1-j$	43	25	$1-j$	41

-22	$1-j$	24	-6	$-1+j$	16	10	$-1-j$	3	26	$-1-j$	47
-21	$1-j$		-5	$-1-j$	22	11	$1+j$	9	27	0	
-20	$1+j$	30	-4	$-1+j$	28	12	$1-j$	15	28	0	
-19	$-1-j$	36	-3	$-1+j$	34	13	$-1+j$	21	29	0	
-18	$-1+j$	42	-2	$1-j$	40	14	$-1-j$	27	30	0	
-17	$1+j$	2	-1	$-1+j$	46	15	$1+j$	33	31	0	

符號映射單元924映射該等交錯位元以獲得調變符號。在一項具體實施例中，該F-RACH及該S-RACH均利用BSPK調變。對於BPSK，各交錯碼位元（「0」或「1」）可映射至一相應的調變符號，例如依以下規則：「0」 $\Rightarrow -1 + j^0$ 且「1」 $\Rightarrow 1 + j^0$ 。來自單元924之調變符號亦稱作資料符號。

對於各RACH PDU，多工器926將該等資料符號與先導符號多工化。該多工化可以各種方式執行。F-RACH及S-RACH之特定設計係在下文說明。

在一項具體實施例中，對於該F-RACH，該等資料符號及先導符號係次頻帶多工化。各F-RACH PDU 包含與24資料符號多工化之28先導符號，如表5所示。該次頻帶多工化使得先導符號位於各資料符號之兩側。該等先導符號可用以估計該等資料次頻帶之通道響應（例如，藉由對各資料次頻帶之兩側上的先導次頻帶之通道響應求平均值），其可用於資料調變。

在一項具體實施例中，對於該S-RACH，該等資料符號及先導符號係分時多工化，如圖3B所示。對於開始的二符號

週期之各週期，各S-RACH PDU包含一先導OFDM符號，而對於隨後的二符號週期，各S-RACH PDU包含二資料OFDM符號。在一項具體實施例中，該先導OFDM符號包含用於52次頻帶之52 QPSK調變符號(或先導符號)以及用於剩餘12次頻帶之信號值零，如表6所示。該等52先導符號係選擇以在基於該等先導符號產生之一波形中具有最小的峰值至平均變化。此特性使該等先導OFDM符號可以較高功率位準發送，而不會產生過大失真量。

對於該F-RACH及該S-RACH，亦可基於其他方案來執行該多工化，且此係在本發明之範疇內。在任一情形中，多工器926皆為各RACH PDU提供一序列多工化資料及先導符號(表示為 $s(n)$)。

各使用者終端可配備一或多根天線。對於具有多根天線之一使用者終端，該RACH PDU可利用射束控制、射束形成、發送多元化、空間多工化等從該等多根天線發送出去。對於射束控制，該RACH PDU係於與最佳性能(例如最高接收SNR)相關聯的一單一空間通道上發送。對於發送多元化，該RACH PDU之資料係從多根天線及多個次頻帶冗餘地發送，以提供多元化。射束控制可如下述執行。

在上行鏈路上，由 N_{ut} 終端天線及 N_{ap} 存取點天線所形成的一MIMO通道可藉由一通道響應矩陣 $H(k)$ (對於 $k \in K$)來表徵，其中 K 代表感興趣的次頻帶集(例如， $K = \{-26 \dots 26\}$)。各矩陣 $H(k)$ 包含 $N_{ap}N_{ut}$ 項，其中項 $h_{ij}(k)$ (對於 $i \in \{1 \dots N_{ap}\}$ 及 $j \in \{1 \dots N_{ut}\}$)係該第 k 次頻帶之第 j 使用者終端天線與第 i 存

取點天線之間的耦合(即複數增益)。

各次頻帶之上行鏈路通道響應矩陣 $\underline{H}(k)$ 可「對角線化」(例如，利用特徵值分解或單值分解)以獲得該次頻帶的特徵模式。矩陣 $\underline{H}(k)$ 之單值分解可表示為：

$$\underline{H}(k) = \underline{U}(k) \underline{\Sigma}(k) \underline{V}^H(k), \text{ 對於 } k \in K, \quad \text{式 (3)}$$

其中 $\underline{U}(k)$ 係 $\underline{H}(k)$ 之左特徵向量的一 $(N_{ap} \times N_{ap})$ 單位矩陣；

$\underline{\Sigma}(k)$ 係 $\underline{H}(k)$ 之單值的一 $(N_{ap} \times N_{ut})$ 角線矩陣；以及

$\underline{V}(k)$ 係 $\underline{H}(k)$ 之右特徵向量的一 $(N_{ut} \times N_{ut})$ 單位矩陣。

對於感興趣的各次頻帶之通道響應矩陣 $\underline{H}(k)$ 可獨立執行特徵值分解，以決定該次頻帶之特徵模式。各對角線矩陣 $\underline{\Sigma}(k)$ 之單值可排序，使得 $\{\sigma_1(k) \geq \sigma_2(k) \geq \dots \geq \sigma_{N_s}(k)\}$ ，其中 $\sigma_1(k)$ 係第 k 次頻帶之最大單值，而 $\sigma_{N_s}(k)$ 係第 k 次頻帶之最小單值。當各對角線矩陣 $\underline{\Sigma}(k)$ 之單值得到排序時，關聯矩陣 $\underline{V}(k)$ 之特徵向量(或行)亦相應地得到排序。「寬頻」特徵模式可定義為排序後的所有次頻帶之同序特徵模式的集合。「主要」寬頻特徵模式係與排序後的各矩陣 $\underline{\Sigma}(k)$ 之最大單值相關聯的該特徵模式。

射束控制僅利用來自該主要寬頻特徵模式之特徵向量 $\underline{V}_1(k)$ (對於 $k \in K$) 的相位資訊，且正規化各特徵向量，使該特徵向量中之所有元素具有相同振幅。第 k 次頻帶之一正規化特徵向量 $\tilde{\underline{V}}(k)$ 可表示為：

$$\tilde{\underline{V}}(k) = \left(A e^{j\theta_1(k)} A e^{j\theta_2(k)} \dots A e^{j\theta_{m(k)}(k)} \right)^T, \quad \text{式 (4)}$$

其中 A 係一常數 (例如 $A = 1$)；以及

$\theta_i(k)$ 係第 i 使用者終端天線之第 k 次頻帶的相位，其係

給定為：

$$\theta_i(k) = \angle v_{1,i}(k) = \tan^{-1} \left(\frac{\text{Im}\{v_{1,i}(k)\}}{\text{Re}\{v_{1,i}(k)\}} \right), \quad \text{式 (5)}$$

其中 $V_1(k) = [v_{1,1}(k) v_{1,2}(k) \dots v_{1,N_u}(k)]^T$ 。

射束控制之空間處理即可表示為：

$$\tilde{x}(k) = \tilde{v}(k)s(k), \quad \text{對於 } k \in K, \quad \text{式 (6)}$$

其中 $s(k)$ 係需在第 k 次頻帶上發送之資料或先導符號；以及

$\tilde{x}(k)$ 係用於射束控制之第 k 次頻帶的發送向量。

圖 11 顯示發送空間處理器 820y 之一具體實施例的方塊圖，其執行用於射束控制之空間處理。在處理器 820y 內部，一解多工器 1112 接收該等交錯資料及先導符號 $s(n)$ ，且將其解多工化成用於該等 K 次頻帶之 K 子流（表示為 $s(1)$ 至 $s(k)$ ），該等 K 次頻帶係用以發送該等資料及先導符號。各子流包含一 F-RACH PDU 之一符號及一 S-RACH PDU 之四符號。各子流係提供給相應的一發送次頻帶射束控制處理器 1120，其對一次頻帶執行式 (6) 所示的處理。

在各發送次頻帶射束控制處理器 1120 內，符號 (s) 子流係提供給 N_{ut} 乘法器 1122a 至 1122ut，其亦分別接收正規化特徵向量 $\tilde{v}(k)$ 之 N_{ut} 元素 $\tilde{v}_1(k)$ 至 $\tilde{v}_{N_u}(k)$ 。各乘法器 1122 將各接收符號與其正規化特徵向量值 $\tilde{v}_i(k)$ 相乘，以提供一對應的發送符號。乘法器 1122a 至 1122ut 將 N_{ut} 發送符號子流分別提供至緩衝器／多工器 1130a 至 1130ut。各緩衝器／多工器 1130 接收來自發送次頻帶射束控制處理器 1120a 至 1120k 之發送符號且將其多工化，以為一天線提供一發送符號 $x_i(n)$ 流。

射束控制處理在上述臨時美國專利申請案第60/421,309號以及美國專利申請案第10/228,393號中有進一步詳細描述，後一申請案的標題為「用於寬頻多重輸入多重輸出／多重輸入單獨輸出系統之射束控制及射束形成 (Beam-Steering and Beam-Forming for Wideband MIMO/MISO Systems)」，其係於2002年8月27日提出申請，已讓渡給本申請案之受讓人，且係以提及方式併入本文。RACH PDU亦可利用發送多元化、射束形成或空間多工化藉由多天線使用者終端發送，此在上述臨時美國專利申請案第60/421,309號中亦有描述。

圖12A顯示一OFDM調變器822x之一具體實施例的方塊圖，其可用於圖8中之各調變器822。在OFDM調變器822x內部，一反向快速富利葉轉換 (inverse fast Fourier transform; IFFT) 單元1212接收一發送符號 $x_i(n)$ 流，且利用一64點反向快速富利葉轉換將各64發送符號序列轉換成其時域表示 (其稱作「轉換」符號) (其中64對應於次頻帶之總數目)。各轉換符號包含64時域樣本。對於各轉換符號，一循環前置產生器1214重複該轉換符號之一部分以形成一對應的OFDM符號。在一項具體實施例中，該循環前置包含16樣本，且各OFDM符號包含80樣本。

圖12B顯示一OFDM符號。該OFDM符號係由二部分組成：一循環前置，其具有 (例如) 16樣本之持續時間；以及一轉換符號，其具有64樣本之持續時間。該循環前置係該轉換符號之最後16樣本的複製 (即循環延續)，且係插入該轉

換符號前方。該循環前置確保在多路徑延遲擴展存在時該 OFDM 符號保持其正交特性，從而防止惡化路徑效應(諸如頻率選擇衰退所引起的多路徑及通道擴散等)，改善性能。

循環前置產生器 1214 提供一 OFDM 符號流至一發射器單元(TMTR)1216。發射器單元 1216 將該 OFDM 符號流轉換成一或多類比信號，且進一步放大、濾波及升頻轉換該(等)類比信號以產生適合從一關聯天線發送之一上行鏈路調變信號。

5. 存取點處理

對於各 TDD 訊框，該存取點處理該 F-RACH 及 S-RACH 以偵測希望存取該系統之使用者終端所發送的 F/S-RACH PDU。因該 F-RACH 及該 S-RACH 係與不同的設計相關聯，且具有不同的發送時序要求，故該存取點可使用不同的接收器處理技術以偵測 F-RACH 及 S-RACH PDU。

對於該 F-RACH，F-RACH PDU 之發送時序係得到 RTD 補償，且在該存取點大約對準該接收 F-RACH PDU 與 F-RACH 時槽邊界。可利用於頻域中操作之一決策引導偵測器來偵測 F-RACH PDU。在一項具體實施例中，該偵測器處理 F-RACH 區段中的所有 F-RACH 時槽，一次處理一時槽。對於各時槽，該偵測器決定該時槽中接收之 OFDM 符號的理想信號能量是否足夠高。若答案為是，則進一步解碼該 OFDM 符號以恢復該 F-RACH 訊息。

對於該 S-RACH，S-RACH PDU 之發送時序可能未得到 RTD 補償，且該等接收 S-RACH PDU 之時序係未知。可利用

於時域中操作之一滑動相關偵測器來偵測S-RACH PDU。在一項具體實施例中，該偵測器滑過該S-RACH區段，一次滑過一樣本週期。對於各樣本週期（其對應於一假設），該偵測器決定是否接收到用於一S-RACH PDU之二先導 OFDM 符號的足夠信號能量（該S-RACH PDU係假設已於該樣本週期開始時接收到）。若答案為是，則進一步解碼該S-RACH PDU以恢復該S-RACH訊息。

用以偵測及解調F-RACH及S-RACH發送之技術在上述臨時美國專利申請案第60/432,626號中有進一步詳細描述。

為清楚起見，該等隨機存取技術已就特定設計加以描述。可對該等設計作各種更改，且此係在本發明之範疇內。例如，可能希望有二以上不同類型的RACH用於隨機存取。另外，RACH資料可利用其他編碼、交錯及調變方案來處理。

該等隨機存取技術可用於各種無線多重存取通信系統。其中一種系統係上述臨時美國專利申請案第60/421,309號所描述的一無線多重存取MIMO系統。一般而言，該等系統可能或可能未採用OFDM，或可能採用其他多重載波調變方案，而非OFDM，且可能利用或可能未利用MIMO。

本文所描述之該等隨機存取技術可提供多種優點。第一，該F-RACH允許某些使用者終端（例如，已經在該系統中註冊且能補償其RTD之使用者終端）快速獲得對該系統之存取。此對於封包資料應用特別理想，其特徵通常係長時間的靜止期中零星穿插流量叢發。快速系統存取即會允許使

用者終端快速獲得用於該等零星資料叢發之系統資源。第二，F-RACH與S-RACH之組合能有效處理處於不同操作狀態及狀況的使用者終端（例如，註冊或未註冊使用者終端，具有高或低接收SNR等）。

本文所說明的該等技術可藉由各種方式實施。舉例而言，該等技術可實施在硬體、軟體或其組合中。針對硬體實施，在使用者終端及存取點的用以方便隨機存取之該等元件可實施在一或多專用積體電路(application specific integrated circuit; ASIC)、數位信號處理器(digital signal processor; DSP)、數位信號處理裝置(digital signal processor device; DSPD)、可程式邏輯裝置(programmable logic device; PLD)、場可程式閘極陣列(field programmable gate array; FPGA)、處理器、控制器、微控制器、微處理器、其它設計來執行本文所述功能之電子裝置、或其組合中。

針對軟體實施，該等隨機存取技術可利用執行本文所述功能的模組(例如程序、功能等)來實施。該等軟體碼可儲存於一記憶體單元(例如圖8中的記憶體單元832及872)中且藉由一處理器(例如控制器830及870)執行。記憶體單元可實施在處理器內部或處理器外部，在此情形中，記憶體單元可經由技術中熟知的各種構件以通信方式耦合至處理器。

本文所包含的標題係用於參考，且用來輔助定位某些段落。該等標題並非要限制其後所述之概念的範疇，而該等概念可應用於整個說明文件中的其它段落。

前文對該等已揭露之具體實施例所作的說明可讓熟習本技術的任何人士製造或利用本發明。熟悉技術人士應明白對該等具體實施例可進行各種更改，且本文所定義的一般原理可應用於其他具體實施例而不背離本發明之精神或範疇。因此，本發明並不受限於本文所示的該等具體實施例，而係符合與本文所揭示的該等原理及新穎特徵相一致的最廣範疇。

【圖式簡單說明】

結合附圖閱讀上文之詳細說明可更為瞭解本發明的特徵、性質及優點，其中類似的參考符號代表整篇中相對應的元件，且其中：

圖1顯示一無線多重存取通信系統；

圖2顯示一分時多工(TDD)訊框結構；

圖3A及3B分別顯示該F-RACH及該S-RACH之時槽結構；

圖4顯示利用該F-RACH及／或S-RACH以存取該系統之總體程序；

圖5及6分別顯示利用該F-RACH及S-RACH以存取該系統之程序；

圖7A及7B分別顯示該F-RACH及S-RACH上之示範性發送；

圖8顯示一存取點及二使用者終端；

圖9顯示一終端之一發送資料處理器的方塊圖；

圖10A及10B顯示該發送資料處理器內的處理單元之方塊圖；

圖 11 顯示該終端內之一發送空間處理器的方塊圖；

圖 12A 顯示一 OFDM 調變器之方塊圖；以及

圖 12B 顯示一 OFDM 符號。

【圖式代表符號說明】

100	無線多重存取通信系統
110, 110a, 110b, 110x	存取點
120, 120a-120k, 120x, 120y	使用者終端
130	系統控制器
200	訊框結構
210	廣播通道區段
220	正向控制通道區段
230	正向通道區段
240	方向通道區段
250	隨機存取通道區段
252	快隨機存取通道區段
254	慢隨機存取通道區段
256	防護區段
300, 310	時槽結構
400, 420a, 430a	程序
808x, 808y	資料源
810x, 810y, 810a	發送資料處理器
820y	發送空間處理器
822, 822a-822ut, 822x	調變器
824, 824a-824ut	天線

830x, 830y	控制器
832x, 832y	記憶體
840x, 840y	接收空間處理器
842x, 842y	接收資料處理器
844x, 844y	資料槽
852a-852ap	天線
854a-854ap	解調器
856	接收空間處理器
858	接收資料處理器
860	資料槽
870	控制器
872	記憶體
880	排程器
888	資料源
890	發送資料處理器
892	發送空間處理器
912	循環冗餘檢查產生器
914	訊框化單元
916	擾頻器
918	編碼器
920	重複 / 擊穿單元
922	交錯器
924	符號映射單元
926	多工器

1012a-1012h	延遲元件
1014a-1014e	加法器
1016a, 1016b, 1020	開關
1032a-1032g	延遲元件
1034, 1036	加法器
1040, 1048	多工器
1042a-1042f	延遲元件
1044a-1044d, 1046a-1046d	加法器
1052	重複單元
1056	擊穿單元
1058	多工器
1112	解多工器
1120a-1120k	發送次頻帶射束控制處理器
1122a-1122ut	乘法器
1130a-1130ut	緩衝器/多工器
1212	反向快速富利葉轉換單元
1214	循環前置產生器
1216	發射器單元
MOD	調變器
DEMODO	解調器

伍、中文發明摘要：

本發明揭示一種用以方便無線多重存取通信系統的隨機存取之技術。一隨機存取通道(random access channel; RACH)係定義為包含一「快」隨機存取通道(F-RACH)及一「慢」隨機存取通道(S-RACH)。該F-RACH及該S-RACH可有效地支援處於不同操作狀態及採用不同設計的使用者終端。該F-RACH可用以快速存取該系統，而該S-RACH則更健壯，可支援處於各種操作狀態及狀況的使用者終端。已經在該系統中註冊的使用者終端可利用該F-RACH，且藉由使該等使用者終端之發送時序適當提前，該F-RACH可補償該等使用者終端的來回延遲(round trip delay; RTD)。已經或未在該系統中註冊的使用者終端可利用該S-RACH，其可以或不能補償該等使用者終端的RTD。該等使用者終端可利用該F-RACH或該S-RACH，或利用二者，以存取該系統。

陸、英文發明摘要：

Techniques for facilitating random access in wireless multiple-access communication systems. A random access channel (RACH) is defined to comprise a "fast" RACH (F-RACH) and a "slow" RACH (S-RACH). The F-RACH and S-RACH can efficiently support user terminals in different operating states and employ different designs. The F-RACH can be used to quickly access the system, and the S-RACH is more robust and can support user terminals in various operating states and conditions. The F-RACH may be used by user terminals that have registered with the system and can compensate for their round trip delays (RTDs) by properly advancing their transmit timing. The S-RACH may be used by user terminals that may or may not have registered with the system, and may or may not be able to compensate for their RTDs. The user terminals may use the F-RACH or S-RACH, or both, to gain access to the system.

拾壹、圖式：

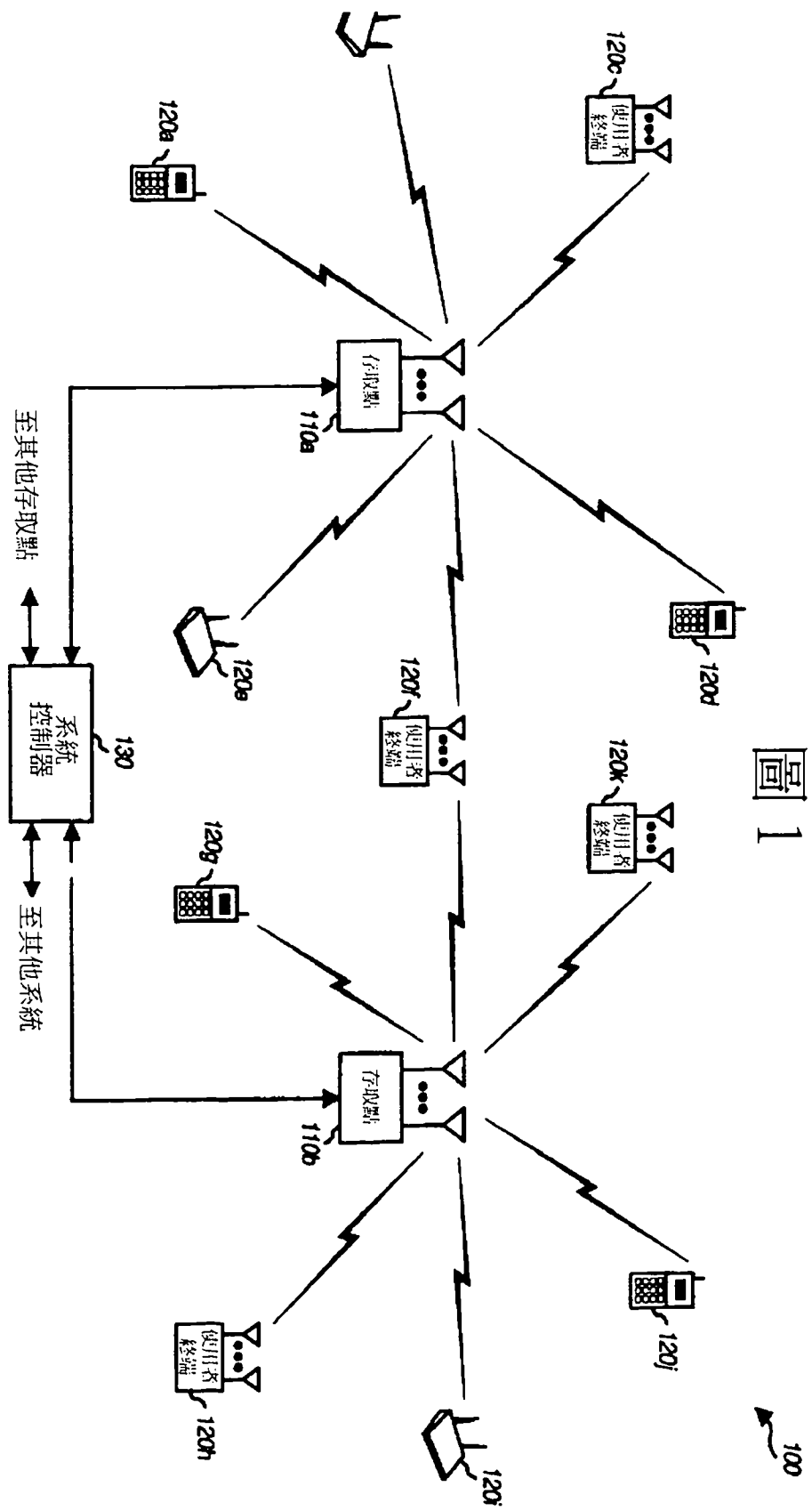
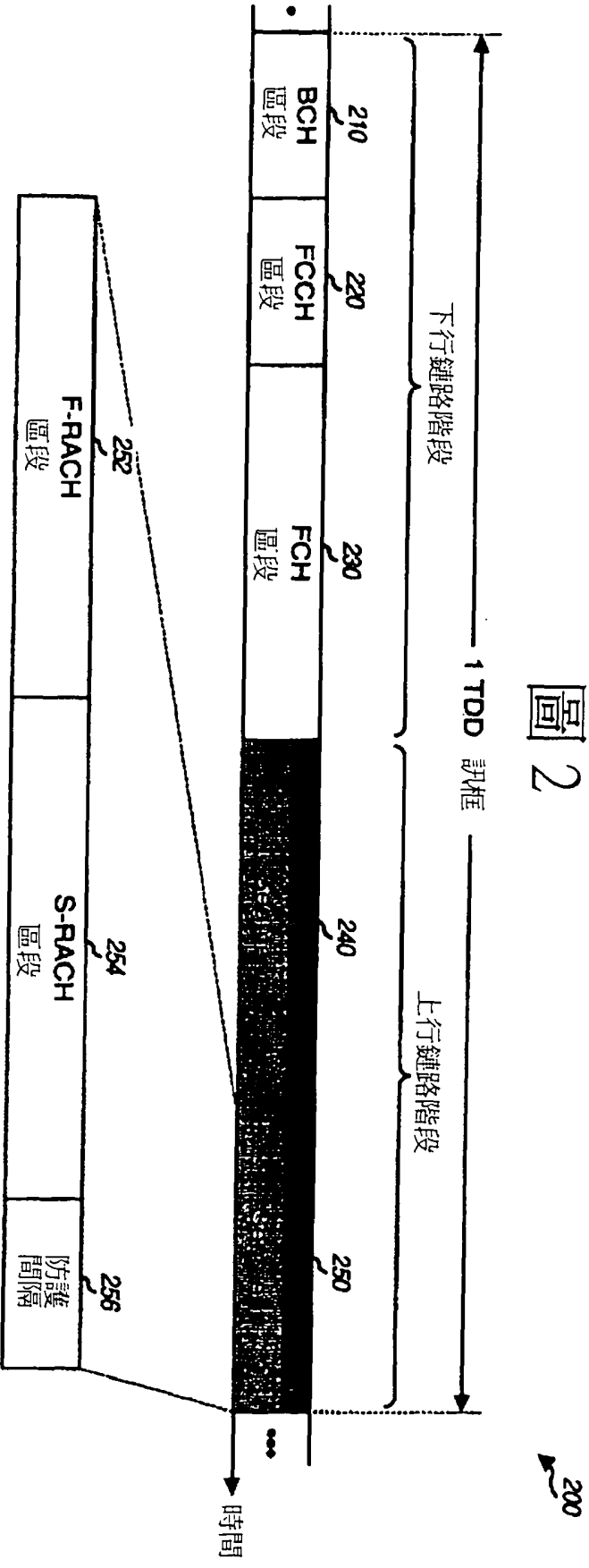


圖 1



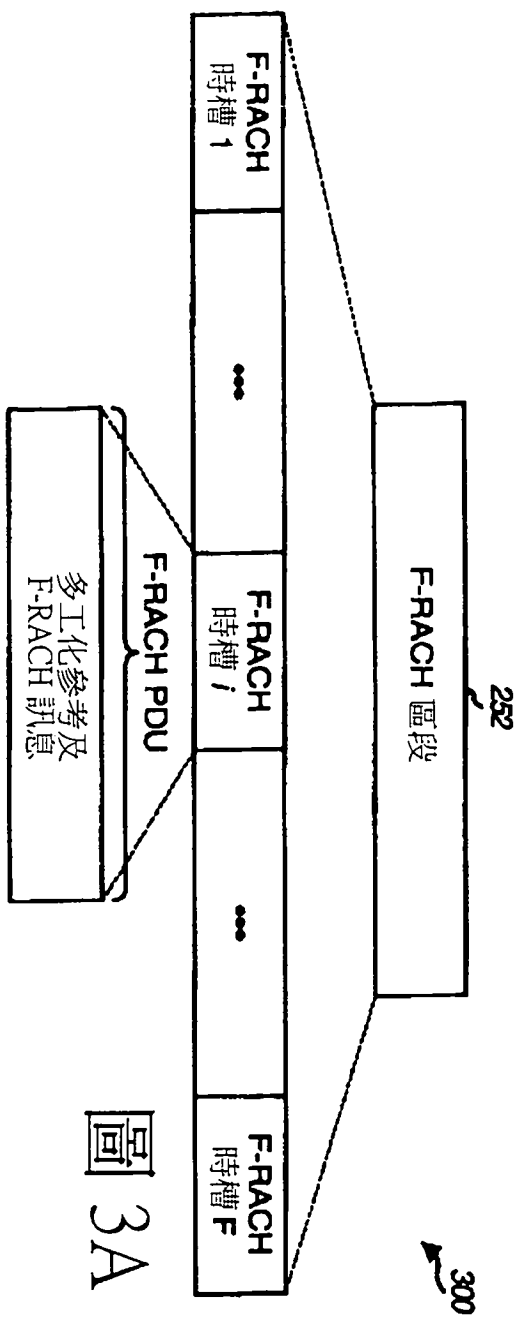


圖 3A

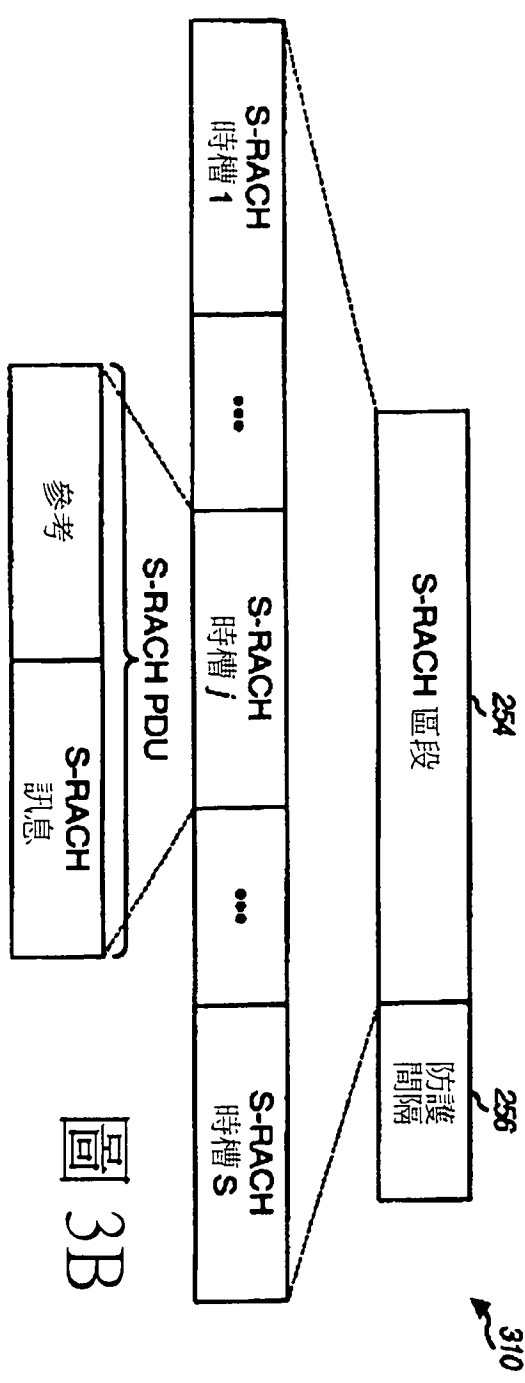


圖 3B

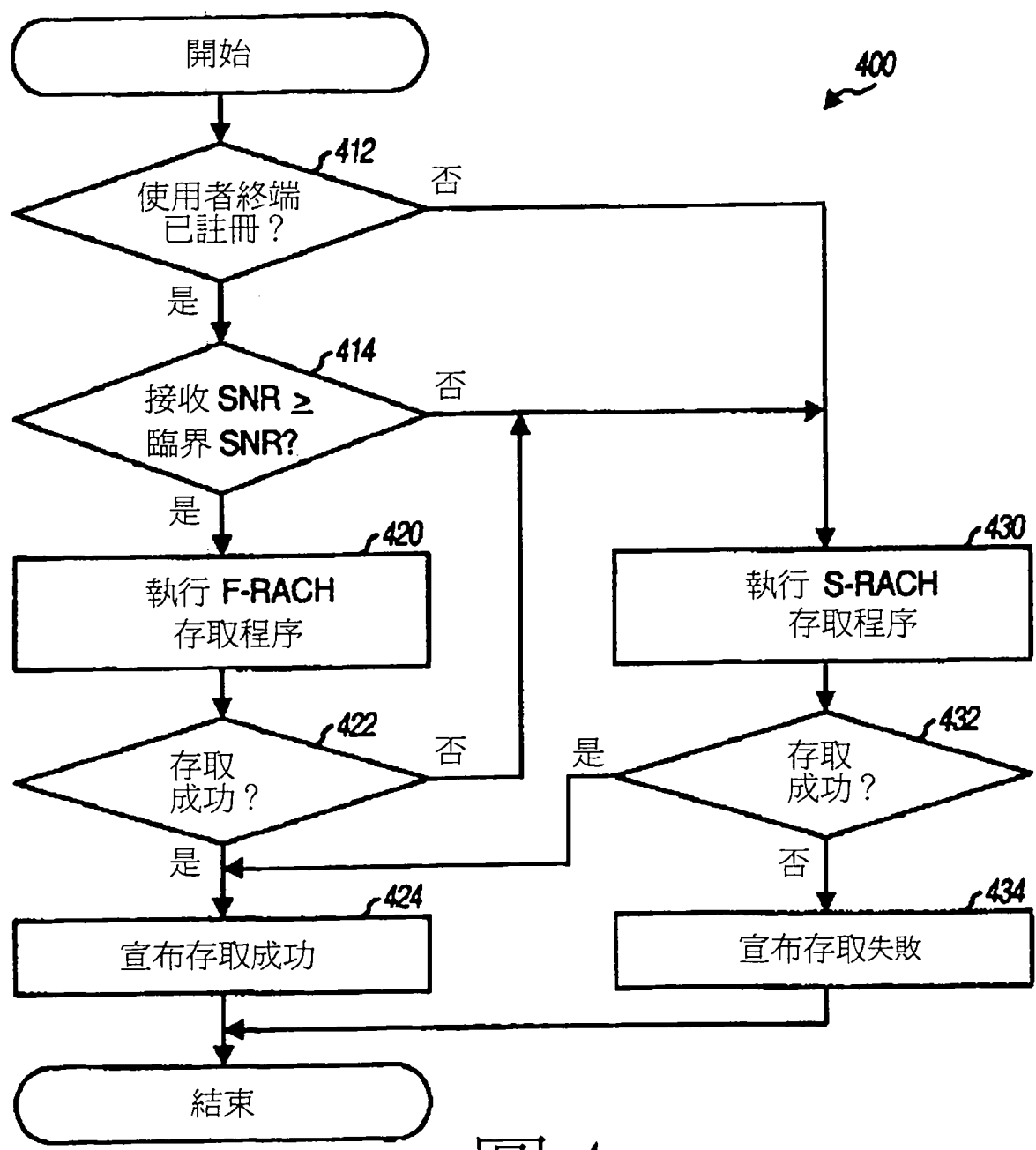


圖 4

圖 5

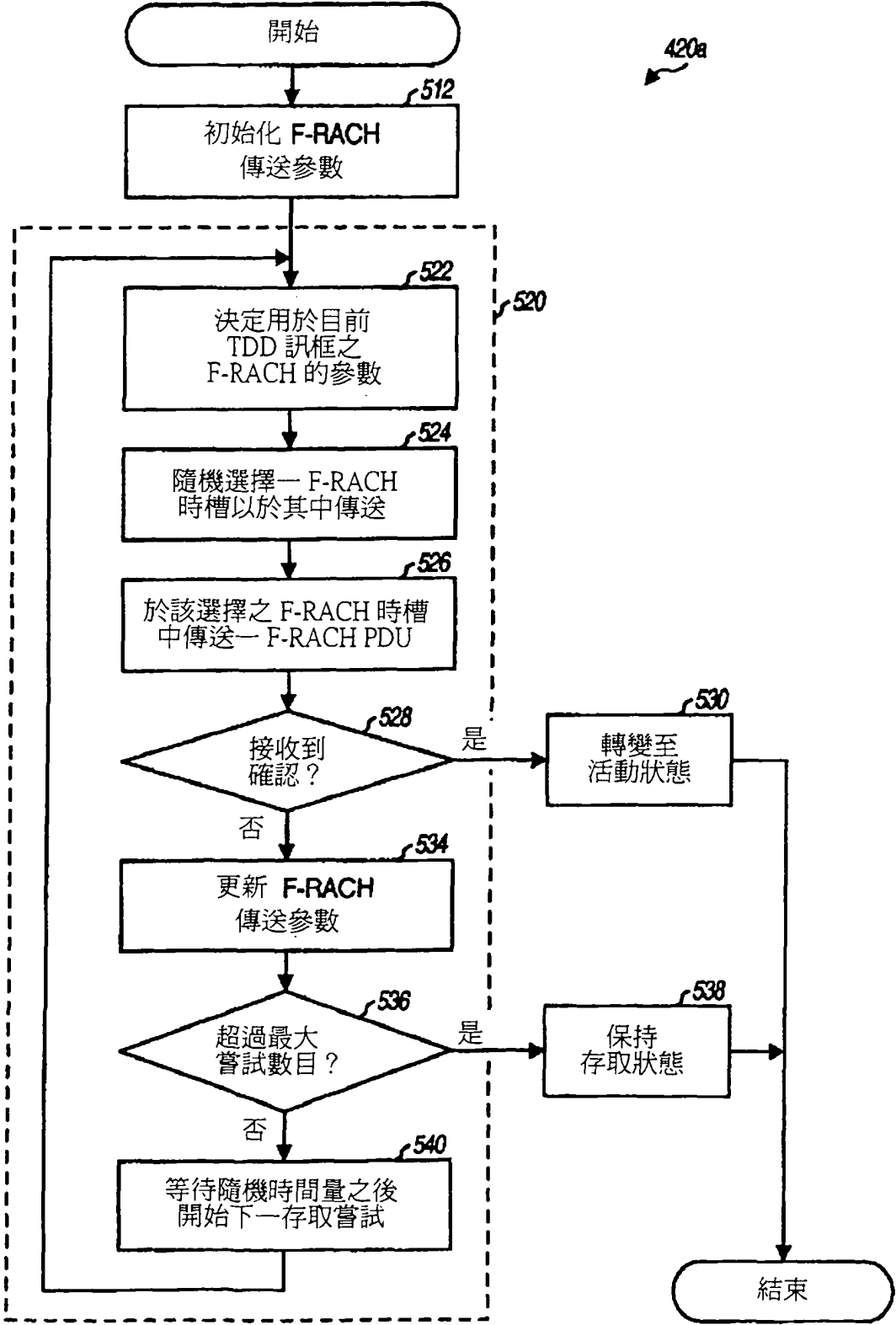
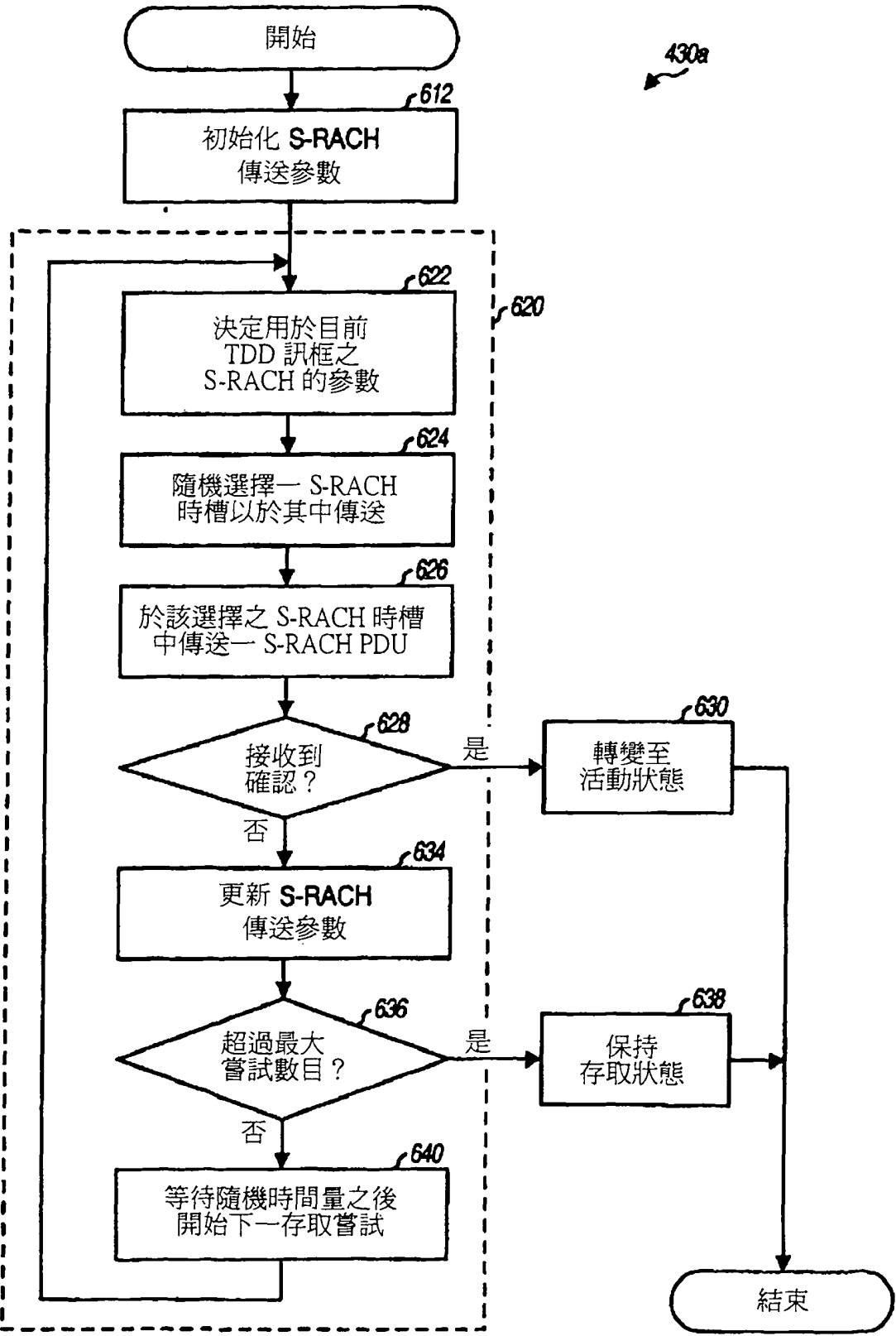


圖 6



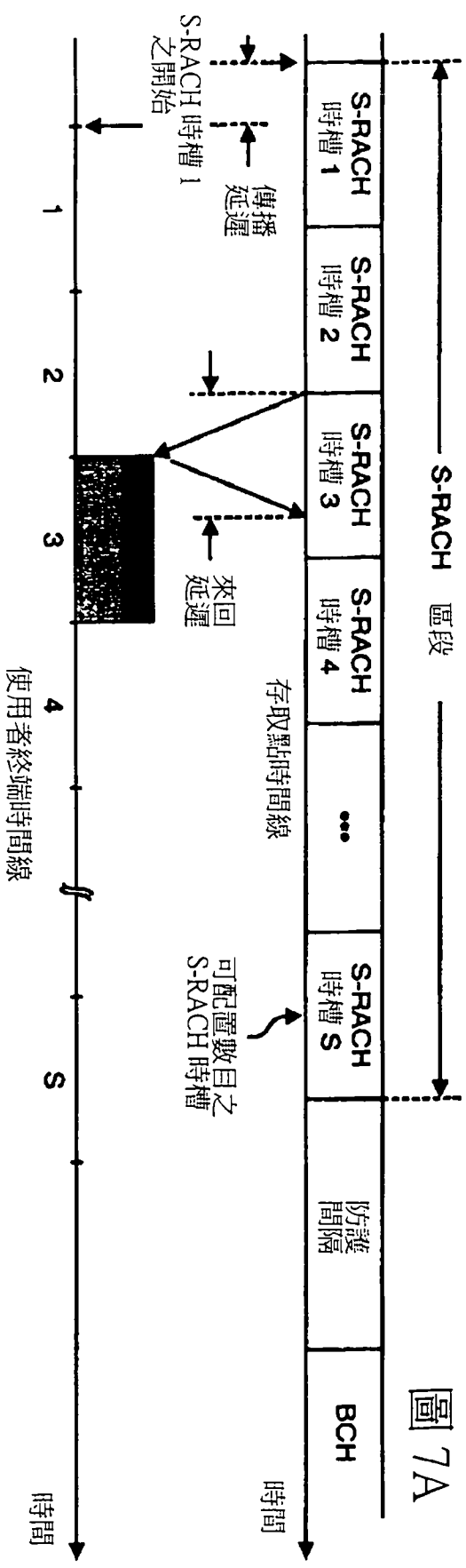


圖 7A

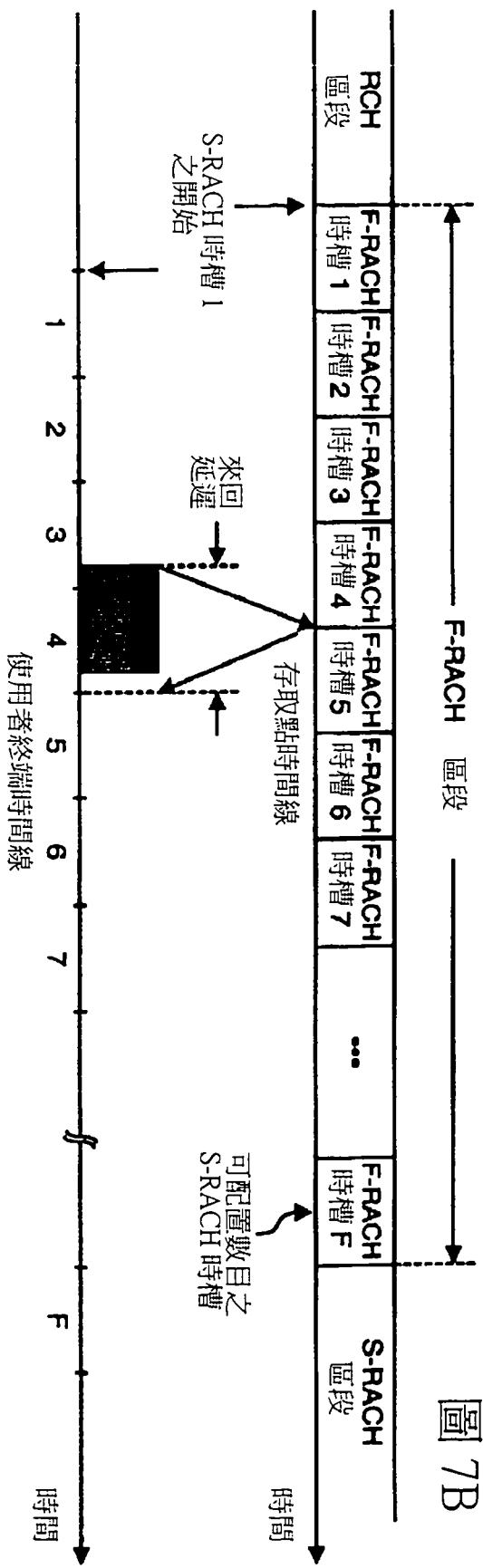


圖 7B

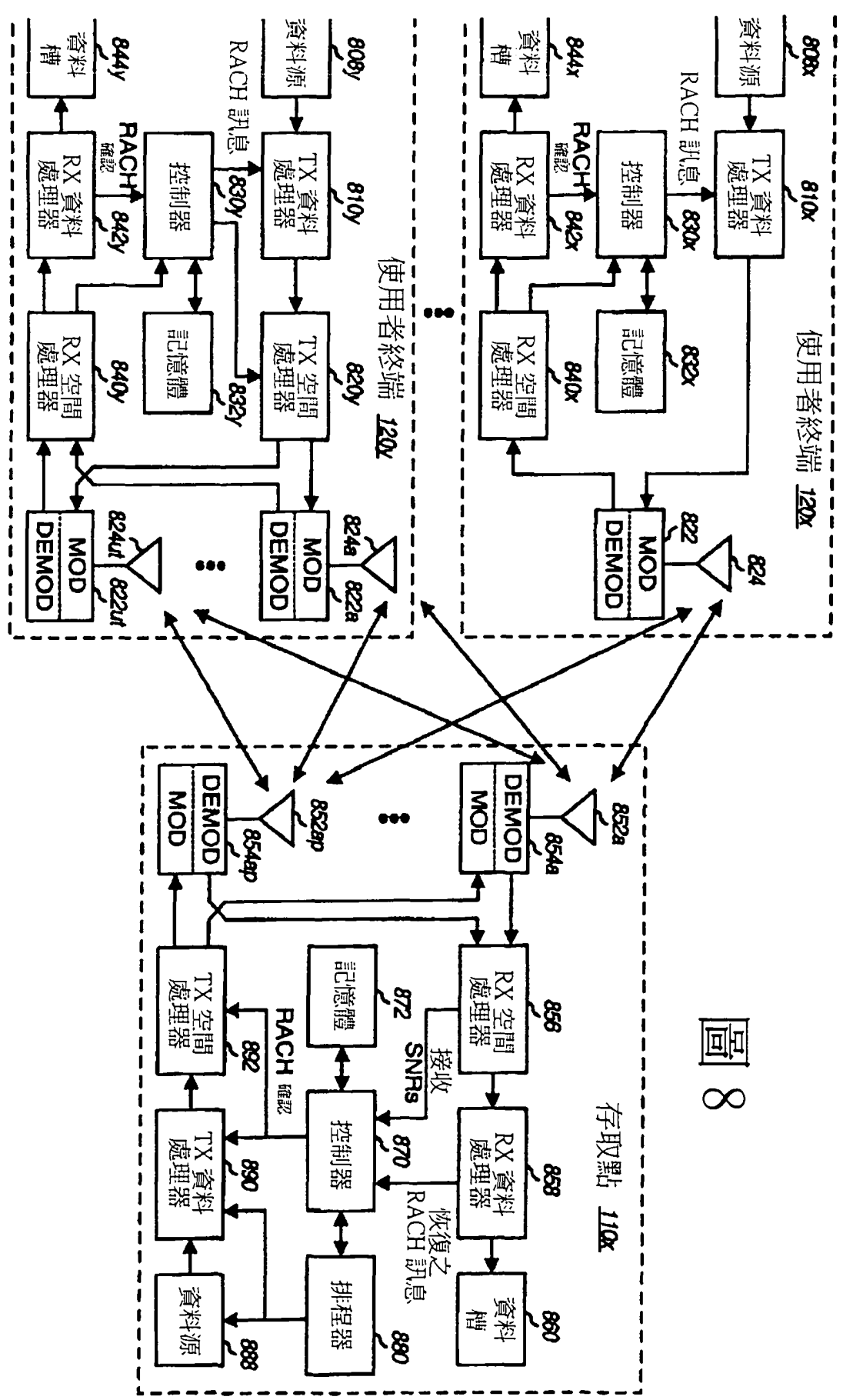


圖 8

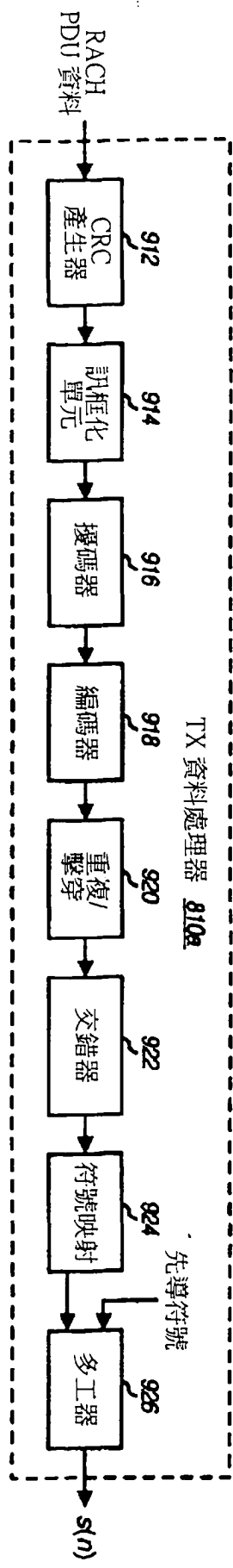


圖 9

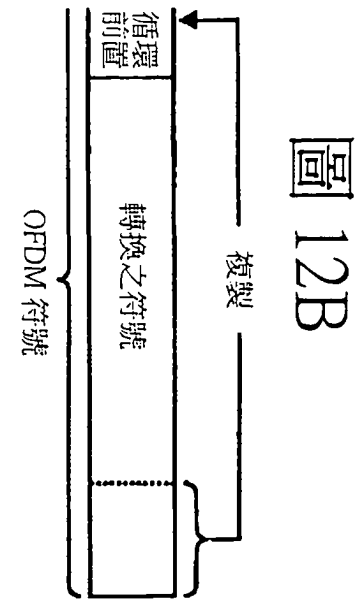


圖 12B

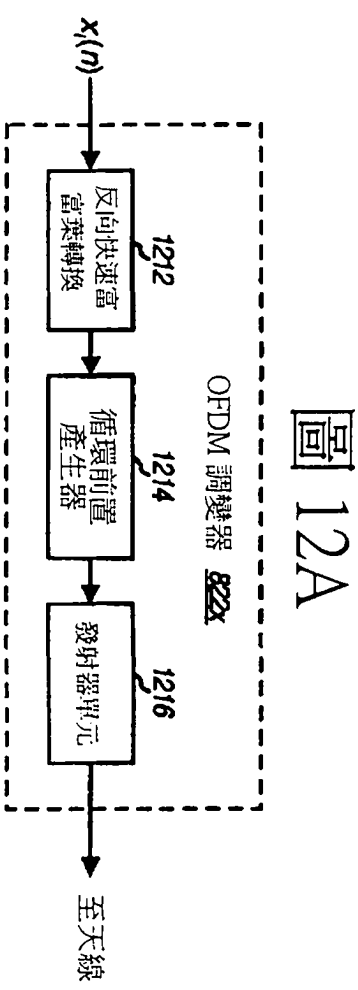


圖 12A

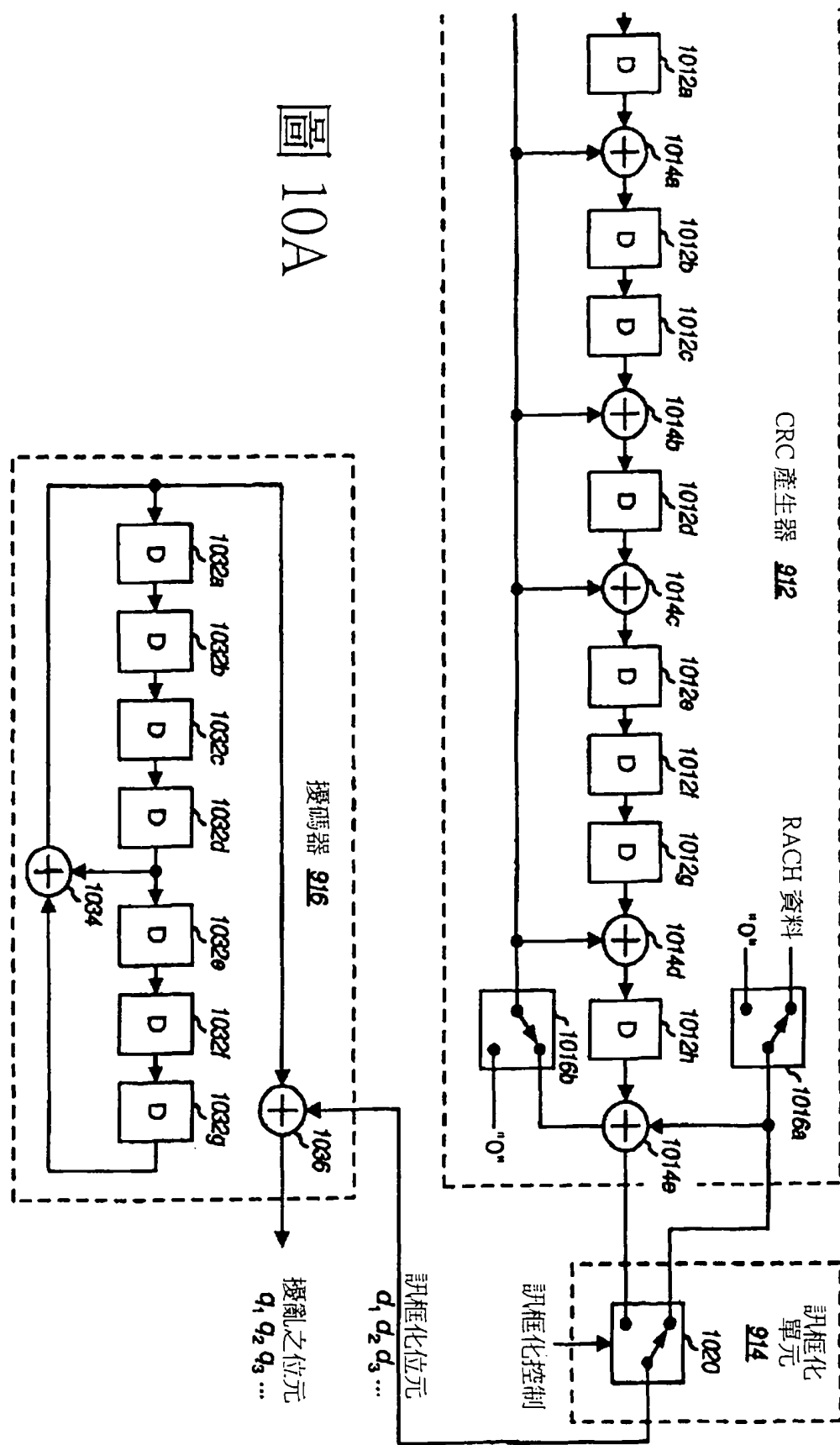


圖 10A

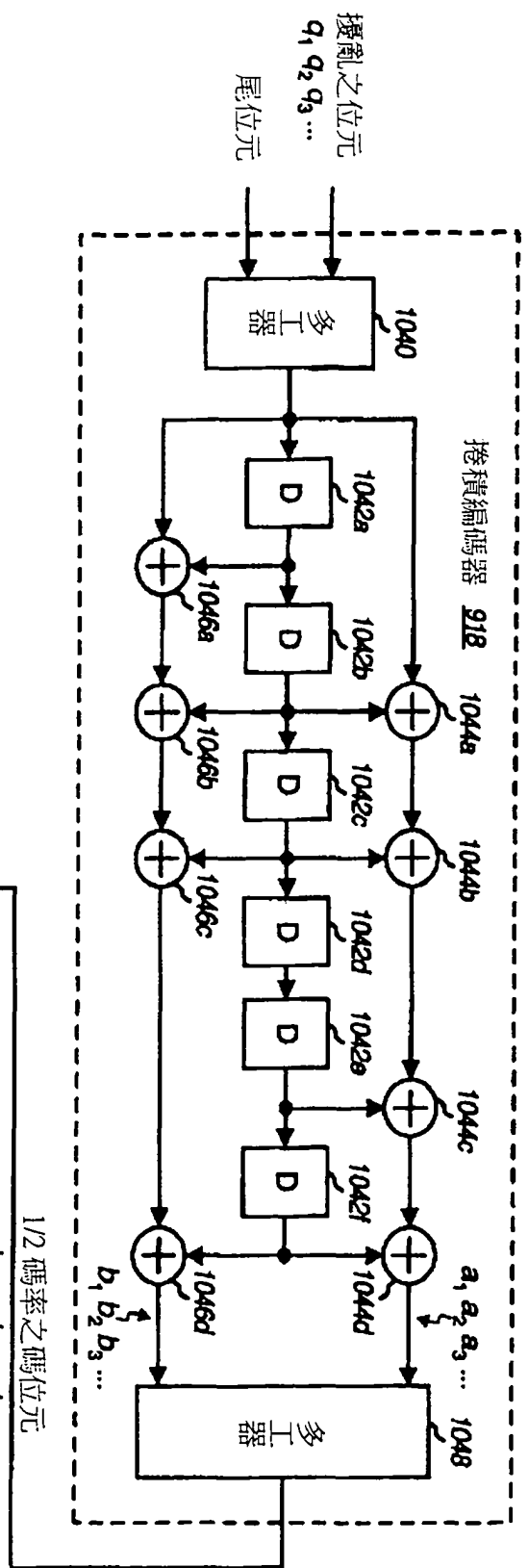


圖 10B

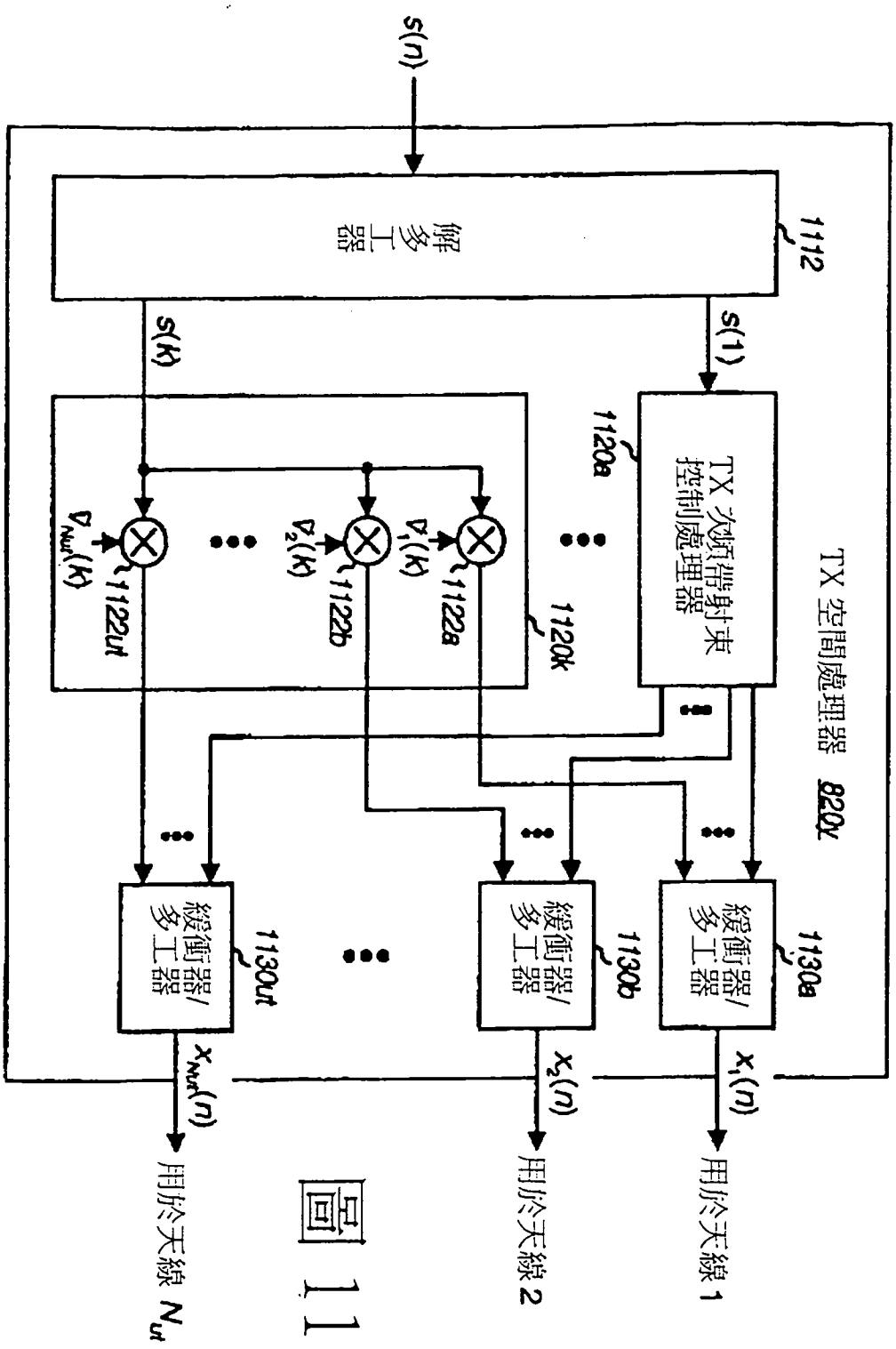


圖 11

柒、指定代表圖：

(一)本案指定代表圖為：第（ 8 ）圖。

(二)本代表圖之元件代表符號簡單說明：

110x	存取點
120x, 120y	使用者終端
808x, 808y	資料源
810x, 810y	發送資料處理器
820y	發送空間處理器
822, 822a-822ut	調變器
824, 824a-824ut	天線
830x, 830y	控制器
832x, 832y	記憶體
840x, 840y	接收空間處理器
842x, 842y	接收資料處理器
844x, 844y	資料槽
852a-852ap	天線
854a-854ap	解調器
856	接收空間處理器
858	接收資料處理器
860	資料槽
870	控制器

872	記憶體
880	排程器
888	資料源
890	發送資料處理器
892	發送空間處理器
MOD	調變器
DEMOD	解調器

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

拾、申請專利範圍：

1. 一種存取一無線多重存取通信系統之方法，其包含：

接收至少一廣播訊息，該至少一廣播訊息包括關於用於一訊框之至少兩個以競爭為基礎的隨機存取通道之資訊；

決定一終端之一目前操作狀態；

基於該目前操作狀態從至少兩個以競爭為基礎的隨機存取通道中選擇一以競爭為基礎的隨機存取通道；及

在該訊框期間在該選擇之隨機存取通道上發送一訊息以存取該系統，其中該至少兩個以競爭為基礎的隨機存取通道包含一第一隨機存取通道以及一第二隨機存取通道，註冊終端利用該第一隨機存取通道以存取該系統，註冊及未註冊終端利用該第二隨機存取通道以存取該系統。

2. 如申請專利範圍第1項之方法，其中該第一隨機存取通道上之發送的傳播延遲得到補償。
3. 如申請專利範圍第1項之方法，其中該目前操作狀態指示該終端是否已在該系統中註冊。
4. 如申請專利範圍第1項之方法，其中該目前操作狀態指示該終端是否能補償至接收該訊息之一存取點的傳播延遲。
5. 如申請專利範圍第1項之方法，其中該目前操作狀態指示該終端是否達到一特定接收信號對雜訊比 (SNR)。
6. 如申請專利範圍第1項之方法，其進一步包含：

99年11月6日修正替代頁

重新發送該訊息，直至接收到對該訊息之一確認或超過一最大存取嘗試數目為止。

7. 如申請專利範圍第1項之方法，其進一步包含：

若經由該選擇之隨機存取通道未獲得存取，則在從該至少二隨機存取通道中選擇之另一隨機存取通道上發送另一訊息。

8. 如申請專利範圍第1項之方法，其中該發送步驟包含：

從該選擇之隨機通道可用的複數個時槽中選擇一時槽；以及

在該選擇之時槽中發送該訊息。

9. 如申請專利範圍第1項之方法，其中該訊息包含該終端之一識別項。

10. 如申請專利範圍第9項之方法，其中該識別項對於該終端係唯一。

11. 如申請專利範圍第9項之方法，其中該識別項係未註冊終端所使用的一共同識別項。

12. 如申請專利範圍第1項之方法，其中該多重存取通信系統支援具有單一天線的終端以及具有多根天線的終端。

13. 如申請專利範圍第1項之方法，其中該多重存取通信系統利用正交分頻多工(OFDM)技術。

14. 一種存取一無線多重存取多重輸入多重輸出(MIMO)通信系統之方法，其包含：

決定一終端是否已在該系統中註冊或未註冊；

若該終端已註冊，則經由一MIMO傳輸方案在一第一以

競爭為基礎的隨機存取通道上發送一第一訊息以存取該系統；及

若該終端未註冊，則在一第二隨機存取通道上發送一第二以競爭為基礎的訊息以存取該系統，該第二以競爭為基礎的訊息具有與該第一訊息不同之一格式。

15. 如申請專利範圍第14項之方法，其中該第一訊息之發送方式考慮至接收該第一訊息之一存取點的傳播延遲。

16. 一種處於一無線多重存取多輸入多輸出(MIMO)通信系統中之終端，其包含：

決定構件，其用以決定該終端之一電流操作狀態；

傳輸構件，其用以經由一MIMO傳輸方案將若干訊息傳輸至該系統；及

其中該傳輸構件經組態以當該終端在一第一操作狀態時，於一第一以競爭為基礎之隨機存取通道上傳輸一第一訊息以存取該系統，且該傳輸構件經組態以當該終端在一第二操作狀態時，於一第二以競爭為基礎之隨機存取通道上傳輸一第二訊息以存取該系統；且該第二訊息具有不同於第一訊息之一格式。

17. 一種處於一無線多重存取通信系統中之設備，其包含：

用以決定該設備之一目前操作狀態之構件；

用以基於該目前操作狀態從至少兩個隨機存取通道中選擇一隨機存取通道之構件，其中該至少兩個隨機存取通道使用不同之訊息格式；及

用以經由一MIMO傳輸方案在該選擇之隨機存取通道上發送一訊息以存取該系統之構件。