



發明專利說明書

588498

(填寫本書件時請先行詳閱申請書後之申請須知，作※記號部分請勿填寫)

※ 申請案號： 91/35587 ※IPC分類： H02M 3/155

※ 申請日期： 91-12-9

壹、發明名稱

(中文) 雙極性供應電壓產生器及用於此產生器之半導體裝置

(英文) BIPOLAR SUPPLY VOLTAGE GENERATOR AND SEMICONDUCTOR
DEVICE FOR SAME

貳、發明人(共4人)

發明人 1 (如發明人超過一人，請填說明書發明人續頁)

姓名：(中文) 土屋主稅

(英文) Chikara TSUCHIYA

住居所地址：(中文) 日本國神奈川縣川崎市中原區上小田中4丁目1番1號

(英文) 1-1, Kamikodanaka 4-chome, Nakahara-ku,
Kawasaki-shi, Kanagawa 211-8588 Japan

國籍：(中文) 日本

(英文) JAPAN

參、申請人(共1人)

申請人 1 (如發明人超過一人，請填說明書申請人續頁)

姓名或名稱：(中文) 日商・富士通股份有限公司

(英文) FUJITSU LIMITED

住居所或營業所地址：(中文) 日本國神奈川縣川崎市中原區上小田中4丁目1番1號

(英文) 1-1, Kamikodanaka 4-chome,
Nakahara-ku, Kawasaki-shi, Kanagawa 211-8588 Japan

國籍：(中文) 日本

(英文) JAPAN

代表人：(中文) 秋草直之

(英文) Naoyuki Akikusa

☒ 續發明人或申請人續頁 (發明人或申請人欄位不敷使用時，請註記並使用續頁)

發明人 2

姓名：(中文) 韮塚公利

(英文) Kimitoshi NIRATSUKA

住居所地址：(中文) 日本國神奈川県横浜市中原區上小田中4丁目1番1號

(英文) 1-1, Kamikodanaka 4-chome, Nakahara-ku,
Kawasaki-shi, Kanagawa 211-8588 Japan

國籍：(中文) 日本

(英文) JAPAN

發明人 3

姓名：(中文) 西森英二

(英文) Eiji NISHIMORI

住居所地址：(中文) 日本國神奈川県横浜市中原區上小田中4丁目1番1號

(英文) 1-1, Kamikodanaka 4-chome, Nakahara-ku,
Kawasaki-shi, Kanagawa 211-8588 Japan

國籍：(中文) 日本

(英文) JAPAN

發明人 4

姓名：(中文) 大津勝吉

(英文) Katsuyoshi OTSU

住居所地址：(中文) 日本國神奈川県横浜市中原區上小田中4丁目1番1號

(英文) 1-1, Kamikodanaka 4-chome, Nakahara-ku,
Kawasaki-shi, Kanagawa 211-8588 Japan

國籍：(中文) 日本

(英文) JAPAN

發明人 5

姓名：(中文)

(英文)

住居所地址：(中文)

(英文)

國籍：(中文)

(英文)

捌、聲明事項

☐ 本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為：_____

☐ 本案已向下列國家（地區）申請專利，申請日期及案號資料如下：

【格式請依：申請國家（地區）；申請日期；申請案號 順序註記】

1. _____
2. _____
3. _____

☒ 主張專利法第二十四條第一項優先權：

【格式請依：受理國家（地區）；日期；案號 順序註記】

1. 日本 2001.12.21 特願 2001-389201
2. _____
3. _____
4. _____
5. _____
6. _____
7. _____
8. _____
9. _____
10. _____

☐ 主張專利法第二十五條之一第一項優先權：

【格式請依：申請日；申請案號 順序註記】

1. _____
2. _____
3. _____

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

1. _____
2. _____
3. _____

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

1. _____
2. _____
3. _____

☐ 熟習該項技術者易於獲得，不須寄存。

玖、發明說明

(發明說明應敘明：發明所屬之技術領域、先前技術、內容、實施方式及圖式簡單說明)

【發明所屬之技術領域】

發明所屬之技術領域

本發明係關於一種雙極性供應電壓產生器以及用於該
5 雙極性供應電壓產生器之半導體元件。特別本發明係關於
一種可由單極性電源產生正及負供應電壓之雙極性供應電
壓產生器，以及用於該雙極性供應電壓產生器之半導體元
件。

【先前技術】

10 先前技術

今日多種可攜式資料處理裝置包括行動電話以及個人
數位/資料助理器(PDAs)有液晶顯示器(LCD)。由於LCDs
使用正電壓及負電壓，LCDs結合雙極性電源供應電路，
該電路係由單一電壓電源例如充電電池產生此種電壓。

15 第12圖顯示習知雙極性供應電壓產生器之典型配置。
所示電路包含下列組成元件：輸入電容器Cin、脈衝產生
器PG1及PG2、電感器L1及L2、切換電晶體Q1及Q2、二極
體D1及D2以及輸出電容器C1及C2。此種電路係由鋰充電
電池而被供給例如3伏特之來源電壓Vin。

20 輸入電容器Cin被插於來源電壓Vin與地電位間俾降低
高頻電源之輸出阻抗。第一電感器L1為帶有數十至數百微
亨利(μH)電感之線圈。第一電感器L1係以磁場形式儲存輸
入之電能，而呈電能放出該磁能。第二電感器L2亦為帶有
類似電感之線圈。

玖、發明說明

脈衝產生器PG1及PG2產生第一及第二脈衝信號分別驅動二切換電晶體Q1及Q2。切換電晶體Q1為n通道金氧半導體場效電晶體(MOSFET)，Q2為p通道MOSFET。當第一脈衝信號P1變高時，第一切換電晶體Q1被導通，否則Q1
 5 處於關斷態。它方面，第二切換電晶體Q2於第二脈衝信號P2變低時被導通，否則處於關斷態。

兩個二極體D1及D2係作為開關，當其陽極之電壓比陰極高(正向偏壓時)變成激活，否則則被切斷。第一二極體D1於被正向施加偏壓時讓跨第一電感器L1發展出之電
 10 壓出現於其陰極。同理，第二二極體D2當被正向施加偏壓時讓跨第二電感器L2發展出之電壓出現於其陽極。

第一輸出電容器C1可減少於第一二極體D1陰極之輸出電壓紋波，如此平順化正輸出電壓Vo1。同理，第二電容器C2可減少於第二二極體D2陰極之輸出電壓紋波，如
 15 此平順化負輸出電壓Vo2。

其次參照第13圖之時序圖，說明第12圖之習知電壓產生器之操作。第一脈衝產生器PG1產生第一脈衝信號P1，其於預定時間間隔變高經歷一段預定時間T1，如第13圖部分(A)所示。它方面，第二脈衝產生器PG2產生第二脈衝信號P2，其於預定時間間隔變低經歷另一段預定時間P2，如
 20 第13圖部分(D)所示。

P1之高位準讓n通道切換電晶體Q1變導通，將第一電感器L1之一端接地，讓源電壓Vin完全施加於第一電感器L1。結果所得電流顯示於第13圖部分(C)，其於第一電感

玖、發明說明

器L1產生磁場，此處電能係以磁形式儲存。但於此瞬間，因二極體之陽極端接地，處於逆接偏壓條件，故無電流朝向輸出端。

當激活後，通過一段預定時間T1時，脈衝信號P1返回
5 低位準。則切換電晶體Q1關斷，現在須降低電感器電流。電流的改變造成第一電感器L1之自我感應，產生與該項變化相反的電動勢(EMF)。由於產生的逆EMF對第一二極體D1呈現正向偏壓，故現在形成電流路徑由第一電感器L1至正電壓輸出Vo1。結果，電壓Vo1隨著電感器電流的降低
10 而升高，如第13圖部分(B)所示。如此表示於第一電感器L1感應之電壓泵送正輸出電壓Vo1通過第一二極體D1。

與前述方法獨立無關，p通道切換電晶體Q2於第二脈衝信號P2變低時被導通。被激活的切換電晶體Q2允許來源電壓Vin施加於第二電感器L2，如此造成電流流入其中，
15 如第13圖部分(F)所示。結果所得電流於第二電感器L2形成磁場，電能係以磁形式儲存。因第二二極體D2係於反相方向被施加偏壓，故於該瞬間並無任何電流流向輸出端。

於激活後經過一段預定時間T2時，第二脈衝信號P2返回高。然後第二切換電晶體Q2關斷，現在必須降低電感器
20 電流。電流的改變造成第二電感器L2之自行感應，產生與該項變化相反的EMF。產生的反相EMF(負電壓)呈現至第二二極體D2之正向偏壓，因此形成由負電壓輸出Vo2至第二電感器L2之電流路徑。結果負電壓輸出Vo2之振幅隨著電感器電流降低而升高，如第13圖部分(E)所示。如此表

玖、發明說明

示第二電感器L2感應之電壓泵送負輸出電壓Vo2通過第二二極體D2。

以前述方式，習知供應電壓產生器由約3伏特之來源電壓Vin產生約15伏特之正及負輸出電壓。

5 雖然第12及13圖未特別顯示，但輸出電壓可使用脈衝頻率調變(PFM)技術調節。PFM係根據觀察之實際輸出電壓而改變P1及P2之間隔(或頻率)。同時維持其恆定脈衝寬度。特別若實際正輸出電壓Vo1變成高於其名目位準時，第一脈衝產生器PG1將較少激活第一脈衝頻率P1而減少能
10 量移轉至輸出端。若實際電壓Vo1係低於其名目位準，則第一脈衝產生器PG1將更頻繁激活P1而升高輸出電壓Vo1。負輸出電壓Vo2可以類似方式調節，此處依據實際電壓位準而定，第二脈衝產生器PG2變更第二脈衝信號P2頻率。

如第12圖說明，習知雙極性供應電壓產生器需要二電
15 感器L1及L2來產生帶有相反極性之兩種電壓。該等電感器用以儲存其鐵心產生之磁場能量之某些亮。電感器鐵心係由磁性材料組成，為了儲存足量能量電感器須含有合理量之磁性材料。因此理由故，不似電容器電感器之實體尺寸難以縮小。習知雙極性供應電壓產生器使用至少兩個此種
20 佔用空間的組成元件，因而難以縮小本說明第一部份所述之可攜式電子裝備尺寸。

【發明內容】

發明概要

綜上所述，本發明之目的係提供一種雙極性供應電壓

玖、發明說明

產生器及其半導體元件，該雙極性供應電壓產生器較為適合用於小型電子裝備。

為了達成前述目的，本發明提供一種雙極性供應電壓產生器，其由單極性電源產生正及負供應電壓。此種雙極性供應電壓產生器包含下列組成元件：電感器；第一二極體，其陽極及陰極係分別連結至該電感器第一端以及該雙極性供應電壓產生器之正電壓輸出端；一第二二極體，其陰極及陽極係分別連結至電感器第二端以及雙極性供應電壓產生器之負電壓輸出端；一第一開關其係連結電感器之第一端接地；一第二開關其係連結電感器之第二端至單極性電源；以及一控制器其係控制第一及第二開關。

為了達成前述目的，本發明也提供一種半導體元件用於耦合至該元件之外部電感器，該半導體元件係由單極性電源產生正及負供應電壓。此種半導體元件包含下列元件：一第一二極體，其陽極及陰極係分別連結至外部電感器之第一端以及半導體元件之正電壓輸出端；一第二二極體，其陰極及陽極係分別連結至外部電感器之第二端以及半導體元件之負電壓輸出端；一第一開關，其係連結外部電感器之第一端接地；一第二開關其係連結外部電感器之第二端至單極性電源；以及一控制器，其控制第一及第二開關。

前述及其它本發明之目的、特色及優點由後文說明連同附圖將顯然自明，附圖舉例說明本發明之較佳具體實施例。

玖、發明說明

圖式簡單說明

- 第1圖為本發明之構想圖；
- 第2圖顯示本發明之第一具體實施例之基本組態；
- 第3圖為時序圖說明第2圖所示第一具體實施例之操作；
- 5 第4圖顯示第一具體實施例之更特定電路組態；
- 第5圖顯示第4圖所示PFM控制器細節；
- 第6圖為時序圖說明第5圖所示PFM控制器之操作；
- 第7圖為第4圖所示PFM控制器之另一細節配置；
- 第8圖為時序圖說明第7圖所示另一PFM控制器之操作；
- 10 第9圖顯示根據本發明之第二具體實施例之電路；
- 第10圖為時序圖說明第9圖所示第二具體實施例之操作；
- 第11圖為另一時序圖說明第9圖所示第二具體實施例之操作；
- 15 第12圖顯示習知雙極性供應電壓產生器之典型配置；
- 以及
- 第13圖為時序圖其顯示第12圖之習知電路之操作。

【實施方式】

較佳實施例之詳細說明

- 20 本發明之較佳具體實施例將於後文參照附圖做說明，其中類似之編號表示各圖間之類似元件。

第1圖為本發明之構想圖。舉例說明之雙極性供應電壓產生器包含下列元件：電感器10、第一及第二二極體11及12、第一及第二開關13及14、控制器15以及單極性電源

玖、發明說明

16。

電感器10具有數十至數百微亨利之電感。電感器10由單極性電源16經由開關13及14被供給電源，且以磁形式儲存。電感器10之磁能可再度釋放成電能。

5 電感器10之一端(第一端)係連結至第一二極體11之陽極，而另一端(第二端)係連結至第二二極體12之陰極。正電壓輸出係取自第一二極體11之陰極，負電壓輸出係提取自第二二極體12之陽極。二極體11及12為適合用於切換目的之二極體，包括蕭基障體二極體。

10 第一開關13根據控制器15之需求接地電感器10之第一端。第二開關14根據來自控制器15之需求連結電感器10之第二端至單極性電源16。控制器15控制第一及第二開關13及14。

根據第一具體實施例，前述雙極性供應電壓產生器之
15 操作如後。首先，控制器15打開開關13及14，造成電流由單極性電源16流入電感器10。開始於此處所稱做之「第一處理」。第一處理中，所提議之電路假設可產生正輸出電壓(如後詳述，此處也進行「第二處理」，於第二處理產生負輸出電壓)。

20 電感器電流為電能，電感器電流於電感器10內部形成磁場，如此電感器10現在以磁形式儲存某種量子能量。經過一段預定時間(該段預定時間不可過長，否則電感器10之磁能將達飽和位準)後，控制器15關閉第一開關13。結果導致電感器10與接地解除連結，迫使電感器10降低電流

玖、發明說明

。隨著電感器電流的降低，由於自我感應，跨電感器10發展出反電動勢(EMF)。

因此時，單極性電源16之電壓施加至其陽極，故第二二極體12被逆接偏壓，因而不允許任何電流流動。它方面
5 ，第一二極體11現在施加單極性電源16之電壓與電感器10感應之反EMF之和。如此對第一二極體11產生正偏壓，讓第一二極體導通。結果該和電壓出現於第一二極體11陰極，稱作為正輸出電壓V+。當電感器10之磁能被耗盡時，控制器15關閉第二開關14，因而結束第一處理。

10 隨後，控制器15藉由開啟兩個開關13及14而開始「第二處理」，開啟二開關形成電流由單極性電源16流入電感器10，如此以磁場形式儲存電能於電感器10。於一段預定時間逾時之後，控制器15單獨關閉第二開關14，結果導致單極性電源16解除連結，迫使電感器10降低其電流。隨著
15 電感器電流的降低，電感器10由於自我感應，而跨電感器10發展出反EMF。

此時第一二極體11之陽極接地，第一二極體11於反向方向被施加偏壓，因而不允許任何電流流至V+輸出端。它方面，第二二極體12被施加電感器10之反EMF，產生正偏
20 壓電壓，造成其導通。結果，反EMF出現於第二二極體12之陽極，稱作為負供應電壓V-。當儲存於電感器10之磁能完全釋放時，控制器15關閉第一開關13，如此結束第二處理。

經由重複前述第一及第二處理，第1圖之電路由單極

玖、發明說明

性電源16產生正及負輸出電壓。該等輸出電壓可根據其目前電壓位準藉由變更第一處理或第二處理之頻率加以個別控制。所提示出之電路結構允許單一電感器10用來藉此方式產生正及負電壓。本發明可去除一電感器，如此促成電子裝備實體大小的縮小。

其次參照第2圖，發明人將說明本發明之第一具體實施例之基本組態。根據第一具體實施例，雙極性供應電壓產生器包含下列元件：帶有電壓 V_{in} 之輸入電源、輸入電容器 C_{in} 、兩個切換電晶體 $Q1$ 及 $Q2$ 、兩個脈衝產生器 $PG1$ 及 $PG2$ 、電感器 $L0$ 、兩個二極體 $D1$ 及 $D2$ 以及兩個輸出電容器 $C1$ 及 $C2$ 。

輸入電源 V_{in} 例如為電壓3伏特之鋰充電電池。輸入電容器 C_{in} 係連結於電源電壓 V_{in} 與地電位間俾降低其於高頻之輸出阻抗。電感器 $L0$ 為帶有數十至數百微亨利(μH)電感之線圈。其係以磁場形式儲存電能，以及將儲存之磁能以電能形式釋放。

脈衝產生器 $PG1$ 產生第一脈衝信號 $P1$ 而驅動第一切換電晶體 $Q1$ 。同理，第二脈衝產生器 $PG2$ 產生第二脈衝信號 $P2$ 俾驅動第二切換電晶體 $Q2$ 。第一切換電晶體 $Q1$ 亦即n通道MOSFET於第一脈衝信號 $P1$ 變高時導通，否則此時n通道MOSFET係處於OFF態。第二切換電晶體 $Q2$ 亦即p通道MOSFET於第二脈衝信號 $P2$ 變低時被導通，否則電晶體 $Q2$ 係處於OFF態。

二極體 $D1$ 及 $D2$ 係作為開關，於其陽極之電壓比陰極

玖、發明說明

高(換言之，施加正向偏壓時)變成激活，否則二極體D1及D2之電路為關斷。帶有正向偏壓之第一二極體D1允許跨電感器L0發展出之電壓出現於其陰極。同理帶有正向偏壓之第二二極體D2允許跨第二電感器L0發展出的電壓出現於其陽極。

當出現於第一二極體D1陰極之電壓含有若干紋波時，第一輸出電容器C1將紋波撫平，如此產生正輸出電壓Vo1。同理，第二輸出電容器C2由出現於第二二極體D2之輸出電壓去除紋波成分，如此產生負輸出電壓Vo2。

前述具體實施例之操作如後。第3圖為時序圖其說明第2圖之第一具體實施例如何發揮作用。第3圖之部分(A)顯示第一脈衝信號P1(第一脈衝產生器PG1之活性-高輸出)，其重複對預定時間T1或T2被主張成高位準。它方面，第3圖之部分(B)顯示第二脈衝信號P2(第二脈衝產生器PG2之活性-低輸出)，其重複被主張成低位準經歷預定時間T1或T2。該等脈衝信號P1及P2之相於其先導緣被排齊，而其後緣未排齊。特別於T1後P1關斷而於T2時間後P2關斷。或於T2後P1關斷，而於T1後P2關斷。

如此脈衝信號P1及P2分別被供給第一及第二切換電晶體Q1及Q2。當第一脈衝信號P1變高時，同時第二脈衝信號P2變低。如此活化切換電晶體Q1及Q2，其係介於電感器L0與電源Vin間建立連結路徑，允許電流流入電感器L0，如第3圖部分(C)所示。此電流可於電感器L0內部產生磁場，表示某種量之電能以磁形式儲存。由於陽極經由Q1接

玖、發明說明

地，該瞬間，第一二極體D1被逆接偏壓，因此並無輸出電
流流至Vo1。第二二極體D2也藉施加於其陰極之正電壓Vin
而被逆接偏壓，因而未允許任何輸出電流流動。

於二脈衝信號P1及P2被主張後，當時間T1逾時時，第
5 一脈衝信號P1反相，如此單獨關斷第一切換電晶體Q1。如
此降低電感器L0電流，造成自我感應EMF電壓，其對抗電
流的降低。因第二切換電晶體Q2仍然為激活，故於第一二
極體D1之陽極之電壓為供應電壓Vin與藉電感器L0感應之
EMF之和。電壓升高對第一二極體D1產生正向偏壓，造成
10 第一二極體導通。結果和電壓出現超出第一二極體D1作為
正輸出電壓Vo1，如第3圖部分(B)所示。當時間T2逾時時
當第二脈衝信號P2反相時，輸入電源Vin與電路解除連結
，結束儲存能量由電感器L0之釋出。

於次一階段，二脈衝信號P1及P2再度被主張，激活二
15 切換電晶體Q1及Q2。電感器L0現在再度連結至電源Vin，
允許電流流入電感器L0，如第3圖部分(C)所示。此種電流
於電感器L0產生磁場，表示某種量之電能被轉換且以磁場
形式儲存。由於陽極係透過第一切換電晶體Q1接地，此瞬
間，第一二極體D1係逆接偏壓，故無輸出電流流至Vo1。
20 第二二極體D2也被逆接偏壓，正電壓施加於其陰極，如此
不允許輸出電流流動。

於P1及P2被主張後，於時間T1逾時時，第二脈衝信號
P2單獨反相，其關斷第二切換電晶體Q2，但未關斷第一切
換電晶體Q1。現在電感器電流須降低，造成電感器L0感

玖、發明說明

應於該降低相反之EMF。因第一切換電晶體Q1仍然被激活，故第二二極體D2之陰極係藉感應之EMF於負向方向驅動。如此對第二二極體D2產生正向偏壓，讓第二二極體D2被導通。結果感應之EMF電壓透過第二二極體D2出現於Vo2輸出端，如第3圖部分(E)所示。當時間T2逾時時，第一脈衝信號P1隨後被反相，電感器L0由接地解除連結，結束由其中釋出能量。

重複前述切換操作，第2圖提示之電路由約3伏特之單一電源電壓，產生約15伏特之正及負電壓。

現在參照第4至6圖，呈現更特定電路設計。第4圖為根據本發明之第一具體實施例之雙極性供應電壓產生器。如圖所示，此種電路包含一積體電路元件50以及若干外部組成元件包括：輸入電容器60、第一輸出電容器61、電感器62及第二輸出電容器63。此種電路係藉電壓Vin之電源供應電力。

積體半導體元件50含有下列各元件：比較器51及52、電阻器40至43、參考電壓源Vref1及Vref2、脈衝頻率調變(PFM)控制器55、p通道切換電晶體56、n通道切換電晶體57及二極體58及59。電阻器40及41劃分正輸出電壓Vo1。第一比較器51將此種劃分後之電壓與指定之第一參考電壓Vref1有效比較，且將結果送至PFM控制器55。同理，另一對電阻器42及43劃分負輸出電壓Vo2，第二比較器52將此劃分後之電壓與指定之第二參考電壓Vref2比較，且將比較結果送至PFM控制器55。PFM控制器55根據比較器51及

玖、發明說明

52之輸出而控制切換電晶體56及57。

第5圖顯示PFM控制器55之進一步細節。如圖所示，PFM控制器55包含下列元件：切換電晶體70及71、電容器72及73、恆定電流源I1及I2、比較器74及75、參考電壓源Vref3及Vref4、反相器76、77、81、82、88、91及94、NAND閘78至80及83至86、AND閘87及89以及OR閘90、92及93。

第5圖左上圖(亦即切換電晶體70、恆定電流源I1、電容器72、參考電壓源Vref3、及比較器74)為一種電路，決定切換電晶體56及57須被導通之時間有多長(稱做「導通時間」)。此種電路係藉NAND閘80之輸出(第5圖標示為「dchg-on」)而被觸發，此電路關閉開關電晶體70，讓恆定電流源I1充電電容器72。當電容器72之電壓增高達到參考電壓Vref3時，比較器74將其輸出由低轉成高。

它方面，第5圖左下圖(亦即切換電晶體71、恆定電流源I2、電容器73、參考電壓源Vref4、及比較器75)為一種電路，決定何時關斷切換電晶體56及57(稱做「關斷時間」)。此種電路係藉NAND閘79之輸出(第5圖標示為「dchg-off」)而被觸發，此電路關閉開關電晶體71，讓恆定電流源I2充電電容器73。當電容器73之電壓增高達到參考電壓Vref4時，比較器75將其輸出由低轉成高。

反相器76及77以及NAND閘78及79形成復置-設定(RS)正反器，復置-設定(RS)正反器係藉比較器75之輸出設定，而藉比較器74之輸出復置。此種RS正反器於第5圖標示

玖、發明說明

為「RS3」。類似RS3，反相器77及81以及NAND閘83及84形成另一RS正反器，其係藉比較器51之輸出設定，及藉比較器75之輸出復置。此種RS正反器於第5圖標示為「RS1」。此外，反相器77及82以及NAND閘85及86形成另一RS正反器，其係藉比較器52之輸出而設定，以及藉比較器75之輸出而復置。此種RS正反器於第5圖標示為「RS2」。注意第5圖中各個RS正反器之下閘輸出稱作為「非反相輸出」。

AND閘87求出NAND閘84及85結果(分別為RS1之非反相輸出及RS2之反相輸出)間之邏輯AND。換言之，當RS1被設定而RS2被復置時，AND閘87走高。反相器88反相此種AND閘87之輸出，然後藉AND閘89與NAND閘86之輸出(亦即RS2之非反相輸出)ANDed。如此表示當正反器RS2被設定時，AND閘89走高，AND閘87之輸出為低。

OR閘90產生前述兩個AND閘87及89輸出的邏輯和。然後NAND閘80計算此NAND閘79輸出(亦即RS3之非反相輸出)之此種和之邏輯積，且將結果以負邏輯輸出。反相器91將此種NAND閘80之輸出再度轉成正邏輯。OR閘93計算AND閘89及反相器91輸出之邏輯和，供用於控制n通道切換電晶體57。同理，OR閘92計算AND閘87及反相器91輸出之邏輯和。反相器94反相此種結果供用以控制p通道切換電晶體56。

前述PFM控制器55操作如後。當第4圖所示電路開始時，因正輸出電壓Vo1以及負輸出電壓Vo2皆未能達到其名目位準(亦即+15伏特及-15伏特)，故比較器51及52之輸出

玖、發明說明

皆為高態。如此正反器RS1及RS2皆被設定，表示NAND閘84及86之輸出皆為高。如此讓AND閘87之輸出為低以及讓AND閘89之輸出為高，造成OR閘90輸出高位準。

正反器RS3可初步假設為設定。由於電容器72及73於
 5 此瞬間絲毫也未充電，故比較器74及75之輸出皆為低，讓正反器RS3維持其初態。換言之，因dchg-off信號為高，OR閘90之高輸出造成NAND閘80激活其輸出(dchg-on信號)至低位準。如此，反相器91供給高位準信號至OR閘92及93，如此同時導通兩個切換電晶體56及57。被激活的切換
 10 電晶體56及57產生電源Vin與電感器62間之連結，允許電流流入後者。由於電流結果，電感器62現在儲存某種量之磁能。

因正反器RS3被設定，dchg-off信號仍然處於高態，維持電容器73被切換電晶體71短路。如此比較器75維持其低
 15 位準輸出。它方面，dchg-on信號因NAND閘80變成激活故處於低態，如此關斷切換電晶體70。因此，電容器72以來自恆定電流源I1之電流充電。當此種電容器電壓超過參考電壓Vref3時，比較器74將其輸出由低轉高，且復置正反器RS3。NAND閘79之輸出變低，造成反相器91輸出低位
 20 準。如此OR閘92之輸出轉低，因而關斷切換電晶體56，同時讓另一切換電晶體57維持其ON態。結果導致正向偏壓電壓，其夠高可讓二極體58變成導電，故電感器62釋放其儲存能量而增強負輸出電壓Vo2。輸出電容器61以釋放能量充電，電壓Vo2之增高造成比較器52之輸出反相為低。

玖、發明說明

因正反器RS3已經被復置且dchg-off信號為低，故切換電晶體71處於OFF態，允許電容器73以來自恆定電流源I2之電流充電。當電容器電壓到達參考電壓Vref4時，比較器75將其輸出由低轉高，其除了再度設定RS3之外也復置
5 正反器RS1及RS2。然後OR閘93之輸出變低，如此關斷切換電晶體57。

因負輸出電壓Vo2之發展讓比較器52之輸出變低時，比較器51仍然維持於高態，因此正反器RS1再度被設定。因該瞬間正反器RS2被復置，故AND閘87將其輸出主張為
10 高位準，允許NAND閘80將其輸出改成低。此種改變造成反相器91輸出高位準信號，通過OR閘92及93，激活二切換電晶體56及57。dchg-on信號被驅動為低，電容器72開始以來自恆定電流源I1之電流充電。當此種電容器電壓達到參考電壓Vref3時，比較器74輸出高位準信號，其復置
15 正反器RS3。NAND閘79之輸出現在變低，造成dchg-off為低以及dchg-on為高。如此放電電容器72，且允許電容器73開始充電。

反相器91之輸出變低。因AND閘87之輸出為高，此項改變不影響OR閘92之態，OR閘93將其輸出由高改成低。
20 然後關斷切換電晶體57，造成電感器62將其儲存之能量透過二極體59轉移給正輸出電壓Vo1。當電容器73被充電至參考電壓Vref4時，比較器75將其輸出由低轉成高，因而設定正反器RS3。如此表示dchg-off信號變高，電容器73放電。因比較器75之高位準輸出也復置正反器RS1及RS2，

玖、發明說明

故 OR 閘 90 之輸出變低，造成 dchg-on 信號變高。如此電容器 72 藉被激活之切換電晶體 70 放電。

提議之雙極性供應電壓產生器以前述方式，開始供應正及負電壓 V_{o1} 及 V_{o2} 。然後各輸出之負載電流造成電壓降。例如考慮負輸出電壓 V_{o2} 顯示此種電壓降。若實際電壓 V_{o2} 降至低於名目電壓，則比較器 52 偵測的名目電壓且輸出高位準信號。此種信號設定正反器 RS2，造成 OR 閘 90 走高，NAND 閘 80 走低。切換電晶體 56 及 57 皆被導通，電流開始流入電感器 62。同時電容器 72 之電壓因 dchg-on 信號為低故開始升高。當電容器電壓到達參考電壓 V_{ref3} 時，比較器 74 將其輸出由低改成高，復置正反器 RS3。造成 NAND 閘 80 將其輸出反轉成高位準。然後 OR 閘 92 之輸出返回低，另一 OR 閘 93 維持其高位準輸出。切換電晶體 56 現在被關斷，另一切換電晶體 57 維持於激活態。電感器 62 供應額外電力，負輸出電壓 V_{o2} 回復其電壓位準。

此時 dchg-off 信號為低而 dchg-on 信號為高。前者造成電容器 73 被充電，而後者造成電容器 72 放電。當電容器 73 之電壓達到參考電壓 V_{ref4} 時，比較器 75 將其輸出由低改成高，其設定正反器 RS3，且復置另二正反器 RS1 及 RS2。現在 dchg-off 及 dchg-on 信號皆為高，表示兩個電容器 72 及 73 皆放電。

由於每次需要時額外電力皆係以前述方式供應，故輸出 V_{o1} 及 V_{o2} 將由任何隨後之電壓降回復。換言之，正輸出電壓 V_{o1} 及負輸出電壓 V_{o2} 皆被控制為維持其個別之名目電

玖、發明說明

壓位準。

第6圖為說明前述第一具體實施例之操作之時序圖。如第6圖之部分(A)及部分(D)所示，T1為電容器72及恆定電流源I1及時間常數，而T為電容器73及恆定電流源I2之時間常數。第6圖指示另一時間常數T2，其實際為T1與T之和。此處，假設需要時間TiL1來充電正輸出電壓Vo1，需要時間TiL2來充電負輸出電壓Vo2。根據本具體實施例，時間常數T須大於TiL1及TiL2。換言之，各切換電晶體56或57保有其ON態經歷一段固定時間T，於該段時間部分(C)顯示之電感器電流L0假設為固定。經由以此種方式選擇T，本發明可免除個別偵測TiL1及TiL2逾時的需求，因而就電路設計之簡單性而言為其優點。

由前述說明可知，本發明之第一具體實施例以單一電感器62產生正及負電壓二者，此點係與習知電路使用二電感器相反。因電感器尺寸難以縮小，故免除一電感器就發展小尺寸裝備而言較為有利。又不似習知電路採用二獨立控制器來調節正及負電壓，本發明提示之結構具有單一精簡的電壓控制器來調節正電壓及負電壓二者。如此簡化也將有助於裝備之尺寸縮小。

也須注意AND閘87及89及反相器88用來確保當裝備之電源開始，負電壓比正電壓更早可利用。換言之，切換操作之第一週期設計為比另一週期更早關斷切換電晶體56，表示負電壓先產生。此項特色特別適合用於液晶顯示器等裝備，液晶顯示器等裝備於正電壓之前需要有負供應電壓。

玖、發明說明

其次參照第7圖，說明另一種可用於第4圖電路之PFM控制器55之組態。雖然組態大半類似第5圖說明之電路，但第7圖之PFM控制器55包含兩個D型正反器100及101作為額外元件。前一D型正反器100每次於反相器76走低(亦即導通時間T1逾時)時捕捉AND閘87之輸出，且維持AND閘87之輸出至下次捕捉。同理，另一D型正反器101每次於反相器76走低時，捕捉AND閘89之輸出且保有至下次捕捉時。

第8圖顯示修改後PFM控制器55如何操作。由本時序圖之部分(A)可知，由於D型正反器101之維持操作結果，第一脈衝信號P1之高態部分持續。更特別，於時間T2逾時時，P1未返回低，反而維持其高態至下次切換處理開始。同理，如第8圖部分(D)可知，由於D型正反器100之維持操作結果，第二脈衝信號P2之低態部分持續。換言之，於時間T2逾時時，P2並未返回高，但保有其低態至次一切換處理開始。

使用前述配置，經修改之PFM控制器55變更切換電晶體56及57之態之頻率比第5圖說明之原先電路更不頻繁。切換頻率減少除了節省電力外，也導致切換雜訊減小。

現在參照第9圖，說明本發明之第二具體實施例如後。本第二具體實施例與第一具體實施例(第4圖)之差異在其使用脈衝頻寬調變(PWM)技術來調節輸出電壓。其它類似組成元件標示以類似參考編號，於此處不再進一步說明。

特別替代第一具體實施例之比較器51及52(參考第4圖)

玖、發明說明

，第二具體實施例採用帶有回授電阻器112及113之運算放大器(OP放大器)110及111。其它新元件有：PWM比較器114及115、參考電壓源Vref3及Vref4、切換控制器116以及三角波產生器117。

- 5 OP放大器110組合電阻器42、43及112而形成反相放大器，反相放大器加總參考電壓Vref2及負輸出電壓Vo2，個別乘以特定增益。輸出信號係以符號「OP-AMP110」標示。
- 。同理，另一運算放大器111及電阻器40、41及113形成反相放大器，其以特定增益放大正輸出電壓Vo1與參考電壓
- 10 Vref1之分量間之差異。輸出信號係以符號「OP-AMP111」表示。如此前述二運算放大器110及111係作為誤差放大器，其放大各個實際輸出電壓相對於其期望電壓間之誤差。
- 。

- PWM比較器114比較OP放大器110之輸出以及參考電
- 15 壓Vref4二者與三角波，三角波係由三角波產生器117提供。
- 。PWM比較器114於三角波電壓降至低於前二電壓時，輸出低位準信號，否則輸出高位準信號。同理，另一PWM比較器115比較運算放大器111之輸出以及參考電壓Vref3二者與三角波，當三角波電壓降至低於前二電壓時，產生低位
- 20 準信號，否則產生高位準信號。

二參考電壓Vref3及Vref4經選擇而設定各個切換電晶體56及57可被導通時間之適當上限。切換電晶體116係根據PWM比較器114及115之輸出信號而控制切換電晶體56及57。

玖、發明說明

現在參照第10圖之時序圖，第二具體實施例之操作說明如後。當裝備啟動時，三角波產生器117開始對PWM比較器114及115供應三角波，如第10圖部分(A)所示。因啟動後之此種早期階段，正及負輸出電壓皆為0，故運算放大器110及111分別輸出負及正電壓給PWM比較器114及115。

PWM比較器114比較OP-AMP110信號及參考電壓Vref4二者與指定三角波。當三角波信號降至低於前二電壓時，產生低位準信號，否則產生高位準信號。參考電壓Vref4對前述切換電晶體56及57之導通時間產生上限，防止電感器62之磁能飽和。此種導通時間限制功能避免不必要的耗用電力。

它方面，PWM比較器115比較OP-AMP111信號以及參考電壓Vref3與指定三角波。當三角波電壓降至低於前二電壓時產生低位準信號，否則產生高位準信號。類似Vref4，參考電壓Vref3之前述限制切換電晶體56及57之導通時間，防止電感器62之磁能飽和，如此避免不必要之電力耗用。

PWM比較器114及115之輸出信號供給切換控制器116，用於控制切換電晶體56及57。第10圖顯示前述PWM操作範例，此處部分(A)所示三角波於OP-AMP111信號位準截割(以上虛線指示)。當三角波超過該位準時，切換控制器116產生第一及第二脈衝信號P1及P2而導通二切換電晶體56及57。如此獲得於電感器62流動之電流，如第10圖部分

玖、發明說明

(D)所示，其電能係儲存於電感器62作為磁場。

當三角波返回低於OP-AMP111之位準時，第一脈衝信號P1被反相，如第10圖之部分(B)所示。如此切換電晶體57被關斷，允許電感器62之磁能釋放至正電壓輸出端作為電能，如部分(C)所示。此處，當切換電晶體56及57皆為激活時，儲存於電感器62之能量係與時間T1之長度成比例。當於OP-AMP111信號之電壓位準降低時，此時間變長，表示當於正輸出電壓Vo1觀察得較大電壓降時，較大能量將儲存於電感器62。

10 於第一脈衝信號P1反相後之一段預定時間後，切換控制器116關斷切換電晶體56。此係說明於第10圖部分(E)，此處第二脈衝信號P2由低改成高，帶有延遲時間T。

如第10圖部分(A)之下虛線指示，三角波也於OP-AMP110信號位準被截割。當三角波降至低於此位準時，
15 切換控制器116主張第一及第二脈衝信號P1及P2而導通切換電晶體56及57。如此造成電流流入電感器62，其電能以磁場形式儲存。切換控制器116維持第二脈衝信號P2激活至三角波再度跨過OP-AMP110位準。只有切換電晶體56關斷，允許儲存於電感器62之磁能釋放至負電壓輸出端作為
20 電能，如部分(F)所示。隨著OP-AMP110信號的升高，電感器62儲存較多磁能。如此表示當於負輸出電壓Vo2觀察得較大電壓降時，有較大電力傳輸至負電壓輸出端Vo2。

於第二脈衝信號P2反相後經過一段預定時間後，切換控制器116關斷另一切換電晶體57。舉例說明於第10圖部

玖、發明說明

分(B)，此處第一脈衝信號P1以延遲時間T由高改成低。

前述方法根據三角波之接合時間重複。各切換電晶體56及57之激活時間依據正及負電壓輸出Vo1及Vo2之實際位準動態改變(因而脈衝頻寬調變也改變)。藉此方式調節輸出電壓。

前述第二具體實施例之說明假設切換控制器116每次於電流切換操作結束時關斷切換電晶體56及57二者。但絕非意圖將本具體實施例圍限於該特定設計。可如前文第7及8圖說明之方式，將切換控制器116配置成可維持任一切換電晶體於ON態。

第11圖為時序圖，顯示切換控制器116如何以前文引述之另一種配置操作。第11圖部分(B)所示之第一脈衝信號P1與第10圖之差異在於其高態部分維持至次一切換週期。回頭參照第10圖，參考如部分(A)所示三角波之第一底。如此於激活後於時間 τ_2 過去時，第10圖部分(A)之波形P1變低。但於第11圖，第一脈衝信號P1於該時間未變低，反而維持其ON態至遭逢三角波之下個尖峰為止。然後以三角波之第一尖峰作為另一例。當激活後經過時間 τ_1 時，第10圖部分(E)之第二脈衝信號P2波形顯示P2走低。相反地，第11圖部分(E)所示P2波形維持低態至遭遇三角波之次一底為止。由前文討論可知，另一切換控制方法允許切換電晶體56及57於某些條件下維持ON態。換言之，比較第二具體實施例之原先版本，切換電晶體56及57較少改變其態。除了減少切換雜訊外，此種組態也避免與不必要之

玖、發明說明

切換操作中浪費能量。

如第一具體實施例，與習知電路使用之二電感器相反，第二具體實施例使用單一電感器產生正及負電壓二者。當應用第二具體實施例時可讓裝備尺寸縮小。當第一具體
5 實施例應用PFM方法時，第二具體實施例使用PWM技術調節兩種輸出電壓Vo1及Vo2。使用PWM，交替執行控制Vo1之處理以及控制Vo2之處理。此種特質比第一具體實施例，簡化T1及T2之時序控制電路。就電子裝備之尺寸縮小而言，第二具體實施例較為優異。

10 現在摘述前文討論如後。根據本發明，提示之雙極性供應電壓產生器及提示之半導體元件設計成只使用單一電感器由單極性電源產生正及負供應電壓。其介於電感器與正電壓輸出間採用第一二極體，以及介於電感器與負電壓輸出間採用第二二極體。電感器經由第一開關接地，以及
15 經由第二開關連結至電源。二開關以適當方式藉控制器激活，因而將產生期望電壓。如習知電路，提示電路供應二電壓同時去除一部電感器。因而適合用於需要雙極性電源供應器之小型電子設施。

前文僅供舉例說明本發明之原理。業界人士顯然易知
20 無數修改及變化，絕非意圖將本發明囿限於所示及所述之確切構造及應用，如此全部適當修改及相當例皆視為落入隨附之申請專利範圍及其相當範圍界定之本發明之範圍。

【圖式簡單說明】

第1圖為本發明之構想圖；

玖、發明說明

第2圖顯示本發明之第一具體實施例之基本組態；

第3圖為時序圖說明第2圖所示第一具體實施例之操作；

第4圖顯示第一具體實施例之更特定電路組態；

第5圖顯示第4圖所示PFM控制器細節；

5 第6圖為時序圖說明第5圖所示PFM控制器之操作；

第7圖為第4圖所示PFM控制器之另一細節配置；

第8圖為時序圖說明第7圖所示另一PFM控制器之操作；

第9圖顯示根據本發明之第二具體實施例之電路；

第10圖為時序圖說明第9圖所示第二具體實施例之操
10 作；

第11圖為另一時序圖說明第9圖所示第二具體實施例
之操作；

第12圖顯示習知雙極性供應電壓產生器之典型配置；
以及

15 第13圖為時序圖其顯示第12圖之習知電路之操作。

【圖式之主要元件代表符號表】

10...電感器	55...脈衝頻寬調變控制器
11, 12...二極體	56...p通道切換電晶體
13, 14...開關	57...n通道切換電晶體
15...控制器	58, 59...二極體
16...單極性電源	60...輸入電容器
40-43...電阻器	61, 63...輸出電容器
50...積體半導體元件	62...電感器
51, 52...比較器	70, 71...切換電晶體

玖、發明說明

72, 73...電容器	C1, C2...輸出電容器
74, 75...比較器	Cin...輸入電容器
76, 77, 81, 82, 88, 91, 94...反相器	D1, D2...二極體
78-90, 83-86...NAND閘	L1, L2...電感器
87, 89...AND閘	P2...脈衝信號
90, 92, 93...OR閘	PG1, PG2...脈衝產生器
100, 101...D型正反器	Q2...p通道切換電晶體
110, 111...運算放大器	T...預定時間
112, 113...回授電阻器	Vin...電源電壓
114, 115...PWM比較器	Vo1...正電壓輸出
116...切換控制器	Vo2...負電壓輸出
117...三角波產生器	Vref...參考電壓源

肆、中文發明摘要

一種尺寸縮小之雙極性供應電壓產生器，其可由單極性電源產生正及負電壓。單一電感器用於電流切換操作，由電源供應電能係以磁形式儲存，儲存的磁能呈電能而釋放。第一及第二二極體分別連結至電感器之第一端及第二端。電感器透過第一開關於第一端接地，其第二端係透過第二開關連結至電源。開關控制器作動二開關而激活電感器。然後單獨鈍化第一開關，如此將電感器能量經由第一二極體導引至正電壓輸出端。控制器於激活電感器後單獨關閉第二開關。現在儲存的能量經由第二二極體出現於負電壓輸出端。

伍、英文發明摘要

A reduced-size bipolar supply voltage generator which produces a positive and negative voltages from a unipolar power source. A single inductor is employed for current switching operation, where electric energy supplied from a power source is stored in magnetic form, and the stored magnetic energy is released as electric energy. A first and second diodes are connected to first and second ends of the inductor, respectively. The inductor is grounded at the first end via a first switch, while its second end is connected to the power source via a second switch. A switching controller activates both switches to energize the inductor. It then deactivates the first switch alone, thus directing the inductor's energy to the positive voltage output through the first diode. The controller may turn off the second switch alone after energizing the inductor. The stored energy now appears at the negative voltage output through the second diode.

陸、(一)、本案指定代表圖爲：第1圖

(二)、本代表圖之元件代表符號簡單說明：

10...電感器

11，12...二極體

13，14...開關

15...控制器

16...單極性電源

柒、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

拾、申請專利範圍

1. 一種雙極性供應電壓產生器，其由單極性電源產生正及負供應電壓，該雙極性供應電壓產生器包含：

電感器；

第一二極體，其陽極及陰極係分別連結至該電感器第一端以及該雙極性供應電壓產生器之正電壓輸出端；

一第二二極體，其陰極及陽極係分別連結至電感器第二端以及雙極性供應電壓產生器之負電壓輸出端；

一第一開關其係連結電感器之第一端接地；

一第二開關其係連結電感器之第二端至單極性電源；以及

一控制器其係控制第一及第二開關。

2. 如申請專利範圍第1項之雙極性供應電壓產生器，其中：

該控制器重複第一處理及第二處理俾產生正及負供應電壓；

第一處理中，於導通第一及第二開關之第一導通時間逾時後，該控制器關斷第一開關，因而產生第一輸出電壓；以及

第二處理中，於導通第一及第二開關後之第二導通時間逾時時，該控制器關斷第二開關，因而產生負輸出電壓。

3. 如申請專利範圍第2項之雙極性供應電壓產生器，其中：

第一處理中，於關斷第一開關後，當電感器釋放其儲存能量時，該控制器也關斷第二開關；以及

拾、申請專利範圍

於關斷第二開關後，當電感器釋放其儲存能時，
控制器也關斷第一開關。

4. 如申請專利範圍第2項之雙極性供應電壓產生器，其中：

第一處理中，於關斷第一開關後之預定時間逾時
5 時，該控制器也關斷第二開關；

第二處理中，於關斷第二開關後之預定時間逾時
時，該控制器也關斷第一開關；以及

該預定時間係比於第一及第二處理中電感器必須
完成釋放出其儲存能量之該段時間更長。

10 5. 如申請專利範圍第2項之雙極性供應電壓產生器，其中：

該控制器於第一處理關斷第一開關後，維持第二
開關導通至次一第二處理開始；以及

該控制器於第二處理關斷第二開關後，維持第一
開關導通至次一第一處理開始。

15 6. 如申請專利範圍第2項之雙極性供應電壓產生器，其中：

該第一導通時間以及第二導通時間皆為固定；以
及

該控制器個別改變第一處理及第二處理之間隔時
間，因此調節產生之正及負供應電壓。

20 7. 如申請專利範圍第2項之雙極性供應電壓產生器，其中

該第一導通時間係符合該第二導通時間。

8. 如申請專利範圍第2項之雙極性供應電壓產生器，其中：

該控制器係以固定時間間隔重複第一及第二處理
；以及

拾、申請專利範圍

該控制器個別改變第一導通時間及第二導通時間，因此調節產生的正及負供應電壓。

9. 如申請專利範圍第2項之雙極性供應電壓產生器，其中該控制器係以第一處理開始操作。

5 10. 如申請專利範圍第2項之雙極性供應電壓產生器，其中該控制器係以第二處理開始操作。

11. 一種半導體元件，用於耦合至該元件之外部電感器，該半導體元件係由單極性電源產生正及負供應電壓，該半導體元件包含：

10 一第一二極體，其陽極及陰極係分別連結至外部電感器之第一端以及半導體元件之正電壓輸出端；

一第二二極體，其陰極及陽極係分別連結至外部電感器之第二端以及半導體元件之負電壓輸出端；

一第一開關，其係連結外部電感器之第一端接地；

15 一第二開關其係連結外部電感器之第二端至單極性電源；以及

一控制器，其控制第一及第二開關。

12. 如申請專利範圍第11項之半導體元件，其中：

20 該控制器重複第一處理及第二處理俾產生正及負供應電壓；

第一處理中，於導通第一及第二開關之第一導通時間逾時後，該控制器關斷第一開關，因而產生第一輸出電壓；以及

第二處理中，於導通第一及第二開關後之第二導

拾、申請專利範圍

通時間逾時時，該控制器關斷第二開關，因而產生負輸出電壓。

13. 如申請專利範圍第12項之半導體元件，其中：

第一處理中，於關斷第一開關後，當電感器釋放其儲存能量時，該控制器也關斷第二開關；以及

於關斷第二開關後，當電感器釋放其儲存能時，控制器也關斷第一開關。

14. 如申請專利範圍第12項之半導體元件，其中：

第一處理中，於關斷第一開關後之預定時間逾時時，該控制器也關斷第二開關；

第二處理中，於關斷第二開關後之預定時間逾時時，該控制器也關斷第一開關；以及

該預定時間係比於第一及第二處理中電感器必須完成釋放出其儲存能量之該段時間更長。

15. 如申請專利範圍第12項之半導體元件，其中：

該控制器於第一處理關斷第一開關後，維持第二開關導通至次一第二處理開始；以及

該控制器於第二處理關斷第二開關後，維持第一開關導通至次一第一處理開始。

16. 如申請專利範圍第12項之半導體元件，其中：

該第一導通時間以及第二導通時間皆為固定；以及

該控制器個別改變第一處理及第二處理之間隔時間，因此調節產生之正及負供應電壓。

拾、申請專利範圍

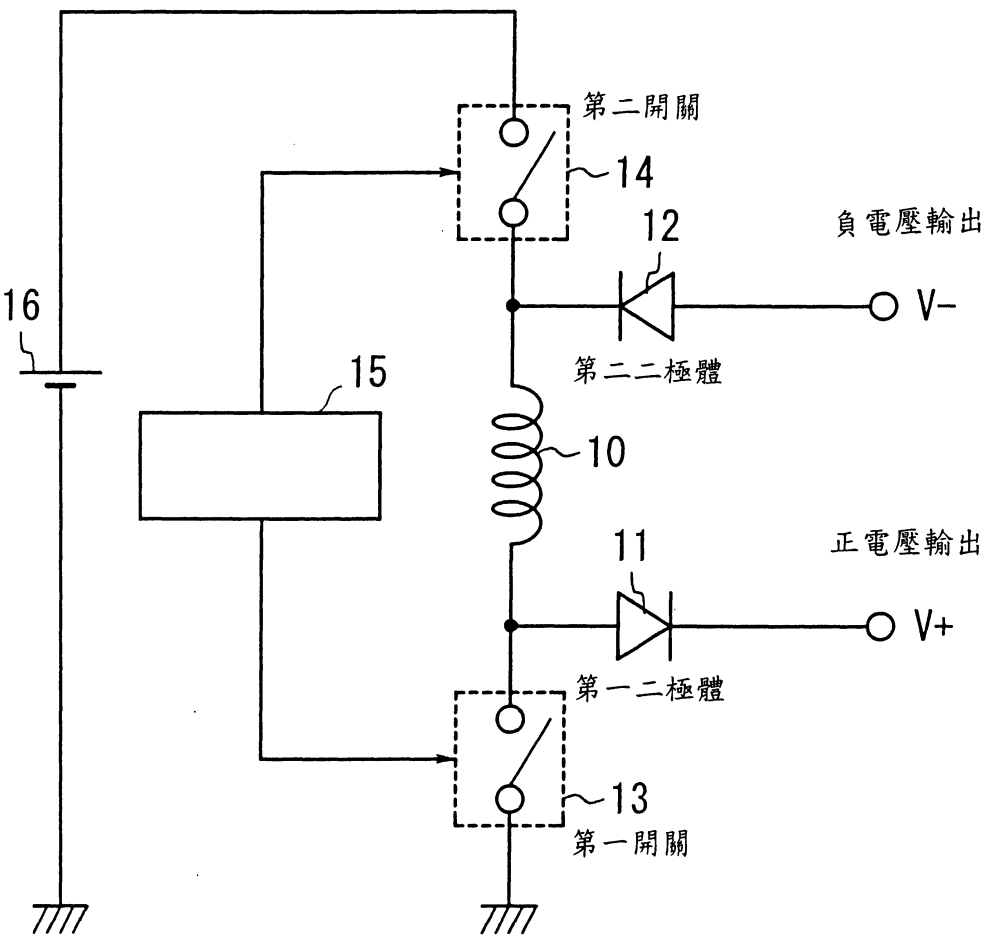
17. 如申請專利範圍第12項之半導體元件，其中該第一導通時間係符合該第二導通時間。

18. 如申請專利範圍第12項之半導體元件，其中：

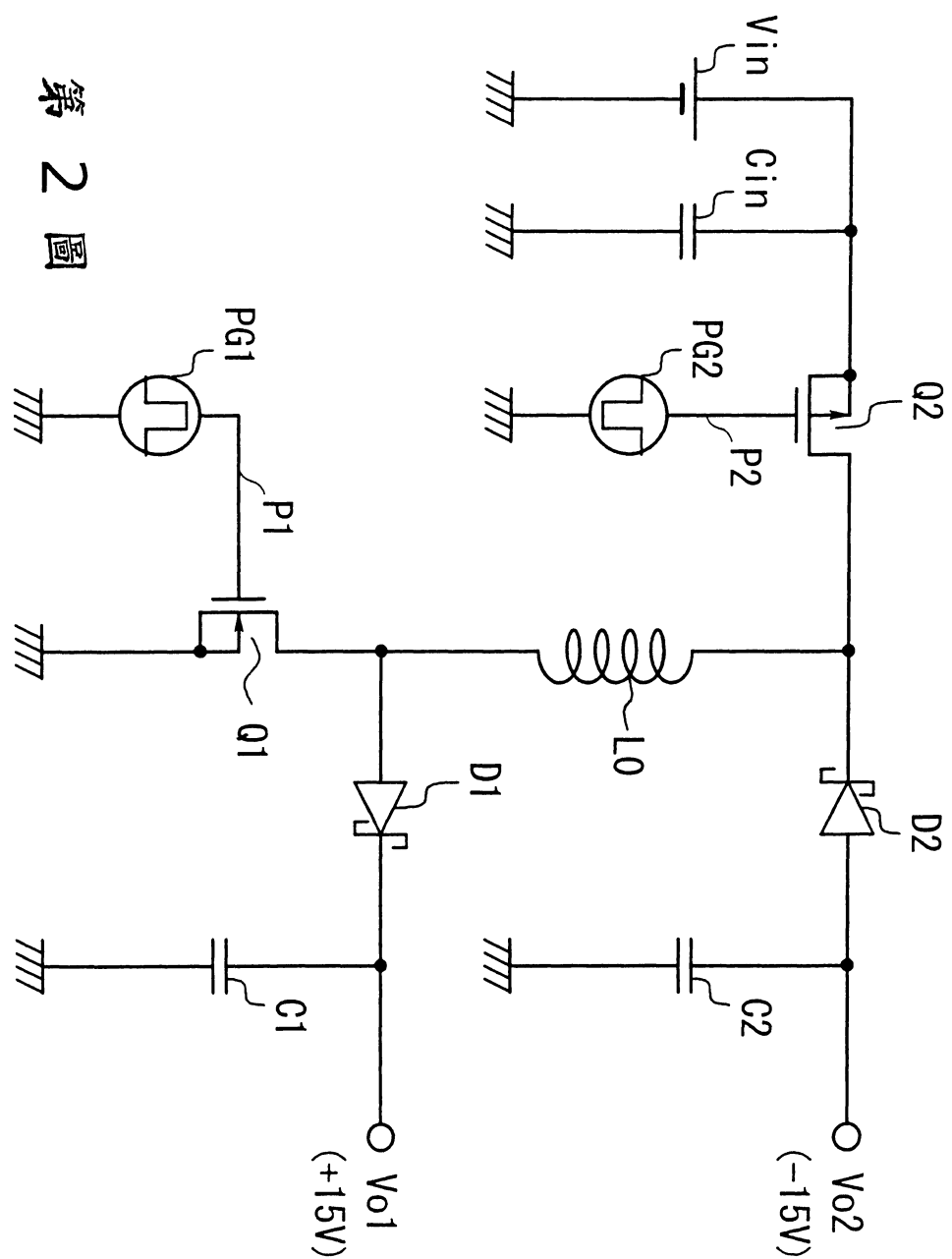
該控制器係以固定時間間隔重複第一及第二處理

5 ；以及

該控制器個別改變第一導通時間及第二導通時間，
，因此調節產生的正及負供應電壓。

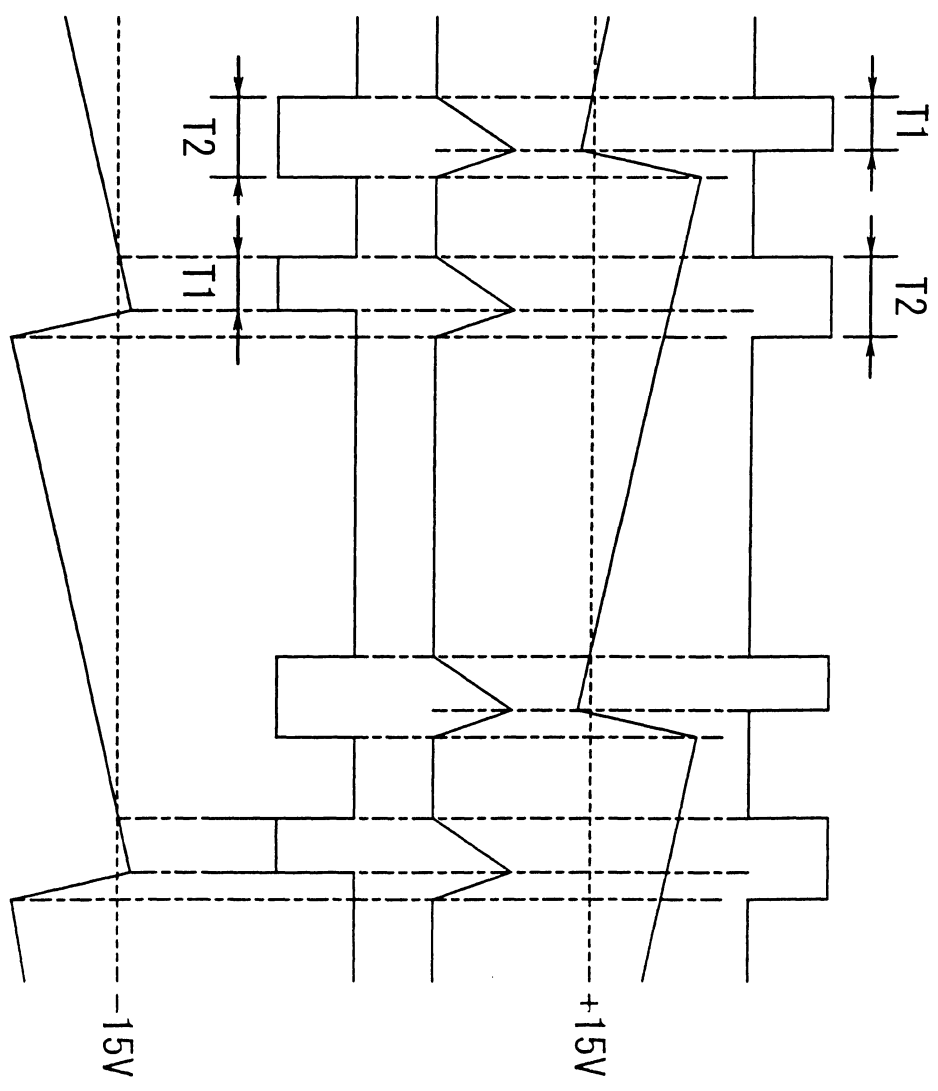


第 1 圖

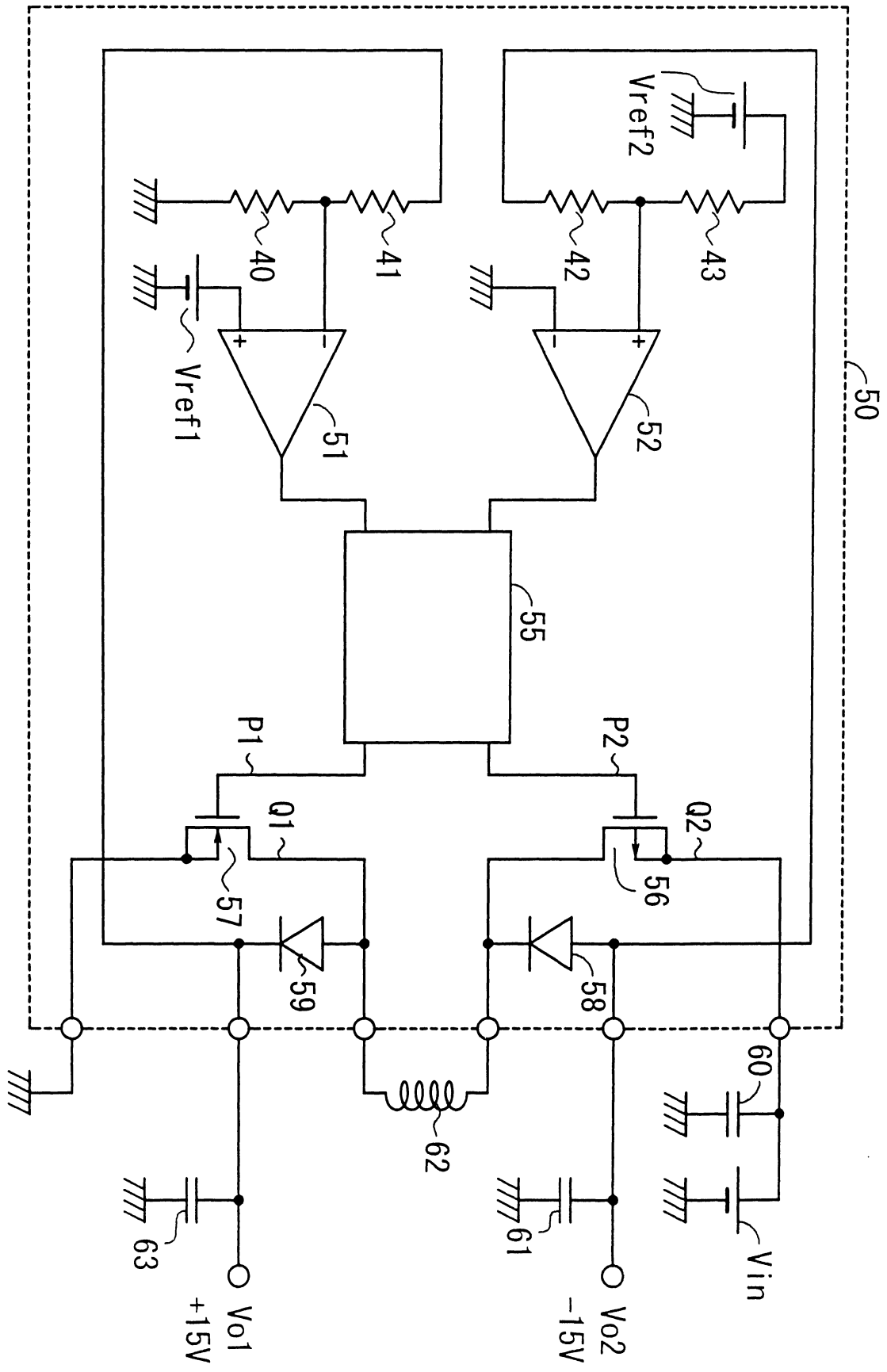


第 2 圖

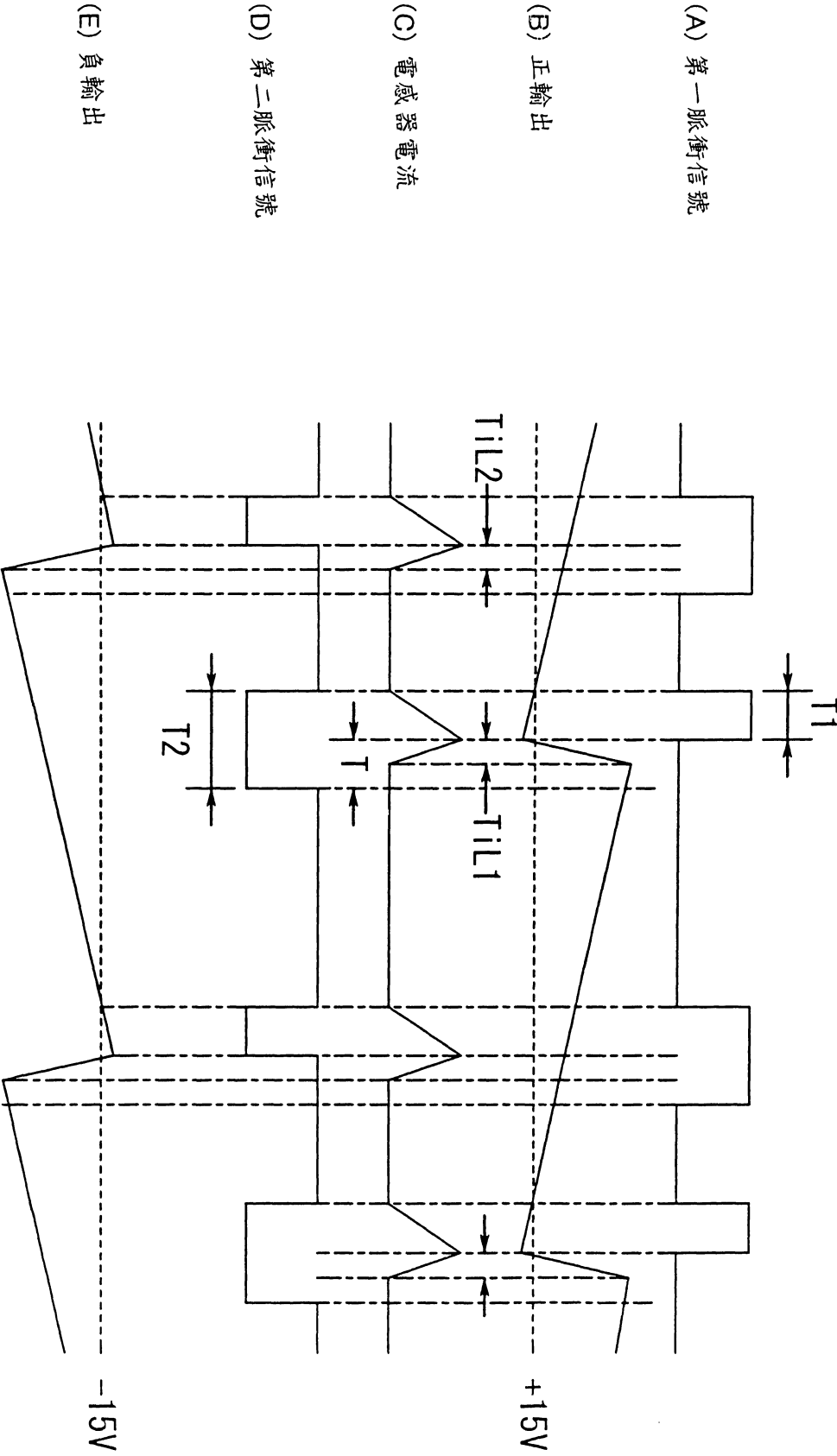
- (A) 第一脈衝信號
- (B) 正輸出
- (C) 電感器電流
- (D) 第二脈衝信號
- (E) 負輸出



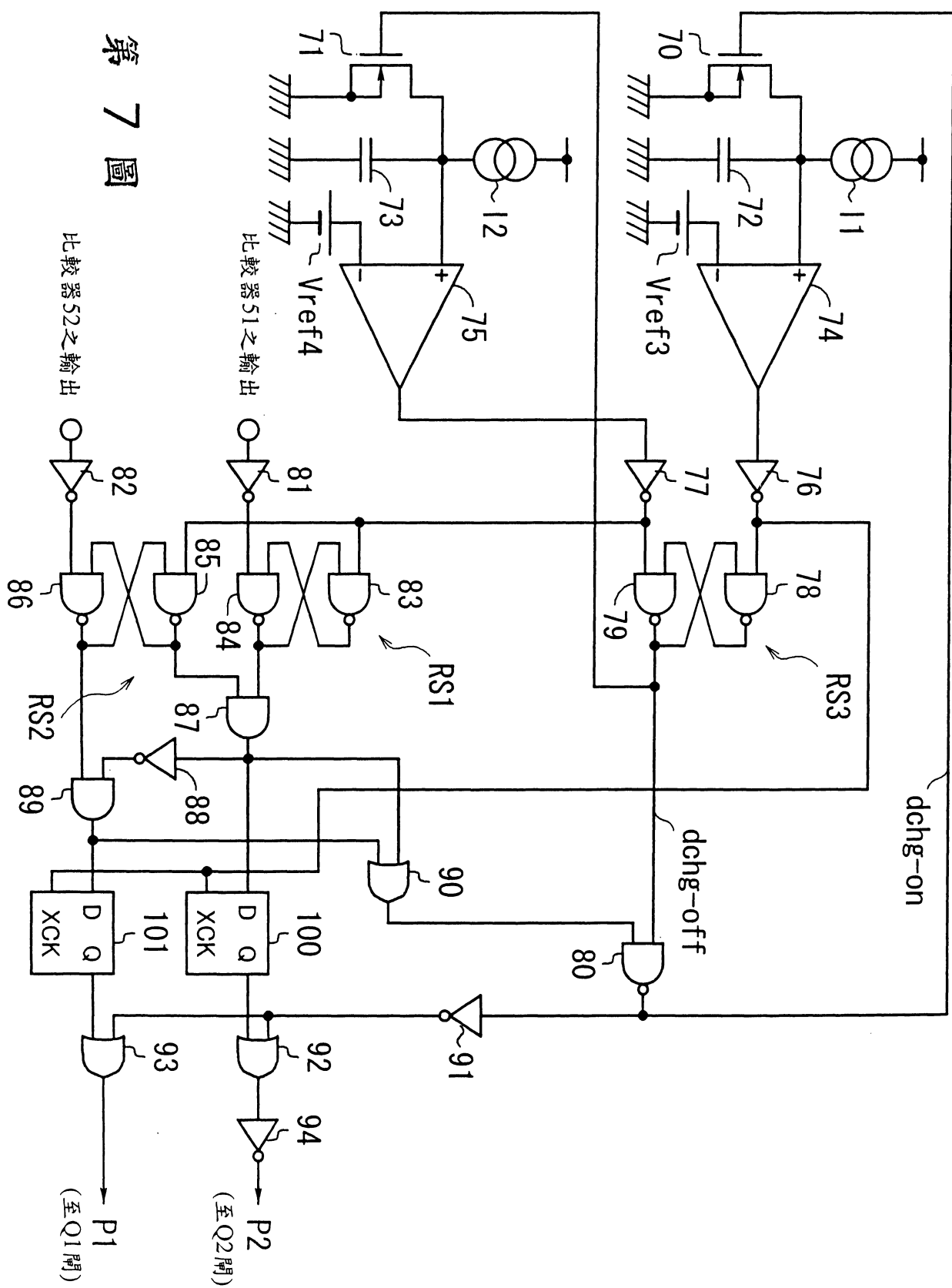
第 3 圖



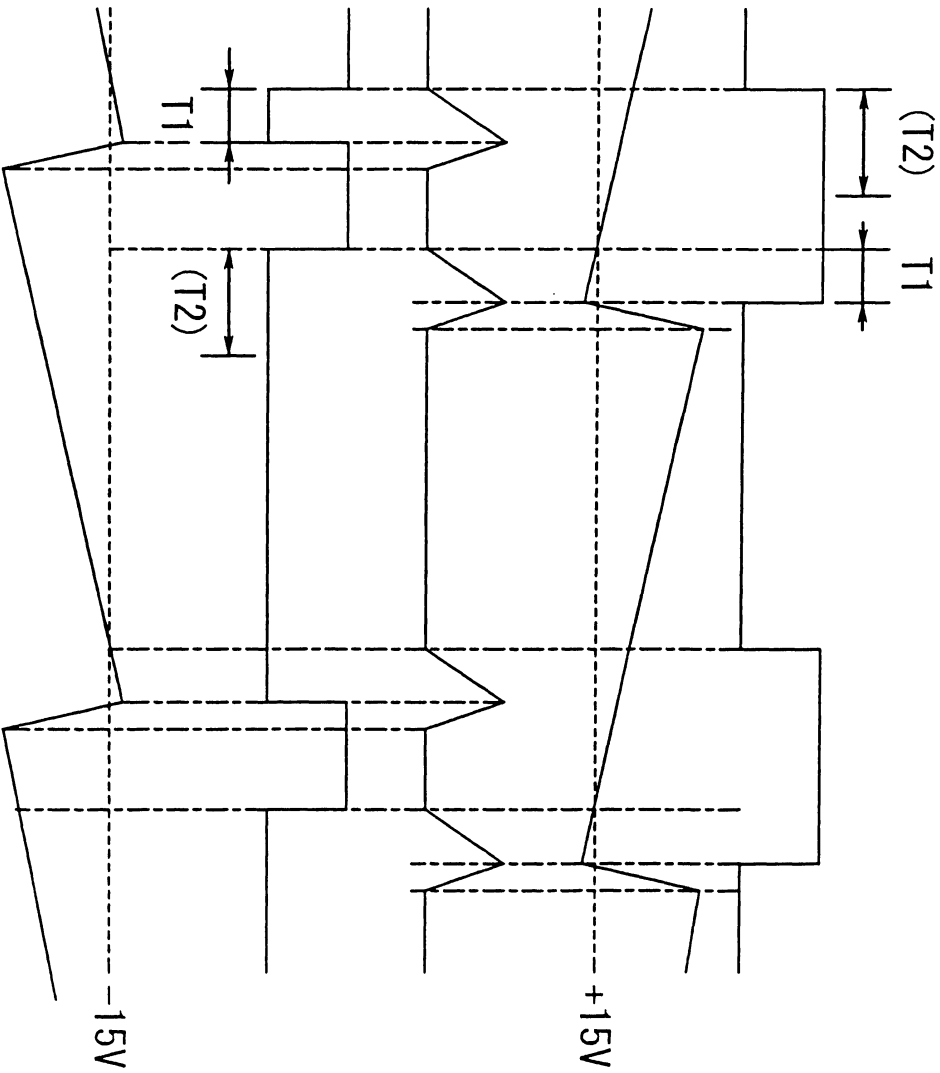
第 4 圖



第 6 圖



- (A) 第一脈衝信號
- (B) 正輸出
- (C) 電感器電流
- (D) 第二脈衝信號
- (E) 負輸出

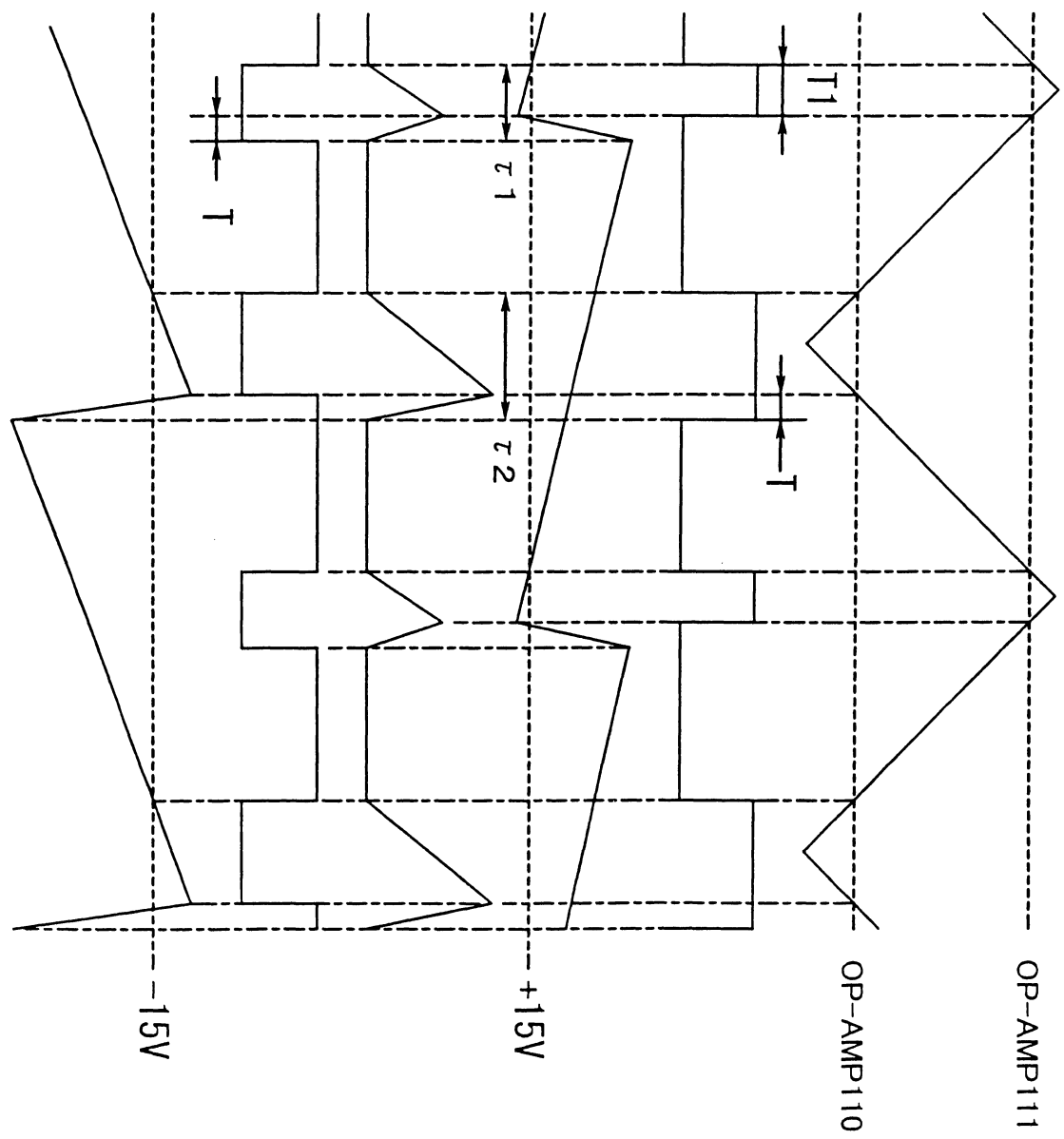


第 8 圖

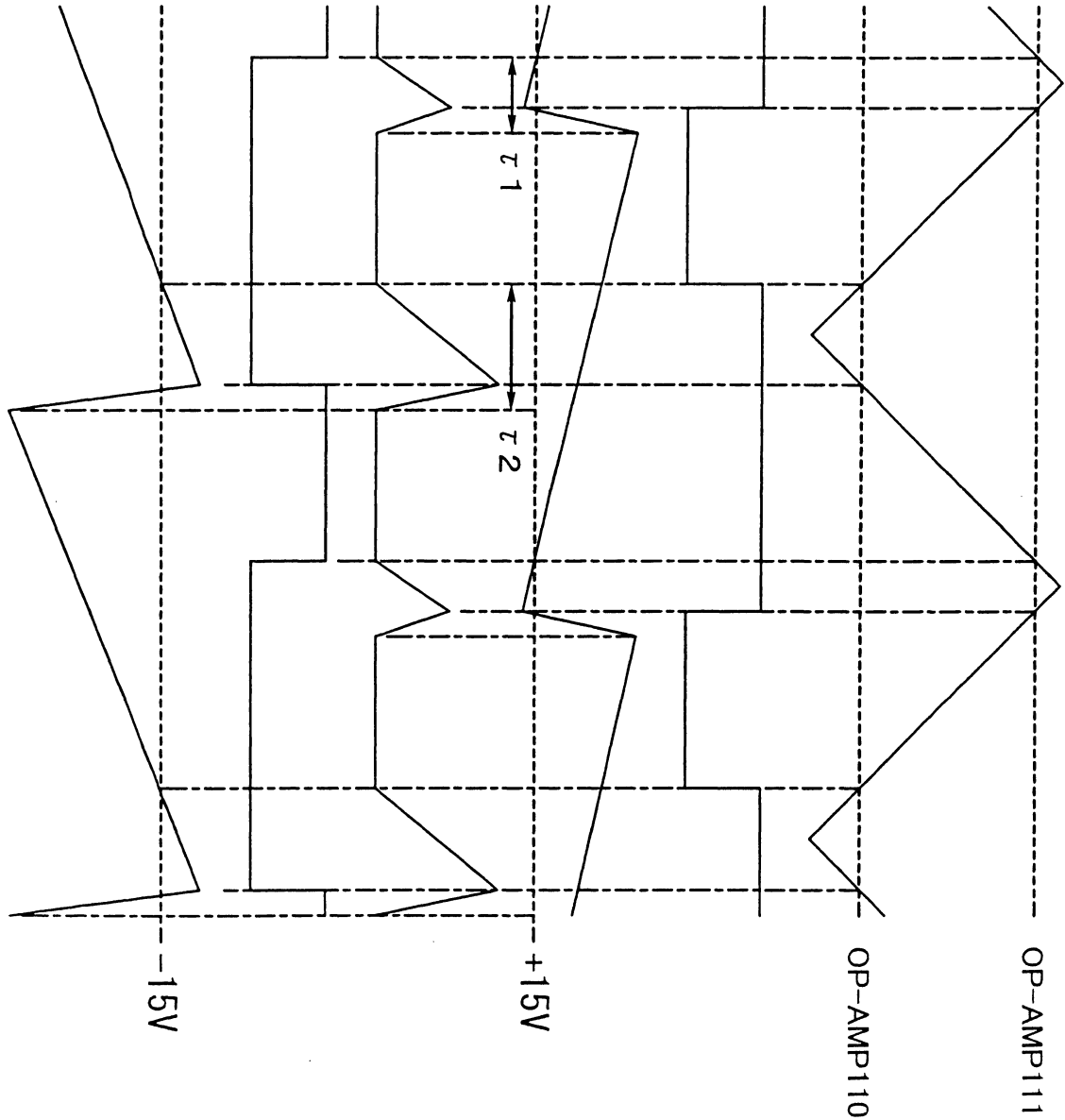


- (A) 三角波
- (B) 第一脈衝信號
- (C) 正輸出
- (D) 電感器電流
- (E) 第二脈衝信號
- (F) 負輸出

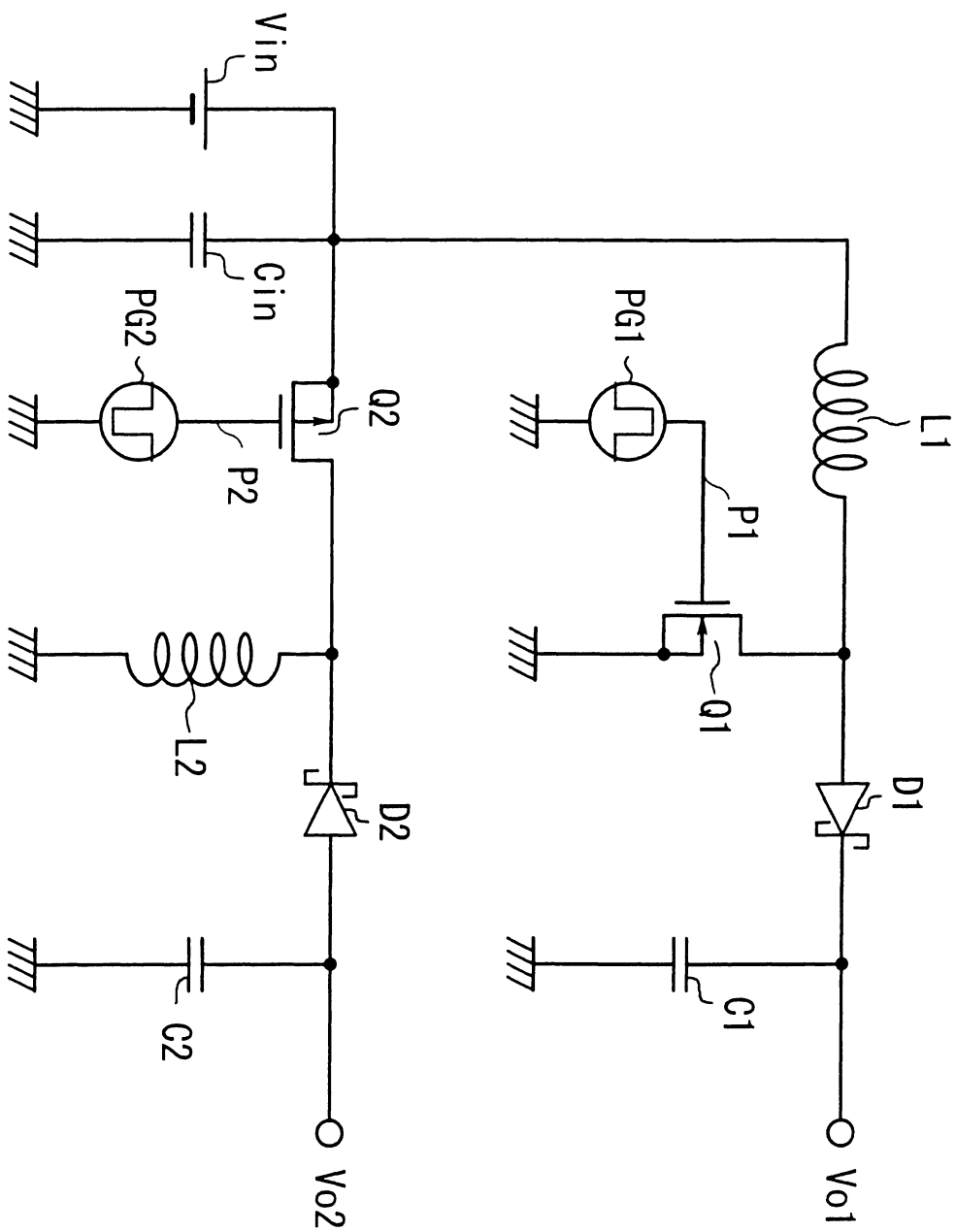
第 10 圖



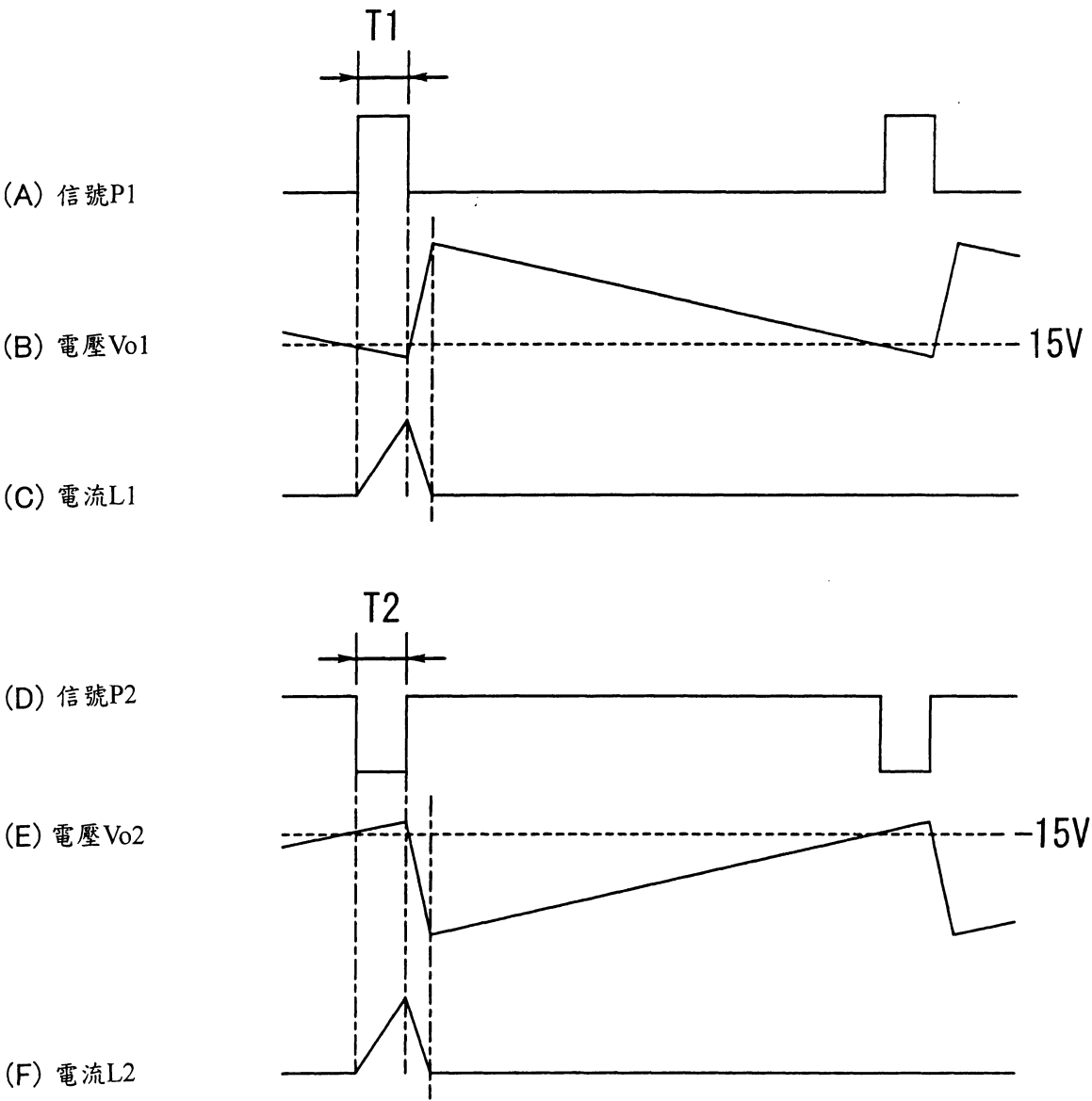
- (A) 三角波
- (B) 第一脈衝信號
- (C) 正輸出
- (D) 電感器電流
- (E) 第二脈衝信號
- (F) 負輸出



第 11 圖



第 12 圖



第 13 圖