

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-295032

(P2005-295032A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H03H 3/08	H03H 3/08	2H025
G03F 7/09	G03F 7/09	2H096
G03F 7/40	G03F 7/40 521	5J097
H01L 41/09	H01L 41/22 Z	
H01L 41/18	H01L 41/18 101A	
審査請求 有 請求項の数 8 O L (全 8 頁) 最終頁に続く		

(21) 出願番号	特願2004-104568 (P2004-104568)	(71) 出願人	000003067
(22) 出願日	平成16年3月31日 (2004.3.31)		T D K 株式会社
			東京都中央区日本橋 1 丁目 1 3 番 1 号
		(74) 代理人	100088155
			弁理士 長谷川 芳樹
		(74) 代理人	100092657
			弁理士 寺崎 史朗
		(74) 代理人	100108213
			弁理士 阿部 豊隆
		(72) 発明者	蘇武 正樹
			東京都中央区日本橋一丁目 1 3 番 1 号 T
			D K 株式会社内
		F ターム (参考)	2H025 AA02 AB17 DA19 FA44
			2H096 AA27 HA28
			5J097 AA28 AA31 AA34 HA02 HA03

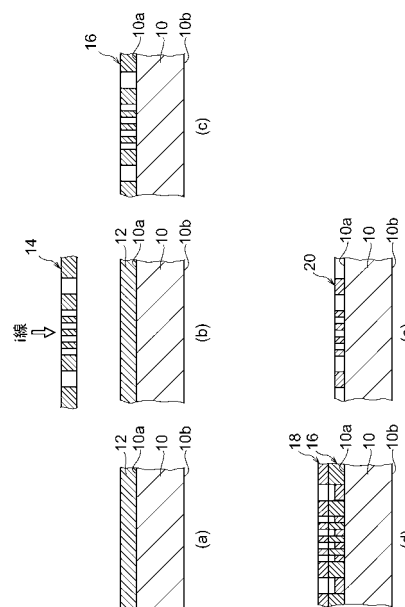
(54) 【発明の名称】 弾性表面波素子の製造方法

(57) 【要約】

【課題】 寸法精度の高い電極パターンを容易に作製することができる弾性表面波素子の製造方法を提供する。

【解決手段】 本発明に係る弾性表面波素子 2 2 の製造方法においては、鏡面研磨時における i 線の反射率が 10% 以下である L T 基板 1 0 を用いることで、露光時に照射される i 線の大部分が基板 1 0 に吸収される。それにより、露光時に照射される i 線の基板裏面 1 0 b における反射が有意に抑制されるため、基板 1 0 によって露光される側の基板面 1 0 a に反射防止膜を成膜することなく、高い寸法精度を有する電極パターン 2 0 を形成することができる。すなわち、この弾性表面波素子 2 2 の製造方法によれば、多大な手間と時間を要する反射防止膜の成膜処理が必要な従来の製造方法に比べて、寸法精度の高い電極パターン 2 0 を容易に作製することができる。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

鏡面研磨時における i 線の反射率が 10% 以下である圧電基板の表面に、レジスト膜を成膜するステップと、

前記レジスト膜の上方に、所望の電極パターンに対応するパターンが描かれたフォトリソマスクを配置し、前記フォトリソマスクを介して前記レジスト膜を露光するステップと、

露光された前記レジスト膜を現像するステップと、

前記レジスト膜が現像された前記圧電基板の表面に、金属膜を成膜するステップと、

前記レジスト膜上に成膜された部分の前記金属膜をリフトオフ除去して、前記金属膜を前記所望の電極パターンに成形するステップと

を有する、弾性表面波素子の製造方法。

10

【請求項 2】

鏡面研磨時における g 線の反射率が 10% 以下である圧電基板の表面に、レジスト膜を成膜するステップと、

前記レジスト膜の上方に、所望の電極パターンに対応するパターンが描かれたフォトリソマスクを配置し、前記フォトリソマスクを介して前記レジスト膜を露光するステップと、

露光された前記レジスト膜を現像するステップと、

前記レジスト膜が現像された前記圧電基板の表面に、金属膜を成膜するステップと、

前記レジスト膜上に成膜された部分の前記金属膜をリフトオフ除去して、前記金属膜を前記所望の電極パターンに成形するステップと

を有する、弾性表面波素子の製造方法。

20

【請求項 3】

前記レジスト膜を露光する際に i 線を用いる、請求項 1 又は 2 に記載の弾性表面波素子の製造方法。

【請求項 4】

前記レジスト膜を露光する際に g 線を用いる、請求項 1 又は 2 に記載の弾性表面波素子の製造方法。

【請求項 5】

前記圧電基板が、Mn がドーピングされたタンタル酸リチウム基板である、請求項 1 ~ 4 のいずれか一項に記載の弾性表面波素子の製造方法。

30

【請求項 6】

前記圧電基板が、Fe がドーピングされたタンタル酸リチウム基板である、請求項 1 ~ 4 のいずれか一項に記載の弾性表面波素子の製造方法。

【請求項 7】

前記圧電基板が、Mn がドーピングされたニオブ酸リチウム基板である、請求項 1 ~ 4 のいずれか一項に記載の弾性表面波素子の製造方法。

【請求項 8】

前記圧電基板が、Fe がドーピングされたニオブ酸リチウム基板である、請求項 1 ~ 4 のいずれか一項に記載の弾性表面波素子の製造方法。

【発明の詳細な説明】

40

【技術分野】

【0001】

本発明は、電極パターンをリフトオフによって形成する弾性表面波素子の製造方法に関するものである。

【背景技術】

【0002】

従来、この技術の分野における弾性表面波素子の製造方法は、例えば、下記特許文献 1 に開示されている。この公報に記載の弾性表面波素子の製造方法においては、まず、圧電基板上に、反射防止膜及びフォトリソレジスト膜を順次積層した後、基板を所定形状のパターンが描かれたフォトリソマスクを介して紫外光（例えば、i 線や g 線等）で露光する。次に、

50

現像処理によって、所定形状のレジストパターンを形成し、その後、基板全面に電極膜を蒸着する。そして、フォトリソ膜上に積層した部分の電極膜をリフトオフによって除去することで、圧電基板上に所定形状の電極パターンが形成された弾性表面波素子の作製が完了する。

【 0 0 0 3 】

ここで、基板上に積層される反射防止膜は、露光時に照射される紫外光が圧電基板の裏面で反射するのを防止するためのものである。そして、この反射防止膜の採用により、フォトリソ膜の意図しない部分への露光が防止されており、それにより電極パターンの寸法精度の向上が図られている。

【 0 0 0 4 】

10

【特許文献 1】特開 2 0 0 2 - 3 6 7 8 7 7 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 5 】

しかしながら、前述した従来の弾性表面波素子の製造方法には、次のような課題が存在している。すなわち、たとえ反射防止膜によって電極パターンの寸法精度の向上を図っても、ウエハ面内でこの反射防止膜の厚さが不均一である場合には、フォトリソ膜の厚さにもばらつきが生じるため、電極パターンを所望の寸法に成形することができない。それにより、電極パターンの寸法精度が著しく低下し、弾性表面波素子の中心周波数の誤差が拡大する結果を招いてしまう。

20

【 0 0 0 6 】

従って、反射防止膜はできる限り均一な厚さにすることが好ましいが、反射防止膜の成膜に一般的に利用されるスピンコート法で均一な厚さの反射防止膜を成膜することは非常に困難な上、その成膜処理には多大な手間と時間を要するという問題があった。

【 0 0 0 7 】

そこで、本発明は、上述の課題を解決するためになされたもので、寸法精度の高い電極パターンを容易に作製することができる弾性表面波素子の製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 8 】

30

本発明に係る弾性表面波素子の製造方法は、鏡面研磨時における i 線の反射率が 1 0 % 以下である圧電基板の表面に、レジスト膜を成膜するステップと、レジスト膜の上方に、所望の電極パターンに対応するパターンが描かれたフォトマスクを配置し、フォトマスクを介してレジスト膜を露光するステップと、露光されたレジスト膜を現像するステップと、レジスト膜が現像された圧電基板の表面に、金属膜を成膜するステップと、レジスト膜上に成膜された部分の金属膜をリフトオフ除去して、金属膜を所望の電極パターンに成形するステップとを有することを特徴とする。

【 0 0 0 9 】

この弾性表面波素子の製造方法においては、鏡面研磨時における i 線の反射率が 1 0 % 以下である圧電基板を用いることで、露光時に照射される i 線等の紫外光の大部分が基板に吸収される。それにより、露光時に照射される光の基板裏面における反射が有意に抑制されるため、基板によって露光される側の基板面に反射防止膜を成膜することなく、高い寸法精度を有する電極パターンを形成することができる。すなわち、この弾性表面波素子の製造方法によれば、多大な手間と時間を要する反射防止膜の成膜処理が必要な従来の製造方法に比べて、寸法精度の高い電極パターンを容易に作製することができる。

40

【 0 0 1 0 】

本発明に係る弾性表面波素子の製造方法は、鏡面研磨時における g 線の反射率が 1 0 % 以下である圧電基板の表面に、レジスト膜を成膜するステップと、レジスト膜の上方に、所望の電極パターンに対応するパターンが描かれたフォトマスクを配置し、フォトマスクを介してレジスト膜を露光するステップと、露光されたレジスト膜を現像するステップと

50

、レジスト膜が現像された圧電基板の表面に、金属膜を成膜するステップと、レジスト膜上に成膜された部分の金属膜をリフトオフ除去して、金属膜を所望の電極パターンに成形するステップとを有することを特徴とする。

【 0 0 1 1 】

この弾性表面波素子の製造方法においては、鏡面研磨時における g 線の反射率が 1 0 % 以下である圧電基板を用いることで、露光時に照射される g 線等の紫外光の大部分が基板に吸収される。それにより、露光時に照射される光の基板裏面における反射が有意に抑制されるため、基板によって露光される側の基板面に反射防止膜を成膜することなく、高い寸法精度を有する電極パターンを形成することができる。すなわち、この弾性表面波素子の製造方法によれば、多大な手間と時間を要する反射防止膜の成膜処理が必要な従来の製造方法に比べて、寸法精度の高い電極パターンを容易に作製することができる。

10

【 0 0 1 2 】

また、レジスト膜を露光する際に i 線又は g 線を用いることが好ましい。

【 0 0 1 3 】

圧電基板が、Mn 又は Fe がドーピングされたタンタル酸リチウム基板 (LT 基板)、又は Mn 又は Fe がドーピングされたニオブ酸リチウム基板 (LN 基板) であることが好ましい。発明者らは、LT 基板又は LN 基板に、Mn 又は Fe をドーピングすることにより、鏡面研磨時における i 線又は g 線の反射率が 1 0 % 以下である上記圧電基板が得られることを見出した。

【 発明の効果 】

20

【 0 0 1 4 】

本発明によれば、寸法精度の高い電極パターンを容易に作製することができる弾性表面波素子の製造方法が提供される。

【 発明を実施するための最良の形態 】

【 0 0 1 5 】

以下、添付図面を参照して本発明に係る弾性表面波素子の製造方法を実施するにあたり最良と思われる形態について詳細に説明する。なお、同一又は同等の要素については同一の符号を付し、説明が重複する場合にはその説明を省略する。

【 0 0 1 6 】

まず、図 1 を参照しつつ、弾性表面波素子を作製する手順について説明する。

30

【 0 0 1 7 】

弾性表面波素子の作製にあたり、表面 1 0 a が鏡面研磨 (Ra 0 . 2 nm) された LT 基板 1 0 を準備する。この LT 基板 1 0 は、所定量の Fe がドーピングされた LT 基板 (タンタル酸リチウム基板) であり、後述するように、ノンドーピングの LT 基板に比べて i 線 (波長 3 6 5 nm の紫外線) の反射率が低くなっている。なお、LT 基板 1 0 の裏面 1 0 b は、作製される弾性表面波素子においてバルク波が生じないように、粗面化処理が施されている。

【 0 0 1 8 】

そして、この LT 基板 1 0 の表面 1 0 a に、ペースト状のレジストを塗布して、所定のレジスト膜 1 2 を成膜する (図 1 (a) 参照)。このレジスト膜 1 2 には、公知のポジ型レジスト膜を利用することができる。なお、図 1 では、ポジ型のレジスト膜を示しているが、必要に応じてネガ型のレジスト膜を利用することができる。

40

【 0 0 1 9 】

次に、所望の IDT 電極のパターンや入出力電極のパターンがパターンニングされたフォトマスク 1 4 をレジスト膜 1 2 の上方に配置し、このフォトマスク 1 4 を介してレジスト膜 1 2 を露光する (図 1 (b) 参照)。この露光の際に用いる紫外線は、波長が 3 6 5 nm である i 線である。つまり、LT 基板 1 0 は、上述したように i 線の反射率が低いものであるため、レジスト膜 1 2 を通過した i 線は、基板内に進入すると共に基板内部においてその大部分が吸収される。なお、露光に用いる紫外線は、波長が 4 3 6 nm である g 線を用いてもよい。

50

【0020】

そして、図示しない現像液を用いてレジスト膜12を現像し、フォトマスク14のパターンと同パターンのレジストパターン16を得る(図1(c)参照)。その後、現像によってレジストパターン16が形成された基板表面10aに、A1電極膜(金属膜)18を成膜する(図1(d)参照)。最後に、図示しないエッチング液を用いてレジストパターン16上に成膜された部分のA1電極膜18をリフトオフによって除去して、電極パターン20を得ることにより、弾性表面波素子22の作製が完了する(図1(e)参照)。

【0021】

この弾性表面波素子22は、図2に示したような弾性表面波装置24に適用される。つまり、弾性表面波素子22は、入出力電極26上に嵩上げ電極28が形成された後、弾性表面波素子22の動作に必要な電圧を印加するための金メッキ電極30が形成された実装基板32上にフリップチップ実装される。なお、対応する弾性表面波素子22の嵩上げ電極28と実装基板32の金メッキ電極30とは、金バンプ34を介して接続されている。符号36は、弾性表面波素子22を密封封止して保護するカバーであり、弾性表面波素子の側面を四方から囲むダム部36Aと弾性表面波素子の上面を覆うキャップ部36Bの2つの部材で構成されている。

10

【0022】

次に、LT基板10へのドーピング(不純物添加)と、レジスト膜12の露光に用いるi線との関係について、図3を参照しつつ説明する。ここで図3は、露光される光の波長に対する基板の反射率の変化を示したグラフであり、横軸は波長(nm)を、縦軸は反射率(%)を示している。なお、反射率の測定には、日立製作所のU-3400吸光度計装置(積分球付き)を用いた。

20

【0023】

図3のグラフにおいて、曲線C0はノンドーブルT基板を示しており、また、曲線C1、曲線C2及び曲線C3はそれぞれ、Feを0.21wt%、0.31wt%及び0.58wt%添加したLT基板を示している。なお、各基板の反射率はRa0.2nm程度に鏡面研磨した状態で測定した。

【0024】

このグラフから明らかなように、波長365nmのi線付近においては、FeがドーブルされたLT基板(曲線C1~C3)の反射率は、ノンドーブルLT基板(曲線C0)の反射率よりも低くなっている。より具体的には、ノンドーブルLT基板C0のi線反射率は36%程度であるが、FeがドーブルされたLT基板C1~C3のi線反射率は10%以下(約0.5%)となっている。

30

【0025】

このように、Feのドーブによってi線反射率が10%以下まで低減されたLT基板10を弾性表面波素子22の作製に用いた場合には、露光時に照射されるi線をほとんど反射しない。そのため、成膜に多大な手間と時間を要する反射防止膜を用いることなく、高い寸法精度を有する電極パターン20を作製することができる。すなわち、上述した弾性表面波素子の製造方法によれば、反射防止膜を用いる従来の製造方法に比べて、高い寸法精度を有する電極パターンを容易に作製することができる。

40

【0026】

また、基板表面に反射防止膜を成膜する従来の製造方法では、基板材料と反射防止膜材料との屈折率の相違により、基板表面においても露光時に照射される紫外線の反射がおこってしまう。つまり、基板と反射防止膜との界面において反射された光によって、意図しない部分への露光がおこなわれ、レジスト膜の寸法精度が低下することがあった。一方、上述した製造方法によれば、LT基板10が露光時に照射されるi線を吸収することによって基板裏面10bにおける反射が抑制される上、反射防止膜の省略によって基板表面10aにおける反射も抑制される。このような反射の抑制は、線幅が1μm以下の微細な電極パターンを作製する際に特に有効である。

【0027】

50

図3において、曲線C4はMnを0.32wt%添加したLT基板を示しており、曲線C5は基板表面に還元処理を施したノンドープLT基板を示している。これらの基板の反射率も、Ra0.2nm程度に鏡面研磨した状態で測定した。そして、曲線C4から明らかのように、MnのドーピングによってもLT基板のi線反射率を10%以下(約6%)まで低下させることができる。また、曲線C5から、基板表面に還元処理を施したLT基板であっても、i線反射率を10%以下(約9%)まで低下させることができることがわかる。

【0028】

なお、本実施形態に用いるLT基板は、i線反射率が5%以下であるLT基板がより好ましく、さらにはi線反射率が1%以下であるLT基板がより好ましい。基板のi線反射率を低減するために、適宜、FeやMn以外の材料をLT基板にドーピングしてもよい。

【0029】

また、i線反射率が10%以下のLT基板ではなく、g線反射率が10%以下のLT基板であっても、上述したLT基板10と同一又は同等の効果を得ることができる。さらに、その場合においても、g線反射率が5%以下であるLT基板がより好ましく、さらにはg線反射率が1%以下であるLT基板がより好ましい。

【0030】

ここで、i線反射率やg線反射率は、i線やg線と完全に一致する波長によって測定された反射率に限らず、i線やg線と実質的に同等の波長によって測定された反射率をも含むものとする。

【0031】

本発明は上記実施形態に限定されるものではなく、様々な変形が可能である。例えば、上記弾性表面波素子の製造方法に用いる圧電基板は、LT基板に限定されず、LN基板(ニオブ酸リチウム基板)であってもよい。また、電極膜は、Al電極膜に限らず、様々な電極材料に適宜変更することができる。さらに、電極膜は、単層構造に限らず、下層にバッファ層として機能する層(例えば、TiN層等)を含む多層構造であってもよい。また、レジスト膜の露光に用いる紫外線は、i線やg線に限らず、例えば、KrF光源やArF光源等を利用した光を用いることも可能である。

【図面の簡単な説明】

【0032】

【図1】本実施形態に係る弾性表面波素子を作製する手順を示した図である。

【図2】図1の弾性表面波素子が適用される弾性表面波装置の一例を示した概略構成図である。

【図3】露光される光の波長に対する基板の反射率の変化を示したグラフである。

【符号の説明】

【0033】

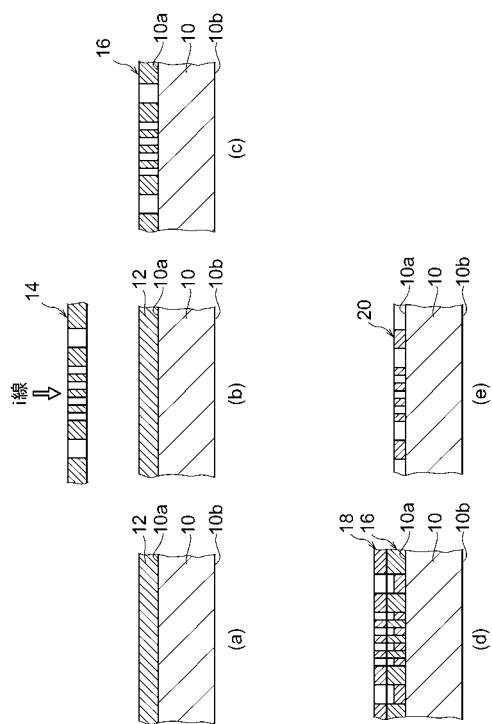
10...LT基板、12...レジスト膜、14...フォトリソマスク、16...レジストパターン、18...Al電極膜、20...電極パターン、22...弾性表面波素子、24...弾性表面波装置。

10

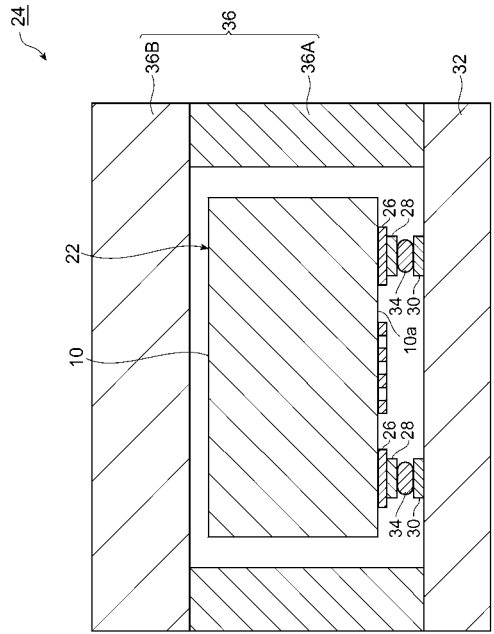
20

30

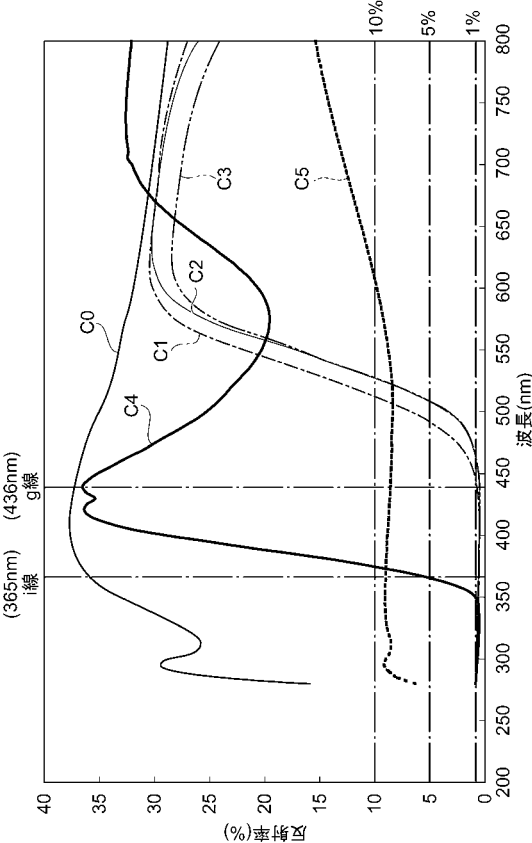
【 図 1 】



【 図 2 】



【 図 3 】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
H 0 1 L 41/22	H 0 1 L 41/08	U