

(12) 发明专利

(10) 授权公告号 CN 101553903 B

(45) 授权公告日 2012. 08. 29

(21) 申请号 200780037549. 6

(22) 申请日 2007. 10. 15

(30) 优先权数据

60/829, 772 2006. 10. 17 US

(85) PCT申请进入国家阶段日

2009. 04. 08

(86) PCT申请的申请数据

PCT/US2007/081380 2007. 10. 15

(87) PCT申请的公布数据

W02008/048925 EN 2008. 04. 24

(73) 专利权人 丘费尔资产股份有限公司

地址 美国特拉华州

(72) 发明人 约翰·特雷扎

(74) 专利代理机构 北京东方亿思知识产权代理

有限责任公司 11258

代理人 宋鹤 南霆

(51) Int. Cl.

H01L 21/30 (2006. 01)

H01L 33/00 (2006. 01)

(56) 对比文件

US 6498387 B1, 2002. 12. 24,

US 6013551 A, 2000. 01. 11,

US 6790775 B2, 2004. 09. 14,

US 2004054980 A1, 2004. 03. 18,

US 5075253 A, 1991. 12. 24,

审查员 王磊

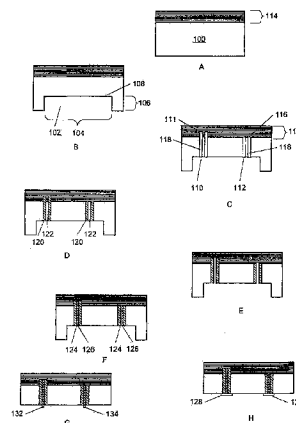
权利要求书 1 页 说明书 5 页 附图 6 页

(54) 发明名称

晶片通孔形成方法

(57) 摘要

在完全处理的晶片中的导电通孔形成的方法包括:在所述完全处理的晶片的后侧上限定至少一个沟道区域,在所述沟道区域之内形成至少一个沟道到总深度,其将允许在所述沟道之内形成的通孔遍及它的整体长度被引晶,在进入所述完全处理的晶片之内的沟道之内形成所述通孔到预定深度,沉积籽晶层遍及所述通孔的整体长度,以及电镀所述籽晶层以用导电金属填充所述通孔。



1. 一种在完全处理的晶片中形成导电通孔的方法,其特征在于,所述方法包括:  
在所述完全处理的晶片的后侧中形成第一沟道到第一深度;  
向所述第一沟道的端面内,形成第二沟道;  
形成第一通孔到第二深度,所述第一通孔从所述第二沟道的所述端面延伸到所述完全处理的晶片的所述后侧内;  
遍及所述第一通孔的整个长度,形成籽晶层;以及  
电镀所述籽晶层以用导电金属填充所述第一通孔。
2. 如权利要求1所述的方法,其特征在于,形成第一沟道或形成第二沟道中的至少一种包括使用湿刻蚀或干刻蚀处理来刻蚀所述完全处理的晶片的所述后侧。
3. 如权利要求1所述的方法,其特征在于,进一步包括形成多个沟道至所述完全处理的晶片的所述后侧内,其中,所述多个沟道限定一个沟道区域,并且所述沟道区域小于所述完全处理的晶片的所述后侧的全部区域的75%。
4. 如权利要求3所述的方法,其特征在于,所述沟道区域小于所述完全处理的晶片的所述后侧的全部区域的50%。
5. 如权利要求1所述的方法,其特征在于,所述形成第二沟道包括形成分级的沟道。
6. 如权利要求1所述的方法,其特征在于,进一步地包括在所述第二沟道之内形成第二通孔。
7. 如权利要求6所述的方法,其特征在于,所述形成第二通孔包括从所述第二沟道的所述端面到所述完全处理的晶片的所述后侧内形成所述第二通孔到第三深度,所述第三深度小于所述第二深度。
8. 如权利要求1所述的方法,其特征在于,所述完全处理的晶片包括多个芯片,所述方法进一步包括对超过所述多个所述芯片中的一个或多个芯片的外边界的沟道区域限定周边。
9. 如权利要求1所述的方法,其特征在于,进一步地包括使所述完全处理的晶片的所述后侧变薄,以提供在所述通孔中到所述导电金属的通道。
10. 如权利要求1所述的方法,其特征在于,所述完全处理的晶片包括多个芯片,所述方法进一步包括对至少部分地在所述多个芯片中的一个芯片的外边界之内的沟道区域限定周边。
11. 如权利要求1所述的方法,其特征在于,所述完全处理的晶片包括多个芯片,所述方法进一步包括限定与所述多个芯片中的一个芯片对准的沟道区域,其中,所述沟道区域具有稍微大于所述多个芯片中的一个芯片的尺寸。
12. 如权利要求1所述的方法,其特征在于,进一步地包括从所述完全处理的晶片锯成或切割成芯片。
13. 如权利要求1所述的方法,其特征在于,所述第一沟道具有限定第一沟道区域的周边的边界,并且在所述第一沟道区域之内形成所述第二沟道。
14. 如权利要求13所述的方法,其特征在于,所述形成第一通孔包括在所述第二沟道的周边的边界之内形成所述第一通孔。

## 晶片通孔形成方法

### 相关申请的交叉引用

[0001] 这个申请在 35USC 119(e) (1) 下, 要求美国临时专利申请序列号 60/829, 772 的优先权的利益, 通过引用将其全部结合在这里。

### [0002] 背景技术

[0003] 当用半导体晶片工作时, 希望操作厚的晶片以确保它们在处理的时候不破裂。然而, 通孔越深, 越难以使用当前可用的沉积技术和设备使得籽晶层进入通孔之内, 特别是如果成本是需要考虑的事项。典型地, 将籽晶层施加到窄的通孔中 150um 以上的深度通常是困难的和成本效率低的。因而, 如果将使用电镀的方法来充填狭窄宽度的通孔, 而没有首先使它们变薄, 就难以在维持大部分市场上可买到的晶片通用的典型地大约 500 到 750um (或者更厚的) 厚度的同时, 在晶片上使用前面提到的专利申请的通孔。然而, 使这样的晶片变薄到适当的厚度可能使晶片柔韧, 但是, 因为它们是脆弱的, 所以很有可能在操作的时候破裂。虽然这对于成本最低的预处理的晶片可能是可接受的风险, 但它对于完全处理的晶片 (也就是说, 已经经受了至少它的前端处理、并且在很多情况下也经受了它的后端处理的晶片) 是不可接受的, 因为成本被显著地增高。

### [0004] 发明内容

[0005] 我们已经设计了用来允许以上提及的通孔被使用在完全处理的晶片上、而不必使晶片变薄降至易碎的厚度的方式来克服以上问题的方法。此外, 我们的方法不需要为这样做而使用极端高精度或者高成本的技术。

[0006] 在我们的方法中, 仅仅晶片的所选择部分的厚度将被减少。用这样的方式, 在减少的区域之内, 厚度是这样的以使以上提及的通孔方法能被使用并且适当的籽晶层可以被沉积。此外, 因为仅仅所述区域的部分被减少, 所以晶片的总的结构刚度可以被保持到允许必要的操作所必需的程度。更进一步, 其中厚度将被减少的区域可以被限制在其中通孔将被定位的区域, 并且如果希望, 可以使用粗糙的刻蚀技术以大式样被刻蚀, 因为边界不是重要的。事实上, 有时候, 柱通孔形成变薄将整体地移除边界。

[0007] 用于在完全处理的晶片中的导电通孔形成的方法的一个实施包含在所述完全处理的晶片的后侧上限定至少一个沟道区域, 在所述沟道区域之内形成至少一个沟道到总深度, 其将允许在所述沟道之内形成的通孔遍及其整个长度被引晶, 在进入到所述完全处理的晶片内的沟道之内形成所述通孔到预定深度, 遍及所述通孔的所述整个长度, 沉积籽晶层, 以及电镀所述籽晶层以用导电金属填充所述通孔。

[0008] 在这里描述的优点和特征是从代表实施例中可以得到的许多的优点和特征的几个并且仅仅为帮助理解本发明而被给出。应该理解, 它们不将被认为是对本发明的限制或者对等价物的限制。例如, 这些优点的一些是相互矛盾的, 因为它们不可同时地存在于单个实施例。类似地, 一些优点适用于本发明的一个方面, 并且不适用于其它的。另外的特征和优点将在以下描述和图中变得显而易见。

### 附图说明

- [0009] 图 1A 到 1H 以简化形式图解“沟道”技术的一个实例方法；
- [0010] 图 2 以简化形式图解使用这里描述的一个实例方法的晶片；
- [0011] 图 3A 到 3L 图解包含两个或更多“层叠的”沟道的前述方法的变化例；以及
- [0012] 图 4 是使用在这里描述的一个方法生成的一部分晶片的照片。

### 具体实施方式

[0013] 美国专利申请, 序列号 11/329, 481, 11/329, 506, 11/329, 539, 11/329, 540, 11/329, 556, 11/329, 557, 11/329, 558, 11/329, 574, 11/329, 575, 11/329, 576, 11/329, 873, 11/329, 874, 11/329, 875, 11/329, 883, 11/329, 885, 11/329, 886, 11/329, 887, 11/329, 952, 11/329, 953, 11/329, 955, 11/330, 011 以及 11/422, 551, 描述用于在半导体晶片形成小的、深的通孔的各种的技术。那些申请的内容通过引用被结合在这里, 如同在这里被完全地阐述一样。

[0014] 在那些申请中描述的我们的技术允许先前不可实现的通孔密度和安置, 并且可以在芯片、模具或者晶片标度上被实行。有时候, 希望在已经让它的器件形成、并且已经让它的后端处理(即内部器件的形成, 使金属化层互相连接)完成的晶片上, 或者在还没有被预先变薄的晶片上实行该技术。典型的半导体晶片的厚度典型为大约 500um 到 750um 或者更厚。

[0015] 然而, 如上所述, 以那个厚度的晶片, 极难创建可以向下延伸到器件触点或者一个或多个后端金属化层、并且可以被引晶以致它们可以被金属化的很多小的密集包装的通孔。如果将使用晶片标度方法, 则在以上引用的专利申请中描述的方法通常通过在通孔形成之前预变薄晶片来避免所述问题。然而, 如上所述, 使全部晶片变薄超过某个量会导致它变得过于脆弱, 以致不能使用常规晶片处理方法被处理。

[0016] 我们的方法是“沟道”技术, 其包含首先刻蚀完全地形成的晶片的后侧的区域, 以允许晶片在需要的那些区域中是薄的, 以便用于深的通孔形成, 同时允许适当的籽晶沉积, 而晶片的大部分被维持在全部的厚度, 或者在仍然将晶片维持在将允许它以常规方式被进一步地处理的厚度和总的刚性的某个预变薄的厚度。

[0017] 取决于特定的实施, 变薄的区域可以: i) 覆盖等于或者超过如同一旦被切割就将存在的单独芯片的区域的区域; ii) 覆盖其中将形成通孔组的较小的区域; 或者 iii) 覆盖仅仅其中将形成单独通孔的那些单独区域。

[0018] 为了连贯性, 这样减少的区域在这里将被称为“沟道”, 条件是术语不是想要包括任何特定的形状, 高宽比(即深度对宽度)关系或者其它的几何的结构。

[0019] 此外, 可以生成这些沟道, 以致它们可以辅助将在下面更详细地描述的某个随后进行的步骤。

[0020] 不管使用以上三个方法的哪一个, 相对的作为晶片的总的区域的一部分的沟道的总区域应该典型地低于 75%, 并且典型地是 50% 以下, 从而确保晶片的结构的整体性并且维持以传统的方式被处理的能力。

[0021] 有利地, 沟道形成可以以用于形成通孔的相同的刻蚀处理来做。替换地, 可以使用类似湿刻蚀处理的低精度的处理形成沟道。

[0022] 更进一步, 取决于通孔直径和深度, 沟道深度可以是更大的或者更少的。值得注

意地,需要的沟道深度是将允许被形成入沟道之内的晶片被引晶到其完全深度的一个。例如,具有 750um 的总厚度的晶片,如果将生成 50um 直径的通孔,则将仅仅需要将使晶片在需要的区域中为 400um 厚的沟道,或者如果将制做 10um 直径的通孔,则将仅仅需要使晶片为 150um 厚的沟道。如上所述,虽然沟道之内的晶片越薄,必须被留下的晶片的剩余区域就越大,但是更深的沟道(也就是说更薄的晶片部位)也可以被容纳。

[0023] 有时候,那些典型地具有最窄的直径的通孔,多步骤的方法能被使用,其中两个或更多“层叠的沟道”被使用,以使晶片降至必须减少的厚度,并同时维持总的结构的整体性。

[0024] 最后,虽然关于通孔说明性地描述了方法,例如以上提及的,共同地转让的专利申请中描述的,但相同的方法可以被用于具有相似的问题的其它的通孔形成技术。

[0025] 现在转到图,图 1A 到 1G 以简化形式说明“沟道”技术的一个实例方法。

[0026] 图 1A 以简化形式说明半导体晶片 100 的一部分。如所示,该半导体是完整的厚度,并且准备好切割,前端和后端处理两者都是完全的。然而,为了这个实例,我们假定该晶片也将被处理以从后侧下方到作为后端处理的一部分放置的金属化层的一个层的某个部分,添加通孔。

[0027] 该处理如下继续下去。

[0028] 首先,如图 1B 中所示,沟道 102 被形成遍及将是深的充填金属的通孔的区域,但是该晶片太厚,以致不能允许通孔刻蚀向下至需要的深度、籽晶沉积二者之一或者两者。例如,使用惯用的干刻蚀或者湿刻蚀方法,限定并形成沟道区域 104 向下至深度 106,其足够限定自将被连接到的金属化点 110 起的充足距离的新的外表面 108,并且足够满足对于通孔形成和籽晶沉积向下至那个金属化点 110 必要的标准。

[0029] 注意沟道 102 的表面形状仅仅由限定它的能力限制。因而,取决于该特定的应用,从简单的四边形的或者圆形的形状到高度复杂的几何形状的任何形状可以被使用。

[0030] 其次,以希望的方式形成通孔。如图 1C 到图 1G 所示,为了说明,使用例如在以上引用的专利申请中描述的环形的通孔方法。

[0031] 为了说明和简化,显示沟道 102 之内的两个通孔 110,112。为了理解,在左边的通孔 110 将延伸到金属化层中的中间点 110,然而在右边的通孔 112 将仅仅延伸到第一金属化层 116。然而,应该被理解的是,因为通孔 110,112 的深度不同,所以它们将不会同时被形成,而是,如果它们具有相同的直径,则共同深度的通孔将被同时生成。另外,应该被理解的是,环形的通孔 110,112 无论如何不是按标度显示,并且事实上所有的比例是被整体夸大和脱离标度。

[0032] 返回到图,如图 1C 所示,形成环形环状的通孔沟道 118。如图 1D 所示,通孔沟道 118 充满了绝缘体 120。如图 1E 所示,绝缘体 120 之内的半导体材料 122 的内部的岛状物被移除。如图 1F 所示,在这个实例中,使用电镀处理沉积籽晶层 124,并且用金属 126 充填通孔。其后,进行任何另外希望的步骤处理,例如器件衬垫的形成或者其它与理解该处理无关的行为。

[0033] 最后,如图 1G 和 1H 所示,取决于使用的沟道的程度(也就是说它是否是超过芯片的边界的单个沟道),该晶片将被简单地被锯开或者切割(对于前者情况),或者它现在可以被变薄以提供到由金属充填的通孔形成的接触 128,130 的通道,然后被切割或者锯开。但不论是哪种情况,取决于变薄的方法,在一些实施变化例中,新形成的通孔可以用作接线

柱 132, 134, 在其它的实施变化例中, 通孔可以具有附着于它们的接触垫片 128, 130。

[0034] 注意, 虽然该方法是对于一对通孔说明的, 但该方法同样用于单个通孔或者多个通孔 (从两个到字面上百个或以上), 唯一的差别是将被使用的沟道的尺寸或者形状。

[0035] 图 2 以简化形式说明使用这里, 即从沟道侧 (图 2A)、和以在 A-A 取的横断面 (图 2B) 两者描述的一个实例方法的晶片 200。用这个方法, 沟道 202 被依尺寸制造并且定形, 以致与形成在晶片 200 上的单独芯片 204 对准, 并且稍微大于芯片 204。

[0036] 图 3A 到 3L 说明前面提到的方法的变化例, 包含两个或更多“层叠”的沟道以容纳, 例如在厚的晶片中极窄的通孔或者特殊的触点的形成要求。

[0037] 如同用以上方法, 这个方法以全部形成的晶片 300 开始, 其简化的部分在图 3A 中被显示。

[0038] 如图 3B 所示, 例如再次使用, 湿或者干刻蚀方法, 沟道 302 被形成在晶片 300 的后侧 304 中向下至指定深度 306。

[0039] 其次, 如图 3C 所示, 一对较小的沟道 308, 310 以与第一沟道 302 被形成的同样的方式, 被形成在第一沟道 302 的底表面 312 中。为避免混淆, 注意, “同样的方式” 仅仅意味着第一沟道 302 的下表面 312 被视为开始表面 (即, 如同在第一沟道 302 被形成之前那样的晶片 300 的原表面 314)。并不暗示用来形成第一沟道的完全相同的方法必须被使用——可以使用相同的或者不同的方法。

[0040] 在第二深度沟道 308, 310 形成之后, 第二沟道 308, 310 的底表面 316 和希望的连接点 318, 320 之间的距离将在必要的范围内以允许具有想要的通孔尺寸的籽晶沉积。

[0041] 现在, 实际的通孔形成处理可以开始, 并且, 为了实例和简单性, 使用基本的环形的通孔方法 (记住, 如上, 尺寸不是按标度的)。因而, 如图 3D 所示, 生成环形的通孔 322, 324, 其从第二沟道 308, 310 的底 316 分别延伸到各个希望的连接点 318, 320, 这里又是金属化层中的各个的点。

[0042] 在这一点上, 应该注意, 即使两个不同的沟道 302, 308 被用以建立适当的深度, 但在晶片基础上, 晶片的很大部分的厚度保持在原表面 314 到连接点 318 的厚度  $N$ 。此外, 晶片 300 的甚至更大的部分保持在  $N-Z$  的厚度并且仅仅晶片的小部分是在  $N-(Y+Z)$  的厚度。更进一步, 使用这个多深度 (或者多个步骤的) 方法, 可得到选择深度  $Y$  和  $Z$  的灵活性, 而没有削弱晶片的很大危险性。

[0043] 图 3E 说明从沟道侧取的晶片 300 的部分的视图。因此, 图 3E 提供表面“a”, “b”, 和“c”和环形的沟道“d”的交替的视图。

[0044] 图 3F 显示在环形的通孔 322, 324 已经用绝缘体 326 填充之后的晶片 300。图 3G 显示环形的绝缘体 326 之内的半导体材料的岛状物 328 已经被移除向下至希望的金属化连接点 318, 320 之后的晶片 300。图 3H 显示空隙已经被引晶 322 并且填充金属 324 之后的晶片 300。

[0045] 在这一点上, 用这个方法, 两个新的选择变为可用的。用一个选择, 如图 3I 所示, 晶片 300 可以被切割, 并且芯片可以被变薄以暴露新形成的触点 326, 328, 或者晶片 300 可以在切割之前被变薄——例如, 在任一种情况下随后生成接触垫片 330, 332, 如果希望或者必要 (图 3J)。用另一个选择, 例如, 如果非常窄的通孔的所需的理由涉及如与整个通孔节距相对的, 将要连接到的点, 并且第二沟道被适当地定尺寸和间隔, 则晶片或者芯片 (如果

被切割)可以被简单地变薄向下到第二通孔(图 3K)。其后,在接触垫片形成处理之前,或者作为其一部分,第二通孔本身可以被填充导体 334,例如图 3L 所示。用这样的方式,可以维持较大的晶片或者芯片厚度。

[0046] 图 4 是使用以上的一个方法生成的晶片的一部分的照片。如可以看见的,在图 4 的方法中,在单个芯片的边界之内使用多个沟道,在这种情况下基于单独通孔。

[0047] 最后,值得注意,在一些变化例中,也可以为适合其它的目的形成沟道。例如,在不同的实施中,沟道可以被设计为辅助通道绝缘体变成环形的沟道,或者封闭金属,该金属将变为或者否则形成变更的轨迹。因而,取决于特定的实施和配置,在仅仅解决以上指出的通孔深度问题以外,沟道可以有利地适合多个用途。

[0048] 因而应该被理解的是,这个说明书(包括附图)仅代表一些说明性的实施例。为了便于读者,以上说明书已经集中了全部可能的实施例的代表性例子,教导本发明的原理的例子。本说明书没有试图无遗漏地列举全部可能的变化例。对于本发明的具体的部分,可能还未给出替换的实施例,或者进一步未描述的替换的实施例可能对于部分是适用的,这些不将被认为是对那些替换的实施例的放弃。一个普通的技术人员将理解那些未描述的实施例中许多包括本发明的同样的原理并且其它的是等效的。

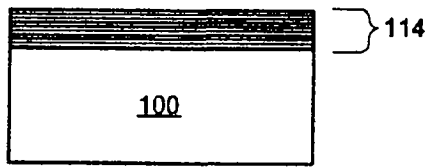


图 1A

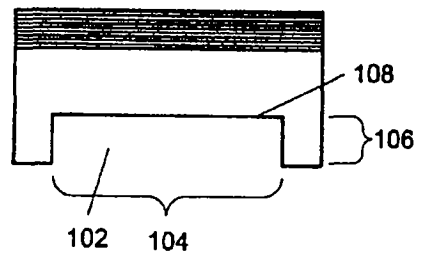


图 1B

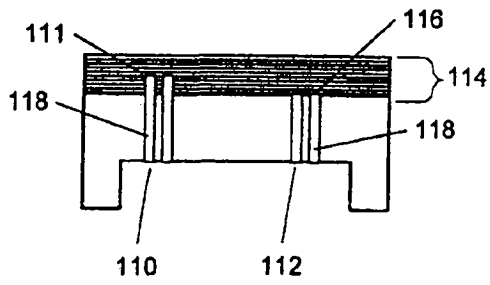


图 1C

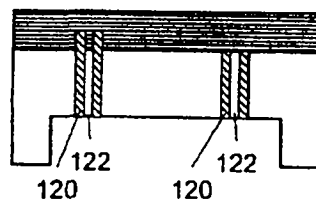


图 1D

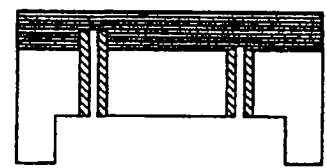


图 1E

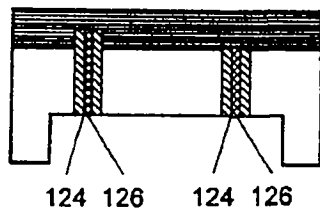


图 1F

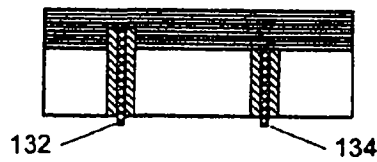


图 1G

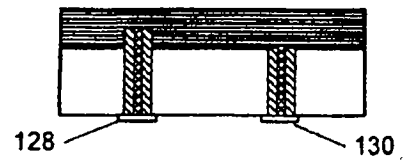


图 1H

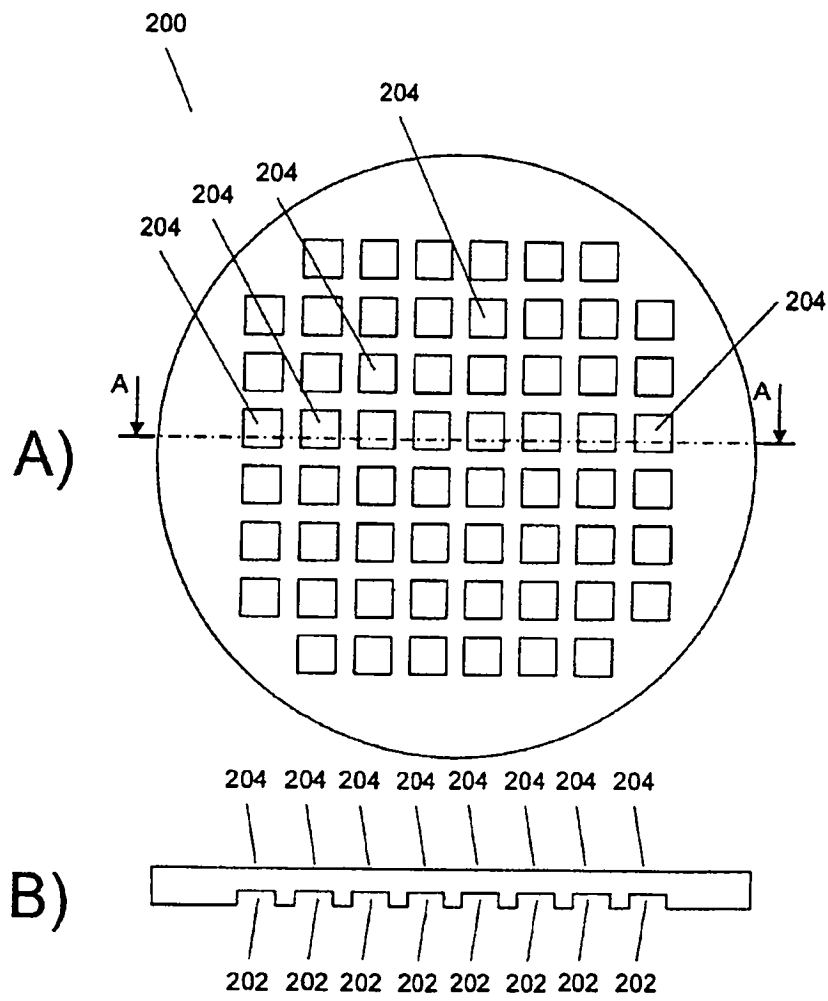


图 2

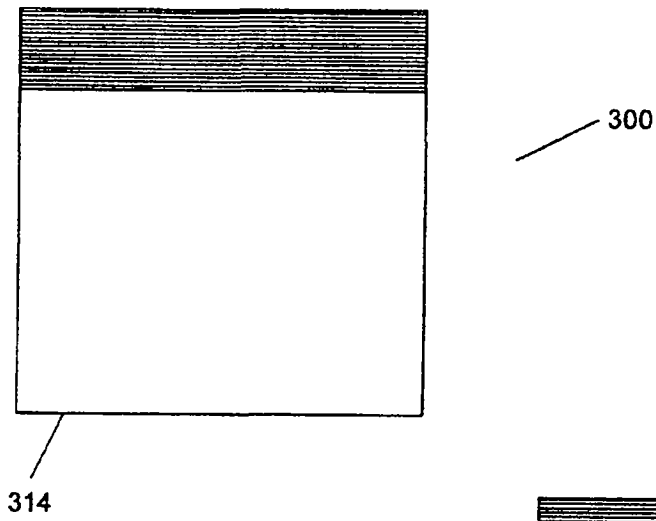


图 3A

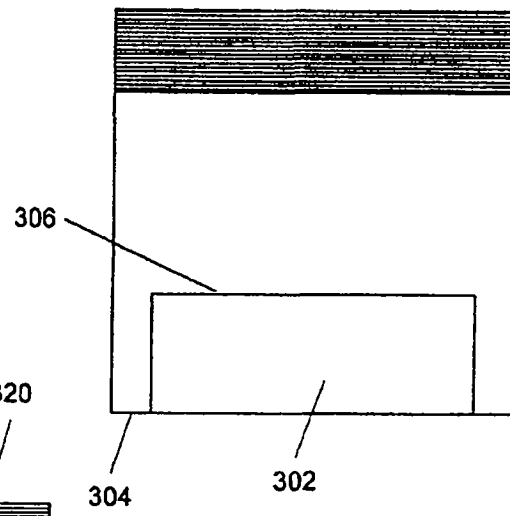


图 3B

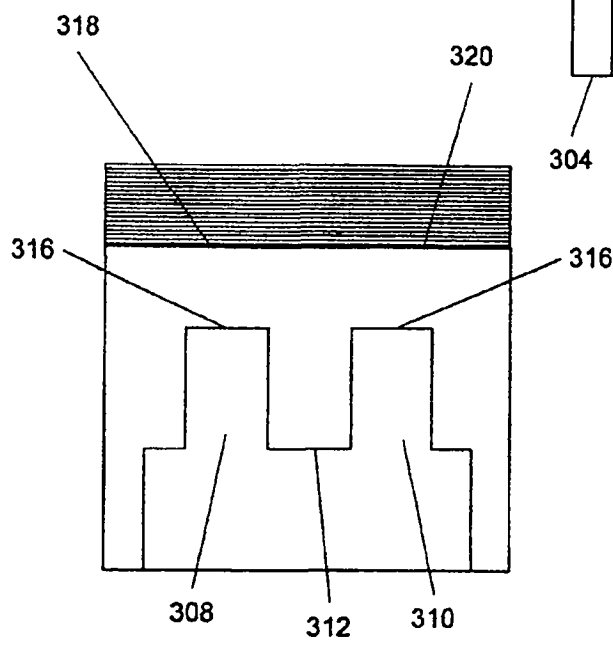


图 3C

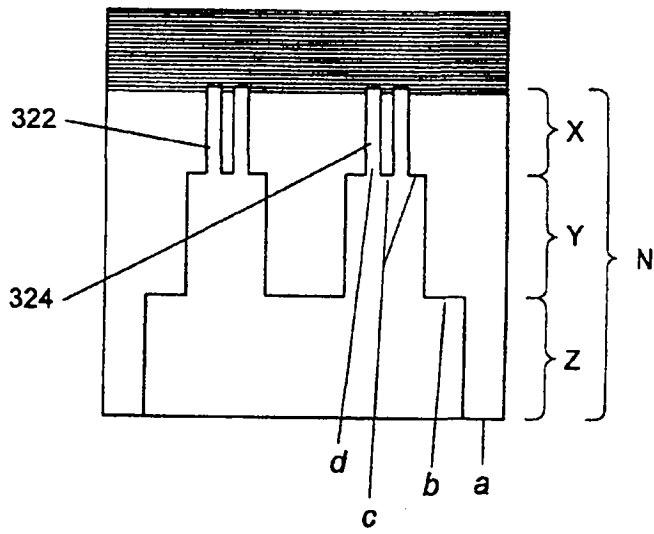


图 3D

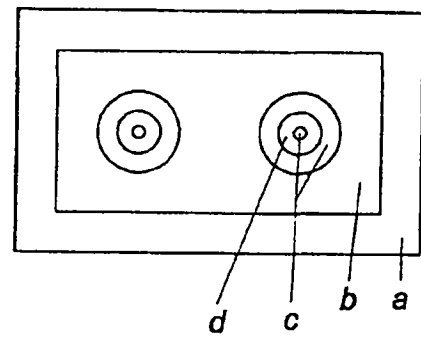


图 3E

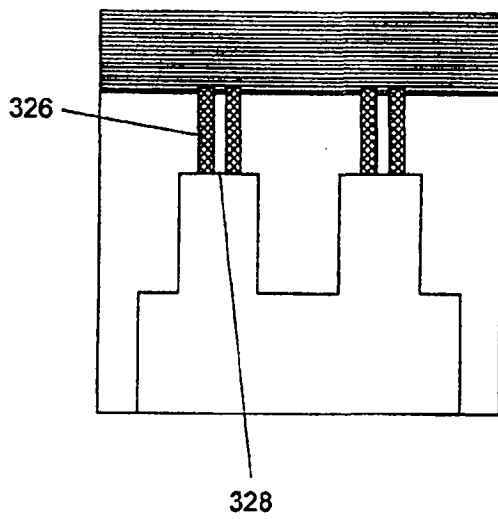


图 3F

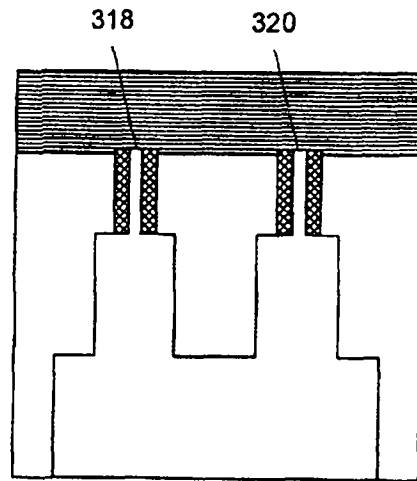


图 3G

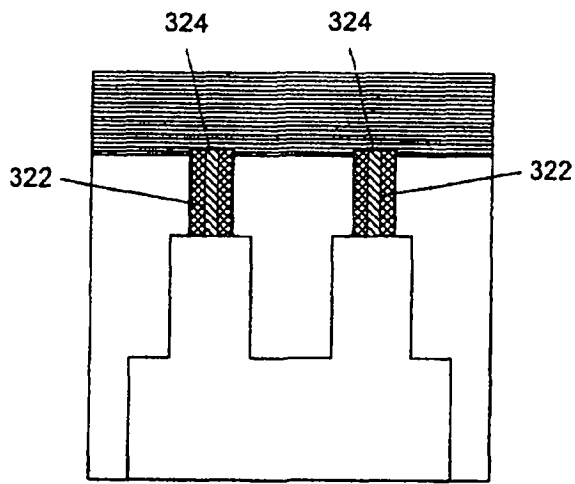


图 3H

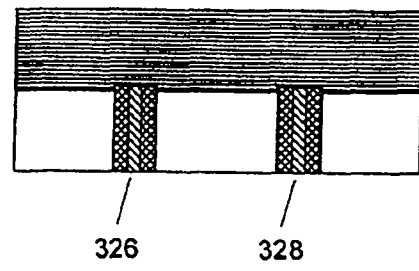


图 3I

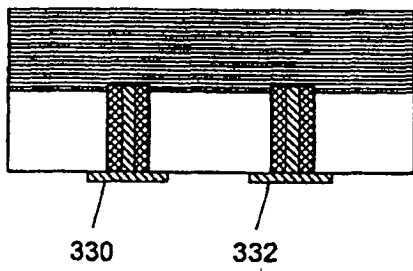


图 3J

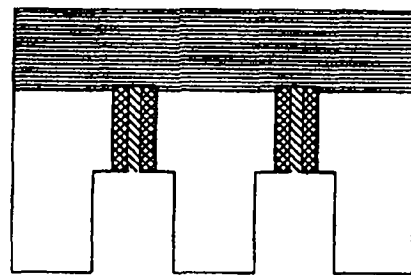


图 3K

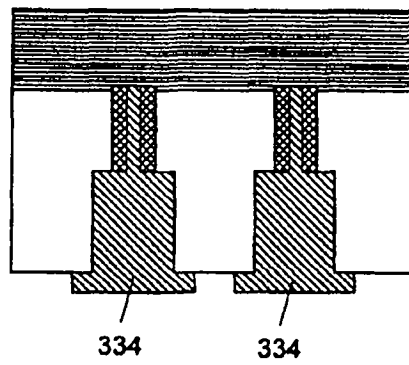


图 3L

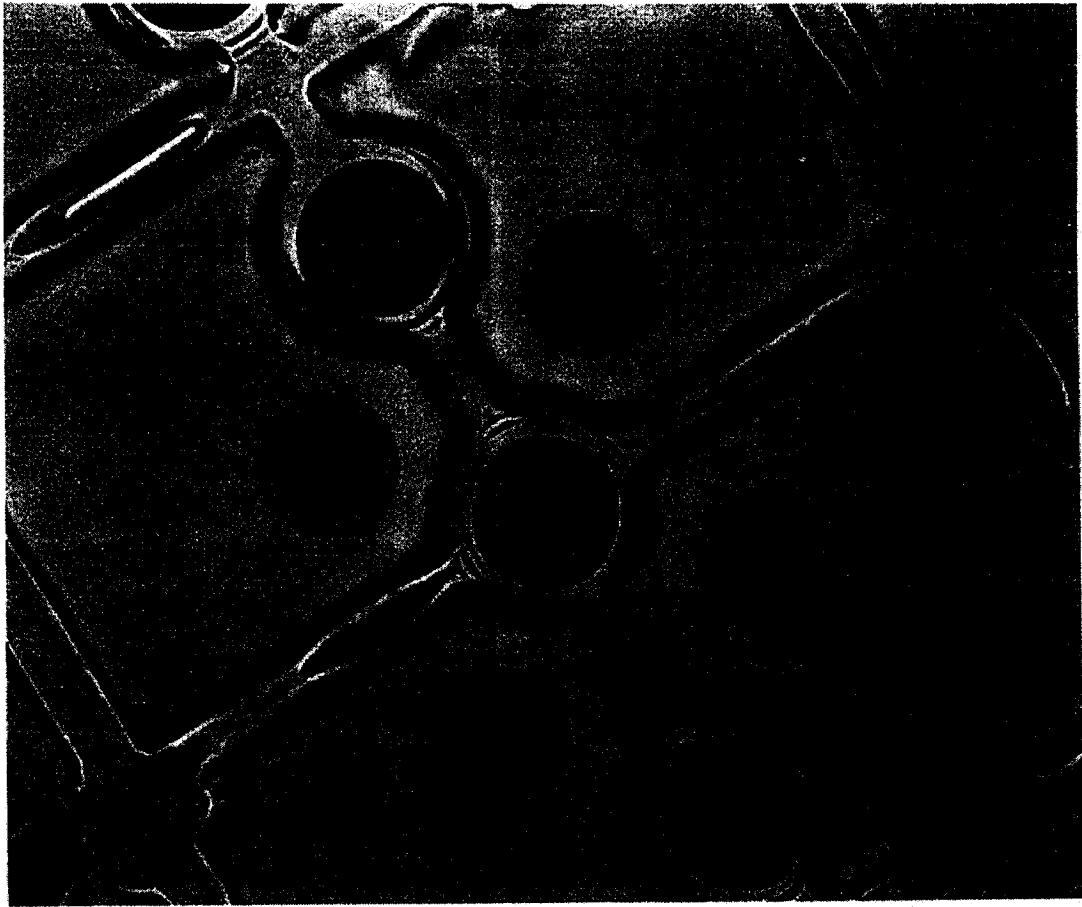


图 4