(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 101722737 B
(45)授权公告日 2014.03.05

(21)申请号 200910207610.8
(22)申请日 2009.10.16
(30)优先权数据
2008-268906 2008.10.17 JP
(73)专利权人 日本冲信息株式会社
地址 日本东京都
(72)发明人 南云章
(74)专利代理机构 中国专利代理(香港)有限公司 72001
代理人 朱海煜 李家麟
(51)Int.Cl.
B41J 2/45(2006.01)
G03G 15/00(2006.01)
H01L 27/15(2006.01)
(56)对比文件
US 6194960 B1,2001.02.27, 说明书第10栏第28-62行,附图7.
US 5355008 A,1994.10.11, 附图1.
US 6404013 B1,2002.06.11, 说明书第1栏第36行-第2栏第45行,附图1-2.
CN 101011888 A,2007.08.08, 全文.
JP 2007-212912 A,2007.08.23, 全文.
US 4975599 A,1990.12.04, 全文.
US 6713823 B1,2004.03.30, 全文.
US 5144388 A,1992.09.01, 全文.
US 6274896 B1,2001.08.14, 说明书第3栏第30行-第5栏第10行,第8栏第34行-第9栏第13行,附图1-4.
审查员 金华

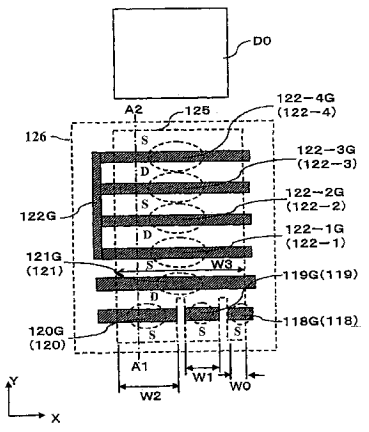
权利要求书2页 说明书18页 附图20页

(54)发明名称

驱动器电路、光学印刷头和图像形成装置

(57)摘要

在光学印刷头中的驱动器电路使用驱动晶体管以驱动一排发光元件。该驱动晶体管的栅电极至少部分地取向为使得驱动电流在栅电极下面的沟道中在不同于该排发光元件的方向的方向上流动。这个取向减小驱动电流的温度依赖性,使得光学印刷头可以在低环境温度产生与在室温相同的高图像质量。



CN 101722737 B

1. 一种驱动器电路，其具有多个驱动晶体管以用于向多个被驱动元件供应驱动电流，这些被驱动元件设置在取向为与包括驱动晶体管的芯片的长边平行的第一方向的一排中，其中

所述驱动晶体管之一包括多个第一金属氧化物半导体晶体管；

所述第一金属氧化物半导体晶体管中的每一个具有多个栅电极，所述栅电极具有相应的第一部分；

所述第一部分中的每一个在所述第一方向上延伸并在所述第一方向上连接在一端处，使得所述第一金属氧化物半导体晶体管的沟道设置在基本上与所述第一方向正交的第二方向上；以及

所述驱动电流在所述栅电极的第一部分下面在第二方向上流过所述沟道。

2. 如权利要求 1 所述的驱动器电路，其中所述驱动晶体管具有按在所述第二方向上所见位于所述栅电极的所述第一部分的相对侧上的相应的源极区域和漏极区域。

3. 如权利要求 1 所述的驱动器电路，其中所述驱动电流在所述驱动晶体管的栅电极下面仅在所述第二方向上流动。

4. 如权利要求 1 所述的驱动器电路，其中

所述驱动晶体管具有主驱动晶体管和多个辅助驱动晶体管，所述主驱动晶体管与所述辅助驱动晶体管并行连接；以及

所述主驱动晶体管由所述第一金属氧化物半导体晶体管中的一些和具有栅电极的第二金属氧化物半导体晶体管形成，该栅电极具有第二部分，所述第二部分被形成在与所述第一部分相同的半导体衬底中并在第二方向上延伸。

5. 如权利要求 4 所述的驱动器电路，其中

所述第一金属氧化物半导体晶体管和辅助驱动晶体管的每个沟道被形成在所述第二方向上；以及

所述驱动电流是所述主驱动晶体管和所述辅助驱动晶体管的漏极电流的总和并沿所述第二方向流动。

6. 如权利要求 5 所述的驱动器电路，其中每个所述栅电极还包括至少一个第三部分，所述至少一个第三部分在由单元式 L 形结构在两边上界定的矩形区域中设置成平行于所述第一部分。

7. 如权利要求 4 所述的驱动器电路，其中每个所述栅电极的所述第一和第二部分形成单元式 U 形结构。

8. 如权利要求 7 所述的驱动器电路，其中每个所述栅电极还包括至少一个第三部分，所述至少一个第三部分在由所述单元式 U 形结构在三边上界定的矩形区域中设置成平行于所述第一部分。

9. 如权利要求 4 所述的驱动器电路，其中每个所述栅电极的所述第一和第二部分形成界定封闭区域的单元式结构。

10. 如权利要求 4 所述的驱动器电路，其中每个所述栅电极的所述第一和第二部分形成界定多个封闭区域的单元式结构。

11. 如权利要求 10 所述的驱动器电路，其中每个所述栅电极的所述第一和第二部分形成正交网格。

12. 如权利要求 4 所述的驱动器电路，其中所述驱动晶体管包括主驱动晶体管和辅助驱动晶体管，所述主驱动晶体管的栅电极其中具有所述第一和所述第二部分，所述辅助驱动晶体管的栅电极其中仅有所述第一部分。

13. 如权利要求 1 所述的驱动器电路，其中所述第二方向偏向成与所述第一方向成锐角。

14. 如权利要求 13 所述的驱动器电路，其中所述驱动电流在所述驱动晶体管的栅电极下面仅在所述第二方向上流动。

15. 一种光学印刷头，其包括 ：

如权利要求 1 所述的驱动器电路 ：

衬底，所述驱动器电路安装在其上 ；

发光元件阵列，其作用为被所述驱动器电路驱动的被驱动元件 ；以及

透镜阵列，用于聚焦从所述发光元件阵列发射的光。

16. 一种图像形成装置，其包括 ：

如权利要求 15 所述的光学印刷头 ；以及

感光构件，其用于接收由所述光学印刷头中的所述透镜阵列聚焦的光。

驱动器电路、光学印刷头和图像形成装置

技术领域

[0001] 本发明涉及用于驱动例如在印刷机中的点印刷 (dot printing) 元件的阵列或在显示装置中的点显示元件的阵列等的被驱动元件组的驱动器电路。本发明还涉及使用这个驱动电路的光学印刷头，并且涉及利用这个光学印刷头的图像形成装置。

背景技术

[0002] 一类具有光学印刷头的图像形成装置是电子照相印刷机 (electrophotographic printer)，其中光学印刷头包括发光二极管 (LED) 的线性阵列。这些 LED 被分别驱动以如在例如日本专利申请公布号 2008-44148 中说明的那样印刷点图像。

[0003] 驱动典型 LED 印刷头中的该些 LED 的驱动器电路是首尾相接地安装在细长的印刷电路板上的硅单块集成电路 (IC)，形成平行于 LED 阵列的一排。每个驱动器 IC 驱动连续一组的 LED。

[0004] 驱动器 IC 用热固性塑料粘合剂（在高温气氛中固化）固定到印刷电路板。固化过程在具有零应力的自然状态中发生（只要印刷电路板单元保持靠近固化温度），但是在回到室温环境时，印刷电路板的衬底材料比驱动器 IC 的硅收缩更大的量。因此，驱动器 IC 在它们的平行于 LED 阵列的纵向上经受压应力。

[0005] 压应力的量在每个驱动器 IC 内处处不同。应力上的差异产生从驱动器 IC 的不同部分输出的驱动电流之间的差异，从而引起在由不同的 LED 发射的光量上的不想要的差异。光发射上的变化由于在印刷输出中引起不均匀的密度而降低电子照相印刷机的印刷质量。特别的问题是在对应于驱动器 IC 的中央部分的位置在低的环境温度下出现的暗条纹的图案。

发明内容

[0006] 本发明的大致目的是减小在驱动电流中由应力引起的变化。

[0007] 更加具体的目的是减小在由驱动器电路（其驱动被驱动元件阵列）供应的驱动电流中的变化。

[0008] 还要更加具体的目的是减小在驱动电流中由于在低环境温度作用在驱动器电路上的机械应力引起的变化。

[0009] 本发明提供具有多个用于向多个被驱动元件供应驱动电流的驱动晶体管的驱动器电路。该些被驱动元件被设置在取向为第一方向的一排中。驱动晶体管具有相应的栅电极，其中栅电极相应的第一部分取向为使得驱动电流在栅电极的第一部分下面与第一方向不同的第二方向上传导。

[0010] 第二方向可基本上正交于第一方向，或可与第一方向成锐角。

[0011] 栅电极还可具有第二部分，驱动电流在其下面与第二方向不同的第三方向上传导。

[0012] 发明者已经发现，当温度诱导机械应力引起由驱动器电路输出的驱动电流中的变

化时，如果驱动晶体管的栅电极取向为使得驱动电流在栅电极的下方平行于被驱动元件的阵列的第一方向上流动，则最大的变化发生。使栅电极的部分取向为使得驱动电流在不同的方向上流动从而减小变化。

[0013] 如果使栅电极取向为使得驱动电流以与第一方向成适当的角度流动，则变化可以被基本上消除。

[0014] 提供具有第二部分的栅电极，电流在第二部分下面与第二方向不同的第三方向上流动也可以基本上消除变化。

附图说明

[0015] 在附图中：

[0016] 图 1 是体现本发明的串联彩色印刷机 (tandem color printer) 的简化截面图；

[0017] 图 2 是在图 1 中的 LED 印刷头中的一个 LED 印刷头的示意截面图；

[0018] 图 3 是在图 1 中的印刷机的印刷控制系统的框图；

[0019] 图 4 是在图 2 中的 LED 印刷头的部分框图；

[0020] 图 5 是在图 4 中的驱动器 IC 中的一个驱动器 IC 的平面图；

[0021] 图 6 是在图 5 中的驱动器 IC 的框图；

[0022] 图 7 是在图 6 中的驱动电路中的一个驱动电路的电路图；

[0023] 图 8A 是根据本发明的第一实施例的在图 7 中的驱动晶体管的示意平面图；

[0024] 图 8B 是在图 8A 中通过线 A1-A2 的驱动晶体管的截面图；

[0025] 图 9A 是在图 2 中的 LED 印刷头中的印刷线路板组件的平面图；

[0026] 图 9B 是在图 9A 中的 LED 印刷头的部分的放大平面图；

[0027] 图 9C 是图 9B 的简化侧视图；

[0028] 图 10A 是示出驱动器 IC 的取向的晶圆图；

[0029] 图 10B 是与在图 10A 中的驱动器 IC 相关的应力系数的表格；

[0030] 图 11A 示意地示出示范性常规 LED 印刷头的版图 (layout)；

[0031] 图 11B 是指出在 100℃的环境温度向常规 LED 印刷头中的点供应的驱动电流的值的图表；

[0032] 图 11C 是指出在 25℃的环境温度向常规 LED 印刷头中的点供应的驱动电流的值的图表；

[0033] 图 11D 是指出在 -20℃的环境温度下向常规 LED 印刷头中的点供应的驱动电流的值的图表；

[0034] 图 12A 示意地示出第一实施例中的 LED 印刷头的版图；

[0035] 图 12B 是指出在 100℃的环境温度向在图 12A 中 LED 印刷头中的点供应的驱动电流的值的图表；

[0036] 图 12C 是指出在 25℃的环境温度向在图 12A 中的 LED 印刷头中的点供应的驱动电流的值的图表；

[0037] 图 12D 是指出在 -20℃的环境温度向在图 12A 中的 LED 印刷头中的点供应的驱动电流的值的图表；

[0038] 图 13 是根据本发明的第二实施例的在图 7 中的驱动晶体管的示意平面图；

[0039] 图 14A 示意地示出在第二实施例中的 LED 印刷头的版图；

[0040] 图 14B 和 14C 是指出在 -20℃的环境温度由在图 14A 中的驱动器 IC 供应的驱动电流的部分值的图表；

[0041] 图 14D 是指出在 -20℃的环境温度由在图 14A 中的驱动器 IC 供应的驱动电流的总值的图表；

[0042] 图 15 是在第二实施例的变化形式中的驱动晶体管的示意平面图；

[0043] 图 16 是根据本发明的第三实施例的在图 7 中的驱动晶体管的示意平面图；

[0044] 图 17A 示意地示出在第三实施例中的 LED 印刷头的版图；

[0045] 图 17B 和 17C 是指出在 -20℃的环境温度由在图 17A 中的驱动器 IC 供应的驱动电流的部分值的图表；

[0046] 图 17D 是指出在 -20℃的环境温度由在图 17A 中的驱动器 IC 供应的驱动电流的总值的图表；

[0047] 图 18 是根据本发明的第四实施例的在图 7 中的驱动晶体管的示意平面图；

[0048] 图 19A 示意地示出在第四实施例中的 LED 印刷头的版图；

[0049] 图 19B、19C 和 19D 是指出以不同补偿量、在 -20℃的环境温度由在图 19A 中驱动器 IC 供应的驱动电流的值的图表。

具体实施方式

[0050] 本发明的实施例现在将参考附上的非限制性图来说明，其中相同的元件用相同的标号指示。

[0051] 第一实施例

[0052] 使用发光元件（例如 LED）的光学印刷头（例如 LED 印刷头）可以在图 1 中示出的串联彩色印刷机中使用。这个印刷机 1 包括处理单元 10-1 至 10-4，其印刷相应的单色的黑色 (K)、黄色 (Y)、品红色 (M) 和青色 (C) 图像。这些单元一个接一个放置在记录介质 20（一般为纸）的传送通道中。处理单元 10-1 至 10-4 具有相同的内部结构。品红色处理单元 10-3 的内部结构将作为例子说明。

[0053] 处理单元 10-3 包括在由箭头指示的方向上转动的感光鼓 (photosensitive drum)11。设置在感光鼓 11 周围的是用于通过供应电荷使感光鼓 11 的表面带电的充电器 (charger)12、用于通过选择性的照射带电的感光鼓 11 的表面而形成潜像的曝光单元 13、用于通过施加品红色色粉到感光鼓 11 的表面（在其上形成潜像）而形成色粉图像的显影单元 14 和用于在色粉图像从感光鼓 11 转印到印刷介质之后移除残留的色粉的清洁单元 15。在这些处理单元中使用的鼓和辊由马达和传动装置（没有示出）驱动。

[0054] 在接着的说明中，曝光单元 13 是 LED 印刷头。每个 LED 印刷头 13 包括用于印刷相应的点（也称为图像元素或像素）的 LED 线性阵列。

[0055] 印刷机 1 在它的底部具有用于收容一叠纸或其他记录介质 20 的纸盒 21。设置在纸盒 21 上方的是用于从纸盒 21 分开取出成张的记录介质 20 的进纸辊 (hopping roll)22。在记录介质 20 的传送方向上设置在进纸辊 22 的下游的是一对夹紧辊 (pinch roll)23、24，用于传送记录介质 20 通过夹紧辊 23 的传送辊 25 和用于传送记录介质 20 通过夹紧辊 24 的配准辊 (registraion roll)26。进纸辊 22、传送辊 25 和配准辊 26 由马达和传动装置（没

有示出）驱动。

[0056] 每个处理单元 10-1 至 10-4 还包括用半导电的橡胶或类似的材料制成的面向感光鼓的转印辊 27。对转印辊 27 施加的电压在感光鼓的表面和转印辊 27 之间产生电势差。这个势差将在感光鼓上形成的色粉图像转印到记录介质 20 上。

[0057] 包括加热辊和支承辊 (backup roll) 的加热组件 (fuser)28 通过压力和热而将色粉图像融合到记录介质 20 上。设置在加热组件 28 的下游的一对送纸辊 (dilivery roll)29 和 30 与一对夹紧辊 31 和 32 从加热组件 28 传送记录介质 20 到记录介质叠式收容器 (stacker)33。送纸辊也由马达和传动装置（没有示出）驱动。

[0058] 串联彩色印刷机 1 的操作将简略地说明。进纸辊 22 提取纸盒 21 中的一叠记录介质 20 的顶部的那张。记录介质 20 在传送辊 25 和夹紧辊 23 之间运送，其相对于配准辊 26 和夹紧辊 24 对齐，然后在配准辊 26 和夹紧辊 24 之间运送进入单色的黑色处理单元 10-1 中。当记录介质 20 在处理单元 10-1 的感光鼓和转印辊之间通过它的感光鼓的旋转而被传送时，单色的黑色色粉图像被转印到记录介质 20 的记录表面上。

[0059] 记录介质 20 然后经过其它的处理单元 10-2 至 10-4，其转印黄色、品红色和青色色粉图像到它的记录表面上。所有四个颜色的色粉图像通过加热组件 28 融合到记录介质 20 上以形成全色图像，并且记录介质 20 由送纸辊 29 和 30 和它们的夹紧辊 31 和 32 弹出到印刷机 1 外面的记录介质叠式收容器 33 上。

[0060] 参考图 2，在图 1 中的 LED 印刷头 13 包括基座 (base)13a。具有它的驱动器 IC 100 和 LED 阵列芯片 200 的印刷线路板 13b 安装在基座 13a 上。驱动器 IC 100 和 LED 阵列芯片 200 用热固性塑料固定到印刷线路板 13b，并且与焊线 (bonding wire)（没有示出）互连。包括起透镜作用的圆柱形光学元件的阵列的棒形透镜阵列 13c 被保持在保持器 (holder)13d 中且在 LED 阵列 200 上方。基座 13a、印刷线路板 13b 和保持器 13d 用一对夹紧构件 13e 和 13f 保持在一起。

[0061] 参考图 3，在图 1 中的串联彩色印刷机中的印刷控制电路包括具有微处理器、只读存储器 (ROM)、随机存取存储器 (RAM)、输入输出端口、定时器和其它众所周知的设备（没有示出）的印刷控制单元 40。当从主机控制器（没有示出）接收信号 SG1、SG2 等时，印刷控制单元 40 产生控制用于印刷点绘图数据 (dot-mapped data) 的一序列操作的信号。该数据在信号 SG2 中提供，其有时称为视频信号，因为它一维地供应点绘图数据。印刷控制单元 40 连接到在图 1 中的处理单元 10-1 至 10-4 中的 LED 印刷头 13。为了简单，在图 3 中仅示出一个 LED 印刷头 13。印刷控制单元 40 还连接到在加热组件 28 中的加热辊 28a、马达驱动器 41 和 43、取纸传感器 (pick-up sensor)45、出纸传感器 (exit sensor)46、纸传感器 47、尺寸传感器 48、温度传感器 49、高电压充电电源 50 和高电压转印电源 51。显影 / 转印处理马达 (PM)42 连接到马达驱动器 41，纸传送马达 (PM)44 连接到马达驱动器 43，显影单元 (D)14 连接到高电压充电电源 50，并且转印辊 (T)27 连接到高电压转印电源 51。

[0062] 上文说明的印刷控制电路执行下文说明的操作。

[0063] 当印刷控制单元 40 借助控制信号 SG1 从主机控制器接收印刷指令时，印刷序列开始。首先，检查温度 (Temp.) 传感器 49 以确定在加热组件 28 中的加热辊 28a 是否处于对于印刷必需的温度。如果不是，向加热辊 28a 馈送电流以升高加热组件 28 的温度到对于印刷必需的温度。接着，马达驱动器 41 驱动显影 / 转印处理马达 42，印刷控制单元 40 通过向

高电压充电电源 50 发送充电信号 (charge signal)SGC 而激活高电压充电电源 50，并且向显影单元 14 馈送电流。

[0064] 另外，检查纸传感器 47 以确认在图 1 中的盒子中存在记录介质 20，并且检查尺寸传感器 48 以确定记录介质 20 的尺寸。如果记录介质 20 是存在的，马达驱动器 43 根据记录介质的尺寸驱动纸传送马达 (PM)44，其首先在一个方向传送记录介质 20 到由取纸传感器 45 感测的起始位置，然后在相反方向上传送记录介质 20 进入印刷机械装置中。

[0065] 当记录介质 20 在用于印刷的位置时，印刷控制单元 40 向主机控制器发送定时信号 SG3（包括主扫描同步信号和次扫描同步信号）。主机控制器通过发送视频信号 SG2 中的一个页面的点数据来响应。印刷控制单元 40 与时钟信号 (HD-CLK) 同步而向每个 LED 印刷头 13 发送对应的点数据 (HD-DATA3 至 HD-DATA0)。

[0066] 在接收到视频信号 SG2 中的一行点的数据并且向每个 LED 印刷头 13 发送该数据之后，印刷控制单元 40 向每个 LED 印刷头 13 发送锁存信号 (HD-LOAD)，使每个 LED 印刷头 13 存储该印刷数据 (HD-DATA)。然后可以印刷存储在每个 LED 印刷头 13 中的印刷数据 (HD-DATA3 至 HD-DATA0) 且同时该印刷控制单元 40 正从更高阶的控制器接收视频信号 SG2 中的下一个印刷数据。

[0067] 时钟信号 (HD-CLK)、同步信号 (HD-SYNC-N) 和选通信号 (HD-STB-N) 从印刷控制单元 40 发送到每个 LED 印刷头 13。印刷数据 (HD-DATA3 至 HD-DATA0) 与时钟信号 (HD-SYNC-N) 同步地发送到 LED 印刷头 13。

[0068] 一次传输并且接收视频信号 SG2 的一个印刷行。对于每个行，每个 LED 印刷头 13 在带负电荷的感光鼓 11 上形成具有相对高的电势的点的潜像。在显影单元 (D)14，带负电荷的色粉被电吸引到这些点，从而形成色粉图像。

[0069] 色粉图像然后传送到转印辊 (T)27。印刷控制单元 40 通过向高电压转印电源 51 发送转印信号 SG4 来激活高电压转印电源 51，并且色粉图像被转印到记录介质 20（当它通过感光鼓 11 和转印辊 27 之间时）。承载转印的色粉图像的记录介质 20 被传送到包括加热辊 28a 的加热组件 28，在这里色粉图像通过由加热组件 28 产生的热而融合到记录介质 20 上。最终，承载融合的色粉图像的记录介质 20 被传送出印刷机械装置，经过出纸传感器 46 并且从印刷机弹出。

[0070] 印刷控制单元 40 根据由取纸传感器 45 和尺寸传感器 48 探测的信息来控制高电压转印电源 51，使得仅当记录介质 20 经过加热组件 28 时对加热组件 28 施加电压。当记录介质 20 经过出纸传感器 46 时，印刷控制单元 40 停止从高电压充电电源 50 对显影单元 14 的电压的供应，并且通过控制驱动显影 / 转印处理马达 42 的马达驱动器 41 来暂停感光鼓和各种不同的辊的旋转。重复上文的操作以印刷一系列页面。

[0071] 参考图 4，在图 3 中的处理单元 10-1 至 10-4 的每个中的 LED 印刷头 13 能够在 A4 纸（例如具有每英寸 600 个点的分辨率）上印刷。这要求 4,992 个 LED 201、202、... 的线性阵列以印刷 4,992 个点的行。这些 LED 设置在二十六个 LED 阵列芯片 200-1、200-2、... 中，每个 LED 阵列芯片包括 192 个 LED 201、202、...。奇数号 LED 201、... 的阴极被互相连接，偶数号 LED 202、... 的阴极被互相连接，并且互相相邻对的 LED 201、202、... 的阳极被互相连接，使奇数号 LED201、... 和偶数号 LED 202、... 能够被交替地驱动。

[0072] 二十六个 LED 阵列芯片 200-1、200-2、... 中的每个由二十六个对应的独立的驱动

器集成电路 (IC)100-1、100-2、... 中的一个来驱动。这些驱动器 IC 具有相同的电路结构，并且它们的数据端子级联连接以使得点数据能够从一个驱动器 IC 传递到下一个。为了简单，在图 4 中仅示出前两个 LED 阵列芯片 200-1、200-2 和前两个驱动器芯片 100-1、100-2。

[0073] LED 阵列包括在 LED 阵列芯片 200-1、200-2、... 上的那些 LED201、202、... 和两个功率金属氧化物半导体 (MOS) 晶体管 211 和 212。功率 MOS 晶体管 211 的漏极连接到奇数号 LED 201、... 的阴极；功率 MOS 晶体管 212 的漏极连接到偶数号 LED 202、... 的阴极。功率 MOS 晶体管 211、212 的源极端子接地。功率 MOS 晶体管 211 的栅极连接到驱动器 IC 100-1 的阴极驱动 (KDRV) 端子并且接收 ODD 表示的信号；功率 MOS 晶体管 212 的栅极连接到驱动器 IC 100-2 的 KDRV 端子并且接收 EVEN 表示的信号。

[0074] 接着，将解释在图 4 中的 LED 印刷头 13 的操作。

[0075] 驱动器 IC 具有用于与时钟信号 (HD-CLK) 同步接收四比特并行印刷数据信号 (HD-DATA3 至 HD-DATA0) 的数据输入端子 (DATAI3 至 DATAI0)。第一驱动器 IC(IC 100-1) 从在图 3 中的印刷控制单元 40 接收这些信号；其他驱动器 IC 从前面的驱动器 IC 的数据输出端子 (DATAO3 至 DATAO0) 接收印刷数据信号，并且从印刷控制单元接收其他信号。与每个时钟脉冲一起被接收的四比特的印刷数据属于在一组八个连续的 LED 中的四个奇数号 LED 或四个偶数号 LED。驱动器 IC 100-1、... 具有形成用于保存 2,496 个点的比特数据 DATAI0 至 DATAI3 的移位寄存器的内部双稳态多谐振荡器 (flip-flop)(不可见)，和与锁存信号 (HD-LOAD) 同步从移位寄存器载入数据至其中的锁存电路 (没有示出)。

[0076] 锁存数据与选通信号 (HD-STB-N) 同步被输出以用驱动电流驱动 LED 阵列芯片中的 LED 201、202...，其中该驱动电流由从 LED 印刷头 13 中的基准电压生成电路 (没有示出) 接收到的基准电压 VREF 来调节。同步信号 HD-SYNC-N 确定是驱动偶数号或是驱动奇数号 LED。在偶数或奇数点数据已经锁存后，根据锁存的点数据，与选通信号 (HD-STB-N) 同步驱动 LED 阵列芯片中的偶数或奇数 LED。驱动器 IC 100-1、100-2、... 还具有电源 (VDD) 和接地 (GND) 端子以用于接收电力。

[0077] 在驱动器 IC 100(在图 4 中的驱动器 IC 100-1、100-2... 中的一个) 中的端子焊盘和内部电路的版图在图 5 中示出。在图 5 中的 X 轴指示平行于驱动器 IC 100 长边的纵向。Y 轴指示平行于驱动器 IC 100 的末端的正交方向。字母 X 和 Y 在下列说明中将用于表示这些方向。

[0078] 驱动器 IC 100 包括一排信号和电源焊盘 91、数据操纵电路 92、驱动器前级电路 93、电源线路 94、一排驱动电路 110 和纵向的一排驱动电流输出端子焊盘 DO1 至 DO96。该排信号和电源焊盘 91 在图中以从下到上的顺序包括电源 (VDD) 的端子焊盘、比特数据输入 (DATAI0 至 DATAI3)、同步信号输入 (HSYNC)、锁存信号输入 (LOAD)、时钟信号输入 (CLK)、电源 (VDD)、接地 (GND)、基准电压输入 (VREF)、选通信号输入 (STB)、阴极驱动信号输出 (KDRV)、比特数据输出 (DATAO3 至 DATAO0) 和电源 (VDD)。电源线路 94 沿选定路线通过驱动电路 110，并且连接到三个 VDD 端子焊盘。

[0079] 参考图 6，驱动器 IC 100 具有形成移位寄存器 101 的内部双稳态多谐振荡器 (没有示出)。级联连接这些内部双稳态多谐振荡器的数据端子。移位寄存器 101 与时钟信号 (CLK) 同步接收比特数据 (DATAI3 至 DATAI0)，并且将比特数据从一个双稳态多谐振荡器传递到下一个。选择器 102、锁存电路 103 和存储器电路 104 连接到移位寄存器 101 的输出

端子。选择器 102 通过选择来自移位寄存器 101 的那些输出中的一些来产生输出比特数据 (DATAO3 至 DATAO0)。与锁存信号 (LOAD) 同步将保存在移位寄存器 101 中的所有比特数据载入锁存电路 103。

[0080] 在图 5 中移位寄存器 101、选择器 102 和锁存电路 103 构成数据操纵电路 92。

[0081] 存储器电路 104 存储用于补偿在一个 LED 阵列芯片内 LED 与 LED 的光输出上的差异的补偿数据（点补偿数据）和用于补偿 LED 阵列芯片之间芯片与芯片的在光输出上的差异或可归因于驱动器 IC 的差异的补偿数据（芯片补偿数据）。多路复用器 105 连接到存储器电路 104 的输出端子，并且在奇数号点的点补偿数据和偶数号点的点补偿数据之间切换。用于驱动这些 LED 的多个（例如九十六）驱动电路 110-1 至 110-96 连接到多路复用器 105 的输出端子。驱动电路 110-1 至 110-96 接收控制电压 (V)、开启 / 关断控制信号 (S)、来自锁存电路 103 的比特数据 (E) 和来自多路复用器 105 的点补偿数据 (Q3 至 Q0)。当宣称控制信号 (S) 时，每个驱动电路根据比特数据和补偿数据从它的驱动电流输出端子 (DO) 向这些 LED 中的一个馈送电流。

[0082] 驱动器 IC 100 还包括控制电路 130 和控制电压生成电路 131。控制电路 130 接收电源 (VDD)、选通信号 (STB)、同步信号 (HSYNC) 和锁存信号 (LOAD)，从选通信号 (STB) 和锁存信号 (LOAD) 产生开启 / 关断控制信号 (S)，向驱动电路 110-1 至 110-96 供应开启 / 关断控制信号 (S)，产生用于将补偿数据写入存储器电路 104 的指令信号，并且产生用于在奇数号点补偿数据和偶数号点补偿数据之间切换多路复用器 105 的指令信号。控制电压生成电路 131 接收基准电压 (VREF) 并且产生向驱动电路 110-1 至 110-96 供应的控制电压 (V)。

[0083] 在图 5 中存储器电路 104、多路复用器 105、控制电路 130 和控制电压生成电路 131 构成驱动器前级电路 94。

[0084] 当驱动器 IC 100 接收到印刷数据信号 (HD-DATA3 至 HD-DATA0) 时，2,496 个点的比特数据 (DATAI0 至 DATAI3) 与时钟信号 (CLK) 同步被移入移位寄存器 101，然后与锁存信号 (LOAD) 同步从移位寄存器 101 载入锁存电路 103。接着宣称选通信号 STB，并且驱动电路 110-1 至 110-96 在它们的驱动电流输出端子 DO1 至 DO96 产生电流以根据锁存的比特数据和存储的补偿数据来驱动偶数号或奇数号 LED。

[0085] 参考图 7，在图 6 中的驱动器 IC 110-1 至 110-96 中的每一个包括对从锁存电路 103 接收到的比特数据 (E) 和从控制电路 130 接收到的开启 / 关断控制信号 (S) 取其逻辑 NOR(NOT OR)（或非）的或非电路 111。或非电路 111 的输出端子连接到四个与非 (NAND) 电路 112 至 115 的输入端子，并且连接到 p 沟道 MOS(PMOS) 晶体管 116 和 n 沟道 MOS(NMOS) 晶体管 117 的栅极。每个与非电路 112 至 115 对从或非电路 111 接收到的输出信号和从多路复用器 105 接收到的补偿数据取其逻辑与非 (NOT AND)。或非电路 111 和与非电路 112 至 115 的电源端子（没有示出）连接到电源 (VDD)，并且这些电路的接地端子连接到端子 V 并且保持在控制电压 Vcont。PMOS 晶体管 116 和 NMOS 晶体管 117 串联连接在电源 VDD 和端子 V 之间，形成反相器，该反相器反转从或非电路 111 接收到的信号并且产生反信号。

[0086] 与非电路 112 至 115 的输出端子连接到相应的 PMOS 晶体管 118-121 的栅极端子。PMOS 晶体管 116 和 NMOS 晶体管 117 的漏极端子连接到另一个 PMOS 晶体管 122 的栅极端子。PMOS 晶体管 118-122 的源极端子连接到电源 VDD。PMOS 晶体管 118-122 的漏极端子连接到驱动电流输出端子 DO，该驱动电流输出端子 DO 用薄膜布线或通过焊线连接到这些 LED

中的一个的阳极。

[0087] 电源电压 VDD 和控制电压 Vcont 之间的差异稍大于栅极 - 源极电压 Vt（在该栅极 - 源极电压 VtPMOS 晶体管 118-122 开启），使得 PMOS 晶体管 118-122 作为供应不同的电流量（可以通过调节控制电压 Vcont 来调节）的电流源。在图 6 中的控制电压生成电路 131 接收基准电压 (VREF)，并且调节控制电压 Vcont。

[0088] 接着，将解释在图 7 中的驱动电路的操作。

[0089] 当从锁存电路 103 接收到的作为印刷数据的比特数据 (E) 和开启 / 关断控制信号 (S) 都处于激活状态（在 E 和 S 处的输入电平都是低的）时，或非电路 111 的输出是高，因此由 PMOS 晶体管 116 和 NMOS 晶体管 117 形成的反相器的输出电平是控制电压 Vcont，并且作为主驱动晶体管的 PMOS 晶体管 122 被开启以向所驱动的 LED 供应电流。与非电路 112 至 115 的输出信号电平是 VDD 或 Vcont，其取决于在 Q0 至 Q3 的输入端子接收到的补偿数据。作为辅助驱动晶体管的 PMOS 晶体管 118-121 被相应地接通或切断以供应附加驱动电流以调节由所驱动的 LED 发射的光量。

[0090] 因此根据印刷数据来驱动主 PMOS 驱动晶体管 122，并且当 PMOS 晶体管被开启时（当或非电路 111 的输出是高的时），根据从多路复用器 105 接收到的点补偿数据 Q0 至 Q3 来选择性地驱动辅助 PMOS 驱动晶体管 118-121。从端子 DO 供应到 LED 的驱动电流是主驱动晶体管 122 的漏极电流和所选的辅助驱动晶体管 118-121 的漏极电流的总和。PMOS 晶体管 118 至 122 组合以作为可调节的和可开关的电流源而操作，其可以被接通以提供可调节的电流量。

[0091] 当与非电路 112-115 的输出是低的时候，开启 PMOS 晶体管 118-121，但低的输出电平基本上等于控制电压 Vcont，因此 PMOS 晶体管 118-121 的栅极电压基本上等于 Vcont。类似地，当 PMOS 晶体管 116 处于截止状态 (off state) 并且 NMOS 晶体管 117 处于导通状态时，开启 PMOS 晶体管 122，因此 PMOS 晶体管 122 的栅极电压基本上等于 Vcont。因此，PMOS 晶体管 118-122 都由用电源电压 VDD 和控制电压 Vcont 供电的逻辑电路来接通和切断，并且 PMOS 晶体管 118-122 的漏极电流都可以通过调节控制电压 Vcont 而调节。

[0092] 由于与非电路 112-115 使用 VDD 和 Vcont 作为它们的高和低电源电压，它们的输入信号的高和低逻辑电平可同样是 VDD 和 Vcont，或 VDD 和在 Vcont 和 0V 之间的电压电平；该低输入逻辑电平不必是 0V。

[0093] 在第一实施例中，在图 7 中的 PMOS 晶体管 118 至 122 被配置为如在图 8A 的平面图中和在图 8B 中的截面图中示出的，图 8B 示出通过图 8A 中的线 A1-A2 的截面。在图 8A 中的 X 和 Y 轴如在图 5 中取向，X 轴为驱动器 IC 的纵向。在图 8A 中的阴影指示 PMOS 晶体管 118-122 的栅电极。图 8A 还示出驱动电流输出端子 DO。

[0094] PMOS 晶体管 118 至 122 的有源区域是在 n 型硅衬底 126 中的源极 - 沟道 - 漏极区域 125。PMOS 晶体管 122 配置为并行连接的四个 PMOS 晶体管 122-1 至 122-4，它们具有相应的从共栅极端子 122G 延伸的栅电极指形物 122-1G 至 122-4G。PMOS 晶体管 118 至 121 的栅电极 118G 至 121G 和 PMOS 晶体管 122 的栅极端子和电极 122G 和 122-1G 至 122-4G 用多晶硅构成，该多晶硅例如由氧化绝缘膜（没有示出）与 n 型硅衬底 126 分隔开。

[0095] 在第一实施例的变化形式中，PMOS 晶体管 122 的多晶硅栅电极指形物 122-1G 至 122-4G 用金属布线互连而不是用共多晶硅栅极端子 122G 互连。

[0096] 如在图 8B 中示出的，源极 (S) 和漏极 (D) 区在硅衬底 126 中形成。源极区与漏极区交替，使得每个栅电极 118G 至 121G 和 122-1G 至 122-4G 在一侧具有源极区而在另一侧具有漏极区。源极和漏极区是掺杂有 p 型杂质离子的 p 型区，该 p 型杂质离子是使用栅电极和栅电极指形物作为掩模而注入的。

[0097] 在图 8A 中，PMOS 晶体管 118 至 121 和 122-1 至 122-4 用虚线椭圆和圆来非常近似地指示。每个 PMOS 晶体管 118 至 121 和 122-1 至 122-4 包括栅电极、相邻的源极和漏极区和设置在源极和漏极区之间的栅电极下面的衬底 126 中的沟道。

[0098] 在图 8A 中，PMOS 晶体管的源极区用金属布线（没有示出）连接到电源 VDD（没有示出）并且漏极区用金属布线（没有示出）连接到驱动电流输出端子 DO。在图 8A 中的 PMOS 晶体管 118 至 122 和周围的衬底 126 用保护钝化膜（没有示出）覆盖。

[0099] 栅电极和栅电极指形物中的所有具有相同的栅极长度 L，但栅电极 118G 的栅极宽度 W0、栅电极 119G 的栅极宽度 W1、栅电极 120G 的栅极宽度 W2、栅电极 121G 和 122-1G 至 122-4G 的栅极宽度 W3 的关系如下：

[0100] W1 ＝ 2*W0

[0101] W2 ＝ 4*W0

[0102] W3 ＝ 8*W0

[0103] 现在将参考在图 9A 中平面图、在图 9B 中的放大平面图和在图 9C 中的简化侧视图更加详细地说明在图 2 中的 LED 印刷头中的印刷线路板组件。

[0104] 参考图 9A，多个（例如，二十六）LED 阵列芯片 200(200-1 至 200-26) 和匹配的多个驱动器 IC 100(100-1 至 100-26) 安装在印刷线路板 13b 的平的上表面上，并且在印刷线路板 13b 的纵向或 X 轴方向上首尾相接地放置。这也是在 LED 阵列芯片 200 中的那排 LED（没有示出）的方向。包括用于控制 LED 印刷头的控制信号的端子和电源 (VDD) 和接地 (GND) 的端子的连接器 220 也安装在印刷线路板 13b 的上表面上。

[0105] 参考图 9B，一排端子焊盘 101 在印刷线路板 13b 的上表面上形成，且平行于那排驱动器 IC 100。这些端子焊盘 101 中的一些用布线 221 彼此互连；其他的用布线（部分地示出）连接到在图 9A 中的连接器 220。

[0106] 参考图 9C，在印刷线路板 13b 上的端子焊盘用焊线 222 连接到驱动器 IC 100-1、... 的适当的端子焊盘。驱动器 IC 100-1、... 的驱动电流输出端子焊盘用焊线 223 连接到 LED 阵列芯片 200-1、... 的阳极焊盘（没有示出）。LED 阵列芯片 200-1、... 的阴极焊盘（没有示出）用焊线 224 连接到印刷线路板 13b 上的电极焊盘。在图 9B 和 9C 中焊线用点线指示。

[0107] 现在将参考在图 10A 中的晶圆图和在图 10B 中的表格解释应力对在图 7、8A 和 8B 中的驱动晶体管 PMOS 118 至 122 的漏极电流的影响。

[0108] 图 10A 示意地示出在硅晶圆 230 上形成的一个驱动器 IC 100，为了清楚，放大了了驱动器 IC 100 的尺寸。如上文，X 和 Y 轴分别对应驱动器 IC 100 的长度方向和宽度方向。由于应力引起的漏极电流中的变化用下列等式 (1) 和 (2) 说明，其由 Ikeda 等人在“′ Chippu-sutakku-gata maruchichippu jissou ni okeru MOSFET no idodono hendo ni tsuite”（关于在芯片堆叠多芯片安装体中的 MOSFET 迁移率中的变化）Trans. IEICE of Japan, Vol. J88-C, No. 11, pp. 1-8 (November 2005) 中给出。

[0109] $$\left[\frac{\Delta I_D}{I_D}\right]_0=\left[\frac{\Delta\mu}{\mu}\right]_0=\frac{\Pi_s}{2}(\sigma_{11}+\sigma_{22})+\frac{\Pi_{44}}{2}(\sigma_{11}-\sigma_{22}) \quad (1)$$

[0110] $$\left[\frac{\Delta I_D}{I_D}\right]_{90}=\left[\frac{\Delta\mu}{\mu}\right]_{90}=\frac{\Pi_s}{2}(\sigma_{11}+\sigma_{22})-\frac{\Pi_{44}}{2}(\sigma_{11}-\sigma_{22}) \quad (2)$$

[0111] 在等式 (1) 和 (2) 中符号 Π_S，Π_{44} 表示具有图 10B 中给出的值的压电电阻系数；σ_{11} 和 σ_{22} 表示在图 10A 中的 Y 轴和 X 轴中的应力，其具有指出压应力的负值。I_D 表示 PMOS 漏极电流。在等式 (1) 中的表达式 $[\Delta I_D/I_D]_0$ 代表当漏极电流流过平行于 Y 轴的沟道时漏极电流变化的因数。在等式 (2) 中的表达式 $[\Delta I_D/I_D]_{90}$ 代表当漏极电流流过平行于 X 轴的沟道时漏极电流变化的因数。

[0112] 如果 $[\Delta I_D/I_D]_0$ 和 $[\Delta I_D/I_D]_{90}$ 用符号重写为 $[\Delta I_D/I_D]_X$ 和 $[\Delta I_D/I_D]_Y$，并且 σ_{11} 和 σ_{22} 用符号重写为 σ_Y 和 σ_X，在图 10B 中的数值的代入给出下列等式 (3) 和 (4)。

[0113] $$\left[\frac{\Delta I_D}{I_D}\right]_X=(-717.5\sigma_X+662.5\sigma_Y)\times10^{-12}[1/Pa] \quad (3)$$

[0114] $$\left[\frac{\Delta I_D}{I_D}\right]_Y=(662.5\sigma_X-717.5\sigma_Y)\times10^{-12}[1/Pa] \quad (4)$$

[0115] 当拉应力作用在物体上，该物体通常在应力的方向上伸长而在正交方向上收缩。当压应力作用在物体上，该物体通常在应力的方向上收缩而在正交方向上伸长。其中力 P 作用在例如具有直径 d 和长度 L 的圆棒上的轴向上，其拉应力将在力 P 的方向上使圆棒拉伸量 ΔL，但直径 d 将收缩到更小的直径 d'。在力的方向上的应变 (strain) ε 说明如下：

[0116] $\varepsilon = \Delta L/L$

[0117] 在与力的方向正交的方向上的应变 ε' 说明如下：

[0118] $\varepsilon' = (d-d')/d$

[0119] 应变 ε 和应变 ε' 之间的比率是取决于材料的常数，并且称为泊松比 υ，其定义如下：

[0120] $v = |\varepsilon/\varepsilon'|$

[0121] 由于 ε 和 ε' 中的一个代表伸长而另一个代表收缩，它们具有相反的符号，因此泊松比 υ 取负值。从材料力学考虑，泊松比 υ 的绝对值已知是等于或小于一半 (0.5)。应力 σ 和应变 ε 联系如下：

[0122] $\sigma = E\varepsilon$

[0123] E 代表杨氏模量。在图 10A 中的 X 轴和 Y 轴方向上，杨氏模量 E 已知具有下列值。

[0124] $E \approx 170[GPa]$

[0125] 如果采用 0.66 作为硅的泊松比 υ 的值，并且应力被认为是有符号的数量，σ_Y 和 σ_X 的关系如在下列等式 (5) 中。

[0126] $\sigma_Y = -v\ \sigma_X = -0.066\ \sigma_X$ (5)

[0127] 将这个关系代入等式 (3) 和 (4) 给出下列等式 (6) 和 (7)。

[0128] $$\left[\frac{\Delta I_D}{I_D}\right]_X=-761.2\sigma_X\times10^{-12}[1/Pa] \quad (6)$$

[0129] $$\left[\frac{\Delta I_D}{I_D}\right]_Y = 709.9\sigma_X \times 10^{-12}[1/Pa] \qquad (7)$$

[0130] 还已知硅材料的泊松比的 0.28 的实验值，但即使使用该值，它对下列论证的结果也几乎没有变化。

[0131] 当压应力在 X 轴方向作用时，由于应力 σ 取负值，如果漏极电流在 X 轴方向上流过 PMOS 晶体管的沟道，在等式 (6) 中的表达式 $[\Delta I_D/I_D]_X$ 具有正值，从而增加漏极电流，并且如果漏极电流在 Y 轴方向上流过沟道，在等式 (7) 中的表达式 $[\Delta I_D/I_D]_Y$ 具有负值，从而减小漏极电流。在等式 (6) 中的 $[\Delta I_D/I_D]_X$ 与在等式 (7) 中的 $[\Delta I_D/I_D]_Y$ 的比率可以如在下列等式 (8) 中计算，这指明了，通过使 PMOS 晶体管沟道取向为 Y 轴方向而不是 X 轴方向，漏极电流变化可以以大约 0.93 的因数而减小，或减小七个百分比。

[0132] $$\frac{\left[\frac{\Delta I_D}{I_D}\right]_Y}{\left[\frac{\Delta I_D}{I_D}\right]_X} = -\frac{709.9}{761.2} = -0.933 \qquad (8)$$

[0133] 在第一实施例中在图 7、8A、8B 和 9A 至 9C 中示出的 LED 印刷头 13 中的驱动器 IC 100-1 至 100-26 中的每一个中，辅助 PMOS 驱动晶体管 118-121 的栅电极 118G 至 121G 和主 PMOS 驱动晶体管 122 的栅电极 122-1G 至 122-4G 取向在 X 轴方向上，如在图 8A 中示出的，其平行于在阵列芯片 200-1 至 200-26 中的那排 LED。PMOS 晶体管 118 至 122 连接到驱动电流输出端子 DO。当宣称相关的比特数据以开启 PMOS 驱动晶体管 118 至 122 时，漏极电流从源极端子在正交于 X 轴方向的 Y 轴方向上流向每个晶体管的漏极端子，从而从端子 DO 向这些 LED 中的一个供应驱动电流。

[0134] 在图 9A 至 9C 中示出的 LED 印刷头 13 以常规的方法制造，其通过用热固性塑料在高温气氛中固定驱动器 IC 100-1 至 100-26 和 LED 阵列芯片 200-1 至 200-26 到印刷线路板 13b。如上文提到的，在回到室温环境时，印刷电路板 13b 的衬底材料比每个驱动器 IC 100 的硅收缩更大的量。这个收缩产生了在 X 轴方向上作用在每个驱动器 IC 100 上的压应力。每个驱动器 IC 100 的中间部分和两端的该压应力之间不同。最大的压应力作用在驱动器 IC 100 的中间部分，其在那个部分改变驱动电流的量比在驱动器 IC 的两端部改变电流的量要大。

[0135] 在第一实施例中，因为 PMOS 晶体管 118 至 121 的栅电极 118G 至 121G 和 PMOS 晶体管 122 的栅电极指形物 122-1G 至 122-4G 在 X 轴方向上延伸，从而驱动电流在 Y 轴方向上流过这些 PMOS 晶体管的沟道。这个取向将使得在由压应力引起的电流中的变化降至最低，从而减小每个驱动器 IC 100 的中间部分和该芯片的两端部之间的驱动电流中的变化。

[0136] 用于比较，图 11A 示出示范性常规 LED 印刷头的版图，并且在图 11B 至 11D 中的图表表明分别在 100℃、25℃和 -20℃的环境温度测量到的在常规 LED 印刷头中向那些点供应的驱动电流的值。在第一实施例中在图 9A-9C 中的 LED 印刷头 13 在图 12A 中示出，并且在图 12B 至 12D 中的图表表明分别在 100℃、25℃和 -20℃的环境温度测量到的在 LED 印刷头 13 中向那些点供应的驱动电流的值。

[0137] 在这些图表和随后的图中的类似的图表中，水平轴指示点编号或位置。垂直轴指

示每单位栅极宽度传导的驱动电流或漏极电流。

[0138] 在图 11A 中的示范性常规 LED 印刷头与在第一实施例中的 LED 印刷头 13 是相同的，除了 PMOS 晶体管 118 至 121 的栅电极 118G 至 121G 和 PMOS 晶体管 122 的栅电极指形物 122-1G 至 122-4G 在 Y 轴方向上延伸，使得驱动电流在 X 轴方向上流过这些栅电极和栅电极指形物下方的沟道。

[0139] 在图 11A 和 12A 中的驱动器 IC 100 的端部由在图 11B 至 11D 和图 12B 至 12D 中对应的垂直点线来指示。

[0140] 在 100℃的高环境温度，常规 LED 印刷头和在第一实施例中的 LED 印刷头 13 两者的驱动电流特性是基本上平的，如在图 11B 和 12B 中示出的。从驱动晶体管输出的驱动电流是基本上一致地，其中仅具有微小的变化。在室温 (25℃)，两个特性都仍然是基本上平的，但其中具有稍微大点变化，如在图 11C 和 12C 中示出的。然而，在 -20℃的低温，在示范性常规 LED 印刷头中的每个驱动器 IC 100 的驱动电流特性变为如在图 11D 中示出的向上凸起的。驱动电流的值在每个 IC 的中间部分相当大地增加。在第一实施例中的 LED 印刷头 13 中，每个驱动器 IC 100 的驱动电流特性变为如在图 12D 中示出的凹形的。驱动电流的值在每个 IC 的中间部分，与靠近芯片的两端部输出的驱动电流相比，稍稍减小。

[0141] 图 11D 和 12D 的比较示出，在图 11D 中的凸度比在图 12D 中的凹度大，表明在低温，芯片中间的驱动电流和芯片两端部的驱动电流之间的差异在第一实施例中的 LED 印刷头 13 中比在示范性常规 LED 印刷头中的小。这些测量到的结果与在图 10B 中示出的计算结果很好地相符合。

[0142] 如上文提到的，在由驱动器 IC 100 中的每个驱动电路供应的驱动电流中的变化由于引起不均匀的印刷密度而降低印刷质量。由于制造变化而引起的 LED 与 LED 在发光效率上的差异也具有这个影响。

[0143] 存储在 LED 印刷头 13 的存储器 104 中的或在常规 LED 印刷头中的类似的存储器中存储的补偿数据可计算以补偿在单个环境温度（通常室温）测量到的变化。因此，尽管补偿数据可以基本上消除图 11C 和 12C 中的室温驱动电流特性中的变化，它们不能补偿温度变化的影响。特别地，它们不能补偿图 11D 中的低温驱动电流特性的凸度和图 12D 中的低温驱动电流特性的凹度。

[0144] 在室温和更高的环境温度，补偿数据可以将 LED 与 LED 的光输出的变化减小到所印刷的输出并未明显降级的点。然而，在低的环境温度，尽管使用补偿数据，但是在示范性常规 LED 印刷头中由压应力引起的变化可以变得足够大以产生由于在对应于驱动器 IC 的中间部分的位置处过量的驱动电流而引起的可注意到的暗的垂直条纹的图案。

[0145] 在第一实施例的 LED 印刷头 13 中，低温在驱动器 IC 100 的端部产生相对过量的驱动电流，但该过量比在示范性常规 LED 印刷头中的驱动器 IC 的中间产生的过量要小，并且不引起这样容易注意到的条纹。第一实施例从而提高了在低环境温度印刷的页面的图像质量，其简单地通过使驱动电路 110 中的 PMOS 驱动晶体管 118 至 122 的栅电极 118G 至 121G 和栅电极指形物 122-1G 至 122-4G 取向为平行于 X 轴方向而不是 Y 轴方向。

[0146] 这个在印刷图像质量上的提高不仅可以在图 1 中示出的串联全色印刷机 1 中获得，也可以在可使用第一实施例的 LED 印刷头 13 的其他图像形成装置中获得，其包括复印机和其他多功能装置，并且包括单色和多色图像形成装置以及全色装置。然而，预计该提高

在全色装置中最明显，因为在一个印刷头的输出中会是不明显的条纹在若干印刷头的叠加输出中可能变得更加明显。

[0147] 第二实施例

[0148] 第一和第二实施例之间的差异是在第二实施例中的主 PMOS 驱动晶体管 122 包括取向为 X 轴和 Y 轴两个方向的栅电极指形物。

[0149] 在第二实施例中，在图 7 中的 PMOS 晶体管 118 至 122 配置如同在图 13 中的平面图中示出的。X 和 Y 轴取向为如同在图 5 中的。PMOS 晶体管 118 至 122 的栅电极由阴影指示。图 13 还示出驱动电流输出端子 DO。

[0150] 在第二实施例中的 PMOS 晶体管 118 至 122 设置在两个源极 - 漏极 - 沟道区域 125-1 和 125-2 中。PMOS 晶体管 122 配置为五个并行连接的 PMOS 晶体管 122-1 至 122-5，其具有从共栅极端子 122G 延伸的四个栅电极指形物 122-1G 至 122-4G 和从栅电极指形物 122-4G 延伸的第五栅电极指形物 122-5G。PMOS 晶体管 118 至 121 的栅电极 118G 至 121G 和 PMOS 晶体管 122 的栅极端子和电极 122G 和 122-1G 至 122-5G 用例如多晶硅构成，如在图 8B 中的第一实施例中示出的，该多晶硅由氧化绝缘膜（没有示出）与 n 型硅衬底 126 分隔开。

[0151] 在第二实施例的变化形式中，PMOS 晶体管 122 的栅电极指形物 122-1G 至 122-4G 用金属布线而不是用共多晶硅栅极端子 122G 互连。

[0152] 源极 (S) 和漏极 (D) 区在硅衬底 126 中形成。在源极 - 漏极 - 沟道区域 125-1 中，源极与漏极区如同在第一实施例中交替，源极与漏极区也在源极 - 漏极 - 沟道区域 125-2 中形成，使得每个栅电极 118G 至 121G 和每个栅电极指形物 122-1G 至 122-5G 在一侧具有源极区而在另一侧具有漏极区。源极和漏极区是掺杂有 p 型杂质离子的 p 型区，该 p 型杂质离子使用栅电极作为掩模而注入。每个 PMOS 晶体管 118 至 121 和 122-1 至 122-5 包括栅电极、在其下面的沟道（没有示出）和相邻的源极和漏极区，如在图 13 中用虚线椭圆和圆非常近似地指示的。

[0153] 栅电极 118G 至 121G 在第二实施例中具有与在第一实施例中相同的平面图形状。栅电极 121-1G 至 121-4G 如在第一实施例中那样隔开相等的间隔并且在 X 轴方向上延伸，但栅电极 122-1G 至 122-3G 比在第一实施例中要短（在平行于 X 轴的栅极宽度方向上）。栅电极 122-5G 从栅电极 122-4G 的一端在正交于栅电极 122-4G 的 Y 轴方向上延伸，使得栅电极 122-4G 和 122-5G 形成单元式 L 形结构。

[0154] 如在第一实施例中那样，在图 13 中的 PMOS 晶体管的源极区用金属布线（没有示出）连接到电源 VDD（没有示出）并且漏极区用金属布线（没有示出）连接到驱动电流输出端子 DO。在图 13 中的 PMOS 晶体管 118 至 122 和周围的衬底 126 用保护钝化膜（没有示出）覆盖。

[0155] 如同在第一实施例中那样，所有栅电极 118G、119G、... 具有相同的栅极长度 L，并且栅电极 118G 的栅极宽度 W0、栅电极 119G 的栅极宽度 W1、栅电极 120G 的栅极宽度 W2、栅电极 121G 的栅极宽度 W3 的关系如下：

[0156] $W1 = 2*W0$

[0157] $W2 = 4*W0$

[0158] $W3 = 8*W0$

[0159] 除了主 PMOS 驱动晶体管 122 的版图之外，在第二实施例中的 LED 印刷头 13 具有与在第一实施例中相同的结构并且以相同的方法操作，但是由于 PMOS 晶体管 122 具有取向为 X 轴和 Y 轴两个方向的栅电极，LED 驱动电流的温度依赖性与第一实施例不同，这如将在下文中说明的。

[0160] 如在图 14A 中示出的，在第二实施例中的 LED 印刷头 13 包括多个 LED 阵列芯片 200(200-1 至 200-26) 和匹配的多个驱动器 IC 100(100-1 至 100-26)。在图 14B 至 14D 中的图表表明在 -20℃的环境温度的驱动电流值。在图 14A 中的驱动器 IC 100 的端部在图 14B 至 14D 中用对应的垂直点线来指示。

[0161] 在图 14B 中的图表表明了流过 PMOS 晶体管 122 的栅电极 122-1G 至 122-4G 下面的沟道的驱动电流的总值。如在第一实施例中，每个驱动器 IC 100 的电流特性是稍稍凹的。驱动电流在每个驱动器 IC 100 的中间部分稍稍减小。

[0162] 在图 14C 中的图表表明了流过 PMOS 晶体管 122 的栅电极 122-5G 下面的沟道的驱动电流的值。每个驱动器 IC 100 的电流特性是稍稍凸起的。与图 14B 比较，驱动电流稍稍增加，特别在每个 IC 的中间部分稍稍增加。原因如下 ：

[0163] 在图 13 中，漏极电流在 Y 轴方向上流过栅电极 122-1G 至 122-4G 下面的沟道，而来自印刷线路板 13b 的低温压应力作用在 X 轴方向上。如在第一实施例中解释的那样，由于应力 σ_X 具有负值，由等式 (7) 中的表达式 $[\Delta I_D/I_D]_Y$ 给出的，在流过这些沟道的漏极电流中的变化具有负值，从而如在图 14B 中示出的那样减小了漏极电流。

[0164] 在图 13 中流过栅电极 122-5G 下面的沟道的漏极电流在 X 轴方向 (平行于来自印刷线路板 13b 的低温压应力的方向) 上流动。由于应力 σ_X 具有负值，由等式 (6) 中的表达式 $[\Delta I_D/I_D]_X$ 给出的，在流过这个沟道的漏极电流中的变化具有正值，从而如在图 14C 中示出的那样增加了漏极电流。

[0165] 在图 14D 中的图表表明了流过 PMOS 晶体管 122 的漏极电流的总值，即，流过栅电极指形物 122-1G 至 122-5G 下面的沟道的驱动电流的总值。在图 14D 中示出的总值是在图 14B 中示出流过栅电极指形物 122-1G 至 122-4G 下面的沟道的漏极电流和在图 14C 中示出流过栅电极指形物 122-5G 下面的沟道的漏极电流的总和。

[0166] 由于每个驱动器 IC 100 的电流特性在图 14B 中是稍稍凹的而在图 14C 中是稍稍凸起的，在图 14D 中示出的总驱动电流特性是基本上平的。驱动电流的值在每个 IC 中从一端到另一端是基本上一致的。

[0167] 图 14D 和 11D 的比较示出，在低环境温度，在每个芯片的中间的驱动电流和在该芯片的两端部的驱动电流之间的差异在第二实施例中的 LED 印刷头 13 中比在示范性常规 LED 印刷头中的小很多。第二实施例从而在印刷质量上产生相当大的提高。

[0168] 在第二实施例中的 LED 印刷头 13 中，低温在由驱动器 IC 100 供应的电流中产生极少或无净的变化。在图 14D 中的低温特性基本上与在图 12C 中的室温特性相同。在第二实施例中的 LED 印刷头 13 可以相应地在低环境温度产生与在室温和高环境温度基本上相同的高图像质量。由在图 11D 中示出的常规特性引起的低温条纹的问题基本上被消除了。

[0169] 图 15 示出第二实施例的变化形式，其中 PMOS 晶体管 122 具有两个取向为 Y 轴方向的栅电极指形物 122-5G 和 122-6G，其从栅电极指形物 122-4G 的相反端延伸。这三个电极指形物 122-4G、122-5G、122-6G 形成围绕 E 形栅电极结构的单元式 U 形栅电极结构，其中

该E形栅电极结构用栅电极指形物122-1G、122-2G、122-3G和它们的联接端子臂形成。E形和U形栅电极结构用金属布线（没有示出）互连以起单个栅电极的功能。

[0170] PMOS晶体管122从而是六个组成PMOS晶体管122-1、122-2、122-3、122-4、122-5、122-6的集合，其用点线圆示意的指示，其具有如示出的源极(S)和漏极(D)区域。PMOS晶体管122-6在结构上与PMOS晶体管122-5类似，但在第三源极－漏极－沟道区域125-6中形成。为了给PMOS晶体管122-6让出空间，栅电极指形物122-1G、122-2G和122-3G比在图13中要短。

[0171] PMOS晶体管118-121和它们的栅电极118G至121G具有与在图13中相同的结构和尺寸关系。

[0172] 在图15中的栅电极版图提供与在图13中的版图基本上相同的影响。由于PMOS晶体管122具有取向为X轴和Y轴两个方向的栅电极指形物，作用在X轴方向上的压应力和作用在Y轴方向上的拉应力在低温的影响基本上抵消了，产生在X轴方向上横过每个驱动器IC100的整个宽度的基本上平的驱动电流特性。

[0173] 在第二实施例的另一个变化形式中，在图13中的栅电极指形物122-5G或在图15中的栅电极指形物122-5G和122-6G中之一或二者与X和Y轴成锐角延伸。

[0174] 第三实施例

[0175] 第三实施例也与第一实施例不同，在于主PMOS驱动晶体管122包括取向为X轴和Y轴两个方向的栅电极指形物。

[0176] 在第三实施例中，在图7中的PMOS晶体管118至122和驱动电流输出端子DO配置如在图16中的平面图中示出的那样。X和Y轴取向为如在图5中的那样。PMOS晶体管118至122的栅电极由阴影指示。

[0177] 在第三实施例中的PMOS晶体管118至122设置在两个源极－漏极－沟道区域125-1和125-2中。PMOS晶体管118至122占用第一源极－漏极－沟道区域125-1。PMOS晶体管122具有在X轴方向上延伸的四个栅电极指形物122-1G至122-4G和在Y轴方向上延伸的四个栅电极指形物122-5G至122-8G的正交网格，并且配置为二十四个互连的PMOS晶体管（占用第二源极－漏极－沟道区域125-2)。PMOS晶体管118至121的栅电极118G至121G和PMOS晶体管122的栅电极指形物122-1G至122-8G用例多晶硅构成，如在图8B中的第一实施例中示出的那样，该多晶硅由氧化绝缘膜（没有示出）与n型硅衬底分隔开。

[0178] PMOS晶体管122的栅电极指形物122-1G至122-8G单元式形成，使得不需要分开的互连构件，但它们也可为了更好的导电性而用金属布线（没有示出）互连。

[0179] 栅电极指形物122-1G至122-8G的正交网格界定出九个封闭区域，其的每个起源极(S)或者漏极(D)区的功能。源极和漏极区也如在第一实施例中那样在第一源极－漏极－沟道区域125-1中形成，并且在第二源极－漏极－沟道区域125-2的位于正交网格外的部分中形成。在第二源极－漏极－沟道区域125-2中的源极和漏极区在棋盘行图案中交替。每个组成的PMOS晶体管的栅电极在一侧具有源极区而在另一侧具有漏极区。源极和漏极区是掺杂有p型杂质离子的p型区，该p型杂质离子使用栅电极指形物作为掩模而注入。PMOS晶体管118至121在图16中用虚线椭圆和圆非常近似地指示。

[0180] 栅电极118G至121G在第三实施例中具有与在第一实施例中相同的平面图形状。栅电极指形物122-1G至122-4G隔开相等的间隔并且在栅电极指形物122-5G至122-8G

之间延伸，但比在第一实施例中要短（在平行于 X 轴的栅极宽度方向上）。栅电极指形物 122-5G 至 122-8G 隔开相等的间隔并且在栅电极指形物 122-1G 至 122-4G 或其的末端之间延伸。栅电极指形物 122-1G 至 122-8G 全部电互连并且作为在图 7 中示出的 PMOS 晶体管 122 的单个栅电极来操作。

[0181] 如在第一实施例中那样，在图 16 中的 PMOS 晶体管的源极区用金属布线（没有示出）连接到电源 VDD（没有示出）并且漏极区用金属布线（没有示出）连接到驱动电流输出端子 DO。在图 16 中的 PMOS 晶体管 118 至 122 和周围的衬底 126 用保护钝化膜（没有示出）覆盖。

[0182] 如在第一实施例中那样，所有栅电极 118G、119G、... 具有相同的栅极长度 L，并且栅电极 118G 的栅极宽度 W0、栅电极 119G 的栅极宽度 W1、栅电极 120G 的栅极宽度 W2 和栅电极 121G 的栅极宽度 W3 的关系如下：

[0183] W1 ＝ 2*W0

[0184] W2 ＝ 4*W0

[0185] W3 ＝ 8*W0

[0186] 除了主 PMOS 驱动晶体管 122 的版图，在第三实施例中的 LED 印刷头 13 具有与在第一实施例中相同的结构并且以相同的方法操作，但是由于 PMOS 晶体管 122 具有取向为 X 轴和 Y 轴两个方向的栅电极，LED 驱动电流的温度依赖性与第一实施例不同，如将在下文中解释的。

[0187] 如在图 17A 中示出的，在第三实施例中的 LED 印刷头 13 包括多个 LED 阵列芯片 200(200-1 至 200-26) 和匹配的多个驱动器 IC 100(100-1 至 100-26)。在图 17B 至 17D 中的图表表明在 -20℃的环境温度的驱动值。在图 17A 中的驱动器 IC 100 的端部在图 17B 至 17D 中用对应的垂直点线来指示。

[0188] 在图 17B 中的图表表明在 Y 轴方向上流过 PMOS 晶体管 122 的栅电极指形物 122-1G 至 122-4G 下面的沟道的漏极电流（驱动电流）的总值。每个驱动器 IC 100 的 Y 轴漏极电流特性是稍稍凹的。原因是来自印刷线路板 13b 的低温应力 σ_X 在 X 轴方向上压缩沟道（特别在芯片的中间附近）。由于漏极电流流动的方向与应力的方向正交，漏极电流流动的变化由等式 (7) 中的表达式 $[\Delta I_D/I_D]_Y$ 给出，其具有负值，最大的变化在驱动器 IC 100 的中间部分出现。

[0189] 在图 17C 中的图表表明在 X 轴方向上流过 PMOS 晶体管 122 的栅电极指形物 122-5G 至 122-8G 下面的沟道的漏极电流（驱动电流）的总值。每个驱动器 IC 100 的 X 轴漏极电流特性是稍稍凸起的。由于漏极电流平行于低温压应力的方向流动，流过这些沟道的漏极电流中的变化由等式 (6) 中的表达式 $[\Delta I_D/I_D]_X$ 给出，其具有负值。漏极电流稍稍增加（特别在每个驱动器 IC 100 的中间部分）。

[0190] 在图 17D 中的图表表明流过 PMOS 晶体管 122 的驱动电流的总值。在图 17D 中示出的总值是在图 17B 中示出流过栅电极 122-1G 至 122-4G 下面的沟道的漏极电流和在图 17C 中示出流过栅电极 122-5G 至 122-8G 下面的沟道的漏极电流的总和。

[0191] 由于每个驱动器 IC 100 的电流特性在图 17B 中是稍稍凹的而在图 17C 中是稍稍凸起的，在图 17D 中示出的总驱动电流特性是基本上平的。漏极电流的值在每个 IC 中从一端到另一端是基本上一致的。

[0192] 图 17D 和 18D 的比较示出，在低环境温度，在每个芯片的中间的驱动电流和在该芯片的两端的驱动电流之间的差异在第三实施例中的 LED 印刷头 13 中比在示范性常规 LED 印刷头中要小很多。第三实施例从而在印刷质量上产生相当大的提高。

[0193] 在第三实施例中的 LED 印刷头 13 中，低温在驱动器 IC 100 供应的电流中产生很少或无净的变化。在图 17D 中的低温特性不比在图 12C 中的室温特性示出更多的变化。在第三实施例中的 LED 印刷头 13 可以相应地在低环境温度产生与如在第二实施例中的室温相同的高图像质量。

[0194] 第四实施例

[0195] 第四实施例与第一实施例不同，在于 PMOS 驱动晶体管 118 至 122 的栅电极取向为与 X 轴方向成锐角。

[0196] 在第四实施例中，在图 7 中的 PMOS 晶体管 118 至 122 和驱动电流输出端子 DO 配置如在图 18 中的平面图中示出的那样。X 和 Y 轴取向为如在图 5 中的那样。PMOS 晶体管 118 至 122 的栅电极由阴影指示。

[0197] 如在第一实施例中那样，在第四实施例中的 PMOS 晶体管 118 至 122 设置在源极-漏极-沟道区域 125 中，并且 PMOS 晶体管 122 配置为并行连接的四个 PMOS 晶体管 122-1 至 122-4，它们具有相应的从共栅极端子 122G 延伸的栅电极指形物 122-1G 至 122-4G。

[0198] 尽管栅电极 118G 至 121G 和栅电极指形物 122-1G 至 122-4G 在第四实施例中具有与在第一实施例中相同的平面图形状，它们的取向与第一实施例不同：它们与 X 轴成角度 θ 延伸，其中 θ 是锐角 ($0° < \theta < 90°$)；它们因此与在 LED 阵列芯片 200(200-1 至 200-26) 中的那排 LED 的方向成锐角延伸。

[0199] 除了 PMOS 驱动晶体管 118 至 122 的取向之外，在第四实施例中的 LED 印刷头 13 具有与在第一实施例中相同的结构并且以相同的方法操作，但是 LED 驱动电流的温度依赖性与第一实施例不同，如在下文中解释的。

[0200] 如在图 19A 中示出的，在第四实施例中的 LED 印刷头 13 包括多个 LED 阵列芯片 200(200-1 至 200-26) 和匹配的多个驱动器 IC 100(100-1 至 100-26)。在图 19B 至 19D 中的图表表明在 -20℃的环境温度测量的在 LED 印刷头 13 中分别以最小、中等和最大的补偿量而向点供应的驱动电流值。辅助 PMOS 驱动晶体管 118 至 122 在图 19B 中全部关断而在图 19D 中全部开启。在图 19A 中的驱动器 IC 100 的端部在图 19B 至 19D 中用对应的垂直点线指示。

[0201] 尽管在图 19B 至 19D 中存在小的电流变化，但是每个芯片的驱动电流特性在所有这三张图中是基本上平的。原因如下。

[0202] 在图 18 中的栅电极 118G 至 121G 和 122-1G 至 122-4G 下面的沟道中，漏极电流（驱动电流）与 Y 轴方向成锐角（θ）流动，并且因此与 X 轴方向成锐角 ($90° - \theta$) 流动，同时来自印刷线路板 13b 的低温应力 σ_X 在 X 轴方向上压缩沟道。

[0203] 如在之前的实施例中解释的那样，如果漏极电流在 Y 轴方向上流动（$\theta = 0°$），由压应力 σ_X 引起的在漏极电流中的变化将由等式 (7) 中的表达式 $[\Delta I_D/I_D]_Y$ 给出，因为 σ_X 是负的，则其产生负值。因此漏极电流将被减小。

[0204] 相反地，如果漏极电流在 X 轴方向上流动（$\theta = 90°$），在相同压应力 σ_X 下漏极电流中的变化将由等式 (6) 中的表达式 $[\Delta I_D/I_D]_X$ 给出，其产生正值。因此漏极电流将被

增大。

[0205] 当角度 θ 在 0° 和 90° 之间连续变化时，漏极电流中的变化在等式 (6) 给出的正值和等式 (7) 给出的负值之间连续地变化。因此对于 0° 和 90° 之间的适当的锐角 θ (0° ＜ θ ＜ 90°)，漏极电流中的变化必定是零。

[0206] 在图 19B 至 19D 中的低温特性基本上在角度 θ 的这个适当的值来测量并且示出与在图 12C 中的室温特性相同的平坦性。在第一实施例 (图 12D) 中的低温特性的向下凸度和在示范性常规 LED 印刷头 (图 11D) 的低温特性中的明显的向上凸度都被消除，即在印刷质量上具有对应的提高。

[0207] 由于辅助 PMOS 驱动晶体管 118 至 121 的栅电极 118G 至 121G 以及主 PMOS 驱动晶体管 122 的栅电极 122-1G 至 122-4G 取向为与 X 轴方向成 θ 度的锐角，低温压应力对补偿 PMOS 晶体管 118 至 121 的低温驱动电流特性的影响也被基本上消除了。

[0208] 因此，不管驱动器 IC 100 向个体点施加什么补偿，更加具体地，不管辅助 PMOS 驱动晶体管 118 至 121 中的哪些被开启，向所驱动的 LED 供应的电流量中的变化被降至最低，基本上消除低温应力的影响。

[0209] 特别地，如图 19B 至 19D 和图 11D 的比较示出，在每个芯片的中间的驱动电流和在该芯片的两端的驱动电流之间的低温差异在第四实施例中的 LED 印刷头 13 中比在示范性常规 LED 印刷头中要小很多。第四实施例从而在印刷质量上产生显著的提高。

[0210] 在第四实施例中的 LED 印刷头 13 在低环境温度可以产生与在室温相同的高图像质量 (如在第二和第三实施例中那样)，但由于补偿电流以及主驱动电流的温度依赖性被基本上消除了，因此具有甚至更大的一致性。

[0211] 本发明不限于上文说明的实施例和变化形式。下列是一些其他的示范性变化形式。

[0212] 驱动的元件不必是 LED ；本发明也适用于其他类型的元件的阵列的驱动。例如，本发明可在具有包括 OLED 阵列的有机发光二极管 (OLED) 头的印刷机中或具有电阻发热元件阵列的热敏印刷机中使用。本发明还适用于在图像显示装置中的发光元件的矩形矩阵的驱动。

[0213] 本发明不限于与两端子被驱动元件一起使用。被驱动元件可是例如三端子发光晶闸管或四端子发光硅可控的开关。

[0214] 本发明通常适用于任何类型的具有一排输出驱动端子的 IC(如果该芯片被安装以致经受平行于该排输出端子而作用的压应力)。

[0215] 那些本驱动领域内技术人员将认识到在本发明的范围 (在附带权利要求中限定) 内的其他变化形式是可能的。

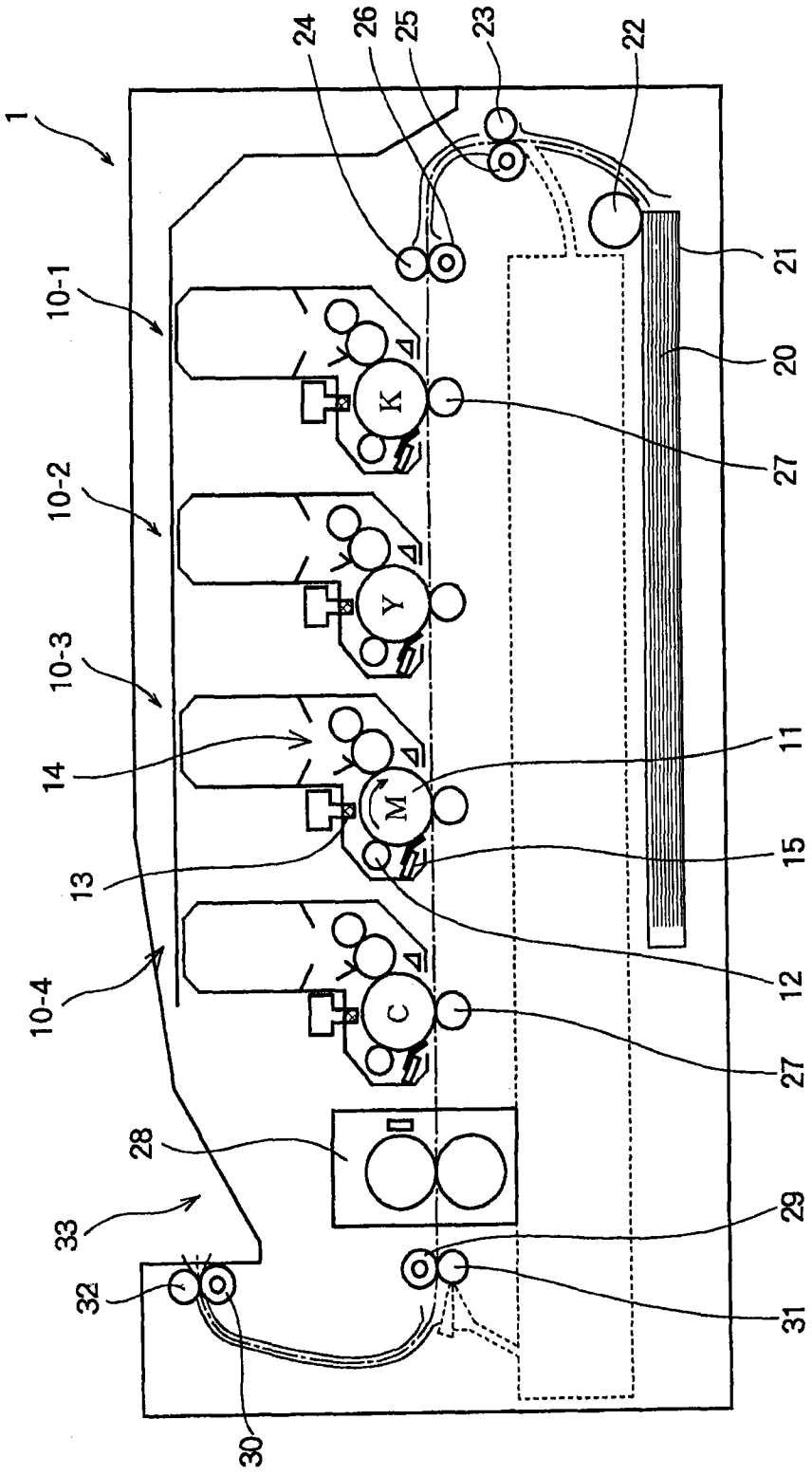

1
10-1
10-2
10-3
10-4
11
12
13
14
15
20
21
22
23
24
25
26
27
28
29
30
31
32
33
K
Y
M
C

图 1

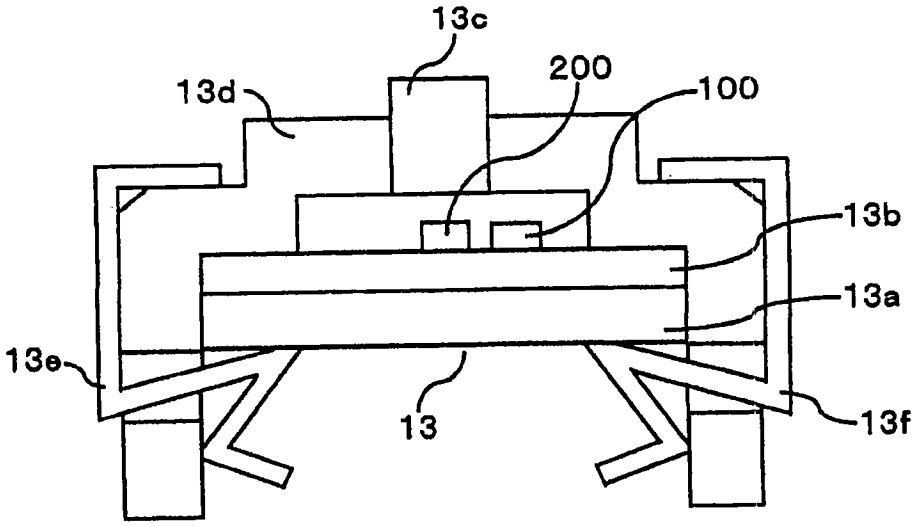


图 2

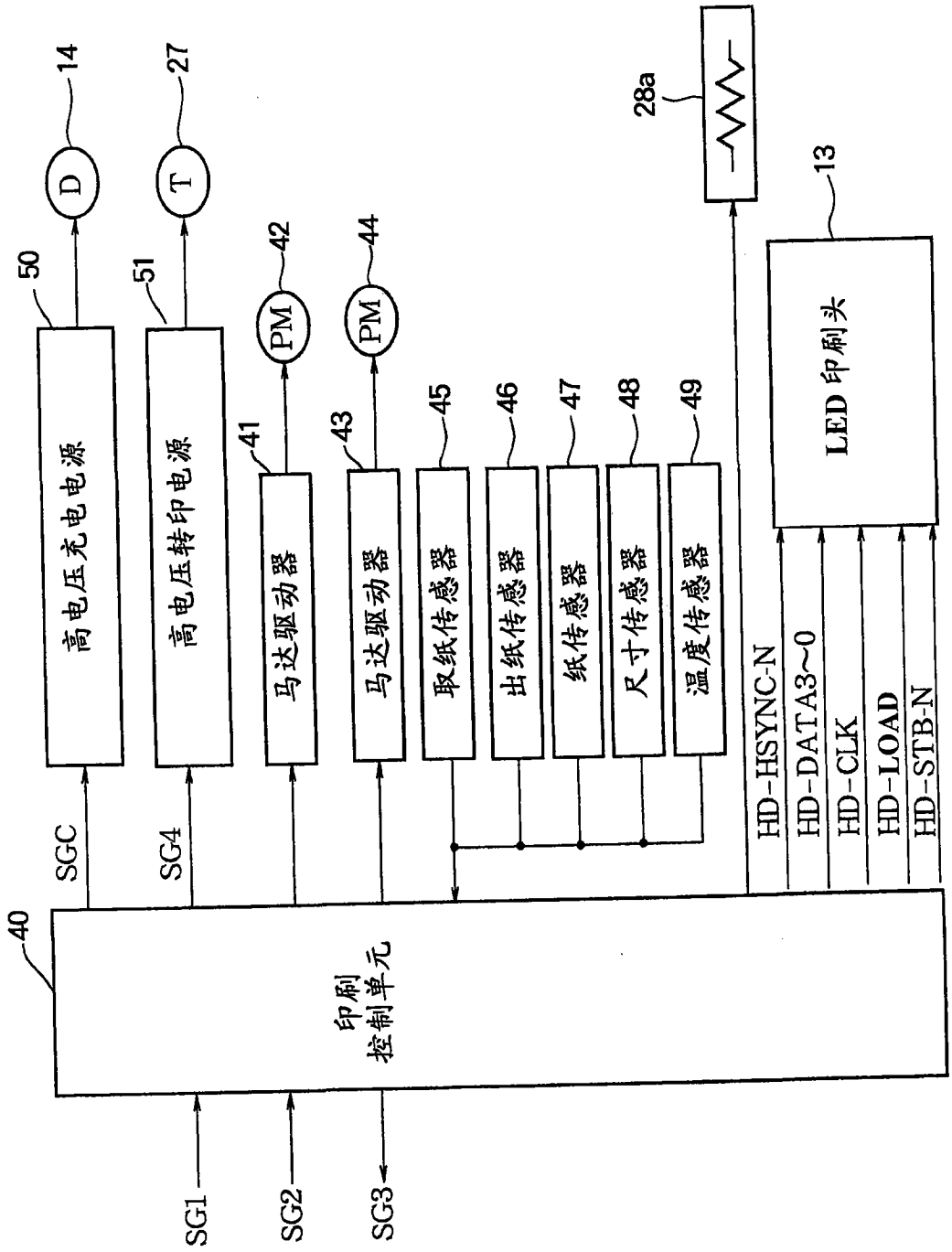

14
D
27
T
28a
13
50
51
PM
42
PM
44
高电压充电电源
高电压转印电源
41
马达驱动器
43
马达驱动器
45
取纸传感器
46
出纸传感器
47
纸传感器
48
尺寸传感器
49
温度传感器
LED 印刷头
HD-HSYNC-N
HD-DATA3~0
HD-CLK
HD-LOAD
HD-STB-N
SGC
SG4
40
印刷
控制单元
SG1
SG2
SG3

图 3

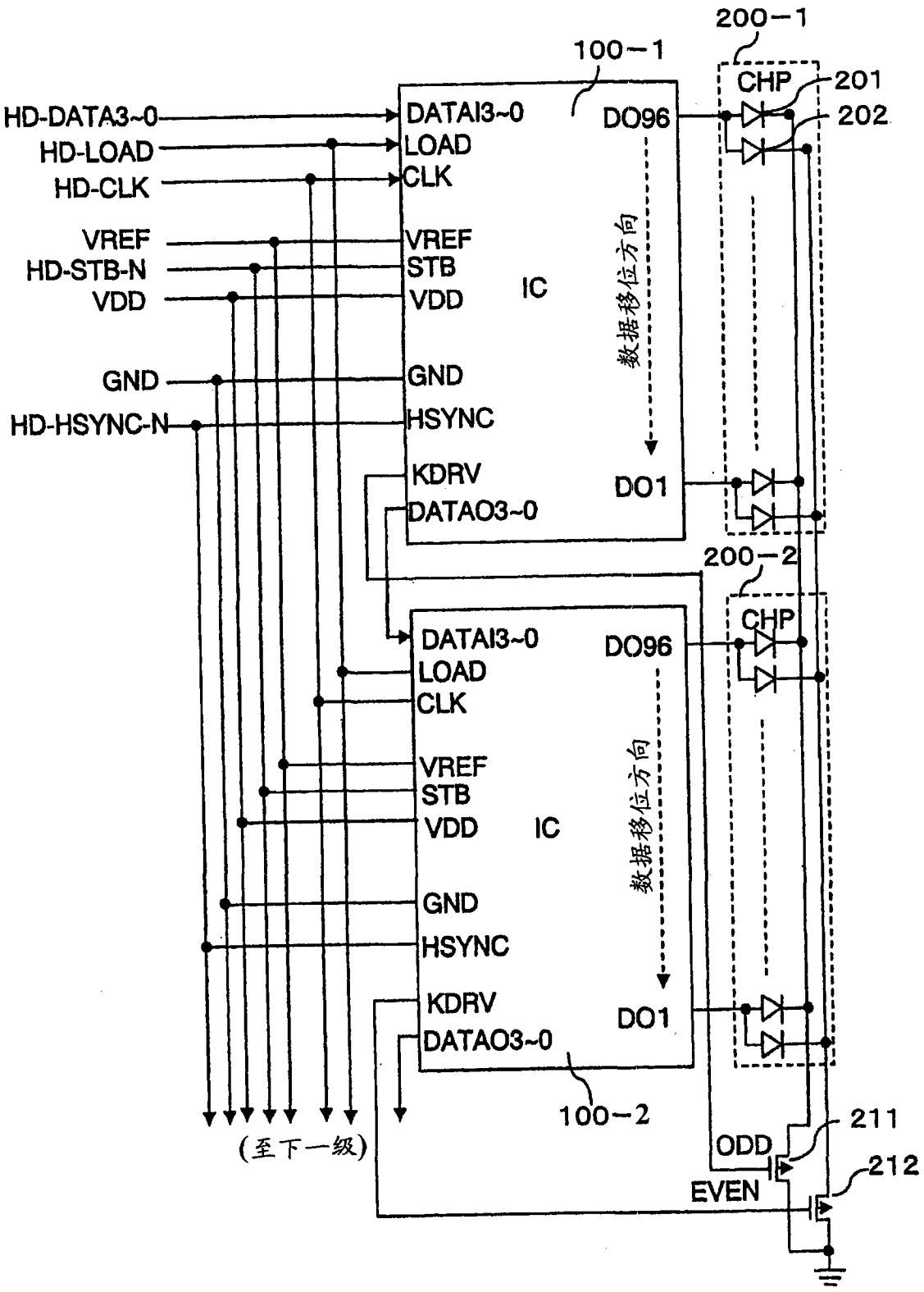

200－1
100－1
CHP
201
202
HD-DATA3~0
HD-LOAD
HD-CLK
VREF
HD-STB-N
VDD
GND
HD-HSYNC-N
DATAI3~0
LOAD
CLK
VREF
STB
VDD
IC
GND
HSYNC
KDRV
DATAO3~0
DO96
DO1
数据移位方向
200－2
100－2
211
212
ODD
EVEN
(至下一级)

图 4

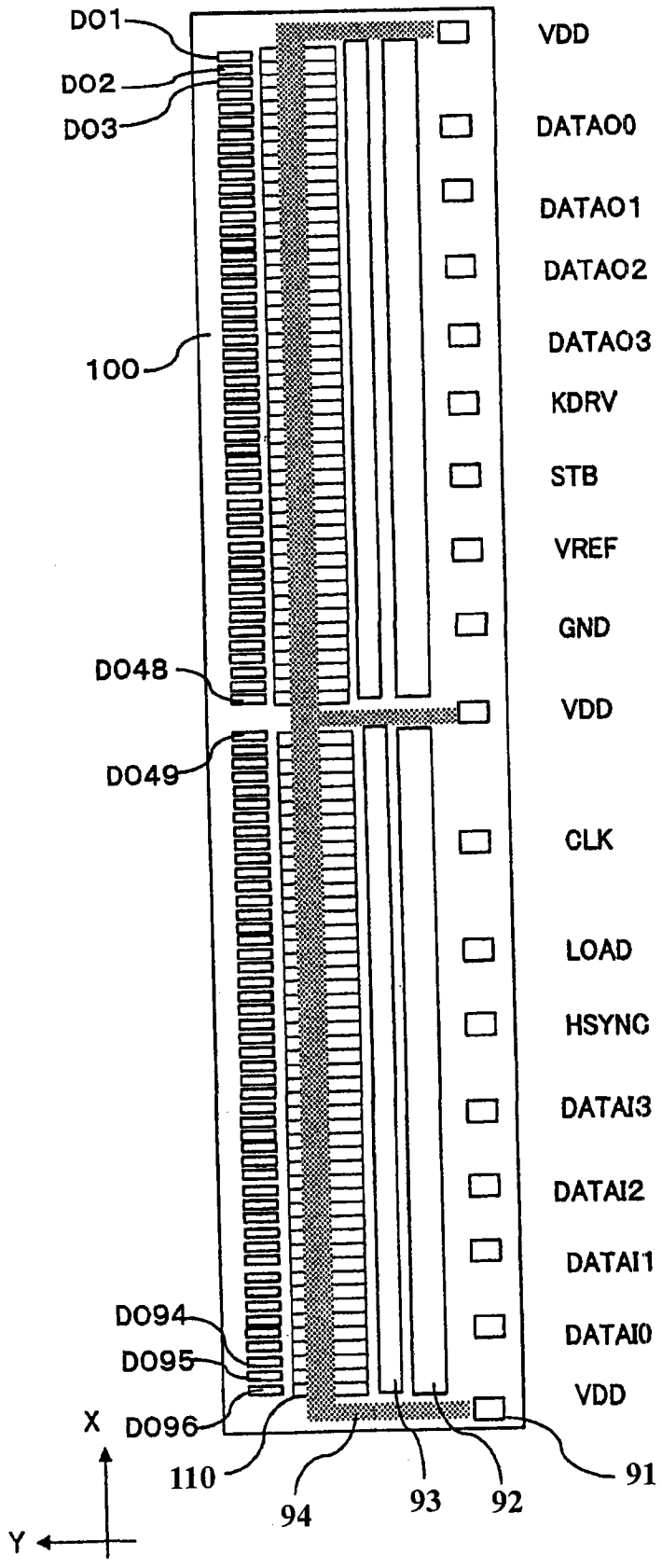

DO1
DO2
DO3
100
DO48
DO49
DO94
DO95
DO96
X
Y
110
94
93
92
91
VDD
DATAO0
DATAO1
DATAO2
DATAO3
KDRV
STB
VREF
GND
VDD
CLK
LOAD
HSYNC
DATAI3
DATAI2
DATAI1
DATAI0
VDD

图 5

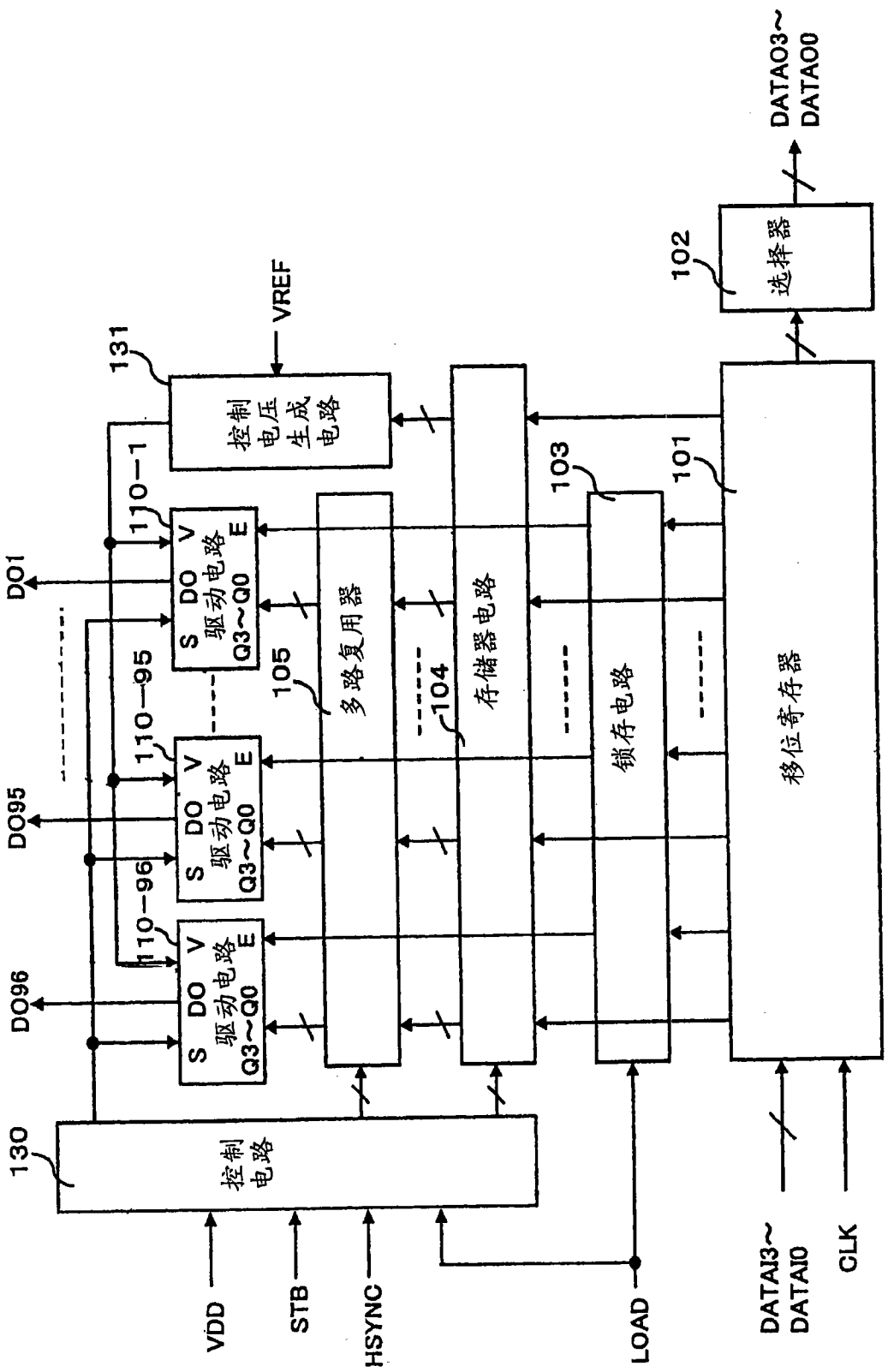

DATAO3~
DATAO0
102
选择器
VREF
131
控制
电压
生成
电路
110—1
110—95
110—96
S DO V
驱动电路
Q3~Q0 E
DO1
DO95
DO96
105
多路复用器
104
存储器电路
103
锁存电路
101
移位寄存器
130
控制
电路
VDD
STB
HSYNC
LOAD
DATAI3~
DATAI0
CLK

图 6

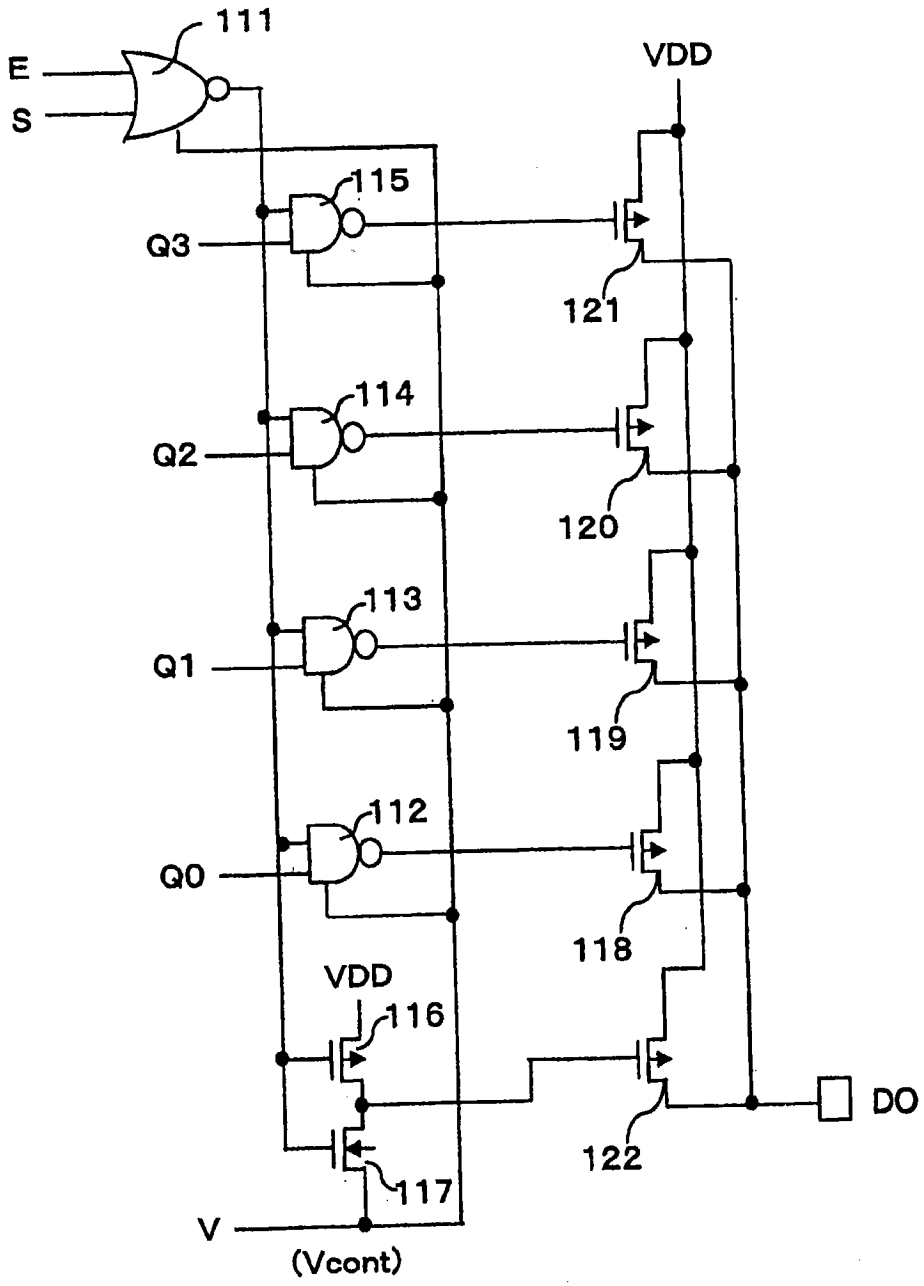

111
E
S
VDD
115
Q3
121
114
Q2
120
113
Q1
119
112
Q0
118
VDD
116
DO
122
117
V
(Vcont)

图 7

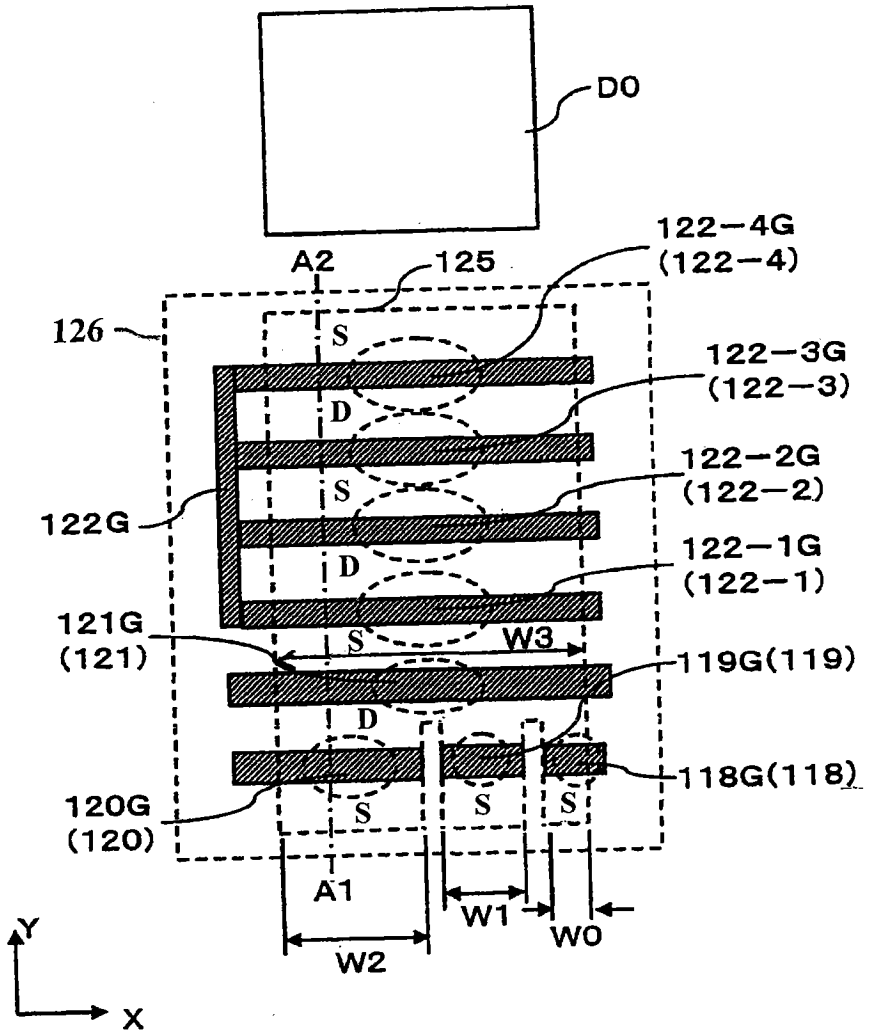

D0
122-4G
(122-4)
A2
125
126
S
122-3G
(122-3)
D
122-2G
(122-2)
S
122G
122-1G
(122-1)
D
121G
(121)
S
W3
119G(119)
D
118G(118)
120G
(120)
S
S
S
A1
W1
W0
W2
Y
X

图 8A

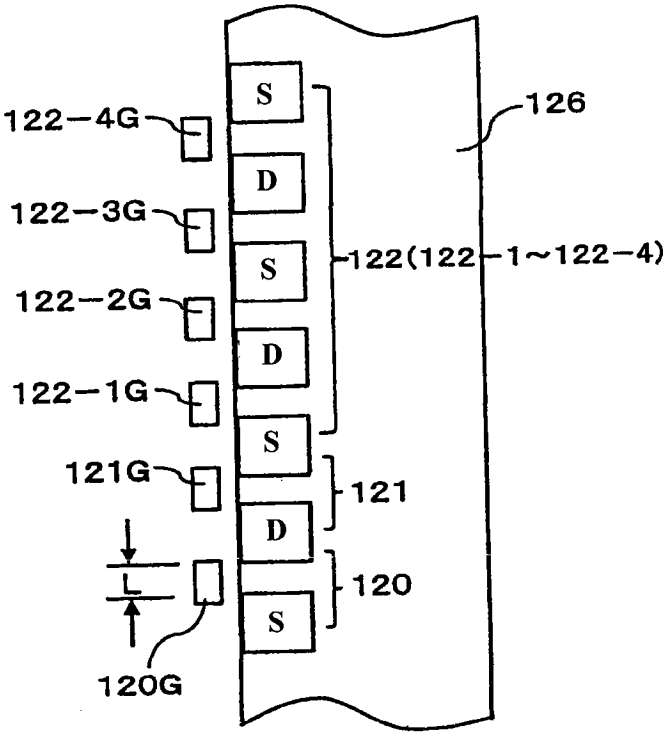

122-4G
122-3G
122-2G
122-1G
121G
120G
S
D
S
D
S
D
S
126
122(122-1~122-4)
121
120

图 8B

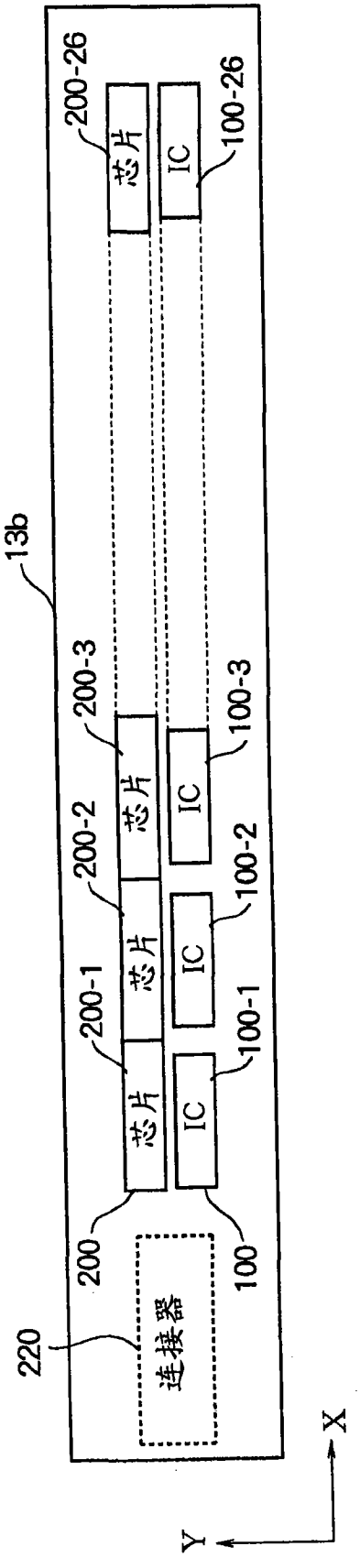

13b
200-26
芯片
IC
100-26
200-3
芯片
IC
100-3
200-2
芯片
IC
100-2
200-1
芯片
IC
100-1
200
100
220
连接器
X
Y

图 9A

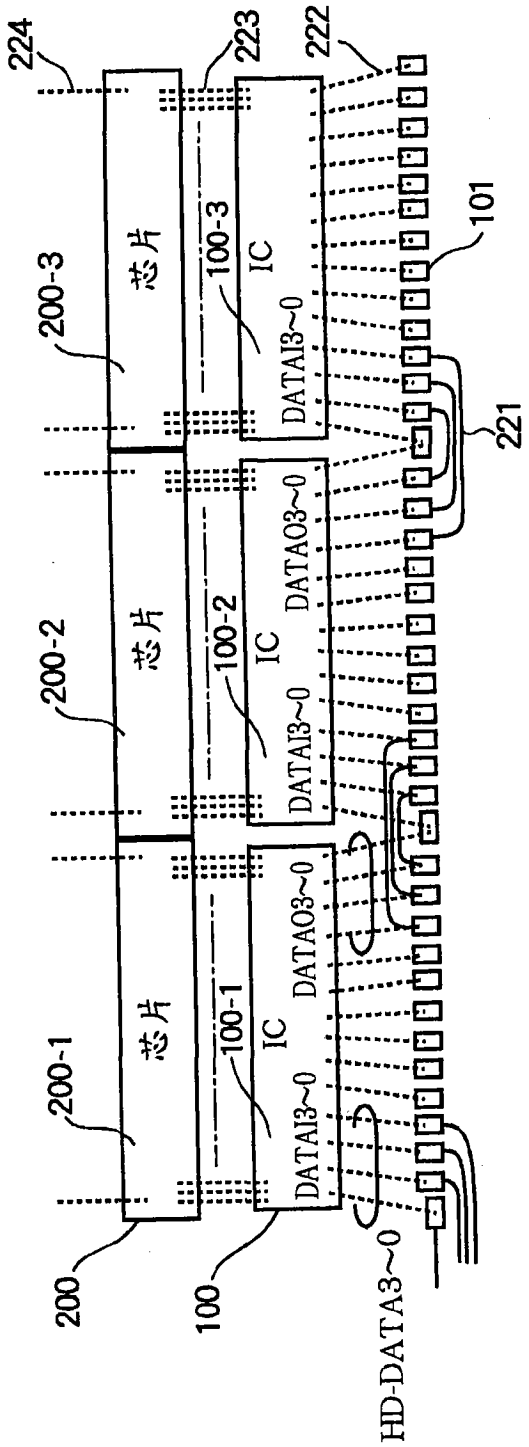

224
223
222
101
200-3
芯片
100-3
IC
DATAI3~0
221
200-2
芯片
100-2
IC
DATAI3~0
DATAO3~0
200-1
芯片
100-1
IC
DATAI3~0
DATAO3~0
200
100
HD-DATA3~0

图 9B

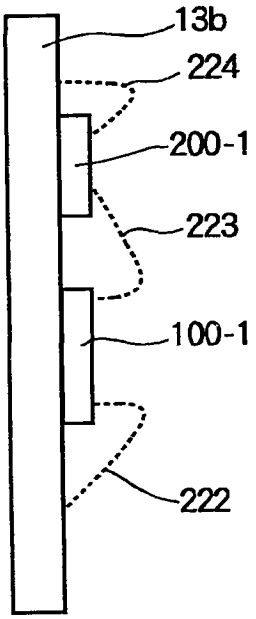

13b
224
200-1
223
100-1
222

图 9C

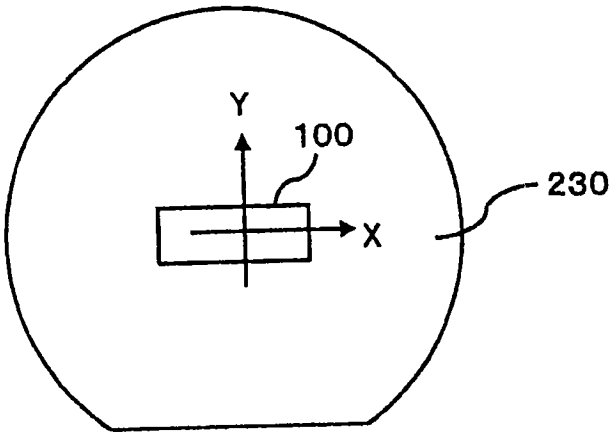


图 10A

符号	压电电阻系数 PMOS [1／Pa]
Π_{11}	-66×10^{-12}
Π_{12}	11×10^{-12}
Π_{44}	-1380×10^{-12}
$\Pi_S = \Pi_{11}+\Pi_{12}$	-55×10^{-12}

图 10B

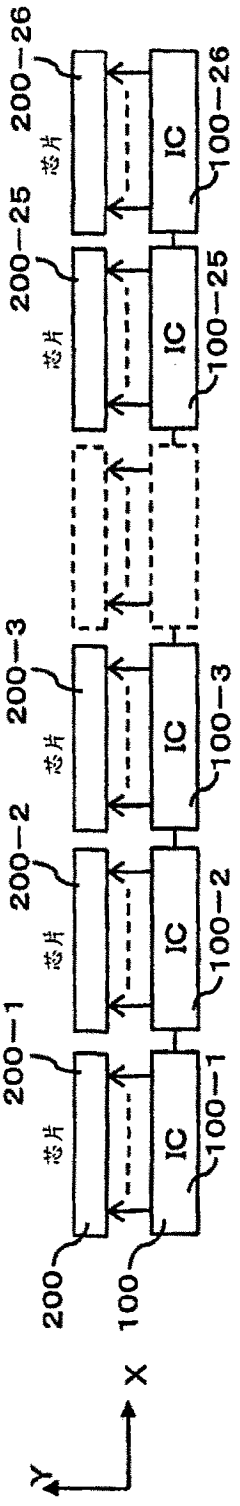


图 11A

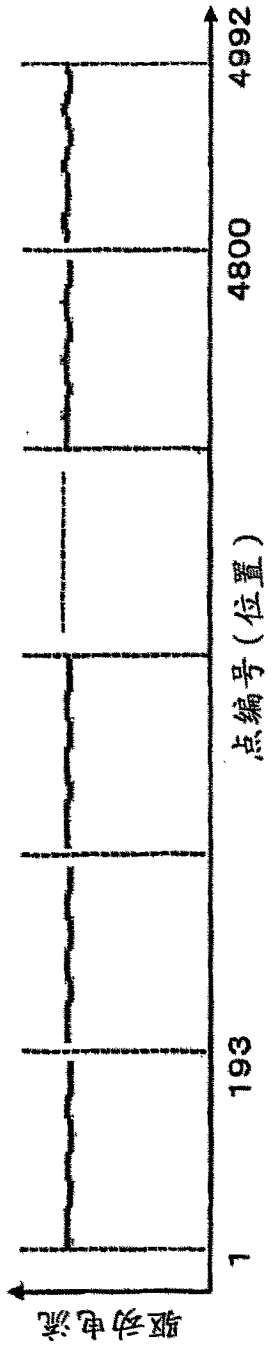


图 11B

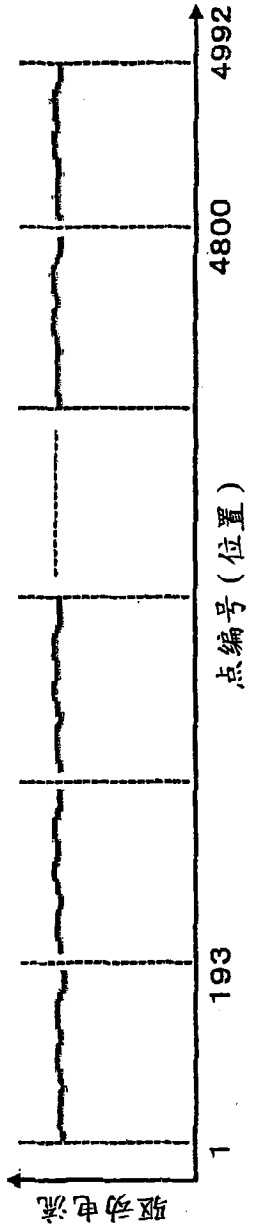


图 11C

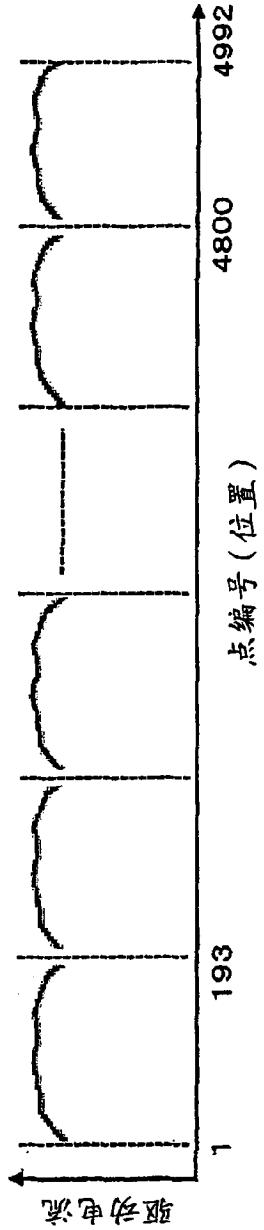
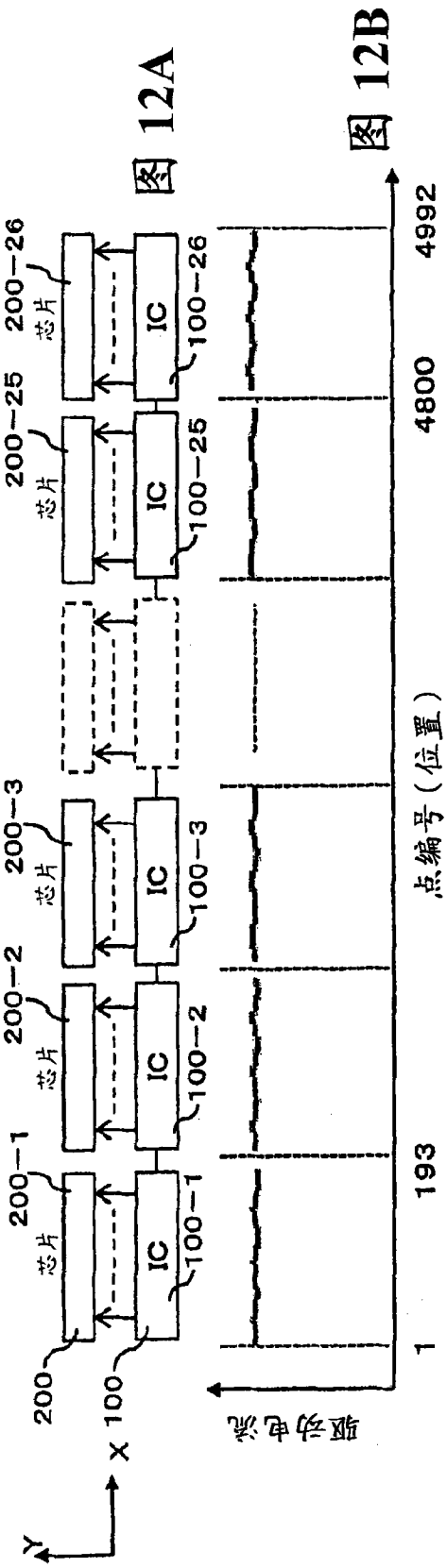


图 11D


图 12A
图 12B
200
100
X
Y
200—1
芯片
IC
100—1
200—2
100—2
200—3
100—3
200—25
100—25
200—26
100—26
1
193
4800
4992
点编号（位置）
驱动电流

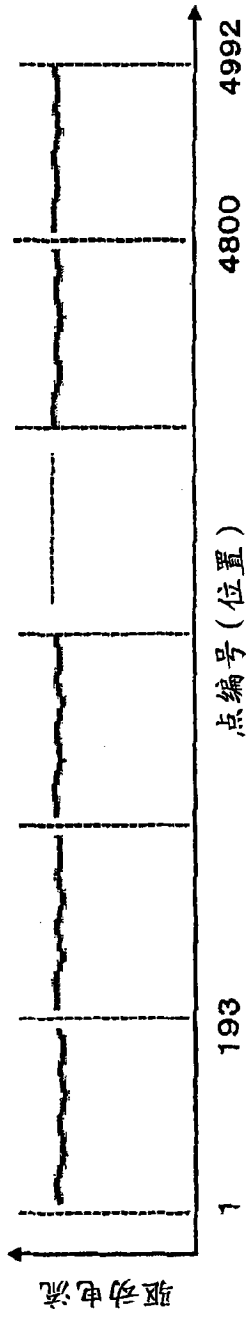

1
193
4800
4992
点编号（位置）
驱动电流

图 12C

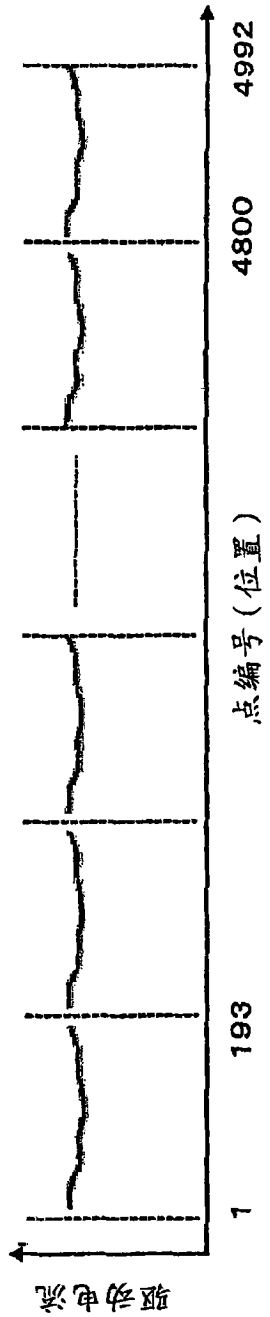

1
193
4800
4992
点编号（位置）
驱动电流

图 12D

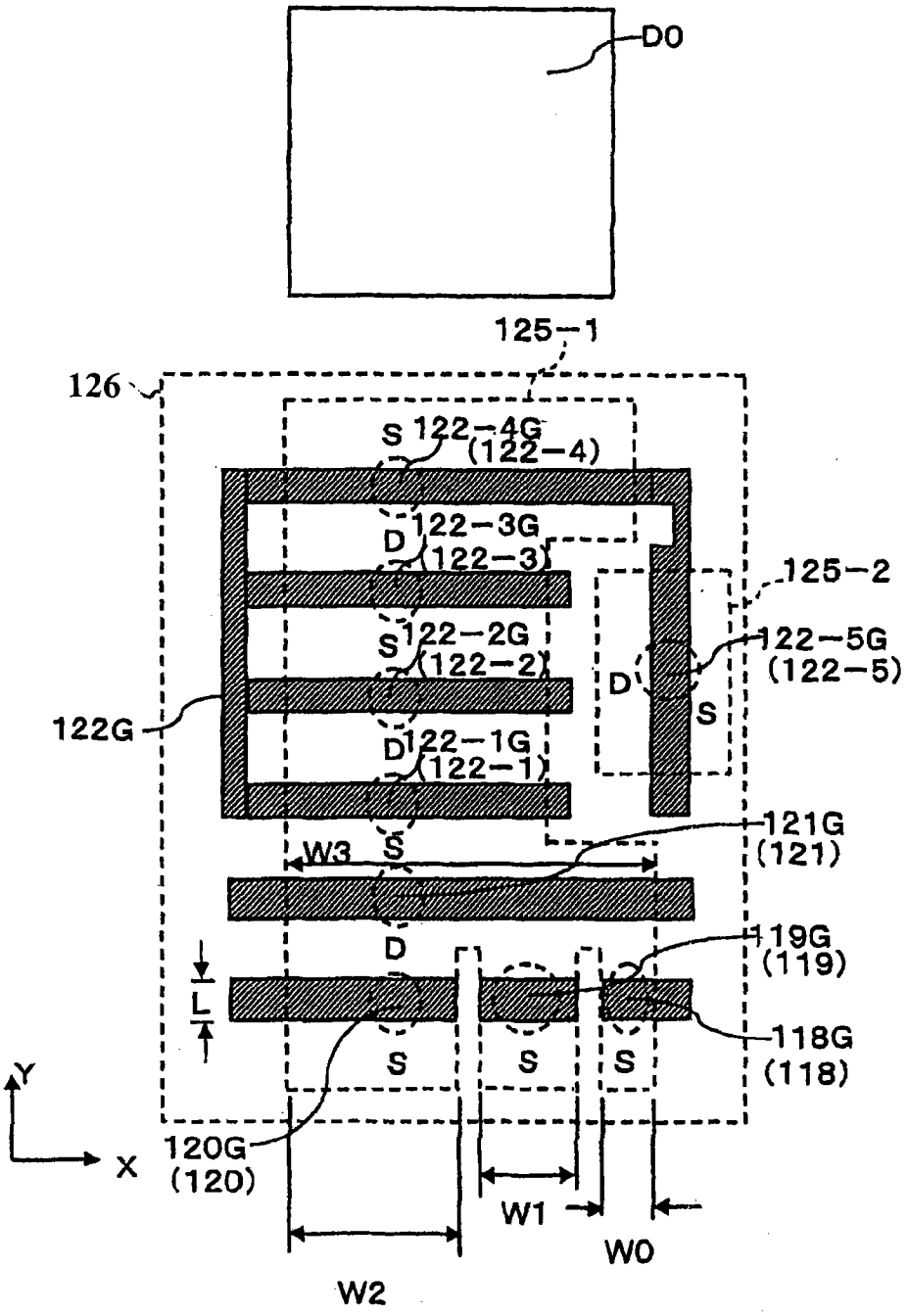

D0
125-1
126
S
122-4G
(122-4)
D
122-3G
(122-3)
125-2
S
122-2G
(122-2)
122-5G
(122-5)
D
S
122G
D
122-1G
(122-1)
W3
S
121G
(121)
D
119G
(119)
L
118G
(118)
S
S
S
Y
X
120G
(120)
W1
W0
W2

图 13

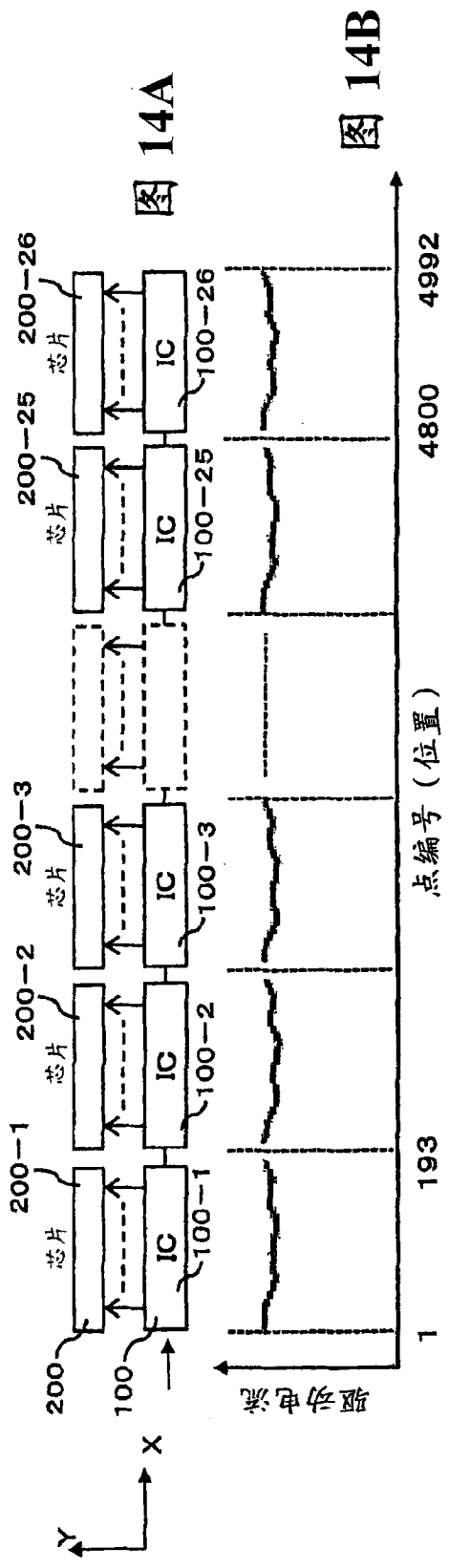

图 14A
图 14B
200-1
200-2
200-3
200-25
200-26
芯片
IC
100-1
100-2
100-3
100-25
100-26
200
100
X
Y
驱动电流
点编号（位置）
1
193
4800
4992

图 14C

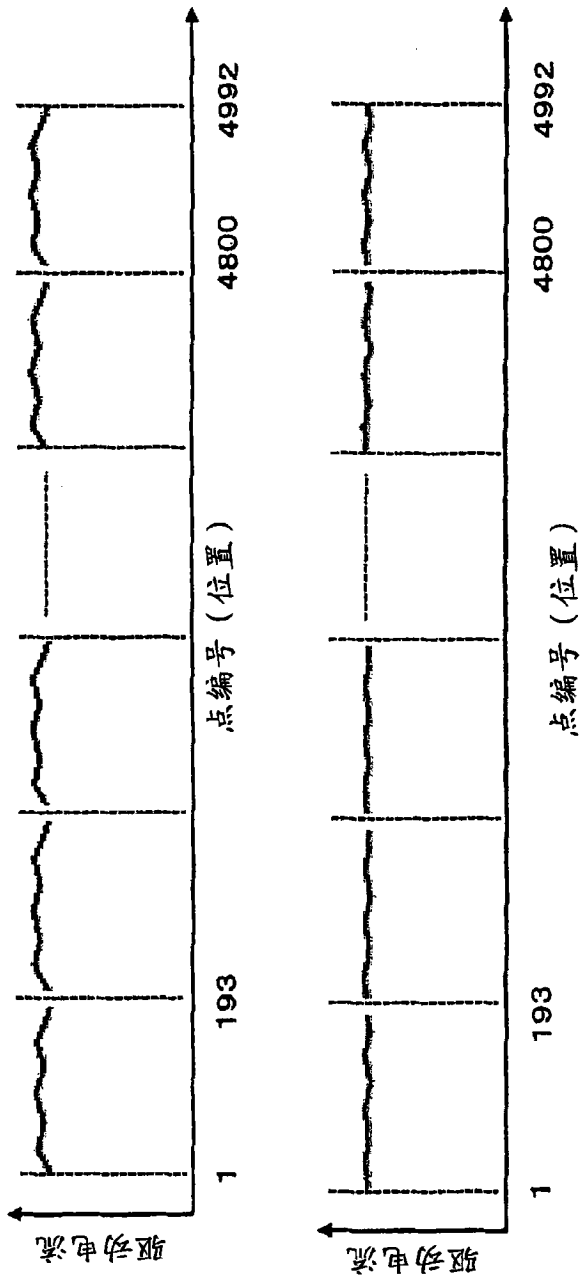

驱动电流
点编号（位置）
1
193
4800
4992

图 14D

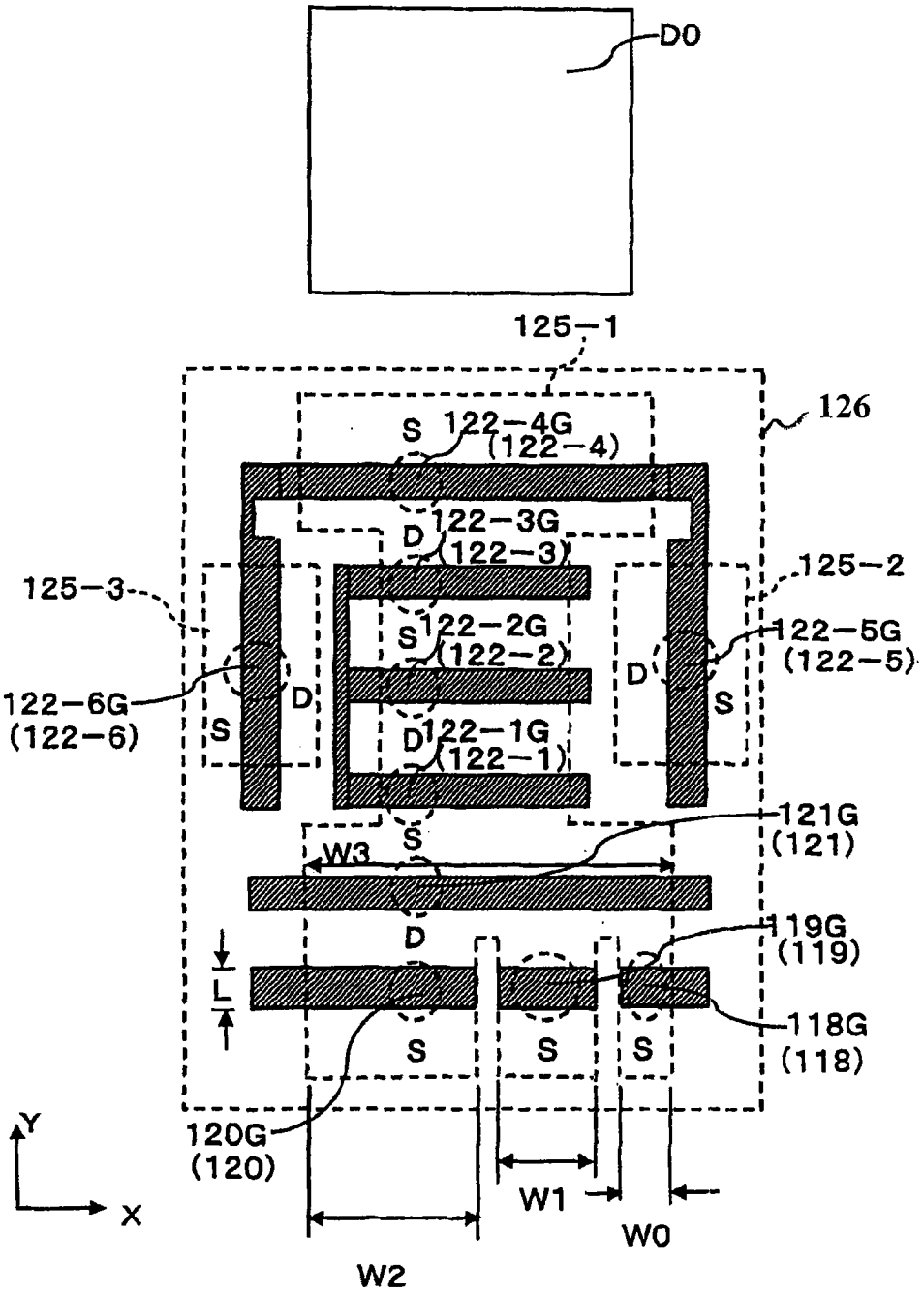

D0
125-1
126
S
122-4G
(122-4)
D
122-3G
(122-3)
125-3
125-2
S
122-2G
(122-2)
122-5G
(122-5)
122-6G
(122-6)
D
S
D
S
D
122-1G
(122-1)
S
121G
(121)
W3
S
D
119G
(119)
L
118G
(118)
S
S
S
120G
(120)
Y
X
W1
W0
W2

图 15

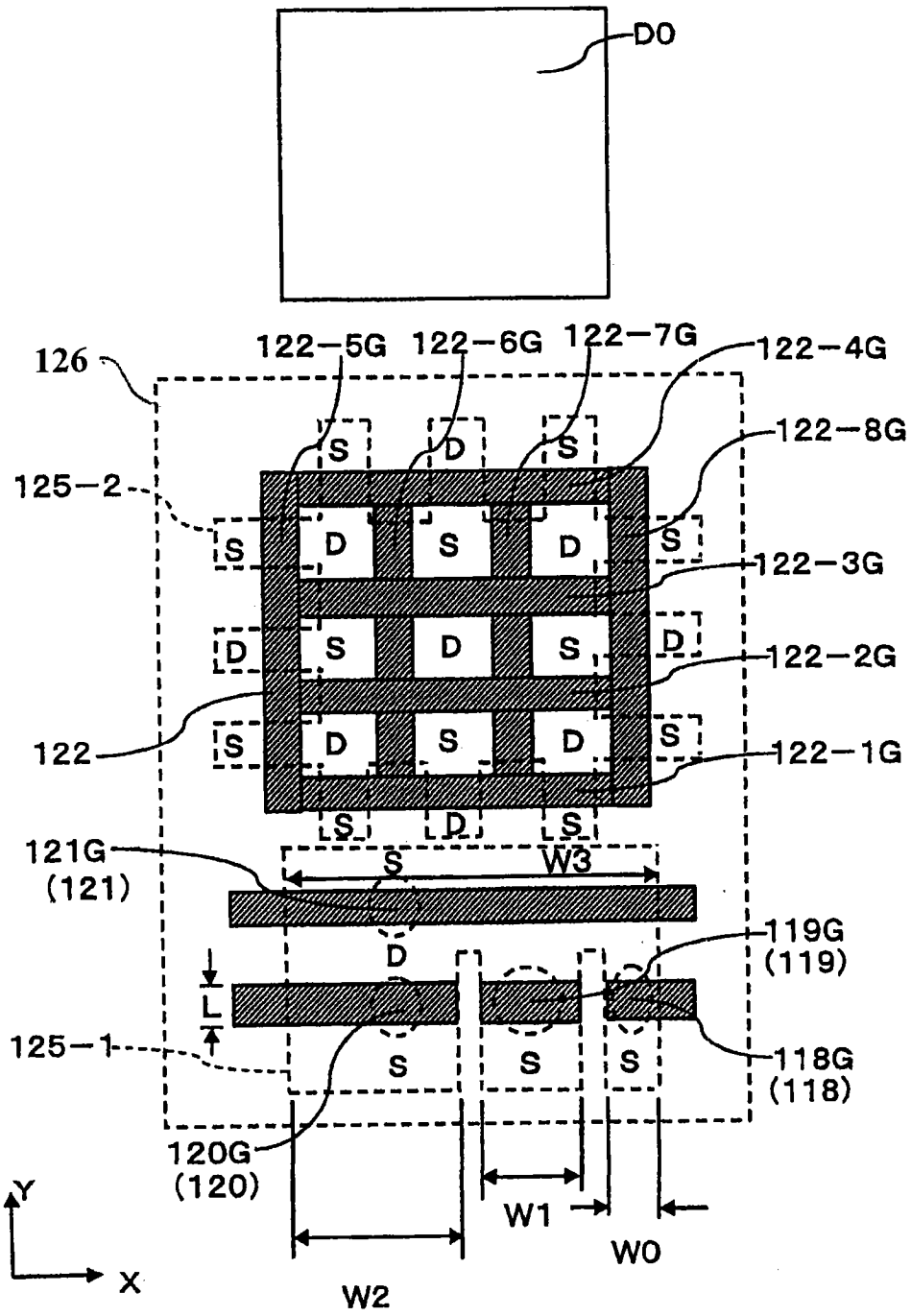

D0
126
122-5G
122-6G
122-7G
122-4G
122-8G
125-2
122-3G
122-2G
122
122-1G
121G
(121)
119G
(119)
125-1
118G
(118)
120G
(120)
W3
W1
W0
W2
L
S
D
Y
X

图 16

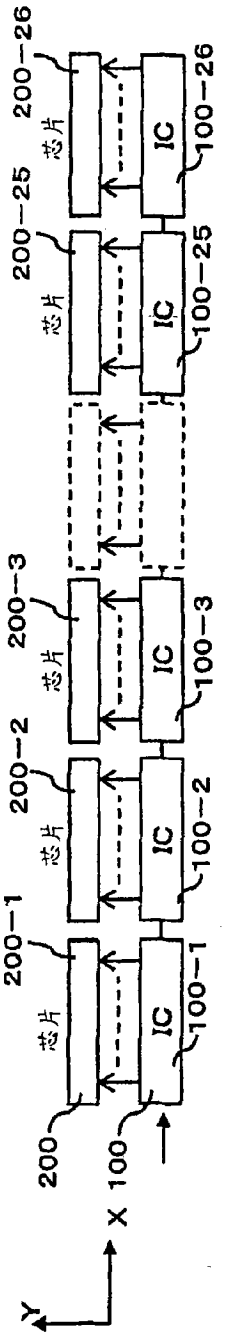


图 17A

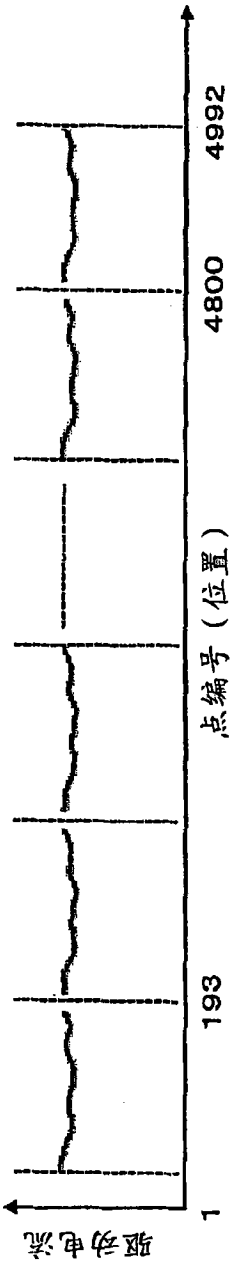


图 17B

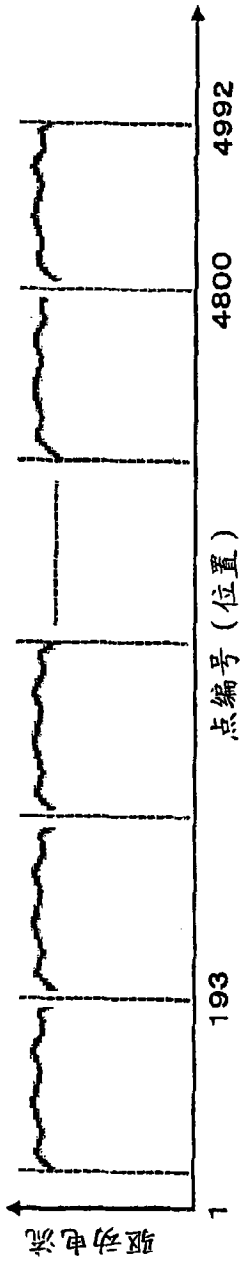


图 17C

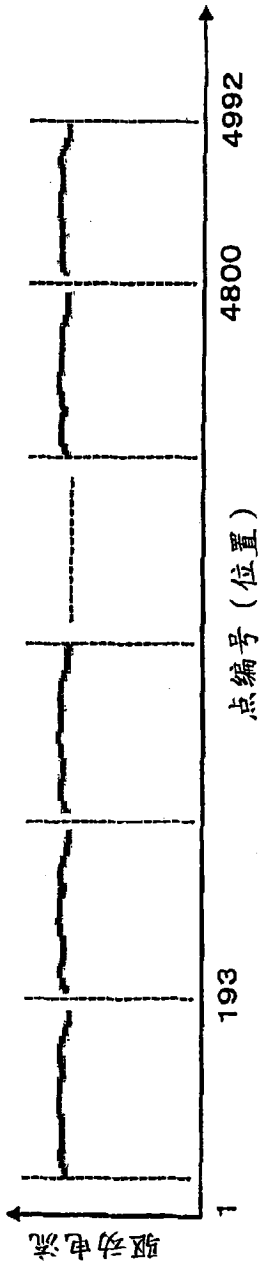


图 17D

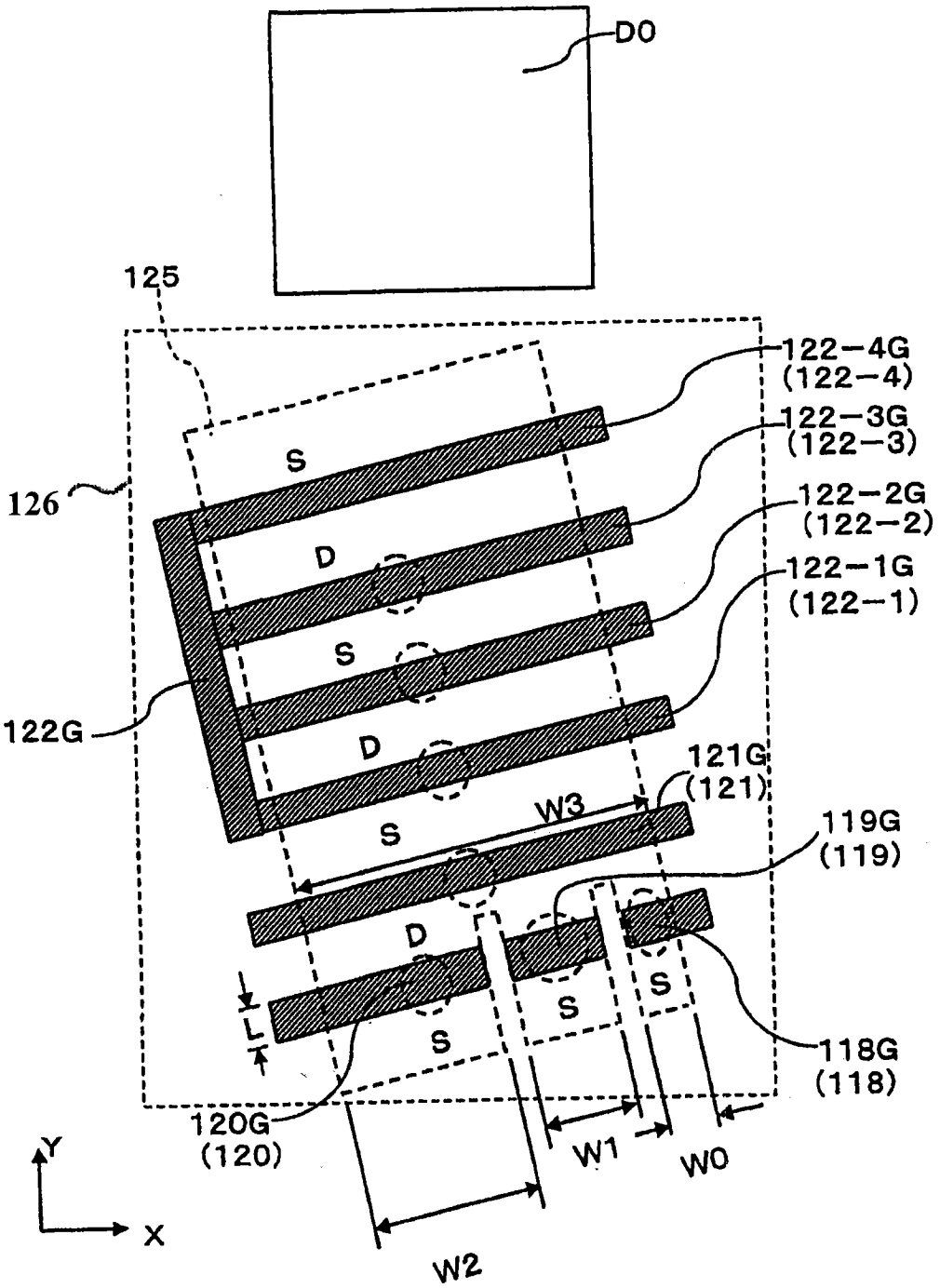

D0
125
126
122G
122-4G
(122-4)
122-3G
(122-3)
122-2G
(122-2)
122-1G
(122-1)
121G
(121)
119G
(119)
118G
(118)
120G
(120)
S
D
W3
L
W1
W0
W2
Y
X

图 18

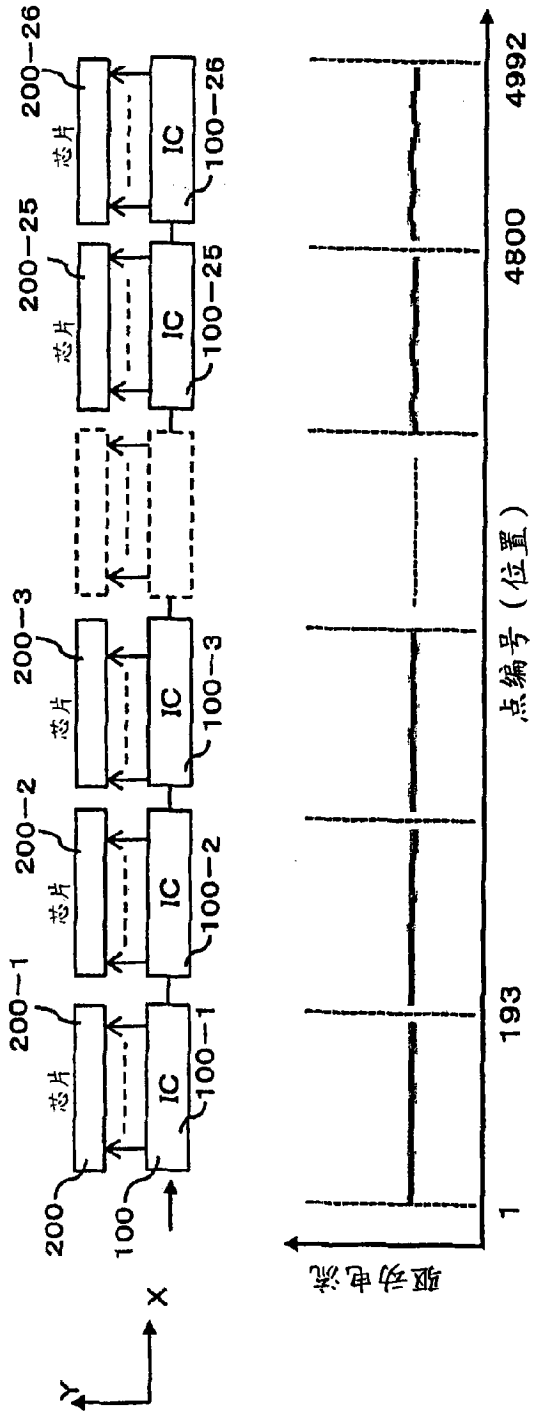


图 19A

图 19B

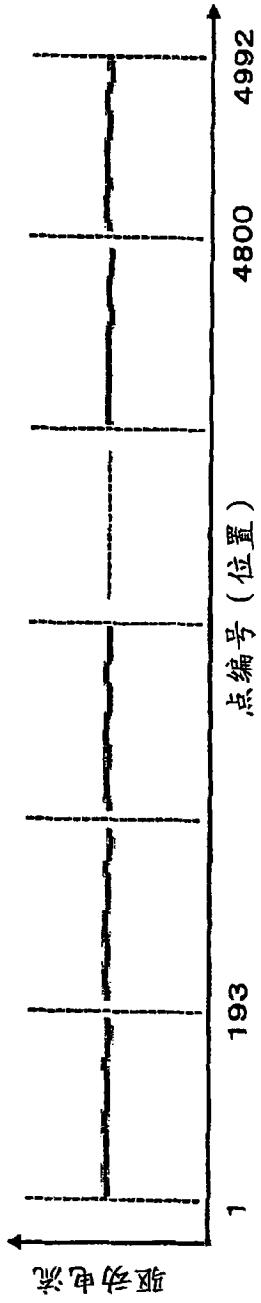


图 19C

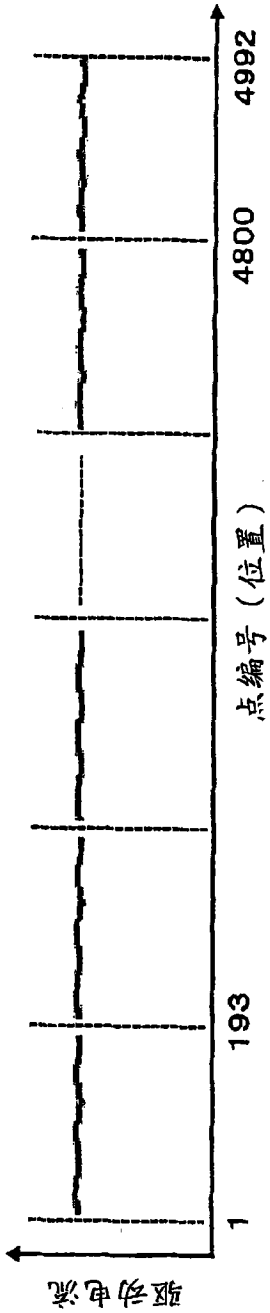


图 19D