

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4357768号
(P4357768)

(45) 発行日 平成21年11月4日(2009.11.4)

(24) 登録日 平成21年8月14日(2009.8.14)

(51) Int. Cl. F I
 H O 1 L 21/822 (2006.01) H O 1 L 27/04 H
 H O 1 L 27/04 (2006.01) H O 1 L 21/76 S
 H O 1 L 21/76 (2006.01)

請求項の数 2 (全 8 頁)

(21) 出願番号	特願2001-177562 (P2001-177562)	(73) 特許権者	000006013
(22) 出願日	平成13年6月12日(2001.6.12)		三菱電機株式会社
(65) 公開番号	特開2002-368115 (P2002-368115A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成14年12月20日(2002.12.20)	(74) 代理人	100123434
審査請求日	平成16年7月8日(2004.7.8)		弁理士 田澤 英昭
		(74) 代理人	100101133
			弁理士 濱田 初音
		(72) 発明者	前田 憲一
			東京都千代田区丸の内二丁目2番3号 三
			菱電機株式会社内
		(72) 発明者	西野 有
			東京都千代田区丸の内二丁目2番3号 三
			菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 半導体集積回路

(57) 【特許請求の範囲】

【請求項1】

高周波増幅回路と周波数変換回路との間に配置され、少なくともその高周波増幅回路にバイアスを供給するバイアス回路と、当該半導体集積回路の表面にのみ配置され、かつ上記バイアス回路の上部にのみ配置されたメタルシールドと、上記メタルシールドを高周波的に接地する高周波接地接続手段とを備えた半導体集積回路。

【請求項2】

高周波接地接続手段は、メタルシールドを当該半導体集積回路の外部で高周波的に接地することを特徴とする請求項1記載の半導体集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、不要結合を抑圧する半導体集積回路に関するものである。

【0002】

【従来の技術】

図7は例えば1982年 I E E E I E D M p p . 5 8 - 6 1 に示された従来の半導体集積回路を示す斜視図であり、図において、1 a , 1 b は誘電体層、2 a , 2 b はドープ層、3 はサブストレート層、4 はトレンチ分離、5 は半導体集積回路内の第一の回路、6 は半導体集積回路内の第二の回路である。

【0003】

次に動作について説明する。

トレンチ分離 4 が存在しない場合では、半導体集積回路内の第一の回路 5 内の電流の一部は、ドーブ層 2 a およびドーブ層 2 b、あるいはサブストレート層 3 を経て半導体集積回路内の第二の回路 6 へ漏洩する。ここで、トレンチ分離 4 が存在することにより、ドーブ層 2 a からドーブ層 2 b に伝わる電流は遮られ、サブストレート層 3 を伝わる以外になくなる。しかし、サブストレート層 3 にはほとんどトレンチ分離 4 が存在し、さらに、サブストレート層 3 の抵抗率は高いため、電流は大きく減衰する。このため、トレンチ分離 4 を設けることによって、第一の回路 5 および第二の回路 6 間の電流による不要結合の抑圧が可能となる。

【 0 0 0 4 】

10

【発明が解決しようとする課題】

従来の半導体集積回路は以上のように構成されているので、トレンチ分離 4 により、半導体集積回路内の電流による不要結合を抑圧することができる。しかしながら、半導体集積回路内の容量性の不要結合は抑圧されず、例えば、第一の回路 5 の電圧変動が第二の回路 6 に影響を及ぼしてしまうなどの課題があった。

【 0 0 0 5 】

この発明は上記のような課題を解決するためになされたもので、容量性の不要結合を抑圧する半導体集積回路を得ることを目的とする。

【 0 0 0 6 】

【課題を解決するための手段】

20

この発明に係る半導体集積回路は、高周波増幅回路と周波数変換回路との間に配置され、少なくともその高周波増幅回路にバイアスを供給するバイアス回路と、当該半導体集積回路の表面にのみ配置され、かつバイアス回路の上部にのみ配置されたメタルシールドと、メタルシールドを高周波的に接地する高周波接地接続手段とを備えたものである。

【 0 0 0 7 】

この発明に係る半導体集積回路は、高周波接地接続手段により、メタルシールドを半導体集積回路の外部で高周波的に接地するようにしたものである。

【 0 0 0 8 】

【発明の実施の形態】

以下、この発明の実施の一形態を説明する。

30

実施の形態 1 .

図 1 はこの発明の実施の形態 1 による半導体集積回路を示す斜視図であり、図において、1 a ~ 1 c は例えば二酸化シリコン等によって形成された誘電体層、2 a ~ 2 c は誘電体層 1 a ~ 1 c の下層に形成されたドーブ層、3 はドーブ層 2 a ~ 2 c の下層に形成されたサブストレート層、4 a , 4 b は絶縁体で形成され、誘電体層 1 a ~ 1 c およびドーブ層 2 a ~ 2 c をそれぞれ分離するトレンチ分離、5 は誘電体層 1 a およびドーブ層 2 a 側に形成された半導体集積回路内の第一の回路、6 は誘電体層 1 c およびドーブ層 2 c 側に形成された半導体集積回路内の第二の回路である。

また、1 1 は誘電体層 1 b 上のトレンチ分離 4 a , 4 b 近傍、かつトレンチ分離 4 a , 4 b 間に配置された導電性のメタルシールド、1 2 は半導体集積回路の外部に設けられた高周波接地（高周波接地接続手段）、1 3 はメタルシールド 1 1 と高周波接地 1 2 とを接続するワイヤー（高周波接地接続手段）である。

40

【 0 0 0 9 】

次に動作について説明する。

図 1 に示したように、半導体集積回路は多層形成されている。誘電体層 1 a ~ 1 c は、抵抗率が高いが薄膜によって形成され、ドーブ層 2 a ~ 2 c は、抵抗率がやや低く、サブストレート層 3 は、抵抗率が高い。

図 1 に示した半導体集積回路において、トレンチ分離 4 a , 4 b が存在しない場合では、半導体集積回路内の第一の回路 5 内の電流の一部は、ドーブ層 2 a からドーブ層 2 b , 2 c、あるいはサブストレート層 3 を経て半導体集積回路内の第二の回路 6 へ漏洩する。

50

ここで、トレンチ分離 4 a , 4 b が存在することにより、ドープ層 2 a からドープ層 2 b 、およびドープ層 2 b からドープ層 2 c に伝わる電流は遮られ、サブストレート層 3 を伝わる以外になくなる。しかし、サブストレート層 3 にはほとんどトレンチ分離 4 a , 4 b が存在し、さらに、サブストレート層 3 の抵抗率は高いため、電流は大きく減衰する。このため、トレンチ分離 4 a , 4 b を設けることによって、第一の回路 5 および第二の回路 6 間の電流による不要結合の抑圧が可能となる。

【 0 0 1 0 】

また、第一の回路 5 および第二の回路 6 間の容量性の不要結合は、メタルシールド 1 1 を介したものとなる。ここで、メタルシールド 1 1 は、半導体集積回路の外部に設けられた高周波接地 1 2 にワイヤー 1 3 によって接続されているため高周波接地されており、第一の回路 5 および第二の回路 6 のうちの一方の回路の電圧変動が他方の回路に影響を及ぼすことなく、第一の回路 5 および第二の回路 6 間の容量を小さくし、第一の回路 5 および第二の回路 6 間の容量性の不要結合を抑圧することができる。

以上により、高周波接地されたメタルシールド 1 1 を設けることにより、トレンチ分離 4 a , 4 b では抑圧することのできない第一の回路 5 および第二の回路 6 間の容量性の不要結合を抑圧することができる。また、メタルシールド 1 1 をトレンチ分離 4 a , 4 b の近傍に配置したことによって、メタルシールド 1 1 の配置に必要な面積を小さくすることができる。さらに、メタルシールド 1 1 を半導体集積回路の外部で高周波的に接地することにより、より効果的にメタルシールドを接地することができ、容量性の不要結合をより効果的に抑圧することができる。また、メタルシールドをトレンチ分離の間に配置したことによって、配置面積を小さくすることができる。

【 0 0 1 1 】

なお、図 1 では、半導体集積回路を、誘電体層 1 a ~ 1 c 、ドープ層 2 a ~ 2 c 、およびサブストレート層 3 からなるもので説明したが、多層形成される各層の種類および層数は、その他の任意のものであっても、この発明を適用することができる。

また、図 1 では、トレンチ分離 4 a , 4 b を 2 つ設けたが、どちらか一方でも良く、また、3 つ以上設けても良く、トレンチ分離の数が多ければ多いほど電流による不要結合の抑圧度を大きくすることができる。

さらに、図 1 では、高周波接地 1 2 およびワイヤー 1 3 により、メタルシールド 1 1 を高周波接地したが、定電圧源およびワイヤー 1 3 により、メタルシールド 1 1 を定電圧にしても良く、この場合でも、第一の回路 5 および第二の回路 6 間の容量性の不要結合を抑圧することができる。

【 0 0 1 2 】

実施の形態 2 .

図 2 はこの発明の実施の形態 2 による半導体集積回路を示す斜視図であり、図において、1 4 はメタル等の導電性の材料で形成され、誘電体層 1 b およびドープ層 2 b を貫通し、メタルシールド 1 1 とサブストレート層 3 とを接続するサブストレートコンタクト（高周波接地接続手段）である。

その他の構成については、高周波接地 1 2 およびワイヤー 1 3 を削除した以外、図 1 と同一である。

【 0 0 1 3 】

次に動作について説明する。

メタルシールド 1 1 は、半導体集積回路の内部のサブストレート層 3 にサブストレートコンタクト 1 4 によって接続されている。サブストレートコンタクト 1 4 は、導電性の材料で形成されており、また、サブストレート層 3 の下層はグランド（接地）なので（図示せず）、メタルシールド 1 1 は、ほぼ高周波接地されていることになる。したがって、第一の回路 5 および第二の回路 6 のうちの一方の回路の電圧変動が他方の回路に影響を及ぼすことなく、第一の回路 5 および第二の回路 6 間の容量を小さくし、第一の回路 5 および第二の回路 6 間の容量性の不要結合を抑圧することができる。

また、半導体集積回路の外部で高周波的に接地する必要がなくなり、半導体集積回路の

10

20

30

40

50

内部だけで高周波的に接地することができる。また、メタルシールドをトレンチ分離の間に配置したことによって、配置面積を小さくすることができる。

【0014】

実施の形態3 .

図3はこの発明の実施の形態3による半導体集積回路を示す斜視図である。

この実施の形態3は、上記実施の形態1に示したように高周波接地12およびワイヤー13により、メタルシールド11を半導体集積回路の外部で高周波接地すると共に、上記実施の形態2に示したようにサブストレートコンタクト14により、メタルシールド11をサブストレート層3に接続し、高周波接地したものである。

このように構成することによって、より効果的にメタルシールド11を接地することができるので、容量性の不要結合をより効果的に抑圧することができる。また、メタルシールドをトレンチ分離の間に配置したことによって、配置面積を小さくすることができる。

10

【0015】

実施の形態4 .

図4はこの発明の実施の形態4による半導体集積回路を示す斜視図であり、図において、1は誘電体層、2はドープ層、3はサブストレート層である。上記誘電体層1およびドープ層2は、トレンチ分離4により分離されていない。

また、メタルシールド11は、高周波接地12およびワイヤー13により、半導体集積回路の外部で高周波接地されると共に、サブストレートコンタクト14により、サブストレート層3に接続され、高周波接地されている。

20

さらに、15は高アイソレーションが要求される半導体集積回路内の高周波増幅回路、16は高アイソレーションが要求される半導体集積回路内の周波数変換回路である。

【0016】

次に動作について説明する。

例えば、高周波増幅回路15および周波数変換回路16間の容量性の結合により、高周波信号が漏洩する場合を考える。高周波増幅回路15および周波数変換回路16間の容量性の結合は、メタルシールド11を介したものであり、さらに、メタルシールド11が、高周波接地12およびワイヤー13により、半導体集積回路の外部で高周波接地されると共に、サブストレートコンタクト14により、サブストレート層3に接続され、高周波接地されることにより、高周波増幅回路15の電圧変動が周波数変換回路16に影響を及ぼすことがない。また、周波数変換回路16から高周波増幅回路15に対して高周波信号が漏洩する場合も上記と同様である。

30

このように構成することによって、高周波増幅回路15および周波数変換回路16間相互の容量性の不要結合を抑圧することができる。

なお、高周波接地12は接地とは限らず、定電圧源であっても良い。

また、図4では、高周波増幅回路15および周波数変換回路16間にトレンチ分離4を設けなかったが、1つまたは複数のトレンチ分離4を設けても良く、トレンチ分離の数が多ければ多いほど電流による不要結合の抑圧度を大きくすることができる。

【0017】

実施の形態5 .

図5はこの発明の実施の形態5による半導体集積回路を示す平面図であり、図において、21は半導体集積回路、22は高周波増幅回路、23は周波数変換回路、24は高周波増幅回路22および周波数変換回路23間に配置され、高周波増幅回路22にバイアスを供給すると共に、設計に応じて周波数変換回路23にもバイアスを供給するバイアス回路である。また、31はバイアス回路24の上部に配置されたメタルシールドである。なお、メタルシールド31は、高周波接地12およびワイヤー13により、半導体集積回路の外部で高周波接地されている。

40

【0018】

次に動作について説明する。

この実施の形態5では、メタルシールド31をバイアス回路24の上部に配置すること

50

により、メタルシールド31用の平面方向の配置領域を特別に確保する必要がなく、半導体集積回路の平面方向の小形化が可能である。また、バイアス回路24を流れる信号は主に直流成分であるため、メタルシールド31の配置によってバイアス回路24とメタルシールド31との間に生成される寄生容量の影響を高周波増幅回路22および周波数変換回路23が受けることがない。

また、メタルシールド31は、高周波接地12およびワイヤー13により、半導体集積回路の外部で高周波接地されており、高周波増幅回路22および周波数変換回路23間相互の容量性の不要結合を抑圧することができる。

なお、図5では示していないが、メタルシールド31を、サブストレートコンタクト14により、サブストレート層3に接続し、高周波接地する場合には、バイアス回路24の配置されていない個所でサブストレートコンタクト14を貫通させるようにすれば良い。

【0019】

実施の形態6.

図6はこの発明の実施の形態6による半導体集積回路を示す平面図であり、図において、41はバイアス回路24および高周波増幅回路22の上部に配置されたメタルシールド、42はメタルシールド41と高周波増幅回路22との間に生じる寄生容量がその高周波増幅回路22に影響を及ぼしてしまう部位に設けられたメタルシールドの穴である。なお、メタルシールド41は、高周波接地12およびワイヤー13により、半導体集積回路の外部で高周波接地されている。

【0020】

次に動作について説明する。

この実施の形態6では、メタルシールド41をバイアス回路24および高周波増幅回路22上部に配置し、その高周波増幅回路22上部のうちで、メタルシールド41の配置によってメタルシールド41と高周波増幅回路22との間に生成される寄生容量の影響により高周波増幅回路22の高周波特性の劣化を生じさせる部位に、メタルシールドの穴42を設けたものである。バイアス回路24を流れる信号は主に直流成分であるためメタルシールド41の配置によって生成される寄生容量の影響を受けることがなく、また、高周波増幅回路22に寄生容量の影響のないようにメタルシールドの穴42を配置したメタルシールド41を用いているため、メタルシールド41の配置によって高周波増幅回路22の高周波特性に劣化は生じない。

この実施の形態6では、高周波増幅回路22上部にもメタルシールド41を配置することにより、メタルシールドの面積化が可能であり、バイアス回路24のみに配置する場合に比べて、容量性の不要結合をより効果的に抑圧することができる。

なお、図6では、バイアス回路24および高周波増幅回路22の上部にメタルシールドの穴42を有するメタルシールド41の配置を行ったが、バイアス回路24および周波数変換回路23の上部にメタルシールドの穴42を有するメタルシールド41を配置しても同様な効果が得られる。

【0021】

【発明の効果】

以上のように、この発明によれば、高周波増幅回路と周波数変換回路との間に配置され、少なくともその高周波増幅回路にバイアスを供給するバイアス回路と、当該半導体集積回路の表面にのみ配置され、かつバイアス回路の上部にのみ配置されたメタルシールドと、メタルシールドを高周波的に接地する高周波接地接続手段とを備えるように構成したので、メタルシールドと高周波接地接続手段とによって、高周波増幅回路および周波数変換回路のうちの一方の回路の電圧変動が他方の回路に影響を及ぼすことなく、高周波増幅回路および周波数変換回路間の容量性の不要結合を抑圧することができる。また、メタルシールドをバイアス回路の上部に配置したことによって、メタルシールドの配置領域を特別に確保する必要がなくなり、半導体集積回路を小型化にすることができる。さらに、バイアス回路を流れる信号は主に直流成分であるため、メタルシールドの配置によってバイアス回路とメタルシールドとの間に生成される寄生容量の影響を高周波増幅回路および周波

10

20

30

40

50

数変換回路が受けることがない効果がある。

【 0 0 2 2 】

この発明によれば、高周波接地接続手段は、メタルシールドを当該半導体集積回路の外部で高周波的に接地するように構成したので、より効果的にメタルシールドを接地することができるので、容量性の不要結合をより効果的に抑圧することができる効果がある。

【図面の簡単な説明】

【図 1】 この発明の実施の形態 1 による半導体集積回路を示す斜視図である。

【図 2】 この発明の実施の形態 2 による半導体集積回路を示す斜視図である。

【図 3】 この発明の実施の形態 3 による半導体集積回路を示す斜視図である。

【図 4】 この発明の実施の形態 4 による半導体集積回路を示す斜視図である。

【図 5】 この発明の実施の形態 5 による半導体集積回路を示す平面図である。

【図 6】 この発明の実施の形態 6 による半導体集積回路を示す平面図である。

【図 7】 従来の半導体集積回路を示す斜視図である。

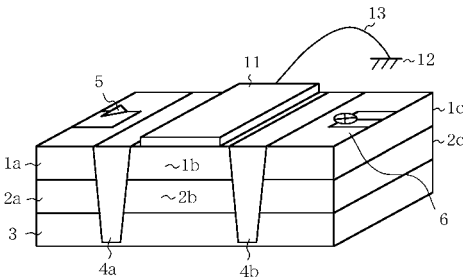
【符号の説明】

1, 1a ~ 1c 誘電体層、2, 2a ~ 2c ドープ層、3 サブストレート層、4a, 4b トレンチ分離、5 第一の回路、6 第二の回路、11, 31, 41 メタルシールド、12 高周波接地（高周波接地接続手段）、13 ワイヤー（高周波接地接続手段）、14 サブストレートコンタクト（高周波接地接続手段）、15, 22 高周波増幅回路、16, 23 周波数変換回路、21 半導体集積回路、24 バイアス回路、42 穴。

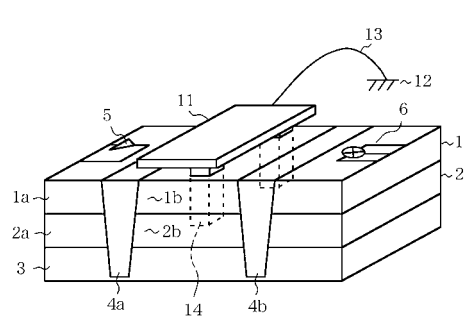
10

20

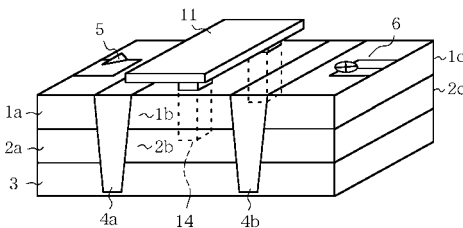
【図 1】



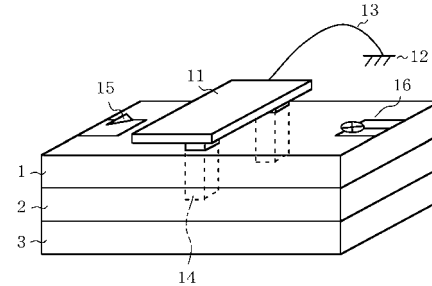
【図 3】



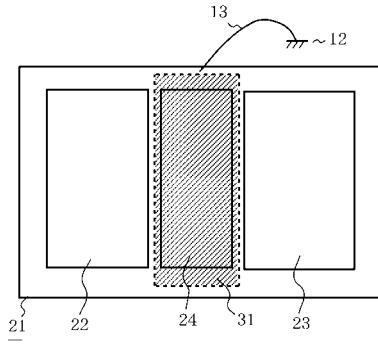
【図 2】



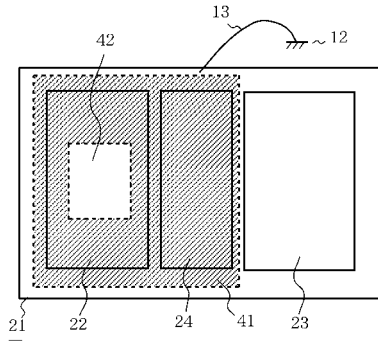
【図 4】



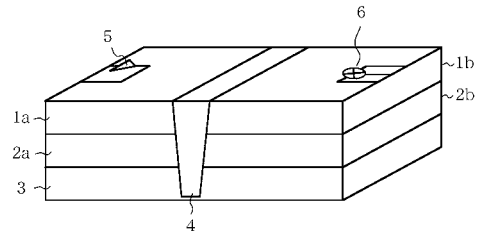
【図5】



【図6】



【図7】



フロントページの続き

- (72)発明者 末松 憲治
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
- (72)発明者 高木 直
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
- (72)発明者 下沢 充弘
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
- (72)発明者 伊東 健治
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
- (72)発明者 生島 貴之
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
- (72)発明者 桂 隆俊
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
- (72)発明者 貞廣 圭一
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

審査官 棚田 一也

- (56)参考文献 特開平04-369226(JP,A)
特開2000-101021(JP,A)
特開平06-268054(JP,A)
特開平08-204130(JP,A)
特開平09-326468(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/822

H01L 21/76

H01L 27/04