

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7141623号

(P7141623)

(45)発行日 令和4年9月26日(2022.9.26)

(24)登録日 令和4年9月14日(2022.9.14)

(51)国際特許分類

F I

H 0 3 H 11/04 (2006.01)

H 0 3 H 11/04

L

H 0 3 H 7/09 (2006.01)

H 0 3 H 7/09

Z

請求項の数 3 (全30頁)

(21)出願番号	特願2020-561711(P2020-561711)	(73)特許権者	515351884
(86)(22)出願日	令和1年5月2日(2019.5.2)		ユニスト (ウルサン ナショナル インス
(65)公表番号	特表2021-524182(P2021-524182		ティテュート オブ サイエンス アンド
	A)		テクノロジー)
(43)公表日	令和3年9月9日(2021.9.9)		大韓民国 4 4 9 1 9 ウルサン ウルチ
(86)国際出願番号	PCT/KR2019/005268		ユグン オニャン-ウップ ユニストー
(87)国際公開番号	WO2019/212258		ギル 5 0
(87)国際公開日	令和1年11月7日(2019.11.7)	(74)代理人	110001601
審査請求日	令和2年11月6日(2020.11.6)		特許業務法人英和特許事務所
(31)優先権主張番号	10-2018-0050717	(72)発明者	キム、ジングク
(32)優先日	平成30年5月2日(2018.5.2)		大韓民国 ウルサン 4 4 9 1 9 ウルチ
(33)優先権主張国・地域又は機関	韓国(KR)		ユグン オニャン-ウップ ユニストー
			ギル 5 0
		(72)発明者	ジョン、サンヨン
			大韓民国 ウルサン 4 4 9 1 9 ウルチ
			最終頁に続く

(54)【発明の名称】 電力線への素子の追加がない絶縁型アクティブEMIフィルタ

(57)【特許請求の範囲】

【請求項1】

電力が供給される電源側に配置され、EMI源に接続されたライブ線と中性線がそれぞれ巻線で巻かれているコモンモードチョークと、

EMIを発生させるEMI源側に配置され、直列に接続された二つのコンデンサからなるYコンデンサと、

前記コモンモードチョークにコイルで重ね巻かれ、前記コモンモードチョークのノイズ電流を検出する検出巻線と、

前記検出巻線で検出されたノイズ電流を増幅する増幅部と、

前記Yコンデンサの前段に設けられおり、1次コイルは前記増幅部で増幅された信号を受け入れ、2次コイルは前記Yコンデンサに接続された接地に接続されて電力線から絶縁され、前記2次コイルの信号を前記Yコンデンサに補償信号として出力する変圧器とを備え、

前記Yコンデンサを構成する前記二つのコンデンサが前記ライブ線と前記中性線との間に直列に接続され、当該二つのコンデンサ同士の接続点が前記変圧器の2次コイルを介して接地に接続され、

前記検出巻線の巻数(N_{sen})は、前記コモンモードチョークの寄生回路のキャパシタンスを C_{cm} とし、前記検出巻線の寄生回路のキャパシタンスを C_{sen} とするとき、 $2C_{cm}/C_{sen}$ の平方根より小さいことを特徴とする、電力線に追加される素子がない絶縁型アクティブEMIフィルタ。

10

20

【請求項 2】

一端が前記 Y コンデンサに接続され、他端が前記変圧器の 2 次コイルに接続される第 1 抵抗 R_{d1} と、

一端が前記抵抗の一端に接続されるコンデンサ C_d と、

一端が前記コンデンサの他端に直列に接続され、他端が接地に接続される第 2 抵抗 R_{d2} とを備え、

前記変圧器の共振を避けるためにバイパスとダンピング回路としての安定性および前記 EMI 源インピーダンスと前記 Y コンデンサとの間の共振による性能の低下を緩和する、バイパスブランチをさらに備えることを特徴とする、請求項 1 に記載の電力線に追加される素子がない絶縁型アクティブ EMI フィルタ。

10

【請求項 3】

EMI を発生させる EMI 源側に配置され、EMI 源に接続されたライブ線と中性線がそれぞれ巻線で巻かれているコモンモードチョークと、

電力が供給される電源側に配置され、直列に接続された二つのコンデンサからなる Y コンデンサと、

前記コモンモードチョークにコイルで重ね巻かれ、前記コモンモードチョークのノイズ電流を検出する検出巻線と、

前記検出巻線で検出されたノイズ電流を増幅する増幅部と、

前記 Y コンデンサの前段に設けられており、1 次コイルは前記増幅部で増幅された信号を受け入れ、2 次コイルは前記 Y コンデンサに接続された接地に接続されて電力線から絶縁され、前記 2 次コイルを介して変圧された信号を前記 Y コンデンサに補償信号として出力する変圧器とを備え、

20

前記 Y コンデンサを構成する前記二つのコンデンサが前記ライブ線と前記中性線との間に直列に接続され、当該二つのコンデンサ同士の接続点が前記変圧器の 2 次コイルを介して接地に接続され、

前記検出巻線の巻数 (N_{sen}) は、前記コモンモードチョークの寄生回路のキャパシタンスを C_{cm} とし、前記検出巻線の寄生回路のキャパシタンスを C_{sen} とするとき、 $2C_{cm}/C_{sen}$ の平方根より小さいことを特徴とする、電力線に追加される素子がない絶縁型アクティブ EMI フィルタ。

【発明の詳細な説明】

30

【技術分野】

【0001】

本発明は、EMI フィルタに関し、特に電力線への素子の追加がない絶縁型アクティブ EMI フィルタに関する。

【背景技術】

【0002】

ほとんどの家電用・産業用電気システムには、電力線ケーブルを介して放出される伝導性 EMI ノイズを防ぐために EMI フィルタを装着することになる。

【0003】

コモンモード伝導性ノイズを防ぐためには、通常コモンモードチョークと Y コンデンサとからなるフィルタを用いる。高電力・高電流電気システムでは、コモンモードチョークの磁気飽和現象によってノイズ低減性能が低下するが、これを防ぐための十分な減衰性能を得るためには、多段フィルタを用いるか、または高価な高性能チョークを用いる必要があり、これにより、EMI フィルタのサイズとコストが大幅に増加することになる。したがって、パッシブ EMI フィルタの限界を克服し、性能を効果的に向上させることができるアクティブ EMI フィルタを用いようとする試みがあり、アクティブ EMI フィルタによって電力線に追加されるチョークがないことが好ましい。

40

【0004】

アクティブ EMI フィルタは、ノイズ電圧や電流をコンデンサや変圧器でセンシングし、補償電圧や電流を再び変圧器やコンデンサに印加して相殺させるフィードバック回路構

50

造を有する。ところが、アクティブ EMI フィルタにおいて電力線に変圧器を追加してノイズの検出と補償を行うと、高電力・高電流電気システムは変圧器の磁気飽和によって性能が大きく低下する。すなわち、従来、電力線に追加される変圧器がない形態のアクティブ EMI フィルタは、コンデンサを介してノイズの検出と補償を行うようにした。

【0005】

しかしながら、アクティブ EMI フィルタにおいて電力線にコンデンサを接続してノイズの検出と補償を行うと、アクティブ回路素子が電力線から絶縁されなくなり、電氣的過負荷 (EOS: electrical overstress) に対する信頼性と安定性が大きく低下する問題点がある。すなわち、アクティブ EMI フィルタによって、電力線にチョークを追加することなく、アクティブ回路素子が電力線から絶縁される構造が必要である。

10

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明が解決しようとする課題は、電力線に素子を追加することなく、アクティブ回路素子が電力線から絶縁される、電力線への素子の追加がない絶縁型アクティブ EMI フィルタを提供することである。

【0007】

本発明が解決しようとする他の課題は、電力線に素子を追加することなく、アクティブ回路素子が電力線から絶縁される、電力線への素子の追加がない絶縁型アクティブ EMI フィルタを用いた EMI ノイズ低減方法を提供することである。

20

【課題を解決するための手段】

【0008】

前記課題を達成するための本発明の第 1 実施例に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタは、電力が供給される電源側に配置され、EMI 源に接続されたライブ線 (Live line) と中性線 (Neutral line) がそれぞれ巻線で巻かれているコモンモード (CM) チョークと、EMI を発生させる EMI 源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線と中性線との間に並列に接続されかつ接地に共通に接続される Y コンデンサと、前記コモンモードチョークにコイルで重ね巻かれ、前記コモンモードチョークのノイズ電流を検出する検出巻線と、前記検出巻線で検出されたノイズ電流を増幅する増幅部と、前記 Y コンデンサの前段に設けられており、1 次コイルは前記増幅部で増幅された信号を受け入れ、2 次コイルは前記 Y コンデンサに接続された接地に接続されて電力線から絶縁 (isolated) され、前記 2 次コイルの信号を前記 Y コンデンサに補償信号として注入する変圧器とを備える。

30

【0009】

前記課題を達成するための本発明の第 2 実施例に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタは、電力が供給される電源側に配置され、EMI 源に接続されたライブ線 (Live line) と中性線 (Neutral line) がそれぞれ巻線で巻かれているコモンモード (CM) チョークと、EMI を発生させる EMI 源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線と中性線との間に並列に接続されかつ接地に共通に接続される Y コンデンサと、前記 Y コンデンサの前段に設けられており、1 次コイルが前記 Y コンデンサのノイズ電圧をセンシングして 2 次コイルを介して変圧し、電力線から絶縁 (isolated) される変圧部と、前記変圧部で検出されて変圧されたノイズ電圧を増幅する増幅部と、前記コモンモードチョークにコイルで重ね巻かれ、前記増幅部で増幅されたノイズ信号を前記コモンモードチョークに注入する補償巻線とを備える。

40

【0010】

前記課題を達成するための本発明の第 3 実施例に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタは、EMI を発生させる EMI 源側に配置され、EMI 源に

50

接続されたライブ線 (Live line) と中性線 (Neutral line) がそれぞれ巻線で巻かれているコモンモード (CM) チョークと、電力が供給される電源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線と中性線との間に並列に接続されかつ接地に共通に接続される Y コンデンサと、前記コモンモードチョークにコイルで重ね巻かれ、前記コモンモードチョークのノイズ電流を検出する検出巻線と、前記検出巻線で検出されたノイズ電流を増幅する増幅部と、前記 Y コンデンサの前段に設けられており、1 次コイルは前記増幅部で増幅された信号を受け入れ、2 次コイルは前記 Y コンデンサに接続された接地に接続されて電力線から絶縁 (isolated) され、前記 2 次コイルを介して変圧された信号を前記 Y コンデンサに補償信号として注入する変圧器とを備える。

10

【0011】

前記課題を達成するための本発明の第 4 実施例に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタは、EMI を発生させる EMI 源側に配置され、EMI 源に接続されたライブ線 (Live line) と中性線 (Neutral line) がそれぞれ巻線で巻かれているコモンモード (CM) チョークと、電力が供給される電源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線と中性線との間に並列に接続されかつ接地に共通に接続される Y コンデンサと、前記 Y コンデンサの前段に設けられており、1 次コイルが前記 Y コンデンサのノイズ電圧をセンシングして 2 次コイルを介して変圧し、電力線から絶縁 (isolated) される変圧器と、前記変圧器で変圧されたノイズ電圧を増幅する増幅部と、前記コモンモードチョークにコイルで重ね巻かれ、前記増幅部で増幅されたノイズ信号を前記コモンモードチョークに補償信号として注入する補償巻線とを備える。

20

【0012】

前記他の課題を達成するための本発明の第 1 実施例に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタを用いた EMI ノイズ低減方法は、電力が供給される電源側に配置され、EMI 源に接続されたライブ線 (Live line) と中性線 (Neutral line) がそれぞれ巻線で巻かれているコモンモード (CM) チョークと、EMI を発生させる EMI 源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線と中性線との間に並列に接続されかつ接地に共通に接続される Y コンデンサとを備えるパッシブ EMI フィルタにアクティブ素子を付加して EMI ノイズを低減する方法において、前記コモンモードチョークにコイルで重ね巻いてなる検出巻線を介して前記コモンモードチョークのノイズ電流を検出するステップと、前記検出巻線で検出されたノイズ電流を増幅するステップと、前記 Y コンデンサの前段に設けられた変圧器の 1 次コイルを介して受け入れた前記増幅された信号を、2 次コイルを介して変圧し、前記 Y コンデンサに注入するステップとを含み、かつ前記変圧器の 2 次コイルは、前記 Y コンデンサに接続された接地に接続されて電力線から絶縁 (isolated) されることを特徴とする。

30

【0013】

前記他の課題を達成するための本発明の第 2 実施例に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタを用いた EMI ノイズ低減方法は、電力が供給される電源側に配置され、EMI 源に接続されたライブ線 (Live line) と中性線 (Neutral line) がそれぞれ巻線で巻かれているコモンモード (CM) チョークと、EMI を発生させる EMI 源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線と中性線との間に並列に接続されかつ接地に共通に接続される Y コンデンサとを備えるパッシブ EMI フィルタにアクティブ素子を付加して EMI ノイズを低減する方法において、前記 Y コンデンサの前段に設けられた変圧器の 1 次コイルが前記 Y コンデンサを検出コンデンサとして用いてノイズ電圧をセンシングし、前記変圧器の 2 次コイルを介して変圧するステップと、前記 2 次コイルを介して変圧されたノイズ電圧を増幅するステップと、前記コモンモードチョークにコイルで重ね巻いてなる補償巻線を介して前記増幅されたノイズ信号を前記コモンモードチョークに注入す

40

50

るステップとを含み、かつ前記変圧器の２次コイルは、前記Ｙコンデンサに接続された接地に接続されて電力線から絶縁（i s o l a t e d）されることを特徴とする。

【００１４】

前記他の課題を達成するための本発明の第３実施例に係る電力線への素子の追加がない絶縁型アクティブＥＭＩフィルタを用いたＥＭＩノイズ低減方法は、ＥＭＩを発生させるＥＭＩ源側に配置され、ＥＭＩ源に接続されたライブ線（L i v e l i n e）と中性線（N e u t r a l l i n e）がそれぞれ巻線で巻かれているコモンモード（ＣＭ）チョークと、電力が供給される電源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線と中性線との間に並列に接続されかつ接地に共通に接続されるＹコンデンサとを備えるパッシブＥＭＩフィルタにアクティブ素子を付加してＥＭＩノイズを低減する方法において、前記コモンモードチョークにコイルで重ね巻いてなる検出巻線を介して前記コモンモードチョークのノイズ電流を検出するステップと、前記検出巻線で検出されたノイズ電流を増幅するステップと、前記Ｙコンデンサの前段に設けられた変圧器の１次コイルを介して入力された前記増幅された信号を、前記変圧器の２次コイルを介して変圧し、前記Ｙコンデンサに補償信号として注入するステップとを含み、かつ前記変圧器の２次コイルは、前記Ｙコンデンサに接続された接地に接続されて電力線から絶縁（i s o l a t e d）されることを特徴とする。

10

【００１５】

前記他の課題を達成するための本発明の第４実施例に係る電力線への素子の追加がない絶縁型アクティブＥＭＩフィルタを用いたＥＭＩノイズ低減方法は、ＥＭＩを発生させるＥＭＩ源側に配置され、ＥＭＩ源に接続されたライブ線（L i v e l i n e）と中性線（N e u t r a l l i n e）がそれぞれ巻線で巻かれているコモンモード（ＣＭ）チョークと、電力が供給される電源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線と中性線との間に並列に接続されかつ接地に共通に接続されるＹコンデンサとを備えるパッシブＥＭＩフィルタにアクティブ素子を付加してＥＭＩノイズを低減する方法において、前記Ｙコンデンサの前段に設けられた変圧器の１次コイルが前記Ｙコンデンサのノイズ電圧をセンシングして２次コイルを介して変圧するステップと、前記変圧されたノイズ電圧を増幅するステップと、前記コモンモードチョークにコイルで重ね巻かれてなる補償巻線を介して前記増幅されたノイズ信号を前記コモンモードチョークに補償信号として注入するステップとを含み、かつ前記変圧器の２次コイルは、前記Ｙコンデンサに接続された接地に接続されて電力線から絶縁（i s o l a t e d）されることを特徴とする。

20

30

【発明の効果】

【００１６】

ほとんどの家電用・産業用電気電子機器においては、電力線ケーブルを介して放出される伝導性ＥＭＩノイズを防ぐためにＥＭＩフィルタを必ず装着しなければならないが、本発明に係る電力線への素子の追加がない絶縁型アクティブＥＭＩフィルタおよびそれを用いたＥＭＩノイズ低減方法によれば、パッシブフィルタのみを用いる場合より小さなサイズと低コストで同じノイズ減衰性能を得ることができる。

【００１７】

40

また、本発明によれば、従来、十分なノイズ減衰のために多段パッシブＥＭＩフィルタを用いた場合、本発明に係る電力線への素子の追加がない絶縁型アクティブＥＭＩフィルタを追加すると、フィルタの段数を減らすことができ、ほとんどの電気電子機器のサイズとコストを削減することができる。

【図面の簡単な説明】

【００１８】

【図１】本発明に係る電力線への素子の追加がない絶縁型アクティブＥＭＩフィルタの第１実施例の構成を示す回路図である。

【図２】本発明に係るＡＥＦ構成の一例であり、ＣＭＬ－ＣＥＭＩフィルタに追加的に（a d d － o n）設けられている、提案された変圧器の絶縁ＡＥＦ構成を示す図である。

50

【図 3】本発明の一実施例に係る A E F の回路モデルを示す図である。

【図 4】寄生成分を含む半分 (half portion) の等価回路を示す図である。

【図 5】検出巻線の影響を含む電源線における C M チョーク等価回路モデルを示す図である。

【図 6 A】各周波数領域におけるアクティブ E M I フィルタによる電流経路および Y コンデンサのコンデンサ効果 ($C_{Y, eff}(s)$) の変化を示す図である。

【図 6 B】同上。

【図 6 C】同上。

【図 7 A】Y コンデンサの位置から電源側に向かって見たときの電力線インピーダンス (Z_{line}) 曲線を示す図であり、 N_{sen} が数式 19 (数 19) を満たさないときを示す。

10

【図 7 B】Y コンデンサの位置から電源側に向かって見たときの電力線インピーダンス (Z_{line}) 曲線を示す図であり、 N_{sen} が数式 19 (数 19) を満たすときを示す。

【図 8 A】ループ利得を比較する図であり、ダンピング成分 R_{d1} 、 C_d 、 R_{d2} および位相補償器 R_c 、 C_c が不在不安定な状況でのループ利得を示す。

【図 8 B】ループ利得を比較する図であり、前述の成分がある安定した状況でのループ利得を示す。

【図 9】本発明に係る電力線への素子の追加がない絶縁型アクティブ E M I フィルタの第 2 実施例を示す回路図である。

【図 10】本発明に係る電力線への素子の追加がない絶縁型アクティブ E M I フィルタの第 3 実施例を示す回路図である。

20

【図 11】本発明に係る電力線への素子の追加がない絶縁型アクティブ E M I フィルタの第 4 実施例を示す回路図である。

【図 12】本発明に係る電力線への素子の追加がない絶縁型アクティブ E M I フィルタの第 1 実施例に相応する、パッシブ E M I フィルタにアクティブ素子を付加して E M I ノイズを低減する方法を示すフローチャートである。

【図 13】本発明に係る電力線への素子の追加がない絶縁型アクティブ E M I フィルタの第 2 実施例に相応する、パッシブ E M I フィルタにアクティブ素子を付加して E M I ノイズを低減する方法を示すフローチャートである。

【図 14】本発明に係る電力線への素子の追加がない絶縁型アクティブ E M I フィルタの第 3 実施例に相応する、パッシブ E M I フィルタにアクティブ素子を付加して E M I ノイズを低減する方法を示すフローチャートである。

30

【図 15】本発明に係る電力線への素子の追加がない絶縁型アクティブ E M I フィルタの第 4 実施例に相応する、パッシブ E M I フィルタにアクティブ素子を付加して E M I ノイズを低減する方法を示すフローチャートである。

【発明を実施するための形態】

【0019】

本発明は、電力線への素子の追加がない絶縁型アクティブ E M I フィルタおよびそれを用いた E M I ノイズ低減方法に関し、その絶縁型アクティブ E M I フィルタは、電力が供給される電源側に配置され、コモンモード (C M) チョークと、Y コンデンサと、コモンモードチョークにコイルで重ね巻かれ、コモンモードチョークのノイズ電流を検出する検出巻線と、検出巻線で検出されたノイズ電流を増幅する増幅部と、Y コンデンサの前段に設けられており、1 次コイルは増幅部で増幅された信号を受け入れ、2 次コイルは Y コンデンサに接続された接地に接続されて電力線から絶縁 (isolated) され、2 次コイルの信号を Y コンデンサに補償信号として注入する変圧器とを備える。

40

【0020】

以下、添付の図面を参照して本発明の好適な実施例について詳細に説明する。本明細書に記載した実施例と図面に示した構成は、本発明の好適な一実施例に過ぎず、本発明の技術的思想のすべてを代弁するものではないため、本出願の時点においてこれらに代替できる多様な均等物及び変形例があり得ることを理解されたい。

50

【0021】

図1は、本発明に係る電力線への素子の追加がない絶縁型アクティブEMIフィルタの第1実施例の構成を示す回路図である。前記本発明の第1実施例は、コモンモード（CM）チョーク110およびYコンデンサ120からなるパッシブEMIフィルタと、検出巻線130、増幅部140および変圧器150からなるEMIフィルタ100とを備えてなる。

【0022】

コモンモード（CM）チョーク110は、電力が供給される電源側に配置され、EMI源に接続されたライブ線（Live line）と中性線（Neutral line）がそれぞれ巻線で巻かれている。

10

【0023】

Yコンデンサ120は、EMIを発生させるEMI源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線Lと中性線Nとの間に並列に接続されかつ接地に共通に接続される。

【0024】

検出巻線130は、コモンモードチョーク110にコイルで重ね巻かれ、コモンモードチョーク110に流れるノイズ電流を検出する。検出巻線130の巻数（ N_{sen} ）は、コモンモード（CM）チョーク110の寄生回路のキャパシタンスを C_{cm} とし、検出巻線130の寄生回路のキャパシタンスを C_{sen} とすると、 $2C_{cm}/C_{sen}$ の平方根より小さいことが好ましい。

20

【0025】

増幅部140は、検出巻線130を介して検出されたノイズ電流を増幅する。

【0026】

変圧器150は、Yコンデンサ120の前段に設けられ、1次コイルは前記増幅部で増幅された信号を受け入れ、2次コイルはYコンデンサ120に接続された接地に接続されて電力線から絶縁（isolated）され、2次コイルの信号をYコンデンサ120に補償信号として注入する。

【0027】

図2は、本発明に係るAEF構成の一例であり、CM L-C EMIフィルタに追加的に（add-on）設けられている、提案された変圧器の絶縁AEF構成を示す図である。図3は、本発明の一実施例に係るAEFの回路モデルを示す図である。

30

【0028】

本発明に係る電力線への素子の追加がない絶縁型アクティブEMIフィルタは、高周波範囲で検出巻線の共振によって引き起こされる安定性の問題を解決するために、ローパスフィルタ（Low pass filter）をさらに備えてもよい。（図3参照）前記ローパスフィルタは、抵抗 R_f とコンデンサ C_f とを備えてなる。

【0029】

前記抵抗 R_f は、一端が前記検出巻線に接続され、他端が前記増幅部の＋入力端子に接続されている。前記コンデンサ C_f は、一端が前記抵抗 R_f の他端および前記増幅部の＋入力端子に接続され、他端が接地に接続されるコンデンサ C_f を備えており、前記増幅部の入力端に位置する。

40

【0030】

また、増幅部140の入力端から前記ローパスフィルタ側に向かって見たインピーダンス（ $Z_{in, AEF}$ ）は、関心周波数範囲で検出巻線130の寄生RC成分インピーダンス（ $Z_{sen, para}$ ）より高く設定されることが好ましい。

【0031】

前記ローパスフィルタの

遮断周波数（ $1/2\pi R_f C_f$ ）

50

は、最大動作周波数（ $f_{op, max}$ ）より大きく、周波数

$$1/2\pi\sqrt{(1-k_{sen}^2)N_{sen}^2L_{cm}C_{sen}}$$

（ k_{sen} ：検出巻線 130 の結合係数、 N_{sen} ：検出巻線 130 の巻数、 L_{cm} ：コモンモードチョーク 110 のインダクタンス、 C_{sen} ：検出巻線 130 の寄生回路のキャパシタンス）より小さいことが好ましい。

【0032】

そして、本発明に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタは、前記変圧器の共振を避けるためにバイパスとダンピング回路としての安定性および前記 EMI 源インピーダンスと前記 Y コンデンサとの間の共振による性能の低下を緩和する、バイパスブランチ（Bypass branch）をさらに備えてもよい。（図 3 参照）前記バイパスブランチ（Bypass branch）は、第 1 抵抗 R_{d1} 、コンデンサ C_d および第 2 抵抗 R_{d2} を備えてもよい。

10

【0033】

第 1 抵抗 R_{d1} は、一端が前記 Y コンデンサに接続され、他端が前記変圧器の 2 次コイルに接続され、コンデンサ C_d は、一端が前記抵抗の一端に接続される。第 2 抵抗 R_{d2} は、一端が前記コンデンサの他端に直列に接続され、他端が接地に接続される。

【0034】

また、本発明に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタは、低周波数の範囲で安定性のための位相補償器をさらに備えてもよい。（図 3 参照）

20

【0035】

位相補償器は、並列に接続された抵抗 R_c とコンデンサ C_c を備えており、前記並列に接続された抵抗 R_c とコンデンサ C_c の一端が前記増幅部の入力端子に接続され、前記並列に接続された抵抗 R_c とコンデンサ C_c の他端が前記増幅部の出力端子に並列に接続される。

【0036】

本発明は、完全（fully）変圧器の絶縁 AEF の新たな構造を提案する。図 2 を参照すると、本発明の一実施例に係る AEF は、CM チョークと Y コンデンサとからなる従来の CM L-C EMI フィルタに追加的に（add-on）設けられる。本発明に一実施例に係る AEF 構造は、従来の C S C C AEF トポロジーと類似するが、増幅部の出力と補償 Y コンデンサとの間に注入（injection）変圧器が追加される。注入変圧器が主電源線に設けられていないため、変圧器には小さい補償信号電流のみが流れる。注入変圧器は、アプリケーションの動作電流に関係なく電流が小さいため、コンパクトに実装することができ、磁気飽和および熱問題のリスクが低い。また、AEF のセンシング部分には追加変圧器が不要であるが、細いノイズ検出線が従来の商用 CM チョークにさらに巻かれている。商業用 CM チョーク上に検出巻線（sensing winding）を直接追加しようとする試みがあったが、検出巻線の悪影響と最大許容ターン（turn）数は調査されていない。要約すると、本発明の一実施例に係る AEF の主な新規特徴は、主電源線に別部品を追加することなく、完全に変圧器の絶縁（fully transformer-isolated）が行われ、コンパクト設計（compact sized design）できるということである。このような特性のおかげで、本発明に係る AEF は、他の変圧器の絶縁 C S V C AEF よりサイズは小さく、さらに優れた性能を有する。

30

40

【0037】

本発明では、本発明の一実施例に係る AEF の完全な設計のための多くの有用な明示的な設計ガイドラインを提供している。後述するように、変圧器の絶縁 AEF を分析してノイズ減衰性能を評価し、分析に基づいて AEF の性能と安定性のための適切な設計ガイドラインを提供し、AEF のフィルタの挿入損失およびループ利得をベクトルネットワークアナライザ（VNA：Vector Network Analyzer）を用いて測定し

50

て検証する。A E FによるC M C Eノイズの低減は、実際の製品S M P Sボードでも現れている。また、A E F使用の安全性を確認するために接地へのリーク電流量を測定する。

【0038】

以下、本発明の一実施例に係るA E Fを分析する。図3を参照すると、C Yは、Yコンデンサのキャパシタンスを示す。C Mチョークは、 L_{cm} および M_{cm} でモデル化され、これは、電力線上の巻線の自己インダクタンスおよび相互インダクタンスを示す。

【0039】

A E Fは、主にC Mチョークに巻かれた検出巻線（*sensing winding*）、増幅部および注入変圧器から構成される。電力線上の巻線と検出巻線の巻線比は、 $1:N_{sen}$ に設定され、検出巻線の自体インダクタンスは、およそ $N_{sen}^2 L_{cm}$ と与えられる。 M_{sen} は、電源線の巻線とA E F入力の検出巻線との間の相互インダクタンスを示す。同様に、 M_{inj} は、注入変圧器の相互インダクタンスを示し、1次巻線と2次巻線の巻線比は、 $1:N_{inj}$ と設定される。各面における自己インダクタンスは、それぞれ L_{inj} と $N_{inj}^2 L_{inj}$ と与えられる。 M_{cm} 、 M_{sen} および M_{inj} は、それぞれ $k_{cm} L_{cm}$ 、 $k_{sen} N_{sen} L_{cm}$ および $k_{inj} N_{inj} L_{inj}$ と計算される。ここで、 k_{cm} 、 k_{sen} および k_{inj} は、各結合係数を示す。 k_{cm} 、 k_{sen} および k_{inj} の値は、実際の設計において、一般的に0.99から1の値を有する。増幅部は、抵抗 R_1 および R_2 がある非反転オペアンプの構成で実装される。

【0040】

A E Fのフィードバック安定性を考慮すると、図3に示すように、ローパスフィルタ、バイパスブランチおよび位相補償器のようないくつかの追加部品が必要である。 R_f および C_f は、高周波数範囲で検出巻線の共振によって引き起こされる安定性の問題を解決するために、オペアンプでローパスフィルタを構成する。 R_{d1} 、 C_d および R_{d2} は、注入変圧器の共振を避けるために、バイパスとダンピング回路としての安定性のために動作し、ノイズ源のインピーダンスとYコンデンサとの間の共振による性能の低下を追加的に緩和する。 R_c と C_c は、低周波数の範囲での安定性のための位相補償器である。

【0041】

A E Fの接地基準電圧が接地と異なるように設定されても、A E Fは、A Cゼロ電位に関して対称であり、回路を二分して分析することができる。図4は、寄生成分を含む半分（*half portion*）の等価回路を示す図である。図4を参照すると、より正確に示すために、C Mチョーク、検出巻線および注入変圧器の寄生回路パラメータもモデル化され、 R_{cm} 、 C_{cm} 、 R_{sen} 、 C_{sen} 、 R_{inj1} 、 C_{inj1} 、 R_{inj2} および C_{inj2} にそれぞれ含まれる。被試験機器（E U T : *Equipment Under Test*）のC Mノイズ源は、それぞれテブナン等価回路 V_n と Z_n でモデル化され、C Mノイズ源電圧とインピーダンスを示す。 Z_{LISN} は、ラインインピーダンス安定化ネットワーク（*LISM*）のインピーダンスを示す。 Z_{line} 、 Z_{in} 、A E Fおよび $Z_{Y,eff}$ は、それぞれA Cゼロ電位に関連して、各方向に向かって見たインピーダンスを示す。

【0042】

C Mチョークの有効インダクタンスおよびYコンデンサ120ブランチの有効キャパシタンスの表現式に基づいてA E Fの動作原理を分析する。C Mチョークの有効インダクタンスについて説明する。

【0043】

C Mチョークの前から電力線に向かって見たインピーダンスは、*kirchhoff*の法則を用いると次のとおりである。

【数1】

$$Z_{line} = (sI_{cm,eff}) \parallel R_{cm} \parallel \frac{1}{sC_{cm}} + Z_{LISN}$$

ここで、

10

20

30

40

50

【数 2】

$$L_{cm,eff}(s) = (1 + k_{cm} - X(s))L_{cm}$$

【数 3】

$$X(s) = \frac{2M_{sen}I_{sen}}{L_{cm}I_{cm}} = \frac{2sk_{sen}^2N_{sen}^2I_{cm}}{sN_{sen}^2I_{cm} + Z_{in,AEF} \parallel Z_{sen,para}}$$

【数 4】

$$Z_{sen,para} = R_{sen} \parallel \frac{1}{sC_{sen}}$$

【数 5】

$$Z_{in,AEF} \approx R_f + \frac{1}{sC_f}$$

$L_{cm,eff}$ は、CMチョークの有効インダクタンスを示し、ここで、インダクタンス相殺項 $X(s)$ が示される。 $X(s)$ は、 $(2M_{sen}I_{sen}) / (L_{cm}I_{cm})$ で定義され、ここで、 I_{cm} と I_{sen} は、図4において $(L_{cm} + M_{cm})$ と $2N_{sen}^2L_{cm}$ のインダクタンスブランチ(branch)を通して流れる電流をそれぞれ示す。 $Z_{sen,para}$ は、検出巻線の寄生RC成分インピーダンスを示す。 $Z_{in,AEF}$ は、増幅部の入力端からローパスフィルタ側に向かって見たインピーダンスを示す。オペアンプの入力インピーダンスは、関心のある周波数範囲で大きいと仮定し、数式5(数5)では無視される。

【0044】

図5は、検出巻線の影響を含む電源線におけるCMチョーク等価回路モデルを示す図である。CMチョークインダクタンスに対する検出巻線の影響は、図5に要約されて示されている。図5を参照すると、右側のボックスは、 $2M_{sen}$ によって誘導された電圧を考慮した電源線におけるCMチョーク等価回路モデルを示す。 $2sM_{sen}I_{sen}$ の誘導電圧は、 $s(L_{cm} + M_{cm})I_{cm}$ の電圧降下と反対極性を有する。 $X(s)$ を $(2M_{sen}I_{sen}) / (L_{cm}I_{cm})$ で定義すると、チョークインダクタンスの全電圧は、 $s(1 + k_{cm} - X(s))L_{cm}I_{cm}$ に単純化することができる。したがって、CMチョークの有効インダクタンス $L_{cm,eff}$ は、数式2(数2)で与えられたように $(1 + k_{cm} - X(s))L_{cm}$ と表される。

【0045】

検出巻線がない場合は、 $k_{sen} = X(s) = 0$ となり、したがって、 $L_{cm,eff}$ は、単純に $(1 + k_{cm})L_{cm}$ と与えられる。しかしながら、数式3(数3)において、 $sN_{sen}^2L_{cm}$ が $(Z_{in,AEF} \parallel Z_{sen,para})$ よりはるかに高いときは、 k_{cm} と k_{sen} が1に非常に近づくため、 $X(s) \approx 2k_{sen}^2$ となり、 $L_{cm,eff} \approx L_{cm}(1 + k_{cm} - 2k_{sen}^2)$ となる。これは、チョークインダクタンスが検出巻線に流れる電流によって決定的に影響を受け得ることを意味する。したがって、チョークインダクタンスを維持するには、検出巻線のターン数 N_{sen} を制限しなければならない。

【0046】

次に、Yコンデンサの有効キャパシタンスについて説明する。Yコンデンサブランチ Y_{eff} の方向に向かって見たインピーダンスは、数式6(数6)～数式11(数11)で表すことができる。

【数 6】

$$Z_{Y,eff}(s) = \frac{1}{sC_Y} \cdot \frac{1+\beta(s)}{1+\alpha(s)}$$

ここで、

【数 7】

$$\alpha(s) = sk_{ny}N_{ny}L_{ny}G_1(s)G_{amp}(s) \cdot \frac{(R_{d2} + \frac{1}{sC_d})(R_{ny1} \parallel \frac{1}{sC_{ny1}})(R_{ny2} \parallel \frac{1}{sC_{ny2}})}{\{R_{d1} + R_{d2} + \frac{1}{sC_d} + R_{ny2} \parallel \frac{1}{sC_{ny2}}\}(R_o + \frac{1}{sC_o} + R_{ny1} \parallel \frac{1}{sC_{ny1}})A(s)} \quad 10$$

【数 8】

$$\begin{aligned} \beta(s) = & sC_f(R_{d1} + R_{ny2} \parallel \frac{1}{sC_{ny2}}) \parallel (R_{d2} + \frac{1}{sC_d}) \\ & \times [1 - \frac{(R_{ny2} \parallel \frac{1}{sC_{ny2}})^2}{(R_{d1} + R_{ny2} \parallel \frac{1}{sC_{ny2}})A(s)} \cdot \frac{R_{d2} + \frac{1}{sC_d}}{R_{d1} + R_{d2} + \frac{1}{sC_d} + R_{ny2} \parallel \frac{1}{sC_{ny2}}} \{ \frac{(R_{ny1} \parallel \frac{1}{sC_{ny1}})^2}{R_o + \frac{1}{sC_o} + R_{ny1} \parallel \frac{1}{sC_{ny1}}} - R_{ny1} \parallel \frac{1}{sC_{ny1}} - sL_{ny} \}] \end{aligned} \quad 20$$

【数 9】

$$G_1(s) = \frac{V_{in,amp}}{V_{in}} = - \frac{2sk_{ser}N_{ser}L_{cm}Z_{separa}}{sN_{ser}^2L_{cm} + Z_{separa} \parallel Z_{inAEF}} \frac{\frac{1}{sC_f}}{R_f + \frac{1}{sC_f} + Z_{separa}} \frac{R_{cm} \parallel \frac{1}{sC_{cm}} - Z_{lms} - Z_{LISN}}{(R_{cm} \parallel \frac{1}{sC_{cm}})Z_{ime}}$$

【数 10】

$$G_{amp}(s) = \frac{V_{out,amp}}{V_{in,amp}} = 1 + \frac{R_2 + R_c \parallel \frac{1}{sC_c}}{R_1} \quad 30$$

【数 11】

$$A(s) = \{ \frac{(R_{ny1} \parallel \frac{1}{sC_{ny1}})^2}{R_o + \frac{1}{sC_o} + R_{ny1} \parallel \frac{1}{sC_{ny1}}} - R_{ny1} \parallel \frac{1}{sC_{ny1}} - sL_{ny} \} \{ sN_{ny}^2L_{ny} + (R_{d1} + R_{d2} + \frac{1}{sC_d}) \parallel R_{ny2} \parallel \frac{1}{sC_{ny2}} \} + (sk_{ny}N_{ny}L_{ny})^2$$

【0047】

ここで、 $\alpha(s)$ および $\beta(s)$ はそれぞれ後述するように、物理的にブースト因子 (boosting factor) およびバイパス因子として理解できる。 $G_1(s)$ は、 V_{in} から $V_{in,amp}$ までの電圧利得であり、 $G_{amp}(s)$ は、 $V_{in,amp}$ から $V_{out,amp}$ までの増幅部の利得である。オペアンプの周波数帯域幅は、関心のある周波数範囲より十分高いと仮定する。数式 6 (数 6) における $Z_{Y,eff}$ の表現は、有効キャパシタンス $C_{Y,eff}(s)$ のインピーダンスとして理解でき、数式 12 (数 12) のように定義される。

【数 12】

$$C_{Y,eff}(s) = C_Y \frac{1+\alpha(s)}{1+\beta(s)}$$

【0048】

図6A、図6Bおよび図6Cは、周波数を変化させることによる $C_{Y,eff}(s)$ の変化を示す図であり、図6Aは、周波数範囲でのAEF動作を、図6Bは、 $\alpha(s)$ および $\beta(s)$ のplotを、図6Cは、 $Z_{Y,eff}$ のインピーダンスカーブをそれぞれ示す。

【0049】

周波数を変化させることによる $C_{Y,eff}(s)$ の変化は、図6A、図6Bおよび図6Cに要約されている。YコンデンサブランチにおけるAEFの効果と電流経路変化は、図6Aに説明されている。点線のボックスは、 $C_{Y,eff}$ に対するAEFの効果を示す。 $f_{op,min}$ と $f_{op,max}$ は、それぞれAEFの回路パラメーターで設計することができるAEFの最小および最大目標動作周波数である。

【0050】

例えば、適切に設計されたAEFの $\alpha(s)$ と $\beta(s)$ の大きさが図6Bに周波数に応じて描かれている。Yコンデンサブランチのインピーダンス $Z_{Y,eff}$ も図6Cに描かれている。 $f_{op,min}$ より十分低い周波数で $\alpha(s)$ と $\beta(s)$ は、両方とも1よりはるかに小さく、数式6（数6）の $Z_{Y,eff}$ は、簡単に $1/sC_Y$ に近似する。これは、バイパス回路と注入変圧器が C_Y のインピーダンスに比べて無視できる値であり、AEFから補償されたノイズ電圧も非常に小さいということを意味する。 $f_{op,min}$ から $f_{op,max}$ までのAEFの動作周波数範囲で、 $\alpha(s)$ は1より大きくなるが、 $\beta(s)$ は1よりはるかに小さい。すなわち、AEFは、図6Aに $-\alpha V_{in}$ と表されたようにYコンデンサブランチに補償電圧を提供し、一方、バイパス回路は無視できるほどである。

【0051】

$\alpha(s)$ の大きさは、動作周波数範囲で検出巻線、増幅部および注入変圧器の電圧利得の乗算である $N_{sen}N_{inj}(1+R_2/R_1)$ で主に維持される。したがって、Yコンデンサブランチを通して流れるCM電流は、 $(1+N_{sen}N_{inj}(1+R_2/R_1))$ によって増幅されて実効キャパシタンスが図6Cのように $(1+N_{sen}N_{inj}(1+R_2/R_1))C_Y$ に増加する。周波数が $f_{op,max}$ 近くに増加するにつれて、 $\alpha(s)$ は減少し始め、これはAEFからの補償電圧が減少することを示す。同時に、 $\beta(s)$ は1に近似するが、これはバイパスブランチのインピーダンス $(R_{d2}+1/sC_d)$ が注入変圧器の経路のインピーダンスより低くなることを意味する。したがって、CMノイズ電流は、主にバイパスブランチを通して流れ、 $Z_{Y,eff}$ のインピーダンスは、 $(1/sC_Y+2(R_{d2}+1/sC_d))$ に近似する。

【0052】

図6Cは、 $f_{op,max}$ 以降の周波数範囲で C_d と R_{d2} が電流経路に加わるため、 $Z_{Y,eff}$ の大きさが $1/sC_Y$ の大きさより大幅に大きくなることを示す。しかしながら、ダンピング抵抗 R_{d2} は、YコンデンサとCMノイズ源インピーダンスとの間の共振を緩和するのに重要な役割を果たす。多くの場合、共振によって全CMフィルタの性能が大きく低下するため、共振を避ける必要がある。

【0053】

次に、フィルタ全体の挿入損失について説明する。フィルタのノイズ減衰性能は、フィルタがない状態で $LISN$ に受信されたノイズ電圧と、フィルタが設けられた状態での $LISN$ のノイズ電圧の比で定義される挿入損失(IL)として一般的に定量化される。図4において、全EMIフィルタのILは、数式13（数13）のように誘導される。

【数13】

$$IL = \frac{Z_{line} \parallel Z_{Y,eff} + 2Z_n}{Z_{line} \parallel Z_{Y,eff}} \frac{Z_{line}}{2Z_n + Z_{LISN}}$$

10

20

30

40

50

【0054】

周波数が増加するにつれて、数式13（数13）の挿入損失 IL は、 $Z_{Y,eff}$ が Z_{line} より小くなる周波数点で主に増加し始める。フィルタ動作の低周波境界は、

$$1/2\pi\sqrt{L_{cm,eff}C_{Y,eff}}$$

に近似することができる。提案されたAEFは、図6Cのように目標周波数範囲で $Z_{Y,eff}$ を大幅に減少させ、これは全フィルタの IL を増加させる。また、AEFは、全フィルタがさらに低い周波数で動作を開始するようにする。

【0055】

次に、本発明で提供するAEFの設計ガイドラインについて説明する。性能および安定性を考慮してAEFの実際の設計ガイドラインを開発する。まず、検出巻線および入力ローパスフィルタの設計について説明する。

【0056】

検出巻線はCMチョークに直接巻線されており、別の検出変圧器が追加されない。サイズとコストの側面で別の検出変圧器を用いないことが好ましい。しかしながら、前述のように、CMチョークインダクタンス $L_{cm,eff}$ および電力線インピーダンス Z_{line} は、追加検出巻線によって減少することができる。本発明に係るAEFがYコンデンサ $C_{Y,eff}$ をうまく増加させるとしても、減少した電力線インピーダンス Z_{line} は、全CMEIフィルタのノイズ減衰性能を低下させる可能性がある。したがって、 Z_{line} の減少を防ぐためには検出巻線に対する適切な設計ガイドラインが必要である。

【0057】

Z_{line} は、CMチョークの最初の

自己共振周波数 $f_{r,cm}$ ($1/2\pi\sqrt{L_{cm,eff}C_{cm}}$ と与えられる)

以降は主に寄生キャパシタンスによって決定される。したがって、周波数 $f_{r,cm}$ 以降にインダクタンス除去項 $X(s)$ は、 Z_{line} の大きさに大きな影響はない。また、数式3（数3）の $X(s)$ は、 $sN_{sen}^2L_{cm}$ が $(Z_{in,AEF}||Z_{sen,para})$ より高いときにのみ意味がある。したがって、 $sN_{sen}^2L_{cm}$ が $(Z_{in,AEF}||Z_{sen,para})$ より大きくなり始める周波数点が $f_{r,cm}$ より高ければ、 Z_{line} は検出巻線の影響をほとんど受けない。このような条件は、次の設計手順によって満たすことができる。第一に、 $Z_{in,AEF}$ は、すべての関心周波数範囲（例：10kHz～30MHz）で $Z_{sen,para}$ より高く設計される。すなわち、数式14（数14）の条件のように表すことができる。

【数14】

$$\left(Z_{in,AEF}=R_f+\frac{1}{sC_f}\right)>\left(Z_{sen,para}=R_{sen}\parallel\frac{1}{sC_{sen}}\right)$$

【0058】

より簡単に、 R_f と C_f は、数式15（数15）と数式16（数16）のようになるように選択される。

【数15】

$$R_f>\frac{1}{sC_{sen}}$$

【数16】

$$C_f < C_{sen}$$

【0059】

数式14（数14）の不等条件が十分に成立すると、 $(Z_{in, AEF} || Z_{sen, para})$ $Z_{sen, para}$ である。そうならば、 $s N_{sen}^2 L_{cm}$ が $(Z_{in, AEF} || Z_{sen, para})$ より大きくなり始める周波数点は、 $N_{sen}^2 L_{cm}$ と C_{sen} との間の共振周波数に数式17（数17）のように近似する。

【数17】

$$f_{r, sen} = \frac{1}{2\pi N_{sen} \sqrt{L_{cm} C_{sen}}}$$

10

【0060】

第二に、 $f_{r, sen}$ は、数式18（数18）のように $f_{r, cm}$ より高くなければなら

ないため、

【数18】

$$\left(f_{r, sen} = \frac{1}{2\pi N_{sen} \sqrt{L_{cm} C_{sen}}} \right) > \left(f_{r, cm} = \frac{1}{2\pi \sqrt{L_{cm, eff} C_{cm}}} \right)$$

20

検出巻線の巻数に対する設計ガイドラインは、数式19（数19）のように抽出される。

【数19】

$$N_{sen} < \sqrt{\frac{L_{cm, eff} C_{cm}}{L_{cm} C_{sen}}} \approx \sqrt{\frac{2C_{cm}}{C_{sen}}}$$

【0061】

ここで、 $L_{cm, eff}$ は、 $(1 + k_{cm}) L_{cm}$ L_{cm} に近似する。維持された Z_{line} を保証する数式19（数19）の設計ガイドラインは、検出巻線の最大許容巻線比で誘導される。数式19（数19）のCMチョークと C_{cm} 、 C_{sen} の寄生キャパシタンスの正確な値は、設計前に知られていないが、数式19（数19）は、まだ検出巻線のターン数に対する有用なガイドラインを提供することができる。

30

【0062】

図7Aと図7Bは、Yコンデンサの位置から電源側に向かって見たときの電力線インピーダンス（ Z_{line} ）の曲線を示す図であり、図7Aは、 N_{sen} が数式19（数19）を満たさないときを、図7Bは、 N_{sen} が数式19（数19）を満たすときをそれぞれ示す。数値の例が図7に示されている。 N_{sen} の2つの異なる値は、簡単な分析のために C_{cm} と C_{sen} を同じ固定値に設定して設計されたAEFでテストされる。AEFがない場合とある場合におけるそれぞれの Z_{line} の大きさ、すなわち、 $Z_{line W/O, AEF}$ と $Z_{line W/, AEF}$ が比較されている。図7Aにおいて数式19（数19）は、 $N_{sen} = 2$ と満たしておらず、 $f_{r, sen}$ は $f_{r, cm}$ より低い。反対に、図7Bにおいて数式19（数19）は、 $N_{sen} = 0.5$ と満たしており、 $f_{r, sen}$ は $f_{r, cm}$ より高い。結果的に、図7Aにおいて $Z_{line W/AEF}$ は、 $Z_{line W/O, AEF}$ に比べて著しく減少した半面、図7Bにおいては $Z_{line W/AEF}$ がほぼ変わらない。

40

【0063】

また、AEFを用いると、高周波領域で Z_{line} に別の共振が発生することが分かった。共振は、図7Aと図7Bに表されたように周波数

50

$$1/2\pi\sqrt{(1-k_{sen}^2)N_{sen}^2L_{cm}C_{sen}}$$

で検出巻線によって発生する。この共振は、高周波範囲でシステムフィードバック安定性に悪影響を与えるので、共振を抑制するためにオペアンプの入力端に R_f と C_f とからなるローパスフィルタが必要である。動作周波数範囲でAEF性能に影響を与えないローパスフィルタの場合、フィルタの遮断周波数は、最大動作周波数である $f_{op,max}$ よりは大きくなければならないが、数式20（数20）の共振周波数よりは小さくなくてはならない。

【数20】

$$f_{op,max} < \frac{1}{2\pi R_f C_f} < \frac{1}{2\pi\sqrt{(1-k_{sen}^2)N_{sen}^2L_{cm}C_{sen}}}$$

【0064】

数式15（数15）、数式16（数16）および数式20（数20）は、ローパスフィルタ設計のガイドラインとすることができる。

【0065】

次に、注入変圧器および増幅部設計について説明する。

注入変圧器と増幅部素子の設計は、主に図6のAEFの主要性能パラメータ $f_{op,min}$ 、 $f_{op,max}$ および $C_{Y,eff}$ を決定する。増幅部の出力におけるコンデンサ C_o は、目標動作周波数範囲より低い周波数で不要な信号を遮断するのに用いられる。 L_{inj} に直列に接続された C_o は高周波フィルタを構成し、その遮断周波数は数式21（数21）のように誘導されてAEFの最小動作周波数を決定する。

【数21】

$$f_{op,min} = \frac{1}{2\pi\sqrt{L_{inj}C_o}}$$

【0066】

$f_{op,min}$ 周波数で L_{inj} に直列に接続された C_o のインピーダンスは急激に減少してオペアンプの出力電流を増加させる。したがって、 R_o が共振周波数でインピーダンスを制限するために、オペアンプの出力に追加されるが、すべての動作周波数範囲で sL_{inj} よりは十分小さくなくてはならない。

【0067】

一方、図6Aで説明したように、バイパスブランチのインピーダンスが注入変圧器の経路のインピーダンスより低くなる周波数の境界によってAEFの最大動作周波数 $f_{op,max}$ が決定される。図7に示した検出巻線による共振と同様に、注入変圧器の2次巻線の共振は、フィードバック不安定性を引き起こす可能性があるため、バイパスブランチは、共振周波数より低い周波数で動作を開始しなければならない。2次巻線の共振は、数式22（数22）のように $f_{op,max}$ より高い周波数

$$1/2\pi\sqrt{(1-k_{inj}^2)N_{inj}^2L_{inj}C_{inj2}}$$

で発生する。

【数22】

$$f_{op,max} < \frac{1}{2\pi\sqrt{(1-k_{inj}^2)N_{inj}^2L_{inj}C_{inj2}}}$$

【0068】

$f_{op, max}$ は、注入変圧器のインダクタンスパート $(1 - k_{inj}^2) N_{inj}^2 L_{inj}$ とバイパスブランチのキャパシタンス C_d との間の共振によって数式23（数23）のように決定される。

【数23】

$$f_{op, max} = \frac{1}{2\pi \sqrt{(1 - k_{inj}^2) N_{inj}^2 L_{inj} C_d}}$$

【0069】

数式22（数22）に数式23（数23）を代入すると、 C_d と C_{inj}^2 の関係は次のように抽出される。

【数24】

$$C_d > C_{inj}$$

【0070】

少しのダンピング抵抗 R_{d1} と R_{d2} が高周波での安定性のために必要である。数十オーム（ohm）の R_{d2} は、高周波範囲でYコンデンサとCMノイズ源のピーダンスとの間の共振を緩和するために推奨され、これはIV章において実験で示す。

【0071】

共振点を除き、AEF動作で抵抗 R_{d1} 、 R_{d2} および R_{inj}^2 の影響が無視できると仮定すると、数式24（数24）の条件は、数式7（数7）～数式11（数11）を $f_{op, max}$ までの周波数範囲で数式25（数25）のように近似化することができる。

【数25】

$$\alpha(s) \approx N_{ser} N_{inj} G_{amp}(s), \quad \beta(s) \approx 0$$

【0072】

数式12（数12）において、Yコンデンサ、有効キャパシタンス $C_{Y, eff}(s)$ は、数式26（数26）に単純化される。

【数26】

$$C_{Y, eff}(s) \approx (1 + N_{ser} N_{inj} G_{amp}(s)) C_Y$$

【0073】

$G_{amp}(s)$ の位相補償要素 R_c と C_c は、AEF動作にほとんど影響を与えないようにすべきであり、数式26（数26）は、図6のように周波数に依存しない値にさらに単純化される。

【数27】

$$C_{Y, eff} \approx (1 + N_{ser} N_{inj} (1 + R_2 / R_1)) C_Y$$

【0074】

最後に、AEFに対するいくつかの有用な設計ガイドラインは、次のように導出することができる。たとえ N_{sen} が数式19（数19）によって制限されても、数式27（数27）において、 $C_{Y, eff}$ は、 N_{inj} と増幅部の利得 $(1 + R_2 / R_1)$ を増加させることにより、 C_Y の複数倍になるように設計することができる。しかしながら、 N_{inj} が増加するにつれて、最大動作周波数 $f_{op, max}$ は、数式23（数23）によって減少する。また、高いアンプの利得は、オペアンプに対して大きい出力電圧スイングと大きい利

10

20

30

40

50

得帯域幅を必要とする。したがって、 N_{inj} と $(1+R_2/R_1)$ の適切な値は、OP-ampのコストとAEFの $f_{op, max}$ を考慮して選択されなければならない。

【0075】

また、数式22（数22）の条件は、AEFの $f_{op, max}$ が注入変圧器の N_{inj} 、 L_{inj} および C_{inj}^2 によって調整され得ることを意味する。寄生キャパシタンス C_{inj2} は、独立した設計パラメータではないので、 N_{inj} と L_{inj} は、高い $f_{op, max}$ を達成するために小さく設計しなければならない。しかしながら、小さい N_{inj} は $C_{Y, eff}$ を小さくし、 L_{inj} を下げると数式21（数21）から $f_{op, min}$ を高める。結果的に、AEFの最適化された性能のために次のような設計プロセスを提案する。第一に、 C_o は、与えられた大きさの物理的なパッケージでできるだけ大きくなるように設計され、 L_{inj} は、ターゲット $f_{op, min}$ のために数式21（数21）の限度まで減少する。第二に、最大の $C_{Y, eff}$ を達成するために、 N_{inj} はターゲット $f_{op, max}$ のために数式22（数22）の限度まで増加する。

【0076】

次に、安定性チェックについて説明する。

AEFは、基本的にアナログ入力およびアナログ出力があるフィードバックシステムであり、安定性は、慎重に設計され、かつ保証されなければならない。システムが不安定な場合は、EUTノイズ源が適用されていなくてもシステムが発振する可能性がある。フィードバック安定性は、ループ利得の位相および利得マージンで確認することができる。図4の回路モデルからループ利得を導出するために、オペアンプの出力からフィードバックループを分離し、分離されたノードからテスト電圧 V_t を注入変圧器に印加し、ノイズ源の電圧 V_{ng} は、適用されていない状態で、テスト電圧 V_t に対するCMチョークの前段ノードでの電圧 V_{in} 比は、数式28（数28）のように計算することができる。

【数28】

$$G_2(s) = \frac{V_m}{V_t} = \frac{sK_{inj}N_{inj}L_{inj}(R_{m2} \parallel \frac{1}{sC_{inj2}})(R_{m2} \parallel \frac{1}{sC_{inj2}})}{(R_o + \frac{1}{sC_o} + R_{m2} \parallel \frac{1}{sC_{inj2}})\{sL_{inj} + (R_o + \frac{1}{sC_o}) \parallel R_{m2} \parallel \frac{1}{sC_{inj2}}\}(\frac{1}{Z_n} + \frac{1}{Z_{line}})(R_{d1} + R_{d2} + \frac{1}{sC_d} + R_{m2} \parallel \frac{1}{sC_{inj2}})B(s)} \cdot \frac{R_{d2} + \frac{1}{sC_d}}{}$$

ここで、

【数29】

$$B(s) = \{(\frac{1}{Z_n} + \frac{1}{Z_{line}})^{-1} + Z_{Cv} + 2(R_{d2} + \frac{1}{sC_d}) \parallel (R_{d1} + R_{m2} \parallel \frac{1}{sC_{inj2}})\} \\ \times \{sN_{inj}^2L_{inj} + (R_{m2} \parallel \frac{1}{sC_{inj2}}) \parallel (R_{d1} + R_{d2} + \frac{1}{sC_d}) - \frac{(sM_{inj})^2}{sL_{inj} + (R_o + \frac{1}{sC_o}) \parallel (R_{m2} \parallel \frac{1}{sC_{inj2}})} - \frac{2(R_{m2} \parallel \frac{1}{sC_{inj2}})^2(R_{d2} + \frac{1}{sC_d})^2}{(R_{d1} + R_{m2} \parallel \frac{1}{sC_{inj2}} + R_{d2} + \frac{1}{sC_d})^2}\}$$

【0077】

$(V_{in, amp}/V_{in})$ と $(V_{out, amp}/V_{in, amp})$ の電圧利得は、それぞれ数式9（数9）と数式10（数10）において $G_1(s)$ と $G_{amp}(s)$ に誘導されている。したがって、システムのループ利得は、数式30（数30）のように表すことができる。

【数30】

$$G_{loop}(s) = \frac{V_{outamp}}{V_t} = \frac{V_{in}}{V_t} \frac{V_{inamp}}{V_{in}} \frac{V_{outamp}}{V_{inamp}} = G_1(s)G_2(s)G_{amp}(s)$$

【0078】

R_C と C_C を用いる目的は、チョークの有効インダクタンス $L_{cm, eff}$ とYコンデンササブランチの有効キャパシタンス $C_{Y, eff}$ との間の共振が不安定性のリスクをもたらす

ため低周波の範囲で安定性のために $G_{loop}(s)$ の位相マージンを増加させるものである。共振周波数

$$1/2\pi\sqrt{L_{cm,eff}C_{Y,eff}}$$

はフィルタ動作の低周波境界を決定し、適切な EMI フィルタ設計で CE 規格の低周波限界より低くなければならない。 R_c と C_c による位相補償の最大量は数式 3 1 (数 3 1) のように計算される。

【数 3 1】

$$\max(|\angle G_{loop,w/comp}(f) - \angle G_{loop,w/o comp}(f)|) = \tan^{-1} \left(\sqrt{\frac{R_c^2}{4(R_1 + R_2)(R_1 + R_2 + R_c)}} \right)$$

10

数式 3 1 (数 3 1) は周波数

$$\frac{1}{2\pi R_c C_c} \sqrt{1 + \frac{R_c}{R_1 + R_2}}$$

で起こる。

20

【0 0 7 9】

$$\angle G_{loop,w/comp}(S)$$

は位相補償器がある $G_{loop}(s)$ の位相を示し、

$$\angle G_{loop,w/o comp}(S)$$

は位相補償器がない $G_{loop}(s)$ の位相を示す。最大位相補償周波数を

$$1/2\pi\sqrt{L_{cm,eff}C_{Y,eff}}$$

30

の共振周波数に設定することにより、 R_c と C_c 上の他の表現が数式 3 2 (数 3 2) のように抽出される。

【数 3 2】

$$C_c = \frac{1}{R_c} \sqrt{L_{cm,eff} C_{Y,eff} \left(1 + \frac{R_c}{R_1 + R_2} \right)}$$

【0 0 8 0】

40

数式 3 1 (数 3 1) と数式 3 2 (数 3 2) の表現は、 R_c と C_c の設計ガイドラインを提供する。

【0 0 8 1】

数式 2 8 (数 2 8) の $G_2(s)$ は、EUT ノイズ源のインピーダンス Z_n に応じて変化するため、数式 3 0 (数 3 0) のループ利得も同様であることを注目する必要がある。数式 3 0 (数 3 0) において Z_n の大きさが大きいほど、ループ利得の大きさを増加させ、利得マージンが小さくなる傾向があることが分かる。したがって、 Z_n を無限大 (infinite) 値にして安定性を設計することは、一般的に最悪の条件で安定性を提供することである。したがって、本明細書においては、設計された AEF のループ利得をどの EUT アプリケーションでも安定性を保証するために無限大値の Z_n 条件で計算または測

50

定を行う。

【0082】

図8Aと図8Bは、ループ利得を比較する図であり、図8Aは、ダンピング成分 R_{d1} 、 C_d 、 R_{d2} および位相補償器 R_c 、 C_c がない不安定な状況でのループ利得を、図8Bは、これらの成分がある安定した状況でのループ利得をそれぞれ示す。

【0083】

例えば、AEFがあるフィルタの $G_{loop}(s)$ が、図8に示すように数式30（数30）を用いて表すことができる。バイパスブランチおよび位相補正器 R_{d1} 、 C_d 、 R_{d2} 、 R_c 、 C_c は図8Aでは設けられていないが、図8Bには設けられている。それらの安定性に及ぼす影響が明確に現れている。図8Aで10MHz付近の急激な位相変異による不安定性は注入変圧器の2次巻線に起因し、図8Bの場合、バイパスブランチによって解消される。図8Aの100kHz未満の低周波で $L_{cm,eff}$ と $C_{Y,eff}$ との間の共振は、過剰な位相シフトも不安定性のリスクをもたらす。図8Bで分かるように、位相補償器 R_c と C_c を用いると、利得マージンが大幅に増加する。

10

【0084】

次に、オペアンプの選択および全般的な設計手順について説明する。非反転増幅部でオペアンプの動作高周波限界 f_{OPamp} は、CE規格の高周波数限界 $f_{CE,max}$ より高くなければならない。

【数33】

$$f_{OPamp} > f_{CE,max}$$

20

【0085】

また、オペアンプの電圧および電流容量はノイズ補償に十分でなければならない。必要なオペアンプの容量を算定するために、オペアンプの出力における電圧 $V_{out,amp}(s)$ と電流 $I_{out,amp}(s)$ は、図4の回路モデルからそれぞれ数式34（数34）と数式35（数35）のように計算される。

【数34】

$$V_{out,amp}(s) = V_{in}(s)G_1(s)G_{amp}(s)$$

30

【数35】

$$I_{out,amp}(s) = \frac{V_{in}(s)}{2} \cdot \frac{G_1(s)G_{amp}(s) + k_{eq}N_{eq}(sL_{eq1} \parallel R_{eq1}) \frac{1}{sC_{eq1}} - \frac{R_{d1} + R_{d2} + \frac{1}{sC_d} + R_{eq1} \parallel \frac{1}{sC_{eq1}}}{(R_{d1} + \frac{1}{sC_d}) \times R_{eq1} \parallel \frac{1}{sC_{eq1}}} \{1 - \frac{\frac{1}{sC_T} + 2\{(R_{d1} + \frac{1}{sC_d}) \parallel (R_{d1} + R_{eq1} \parallel \frac{1}{sC_{eq1}})\}}{Z_{T,eff}}\}}{\frac{1}{sC_o} + R_o + sL_{eq1} \parallel R_{eq1} \parallel \frac{1}{sC_{eq1}}}$$

ここで、

【数36】

$$V_{in}(s) = \frac{(Z_{line} + Z_{LSN}) \parallel Z_{Y,eff}}{2Z_n + (Z_{line} + Z_{LSN}) \parallel Z_{Y,eff}} V_n(s)$$

40

【0086】

$V_{in}(s)$ は、AEFを含むフィルタインピーダンスだけでなく、 Z_n および $V_{in}(s)$ によって決定されるため、ノイズ源のモデルの情報は、 $V_{out,amp}(s)$ および $I_{out,amp}(s)$ を推定するのに必要である。動作中のSMPS、 Z_n および $V_n(s)$ のノイズ源のモデルは、すでに開発された多様な測定方法によって抽出することができる。 Z_n と $V_n(s)$ を抽出すると、OP-amp出力電圧 $V_{out,amp}(t)$ と出力電流 $i_{out,amp}(t)$ の時間領域波形は、数式34（数34）～数式36（数36）

50

）に与えられた $V_{out, amp}(s)$ および $I_{out, amp}$ のスペクトルから計算することができる。したがって、オペアンプの出力の電圧容量 $V_{OPamp, max}$ および電流容量 $i_{OPamp, max}$ は、それぞれ計算された $V_{out, amp}(t)$ および $i_{out, amp}(t)$ を提供するのに十分でなければならない。

【数 3 7】

$$V_{OPamp, max} > \max(|V_{out, amp}(t)|)$$

【数 3 8】

$$i_{OPamp, max} > \max(|2i_{out, amp}(t)|)$$

10

【0087】

$I_{out, amp}(s)$ が half-circuit モデルで定義されているため、オペアンプに流れる実際の電流は、数式 38 (数 3 8) に表されているように計算された電流の二倍である。

【0088】

数式 35 (数 3 5) のように、 $I_{out, amp}(s)$ に影響を与える様々な設計要素の中から、 N_{inj} を増加させると、AEF の動作周波数範囲で $I_{out, amp}(s)$ が大幅に増加する。 N_{inj} による注入変圧器の電圧利得は、前述のように出力電流を増加させる代わりに、オペアンプの出力電圧を減らすことができる。注入変圧器は、AEF 接地を Smps 接地から絶縁するだけでなく、利得およびオペアンプ回路に対する別の設計柔軟性を提供する。

20

【0089】

次に、本発明に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタの他の実施例について説明する。図 9 は、本発明に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタの第 2 実施例を示す回路図である。本発明に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタの第 2 実施例は、コモンモード (CM) チョーク 1710、Y コンデンサ 1720、変圧部 1730、増幅部 1740 および補償巻線 1750 を備えてなる。

30

【0090】

図 9 を参照すると、コモンモード (CM) チョーク 1710 は、電力が供給される電源側に配置され、EMI 源に接続されたライブ線 (Live line) と中性線 (Neutral line) がそれぞれ巻線で巻かれている。

【0091】

Y コンデンサ 1720 は、EMI を発生させる EMI 源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線と中性線との間に並列に接続されかつ接地に共通に接続される。

【0092】

変圧部 1730 は、Y コンデンサ 1720 の前段に設けられ、1 次コイルが前記 Y コンデンサのノイズ電圧をセンシングして 2 次コイルを介して変圧し、電力線から絶縁 (isolated) される。

40

【0093】

増幅部 1740 は、変圧部 1730 で検出されて変圧されたノイズ電圧を増幅する。

【0094】

補償巻線 1710 は、コモンモードチョーク 1710 にコイルで重ね巻かれ、前記増幅部で増幅されたノイズ信号をコモンモードチョーク 1710 に注入する。

【0095】

図 10 は、本発明に係る電力線への素子の追加がない絶縁型アクティブ EMI フィルタ

50

の第3実施例を示す回路図であり、コモンモード（CM）チョーク1810、Yコンデンサ1820、検出巻線1830、増幅部1840および変圧部1850を備えてなる。

【0096】

図10を参照すると、コモンモードチョーク1810は、EMIを発生させるEMI源側に配置され、EMI源に接続されたライブ線（Live line、L）と中性線（Neutral line、N）がそれぞれ巻線で巻かれている。

【0097】

Yコンデンサ1820は、電力が供給される電源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線Lと中性線Nとの間に並列に接続されかつ接地に共通に接続されている。

【0098】

検出巻線1830は、コモンモードチョーク1810にコイルで重ね巻かれ、コモンモードチョーク1810のノイズ電流を検出する。

【0099】

増幅部1840が検出巻線1830を介して検出されたノイズ電流を増幅する。

【0100】

変圧部1850は、Yコンデンサ1820の前段に設けられ、1次コイルは増幅部1840で増幅された信号を受け入れ、2次コイルはYコンデンサ1820に接続された接地に接続されて電力線から絶縁（isolated）され、前記2次コイルを介して変圧された信号をYコンデンサ1820に補償信号として注入する。

【0101】

図11は、本発明に係る電力線への素子の追加がない絶縁型アクティブEMIフィルタの第4実施例を示す回路図であり、コモンモード（CM）チョーク1910、Yコンデンサ1920、変圧部1930、増幅部1940および補償巻線1950を備えてなる

【0102】

図11を参照すると、コモンモードチョーク1910は、EMIを発生させるEMI源側に配置され、EMI源に接続されたライブ線（Live line、L）と中性線（Neutral line、N）がそれぞれ巻線で巻かれている。

【0103】

Yコンデンサ1920は、電力が供給される電源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線と中性線との間に並列に接続されかつ接地に共通に接続される。

【0104】

変圧器1930は、Yコンデンサ1920の前段に設けられ、1次コイルがYコンデンサ1920のノイズ電圧をセンシングして2次コイルを介して変圧し、電力線からは絶縁（isolated）されている。

【0105】

増幅部1940は、変圧器1930で変圧されたノイズ電圧を増幅する。

【0106】

補償巻線1950は、コモンモードチョーク1910にコイルで重ね巻かれ、増幅部1940で増幅されたノイズ信号をコモンモードチョーク1910に補償信号として注入する。

【0107】

図12は、本発明に係る電力線への素子の追加がない絶縁型アクティブEMIフィルタの第1実施例に相応する、パッシブEMIフィルタにアクティブ素子を付加してEMIノイズを低減する方法を示すフローチャートである。

【0108】

図1および図12を参照すると、まず、コモンモードチョーク110は電源側に配置されかつYコンデンサ120はEMI源側に配置されたパッシブEMIフィルタを備える（ステップS2010）。すなわち、コモンモードチョーク110は、電力が供給される電

10

20

30

40

50

源側に配置され、EMI源に接続されたライブ線(Live line)と中性線(Neutral line)がそれぞれ巻線で巻かれている。Yコンデンサ120は、EMIを発生させるEMI源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線Lと中性線Nとの間に並列に接続されかつ接地に共通に接続されている。

【0109】

コモンモードチョーク110にコイルで重ね巻いてなる検出巻線130を介してコモンモードチョーク110のEMIノイズ電流を検出する(ステップS2020)。増幅部140が検出巻線130で検出されたEMIノイズ電流を増幅する(ステップS2030)。Yコンデンサ120の前段に設けられた変圧器150の1次コイルを介して増幅部140で増幅された信号を受け入れる(ステップS2040)。その後、変圧器50の2次コイルを介して変圧し、Yコンデンサ120に注入する(ステップS2050)。ここで、変圧器150の2次コイルは、Yコンデンサ120に接続された接地に接続され電力線からは絶縁(isolated)されている。

【0110】

図13は、本発明に係る電力線への素子の追加がない絶縁型アクティブEMIフィルタの第2実施例に相応する、パッシブEMIフィルタにアクティブ素子を付加してEMIノイズを低減する方法を示すフローチャートである。図9と図13を参照すると、まず、コモンモードチョーク1710は電源側に配置されかつYコンデンサ1720はEMI源側に配置されたパッシブEMIフィルタを備える(ステップS2110)。より具体的に説明すると、コモンモードチョーク1710は、電力が供給される電源側に配置され、EMI源に接続されたライブ線(Live line、L)と中性線(Neutral line、N)がそれぞれ巻線で巻かれている。Yコンデンサ1720は、EMIを発生させるEMI源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線Lと中性線Nとの間に並列に接続されかつ接地に共通に接続される。

【0111】

Yコンデンサ1720の前段に設けられた変圧器1730の1次コイルがYコンデンサ1720を検出コンデンサとして用いてノイズ電圧をセンシングする(ステップS2120)。変圧器1730の2次コイルを介して前記センシングされたノイズ電圧を変圧する(ステップS2130)。ここで、変圧器1730の2次コイルは、Yコンデンサ1720に接続された接地に接続され電力線からは絶縁(isolated)されている。

【0112】

増幅部1740は、変圧器1730の2次コイルで変圧された電圧を増幅する(ステップS2140)。前記コモンモードチョークにコイルで重ね巻いてなる補償巻線1750を介して前記増幅された信号を前記コモンモードチョークに注入する(ステップS2150)。

【0113】

図14は、本発明に係る電力線への素子の追加がない絶縁型アクティブEMIフィルタの第3実施例に相応する、パッシブEMIフィルタにアクティブ素子を付加してEMIノイズを低減する方法を示すフローチャートである。

【0114】

図10と図14を参照すると、まず、コモンモードチョーク1810はEMI源側に配置されかつYコンデンサ1820は電源側に配置されたパッシブEMIフィルタを備える(ステップS2210)。より具体的に説明すると、コモンモードチョーク1810がEMIを発生させるEMI源側に配置され、EMI源に接続されたライブ線(Live line、L)と中性線(Neutral line、N)がそれぞれ巻線で巻かれている。Yコンデンサ1820は、電力が供給される電源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線Lと中性線Nとの間に並列に接続されかつ接地に共通に接続される。

【0115】

コモンモードチョーク１８１０にコイルで重ね巻いてなる検出巻線１８３０がコモンモードチョーク１８１０のノイズ電流を検出する（ステップＳ２２２０）。増幅部１８４０が検出巻線１８３０で検出されたノイズ電流を増幅する（ステップＳ２２３０）。

【０１１６】

Ｙコンデンサ１８２０の前段に設けられた変圧器１８５０の１次コイルに増幅部１８４０によって増幅された信号を入力する（ステップＳ２２４０）。その後、前記１次コイルに入力された信号を変圧器１８５０の２次コイルを介して変圧し、Ｙコンデンサ１８２０に補償信号として注入する（ステップＳ２２５０）。ここで、変圧器１８５０の２次コイルは、Ｙコンデンサ１８２０に接続された接地に接続され電力線からは絶縁（isolated）されている。

10

【０１１７】

図１５は、本発明に係る電力線への素子の追加がない絶縁型アクティブＥＭＩフィルタの第４実施例に相応する、パッシブＥＭＩフィルタにアクティブ素子を付加してＥＭＩノイズを低減する方法を示すフローチャートである。図１１と図１５を参照すると、まず、コモンモードチョーク１９１０はＥＭＩ源側に配置されかつＹコンデンサ１９２０は電源側に配置されたパッシブＥＭＩフィルタを備える（ステップＳ２３１０）。より具体的に説明すると、コモンモードチョーク１９１０がＥＭＩを発生させるＥＭＩ源側に配置され、ＥＭＩ源に接続されたライブ線（Live line、L）と中性線（Neutral line、N）がそれぞれ巻線で巻かれている。Ｙコンデンサ１９２０は、電力が供給される電源側に配置され、直列に接続された二つのコンデンサからなり、前記二つのコンデンサが前記ライブ線Lと中性線Nとの間に並列に接続されかつ接地に共通に接続されている。

20

【０１１８】

Ｙコンデンサ１９２０の前段に設けられた変圧器１９３０の１次コイルがＹコンデンサ１９２０のノイズ電圧をセンシングする（ステップＳ２３２０）。前記１次コイルでセンシングされたノイズ電圧を変圧器１９３０の２次コイルを介して変圧する（ステップＳ２３３０）。ここで、変圧器１９３０の２次コイルは、Ｙコンデンサ１９２０に接続された接地に接続され、電力線からは絶縁（isolated）されている。

【０１１９】

増幅部１９４０が前記２次コイルで変圧されたノイズ電圧を増幅する（ステップＳ２３４０）。コモンモードチョーク１９１０にコイルで重ね巻かれてなる補償巻線１９５０を介して前記増幅されたノイズ信号をコモンモードチョーク１９１０に補償信号として注入する（ステップＳ２３５０）。

30

【０１２０】

以上、本発明に係る電力線への素子の追加がない絶縁型アクティブＥＭＩフィルタは、コモンモードチョークとＹコンデンサからなる従来のパッシブＥＭＩフィルタに追加的に設ける形態のアクティブフィルタである。本発明では、パッシブＥＭＩフィルタに存在するコモンモードチョークにノイズの検出や補償を行うワイヤを重ね巻いて電力線に追加するチョーク素子を提案する。パッシブＥＭＩフィルタに存在するＹコンデンサを補償または検出コンデンサとして用い、補償または検出コンデンサの前段に小さな変圧器を設けることにより、アクティブ回路が電力線から絶縁されるため、電力線に素子を追加することなく、電力線から絶縁される利点がある。

40

【０１２１】

本発明に係る絶縁型アクティブＥＭＩフィルタは、パッシブＥＭＩフィルタ自体のノイズ減衰性能を低下させないように検出および補償ワイヤを最適ターン（turn）数で重ね巻く。Ｙコンデンサとその前段の小さな変圧器によるノイズ検出と補償の性能が最適化されるように変圧器ターン（turn）比（ratio）を調節し、アクティブフィルタ増幅部の利得を最適化する。ノイズ検出と補償の全体フィードバック回路構造のフィードバック安定性を確保するために各種安定性補償回路を付加してもよい。本発明のアクティブＥＭＩフィルタは、ノイズを検出して補償信号を注入するフィードバック回路構造であ

50

る。

【0122】

本発明の実施例によれば、パッシブフィルタのみを用いる場合は、低周波帯域の伝導性ノイズが11dB減少するが、本発明のアクティブEMIフィルタ（AEF：active EMI filter）を追加的に装着すると、26dB減少する。パッシブフィルタのみを用いる場合は、低周波帯域のノイズの十分な減衰のために高価なコモンモードチョークを用いるか、またはフィルタの全段数を増やさなければならない。

【0123】

本発明は、図面に示した実施例を参考にして説明したが、これは例示的なものに過ぎず、当該技術分野における通常の知識を有する者であれば、これより多様な変形および均等な他の実施例が可能であることを理解するであろう。したがって、本発明の真の技術的保護範囲は、添付の特許請求の範囲の技術的思想によって定められるべきである。

10

20

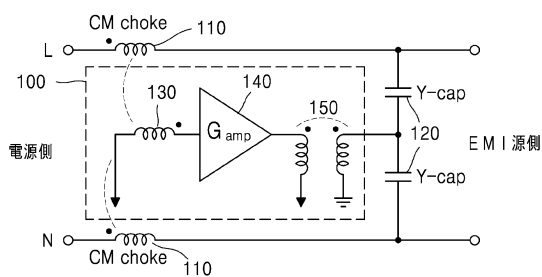
30

40

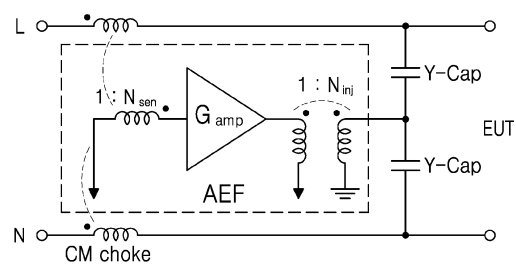
50

【図面】

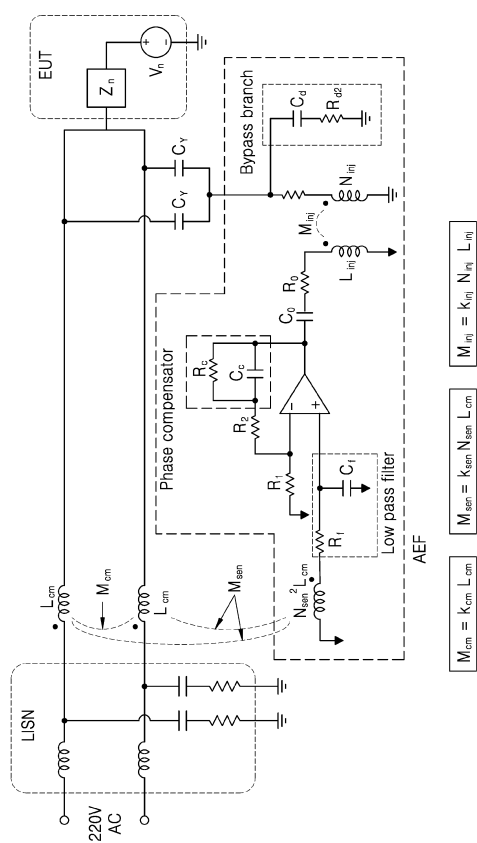
【図 1】



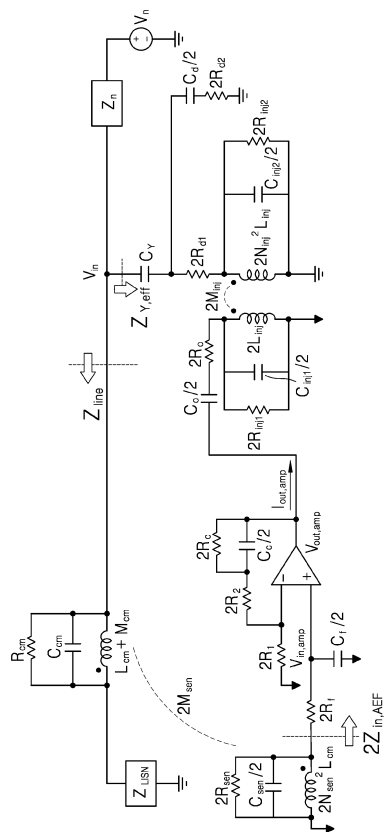
【図 2】



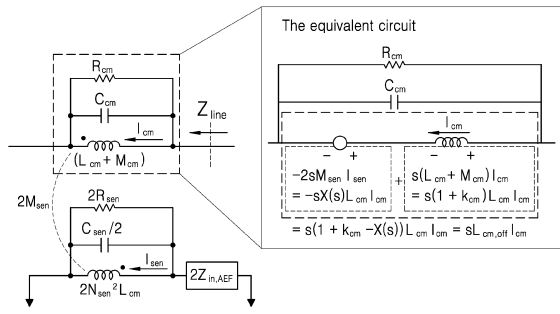
【圖 3】



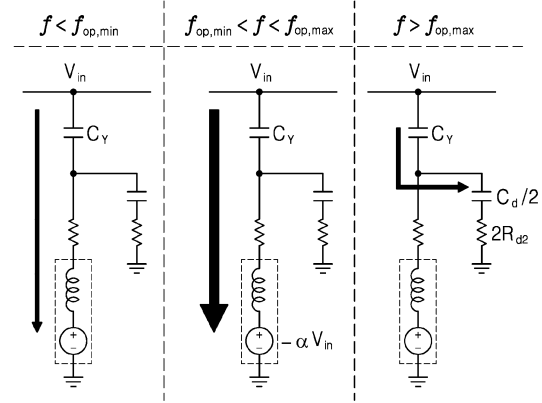
【図 4】



【図 5】

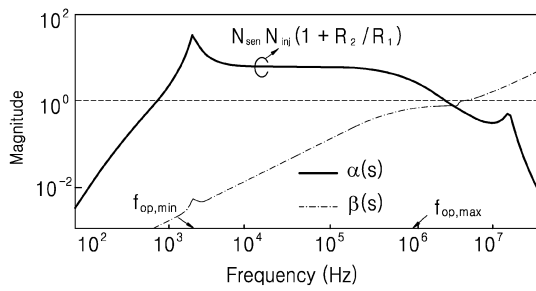


【図 6 A】

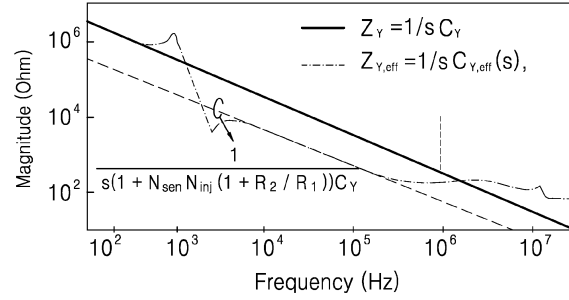


10

【図 6 B】



【図 6 C】



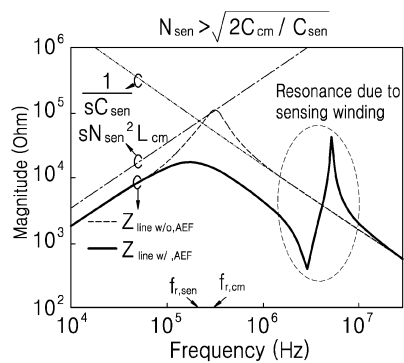
20

30

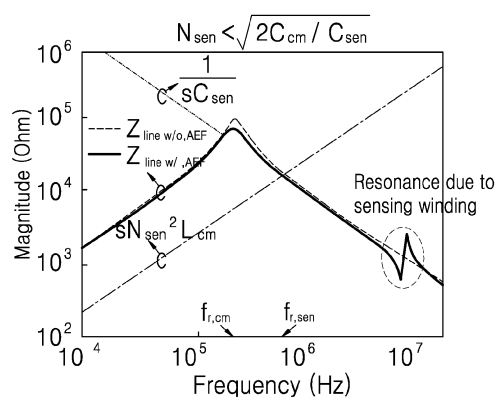
40

50

【図 7 A】

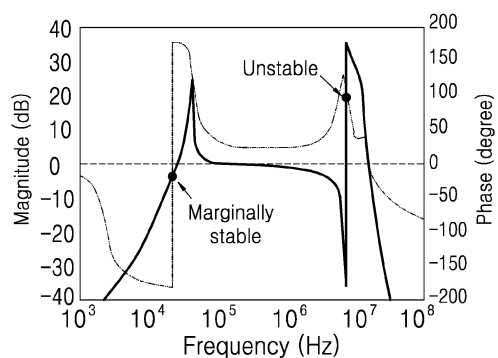


【図 7 B】

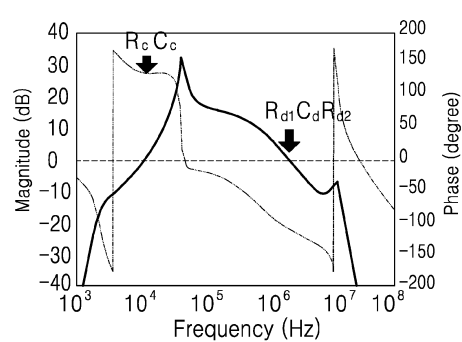


10

【図 8 A】

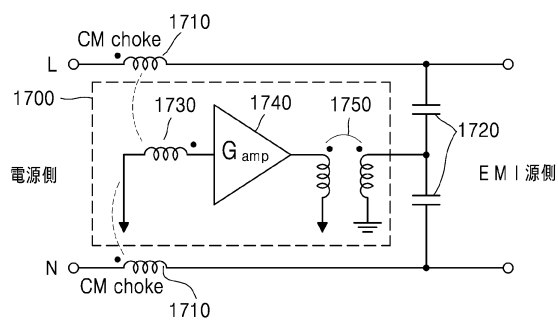


【圖 8 B】

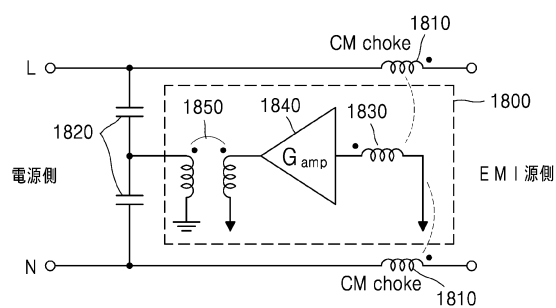


20

【圖 9】



【図 10】

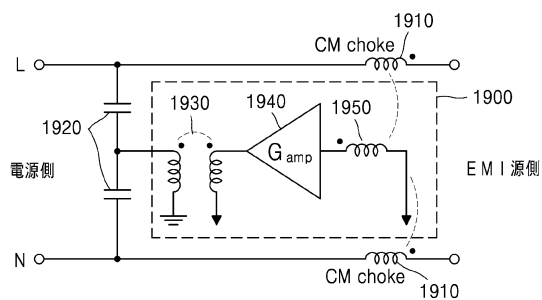


30

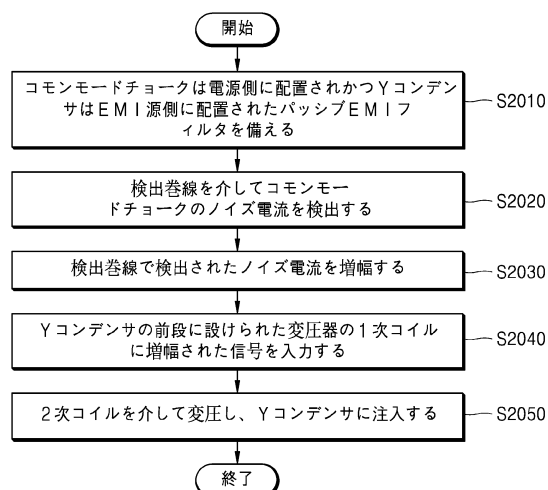
40

50

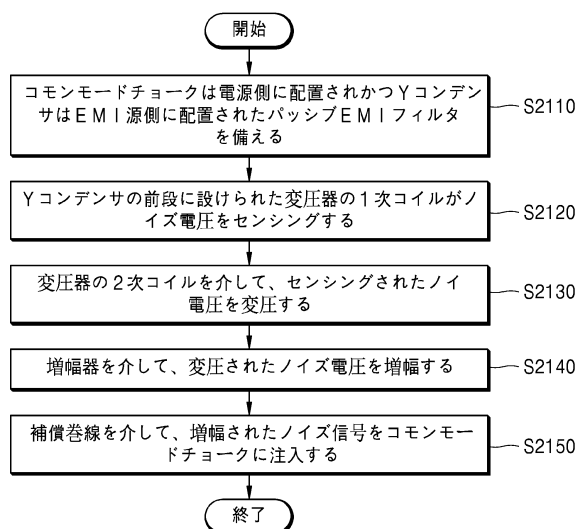
【図 1 1】



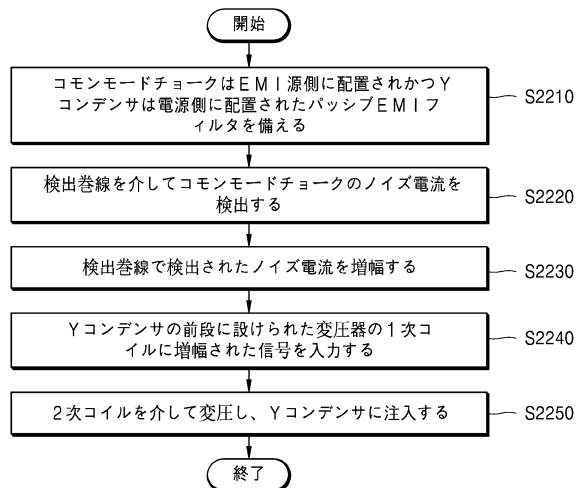
【図 12】



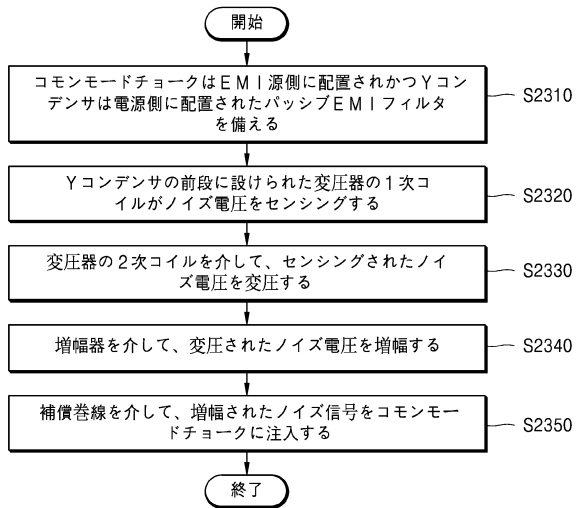
【图 13】



【図 14】



【図 15】



10

20

30

40

50

フロントページの続き

ユーグン オニャンーウップ ユニストーギル 50

(72)発明者 シン、ドンイル

大韓民国 ウルサン 44919 ウルチューグン オニャンーウップ ユニストーギル 50

審査官 石田 昌敏

(56)参考文献 特開2007-274026 (JP, A)

特開2015-167460 (JP, A)

特開2011-045191 (JP, A)

国際公開第2012/026186 (WO, A1)

特開2017-038500 (JP, A)

特開2001-244770 (JP, A)

(58)調査した分野 (Int.Cl., DB名)

H03H 11/00-11/54

H03H 5/00- 7/13