

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-505067

(P2017-505067A)

(43) 公表日 平成29年2月9日(2017.2.9)

(51) Int.Cl. F I テーマコード (参考)  
**H04L 12/28 (2006.01)** H04L 12/28 200A 5K033

審査請求 未請求 予備審査請求 有 (全 34 頁)

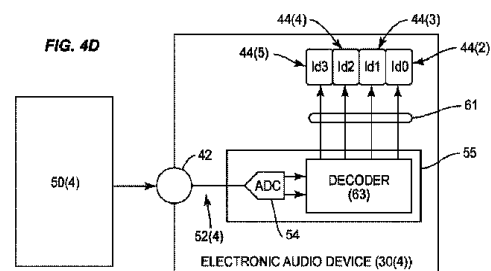
(21) 出願番号	特願2016-549086 (P2016-549086)	(71) 出願人	507364838
(86) (22) 出願日	平成27年2月2日 (2015.2.2)		クアルコム, インコーポレイテッド
(85) 翻訳文提出日	平成28年7月28日 (2016.7.28)		アメリカ合衆国 カリフォルニア 921
(86) 国際出願番号	PCT/US2015/014067		21 サン ディエゴ モアハウス ドラ
(87) 国際公開番号	W02015/117061		イブ 5775
(87) 国際公開日	平成27年8月6日 (2015.8.6)	(74) 代理人	100108453
(31) 優先権主張番号	61/935, 115		弁理士 村山 靖彦
(32) 優先日	平成26年2月3日 (2014.2.3)	(74) 代理人	100163522
(33) 優先権主張国	米国 (US)		弁理士 黒田 晋平
(31) 優先権主張番号	61/935, 134	(72) 発明者	リオール・アマリーリョ
(32) 優先日	平成26年2月3日 (2014.2.3)		アメリカ合衆国・カリフォルニア・921
(33) 優先権主張国	米国 (US)		21・サン・ディエゴ・モアハウス・ドラ
(31) 優先権主張番号	14/609, 488		イヴ・5775
(32) 優先日	平成27年1月30日 (2015.1.30)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 バス通信識別のためのデバイス識別情報の外部制御を可能にする電子デバイスにおけるデバイス識別情報の生成、ならびに関連するシステムおよび方法

## (57) 【要約】

バス通信識別のためのデバイス識別情報の選択または再プログラムなどの外部制御を可能にする電子デバイスにおけるデバイス識別情報の生成が開示される。このようにして、システム内の共通通信バスに結合された電子デバイスのデバイス識別情報は、それらがバス通信の衝突を回避するために固有であることを確実にするために選択または再プログラムされることが可能である。特定の態様では、電子デバイス内のデバイス識別情報を選択または再プログラムするために、外部ソースは、電子デバイスに電氣的に結合されることが可能である。外部ソースは、電子デバイス内のデバイス識別情報生成回路とともに回路を閉じる。閉じられた回路は、デバイス識別情報生成回路によって検出可能な所望の電氣的特性を提供する。デバイス識別情報生成回路は、外部ソースから閉じられた回路の検出された電氣的特性の関数としてデバイス識別情報を生成するように構成される。



**【特許請求の範囲】****【請求項 1】**

そのデバイス識別情報を再プログラムするように構成された電子デバイスであって、  
通信バスに結合されるように構成されたデバイス識別ポートと、  
前記デバイス識別ポートに結合されたデバイス識別情報生成回路とを備え、  
前記デバイス識別情報生成回路が、  
前記デバイス識別ポート上で前記通信バスから受信した通信バス信号の電気的特性を検出し、  
前記検出された電気的特性に基づいてデバイス識別情報を生成し、  
前記生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶するように構成された、電子デバイス。

10

**【請求項 2】**

前記デバイス識別ポートが、デバイス識別ピンから構成された、請求項1に記載の電子デバイス。

**【請求項 3】**

前記デバイス識別ポートが、前記通信バスのクロック線に結合されるように構成され、  
前記デバイス識別情報生成回路が、前記デバイス識別ポート上で前記通信バスから受信した通信バスクロック信号から構成された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

20

**【請求項 4】**

前記デバイス識別ポートが、前記通信バスのデータ線に結合されるように構成され、  
前記デバイス識別情報生成回路が、前記デバイス識別ポート上で前記通信バスから受信した通信バスデータ信号から構成された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

**【請求項 5】**

前記デバイス識別情報生成回路が、前記通信バス信号の電圧から構成された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

**【請求項 6】**

前記デバイス識別情報生成回路が、前記通信バス信号の可変電圧から構成された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

30

**【請求項 7】**

前記デバイス識別情報生成回路が、前記デバイス識別ポートに結合された外部抵抗器の抵抗値から構成された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

**【請求項 8】**

前記デバイス識別情報生成回路が、前記デバイス識別ポートに結合された外部可変抵抗器の抵抗値から構成された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

40

**【請求項 9】**

前記デバイス識別情報生成回路が、前記通信バス信号の静電容量から構成された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

**【請求項 10】**

前記デバイス識別情報生成回路が、設けられた前記デバイス識別ポートに結合された外部キャパシタの静電容量から構成された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

**【請求項 11】**

前記デバイス識別情報生成回路が、前記デバイス識別ポートに結合された外部可変キャパシタから構成された前記通信バス信号の前記電気的特性を検出するように構成された、

50

請求項1に記載の電子デバイス。

【請求項 1 2】

前記デバイス識別情報生成回路が、前記通信バス信号の周波数から構成された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項 1 3】

前記デバイス識別情報生成回路が、バッファ回路から構成された、請求項1に記載の電子デバイス。

【請求項 1 4】

前記デバイス識別情報生成回路が、前記通信バス信号の前記検出された電気的特性のアナログ値を前記デバイス識別情報としてデジタル値に変換するように構成されたアナログ-デジタル変換器(ADC)から構成された、請求項1に記載の電子デバイス。

10

【請求項 1 5】

前記デバイス識別情報メモリが、多ビットデバイス識別情報メモリを記憶するように構成された、請求項1に記載の電子デバイス。

【請求項 1 6】

前記デバイス識別情報生成回路が、前記多ビットデバイス識別情報メモリのビットのサブセットを前記デバイス識別情報メモリ内に記憶するように構成された、請求項15に記載の電子デバイス。

【請求項 1 7】

20

前記デバイス識別情報が複数のデバイス識別子を備え、  
前記デバイス識別情報生成回路が、前記検出された電気的特性に基づいて、前記デバイス識別情報の前記複数のデバイス識別子のうちの少なくとも1つのデバイス識別子を選択するように構成されたデバイス識別情報選択回路を備える、請求項1に記載の電子デバイス。

【請求項 1 8】

前記通信バスに前記電子デバイスを同期させるために同期ストリームを識別するように構成され、

前記デバイス識別情報生成回路が、前記同期ストリームの識別の間に、前記デバイス識別ポート上で前記通信バスから受信した前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

30

【請求項 1 9】

前記デバイス識別情報生成回路が、前記通信バスに結合されたマスタデバイスから前記デバイス識別ポート上で前記通信バスから受信された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項 2 0】

Soundwireオーディオスレーブデバイスから構成された、請求項1に記載の電子デバイス。

【請求項 2 1】

40

前記デバイス識別情報生成回路が、前記デバイス識別ポート上でSoundwire通信バスから構成された前記通信バスから受信したSoundwire通信バス信号から構成された前記通信バス信号の前記電気的特性を検出するように構成された、請求項20に記載の電子デバイス。

【請求項 2 2】

そのデバイス識別情報を再プログラムするように構成された電子デバイスであって、  
通信バスに結合するために構成されたデバイス識別手段と、  
前記デバイス識別手段に結合されたデバイス識別情報生成手段とを備え、  
前記デバイス識別情報生成手段が、  
前記デバイス識別手段上で前記通信バスから受信した通信バス信号の電気的特性を検出し、

50

前記検出された電気的特性に基づいてデバイス識別情報を生成し、

前記生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶するためのものである、電子デバイス。

【請求項 23】

電子デバイスが、そのデバイス識別情報を再プログラムするための方法であって、通信バスに結合されたデバイス識別ポート上で前記通信バスから受信した通信バス信号の電気的特性を検出するステップと、

前記通信バス信号の前記検出された電気的特性に基づいてデバイス識別情報を生成するステップと、

前記生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶するステップとを備える方法。

10

【請求項 24】

前記通信バスのクロック線に結合された前記デバイス識別ポート上で前記通信バスから受信された通信バスクロック信号の前記電気的特性を検出するステップを備える、請求項 23に記載の方法。

【請求項 25】

前記通信バスのデータ線に結合された前記デバイス識別ポート上で前記通信バスから受信された通信バスデータ信号の前記電気的特性を検出するステップを備える、請求項 23に記載の方法。

【請求項 26】

20

前記通信バス信号の前記検出された電気的特性のアナログ値を前記デバイス識別情報としてデジタル値に変換するステップをさらに備える、請求項 23に記載の方法。

【請求項 27】

前記通信バスに前記電子デバイスを同期させるために同期ストリームを識別するステップをさらに備え、

前記通信バス信号の前記電気的特性を検出するステップが、前記同期ストリームを識別するステップの間に実行される、請求項 23に記載の方法。

【請求項 28】

前記デバイス識別ポート上でSoundwire通信バスから構成された前記通信バスから受信したSoundwire通信バス信号から構成された前記通信バス信号の前記電気的特性を検出するステップを備える、請求項 23に記載の方法。

30

【請求項 29】

通信バスに結合されたスレーブデバイスがそのデバイス識別情報を再プログラムすることを可能にするためのバス通信システムであって、

データ線とクロック線とから構成された通信バスと、

マスタデータポートとマスタクロックポートとから構成されたマスタデバイスであって、前記マスタデバイスが、前記データ線に結合された前記マスタデータポートと前記クロック線に結合された前記マスタクロックポートとによって前記通信バスに結合された、マスタデバイスと、

複数のスレーブデバイスとを備え、前記複数のスレーブデバイスの各々が、

40

前記通信バスに結合されたデータポートおよびクロックポートであって、前記データポートおよび前記クロックポートのうちの少なくとも1つがデバイス識別ポートも備え、

前記データポートが前記通信バスの前記データ線に結合され、前記クロックポートが前記通信バスの前記クロック線に結合された、データポートおよびクロックポートと、

前記デバイス識別ポートに結合されたデバイス識別情報生成回路とを備え、前記デバイス識別情報生成回路が、

前記デバイス識別ポート上で前記通信バスから受信した通信バス信号の電気的特性を検出し、

前記検出された電気的特性に基づいてデバイス識別情報を生成し、

前記生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶するように構

50

成された、バス通信システム。

【請求項 3 0】

複数の交流(AC)結合であって、前記複数のAC結合のうちのAC結合が前記複数のスレーブデバイスの各々の前記デバイス識別ポートに結合された、複数のAC結合と、

複数の外部抵抗器であって、前記複数の外部抵抗器のうちの外部抵抗器が前記複数のスレーブデバイスの各々の前記デバイス識別ポートに結合された、複数の外部抵抗器とをさらに備える、請求項29に記載のバス通信システム。

【請求項 3 1】

複数のスイッチであって、前記複数のスイッチのうちのスイッチが前記複数のスレーブデバイスに関してスレーブデバイスの前記デバイス識別ポートに前記外部抵抗器を切替可能に結合するように構成された、複数のスイッチと、

前記複数のスイッチの各々の開閉を制御するように構成されたスイッチ制御線とをさらに備え、

前記マスタデバイスが、前記複数のスレーブデバイスの各々に関して前記複数の外部抵抗器のうちの前記外部抵抗器のデバイス識別ポートへの結合を制御するために前記複数のスイッチの各々を開かせるまたは閉じさせるために前記スイッチ制御線上に制御信号を生成するように構成された、請求項30に記載のバス通信システム。

【請求項 3 2】

前記複数の外部抵抗器が、前記複数のスレーブデバイスのうちのそれぞれのスレーブデバイスと、前記複数のスイッチのうちのそれぞれのスイッチとの間に配置された、請求項31に記載のバス通信システム。

【請求項 3 3】

前記複数のスイッチの各々が、それぞれのスレーブデバイスとそれぞれの外部抵抗器との間に配置された、請求項31に記載のバス通信システム。

【請求項 3 4】

前記通信バスに前記スレーブデバイスを同期させるために同期ストリームを識別するように構成され、

前記デバイス識別情報生成回路が、前記同期ストリームの識別の間に、前記デバイス識別ポート上で前記通信バスから受信した前記通信バス信号の前記電気的特性を検出するように構成された、請求項29に記載のバス通信システム。

【請求項 3 5】

前記マスタデバイスが、Soundwireマスタデバイスから構成され、前記複数のスレーブデバイスが、複数のSoundwireオーディオスレーブデバイスから構成された、請求項31に記載のバス通信システム。

【請求項 3 6】

前記通信バスが、Soundwire通信バスから構成され、

前記デバイス識別情報生成回路が、前記デバイス識別ポート上で前記Soundwire通信バスから受信したSoundwire通信バス信号から構成され前記通信バス信号の前記電気的特性を検出するように構成された、請求項35に記載のバス通信システム。

【発明の詳細な説明】

【技術分野】

【0001】

優先権の主張

本出願は、その全体が参照により本明細書に組み込まれている、2014年2月3日に提出した、「DEVICE IDENTIFICATION GENERATION IN ELECTRONIC DEVICES TO ALLOW EXTERNAL CONTROL OF DEVICE IDENTIFICATION FOR BUS COMMUNICATIONS IDENTIFICATION, AND RELATED SYSTEMS AND METHODS」と題する、米国仮特許出願第61/935,134号の優先権を主張するものである。

【0002】

本出願はまた、その全体が参照により本明細書に組み込まれている、2014年2月3日に提出

10

20

30

40

50

願した、「DEVICE IDENTIFICATION GENERATION IN ELECTRONIC DEVICES TO ALLOW EXTERNAL CONTROL OF DEVICE IDENTIFICATION FOR BUS COMMUNICATIONS IDENTIFICATION, AND RELATED SYSTEMS AND METHODS」と題する、米国仮特許出願第61/935,115号の優先権を主張するものである。

【0003】

本出願はまた、その全体が参照により本明細書に組み込まれている、2015年1月30日に  
出願した、「DEVICE IDENTIFICATION GENERATION IN ELECTRONIC DEVICES TO ALLOW EXTERNAL CONTROL OF DEVICE IDENTIFICATION FOR BUS COMMUNICATIONS IDENTIFICATION, AND RELATED SYSTEMS AND METHODS」と題する、米国特許出願第14/609,488号の優先権を主張するものである。

【0004】

本開示の技術は、全体的には、通信バス上で通信するように構成された電子デバイスに関し、より具体的には、バス衝突を回避するために、定義された通信プロトコルの一部として通信バスを介してそれらの識別情報を通信するように構成された電子デバイスに関する。

【背景技術】

【0005】

非限定的な例として携帯電話やコンピュータタブレットなどの電子デバイスは、無数の使用をサポートする社会全体に増殖している。これらの電子デバイスは、一般的に、マイクロホンとスピーカを含む。電子デバイスで使用される一般的なマイクロホンおよびスピーカは、各デバイスを接続する専用の2ポート配線を必要とするアナログインターフェースを有する。しかしながら、電子デバイスは、一般的に、複数のマイクロホンおよびスピーカなどの複数のオーディオデバイスを含むことを始めている。したがって、そのような電子デバイスにおけるマイクロプロセッサまたは他の制御デバイスが共通通信バスを介して複数のオーディオデバイスにオーディオデータを通信することができることを可能にすることが望まれることがある。この点について、通信バスを介して電子デバイス内の異なるオーディオデバイスにオーディオチャネルに関連するデジタルデータを搬送するための定義された通信プロトコルを提供することも望まれることがある。

【0006】

この点について、図1は、電子デバイスとして共通通信バス16に通信可能に結合された1つのマスタデバイス12と4つのスレーブデバイス14(1)~14(4)とを有する例示的なシステム10のブロック図である。マスタデバイス12は、通信バス16を介してスレーブデバイス14(1)~14(4)と通信する。したがって、システム10では、データ衝突を回避するために、時分割多重(TDM:time division multiplexed)フレーム構造が、通信バス16を介するビットレートメディアストリームの搬送のために使用される。マスタデバイス12は、バス通信のためにスレーブデバイス14(1)~14(4)の各々に送信タイムスロットを割り当てる。したがって、プロトコルは、「Device\_Id」とも呼ばれるデバイス識別情報を介して、スレーブデバイス14(1)~14(4)の各々が通信バス16に接続されていることがマスタデバイス12によって確認されることを必要とする。たとえば、Device\_Idは、たとえば、5ビットなどの、プロトコルにおいて指定されたビット長を有してもよい。スレーブデバイス14(1)~14(4)の異なるDevice\_Idを識別することは、マスタデバイス12が、通信バス16におけるデータ衝突を回避するために、スレーブデバイス14(1)~14(4)の各々に異なる送信タイムスロットを割り当てることを可能にする。

【0007】

Device\_Idは、電子デバイスを識別するために使用されるべきデフォルトのデバイス識別情報として製造業者によって電子デバイス内にロードされることになる。たとえば、図1に示すように、Device\_Id26(1)は、マスタデバイス12内にロードされることが可能である。Device\_Id28(1)~28(4)は、それぞれのスレーブデバイス14(1)~14(4)内にロードされることが可能である。しかしながら、同じDevice\_Id28は、異なるスレーブデバイス14(1)~14(4)内にロードされる可能性がある。この場合には、同じDevice\_Id28を有するスレ

10

20

30

40

50

ーブデバイス14(1)～14(4)は、同じDevice\_Id28を有するマスタデバイス12によって識別されることになり、通信バス16上でデータ衝突を引き起こす。各スレーブデバイス14(1)～14(4)が固有のDevice\_Id28(1)～28(4)を有することを確実にする1つの方法は、各スレーブデバイス14(1)～14(4)が製造時に固有のDevice\_Idをロードされることを確実にすることである。同じ製造業者によって製造された複数のスレーブデバイスは、同じデバイス識別情報を有する場合がある。固有のDevice\_Id28を提供することは、より大きいデバイスの識別情報記憶設備を必要とすることになり、それは、そうでなければ低コストのデバイスのコストを法外に増加させる。さらにスレーブデバイス14(1)～14(4)が異なる製造業者によって製造された場合でも、各製造業者がそれらのスレーブデバイスにおいて固有のデバイス識別情報を用いることを保証することは、困難または不可能である可能性がある。

10

【発明の概要】

【発明が解決しようとする課題】

【0008】

したがって、費用効果的な方法でデータ衝突を回避するために、スレーブ電子デバイスの固有の識別を可能にするために、共通通信バスを用いる通信システムにおいて設けられる電子デバイスのための固有のデバイス識別情報を提供することが望ましい。

【課題を解決するための手段】

【0009】

詳細な説明で開示される態様は、バス通信識別のためのデバイス識別情報の選択または再プログラムなどの外部制御を可能にするための、電子デバイスにおけるデバイス識別情報の生成を含む。関連するシステムおよび方法も開示される。このようにして、システムにおける共通通信バスに結合された電子デバイスのデバイス識別情報は、バス通信の衝突を回避するためにデバイス識別情報が固有であることを保証するために、選択または再プログラムされることが可能である。たとえば、バス通信システムでは、バス通信プロトコルは、それに結合された電子デバイスがデバイス識別情報を介してマスタ電子デバイスによって識別されることを必要としてもよい。デバイス識別情報は、通信バス上のデータ衝突を回避するために、スレーブデバイスの各々への異なる送信タイムスロットの割り当てを制御するために使用される。2つ以上のスレーブデバイスが同じデバイス識別情報を有する場合、マスタデバイスは、そのようなスレーブデバイスに対して同じ送信タイムスロットを割り当てることになり、それによって、バス通信の衝突を引き起こす。

20

30

【0010】

本明細書で開示された特定の態様では、電子デバイスにおけるデバイス識別情報を選択または再プログラムするために、外部ソースが提供される。非限定的な例として、デバイス識別情報が選択または再プログラムされる電子デバイスは、システムにおけるスレーブデバイスであってもよい。外部ソースは、電子デバイス内のデバイス識別情報生成回路とともに回路を閉じるために、電子デバイスに電氣的に結合されることが可能である。外部ソースによって閉じられた回路は、電子デバイス内のデバイス識別情報生成回路によって検出可能な所望の電氣的特性(たとえば、電圧、抵抗、容量)を提供する。デバイス識別情報生成回路は、外部ソースによって閉じられた回路の検出された電氣的特性の関数としてデバイス識別情報を生成するように構成される。これは、外部ソースが、閉じられた回路の電氣的特性を制御することに基づいて、電子デバイスのデバイス識別情報を所望のデバイス識別情報に外部的に選択または再プログラムすることを可能にする。したがって、電子デバイスの製造業者以外のエンティティ(たとえば、アグリゲータ)は、電子デバイス内のデバイス識別情報生成回路にその電子デバイス内に記憶されたデバイス識別情報を選択または再プログラムさせるように外部ソースを制御することができる。このようにして、システム内の共通通信バスに結合されたスレーブデバイスのデバイス識別情報の一意性は、バス通信の衝突を回避するために、必要に応じて提供されることが可能である。

40

【0011】

この点について、一態様では、そのデバイス識別情報を再プログラムするように構成された電子デバイスが提供される。電子デバイスは、通信バスに結合されるように構成され

50

たデバイス識別ポートを備える。電子デバイスはまた、デバイス識別ポートに結合されたデバイス識別情報生成回路を備える。デバイス識別情報生成回路は、デバイス識別ポート上で通信バスから受信した通信バス信号の電気的特性を検出するように構成される。デバイス識別情報生成回路はまた、検出された電気的特性に基づいてデバイス識別情報を生成するように構成される。デバイス識別情報生成回路はまた、生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶するように構成される。

#### 【0012】

別の態様では、電子デバイスであって、そのデバイス識別情報を再プログラムするように構成された電子デバイスが提供される。電子デバイスは、通信バスに結合するために構成されたデバイス識別手段を備える。電子デバイスはまた、デバイス識別手段に結合されたデバイス識別情報生成手段を備える。デバイス識別情報生成手段は、デバイス識別手段において通信デバイスから受信した通信バス信号の電気的特性を検出するための手段を備える。デバイス識別情報生成手段はまた、検出された電気的特性に基づいてデバイス識別情報を生成するための手段を備える。デバイス識別情報生成手段はまた、生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶するための手段を備える。

#### 【0013】

別の態様では、電子デバイスがそのデバイス識別情報を再プログラムするための方法が提供される。方法は、通信バスに結合されたデバイス識別ポートにおいて通信バスから受信した通信バス信号の電気的特性を検出するステップを備える。方法はまた、通信バス信号の検出された電気的特性に基づいてデバイス識別情報を生成するステップを備える。方法はまた、生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶するステップを備える。

#### 【0014】

別の態様では、通信バスに結合されたスレーブデバイスがそのデバイス識別情報を再プログラムすることを可能にするためのバス通信システムが提供される。バス通信システムは、データ線とクロック線とから構成された通信バスを備える。バス通信システムはまた、マスタデータポートとマスタクロックポートとから構成されたマスタデバイスを備え、マスタデバイスは、データ線に結合されたマスタデータポートと、クロック線に結合されたマスタクロックポートとによって、通信バスに結合される。バス通信システムはまた、複数のスレーブデバイスを備える。複数のスレーブデバイスの各々は、通信バスに結合されたデータポートとクロックポートとを備え、データポートおよびクロックポートのうちの少なくとも1つはまた、デバイス識別ポートを備える。データポートは、通信バスのデータ線に結合され、クロックポートは、通信バスのクロック線に結合される。複数のスレーブデバイスの各々はまた、デバイス識別ポートに結合されたデバイス識別情報生成回路を備える。デバイス識別情報生成回路は、デバイス識別ポート上で通信バスから受信した通信バス通信の電気的特性を検出するように構成される。デバイス識別情報生成回路はまた、検出された電気的特性に基づいてデバイス識別情報を生成するように構成される。デバイス識別情報生成回路はまた、生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶するように構成される。

#### 【図面の簡単な説明】

#### 【0015】

【図1】通信バスに通信可能に結合された1つのマスタデバイスと4つのスレーブデバイスとを有する例示的な電子デバイス通信システムとしてのシステムのブロック図である。

【図2A】通信バスに結合されることが可能な電子デバイスとしての例示的な電子デバイスの上面斜視図である。

【図2B】例示的なピンアウト構成を示す図2A中の例示的な電子デバイスの底面斜視図である。

【図3】電子デバイスの外部ピンに適用される外部電圧源に基づいてデバイス識別情報を生成し、新たに生成されたデバイス識別情報を電子デバイス内にプログラムするように構成されたデバイス識別情報生成回路を有する図2Aおよび図2Bの電子デバイスの概略図であ



る。

【図 4 A】電子デバイスの外部ピンに適用される外部可変電圧源の電圧レベルに基づいてデバイス識別情報を生成し、生成されたデバイス識別情報を電子デバイス内にプログラムするように構成されたデバイス識別情報生成回路を有する図2Aおよび図2Bの電子デバイスの概略図である。

【図 4 B】電子デバイスの外部ピンに適用される外部可変抵抗器の抵抗値に基づいて新たなデバイス識別情報を生成し、新たに生成されたデバイス識別情報を電子デバイス内にプログラムするように構成されたデバイス識別情報生成回路を有する代替電子デバイスの概略図である。

【図 4 C】電子デバイスの外部ピンに適用される外部可変キャパシタの静電容量に基づいて新たなデバイス識別情報を生成し、新たに生成されたデバイス識別情報を電子デバイス内にプログラムするように構成されたデバイス識別情報生成回路を有する代替電子デバイスの概略図である。

10

【図 4 D】電子デバイスの外部ピンに適用される電気的特性に基づいて電子デバイスを識別するために使用されるべきデバイス識別情報を選択するように構成されたデバイス識別情報選択回路を有する代替電子デバイスの概略図である。

【図 5】通信バスの共通クロック線に結合されたブルアップまたはブルダウン抵抗器の結果として既存のクロックピンに印加された電圧に基づいて新たなデバイス識別情報を生成し、新たに生成されたデバイス識別情報をスレーブデバイス内にプログラムするように構成されたデバイス識別情報生成回路を各々が有する例示的なスレーブデバイスを含む例示的なバス通信システムの概略図である。

20

【図 6】通信バスがアクティブである間、新たなデバイス識別情報を生成する、図5中の通信バスに結合されたスレーブデバイスの例示的な処理のフローチャートである。

【図 7】通信バスの共通データ線に結合されたブルアップまたはブルダウン抵抗器の結果として既存のデータピンに印加された電圧に基づいて新たなデバイス識別情報を生成し、新たに生成されたデバイス識別情報をデバイス内にプログラムするように構成されたデバイス識別情報生成回路を各々が有する例示的なスレーブデバイスを含む別の例示的なバス通信システムの概略図である。

【図 8 A】マスタデバイスによるデバイス識別の間に通信バスの共通データラインに結合されたブルアップまたはブルダウン抵抗器に電力レールを切替可能に結合し、電力消費を低減するために、デバイス識別後に通信バスの共通データラインに結合されたブルアップまたはブルダウン抵抗器に対して電力レールを分離するように設けられたスイッチを有する、図7中の別の例示的なバス通信システムの概略図である。

30

【図 8 B】マスタデバイスによるデバイス識別の間に通信バスの共通データラインにブルアップまたはブルダウン抵抗器を切替可能に結合し、電力消費を低減するために、デバイス識別後に通信バスの共通データラインに対してブルアップまたはブルダウン抵抗器を分離するように設けられたスイッチを有する、図7中の別の例示的なバス通信システムの概略図である。

【図 9】Soundwire通信バスの共通クロック線に結合されたブルアップまたはブルダウン抵抗器の結果として既存のクロックピンに印加された電圧に基づいて新たなデバイス識別情報を生成し、新たに生成されたデバイス識別情報をSoundwireオーディオスレーブデバイス内にプログラムするように構成されたデバイス識別情報生成回路を各々が有する例示的なSoundwireスレーブデバイスを含む例示的なSoundwireバス通信システムの概略図である。

40

【図 10】Soundwire通信バスがアクティブである間、新たなデバイス識別情報を生成する、図9中のSoundwire通信バスに結合されたSoundwireオーディオスレーブデバイスの例示的な処理のフローチャートである。

【発明を実施するための形態】

【0016】

ここで図面を参照して、本開示のいくつかの例示的な態様を説明する。「例示的」とい

50

う語は、本明細書では「一例、事例、または例示として挙げることを意味するために使用される。」「例示的」なものとして本明細書で説明されるいずれの態様も、必ずしも他の態様よりも好ましい、または有利であると解釈されるわけではない。

#### 【0017】

詳細な説明で開示される態様は、バス通信識別のためのデバイス識別情報の選択または再プログラムなどの外部制御を可能にするための、電子デバイスにおけるデバイス識別情報生成を含む。関連するシステムおよび方法も開示される。このようにして、システム内の共通通信バスに結合された電子デバイスのデバイス識別情報は、バス通信の衝突を回避するために、デバイス識別情報が固有であることを確実にするために、選択または再プログラムされることが可能である。たとえば、バス通信システムにおいて、バス通信プロトコルは、それに結合された電子デバイスがデバイス識別情報を介してマスタ電子デバイスによって識別されることを必要とする。デバイス識別情報は、通信バス上のデータ衝突を回避するために、スレーブデバイスの各々への異なる送信タイムスロットの割り当てを制御するために使用される。2つ以上のスレーブデバイスが同じデバイス識別情報を有する場合、マスタデバイスは、そのようなスレーブデバイスに対して同じ送信タイムスロットを割り当てることになり、それによって、バス通信の衝突を引き起こす。

10

#### 【0018】

本明細書に開示された特定の態様では、電子デバイスにおいてデバイス識別情報を選択または再プログラムするために、外部ソースが提供される。非限定的な例として、そのデバイス識別情報が選択または再プログラムされる電子デバイスは、システム内のスレーブデバイスであってもよい。外部ソースは、電子デバイス内のデバイス識別情報生成回路とともに回路を閉じるために、電子デバイスに電氣的に結合されることが可能である。外部ソースによって閉じられた回路は、電子デバイス内のデバイス識別情報生成回路によって検出可能な所望の電氣的特性(たとえば、電圧、抵抗値、静電容量)を提供する。デバイス識別情報生成回路は、外部ソースによって閉じられた回路の検出された電氣的特性の関数としてデバイス識別情報を生成するように構成される。これは、外部ソースが、閉じられた回路の電氣的特性を制御することに基づいて、電子デバイスのデバイス識別情報を所望の識別情報に外部的に選択または再プログラムすることを可能にする。したがって、電子デバイスの製造業者以外のエンティティ(たとえば、アグリゲータ)は、電子デバイス内のデバイス識別情報生成回路にその電子デバイス内に記憶されたデバイス識別情報を選択または再プログラムさせるように外部ソースを制御することができる。このようにして、システム内の共通通信バスに結合されたスレーブデバイスのデバイス識別情報の一意性は、バス通信の衝突を回避するために、必要に応じて提供されることが可能である。

20

30

#### 【0019】

この点について、図2Aは、この例ではオーディオ電子デバイスである、バス通信デバイスの形態における例示的な電子デバイス30の上面斜視図である。電子デバイス30は、プロトコルベースのメッセージを受信および通信するように構成される。電子デバイス30は、通信バスを有するシステム内のスレーブデバイスとして提供されてもよい。図2Bは、例示的なピンアウト構成を示す、図2A中の例示的な電子デバイス30の底面斜視図である。図2Bに示すように、電子デバイス30は、電氣的接続が電子デバイス30に対してなされることを可能にする外部ピン32を含む。たとえば、外部電源(図示せず)は、電子デバイス30にその動作のために電力を提供するために、電源ピン34および接地ピン36に結合されてもよい。図2B中の電子デバイス30はまた、電子デバイス30がオーディオデータを受信することを可能にするために通信バスのそれぞれのデータ線およびクロック線に結合されるように各々が構成された、データポートとしてのデータピン38とクロックポートとしてのクロックピン40とを含む。たとえば、電子デバイス30のデータピン38およびクロックピン40は、図1中の通信バス16などの通信バスのデータ線およびクロック線に結合されるように構成される。また、外部プルアップまたはプルダウン抵抗器(図示せず)への接続がステレオシステムのための左または右マイクロホンのいずれかであるように電子デバイス30を構成することを可能にするために、会議(conference)ピン42が、レガシーピンとして電子デバイス30

40

50

内に設けられてもよい。電子デバイス30のデータピン38に向かう通信バス上のオーディオデータは、したがって、会議ピン42に接続された外部プルアップまたはプルダウン抵抗器の示す値に基づいて、左または右オーディオチャネルのいずれかのオーディオであることになる。

#### 【0020】

図2Aおよび図2Bを引き続き参照すると、電子デバイス30が通信バスに接続されたときに識別されることを可能にすることが望ましいことがある。この点について、電子デバイス30は、本明細書では「Device\_Id44」とも呼ばれる内部デバイス識別情報メモリ44を含む。Device\_Id44は、識別番号または他の標識を記憶することができる記憶設備である。たとえば、Device\_Id44は、デバイス識別情報として2進数を提供するように構成された複数のビットから構成されてもよい。電子デバイス30はまた、複数のデバイス識別情報を含んでもよい。しかしながら、Device\_Id44は、電子デバイス30と同じ通信バスに結合された別の電子デバイスと同じデバイス識別情報をロードされている可能性がある。この場合、上記で説明したように、通信バスに結合された別の電子デバイスと同じDevice\_Id44を有する電子デバイス30は、同じデバイス識別情報で識別されることになり、それによって、通信バス上のデータ衝突を引き起こす。電子デバイス30が固有のDevice\_Id44を有することを確実にする1つの方法は、必要に応じて、固有のデバイス識別情報でデフォルトのDevice\_Id44を再プログラムする能力を有することである。

#### 【0021】

この点について、図2Bおよび図3に示すように、電子デバイス30は、Device\_Id44が再プログラムされることを可能にするデバイス識別ポートを提供するために、追加の外部ピン46を伴って構成される。この例では、追加の外部ピン46は、デバイス識別ピンである。図3に示すように、この例における電子デバイス30内のDevice\_Id44は、ビットd0として長さが1の2値ビットである。したがって、電子デバイス30は、Device\_Id44として2つ(すなわち、 $2^1=2$ )の異なるデバイス識別情報でプログラムされることが可能である。電子デバイス30のDevice\_Id44が再プログラムされることを可能にするために、電子デバイス30は、デバイス識別情報生成回路48を含む。デバイス識別情報生成回路48は、追加の外部ピン46に結合される。この例では外部抵抗器56である外部ソース50は、デバイス識別情報生成回路48とともに回路52を形成するために、追加の外部ピン46に接続される。外部抵抗器56によって形成された回路52は、電子デバイス30内のデバイス識別情報生成回路48によって検出可能な所望の抵抗値を提供する。デバイス識別情報生成回路48は、外部抵抗器56の抵抗レベルに基づいて「1」または「0」のデジタル値を生成するように構成されたバッファ回路57を含む。このようにして、外部ソース50は、外部抵抗器56の抵抗値に基づいて、電子デバイス30のDevice\_Id44を所望のデバイス識別情報に外部的にプログラムまたは再プログラムすることができる。また、別の例として、デバイス識別情報生成回路48はまた、電子デバイス30内に設けられた複数のデバイス識別情報から選択された電子デバイス30内のデバイス識別情報を再プログラムするように構成されることが可能である。

#### 【0022】

したがって、外部ソース50を使用することによって、たとえば、アグリゲータなどの、電子デバイス30の製造業者以外のエンティティは、電子デバイス30内のデバイス識別情報生成回路48にDevice\_Id44をプログラムまたは再プログラムさせるように外部ソース50を制御することができる。このようにして、電子デバイス30のDevice\_Id44の一意性は、バス通信の衝突を回避するために、電子デバイス30を識別する共通通信バスを用いるシステムにおいて用いられたとき、制御されることが可能である。

#### 【0023】

図3中の電子デバイス30において、追加の外部ピン46は、外部ソース50をデバイス識別情報生成回路48に結合するために設けられる。しかしながら、この解決策は、外部ピンが電子デバイス30上に設けられることを必要とする。外部ソースがオーディオデバイス内のデバイス識別情報を再プログラムできるようにすることを可能にするために電子デバイスに外部ピンを追加することが望ましくない場合がある。外部ソースを使用してそのデバイ

ス識別情報を再プログラムすることを可能にしながら、電子デバイスに追加の外部ピンを追加することを回避する1つの技術は、オーディオデバイスの別の既存のピンに外部ソースを結合することである。たとえば、外部ソースは、図2Bに示すように、電子デバイス30の会議ピン42に結合されることが可能であり、会議ピン42は、デバイス識別ポートとして再利用される。この例では、会議ピン42は、デバイス識別ピンを提供する。会議ピン42は、左または右オーディオチャネルのいずれかを検出するその元の目的のために使用される代わりに、電子デバイス30内のデバイス識別情報を再プログラムするためにデバイス識別ポートとして使用されるためにプルアップまたはプルダウン抵抗器に結合されるように構成されるように電子デバイス30上に設けられてもよい。

#### 【0024】

10

この点について、図4Aは、別の例示的な電子デバイス30(1)を示す。電子デバイス30(1)は、図2A～図3と図4Aとの間で共通の番号でラベル付けされた共通の要素を有する図2A～図3中の電子デバイス30と同様である。図4A中の電子デバイス30(1)は、電子デバイス30(1)のDevice\_Id44(1)が再プログラムされることを可能にするデバイス識別情報生成回路48(1)を含む。デバイス識別情報生成回路48(1)は、電子デバイス30(1)の既存の会議ピン42に、この例では外部可変電圧源50(1)である外部ソースによって印加される可変電圧Vrefに基づいて、新たなDevice\_Id44(1)を生成するように構成される。回路52(1)は、可変電圧Vrefが電子デバイス30(1)内のデバイス識別情報生成回路48(1)によって検出されることを可能にする外部ソース50(1)によって形成される。

#### 【0025】

20

図4Aに示すように、この例における電子デバイス30(1)内のDevice\_Id44(1)は、ビットd4～d0として長さ5の2値ビットから構成された多ビットデバイス識別情報メモリである。したがって、電子デバイス30(1)は、Device\_Id44(1)として32(すなわち、 $2^5=32$ )の異なるデバイス識別情報でプログラムされることが可能である。デバイス識別情報生成回路48(1)は、可変電圧Vrefの振幅(すなわち、電圧レベル)に基づいてデジタル値を生成するように構成されたアナログ-デジタル変換器(ADC:analog-to-digital converter)54を含む。可変電圧Vrefは、ADC54によって異なる電圧範囲に分割される。このようにして、外部ソース50(1)は、可変電圧Vrefの電圧レベルを制御することに基づいて、電子デバイス30(1)のDevice\_Id44(1)を所望のデバイス識別情報に外部的にプログラムまたは再プログラムすることができる。

30

#### 【0026】

したがって、外部ソース50(1)を使用することによって、たとえば、アグリゲータなどの、電子デバイス30(1)の製造業者以外のエンティティは、電子デバイス30(1)内のデバイス識別情報生成回路48(1)にDevice\_Id44(1)をプログラムまたは再プログラムさせるように外部ソース50(1)を制御することができる。このようにして、電子デバイス30(1)のDevice\_Id44(1)の一意性は、バス通信の衝突を回避するために、スレーブデバイスを識別する共通通信バスを用いるシステムにおいて用いられたとき、制御されることが可能である。

#### 【0027】

可変電圧Vrefの電圧レベルに基づいてDevice\_Id44(1)を生成するために、ADC54以外の回路が図4A中の電子デバイス30(1)内に設けられてもよいことに留意されたい。非限定的な例は、演算増幅器と、内部抵抗器と、内部キャパシタとを含む。

40

#### 【0028】

図4Aを引き続き参照すると、デバイス識別情報生成回路48(1)は、Device\_Id44(1)のビットd4～d0のすべてまたはサブセットを再プログラムするように構成されることが可能である。たとえば、電子デバイス30(1)内のデバイス識別情報生成回路48(1)内のADC54は、図4Aにおいて一例として、ビットd2～d0に結合されるように示されている。したがって、このシナリオにおけるデバイス識別情報生成回路48(1)は、Device\_Id44(1)のすべてよりも少ないビットd4～d0を再プログラムするように構成される。これは、電子デバイス30(1)のための固有のデバイス識別情報を提供するために、Device\_Id44(1)のビットのすべてをプログラムすることが必要とされないので、有利である場合がある。たとえば、ピッ

50

トd4およびd3が電子デバイス30(1)のタイプを識別するために電子デバイス30(1)の製造業者によってデフォルトの値でプログラムされることのみが可能であるプレフィクス値である標準に従うことができる。たとえば、表59に示すように、ビットd4およびd3が「00」でプログラムされた場合、これは、電子デバイス30(1)がマイクロホンであることを意味するとみなされることが可能である。表59に示すように、ビットd4およびd3が「01」でプログラムされた場合、これは、電子デバイス30(1)がスピーカであることを意味するとみなされることが可能である。表59に示すように、ビットd4およびd3が「10」でプログラムされた場合、これは、電子デバイス30(1)がコーデックであることを意味するとみなされることが可能である。表59に示すように、ビットd4およびd3が「11」でプログラムされた場合、これは、電子デバイス30(1)が別のオーディオデバイスであることを意味するとみなされることが可能である。これは、この例におけるADC54が、より少ないアナログ値をデジタル値に変換することができるより低コストのデバイスであることが可能であるという点で、コストを節約することができる。

#### 【0029】

図4Bは、電子デバイス30(2)の外部会議ピン42に適用される外部可変抵抗器56(1)の可変抵抗値Rrefに基づいて新たなDevice\_Id44(1)を生成するように構成されたデバイス識別情報生成回路48(2)を有する電子デバイス30(2)の別の例の概略図である。電子デバイス30(2)は、図2A～図4Aと図4Bとの間で共通の番号でラベル付けされた共通の要素を有する図2A～図4A中の電子デバイス30、30(1)と同様である。この例では、電子デバイス30(1)のデバイス識別情報生成回路48(1)に可変電圧Vrefを印加する図4A中の外部ソース50(1)の代わりに、会議ピン42に外部可変抵抗器56(1)の可変抵抗値Rrefを適用するように構成された代替の外部ソース50(2)が、図4Bにおいて提供される。外部ソース50(2)は、外部可変抵抗器56(1)に正の電力レール(Vdd)または接地(Vss)のいずれかを適用するように構成される。外部可変抵抗器56(1)の可変抵抗値Rrefは、可変電圧Vrefを生成するために、外部可変抵抗器56(1)にわたる電圧を分割する分圧器と、電子デバイス30(2)内の内部抵抗器Rinとを提供する回路52(2)を形成することになる。図4A中の電子デバイス30(1)と同様に、デバイス識別情報生成回路48(2)のADC54は、可変電圧Vrefの振幅(すなわち、電圧レベル)に基づいてデジタル値を生成するように構成される。可変電圧Vrefは、ADC54によって異なる電圧範囲に分割される。このようにして、外部ソース50(2)は、可変電圧Vrefの電圧レベルを制御することに基づいて、電子デバイス30(2)のDevice\_Id44(1)を所望のデバイス識別情報に外部的にプログラムまたは再プログラムすることができる。

#### 【0030】

図4Cは、電子デバイス30(3)の会議ピン42に適用される外部可変キャパシタ58(1)の静電容量Crefに基づいて新たなDevice\_Id44(1)を生成するように構成されたデバイス識別情報生成回路48(3)を有する電子デバイス30(3)の別の例の概略図である。電子デバイス30(3)は、図2A～図4Aと図4Cとの間で共通の番号でラベル付けされた共通の要素を有する図2A～図4A中の電子デバイス30、30(1)と同様である。この例では、電子デバイス30(2)のデバイス識別情報生成回路48(2)に可変電圧Vrefを印加する図4B中の外部ソース50(2)の代わりに、会議ピン42に外部可変キャパシタ58(1)の可変静電容量Crefを適用するように構成された代替の外部ソース50(3)が、図4Cにおいて提供される。外部ソース50(3)は、外部可変キャパシタ58(1)に電力レール(Vdd)または接地(Vss)のいずれかを適用するように構成される。外部可変キャパシタ58(1)の可変静電容量Crefは、外部可変キャパシタ58(1)の可変静電容量Crefをデバイス識別情報生成回路48(3)に結合する回路52(3)を形成することになる。デバイス識別情報生成回路48(3)は、外部可変キャパシタ58(1)の充電時間を測定することによって、可変静電容量Crefを検出するように構成される。検出された可変静電容量Crefは、外部可変キャパシタ58(1)の可変静電容量Crefに基づいてデジタル値を生成するために、デバイス識別情報生成回路48(3)のADC54によって使用されることが可能である。

#### 【0031】

図4A～図4C中の電子デバイス30(1)～30(3)の他の例では、電子デバイス30は、抵抗値、インダクタンス、または静電容量以外の別の電気的特性に基づいて新たなDevice\_Id44を

生成するように構成された代替のデバイス識別情報生成回路48を設けられることが可能であることに留意されたい。たとえば、電気的特性は、外部ソース50によって電子デバイス30のデバイス識別情報生成回路48に適用される外部信号の周波数であってもよい。たとえば、外部信号は、以下で説明するように、データ信号またはクロック信号を含む通信バス信号であってもよい。デバイス識別情報生成回路48は、そのような周波数に基づいてデジタル値を生成するためにADC54によって使用されるべき外部信号の周波数を測定するように構成されることが可能である。

#### 【0032】

電子デバイスが、電子デバイスのためのデバイス識別情報として、製造業者によるような、事前に電子デバイス内にプログラムされたあらかじめ定義されたデバイス識別子を選択することを可能にすることを望ましい場合もある。この機能は、上記で説明した電子デバイス30~30(3)内に提供されるように、そのデバイス識別情報が再プログラムされることを可能にするように構成されている電子デバイスの代わりに、またはそれに加えて提供されることが可能である。この点について、図4Dは、デバイス識別ポートとして提供されるデバイス識別ピンとしての会議ピン42に適用される電気的特性に基づいて電子デバイス30(4)を識別するために使用されるべきデバイス識別情報を選択するように構成された代替の電子デバイス30(4)の概略図である。図4D中の外部ソース50(4)が回路52(4)において検出されることが可能な電気的特性を生成することができる方法は、上記およびそこで説明した例のいずれかにおいて提供されるのと同じであることが可能である。よって、説明は繰り返さない。

#### 【0033】

しかしながら、図4D中の電子デバイス30(4)では、デバイス識別情報選択回路55が、デバイス識別情報生成回路の代替として設けられる。デバイス識別情報選択回路55は、上記で説明したデバイス識別情報生成回路48~48(3)と同様のADC54を含む。会議ピン42上の外部ソース50(4)によって生成された電気的特性は、デバイス識別情報選択回路55によって検出されることが可能である。デバイス識別情報選択回路55のADC54は、デバイス識別情報選択回路55によって検出された電気的特性に基づいてデジタル値を生成するように構成される。ADC54は、低コストADCであってもよい。各々があらかじめ記憶されたDevice\_Id44(2)~44(5)を有する複数のデバイス識別子Id3~Id0のうちの1つを選択するために複数のデコード線61のうちの1つを選択するために、ADC54によって生成されたデジタル値を受信し、使用するように構成されたデコード63が、デバイス識別情報選択回路55内に設けられる。一態様では、Device\_Id44(2)~44(5)の各々は、他に対して固有である。デバイス識別子Id3~Id0の各々は、所望の任意のビット数で構成されてもよい。選択されたデバイス識別子Id3~Id0は、電子デバイス30(4)のためのデバイス識別情報として使用されることが可能である。この例では、4つのDevice\_Id44(2)~44(5)が存在するので、デコード63は、2-4デコードであり、デコード63は、ADC54から2ビットデジタル値を受信するように構成される。

#### 【0034】

したがって要約すると、図4Dの電子デバイス30(4)では、デバイス識別情報は、この例では再プログラム可能でないが、選択可能な複数のDevice\_Id44(2)~44(5)を提供することによって、それ自体を識別するために電子デバイス30(4)によって使用されるべきデバイス識別情報は、外部ソース50(4)を介して選択されることが可能である。デバイス識別情報を再プログラムまたは選択させるために、上記で説明した電子デバイス30~30(4)などの電子デバイスに適用される外部ソースはまた、再プログラムされるべき電子デバイスとともに共通通信バスに結合された別の電子デバイスによって提供されることが可能である。

#### 【0035】

この点について、図5は、例示的なバス通信システム60(1)の概略図である。バス通信システム60(1)は、通信バス66に結合された例示的なスレーブデバイス62(1)~62(N)とマスタデバイス64とを含み、ここで「N」は、スレーブデバイス62の数を表す。マスタデバイ

ス64および/またはスレーブデバイス62(1)~62(N)は、非限定的な例として、別々の構成要素内に設けられてもよく、または同じ回路基板上に配置されてもよい。図5中のバス通信システム60(1)は、例示的なシステムであるが、バス通信システム60(1)はまた、システムのプロトコルの一部として通信バスに結合されたスレーブデバイスのデバイス識別情報を要求する通信バスを含む任意の他のシステムであってもよい。スレーブデバイス62(1)~62(N)の各々は、上記で説明したデバイス識別情報生成回路と同様であることが可能なデバイス識別情報生成回路48(1)~48(N)を有する。

【0036】

図5を引き続き参照すると、デバイス識別情報生成回路48(1)~48(N)は、通信バス信号65に適用される可変電圧Vref(1)~Vref(N)に基づいて、それらのそれぞれのスレーブデバイス62(1)~62(N)のための新たなDevice\_Id(図示せず)を生成するように構成される。この例では、スレーブデバイス62(1)~62(N)のための新たなDevice\_Idを生成するために使用される通信バス信号65は、通信バスクロック信号67である。通信バスクロック信号67は、通信バス66の共通クロック線70に結合された外部プルアップまたはプルダウン抵抗器Rext(1)~Rext(N)の結果として、それぞれのスレーブデバイス62(1)~62(N)の既存のクロックピン68(1)~68(N)上でアサートされる。可変電圧Vref(1)~Vref(N)は、クロック線70に適用される通信バスクロック信号67の一定のトグルングレート(toggling rate)の結果として生成され、クロック線70は、クロックピン68(1)~68(N)と、マスタクロックピン72として設けられたマスタクロックポートとに結合される。通信バスクロック信号67の直流(DC)成分が、固有の可変電圧Vref(1)~Vref(N)を生成するために外部抵抗器Rext(1)~Rext(N)に適用されるように、交流(AC)結合74(1)~74(N)は、通信バスクロック信号67のAC成分をフィルタリングするために設けられ、クロック線70に結合される。この点について、外部抵抗器Rext(1)~Rext(N)は、固有のデバイス識別情報(たとえば、Device\_Id)を生成するために、デバイス識別情報生成回路48(1)~48(N)内のADCに異なるデジタル出力値を生成させるように可変電圧Vref(1)~Vref(N)にさせる固有の抵抗値を有するように選択されることが可能である。代替的には、別の例として、可変電圧Vref(1)~Vref(N)は、外部抵抗器Rext(1)~Rext(N)に適用される通信バス66の一部として制御信号(図示せず)をトグルングする結果として生成されることが可能である。

【0037】

通信バス66が、マスタデバイス64のマスタデータピン82からバス通信データを能動的にルーティングしながら、図5中のバス通信システム60(1)内のスレーブデバイス62(1)~62(N)が、それらのそれぞれのデバイス識別情報をプログラムまたは再プログラムすることが可能であることが望ましい場合がある。このようにして、それらのデバイス識別情報をプログラムまたは再プログラムしていないスレーブデバイス62(1)~62(N)は、動作を続けることができる。たとえば、スレーブデバイス62(N)は、スレーブデバイス62(1)が通信バス66にすでに結合され、通信バス66を介してマスタデバイス64との通信データを能動的に受信および交換している後、通信バス66に追加されてもよい。

【0038】

この点について、図6は、通信バス66が順序付けられたシーケンスにおいてアクティブである間、新たなデバイス識別情報を生成する図5中の通信バス66に結合されたスレーブデバイス62の例示的なプロセス100のフローチャートである。図6を参照すると、スレーブデバイス62は、通信バス66に結合された後に起動する(ブロック102)。たとえば、スレーブデバイス62は、電源がオンされた後に起動してもよい。スレーブデバイス62は、次いで、通信バス66と同期するために、通信バス66のバスアクティビティをリッスンし、同期ストリームを識別する(ブロック104)。たとえば、スレーブデバイス62は、通信バス66上のスレーブデバイスステータスレポートをリッスンしてもよい。また、スレーブデバイス62は、先に説明したように、そのデバイス識別情報(Device\_Id)をプログラムまたは再プログラムするために、通信バス信号65から予想されるパターンをフィルタリングし、通信バス信号65の電気的特性を測定する(ブロック106)。たとえば、図5中のバス通信システム60(1)において、通信バス信号65は、通信バスクロック信号67である。したがって、スレー

ブデバイス62は、そのデバイス識別情報(Device\_Id)をプログラムするために、図5の例では通信バスクロック信号67の電気的特性を測定する。

【0039】

図6を引き続き参照すると、スレーブデバイス62が、バス通信の準備時間を短縮するために、並列動作でブロック104において通信バス66上のバスアクティビティをリッスンしながら、スレーブデバイス62は、ブロック106において、通信バス信号65から予測されるパターンをフィルタリングし、通信バス信号65の電気的特性を測定するように構成されてもよい。このようにして、スレーブデバイス62が通信バス66上で通信する準備ができているとき、スレーブデバイス62は、その新たなデバイス識別情報(Device\_Id)を用いて通信バス66上でその存在を報告することができる(ブロック108)。スレーブデバイス62は、次いで、その新たにプログラムされたデバイス識別情報を使用して通信バス66上のバス通信に参加する(ブロック110)。

【0040】

スレーブデバイス62が通信バス信号65としてデータ信号の電気的特性を測定することによってそのデバイス識別情報をプログラムまたは再プログラムすることを可能にすることが望ましい場合もある。この点について、図7は、図5に提供するように通信バス66に結合されたスレーブデバイス62(1)~62(N)とマスタデバイス64とを含む別の例示的なバス通信システム60(2)の概略図である。「N」は、スレーブデバイス62の数を表す。しかしながら、図7中のバス通信システム60(2)はまた、システムのプロトコルの一部として通信バスに結合されたスレーブデバイスのデバイス識別情報を呼び出す通信バスを含む任意の他のシステムであってもよい。デバイス識別情報生成回路48(1)~48(N)は、それぞれ、通信バス66の共通データ線76に結合された外部プルアップまたはプルダウン抵抗器Rext(1)~Rext(N)の結果として既存のデータピン80(1)~80(N)に印加される可変電圧Vref(1)~Vref(N)に基づいて、それらのそれぞれのスレーブデバイス62(1)~62(N)のための新たなDevice\_Idを生成するように構成される。可変電圧Vref(1)~Vref(N)は、データ線76に適用される通信バスデータ信号78のトグリングの結果として生成され、データ線76は、データピン80(1)~80(N)と、マスタデータピン82として設けられたマスタデータポートとに結合される。図5中のバス通信システム60(1)において設けられている通りに、通信バスデータ信号78のDC成分が、固有の可変電圧Vref(1)~Vref(N)を生成するために外部抵抗器Rext(1)~Rext(N)に適用されるように、AC結合74(1)~74(N)は、通信バスデータ信号78の任意のAC成分をフィルタリングするために設けられ、データ線76に結合される。この点について、外部抵抗器Rext(1)~Rext(N)は、固有のDevice\_Idを生成するために、デバイス識別情報生成回路48(1)~48(N)内のADCに異なるデジタル出力値を生成させるように可変電圧Vref(1)~Vref(N)にさせる固有の抵抗値を有するように選択されることが可能である。

【0041】

通信バス66がアクティブである間、新たなデバイス識別情報を生成するための、通信バス66に結合されたスレーブデバイス62の図6におけるプロセスはまた、図7中のバス通信システム60(2)内のスレーブデバイス62(1)~62(N)によって用いられることが可能である。

【0042】

図8Aは、図7中のバス通信システム60(2)と同様の別の例示的なバス通信システム60(3)の概略図である。図8A中のバス通信システム60(3)では、スイッチSW(1)~SW(N)は、外部抵抗器Rext(1)~Rext(N)にVddまたはVss電力レールのいずれかを切替可能に結合するために、それぞれの外部抵抗器Rext(1)~Rext(N)とVddまたはVssとの間に設けられ、配置される。スイッチSW(1)~SW(N)は、マスタデバイス64によって、スレーブデバイス62(1)~62(N)のDevice\_Idを再プログラムすることが要求されたとき、外部抵抗器Rext(1)~Rext(N)をVddまたはVssに結合するために閉じられるように、マスタデバイス64に結合されたスイッチ制御線84によって制御されることが可能である。同様に、マスタデバイス64がスレーブデバイス62(1)~62(N)のDevice\_Idを再プログラムした後、スイッチSW(1)~SW(N)は、外部抵抗器Rext(1)~Rext(N)をVddまたはVssに対して分離するために開かれるように、マスタデバイス64に結合されたスイッチ制御線84によって制御されることが可能である。こ



のようにして、スレーブデバイス62(1)～62(N)のDevice\_Idがプログラムされていないとき、外部抵抗器Rext(1)～Rext(N)は、電力が外部抵抗器Rext(1)～Rext(N)によって消費されないように、VddまたはVssから分離され、それによって電力を節約する。

【0043】

通信バス66がアクティブである間、新たなデバイス識別情報を生成するための、通信バス66に結合されたスレーブデバイス62の図6におけるプロセスはまた、図8A中のバス通信システム60(3)内のスレーブデバイス62(1)～62(N)によって用いられることが可能である。

【0044】

図8Bは、図8A中のバス通信システム60(3)と同様の別の例示的なバス通信システム60(4)の概略図である。しかしながら、スイッチSW(1)～SW(N)は、外部抵抗器Rext(1)～Rext(N)にVddまたはVss電力レールのいずれかを切替可能に結合するために、データピン80(1)～80(N)とそれぞれの外部抵抗器Rext(1)～Rext(N)との間に設けられ、配置される。スイッチSW(1)～SW(N)は、初期化プロセスまたはスレーブデバイス62の発見プロセスの間などの、マスタデバイス64によって、スレーブデバイス62(1)～62(N)のDevice\_Idを再プログラムすることが要求されたとき、データピン80(1)～80(N)をそれぞれの外部抵抗器Rext(1)～Rext(N)に結合するために閉じられるように、マスタデバイス64に結合されたスイッチ制御線84によって制御されることが可能である。同様に、マスタデバイス64がスレーブデバイス62(1)～62(N)のDevice\_Idを再プログラムした後、スイッチSW(1)～SW(N)は、データピン80(1)～80(N)をそれぞれの外部抵抗器Rext(1)～Rext(N)から分離するために開かれるように、マスタデバイス64に結合されたスイッチ制御線84によって制御されることが可能である。このようにして、スレーブデバイス62(1)～62(N)のDevice\_Idがプログラムされていないとき、外部抵抗器Rext(1)～Rext(N)は、電力が外部抵抗器Rext(1)～Rext(N)によって消費されないように、VddまたはVssから分離され、それによって電力を節約する。

【0045】

通信バス66がアクティブである間、新たなデバイス識別情報を生成するための、通信バス66に結合されたスレーブデバイス62の図6におけるプロセスはまた、図8B中のバス通信システム60(4)内のスレーブデバイス62(1)～62(N)によって用いられることが可能である。

【0046】

バス通信識別のためのデバイス識別情報の選択または再プログラムなどの外部制御を可能にするために電子デバイスにおけるデバイス識別情報生成を提供する例は、異なるタイプの通信バスを用いる異なる通信システムにおいて提供されることが可能である。他の通信システムはまた、固有のデバイス識別情報を有するために通信バスに通信可能に結合された電子デバイスを要求してもよい。

【0047】

この点について、MIPI(登録商標)アライアンスは、オーディオチャネルに関するデジタルデータを電子デバイス内の異なるオーディオデバイスに転送するための通信プロトコルとして、SoundWireを最近発表した。本明細書で使用される場合、SoundWireの仕様は、その全体が参照により本明細書に組み込まれている、2014年10月29日に公開された、SOUNDWIRE specification version 8, revision 04を少なくとも意味することが意図される。SoundWireでは、1つのSoundWireマスタインターフェースは、マスタ電子デバイス(「マスタデバイス」)またはそれに通信可能に結合されたモニタが、SoundWireスレーブインターフェースに結合された1つまたは複数のスレーブ電子デバイス(「スレーブデバイス」)と、共通通信バスを介して通信することを可能にする。マスタデバイスは、2つの物理的信号、共通クロック線を介して通信されるクロック信号と、SoundWire通信バスの共通データ線を介して通信されるデータ信号とを使用して、スレーブデバイスと通信する。したがって、SoundWireシステムでは、データ衝突を回避するために、時分割多重(TDM)フレーム構造が、共通SoundWire通信バスを介するビットレートメディアストリームの搬送のために使用される。マスタデバイスは、バス通信のためにスレーブデバイスの各々に送信タイム

10

20

30

40

50

スロットを割り当てる。したがって、Soundwireプロトコルは、Soundwire通信バスに接続されたスレーブデバイスの各々が、固有のデバイス識別情報を介してマスタデバイスによって確認されることを必要としてもよい。

#### 【0048】

この点について、図9は、例示的なSoundwireバス通信システム60(5)の概略図である。Soundwireバス通信システム60(5)は、Soundwire通信バス66Sに結合された例示的なSoundwireオーディオスレーブデバイス62S(1)～62S(N)とSoundwireマスタデバイス64Sとを含み、ここで「N」は、Soundwireオーディオスレーブデバイス62S(1)～62S(N)の数を表す。Soundwireマスタデバイス64Sおよび/またはSoundwireオーディオスレーブデバイス62S(1)～62S(N)は、非限定的な例として、別々の構成要素内に設けられてもよく、または同じ回路基板上に配置されてもよい。Soundwireオーディオスレーブデバイス62S(1)～62S(N)の各々は、図5中の上記で説明したデバイス識別情報生成回路48(1)～48(N)と同様であることが可能なデバイス識別情報生成回路48S(1)～48S(N)を有する。

10

#### 【0049】

図9を引き続き参照すると、デバイス識別情報生成回路48S(1)～48S(N)は、Soundwire通信バス信号65Sに適用される可変電圧Vref(1)～Vref(N)に基づいて、それらのそれぞれのSoundwireオーディオスレーブデバイス62S(1)～62S(N)のための新たなDevice\_Id(図示せず)を生成するように構成される。この例では、Soundwireオーディオスレーブデバイス62S(1)～62S(N)のための新たなDevice\_Idを生成するために使用されるSoundwire通信バス信号65Sは、共通バスクロック信号67Sである。通信バスクロック信号67Sは、Soundwire通信バス66Sの共通クロック線70Sに結合された外部プルアップまたはプルダウン抵抗器Rext(1)～Rext(N)の結果として、それぞれのSoundwireオーディオスレーブデバイス62S(1)～62S(N)の既存のクロックピン68S(1)～68S(N)上でアサートされる。可変電圧Vref(1)～Vref(N)は、クロック線70Sに適用される通信バスクロック信号67Sの一定のトグリングレートの結果として生成され、クロック線70Sは、クロックピン68S(1)～68S(N)と、マスタクロックピン72Sとして設けられたマスタクロックポートとに結合される。通信バスクロック信号67SのDC成分が、固有の可変電圧Vref(1)～Vref(N)を生成するために外部抵抗器Rext(1)～Rext(N)に適用されるように、AC結合74(1)～74(N)は、通信バスクロック信号67SのAC成分をフィルタリングするために設けられ、クロック線70Sに結合される。この点について、外部抵抗器Rext(1)～Rext(N)は、固有のデバイス識別情報(たとえば、Device\_Id)を生成するために、デバイス識別情報生成回路48S(1)～48S(N)内のADCに異なるデジタル出力値を生成させるように可変電圧Vref(1)～Vref(N)にさせる固有の抵抗値を有するように選択されることが可能である。代替的には、別の例として、可変電圧Vref(1)～Vref(N)は、外部抵抗器Rext(1)～Rext(N)に適用されるSoundwire通信バス66Sの一部として制御信号(図示せず)をトグリングする結果として生成されることが可能である。

20

30

#### 【0050】

Soundwire通信バス66Sが、Soundwireマスタデバイス64Sのマスタデータピン82Sからバス通信データを能動的にルーティングしながら、図9中のSoundwireバス通信システム60(5)内のSoundwireオーディオスレーブデバイス62S(1)～62S(N)が、それらのそれぞれのデバイス識別情報をプログラムまたは再プログラムすることが可能であることが望ましい場合がある。このようにして、それらのデバイス識別情報をプログラムまたは再プログラムしていないSoundwireオーディオスレーブデバイス62S(1)～62S(N)は、動作を続けることができる。たとえば、Soundwireオーディオスレーブデバイス62S(N)は、Soundwireオーディオスレーブデバイス62S(1)がSoundwire通信バス66Sにすでに結合され、Soundwire通信バス66Sを介してSoundwireマスタデバイス64SとのSoundwire通信データを能動的に受信および交換している後、Soundwire通信バス66Sに追加されてもよい。

40

#### 【0051】

この点について、図10は、Soundwire通信バス66Sが順序付けられたシーケンスにおいてアクティブである間、新たなデバイス識別情報を生成する図9中のSoundwire通信バス66Sに結合されたSoundwireオーディオスレーブデバイス62Sの例示的なプロセス120のフロー

50

チャートである。図10を参照すると、Soundwireオーディオスレーブデバイス62Sは、Soundwire通信バス66Sに結合された後に起動する(ブロック122)。たとえば、Soundwireオーディオスレーブデバイス62Sは、電源がオンされた後に起動してもよい。Soundwireオーディオスレーブデバイス62Sは、次いで、Soundwire通信バス66Sと同期するために、Soundwire通信バス66Sのバスアクティビティをリッスンし、Soundwire同期ストリームを識別する(ブロック124)。たとえば、Soundwireオーディオスレーブデバイス62Sは、Soundwire通信バス66S上のSoundwireオーディオスレーブデバイスステータスレポートをリッスンしてもよい。また、Soundwireオーディオスレーブデバイス62Sは、先に説明したように、そのデバイス識別情報(Device\_Id)をプログラムまたは再プログラムするために、Soundwire通信バス信号65Sから予想されるパターンをフィルタリングし、Soundwire通信バス信号65Sの電気的特性を測定する(ブロック126)。たとえば、図10中のSoundwireバス通信システム60(5)において、Soundwire通信バス信号65Sは、通信バスクロック信号67Sである。したがって、Soundwireオーディオスレーブデバイス62Sは、そのデバイス識別情報(Device\_Id)をプログラムするために、図9の例では通信バスクロック信号67Sの電気的特性を測定する。

10

20

30

40

50

#### 【0052】

図10を引き続き参照すると、Soundwireオーディオスレーブデバイス62Sが、バス通信の準備時間を短縮するために、並列動作でブロック114においてSoundwire通信バス66S上のバスアクティビティをリッスンしながら、Soundwireオーディオスレーブデバイス62Sは、ブロック116において、Soundwire通信バス信号65Sから予測されるパターンをフィルタリングし、Soundwire通信バス信号65Sの電気的特性を測定するように構成されてもよい。このようにして、Soundwireオーディオスレーブデバイス62SがSoundwire通信バス66S上で通信する準備ができているとき、Soundwireオーディオスレーブデバイス62Sは、その新たなデバイス識別情報(Device\_Id)を用いてSoundwire通信バス66S上でその存在を報告することができる(ブロック128)。Soundwireオーディオスレーブデバイス62Sは、次いで、その新たにプログラムされたデバイス識別情報を使用してSoundwire通信バス66S上のバス通信に参加する(ブロック130)。

#### 【0053】

バス通信識別のためのデバイス識別情報の選択または再プログラムなどの外部制御を可能にするために本明細書で開示されたデバイス識別情報生成回路を含むオーディオ電子デバイスは、任意のプロセッサベースのデバイス内に設けられてもよく、またはそこに組み込まれてもよい。例は、限定はしないが、セッットップボックス、娯楽ユニット、ナビゲーションデバイス、通信デバイス、固定位置データユニット、モバイル位置データユニット、携帯電話、セルラー電話、コンピュータ、ポータブルコンピュータ、デスクトップコンピュータ、携帯情報端末(PDA)、モニタ、コンピュータモニタ、テレビジョン、チューナ、ラジオ、衛星ラジオ、音楽プレーヤ、デジタル音楽プレーヤ、ポータブル音楽プレーヤ、デジタルビデオプレーヤ、ビデオプレーヤ、デジタルビデオディスク(DVD)プレーヤ、およびポータブルデジタルビデオプレーヤを含む。

#### 【0054】

当業者は、本明細書に開示された態様に関連して説明した様々な例示的な論理ブロック、モジュール、回路、およびアルゴリズムが、電子ハードウェア、メモリもしくは別のコンピュータ可読媒体内に記憶され、プロセッサもしくは他の処理デバイスによって実行される命令、または両方の組合せとして実施されてもよいことをさらに理解するであろう。本明細書で説明されるマスタデバイスおよびスレーブデバイスは、例として、任意の回路、ハードウェア構成要素、集積回路(IC)、またはICチップとして実施され得る。本明細書で開示されるメモリは、任意のタイプおよびサイズのメモリであり得、任意のタイプの所望の情報を記憶するように構成され得る。この互換性を明確に示すために、様々な例示的な構成要素、ブロック、モジュール、回路、およびステップが、その機能に関して一般的に上記で説明された。そのような機能がどのように実装されるかは、特定の応用分野、設計の選択、および/またはシステム全体に対して課される設計制約に依存する。当業者は、説明される機能を各々の特定の応用分野について様々な方式で実装し得るが、そのような

実装判断が、本開示の範囲からの逸脱を引き起こすと解釈されるべきではない。

【 0 0 5 5 】

本明細書で開示された態様に関連して説明した様々な例示的な論理ブロック、モジュール、および回路は、プロセッサ、デジタル信号プロセッサ(DSP)、特定用途向け集積回路(ASIC)、フィールドプログラマブルゲートアレイ(FPGA)もしくは他のプログラマブル論理デバイス、ディスクリートゲートもしくはトランジスタロジック、ディスクリートハードウェア構成要素、または、本明細書に記載の機能を実行するように設計されたそれらの任意の組合せで実施または実行されてもよい。プロセッサはマイクロプロセッサであり得るが、代替実施形態では、プロセッサは、任意の従来型プロセッサ、コントローラ、マイクロコントローラ、または状態機械であり得る。プロセッサはまた、コンピューティングデバイスの組合せ、たとえばDSPとマイクロプロセッサの組合せ、複数のマイクロプロセッサ、1つまたは複数のマイクロプロセッサとDSPコア、または任意の他のそのような構成として実装され得る。

10

【 0 0 5 6 】

本明細書で開示された態様は、ハードウェアおよびハードウェア内に記憶された命令において具体化されてもよく、たとえば、ランダムアクセスメモリ(RAM)、フラッシュメモリ、読出し専用メモリ(ROM)、電氣的プログラマブルROM(EPROM)、電氣的消去可能プログラマブルROM(EEPROM)、レジスタ、ハードディスク、リムーバブルディスク、CD-ROM、または当該技術分野において公知の任意の他の形態のコンピュータ可読媒体内に存在してもよい。例示的記憶媒体は、プロセッサが記憶媒体から情報を読み取り、記憶媒体に情報を書き込み得るようにプロセッサに結合される。代替実施形態では、記憶媒体はプロセッサと一体であり得る。プロセッサおよび記憶媒体は、ASIC内にあり得る。ASICはリモート局内にあり得る。代替実施形態では、プロセッサおよび記憶媒体は、別個の構成要素としてリモート局、基地局、またはサーバ内にあり得る。

20

【 0 0 5 7 】

また、本明細書における例示的な態様のいずれかにおいて説明した動作ステップは、例および説明を提供するために説明されていることに留意されたい。説明される動作は、図示されるシーケンス以外の多数の異なるシーケンスで実施され得る。さらに、単一の動作ステップで説明される動作は、実際にはいくつかの異なるステップで実施され得る。さらに、例示的態様で論じられる1つまたは複数の動作ステップが組み合わされ得る。フローチャート図内に示す動作ステップは、当業者に容易に明らかになるように、多数の異なる変更を受けてもよいことが理解されるべきである。当業者はまた、情報および信号が様々な異なる技術および技法のいずれかを使用して表されてもよいことを理解するであろう。たとえば、上記の説明全体にわたって参照される場合があるデータ、命令、コマンド、情報、信号、ビット、シンボル、およびチップは、電圧、電流、電磁波、磁場もしくは磁性粒子、光場もしくは光学粒子、またはそれらの任意の組合せによって表すことができる。

30

【 0 0 5 8 】

本開示の前述の説明は、当業者が本開示を製造または使用することを可能にするために提供される。本開示に対する種々の変更形態が、当業者から見て容易に明らかとなり、本明細書において規定される一般原理は、本開示の趣旨または範囲から逸脱することなく、他の変形形態に適用することができる。したがって、本開示は、本明細書において説明される例および設計に限定されるものではなく、本明細書において開示される原理および新規の特徴に合致する最も広い範囲を与えられるべきである。

40

【 符号の説明 】

【 0 0 5 9 】

- 30 電子デバイス
- 30(1) 電子デバイス
- 30(2) 電子デバイス
- 30(3) 電子デバイス
- 30(4) 電子デバイス

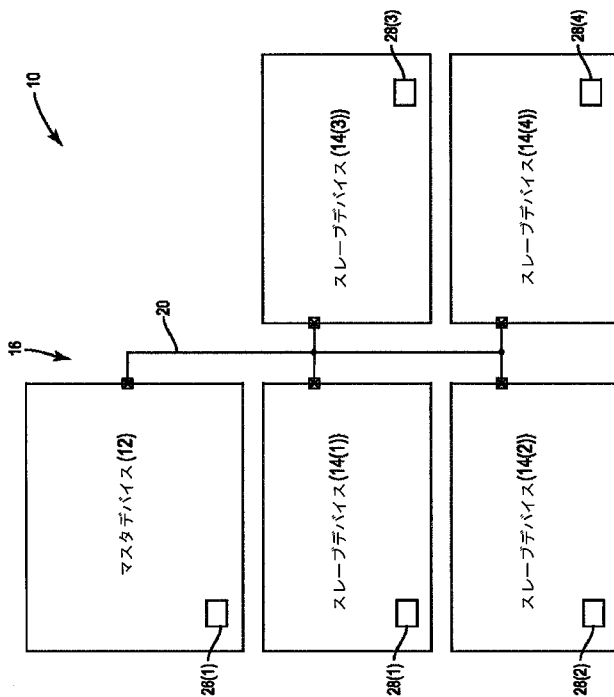
50

32	外部ピン	
34	電源ピン	
36	接地ピン	
38	データピン	
40	クロックピン	
42	会議ピン	
44	内部デバイス識別情報メモリ、Device_Id	
44(1)	Device_Id	
44(2)	Device_Id	
44(3)	Device_Id	10
44(4)	Device_Id	
44(5)	Device_Id	
46	外部ピン	
48	デバイス識別情報生成回路	
48(1) ~ 48(N)	デバイス識別情報生成回路	
48(2)	デバイス識別情報生成回路	
48(3)	デバイス識別情報生成回路	
48S(1) ~ 48S(N)	デバイス識別情報生成回路	
50	外部ソース	
50(1)	外部可変電圧源	20
50(2)	外部ソース	
50(3)	外部ソース	
50(4)	外部ソース	
52	回路	
52(1)	回路	
52(2)	回路	
52(3)	回路	
52(4)	回路	
54	アナログ-デジタル変換器、ADC	
55	デバイス識別情報選択回路	30
56	外部抵抗器	
56(1)	外部可変抵抗器	
57	バッファ回路	
58(1)	外部可変キャパシタ	
59	表	
60(1)	バス通信システム	
60(2)	バス通信システム	
60(3)	バス通信システム	
60(4)	バス通信システム	
60(5)	Soundwireバス通信システム	40
61	デコーダ線	
62	スレーブデバイス	
62(1) ~ 62(N)	スレーブデバイス	
62S(1) ~ 62S(N)	Soundwireオーディオスレーブデバイス	
63	デコーダ	
64	マスタデバイス	
64S	Soundwireマスタデバイス	
65	通信バス信号	
65S	Soundwire通信バス信号	
66	通信バス	50

66S Soundwire通信バス  
 67 通信バスクロック信号  
 67S 通信バスクロック信号  
 68(1) ~ 68(N) クロックピン  
 68S(1) ~ 68S(N) クロックピン  
 70 共通クロック線  
 70S クロック線  
 72 マスタクロックピン  
 72S マスタクロックピン  
 74(1) ~ 74(N) AC結合  
 76 共通データ線  
 78 通信バスデータ信号  
 80(1) ~ 80(N) データピン  
 82 マスタデータピン  
 82S マスタデータピン  
 84 スイッチ制御線

10

【図1】



【図2A】

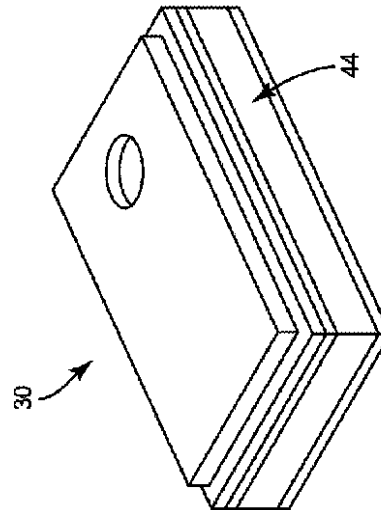


FIG. 2A

【図 2 B】

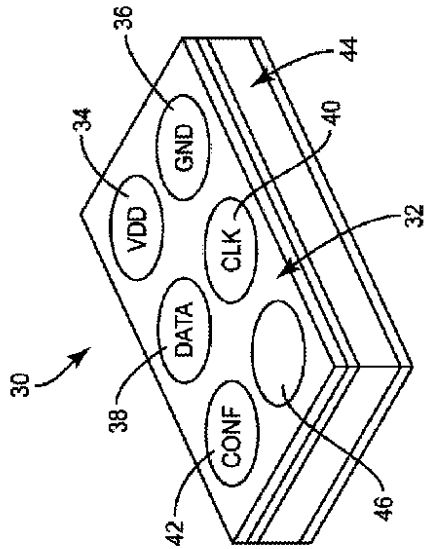
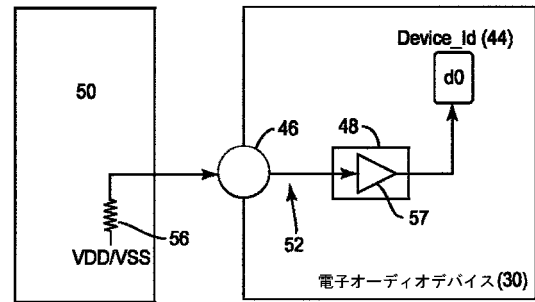
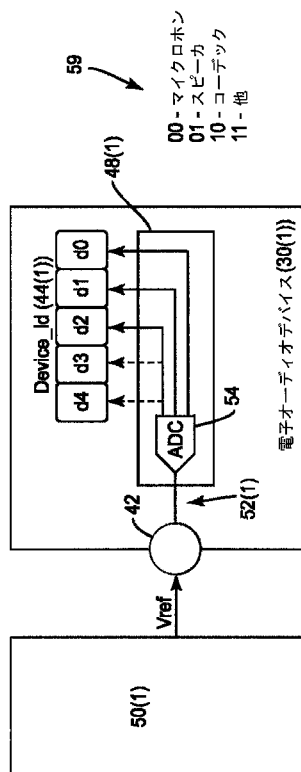


FIG. 2B

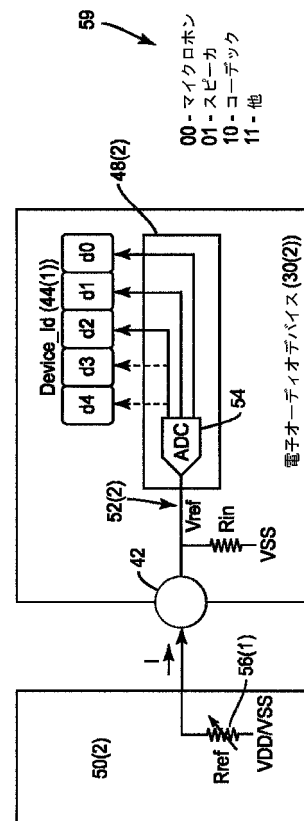
【図 3】



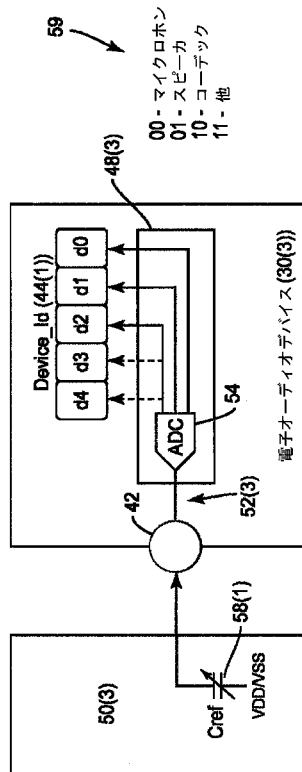
【図 4 A】



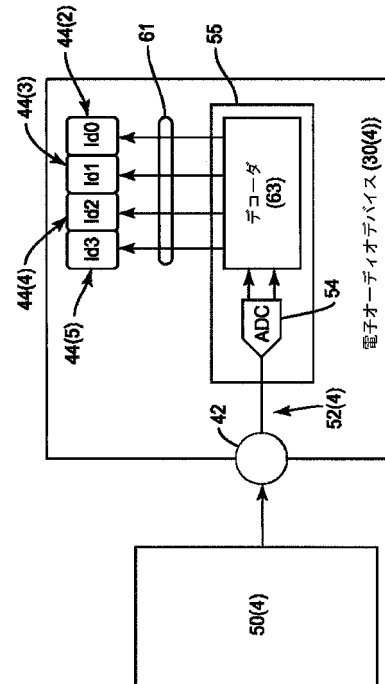
【図 4 B】



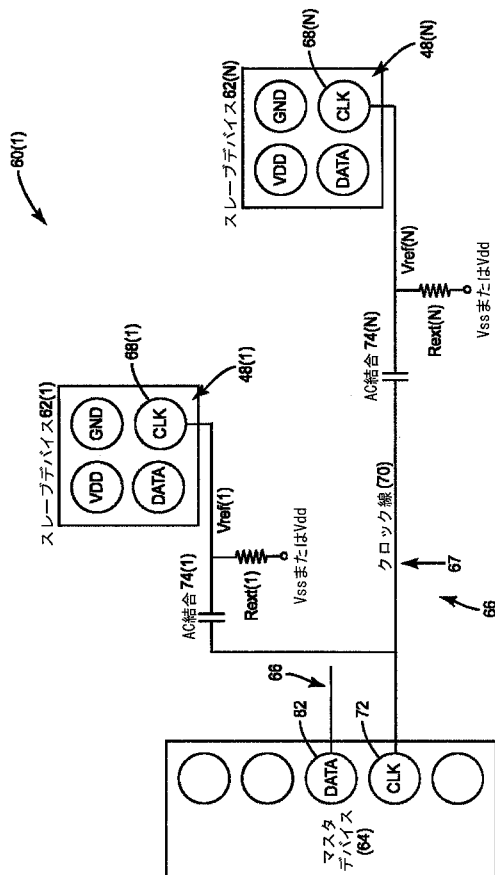
【図 4 C】



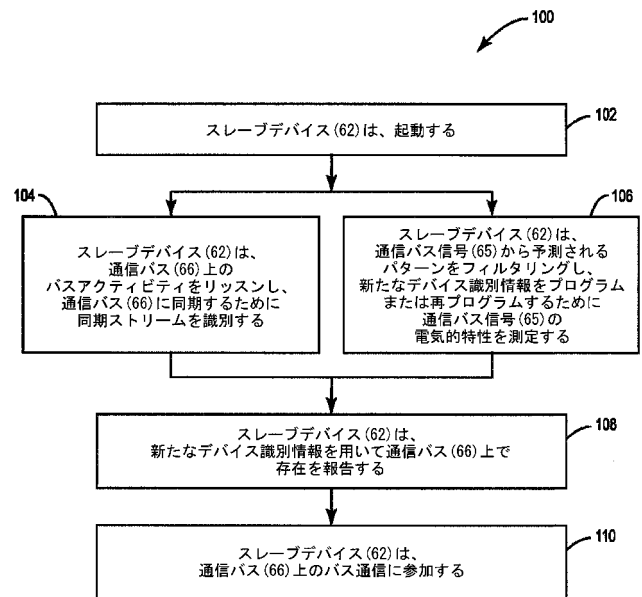
【図 4 D】



【図 5】

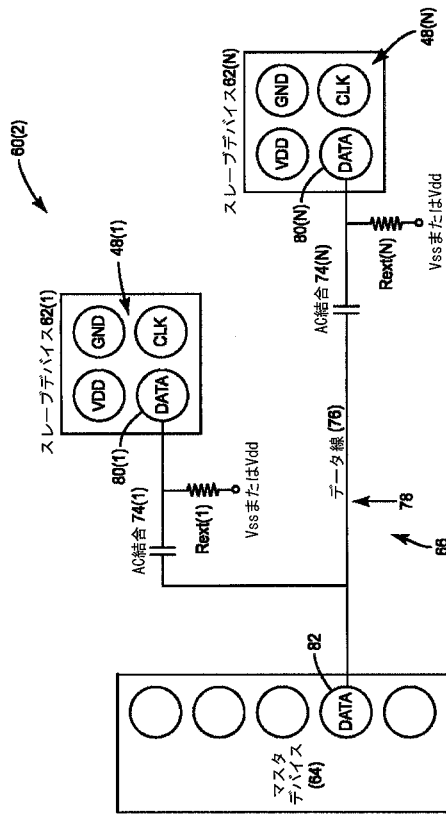


【図 6】

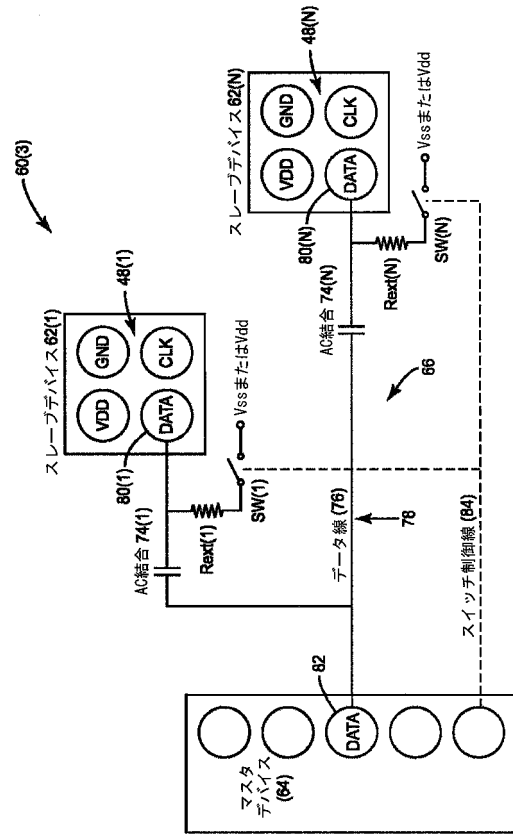




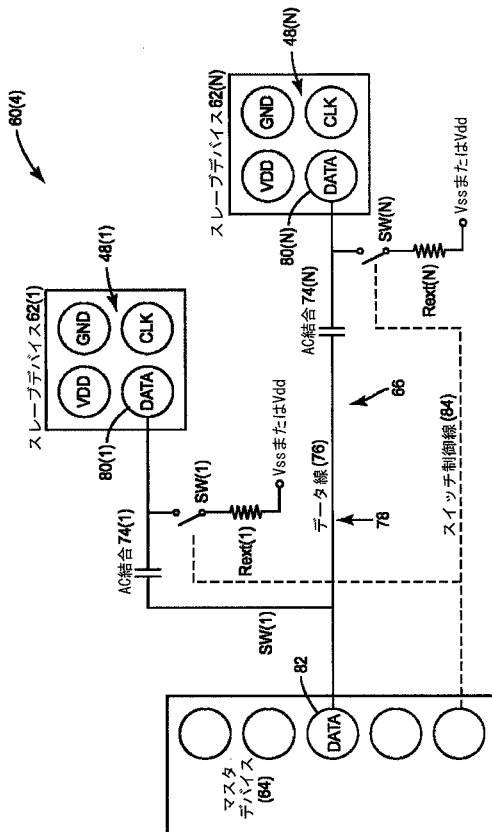
【図 7】



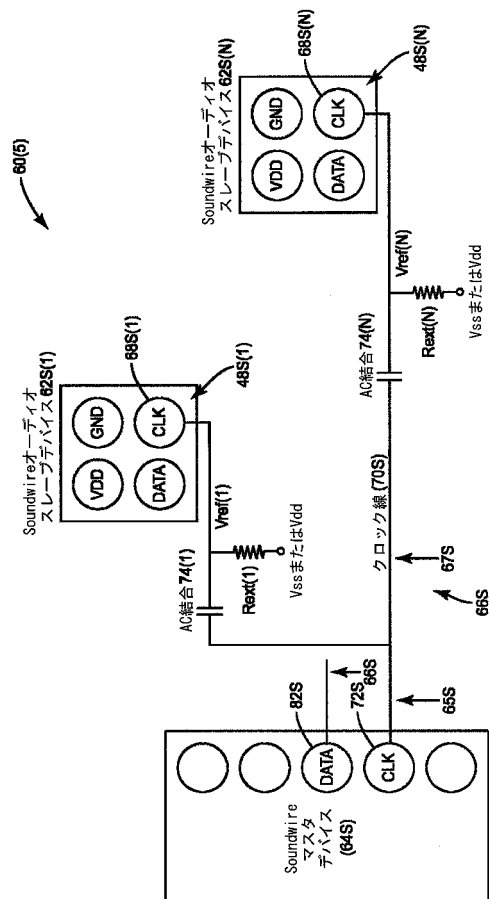
【図 8 A】



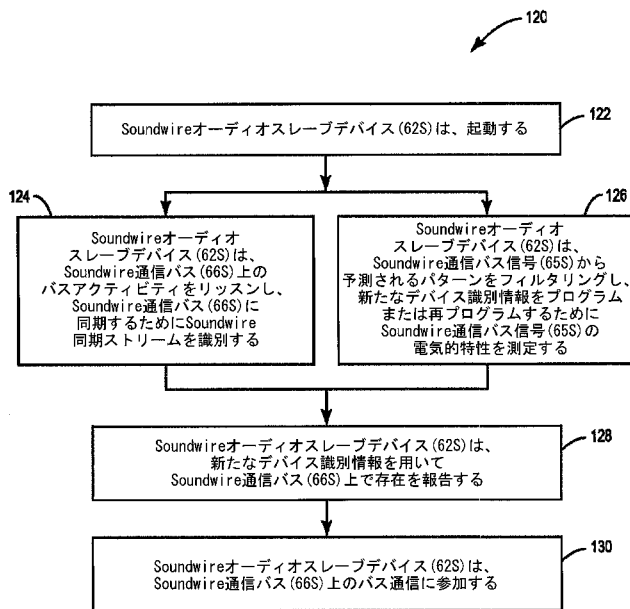
【図 8 B】



【図 9】



【図 10】



## 【手続補正書】

【提出日】平成28年8月4日(2016.8.4)

## 【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

そのデバイス識別情報を再プログラムするように構成された電子デバイスであって、通信バスに結合されるように構成されたデバイス識別ポートと、前記デバイス識別ポートに結合されたデバイス識別情報生成回路とを備え、前記デバイス識別情報生成回路が、前記デバイス識別ポート上で前記通信バスから受信した通信バス信号の電気的特性を検出すること、

前記検出された電気的特性に基づいてデバイス識別情報を生成することであって、前記デバイス識別情報が、前記電子デバイス内で提供される複数のデバイス識別情報から選択されること、および

前記生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶することをを行うように構成されている、電子デバイス。

【請求項 2】

前記デバイス識別ポートが、デバイス識別ピンを備える、請求項1に記載の電子デバイス。

【請求項 3】

前記デバイス識別ポートが、前記通信バスのクロック線に結合されるように構成され、

前記デバイス識別情報生成回路が、前記デバイス識別ポート上で前記通信バスから受信した通信バスクロック信号を備える前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項4】

前記デバイス識別ポートが、前記通信バスのデータ線に結合されるように構成され、前記デバイス識別情報生成回路が、前記デバイス識別ポート上で前記通信バスから受信した通信バスデータ信号を備える前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項5】

前記デバイス識別情報生成回路が、前記通信バス信号の電圧を含む前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項6】

前記デバイス識別情報生成回路が、前記通信バス信号の可変電圧を含む前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項7】

前記デバイス識別情報生成回路が、前記電子デバイスの外部にあるが前記デバイス識別ポートに結合された抵抗器の抵抗値を含む前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項8】

前記デバイス識別情報生成回路が、前記電子デバイスの外部にあるが前記デバイス識別ポートに結合された可変抵抗器の抵抗値を含む前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項9】

前記デバイス識別情報生成回路が、前記通信バス信号の静電容量を含む前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項10】

前記デバイス識別情報生成回路が、前記電子デバイスの外部にあるが、設けられた前記デバイス識別ポートに結合されたキャパシタの静電容量を含む前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項11】

前記デバイス識別情報生成回路が、前記電子デバイスの外部にあるが前記デバイス識別ポートに結合された可変キャパシタを含む前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項12】

前記デバイス識別情報生成回路が、前記通信バス信号の周波数を含む前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

【請求項13】

前記デバイス識別情報生成回路が、バッファ回路を備える、請求項1に記載の電子デバイス。

【請求項14】

前記デバイス識別情報生成回路が、前記通信バス信号の前記検出された電気的特性のアナログ値を前記デバイス識別情報としてデジタル値に変換するように構成されたアナログ-デジタル変換器(ADC)を備える、請求項1に記載の電子デバイス。

【請求項15】

前記デバイス識別情報メモリが、多ビットデバイス識別情報メモリを記憶するように構成された、請求項1に記載の電子デバイス。

【請求項16】

前記デバイス識別情報生成回路が、前記多ビットデバイス識別情報メモリのビットのサブセットを前記デバイス識別情報メモリ内に記憶するように構成された、請求項15に記載の電子デバイス。

## 【請求項 17】

前記デバイス識別情報生成回路が、前記検出された電気的特性に基づいて、前記デバイス識別情報の前記複数のデバイス識別情報のうちの少なくとも1つのデバイス識別情報を選択するように構成されたデバイス識別情報選択回路を備える、請求項1に記載の電子デバイス。

## 【請求項 18】

前記通信バスに前記電子デバイスを同期させるために同期ストリームを識別するように構成され、

前記デバイス識別情報生成回路が、前記同期ストリームの識別の間に、前記デバイス識別ポート上で前記通信バスから受信した前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

## 【請求項 19】

前記デバイス識別情報生成回路が、前記通信バスに結合されたマスタデバイスから前記デバイス識別ポート上で前記通信バスから受信された前記通信バス信号の前記電気的特性を検出するように構成された、請求項1に記載の電子デバイス。

## 【請求項 20】

Soundwireオーディオスレーブデバイスを備える、請求項1に記載の電子デバイス。

## 【請求項 21】

前記デバイス識別情報生成回路が、前記デバイス識別ポート上でSoundwire通信バスを備える前記通信バスから受信したSoundwire通信バス信号を含む前記通信バス信号の前記電気的特性を検出するように構成された、請求項20に記載の電子デバイス。

## 【請求項 22】

そのデバイス識別情報を再プログラムするように構成された電子デバイスであって、通信バスに結合するために構成されたデバイス識別手段と、

前記デバイス識別手段に結合されたデバイス識別情報生成手段とを備え、

前記デバイス識別情報生成手段が、

前記デバイス識別手段上で前記通信バスから受信した通信バス信号の電気的特性を検出すること、

前記検出された電気的特性に基づいてデバイス識別情報を生成することであって、前記デバイス識別情報が、前記電子デバイス内で提供される複数のデバイス識別情報から選択されること、および

前記生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶することをを行うためのものである、電子デバイス。

## 【請求項 23】

電子デバイスが、そのデバイス識別情報を再プログラムするための方法であって、

通信バスに結合されたデバイス識別ポート上で前記通信バスから受信した通信バス信号の電気的特性を検出するステップと、

前記通信バス信号の前記検出された電気的特性に基づいてデバイス識別情報を生成するステップであって、前記デバイス識別情報が、前記電子デバイス内で提供される複数のデバイス識別情報から選択される、ステップと、

前記生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶するステップとを備える方法。

## 【請求項 24】

前記通信バスのクロック線に結合された前記デバイス識別ポート上で前記通信バスから受信された通信バスクロック信号の前記電気的特性を検出するステップを備える、請求項23に記載の方法。

## 【請求項 25】

前記通信バスのデータ線に結合された前記デバイス識別ポート上で前記通信バスから受信された通信バスデータ信号の前記電気的特性を検出するステップを備える、請求項23に記載の方法。

## 【請求項 26】

前記通信バス信号の前記検出された電気的特性のアナログ値を前記デバイス識別情報としてデジタル値に変換するステップをさらに備える、請求項23に記載の方法。

## 【請求項 27】

前記通信バスに前記電子デバイスを同期させるために同期ストリームを識別するステップをさらに備え、

前記通信バス信号の前記電気的特性を検出するステップが、前記同期ストリームを識別するステップの間に実行される、請求項23に記載の方法。

## 【請求項 28】

前記デバイス識別ポート上でSoundwire通信バスを備える前記通信バスから受信したSoundwire通信バス信号を含む前記通信バス信号の前記電気的特性を検出するステップを備える、請求項23に記載の方法。

## 【請求項 29】

通信バスに結合されたスレーブデバイスがそのデバイス識別情報を再プログラムすることを可能にするためのバス通信システムであって、

データ線とクロック線とを備える通信バスと、

マスタデータポートとマスタクロックポートとから構成されたマスタデバイスであって、前記マスタデバイスが、前記データ線に結合された前記マスタデータポートと前記クロック線に結合された前記マスタクロックポートとによって前記通信バスに結合された、マスタデバイスと、

複数のスレーブデバイスとを備え、前記複数のスレーブデバイスの各々が、

前記通信バスに結合されたデータポートおよびクロックポートであって、前記データポートおよび前記クロックポートのうちの少なくとも1つがデバイス識別ポートも備え、前記データポートが前記通信バスの前記データ線に結合され、前記クロックポートが前記通信バスの前記クロック線に結合された、データポートおよびクロックポートと、

前記デバイス識別ポートに結合されたデバイス識別情報生成回路とを備え、前記デバイス識別情報生成回路が、

前記デバイス識別ポート上で前記通信バスから受信した通信バス信号の電気的特性を検出し、

前記複数のスレーブデバイスの各々において提供される複数のデバイス識別情報から選択された前記検出された電気的特性に基づいてデバイス識別情報を生成し、

前記生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶するように構成されている、バス通信システム。

## 【請求項 30】

複数の外部抵抗器であって、前記複数の抵抗器のうちの抵抗器が前記複数のスレーブデバイスの各々の前記デバイス識別ポートに結合された、複数の外部抵抗器とをさらに備える、請求項29に記載のバス通信システム。

## 【請求項 31】

複数のスイッチであって、前記複数のスイッチのうちのスイッチが前記複数のスレーブデバイスの各々に関してスレーブデバイスの前記デバイス識別ポートに前記抵抗器を切替可能に結合するように構成された、複数のスイッチと、

前記複数のスイッチの各々の開閉を制御するように構成されたスイッチ制御線とをさらに備え、

前記マスタデバイスが、前記複数のスレーブデバイスの各々に関して前記複数の抵抗器のうちの前記抵抗器のデバイス識別ポートへの結合を制御するために前記複数のスイッチの各々を開かせるまたは閉じさせるために前記スイッチ制御線上に制御信号を生成するように構成された、請求項30に記載のバス通信システム。

## 【請求項 32】

前記複数の抵抗器が、前記複数のスレーブデバイスのうちのそれぞれのスレーブデバイスと、前記複数のスイッチのうちのそれぞれのスイッチとの間に配置された、請求項31に

記載のバス通信システム。

【請求項 33】

前記複数のスイッチの各々が、それぞれのスレーブデバイスとそれぞれの抵抗器との間に配置された、請求項31に記載のバス通信システム。

【請求項 34】

前記通信バスにスレーブデバイスを同期させるために同期ストリームを識別するように構成され、

前記デバイス識別情報生成回路が、前記同期ストリームの識別の間に、前記デバイス識別ポート上で前記通信バスから受信した前記通信バス信号の前記電気的特性を検出するように構成された、請求項29に記載のバス通信システム。

【請求項 35】

前記マスタデバイスが、Soundwireマスタデバイスを備え、前記複数のスレーブデバイスが、複数のSoundwireオーディオスレーブデバイスを備える、請求項31に記載のバス通信システム。

【請求項 36】

前記通信バスが、Soundwire通信バスを備え、

前記デバイス識別情報生成回路が、前記デバイス識別ポート上で前記Soundwire通信バスから受信したSoundwire通信バス信号を含む前記通信バス信号の前記電気的特性を検出するように構成された、請求項35に記載のバス通信システム。

【請求項 37】

そのデバイス識別情報を再プログラムするように構成された電子デバイスであって、通信バスのクロック線に結合されるように構成されたデバイス識別ポートと、前記デバイス識別ポートに結合されたデバイス識別情報生成回路とを備え、前記デバイス識別情報生成回路が、

前記デバイス識別ポート上で前記通信バスの前記クロック線から受信したクロック信号の電気的特性を検出すること、

前記検出された電気的特性に基づいてデバイス識別情報を生成することであって、前記デバイス識別情報が、前記電子デバイス内で提供される複数のデバイス識別情報から選択されること、および

前記生成されたデバイス識別情報をデバイス識別情報メモリ内に記憶することを行うように構成されている、電子デバイス。

## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/US2015/014067

## A. CLASSIFICATION OF SUBJECT MATTER

INV. H04L29/12 G06F13/42  
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2007/250648 A1 (PICARD JEAN [US] ET AL) 25 October 2007 (2007-10-25) paragraph [0027] - paragraph [0058] -----	1-36
X	US 2010/306431 A1 (ADKINS CHRISTOPHER ALAN [US] ET AL) 2 December 2010 (2010-12-02) paragraph [0028] - paragraph [0042] -----	1-36
X	US 2012/239841 A1 (TRIFONOV DIMITAR T [US] ET AL) 20 September 2012 (2012-09-20) paragraph [0037] -----	1-36
X	EP 2 458 509 A1 (ST MICROELECTRONICS SRL [IT]) 30 May 2012 (2012-05-30) paragraph [0010] paragraph [0043] - paragraph [0053] -----	1-36
	-/-	

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

## \* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

16 April 2015

Date of mailing of the international search report

23/04/2015

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040,  
Fax: (+31-70) 340-3016

Authorized officer

Dupuis, Hervé

## INTERNATIONAL SEARCH REPORT

International application No

PCT/US2015/014067

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 629 172 B1 (ANDERSSON ANDERS [US] ET AL) 30 September 2003 (2003-09-30) column 3, line 29 - column 4, line 57 -----	1-36
X	US 2013/132626 A1 (FURLAN IGOR [US]) 23 May 2013 (2013-05-23) paragraph [0017] - paragraph [0040] -----	1-36
X	EP 2 688 258 A1 (HUAWEI TECH CO LTD [CN]) 22 January 2014 (2014-01-22) paragraph [0024] - paragraph [0027] -----	1-36
X	US 2012/072626 A1 (SCOTT JAMES [GB] ET AL) 22 March 2012 (2012-03-22) paragraph [0019] - paragraph [0021] -----	1-36
X	US 8 543 740 B2 (LOTZENBURGER LARS [DE] ET AL) 24 September 2013 (2013-09-24) abstract -----	1-36
X	US 2011/119405 A1 (PARR IAN [GB] ET AL) 19 May 2011 (2011-05-19) paragraph [0025] -----	1-36



**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No

PCT/US2015/014067

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2007250648 A1	25-10-2007	EP 2021896 A2 KR 20090009904 A US 2007250648 A1 WO 2007127784 A2	11-02-2009 23-01-2009 25-10-2007 08-11-2007
US 2010306431 A1	02-12-2010	US 2010306431 A1 US 2012284429 A1 WO 2010138745 A1	02-12-2010 08-11-2012 02-12-2010
US 2012239841 A1	20-09-2012	NONE	
EP 2458509 A1	30-05-2012	CN 102567250 A CN 202372971 U EP 2458509 A1 US 2012137022 A1	11-07-2012 08-08-2012 30-05-2012 31-05-2012
US 6629172 B1	30-09-2003	NONE	
US 2013132626 A1	23-05-2013	CN 103123615 A CN 203204606 U US 2013132626 A1	29-05-2013 18-09-2013 23-05-2013
EP 2688258 A1	22-01-2014	CN 102724110 A EP 2688258 A1 WO 2013174125 A1	10-10-2012 22-01-2014 28-11-2013
US 2012072626 A1	22-03-2012	NONE	
US 8543740 B2	24-09-2013	DE 102010005104 B3 US 2011202698 A1	21-07-2011 18-08-2011
US 2011119405 A1	19-05-2011	NONE	

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 ヨッシ・アモン

アメリカ合衆国・カリフォルニア・9 2 1 2 1・サン・ディエゴ・モアハウス・ドライブ・5 7 7  
5

(72)発明者 ニア・ガーバー

アメリカ合衆国・カリフォルニア・9 2 1 2 1・サン・ディエゴ・モアハウス・ドライブ・5 7 7  
5

(72)発明者 アサフ・シャチャム

アメリカ合衆国・カリフォルニア・9 2 1 2 1・サン・ディエゴ・モアハウス・ドライブ・5 7 7  
5

Fターム(参考) 5K033 BA14 DA13 DB13 EC03