

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-203829

(P2017-203829A)

(43) 公開日 平成29年11月16日(2017.11.16)

(51) Int.Cl.	F I	テーマコード (参考)
G02B 7/34 (2006.01)	G02B 7/34	2H011
G03B 13/36 (2006.01)	G03B 13/36	2H151
H04N 5/232 (2006.01)	H04N 5/232 H	5C122

審査請求 未請求 請求項の数 16 O L (全 22 頁)

(21) 出願番号	特願2016-94304 (P2016-94304)	(71) 出願人	000001007
(22) 出願日	平成28年5月10日 (2016. 5. 10)		キヤノン株式会社
			東京都大田区下丸子3丁目30番2号
		(74) 代理人	100110412
			弁理士 藤元 亮輔
		(74) 代理人	100104628
			弁理士 水本 敦也
		(74) 代理人	100121614
			弁理士 平山 倫也
		(72) 発明者	▲高▼田 俊行
			東京都大田区下丸子3丁目30番2号 キ
			ヤノン株式会社内
		Fターム(参考)	2H011 BA23 DA00 DA05

最終頁に続く

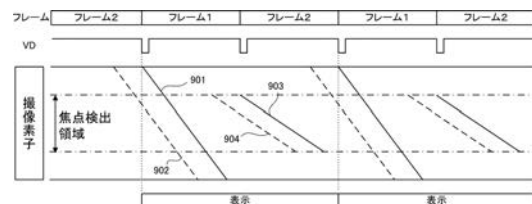
(54) 【発明の名称】 制御装置、撮像装置、制御方法、プログラム、記憶媒体

(57) 【要約】

【課題】 高速なフレームレートと位相差検出の高分解能を実現すること。

【解決手段】 1つのマイクロレンズに対して第1の光電変換部および第2の光電変換部を備える撮像素子を制御する制御装置であって、同期信号に同期して前記撮像素子の画素領域のうち部分領域に設けられる前記第1の光電変換部および前記第2の光電変換部から画像生成用信号を読み出す第1の読み出しモードと、前記同期信号に同期して前記部分領域のうち該部分領域よりも小さい焦点検出領域に設けられる前記第1の光電変換部もしくは前記第2の光電変換部から焦点検出用信号を読み出す第2の読み出しモードと、を制御する制御手段(105)を有し、前記制御手段は、前記同期信号に応じて、前記第1の読み出しモードと、前記第2の読み出しモードと、を切り換えることを特徴とする。

【選択図】 図9



【特許請求の範囲】

【請求項 1】

1つのマイクロレンズに対して第1の光電変換部および第2の光電変換部を備える撮像素子を制御する制御装置であって、

同期信号に同期して前記撮像素子の画素領域のうち部分領域に設けられる前記第1の光電変換部および前記第2の光電変換部から画像生成用信号を読み出す第1の読み出しモードと、前記同期信号に同期して前記部分領域のうち該部分領域よりも小さい焦点検出領域に設けられる前記第1の光電変換部もしくは前記第2の光電変換部から焦点検出用信号を読み出す第2の読み出しモードと、を制御する制御手段を有し、

前記制御手段は、前記同期信号に応じて、前記第1の読み出しモードと、前記第2の読み出しモードと、を切り換えることを特徴とする制御装置。 10

【請求項 2】

前記同期信号は、連続撮影時の各フレームのデータ作成を開始するタイミング信号であることを特徴とする請求項1に記載の制御装置。

【請求項 3】

前記制御手段は、フレームごとに交互に、前記第1の読み出しモードと、前記第2の読み出しモードと、を切り換えることを特徴とする請求項1または2に記載の制御装置。

【請求項 4】

前記制御手段は、前記部分領域から前記画像生成用信号を非間引き読み出しするように制御することを特徴とする請求項1ないし3のいずれか1項に記載の制御装置。 20

【請求項 5】

前記制御手段は、前記撮像素子に設定された焦点検出枠に応じて、前記焦点検出領域を変更することを特徴とする請求項1ないし4のいずれか1項に記載の制御装置。

【請求項 6】

前記制御手段は、前記撮像素子の全画素領域を間引き読み出しすることで、前記全画素領域のうち第1の部分領域から前記画像生成用信号を読み出すように制御し、前記第1の部分領域とは異なる第2の部分領域から前記焦点検出用信号を読み出すように制御することを特徴とする請求項1ないし3のいずれか1項に記載の制御装置。

【請求項 7】

前記制御手段は、撮影準備動作を指示する信号を受信していない期間は、前記第2の読み出しモードを停止することを特徴とする請求項1ないし6のいずれか1項に記載の制御装置。 30

【請求項 8】

前記制御手段は、被写体の輝度に応じて前記焦点検出領域を変更することを特徴とする請求項1ないし7のいずれか1項に記載の制御装置。

【請求項 9】

前記制御手段は、前記被写体の輝度が所定値よりも大きい場合、前記焦点検出領域を間引き読み出しすることを特徴とする請求項8に記載の制御装置。

【請求項 10】

前記制御手段は、表示装置に所定の周期で表示を更新させ、 40

前記所定の周期は、前記同期信号の周期の2倍であることを特徴とする請求項1ないし9のいずれか1項に記載の制御装置。

【請求項 11】

前記第2の読み出しモードの読み出し行数は、前記第1の読み出しモードの読み出し行数の $1/2$ 以下であることを特徴とする請求項1ないし10のいずれか1項に記載の制御装置。

【請求項 12】

1つのマイクロレンズに対して第1の光電変換部および第2の光電変換部を備える撮像素子と、

請求項1ないし11のいずれか1項に記載の制御装置と、を備えた撮像装置。 50

【請求項 1 3】

前記撮像素子は、複数の画素を有し、

各画素に、前記マイクロレンズと、前記第 1 の光電変換部および前記第 2 の光電変換部と、前記第 1 の光電変換部および前記第 2 の光電変換部で生成された電荷を保持する蓄積容量と、を有し、

前記第 1 の光電変換部および前記第 2 の光電変換部の電荷を前記蓄積容量に転送する第 1 の動作で前記画像生成用信号を生成し、

前記第 1 の光電変換部の電荷もしくは前記第 2 の光電変換部の電荷を前記蓄積容量に転送する第 2 の動作で前記焦点検出用信号を生成し、

前記複数の画素を垂直方向に所定の間引き率で間引いて読み出す第 1 の垂直走査と、前記第 1 の垂直走査と異なる間引き率で間引いて読み出す第 2 の垂直走査と、が可能な垂直走査回路と、

前記第 1 の動作と前記第 1 の垂直走査で画素を読み出す第 1 の駆動制御手段と、

前記第 2 の動作と前記第 1 の垂直走査または前記第 2 の垂直走査で画素を読み出す第 2 の駆動制御手段と、

を有することを特徴とする請求項 1 2 に記載の撮像装置。

【請求項 1 4】

1 つのマイクロレンズに対して第 1 の光電変換部および第 2 の光電変換部を備える撮像素子を有する撮像装置の制御方法であって、

同期信号に同期して前記撮像素子の画素領域のうち部分領域に設けられる前記第 1 の光電変換部および前記第 2 の光電変換部から画像生成用信号を読み出す第 1 の読み出しモードと、前記同期信号に同期して前記部分領域のうち該部分領域よりも小さい焦点検出領域に設けられる前記第 1 の光電変換部もしくは前記第 2 の光電変換部から焦点検出用信号を読み出す第 2 の読み出しモードと、を制御する制御ステップと、

前記同期信号に応じて、前記第 1 の読み出しモードと、前記第 2 の読み出しモードと、を切り換える切り換えステップと、を有することを特徴とする制御方法。

【請求項 1 5】

請求項 1 4 に記載の制御方法の各ステップが記述されたコンピュータで実行可能なプログラム。

【請求項 1 6】

コンピュータに、請求項 1 4 に記載の制御方法の各ステップを実行させるためのプログラムが記憶されたコンピュータが読み取り可能な記憶媒体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、制御装置に関し、特に撮像面で焦点検出を行うことが可能な撮像素子を制御する制御装置に関する。

【背景技術】

【0002】

特許文献 1 には、撮像素子中の一つのマイクロレンズに対応する画素に A 画素、B 画素という複数の光電変換部を設け、A 画素出力と B 画素出力に基づいて位相差検出を行い、A 画素と B 画素を合わせた A + B 画素出力に基づいて画像を得る方法が開示されている。

【0003】

また、特許文献 2 には、撮像素子中に所定間隔で配置された位相差検出専用画素の出力に基づいて位相差検出を行うフレームと、その他の撮像画素出力に基づいて画像を取得するフレームを分ける方法が開示されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2001-083407 号公報

10

20

30

40

50

【特許文献2】特開2014-056088号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、上述の特許文献2に開示された従来技術では、位相差検出専用画素は撮像信号として使用できないため、欠陥画素として周辺の撮像素素を用いて補間処理を行うなどの補正処理を行う必要がある。一方で、特許文献1に開示された従来技術のように、撮像面のすべての画素からA画素とB画素の出力が得られれば、すべての画素を位相差検出素子として使用できる。このため、位相差検出手段としてはより有効な方法であると考えられる。しかしながら、すべての画素からA画素とB画素の出力を読み出すため、例えば、クロップ読み出しなどのように非間引きの読み出しを行う場合に、位相差検出用信号と画像生成用信号の読み出しを行うことにより、読み出し画素数が多くなる。そのため、高速なフレームレートと位相差検出の高分解能を両立することが困難である。

10

【0006】

そこで、本発明の目的は、高速なフレームレートと位相差検出の高分解能を実現することである。

【課題を解決するための手段】

【0007】

本発明の一側面としての制御装置は、1つのマイクロレンズに対して第1の光電変換部および第2の光電変換部を備える撮像素子を制御する制御装置であって、同期信号に同期して前記撮像素子の画素領域のうち部分領域に設けられる前記第1の光電変換部および前記第2の光電変換部から画像生成用信号を読み出す第1の読み出しモードと、前記同期信号に同期して前記部分領域のうち該部分領域よりも小さい焦点検出領域に設けられる前記第1の光電変換部もしくは前記第2の光電変換部から焦点検出用信号を読み出す第2の読み出しモードと、を制御する制御手段を有し、前記制御手段は、前記同期信号に応じて、前記第1の読み出しモードと、前記第2の読み出しモードと、を切り換えることを特徴とする。

20

【発明の効果】

【0008】

本発明によれば、高速なフレームレートと位相差検出の高分解能を実現することができる。

30

【図面の簡単な説明】

【0009】

【図1】本発明における撮像装置の回路ブロックを示す図である。

【図2】本発明における撮像装置のメカ構成を示す図である。

【図3】本発明におけるDSP内部の機能ブロックを示す図である。

【図4】本発明における撮像素子の回路を示す図である。

【図5】本発明における撮像素子の単位画素の回路を示す図である。

【図6】本発明における撮像素子の単位画素の上面図である。

【図7】本発明における撮像素子の列回路の一例を示す図である。

40

【図8】本発明における撮像素子のタイミングチャートを示す図である。

【図9】本発明における撮像装置の撮像シーケンスを示す図である。

【図10】本発明における撮像素子のタイミングチャートを示す図である。

【図11】本発明における動画撮影のフローチャートを示す図である。

【図12】本発明における撮像素子の垂直走査を示す図である。

【図13】本発明における撮像装置の撮像シーケンスを示す図である。

【図14】本発明における焦点検出枠と位相差検出フレームの読み出し領域を示す図である。

【図15】本発明における撮像素子の一例を示す図である。

【発明を実施するための形態】

50

【0010】

以下、本発明の好適な実施の形態について、図面を参照しながら詳細に説明する。なお、各図において同一の部材については同一の参照番号を付し、重複する説明は省略する。

【実施例1】

【0011】

図1は、本発明の第1の実施形態にかかわる撮像装置のブロック図である。

【0012】

本実施形態の撮像装置は、撮像素子101、Analog Front End (AFE) 102、Timing Generator (TG) 103、Digital Signal Processor (DSP) 104、及びCPU 105を有している。

10

【0013】

撮像素子101は、ISO感度に応じてゲインを切り換える不図示のアンプ回路を内蔵している。

【0014】

AFE 102は、撮像素子101からのアナログ信号をデジタル信号に変換するA/D変換器を内蔵し、オフセットレベルをクランプする機能を有する。

【0015】

なお、本実施例ではアナログ出力に対応したCMOS型撮像素子とAFEの組み合わせから成る例を示しているが、デジタル出力に対応したCMOS型撮像素子を用いてもよい。

20

【0016】

TG 103は、撮像素子101を各種読み出しモードで駆動させるためのタイミング信号を生成し供給する。

【0017】

DSP 104は、ROM 106、RAM 107のメモリアクセス処理、表示媒体108への各種表示処理、記録媒体109への画像データの書き込み処理を行う。

【0018】

さらにDSP 104は、撮像素子101から得られた画像データの欠陥画素の検出やその補正処理、また画素出力を用いてオートフォーカス (AF) 情報を用いて演算を行うAF演算ブロックを有するが、その詳細は後述する。

30

【0019】

CPU 105は、撮像装置全体の制御を行い、具体的に、撮像素子101、AFE 102、TG 103及びDSP 104の制御を行う。このように、CPU 105は、撮像素子101、AFE 102、TG 103及びDSP 104などの撮像装置の各構成を制御する制御手段（制御装置）として構成される。また不図示の独立した位相差AFを行う位相差AF専用素子の出力用いたAF、撮像素子101に組み込まれた画素の出力を用いて演算されるオートフォーカス情報を用いたAF等のカメラ機能の制御を行う。

【0020】

またCPU 105は、電源スイッチ110、第1段目のシャッタスイッチSW1 (111)、第2段目のシャッタスイッチSW2 (112)、モードダイヤル113が接続されており、これらのスイッチとダイヤルの設定に応じた処理を実行する。

40

【0021】

ROM 106は、撮像装置の制御プログラム、すなわち、CPU 105が実行するプログラム、及び各種の補正用データを保持する。

【0022】

RAM 107は、DSP 104により処理される画像データ等を一時的に記憶するワークエリアとして使用される。

【0023】

表示媒体108（表示装置）は、カメラの撮影モードの情報やISO感度等の撮影情報などのメニュー表示を行う。また、静止画像や動画の再生表示も行う。

50

【0024】

記録媒体109は、撮影された画像データを保存するための着脱可能なメディアであり、例えばメモリカード等が用いられ、不図示のコネクタを介してDSP104に接続される。

【0025】

電源スイッチ110は、撮像装置を起動させる際にユーザにより操作される。

【0026】

第1段目のシャッタスイッチSW1(111)がONされた場合は、測光処理、焦点検出処理等の撮影前処理(撮影準備動作)が実行される。

【0027】

第2段目のシャッタスイッチSW2(112)がONされた場合は、不図示のミラー及びシャッターを駆動し、撮像素子101により撮像した画像データをAFE102及びDSP104を介して記録媒体109に書込む一連の撮像動作が開始される。

【0028】

モードダイヤル113は、撮像装置の各種の動作モードを設定するために利用される。

【0029】

次に、本撮像装置のメカ構成について図2を用いて説明する。図2は本撮像装置の構成を示す側断面図であり、静止画を撮影する光学ファインダー使用時の状態と、動画撮影あるいはライブビュー使用時のミラーアップ、シャッター開状態について説明を行う。

【0030】

光学ファインダー使用時の状態を図2(a)に、動画撮影およびライブビュー時のミラーアップ、シャッター開状態を図2(b)に示す。

【0031】

カメラ本体201の前面に撮影レンズ202が装着される。

【0032】

撮影レンズ202は交換可能であり、カメラ本体201と撮影レンズ202はマウント接点群203を介して電氣的に接続される。

【0033】

さらに、撮影レンズ202内には絞り204、ピント調整用レンズ群205が配置されており、いずれもレンズ制御装置206にて制御される。

【0034】

メインミラー207はハーフミラー構成である。図2(a)に示す静止画用の光学ファインダー使用時には撮影光路上に斜設され、撮影レンズからの光を反射してファインダーに導く。

【0035】

一方、透過光はサブミラー208を介してAFユニット209に入射される。AFユニット209は位相差検出方式のAFセンサであり、AFセンサの検出結果に基づいて撮影レンズ202のピント調整用レンズ群を制御することでAF動作を行う。

【0036】

フォーカルプレーンシャッタ210は通常閉状態であり、撮影時にユーザにより指定された秒時の露光を行うように開動作を行う。

【0037】

メインミラー207で反射された光は、ピント板211に投影され、さらにペンタプリズム212で光路を変更して接眼レンズ群213に導かれ、ユーザは接眼レンズ群213からピント板211を観測することで被写体像を確認できる。

【0038】

ユーザが不図示のリリースボタンを押下するのに連動して、リリースボタンの半押しでONするSW1(111)によりAEやAF等の撮影準備動作が行われる。

【0039】

さらに、リリースボタンの全押しでONするSW2(112)により、メインミラー2

10

20

30

40

50

０７、サブミラー２０８が光路から退避するよう動作し、その後フォーカルプレーンシャッターが秒時設定に応じた時間開いて、撮像素子１０１が露光されて撮像動作を行う。

【００４０】

次に、本撮像装置の動画撮影およびライブビュー時の状態について図２（ｂ）を参照して説明を行う。

【００４１】

モードダイヤル１１３により撮影モードが切り換えられ、例えばライブビュー状態になると、メインミラー２０７、サブミラー２０８が光路から退避するよう動作する。

【００４２】

さらに、フォーカルプレーンシャッター２１０は開状態を保持し、撮像素子１０１が常時露光される状態となる。

【００４３】

撮像素子１０１から得られた画像信号を不図示の表示媒体にスルー表示することにより、いわゆるライブビューモードを実現する。また、この状態で動画像を不図示の記録媒体に記録することで動画モードとなる。

【００４４】

この場合、メインミラー２０７及びサブミラー２０８は退避しているため、光学ファインダーによる被写体像の確認、及びＡＦユニット２０９を用いた位相差ＡＦは使用できない。

【００４５】

次に、図３にＤＳＰ１０４のブロック図を示す。

【００４６】

ＤＳＰ１０４には、画像処理に関連する現像ブロック３０１及び画像圧縮ブロック３０２の他に、メモリ制御ブロック３０３、記録媒体制御ブロック３０４、表示媒体制御ブロック３０５がある。

【００４７】

また、画像生成を行う際に撮像素子１０１の個体ばらつきに起因するゲインやオフセットレベルの誤差をデジタル補正するための画像補正ブロック３０８を持つ。

【００４８】

さらに、画素出力からオートフォーカス情報を算出するＡＦブロック３０６、この情報をＣＰＵ１０５に送信するほか全般的にＣＰＵ１０５と双方向の通信を行う通信制御ブロック３０７がある。

【００４９】

さらに、ＡＦブロック３０６にデータを出力する前に、撮像素子１０１の個体ばらつきに起因するゲインやオフセットレベルの誤差の補正、及び撮影レンズの焦点距離や絞り値など撮影時の光学条件をデジタル補正するＡＦ用補正ブロック３０９がある。

【００５０】

次に、撮像素子１０１の画素構造について図４を用いて説明する。図４に、本実施例における撮像素子１０１の構成の一例を示す。

【００５１】

画素領域には複数の光電変換部を含む単位画素が、水平及び垂直方向に等間隔で行列状に配列されている。

【００５２】

まず、単位画素の構成について説明する。図５は撮像素子１０１の第ｎ行目の単位画素の構成を示す。

【００５３】

光電変換部５０１及び光電変換部５０２はフォトダイオードで構成される。光電変換部は後述する１つのマイクロレンズ６０１に対応する領域内部に２つに分割されて配置されている。このように、撮像素子１０１は、１つのマイクロレンズ６０１に対して光電変換部５０１（第１の光電変換部）および光電変換部５０２（第２の光電変換部）を備える単

10

20

30

40

50

位画素を複数有する。

【0054】

以下、便宜上光電変換部501をA画素、光電変換部502をB画素と呼ぶ。

【0055】

A画素及びB画素で発生した電荷は転送トランジスタ503、504を介して蓄積容量505に転送される。蓄積容量505は、A画素およびB画素で生成された電荷を保持する。ここで、複数の光電変換部（A画素及びB画素）の電荷を蓄積容量505に転送する第1の動作により画像生成用の信号（画像生成用信号）を生成する。また、複数の光電変換部のうち一方の光電変換部（A画素またはB画素）の電荷を蓄積容量505に転送する第2の動作により焦点検出用の信号（焦点検出用信号）を生成する。このように、撮像素子101は、複数の画素を有し、各画素（単位画素）において、マイクロレンズ601、光電変換部501、光電変換部502、蓄積容量505を備える。

10

【0056】

転送トランジスタ503、504は垂直走査回路506より出力される制御信号PTXA_n、PTXB_nでON/OFFを制御される。制御線507、508は転送トランジスタ503、504のゲートに接続される。

【0057】

蓄積容量505は、リセットトランジスタ509を垂直走査回路506より出力される制御信号PRES_nでONすることで電荷をリセットすることができる。制御線510はリセットトランジスタ509のゲートに接続される。

20

【0058】

また、転送トランジスタ503、504をONして、リセットトランジスタ509をONすることによりA画素及びB画素の電荷もリセットすることができる。

【0059】

蓄積容量505は増幅トランジスタ511のゲートに接続され、画素アンプを構成する。

【0060】

行選択トランジスタ512は垂直走査回路506より出力される制御信号PSEL_nでON/OFFが制御される。制御線513は、行選択トランジスタ512のゲートに接続される。

30

【0061】

行選択トランジスタがONされると、増幅トランジスタ511の出力が垂直出力線514に接続される。垂直出力線514は不図示の定電流源と接続されている。

【0062】

図6は単位画素を撮像素子表面から俯瞰した図であり、マイクロレンズ601は破線で示した画素ピッチに接するように形成されている。

【0063】

マイクロレンズ601の下には水平方向に分割された2つの光電変換部501、502が配置されており、左側の光電変換部をA画素（501）、右側をB画素（502）とする。

40

【0064】

A画素とB画素は分割された瞳領域から被写体像を光電変換することになり、A画素出力、B画素出力を読み出すことで位相差検出が可能となり、焦点検出動作が可能となる。

【0065】

説明を図4に戻す。図4は単位画素を行列状に4×2画素配置されている。これは、各画素のマイクロレンズ601とA画素、B画素を模式的に示している。実際の撮像素子は、このような画素が数千万画素配置されている。

【0066】

垂直出力線514には、行方向の複数の画素が接続されている。各垂直出力線514は列回路401に接続される。

50

【0067】

列回路401の詳細を図7に示す。垂直出力線514の出力は列アンプ701に接続される。列アンプ701は、入力容量702と帰還容量703の容量比で決まる所定のゲインで増幅して後段のフォロア704に出力する。

【0068】

フォロア704は転送スイッチ705、706を介してノイズ成分保持容量707、信号成分保持容量708に出力する。各転送スイッチは制御信号PTN、PTSで制御される。

【0069】

ノイズ成分保持容量707、信号成分保持容量708に保持された各信号は、不図示の水平走査回路から出力される制御信号PHで制御される転送スイッチ709、710を介して水平出力線402、403に出力される。

【0070】

出力アンプ404は、水平出力線402、403に出力された信号の差分に所定のゲインをかけて撮像素子101の外部に出力する。

【0071】

この動作を撮像素子の行単位で順次繰り返すことにより、撮像素子の所定の画素の出力を得ることができる。

【0072】

ここで、A画素とB画素の両方の画素を同時に転送すると、画像生成に適した同一マイクロレンズ下に配置された光電変換部で生じた電荷信号を出力することができる。

【0073】

図8に示すタイミングチャートに従って説明する。

【0074】

図8において、時刻t1で水平同期信号HDが“L”になり、時刻t2で制御信号PSEL_nが“H”となり、第n行目の画素の選択トランジスタ512がONとなる。

【0075】

これにより、垂直出力線514に増幅トランジスタ511の出力が接続される。

【0076】

また、時刻t2で制御信号PRES_nが“H”となり、第n行目の画素のリセットトランジスタ509をONする。

【0077】

時刻t2から所定時間経過後の時刻t3で制御信号PRES_nが“L”となり、第n行目の画素のリセットトランジスタ509をOFFして、画素のリセット動作を解除する。

【0078】

時刻t3で同時に制御信号PTNが“H”となり、リセット解除時の垂直出力線514の信号レベルが列アンプ701で増幅されてノイズ成分保持容量707に書き込まれる。

【0079】

時刻t4で制御信号PTNを“L”にすると、ノイズ成分に応じた信号電荷がノイズ成分保持容量707に保持される。

【0080】

次に、時刻t5で制御信号PTXA_n、PTXB_nを“H”にして、第n行目の画素のA画素及びB画素のそれぞれの転送トランジスタ503、504をONにする。

【0081】

さらに、所定時間後の時刻t6で転送トランジスタ503、504をOFFにすると、A画素及びB画素の信号電荷がともに画素アンプ511に転送される。

【0082】

また、時刻t7で制御信号PTSを“H”にすると、信号電荷に応じた垂直出力線の信号レベルが列アンプ701で増幅されて信号成分保持容量708に書き込まれる。

10

20

30

40

50

【0083】

時刻 t_8 で制御信号 P T S を “ L ” にすると、信号電荷に応じた信号レベルが、信号成分保持容量 708 に保持される。

【0084】

ここまでで、第 n 行目の各画素のリセット状態での出力がノイズ成分保持容量 707 に、信号電荷に応じた出力が信号成分保持容量 708 に保持された。

【0085】

この後、不図示の水平走査回路で水平出力線 402、403 に各列の出力を順次読み出し、出力アンプ 404 でこの差分に所定ゲインをかけて出力することにより、第 n 行目の A 画素 + B 画素信号の読み出しが完了する。

10

【0086】

次に、位相差検出動作を行う場合の動作について説明を行う。本実施例では、1 フレーム期間で撮像素子の所定領域を垂直方向に走査した後に、次のフレームで撮像素子の焦点検出を行う領域を垂直方向に走査する。

【0087】

つまり、1 度目の走査時には対象行の画素信号を各画素の A 画素 + B 画素の信号を読み出し、2 度目の走査時には対象行の画素信号を A 画素と B 画素を個別に読み出し、2 度目の走査時の出力を用いて位相差検出を行う。

【0088】

このように、本実施例では、同期信号に同期して撮像素子の全画素領域のうち部分領域に設けられる A 画素 + B 画素から画像生成用信号を読み出す第 1 の読み出しモードを有する。また、同期信号に同期して部分領域のうち該部分領域よりも小さい焦点検出領域に設けられる A 画素（または B 画素）から焦点検出用信号を読み出す第 2 の読み出しモードを有する。なお、本実施例において、第 2 の読み出しモードの読み出し行数は、第 1 の読み出しモードの読み出し行数の $1/2$ 以下である。C P U 105 は、この第 1 の読み出しモードと第 2 の読み出しモードを制御することができ、同期信号に応じてフレームごとに交互に、第 1 の読み出しモードと、第 2 の読み出しモードと、を切り換えることができる。ここで、同期信号は、垂直同期信号であり、連続撮影時の各フレームのデータ作成を開始するタイミング信号である。

20

【0089】

このような読み出し方法は動画モードで適しており、本実施例では所定領域の拡大表示モードでの適用を想定して説明を行う。

30

【0090】

まず、この垂直走査について図 9 を用いて説明する。図 9 は、本撮像装置での拡大表示モードにおけるフレーム単位での読み出しを模式的に表している。

【0091】

図 9 における V D はフレーム同期信号を示す。本撮像装置の撮像素子 101 はフレーム同期信号 V D の単位で読み出しを切り換える。例えば、フレーム同期信号の周期を 60 frame/sec とする。ここで、本実施例では、表示媒体 108（表示装置）に所定の周期（ 30 frame/sec ）で表示を更新させており、フレーム同期信号の周期の 2

40

【0092】

このとき、フレーム 1 に示される期間では、実線 901 で示されるように撮像素子の所定領域（部分領域）を垂直方向に走査する。破線 902 は、画素の読み出し前にあらかじめ行われるリセット走査を示す。

【0093】

つまり、実線 901 と破線 902 との間の期間が、画像データの蓄積時間を意味している。

【0094】

次に、フレーム 2 に示される期間では、実線 903 で示されるように撮像素子の焦点検

50

出を行う領域（焦点検出領域）を垂直方向に走査する。破線 904 は、画素の読み出し前にあらかじめ行われるリセット走査を示す。

【0095】

フレーム 1 同様に、実線 903 と破線 904 との間の期間が、位相差検出用データの蓄積時間を意味する。

【0096】

また、フレーム 1 では、上述した撮像素子の駆動方法に従って A 画素 + B 画素信号を読み出して、動画像を生成する。ここで、例えば、クロップ表示を行う場合、CPU105 は、撮像素子の一部である部分領域から画像生成用信号を非間引き読み出しするように制御する。

10

【0097】

一方、フレーム 2 では、次に示す撮像素子の駆動方法に従って A 画素と B 画素を個別に読み出す。図 10 に示すタイミングチャートに従って説明する。

【0098】

時刻 t1 で水平同期信号 HD が “L” になり、時刻 t2 で制御信号 PSEL_n が “H” となり、第 n 行目の画素の選択トランジスタ 512 が ON となる。

【0099】

これにより、垂直出力線 514 に増幅トランジスタ 511 の出力が接続される。

【0100】

また、時刻 t2 で制御信号 PRES_n が “H” となり、第 n 行目の画素のリセットトランジスタ 509 を ON する。

20

【0101】

時刻 t2 から所定時間経過後の時刻 t3 で制御信号 PRES_n が “L” となり、第 n 行目の画素のリセットトランジスタ 509 を OFF して、画素のリセット動作を解除する。

【0102】

時刻 t3 で同時に制御信号 PTN が “H” となり、リセット解除時の垂直出力線 514 の信号レベルが列アンプ 701 で増幅されてノイズ成分保持容量 707 に書き込まれる。

【0103】

時刻 t4 で制御信号 PTN を “L” にすると、ノイズ成分保持容量 707 に保持される。

30

【0104】

次に、時刻 t5 で制御信号 PTXA_n を “H” にして、第 n 行目の画素の A 画素の転送トランジスタ 503 を ON にする。

【0105】

さらに、所定時間後の時刻 t6 で転送トランジスタ 503 を OFF にすると、A 画素の信号電荷が画素アンプ 511 に転送される。

【0106】

また、時刻 t7 で制御信号 PTS を “H” にすると、信号電荷に応じた垂直出力線の信号レベルが列アンプ 701 で増幅されて信号成分保持容量 708 に書き込まれる。

40

【0107】

時刻 t8 で制御信号 PTS を “L” にすると、信号電荷に応じた信号レベルが、信号成分保持容量 708 に保持される。

【0108】

ここまでの、第 n 行目の各画素のリセット状態での出力がノイズ成分保持容量 707 に、A 画素の信号電荷に応じた出力が信号成分保持容量 708 に保持されている。

【0109】

この後、不図示の水平走査回路で水平出力線 402、403 に各列の出力を順次読み出し、出力アンプ 404 でこの差分に所定ゲインをかけて出力することにより、第 n 行目の A 画素信号の読み出しが完了する。

50

【0110】

続いて、時刻 t_9 で水平同期信号 HD が “L” になるが、時刻 t_2 で制御信号 $PSEL_n$ は “H” の状態を維持しているため、選択される行は変わらず第 n 行目が選択されている状態である。

【0111】

また、時刻 t_{10} で制御信号 PRE_n が “H” となり、第 n 行目の画素のリセットトランジスタ 509 を ON する。

【0112】

時刻 t_{10} から所定時間経過後の時刻 t_{11} で制御信号 PRE_n が “L” となり、第 n 行目の画素のリセットトランジスタ 509 を OFF して、画素のリセット動作を解除する。 10

【0113】

時刻 t_{11} で同時に制御信号 PTN が “H” となり、リセット解除時の垂直出力線 514 の信号レベルが列アンプ 701 で増幅されてノイズ成分保持容量 707 に書き込まれる。

【0114】

時刻 t_{12} で制御信号 PTN を “L” にすると、ノイズ成分保持容量 707 に保持される。

【0115】

次に、時刻 t_{13} で制御信号 $PTXB_n$ を “H” にして、第 n 行目の画素の B 画素の転送トランジスタ 504 を ON にする。 20

【0116】

さらに、所定時間後の時刻 t_{14} で転送トランジスタ 504 を OFF にすると、B 画素の信号電荷が画素アンプ 511 に転送される。

【0117】

また、時刻 t_{15} で制御信号 PTS を “H” にすると、信号電荷に応じた垂直出力線の信号レベルが列アンプ 701 で増幅されて信号成分保持容量 708 に書き込まれる。

【0118】

時刻 t_{16} で制御信号 PTS を “L” にすると、信号電荷に応じた信号レベルが、信号成分保持容量 708 に保持される。 30

【0119】

この後、不図示の水平走査回路で水平出力線 402、403 に各列の出力を順次読み出し、出力アンプ 404 でこの差分に所定ゲインをかけて出力することにより、第 n 行目の B 画素信号の読み出しが完了する。

【0120】

ここで、第 n 行目の画素の A 画素信号と B 画素信号の読み出しが完了する。

【0121】

つまり、このような読み出し動作を繰り返すことにより、奇数フレームでは撮像面の所定領域の A + B 画素を取得し、偶数フレームでは撮像面の所定領域の A 画素と B 画素が得られる。 40

【0122】

奇数フレームで得られた A + B 画素信号は、AFE102 で A/D 変換されてデジタル信号に変換され、DSP104 に入力される。

【0123】

DSP104 の画像補正ブロック 308 にてデジタル補正が施され、現像ブロック 301 と画像圧縮ブロック 302 を経由して、表示媒体制御ブロック 305 を用いて 30 frame/sec で表示媒体 108 にスルー表示させる。それとともに、記録媒体制御ブロック 304 を用いて記録媒体 109 に記録される。

【0124】

一方、偶数フレームで得られた A 画素信号及び B 画素信号も、奇数フレーム同様に、A 50

F E 1 0 2でA／D変換されてデジタル信号に変換され、D S P 1 0 4に入力される。

【0125】

D S P 1 0 4のA F用補正ブロック309を経由して、画素ごとの補正や、撮影時の光学条件に応じた補正が行われる。

【0126】

その後、補正結果を用いてA Fブロック306でA画素信号とB画素信号から既知の相関演算を行い、位相差検出結果を算出して焦点検出動作が可能な状態になる。

【0127】

算出された位相差検出結果を受けたC P U 1 0 5は、撮影レンズ202のピント調整用レンズ群205の位置制御を行うことでA F制御を行う。

10

【0128】

次に、図2に示した撮像装置の動画撮影処理を図11のフローチャートに沿って説明する。

【0129】

C P U 1 0 5は、モードダイヤル113により選択された動画モードに設定される。

【0130】

C P U 1 0 5は、メインミラー207、サブミラー208、フォーカルプレーンシャッター210の開動作を行う。この動作により、図2(b)に示すように、撮像素子101に被写体像が入射するようになる。

【0131】

20

次に、C P U 1 0 5は、シャッタスイッチS W 2がO Nされているか否かを判断する。シャッタスイッチS W 2 (112)がO Nの場合、C P U 1 0 5は、記録媒体109に動画データを書き込む記録動作を開始する。

【0132】

また、シャッタスイッチS W 2 (112)がO F Fの場合、C P U 1 0 5は、記録媒体109に動画データを書き込む記録動作が現在実行されている場合、その記録動作を停止する。

【0133】

すなわち、C P U 1 0 5は、シャッタスイッチS W 2 (112)がO Nの間は、動画データを記録し続け、シャッタスイッチS W 2 (112)がO F Fの間は動画データの記録処理を停止する。

30

【0134】

C P U 1 0 5は、表示媒体108への動画データのモニタ表示を行うために、露出調整を行う。

【0135】

この露出調整では、直前に撮影した画像データから露光量を判断し、適切な露光量となるように、レンズの絞り204やA F E 1 0 2のゲイン設定を変更する。

【0136】

次に、C P U 1 0 5は、撮影処理を開始する。動画撮影時は、撮像素子101は、T G 1 0 3からの制御信号に従い、電荷のリセット、電荷の蓄積、電荷の読み出しを繰り返し実行する。

40

【0137】

位相差検出行の読み出し位置は、ユーザが設定する焦点検出枠(A F枠)に応じて変更される。

【0138】

位相差検出結果をC P U 1 0 5が受け取り、撮影レンズ202内のピント調整用レンズ群205の位置を随時変更してA F制御を行う。

【0139】

次に、C P U 1 0 5は、電源スイッチ110がO F Fであれば、動画終了処理を行う。

【0140】

50

動画終了処理は、現在記録動作中であれば記録動作の停止、撮像素子 101 の読み出し停止、DSP 104 の現像処理の停止を行うとともに、フォーカルプレーンシャッタ 210 を閉じて、メインミラー 207、サブミラー 208 をダウンする。

【0141】

一方で、電源スイッチ 110 が ON のままであれば、CPU 105 は、モードダイアル 112 をチェックする。

【0142】

モードダイアル 112 が動画モードのままであれば、シャッタスイッチ SW2 の ON/OFF 判断に戻る。

【0143】

以上の構成によれば、動画モードで高い解像度が求められる拡大表示やクロップ表示において、位相差検出の分解能を下げることなく、高速なフレームレートで表示を行うことが可能になる。すなわち、上述したように、画像生成用信号の取得フレームと位相差検出用信号の取得フレームを所定周期で切り換えることで、高速なフレームレートと位相差検出の高分解能を実現することができる。

【実施例 2】

【0144】

次に、本発明の第 2 の実施例について説明を行う。本実施例では、動画モードにおける全画面表示と拡大表示の切り換えについて説明を行う。

【0145】

まず、全画面表示のモードにおける撮像素子の読み出しについて説明する。

【0146】

全画面の表示を行う場合、垂直方向を所定行数ごとに間引き読み出しを行い、撮像素子の全面を垂直方向に走査した後、再度走査を垂直方向上部の行に戻し、先の走査で読み出さなかった行のみを再度走査する。換言すれば、撮像素子の全画素領域を垂直方向に所定の間引き率で間引いて読み出す第 1 の垂直走査と、該第 1 の垂直走査と異なる間引き率で間引いて読み出す第 2 の垂直走査と、を行う。

【0147】

1 度目の走査時は対象行の各画素の A + B 画素信号を読み出し、2 度目の走査時は対象行の各画素の A 画素と B 画素を読み出し、1 度目の走査時に読み出した A + B 画素の信号で動画像を形成し、2 度目の走査時に読み出した A 画素と B 画素で位相差検出を行う。

【0148】

まず、この垂直走査の様子について図 12 を用いて説明する。図 12 (a) は撮像素子の撮像面全体を示す。

【0149】

図 12 の斜線部は Optical Black (OB) 部を示している。

【0150】

垂直方向の間引き読み出しを行う場合の読み出し行の模式図を図 12 (b) に示す。図中の太枠で囲まれた行が読み出し対象行であり、その他の行は間引き動作により間引かれる行である。

【0151】

つまり、V1 行を読み出した後、次は 3 行後の V2 行が読み出されることを示している。続いて、V3 行～V7 行を同じ間引き率で読み出しを行う。ここまです、便宜上第 1 垂直走査と呼ぶ。

【0152】

V7 行まで第 1 垂直走査で読み出した後は、垂直走査回路は再度 V8 行まで戻る。そして、V8 行を読み出した後、次は V9 行を読み出す。

【0153】

すでに第 1 走査で読み出している V4 行をスキップし、V10 行及び V11 行を読み出す。

10

20

30

40

50

【0154】

同様に、すでに第1走査で読み出しているV5行をスキップし、V12行及びV13行を読み出す。ここまでの垂直走査を第2垂直走査と呼ぶ。

【0155】

このように、本実施例では、同期信号に同期して撮像素子の全画素領域のうち部分領域に設けられるA画素+B画素から画像生成用信号を読み出す第1の読み出しモード（第1の垂直走査）を有する。また、同期信号に同期して部分領域のうち該部分領域よりも小さい焦点検出領域に設けられるA画素（またはB画素）から焦点検出用信号を読み出す第2の読み出しモード（第2の垂直走査）を有する。具体的には、垂直走査回路506の動作により、複数の画素を垂直方向に所定の間引き率で間引いて読み出す第1の垂直走査と、
10 該第1の垂直走査と異なる間引き率で間引いて読み出す第2の垂直走査と、が可能となる。また、撮像装置は、画像生成用信号を生成するための第1の動作と第1の垂直走査で画素を読み出す第1の駆動制御手段と、焦点検出用信号を生成するための第2の動作と第1の垂直走査または第2の垂直走査で画素を読み出す第2の駆動制御手段と、を有する。

【0156】

先に説明したとおり、第1垂直走査で読み出されるV1行～V7行はA画素+B画素を読み出して、この出力を用いて動画像を形成し、第2垂直走査で読み出されるV8行～V13行はA画素とB画素を読み出して、この出力を用いて位相差検出を行う。

【0157】

このように、本実施例では、撮像素子の全画素領域を間引き読み出しすることで、全画素領域のうち第1の部分領域（V1行～V7行）から画像生成用信号を読み出すように制御する。また、第1の部分領域とは異なる第2の部分領域（V8行～V13行）から焦点検出用信号を読み出すように制御する。
20

【0158】

本実施例では、全画面表示は第1の垂直走査と第2の垂直走査で実現される読み出しを行い、拡大表示は第1の実施例で説明したフレームを分けて読み出しを行う。

【実施例3】

【0159】

次に、本発明の第3の実施例について説明を行う。本実施例では、動画モードにおける拡大表示の位相差検出フレームでの読み出し行の制限について説明を行う。
30

【0160】

上述した拡大表示の位相差検出フレームにおける読み出しを停止することが考えられる。これは、すべてのフレームにおいて常時撮像素子からの読み出しを行っているため、電力の消費が大きくなることが想定されるためである。

【0161】

例えば、ユーザからの位相差検出の実行指示がない場合、つまりSW1が押下されていない場合は位相差検出を実行せずに、位相差検出フレームの読み出しを停止する。換言すれば、CPU105は、撮影準備動作を指示する信号を受信していない期間（SW1が押下されていない期間）は、第2の読み出しモードを停止するように制御する。また、焦点検出動作が完了して合焦後、再度焦点検出動作が開始するまで、位相差検出フレームの読み出しを停止して撮像素子の省電制御を行うようにしてもよい。
40

【0162】

ユーザの指示があるまで位相差検出信号の読み出しを停止する場合を図13に示す。

【0163】

図13の時刻t1は、位相差検出フレームの開始時刻であるが、ユーザによりSW1が押下されていないため、トリガ信号SW1が“H”である。

【0164】

このとき、時刻t1～時刻t2までの位相差検出フレームの読み出しを停止させる。

【0165】

また、このとき撮像素子101の各種アンプの電流制御を行うことにより、省電効率を
50

上げることができる。

【0166】

例えば、図4に示される出力アンプ404、図7に示される列アンプ701、フォロア704などが省電対象に挙げられる。

【0167】

さらに、AFE102とDSP104との間のI/F（例えばLVDS）の電流制御を行うことも考えられる。

【0168】

また、撮像素子に設定された焦点検出枠に応じて、位相差検出読み出し領域（焦点検出領域）を変更するように制御してもよい。具体的には、撮像装置で設定される焦点検出枠に応じて、位相差検出フレームの読み出し行数を減らすことで省電効果が得られる。

10

【0169】

図14にクロップ表示領域と焦点検出枠と位相差検出読み出し領域の関係を示している。

【0170】

例えば、図14（a）では撮像面の中央をクロップ表示する場合を示しており、クロップ表示領域は領域1401で表される。また、焦点検出枠は領域1402であり、ドットで示される領域である。

【0171】

さらに、太枠で囲まれた領域は位相差検出フレームで読み出す領域を示す。つまり、図14（a）の例では、焦点検出枠の範囲を位相差検出フレームですべて読み出すことを表している。

20

【0172】

次に、図14（b）では焦点検出枠は領域1403であり、太枠で囲まれた領域1404が位相差検出フレームで読み出す領域である。

【0173】

これは、図14（a）に示した例と異なる点は、クロップ表示領域1401の水平方向の領域まで位相差検出フレームで読み出す領域を広げている点であり、このようにすることにより、被写体の追尾演算が可能になる。

【0174】

さらに、図14（c）では複数の焦点検出枠がある例を示している。太枠で囲まれた領域1405と1406が位相差検出フレームで読み出す領域である。

30

【0175】

図14（a）～（c）に共通して、位相差検出フレームにおいて、太枠で囲まれた領域以外の領域は非読み出し対象である。

【0176】

このように、撮像装置で設定される焦点検出枠に応じて、位相差検出フレームの読み出し領域を制限することによって、省電効果を得ることができる。

【0177】

また、被写体の輝度に応じて、位相差検出読み出し領域（焦点検出領域）を変更するようにしてもよい。具体的には、被写体の輝度レベルに応じて、位相差検出フレームの読み出し行数を変更することでも省電を行うことが可能である。

40

【0178】

例えば、明るい被写体の場合は、位相差検出フレームの読み出し行数を間引いて読み出し行数を制限し、暗い被写体の場合は、非間引きで読み出すようにする。換言すれば、CPU105は、被写体の輝度が所定値よりも大きい場合、焦点検出領域を間引き読み出しするように制御し、被写体の輝度が所定値よりも小さい場合、焦点検出領域を非間引き読み出しするように制御する。

【0179】

以上、ユーザのよる撮影指示や撮像装置であらかじめ設定される焦点検出枠、さらに被写体の輝度レベルに応じて、位相差検出フレームにおける読み出し行数を適応的に制限す

50

ることにより、省電効果を得ることが可能である。

【0180】

さらに、非読み出し期間において、撮像素子101の各種アンプの電流制御や、AFE102とDSP104の間のI/Fの電流制御を行うことにより、省電の効率をさらに上げることが可能である。

【実施例4】

【0181】

次に、本発明の第4の実施例について説明を行う。本実施例では、デジタル出力に対応したCMOS型撮像素子を用いた場合の省電方法について説明を行う。

【0182】

上述の撮像装置は、アナログ出力に対応したCMOS型撮像素子とAFEの組み合わせから成ることを前提としていたが、デジタル出力に対応したCMOS型撮像素子を使うことも可能である。

【0183】

この場合、当然ながら撮像素子からデジタル出力が得られるため、AFE102は不要になる。

【0184】

よって撮像システムとしては、撮像素子101の出力がDSP104に直接入力される構成が想定される。

【0185】

図15にデジタル出力型の撮像素子の構成の一例を示す。

【0186】

画素1501は行列状に配置されており、垂直方向の各画素は垂直出力線1502で接続されている。

【0187】

垂直出力線1502は列アンプ1503の入力に接続されている。

【0188】

列アンプ1503は垂直出力線からの入力に所定ゲインをかけて、コンパレータ1505に出力する。制御スイッチ1504は各列アンプの電源を制御する。

【0189】

コンパレータ1505は列毎に用意され、一方の入力には垂直出力線が接続され、他方の入力にはランプ源1506が接続されている。制御スイッチ1507は各コンパレータの電源を制御する。

【0190】

コンパレータ1505では、垂直出力線の出力とランプ源から出力されるランプ信号が比較される。

【0191】

ラッチ部1508は、コンパレータの比較結果に応じて、カウンタ1509のカウント値を保持する。

【0192】

列メモリ1510は、行単位でラッチ部1508でラッチされた結果を保持する。列メモリ1510で保持されたデータは不図示の水平転送回路によって、順次撮像素子外に出力される。

【0193】

これまで述べてきた、動画像生成フレームと位相差検出フレームを分ける撮像シーケンスに、図15に示されるデジタル出力型の撮像素子を適用した場合、動画生成フレームと位相差検出フレームで単位画素あたりの構成ビット数を変えることが考えられる。

【0194】

例えば、動画生成フレームは動画記録や表示媒体によるモニタ表示に使用されるため、データの階調性を確保したいため、単位画素あたり14ビットのデータで構成する。

10

20

30

40

50

【0195】

一方、位相差検出フレームで読み出される信号は位相差検出演算に用いるため、動画生成フレームに対してビット数を落としても問題ないと考えられる。よって、例えば12ビットのデータで構成するようにする。

【0196】

よって、位相差検出フレームにおける読み出し期間の割合が小さくなり、相対的に非読み出し期間の割合が大きくなるので省電効果が得られる。

【0197】

また、非読み出し期間において、列アンプ1503の電源制御スイッチ1504をOFFして、コンパレータ1506の電源制御スイッチ1507をOFFすることにより、撮像素子の消費電力を抑えてさらなる省電効果が得られる。

10

【0198】

以上、本発明の好ましい実施形態について説明したが、本発明はこれらの実施形態に限定されず、その要旨の範囲内で種々の変形及び変更が可能である。

【0199】

また、上述の実施形態の機能を実現するソフトウェアのプログラムを、記録媒体から直接、或いは有線／無線通信を用いてプログラムを実行可能なコンピュータを有するシステム又は装置に供給し、そのプログラムを実行する場合も本発明に含む。

【0200】

従って、本発明の機能処理をコンピュータで実現するために、該コンピュータに供給、インストールされるプログラムコード自体も本発明を実現するものである。つまり、本発明の機能処理を実現するための手順が記述されたコンピュータプログラム自体も本発明に含まれる。

20

【0201】

その場合、プログラムの機能を有していれば、オブジェクトコード、インタプリタにより実行されるプログラム、OSに供給するスクリプトデータ等、プログラムの形態を問わない。プログラムを供給するための記録媒体としては、例えば、ハードディスク、磁気テープ等の磁気記録媒体、光／光磁気記憶媒体、不揮発性の半導体メモリでもよい。

【0202】

また、プログラムの供給方法としては、コンピュータネットワーク上のサーバに本発明を形成するコンピュータプログラムを記憶し、接続のあったクライアントコンピュータがコンピュータプログラムをダウンロードしてプログラムするような方法も考えられる。

30

【産業上の利用可能性】

【0203】

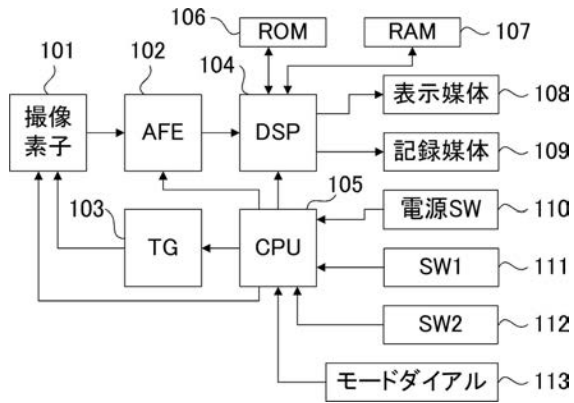
本発明は、コンパクトデジタルカメラ、一眼レフカメラ、ビデオカメラなどの撮像装置に好適に利用できる。

【符号の説明】

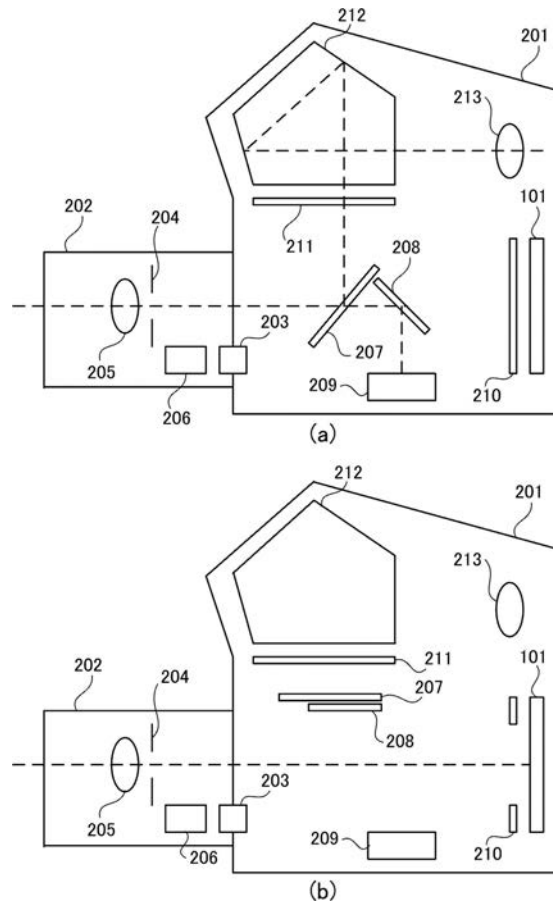
【0204】

105 CPU

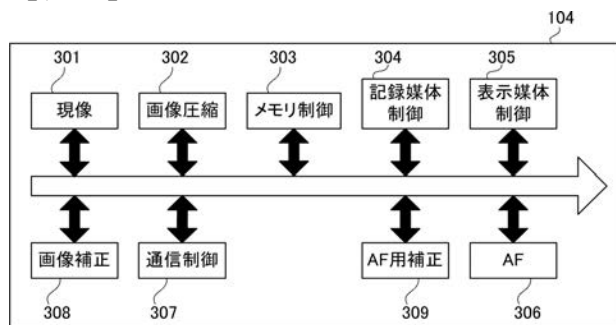
【図 1】



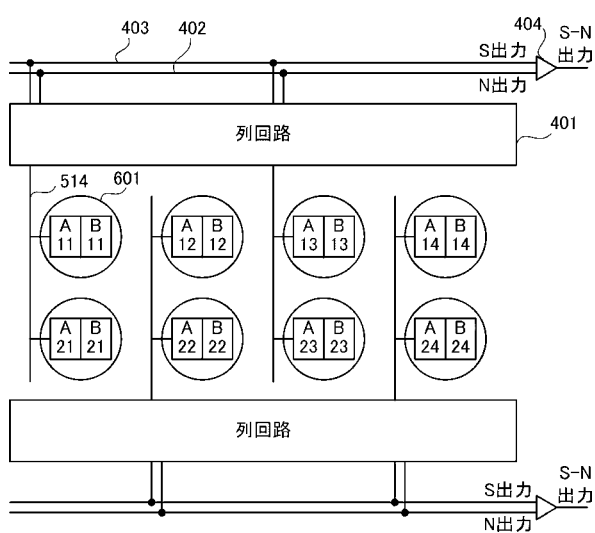
【図 2】



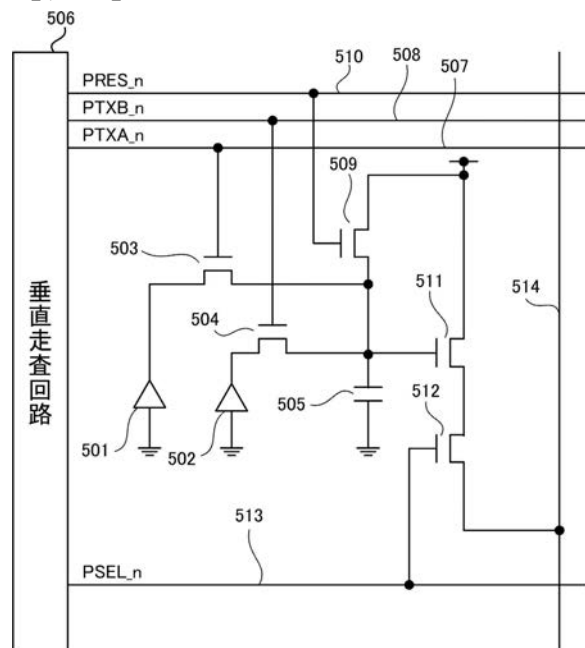
【図 3】



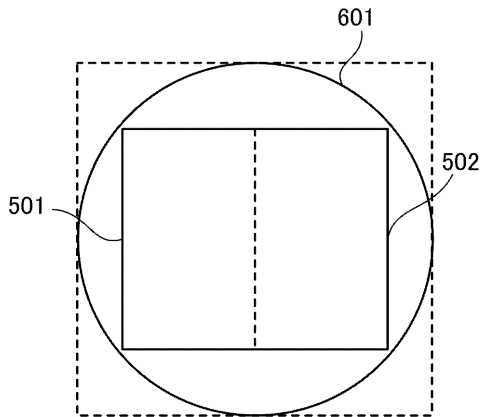
【図 4】



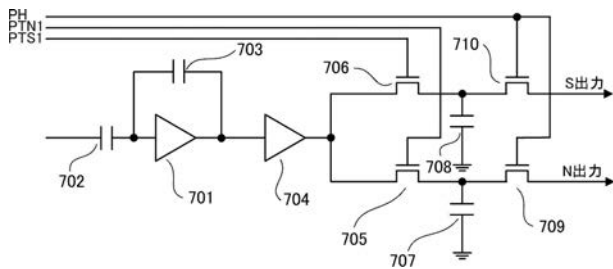
【図 5】



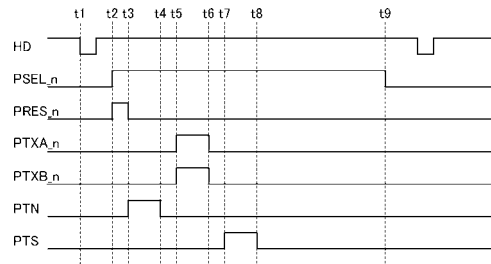
【図 6】



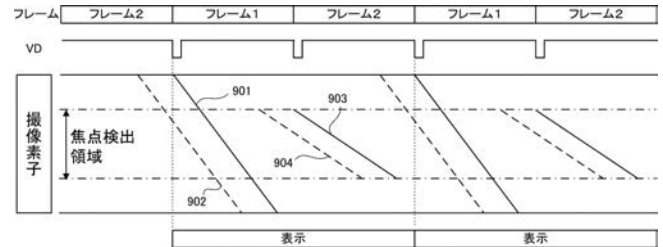
【図 7】



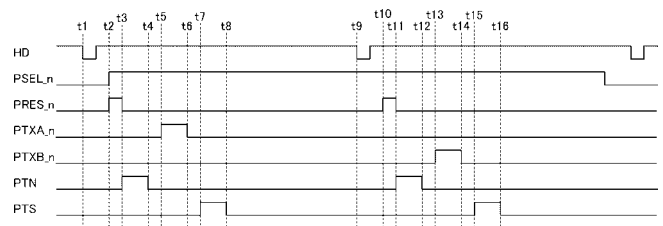
【図 8】



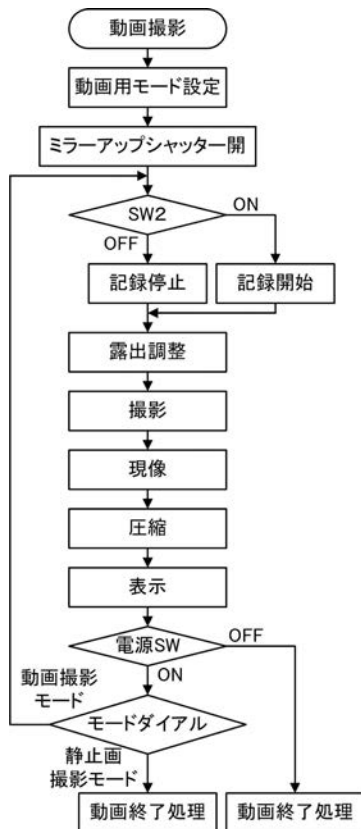
【図 9】



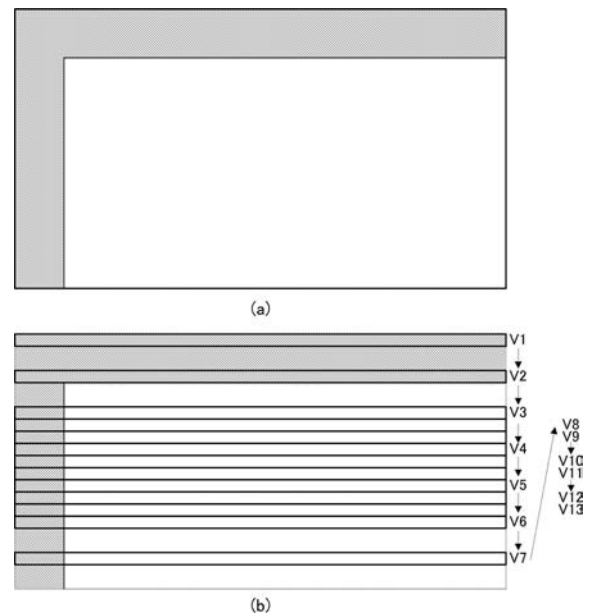
【図 10】



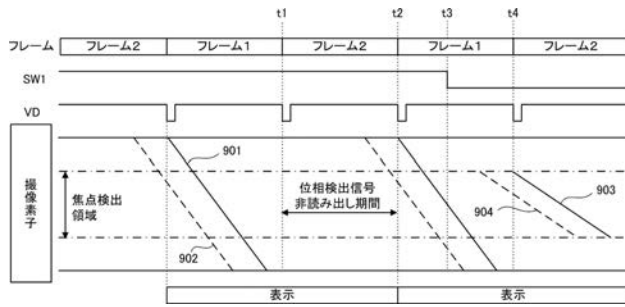
【図 11】



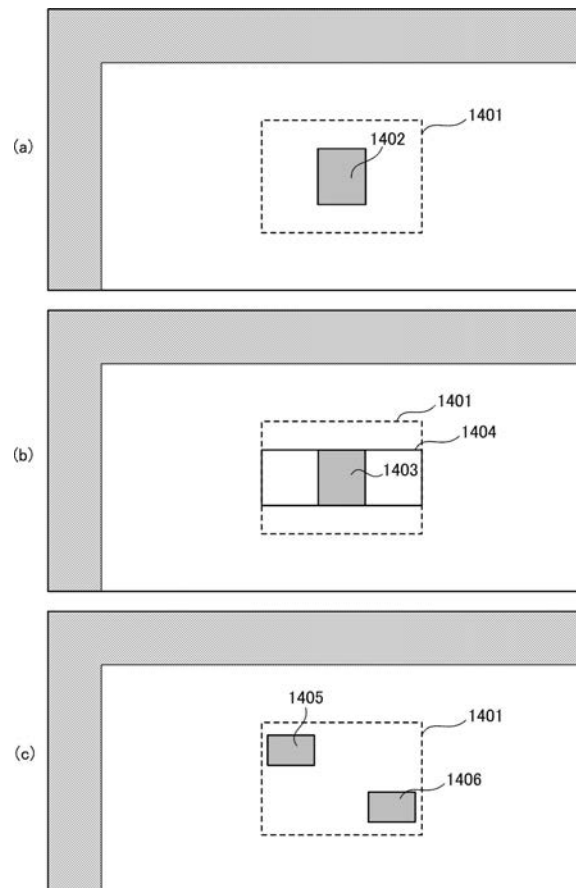
【図 12】



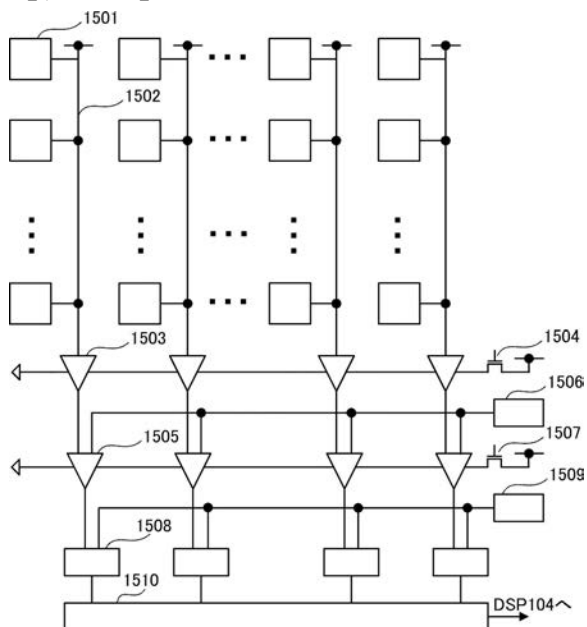
【図 13】



【図 14】



【図 15】



フロントページの続き

Fターム(参考) 2H151 BA06 CB09 CB22 CB24 CB26 CE36 DA03 DA04 DA22 DA38
EB20
5C122 DA03 DA04 EA42 EA68 FC01 FC02 FD01 FD07 FD13 HA87
HA89 HB02 HB05