



(12) 发明专利申请

(10) 申请公布号 CN 118382899 A

(43) 申请公布日 2024. 07. 23

(21) 申请号 202280081586.1

(22) 申请日 2022.11.22

(30) 优先权数据

2021-199383 2021.12.08 JP

(85) PCT国际申请进入国家阶段日

2024.06.07

(86) PCT国际申请的申请数据

PCT/JP2022/043131 2022.11.22

(87) PCT国际申请的公布数据

W02023/106083 JA 2023.06.15

(71) 申请人 株式会社村田制作所

地址 日本

(72) 发明人 伊藤是清

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

专利代理师 舒艳君

(51) Int.Cl.

H01G 4/30 (2006.01)

H01G 4/33 (2006.01)

H01G 17/00 (2006.01)

H01L 21/822 (2006.01)

H01L 27/04 (2006.01)

H03H 7/01 (2006.01)

H03H 7/38 (2006.01)

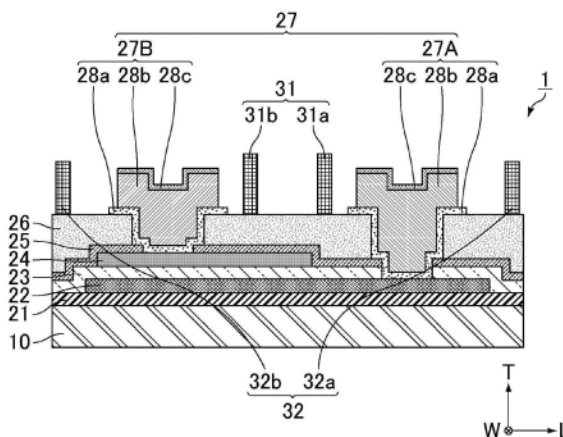
权利要求书1页 说明书9页 附图7页

(54) 发明名称

半导体装置、匹配电路以及滤波器电路

(57) 摘要

作为半导体装置的一个实施方式的电容器  
(1) 具备:基板(10)、设置于基板(10)上的第一电极层(22)、设置于第一电极层(22)上的电介质膜(23)、设置于电介质膜(23)上的第二电极层(24)、覆盖第一电极层(22)以及第二电极层(24)的保护层(26)以及贯通保护层(26)的外部电极(27),电介质膜(23)由硅氧化物构成,电介质膜(23)所含有的硅氧化物的三元环结构与四元环结构的比率为0.46以下。



1. 一种半导体装置,其中,具备:  
基板;  
第一电极层,设置于所述基板上;  
电介质膜,设置于所述第一电极层上;  
第二电极层,设置于所述电介质膜上;  
保护层,覆盖所述第一电极层以及所述第二电极层;以及  
外部电极,贯通所述保护层,  
所述电介质膜由硅氧化物构成,  
所述电介质膜所含有的所述硅氧化物的三元环结构与四元环结构的比率为0.46以下。
2. 根据权利要求1所述的半导体装置,其中,  
所述电介质膜所含有的所述硅氧化物的三元环结构与四元环结构的比率小于0.44。
3. 根据权利要求1所述的半导体装置,其中,  
所述电介质膜所含有的所述硅氧化物的三元环结构与四元环结构的比率为0.41以下。
4. 根据权利要求1~3中的任意一项所述的半导体装置,其中,  
所述半导体装置还具备设置于所述电介质膜以及所述第二电极层上的耐湿膜,  
所述保护层设置于所述耐湿膜上。
5. 根据权利要求4所述的半导体装置,其中,  
所述耐湿膜由硅氧化物构成,  
所述耐湿膜所含有的所述硅氧化物的三元环结构与四元环结构的比率为0.46以下。
6. 根据权利要求5所述的半导体装置,其中,  
所述耐湿膜所含有的所述硅氧化物的三元环结构与四元环结构的比率小于0.44。
7. 根据权利要求5所述的半导体装置,其中,  
所述耐湿膜所含有的所述硅氧化物的三元环结构与四元环结构的比率为0.41以下。
8. 根据权利要求1~7中的任意一项所述的半导体装置,其中,  
所述外部电极包括与所述第一电极层连接的第一外部电极以及与所述第二电极层连接的第二外部电极。
9. 根据权利要求1~7中的任意一项所述的半导体装置,其中,  
所述半导体装置还具备在所述电介质膜上与所述第二电极层分离地设置的第三电极层,  
所述外部电极包括与所述第三电极层连接的第一外部电极以及与所述第二电极层连接的第二外部电极。
10. 一种匹配电路,其中,具备权利要求1~9中的任意一项所记载的半导体装置。
11. 一种滤波器电路,其中,具备权利要求1~9中的任意一项所记载的半导体装置。

## 半导体装置、匹配电路以及滤波器电路

### 技术领域

[0001] 本发明涉及半导体装置。并且,本发明涉及具备上述半导体装置的匹配电路以及滤波器电路。

### 背景技术

[0002] 作为用于半导体集成电路的代表性的电容器元件,例如已知有MIM(Metal Insulator Metal:金属绝缘体金属)电容器。MIM电容器是具有利用下部电极和上部电极夹持绝缘体的平行平板型的结构电容器。

[0003] 在专利文献1中公开了一种电子部件,具备:电路元件,形成于基板上;至少一对端子电极,与上述电路元件连接并且与至少一个面对置地配置;以及支承体,比上述至少一对端子电极突出地形成,并且设置于在上述至少一个面的俯视时不与上述电路元件重叠的区域。

[0004] 在专利文献1的图1~图4中,作为电子部件的一个例子,示出了如下的电容器1:在呈平面矩形形状的基板2上依次层叠有下部电极3(电路元件)、电介质层4(电路元件)、第一电极5a(电路元件)、第一电极5b(电路元件)、第一保护层6(保护层)、第二电极7(电路元件)、第二保护层8(保护层)、端子电极9a、9b以及支承体10a、10b。

[0005] 专利文献1:日本特开2012-15333号公报(日本专利第5445357号公报)

[0006] 在专利文献1中记载了:作为电介质层4的膜的材料,例如使用 $\text{PbTiO}_3$ 、 $\text{Pb}(\text{Zr},\text{Ti})\text{O}_3$ (PZT)、 $\text{PbNb}_2\text{O}_3$ 、 $\text{Pb}(\text{Mg},\text{Nb})\text{O}_3$ (PMN)、 $\text{BaTiO}_3$ 、 $(\text{Ba},\text{Sr})\text{TiO}_3$ (BST)、 $\text{CaTiO}_3$ 、 $\text{ZrO}_2$ 、 $\text{HfO}_2$ 、 $\text{TiO}_2$ 、 $\text{Ta}_2\text{O}_6$ 、 $\text{Bi}_4\text{Ti}_4\text{O}_{12}$ 、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{Si}_3\text{N}_4$ 、 $\text{SiO}_2$ 等高介电陶瓷材料。

[0007] 在将专利文献1所记载的电容器1那样的半导体装置用于匹配电路等的电容器的情况下,要求作为介电损耗的倒数的Q值高。然而,对于适合于提高半导体装置的Q值的电介质膜,至今还没有充分研究。

### 发明内容

[0008] 本发明是为了解决上述的问题而完成的,其目的在于提供一种具有高的Q特性的半导体装置。并且,本发明的目的在于提供具备上述半导体装置的匹配电路以及滤波器电路。

[0009] 本发明的半导体装置具备:基板;第一电极层,设置于上述基板上;电介质膜,设置于上述第一电极层上;第二电极层,设置于上述电介质膜上;保护层,覆盖上述第一电极层及上述第二电极层;以及外部电极,贯通上述保护层,上述电介质膜由硅氧化物构成,上述电介质膜所含有的上述硅氧化物的三元环结构与四元环结构的比率为0.46以下。

[0010] 本发明的匹配电路具备本发明的半导体装置。

[0011] 本发明的滤波器电路具备本发明的半导体装置。

[0012] 根据本发明,能够提供具有高的Q特性的半导体装置。并且,根据本发明,能够提供具备上述半导体装置的匹配电路以及滤波器电路。

## 附图说明

- [0013] 图1是示意性地表示本发明的第一实施方式的电容器的一个例子的剖视图。
- [0014] 图2是示意性地表示本发明的第一实施方式的电容器的一个例子的俯视图。
- [0015] 图3是表示硅氧化物的结构的一个例子的概略图。
- [0016] 图4是硅氧化物的拉曼分光光谱的一个例子。
- [0017] 图5是表示电介质膜所含有的硅氧化物的三元环/四元环的比率与电容0.2pF的电容器中的Q值之间的关系的图表。
- [0018] 图6A是用于说明形成绝缘膜的工序的一个例子的剖面示意图。
- [0019] 图6B是用于说明形成第一电极层的工序的一个例子的剖面示意图。
- [0020] 图6C是用于说明形成电介质膜的工序的一个例子的剖面示意图。
- [0021] 图6D是用于说明形成第二电极层的工序的一个例子的剖面示意图。
- [0022] 图6E是用于说明形成耐湿膜的工序的一个例子的剖面示意图。
- [0023] 图6F是用于说明形成保护层的工序的一个例子的剖面示意图。
- [0024] 图6G是用于说明形成种子层的工序的一个例子的剖面示意图。
- [0025] 图6H是用于说明形成第一镀覆层以及第二镀覆层的工序的一个例子的剖面示意图。
- [0026] 图6I是用于说明去除种子层的一部分的工序的一个例子的剖面示意图。
- [0027] 图6J是用于说明形成感光性树脂膜的工序的一个例子的剖面示意图。
- [0028] 图6K是用于说明形成第一树脂体以及第二树脂体的工序的一个例子的剖面示意图。
- [0029] 图7是示意性地表示本发明的第二实施方式的电容器的一个例子的剖视图。
- [0030] 图8是表示匹配电路的一个例子的说明图。
- [0031] 图9是表示滤波器电路的一个例子的说明图。

## 具体实施方式

- [0032] 以下,对本发明的半导体装置进行说明。
- [0033] 然而,本发明并不限定于以下的结构,能够在不变更本发明的主旨的范围内适当地变更来应用。此外,将以下记载的本发明的各个优选的结构组合两个以上而得到的结构也是本发明。
- [0034] 以下所示的各实施方式是例示,当然能够进行不同的实施方式所示的结构的部分置换或者组合。在第二实施方式及其之后,对于与第一实施方式共同的事项也省略描述,仅对不同的点进行说明。特别是,不在每个实施方式中依次提及由相同的结构带来的相同的作用效果。
- [0035] 在以下的说明中,在不特别区别各实施方式的情况下,仅称为“本发明的半导体装置”。本发明的半导体装置以及各构成要素的形状以及配置等并不限定于图示的例子。
- [0036] 另外,在以下,作为本发明的半导体装置的一个实施方式,以电容器为例进行说明。本发明的半导体装置可以是电容器本身(即电容器元件),也可以是包括电容器的装置。
- [0037] [第一实施方式]
- [0038] 在本发明的第一实施方式的电容器中,外部电极包括与第一电极层连接的第一外

部电极和与第二电极层连接的第二外部电极。

[0039] 图1是示意性地表示本发明的第一实施方式的电容器的一个例子的剖视图。图2是示意性地表示本发明的第一实施方式的电容器的一个例子的俯视图。图1是沿着图2所示的电容器的I-I线的剖视图。

[0040] 在本说明书中,如图1以及图2等所示,将电容器(半导体装置)的长度方向、宽度方向以及厚度方向分别设为由箭头L、箭头W以及箭头T决定的方向。此处,长度方向L、宽度方向W以及厚度方向T相互正交。

[0041] 图1以及图2所示的电容器1具备:基板10、设置于基板10上的绝缘膜21、设置于绝缘膜21上的第一电极层22、设置于第一电极层22上的电介质膜23、设置于电介质膜23上的第二电极层24、设置于电介质膜23及第二电极层24上的耐湿膜25、设置于耐湿膜25上的保护层26以及贯通保护层26的外部电极27。外部电极27包括与第一电极层22连接的第一外部电极27A和与第二电极层24连接的第二外部电极27B。第一外部电极27A贯通保护层26、耐湿膜25以及电介质膜23,第二外部电极27B贯通保护层26以及耐湿膜25。

[0042] 基板10没有特别限定,优选是硅基板或者砷化镓基板等半导体基板、或者玻璃或氧化铝等绝缘性基板。

[0043] 绝缘膜21设置为覆盖基板10的一个主面的整体。绝缘膜21也可以设置为覆盖基板10的一个主面的一部分,但需要设置在比第一电极层22大且与第一电极层22的整个区域重叠的区域。此外,在基板10为玻璃或氧化铝等绝缘性基板的情况下,也可以不设置绝缘膜21。

[0044] 构成绝缘膜21的材料没有特别限定,但优选列举出 $\text{SiO}_2$ 、 $\text{SiN}$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{HfO}_2$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{ZrO}_2$ 等。

[0045] 第一电极层22设置在与基板10的端部分离的位置。即,第一电极层22的端部位于比基板10的端部靠内侧。

[0046] 构成第一电极层22的材料没有特别限定,但优选列举出Cu、Ag、Au、Al、Ni、Cr或Ti、或者至少包含这些金属中的一种的合金等。

[0047] 电介质膜23设置为在除了开口之外的部分覆盖第一电极层22。在图1中,电介质膜23的端部也设置在从第一电极层22的端部到基板10的端部为止的绝缘膜21的表面上。电介质膜23的端部也可以不设置到基板10的端部。

[0048] 电介质膜23由硅氧化物构成。具体而言,电介质膜23所含有的硅氧化物的三元环结构与四元环结构的比率为0.46以下。

[0049] 电介质膜23的厚度没有特别限定,根据所希望的电容值来调整。例如,在以3pF以下的电容来使用的情况下,电介质膜23的厚度优选为 $0.2\mu\text{m}$ 以上,更优选为 $0.22\mu\text{m}$ 以上。另一方面,电介质膜23的厚度优选为 $5\mu\text{m}$ 以下,更优选为 $4\mu\text{m}$ 以下。

[0050] 第二电极层24隔着电介质膜23与第一电极层22对置地设置。

[0051] 构成第二电极层24的材料没有特别限定,但优选列举出Cu、Ag、Au、Al、Ni、Cr或Ti、或者至少包含这些金属中的一种的合金等。

[0052] 耐湿膜25设置为在除了开口之外的部分覆盖电介质膜23以及第二电极层24。通过设置耐湿膜25,从而电容器元件、特别是电介质膜23的耐湿性提高。此外,也可以不设置耐湿膜25。

[0053] 构成耐湿膜25的材料没有特别限定,优选列举出 $\text{SiO}_2$ 、 $\text{SiN}$ 等耐湿性材料。其中,通过使用介电常数为 $\text{SiN}$ 的一半左右的 $\text{SiO}_2$ 作为耐湿膜25的材料,能够将向位于第二电极层24的端部和隔着电介质膜23而对置的第一电极层22重叠的区域的外侧的耐湿膜25或者保护层26泄漏的电场降低至 $\text{SiN}$ 时的大约一半。因此,能够抑制电场向配置在耐湿膜25的外侧的保护层26等介电损耗大的材料泄漏,因此能够抑制电容器1的Q值的降低。

[0054] 在保护层26中,在与电介质膜23及耐湿膜25的开口(与第一电极层22重叠的开口)重叠的位置和与耐湿膜25的开口(与第二电极层24重叠的开口)重叠的位置分别设置有开口。通过设置保护层26,保护电容器元件、特别是电介质膜23免受水分的影响。

[0055] 构成保护层26的材料没有特别限定,优选列举出聚酰亚胺树脂、阻焊剂中的树脂等树脂材料。

[0056] 构成外部电极27的材料没有特别限定,优选列举出 $\text{Cu}$ 、 $\text{Ni}$ 、 $\text{Ag}$ 、 $\text{Au}$ 或者 $\text{Al}$ 等。外部电极27可以是单层结构,也可以是多层结构。外部电极27的最外表面优选由 $\text{Au}$ 或者 $\text{Sn}$ 构成。

[0057] 在第一外部电极27A为多层结构的情况下,如图1所示,第一外部电极27A也可以从基板10侧起依次具有种子层28a、第一镀覆层28b、第二镀覆层28c。

[0058] 作为第一外部电极27A的种子层28a,例如,列举出由钛( $\text{Ti}$ )构成的导电体层和由铜( $\text{Cu}$ )构成的导电体层的层叠体( $\text{Ti}/\text{Cu}$ )等。

[0059] 作为第一外部电极27A的第一镀覆层28b的构成材料,例如列举出镍( $\text{Ni}$ )等。

[0060] 作为第一外部电极27A的第二镀覆层28c的构成材料,例如列举出金( $\text{Au}$ )、锡( $\text{Sn}$ )等。

[0061] 在第二外部电极27B为多层结构的情况下,如图1所示,第二外部电极27B也可以从基板10侧起依次具有种子层28a、第一镀覆层28b以及第二镀覆层28c。

[0062] 作为第二外部电极27B的种子层28a,例如,列举出由钛( $\text{Ti}$ )构成的导电体层和由铜( $\text{Cu}$ )构成的导电体层的层叠体( $\text{Ti}/\text{Cu}$ )等。

[0063] 作为第二外部电极27B的第一镀覆层28b的构成材料,例如列举出镍( $\text{Ni}$ )等。

[0064] 作为第二外部电极27B的第二镀覆层28c的构成材料,例如列举出金( $\text{Au}$ )、锡( $\text{Sn}$ )等。

[0065] 第一外部电极27A的构成材料和第二外部电极27B的构成材料可以彼此相同,也可以彼此不同。

[0066] 如图1以及图2所示,也可以在从厚度方向T俯视时在第一外部电极27A与第二外部电极27B之间设置有第一树脂体31。第一树脂体31例如设置于保护层26的表面。

[0067] 如图1所示,优选第一树脂体31的前端在厚度方向T上位于比第一外部电极27A以及第二外部电极27B的前端高的位置。在该情况下,在将电容器1安装于布线基板时,第一树脂体31比第一外部电极27A以及第二外部电极27B先接触布线基板侧(例如,布线基板的上表面、焊盘、焊锡等)。因此,向第一树脂体31施加载荷,从而抑制施加到第一外部电极27A以及第二外部电极27B的载荷。其结果是,抑制载荷经由第一外部电极27A以及第二外部电极27B传递到电容器元件,因此抑制电容器元件的破损、特别是电介质膜23的破损。

[0068] 第一树脂体31优选包含从由阻焊剂中的树脂、聚酰亚胺树脂、聚酰亚胺酰胺树脂以及环氧基树脂构成的组中选择的至少一个树脂。第一树脂体31优选为感光性树脂的固化物。

[0069] 第一树脂体31也可以包括设置在第一外部电极27A侧的第一壁部31a和设置在第二外部电极27B侧且与第一壁部31a分离的第二壁部31b。在图2所示那样的俯视时,优选第一壁部31a以及第二壁部31b并行地设置。

[0070] 也可以在第一壁部31a设置有与将第一壁部31a和第二壁部31b隔离的空间连通的开口。同样地,也可以在第二壁部31b设置有与将第一壁部31a和第二壁部31b隔离的空间连通的开口。

[0071] 如图1以及图2所示,也可以在从厚度方向T俯视时在基板10的端部与第一外部电极27A之间以及基板10的端部与第二外部电极27B之间设置有第二树脂体32。第二树脂体32例如设置于保护层26的表面。另外,第二树脂体32也可以设置在保护层26的外侧,在该情况下,也可以设置在基板10上。

[0072] 如图1所示,优选在厚度方向T上,第二树脂体32的前端位于比第一外部电极27A以及第二外部电极27B的前端高的位置。在该情况下,例如,在将电容器1安装于布线基板时,能够通过第二树脂体32更广泛地分散载荷,因此充分地抑制施加到电容器元件、特别是电介质膜23的载荷。

[0073] 并且,如图1所示,优选在厚度方向T上,第二树脂体32的前端位于比第一树脂体31的前端低的位置。在该情况下,例如,在将电容器1安装于布线基板时,能够通过第一树脂体31稳定地保持在布线基板上。

[0074] 第二树脂体32优选包含从由阻焊剂中的树脂、聚酰亚胺树脂、聚酰亚胺酰胺树脂以及环氧基树脂构成的组中选择的至少一个树脂。第二树脂体32优选为感光性树脂的固化物。

[0075] 第一树脂体31所包含的树脂和第二树脂体32所包含的树脂可以彼此相同,也可以彼此不同。

[0076] 如图2所示,优选第二树脂体32具有在从厚度方向T俯视时在基板10的端部与第一外部电极27A之间沿着基板10的端部设置的第一外周部32a、和在基板10的端部与第二外部电极27B之间沿着基板10的端部设置的第二外周部32b。

[0077] 优选第一壁部31a与第一外周部32a连接。另外,优选第二壁部31b与第二外周部32b连接。

[0078] 在本发明的半导体装置中,其特征在于,电介质膜由硅氧化物构成,电介质膜所含有的硅氧化物的三元环结构与四元环结构的比率(以下,也记载为三元环/四元环的比率)为0.46以下。

[0079] 图3是表示硅氧化物的结构的一个例子的概略图。

[0080] 电介质膜所含有的硅氧化物具有非晶(非晶质)结构。非晶结构是指没有周期性的杂乱的结构。如图3所示,在大的区域中,成为没有周期性的环状结构,但在小的区域中,以被称为三元环、四元环、多元环的周期性的环状结构混在一起的状态而形成。

[0081] 图4是硅氧化物的拉曼分光光谱的一个例子。

[0082] 如图4所示,电介质膜所含有的硅氧化物的元环结构的比例能够通过测定拉曼分光光谱来分离波形,并且根据由各元环结构引起的峰值而得到。

[0083] 具体而言,通过利用激光显微拉曼法(激光波长532nm)测定硅氧化物,在 $490\text{cm}^{-1}$ 附近和 $608\text{cm}^{-1}$ 附近观察峰值。该峰值分别归属于四元环结构以及三元环结构,因此根据峰值

强度的比率计算三元环/四元环的比率。

[0084] 在电介质膜所含有的硅氧化物中,若三元环结构的比例变多,则1~10GHz的高频区域中的电介质膜的介电损耗变大。另一方面,若四元环结构的比例变多,则电介质膜的介电损耗变小。

[0085] 图5是表示电介质膜所含有的硅氧化物的三元环/四元环的比率与电容0.2pF的电容器中的Q值之间的关系的图表。

[0086] 使用了SiO<sub>2</sub>靶的对置式RF溅射装置的室温成膜时的三元环/四元环的比率为0.56。在图5中示出了将此时的Q值作为1而标准化后的相对值。

[0087] 如图5所示,能够确认若电介质膜所含有的硅氧化物的三元环/四元环的比率为0.46以下,则Q值提高,若小于0.44,则Q值较大地提高。并且,若电介质膜所含有的硅氧化物的三元环/四元环的比率为0.41以下,则Q值几乎成为最大。

[0088] 根据以上,电介质膜所含有的硅氧化物的三元环结构与四元环结构的比率优选小于0.44,更优选为0.41以下。

[0089] 此外,电介质膜所含有的硅氧化物的三元环结构与四元环结构的比率的下限没有特别限定,例如为0.30以上。

[0090] 在本发明的半导体装置具备耐湿膜的情况下,优选耐湿膜由硅氧化物构成,耐湿膜所含有的硅氧化物的三元环结构与四元环结构的比率为0.46以下。

[0091] 与电介质膜同样,由介电损耗小的硅氧化物构成耐湿膜,从而能够进一步抑制由泄漏到耐湿膜等的电场导致的Q值的降低。

[0092] 耐湿膜所含有的硅氧化物的三元环结构与四元环结构的比率优选小于0.44,更优选为0.41以下。

[0093] 此外,耐湿膜所含有的硅氧化物的三元环结构与四元环结构的比率的下限没有特别限定,例如为0.30以上。

[0094] 图1所示的电容器1例如通过以下的方法来制造。图6A~图6K是用于说明本发明的第一实施方式的电容器的制造方法的一个例子的剖面示意图。

[0095] <绝缘膜的形成>

[0096] 图6A是用于说明形成绝缘膜的工序的一个例子的剖面示意图。

[0097] 如图6A所示,例如,通过热氧化法、溅射法或者化学气相沉积法,在基板10上形成绝缘膜21。

[0098] <第一电极层的形成>

[0099] 图6B是用于说明形成第一电极层的工序的一个例子的剖面示意图。

[0100] 例如,通过溅射法,在绝缘膜21的与基板10相反侧的表面上形成由第一电极层22的构成材料构成的导体层。然后,组合光刻法以及蚀刻法进行导体层的图案化,从而形成图6B所示那样的第一电极层22。更具体而言,将第一电极层22形成至与基板10的端部分离的位置。

[0101] <电介质膜的形成>

[0102] 图6C是用于说明形成电介质膜的工序的一个例子的剖面示意图。

[0103] 例如,通过溅射法或者化学气相沉积法,将由电介质膜23的构成材料构成的层形成为覆盖第一电极层22。对于减小电介质膜23所含有的硅氧化物的三元环/四元环的比率,

减小成膜时的气体中所占的氢元素的分压的方法是有效的。在化学气相沉积法中使用包含氢的气体,因此不使用包含氢元素的气体的溅射法能够形成氢元素更少的硅氧化物。另外,溅射法或者化学气相沉积法都尽可能使成膜前(气体导入之前)的成膜室的压力较低,或者减少由基于成膜的温度上升引起的来自装置内部的脱气,从而能够减少进入至膜中的水分。也可以根据需要,在成膜后进行300°C以上且650°C以下的热处理来实施膜内部的脱气。然后,例如,通过组合光刻法以及蚀刻法进行该层的图案化,从而形成图6C所示那样的电介质膜23。更具体而言,形成电介质膜23,以使得设置使第一电极层22的一部分露出的开口。

[0104] <第二电极层的形成>

[0105] 图6D是用于说明形成第二电极层的工序的一个例子的剖面示意图。

[0106] 例如,通过溅射法,在图6C所示的结构体的与基板10相反侧的表面上形成由第二电极层24的构成材料构成的导电体层。然后,例如,通过组合光刻法以及蚀刻法进行导电体层的图案化,从而形成图6D所示那样的第二电极层24。更具体而言,形成第二电极层24,以使得隔着电介质膜23与第一电极层22对置。

[0107] <耐湿膜的形成>

[0108] 图6E是用于说明形成耐湿膜的工序的一个例子的剖面示意图。

[0109] 例如,通过化学气相沉积法,在图6D所示的结构体的与基板10相反侧的表面上形成由耐湿膜25的构成材料构成的层。对于减小耐湿膜25所含有的硅氧化物的三元环/四元环的比率,也可以与电介质膜23同样地使用溅射法。然后,例如,通过组合光刻法以及蚀刻法进行该层的图案化,从而形成图6E所示那样的耐湿膜25。更具体而言,形成耐湿膜25,以使得在与用于使第一电极层22的一部分露出的电介质膜23的开口重叠的位置和使第二电极层24的一部分露出的位置分别设置开口。

[0110] <保护层的形成>

[0111] 图6F是用于说明形成保护层的工序的一个例子的剖面示意图。

[0112] 例如,通过旋涂法,在图6E所示的结构体的与基板10相反侧的表面上形成由保护层26的构成材料构成的层。然后,例如,在保护层26的构成材料为感光性的情况下,仅使用光刻法进行该层的图案化,另外,在保护层26的构成材料为非感光性的情况下,组合光刻法以及蚀刻法进行该层的图案化,从而形成图6F所示那样的保护层26。更具体而言,形成保护层26,以使得在与用于使第一电极层22的一部分露出的电介质膜23及耐湿膜25的开口重叠的位置和与用于使第二电极层24的一部分露出的耐湿膜25的开口重叠的位置分别设置开口。

[0113] <外部电极的形成>

[0114] 图6G是用于说明形成种子层的工序的一个例子的剖面示意图。图6H是用于说明形成第一镀覆层以及第二镀覆层的工序的一个例子的剖面示意图。图6I是用于说明去除种子层的一部分的工序的一个例子的剖面示意图。

[0115] 如图6G所示,在图6F所示的结构体的与基板10相反侧的表面上形成种子层28a。然后,通过组合镀覆处理以及光刻法,依次形成图6H所示那样的第一镀覆层28b以及第二镀覆层28c。然后,如图6I所示,例如,通过蚀刻法去除种子层28a的一部分。根据以上,形成图6I所示那样的第一外部电极27A以及第二外部电极27B作为外部电极27。更具体而言,形成第一外部电极27A,以使得经由分别设置于电介质膜23、耐湿膜25以及保护层26的开口与第一

电极层22连接。另外,形成第二外部电极27B,以使得经由分别设置于耐湿膜25以及保护层26的开口与第二电极层24连接。

[0116] <第一树脂体以及第二树脂体的形成>

[0117] 图6J是用于说明形成感光性树脂膜的工序的一个例子的剖面示意图。图6K是用于说明形成第一树脂体以及第二树脂体的工序的一个例子的剖面示意图。

[0118] 如图6J所示,形成感光性树脂膜35,以使得覆盖保护层26以及外部电极27。然后,通过光刻法进行感光性树脂膜35的图案化,从而形成图6K所示那样的第一树脂体31以及第二树脂体32。

[0119] 根据以上,制造图1所示的电容器1。

[0120] 在以上,对制造一个电容器元件的情况进行了说明,但也可以在同一基板10上形成多个电容器元件后,通过切割等切断基板10并进行单片化,从而同时制造多个电容器元件。

[0121] [第二实施方式]

[0122] 本发明的第二实施方式的电容器还具备在电介质膜上与第二电极层分离地设置的第三电极层,外部电极包括与第三电极层连接的第一外部电极和与第二电极层连接的第二外部电极。

[0123] 图7是示意性地表示本发明的第二实施方式的电容器的一个例子的剖视图。

[0124] 图7所示的电容器2具备:基板10、设置于基板10上的绝缘膜21、设置于绝缘膜21上的第一电极层22、设置于第一电极层22上的电介质膜23、设置于电介质膜23上的第二电极层24、在电介质膜23上与第二电极层24分离地设置的第三电极层29、设置于电介质膜23、第二电极层24以及第三电极层29上的耐湿膜25、设置于耐湿膜25上的保护层26以及贯通保护层26的外部电极27。外部电极27包括与第二电极层24连接的第二外部电极27B和与第三电极层29连接的第一外部电极27A。第一外部电极27A贯通保护层26以及耐湿膜25,第二外部电极27B贯通保护层26以及耐湿膜25。

[0125] 在图1所示的电容器1的结构中,在左侧形成有电容器,与此相对,在图7所示的电容器2的结构中,在左右形成有电容器。在图7所示的结构中,仅将在图1所示的结构中第一外部电极27A与第一电极层22连接的部分替换为按第一电极层22、电介质膜23、第三电极层29的顺序设置的结构物。因此,图7所示的结构不需要针对图1所示的结构获取追加的元件形成空间。因此,能够保持相同的元件的面积不变而制成低电容的电容器。这样的结构在不能形成一定以上的厚度的电介质膜的情况下是有效的。

[0126] [其它实施方式]

[0127] 本发明的半导体装置并不限于上述实施方式,关于电容器等半导体装置的结构、制造条件等,能够在本发明的范围内施加各种应用、变形。

[0128] 本发明的半导体装置具有高的Q特性,因此能够适当地用作匹配电路或者滤波器电路的电容器。具备本发明的半导体装置的匹配电路或者滤波器电路也是本发明之一。

[0129] 图8是表示匹配电路的一个例子的说明图。

[0130] 例如,对图8所示的匹配电路的电容器C使用本发明的半导体装置,从而能够抑制电路整体的电力消耗。例如,在将电介质膜所含有的硅氧化物的三元环结构与四元环结构的比率为0.56的情况下的电力消耗设为100%时,电介质膜所含有的硅氧化物的三元环结

构与四元环结构的比率为0.41的情况下的电力消耗被抑制为91%。

[0131] 图9是表示滤波器电路的一个例子的说明图。

[0132] 例如,对图9所示的滤波器电路的电容器C1使用本发明的半导体装置,从而能够抑制电路整体的电力消耗。例如,在将电介质膜所含有的硅氧化物的三元环结构与四元环结构的比率为0.56的情况下的电力消耗设为100%时,电介质膜所含有的硅氧化物的三元环结构与四元环结构的比率为0.41的情况下的电力消耗被抑制为96%。

[0133] 附图标记说明:1、2...电容器(半导体装置);10...基板;21...绝缘膜;22...第一电极层;23...电介质膜;24...第二电极层;25...耐湿膜;26...保护层;27...外部电极;27A...第一外部电极;27B...第二外部电极;28a...种子层;28b...第一镀覆层;28c...第二镀覆层;29...第三电极层;31...第一树脂体;31a...第一壁部;31b...第二壁部;32...第二树脂体;32a...第一外周部;32b...第二外周部;35...感光性树脂膜。

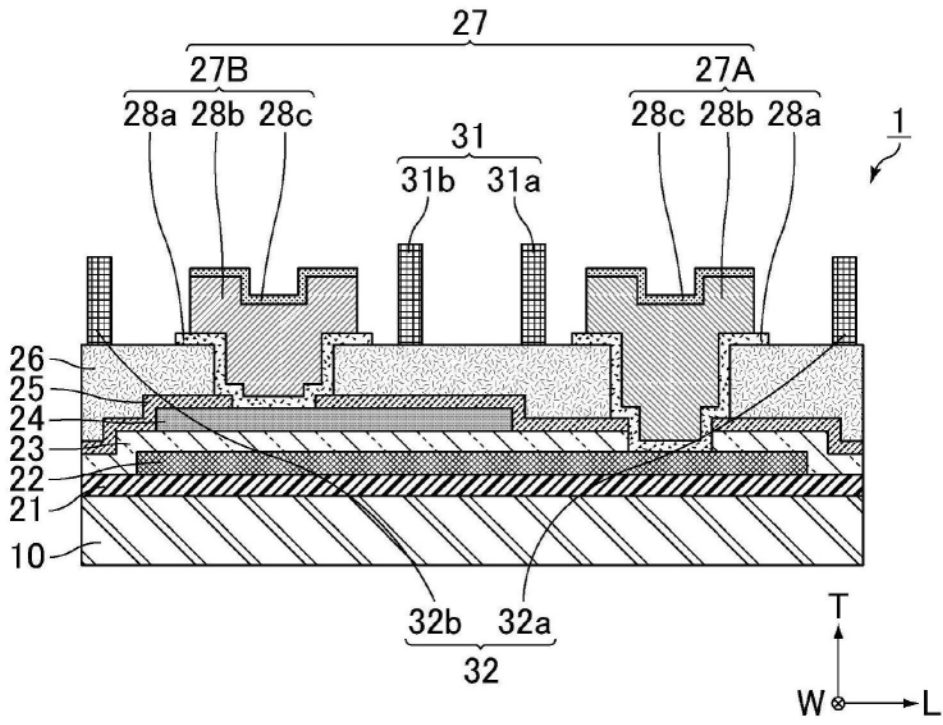


图1

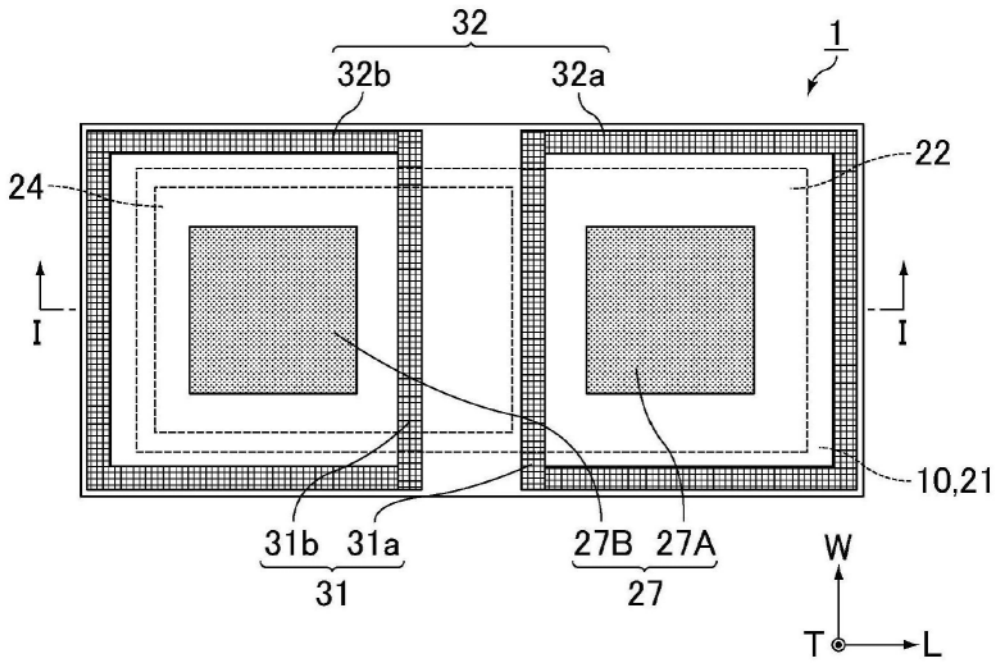


图2

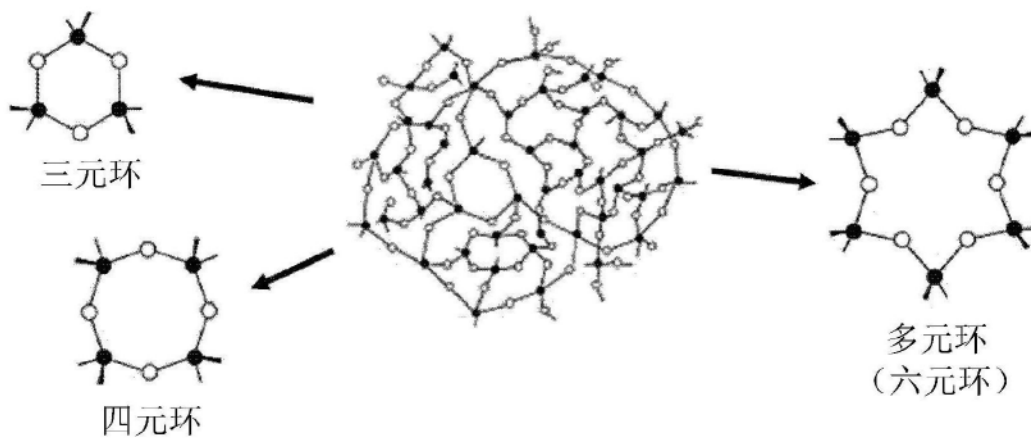


图3

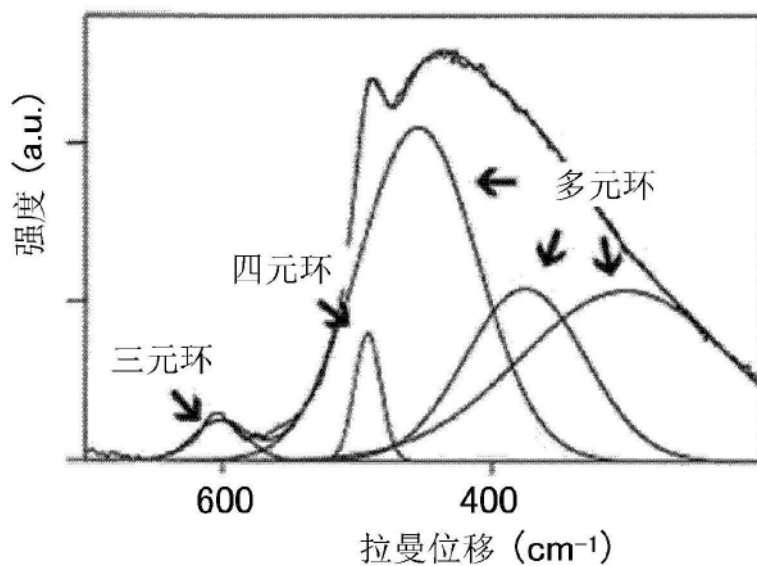


图4

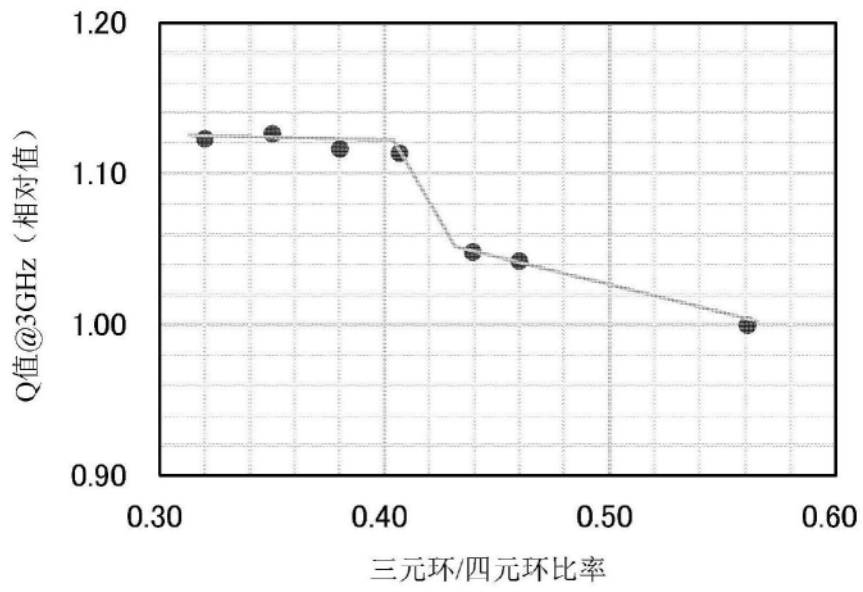


图5

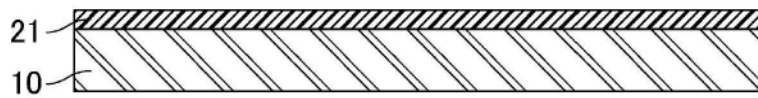


图6A

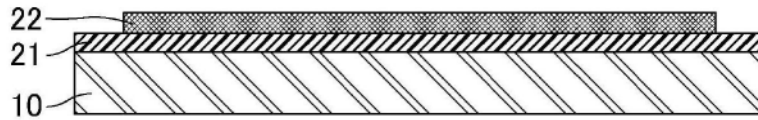


图6B

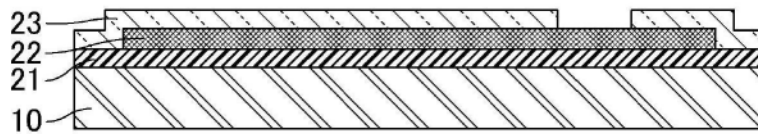


图6C

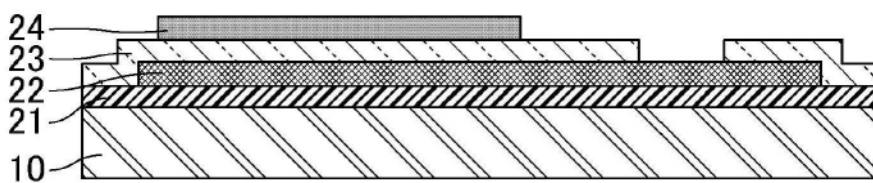


图6D

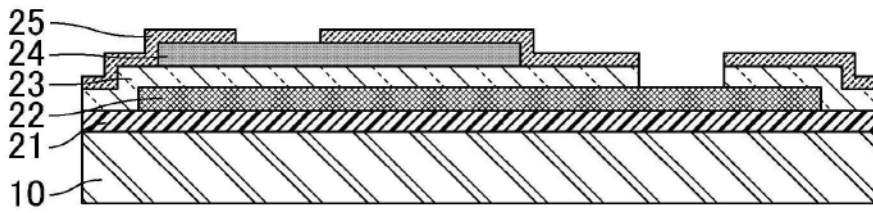


图6E

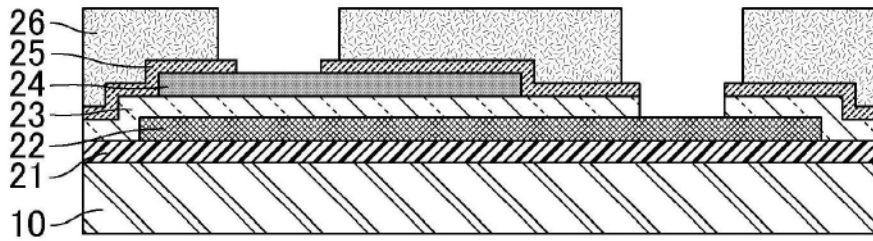


图6F

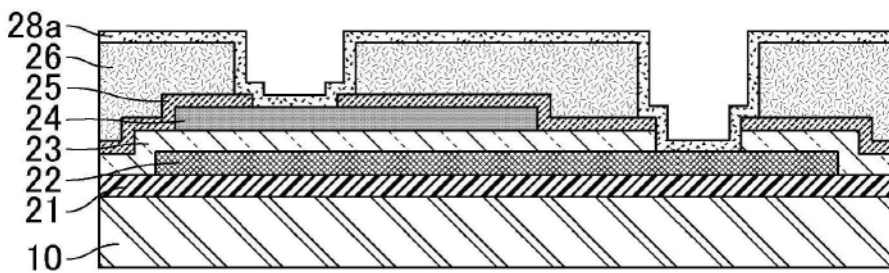


图6G

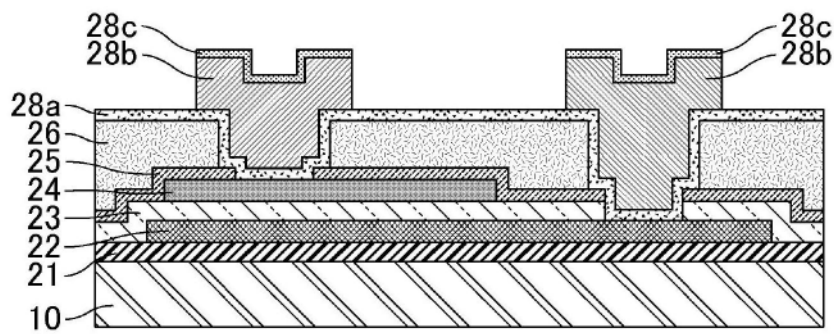


图6H

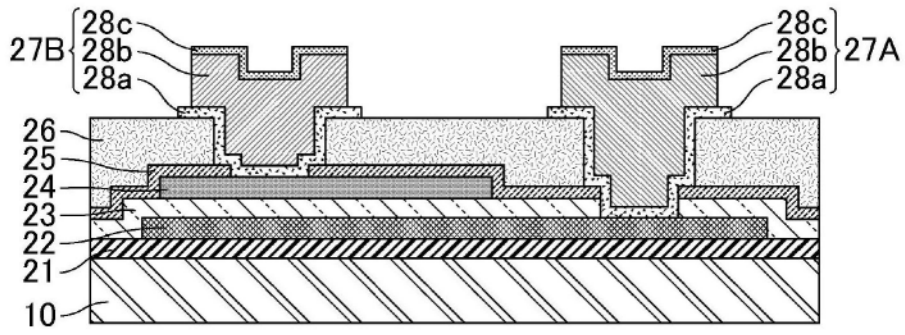


图6I

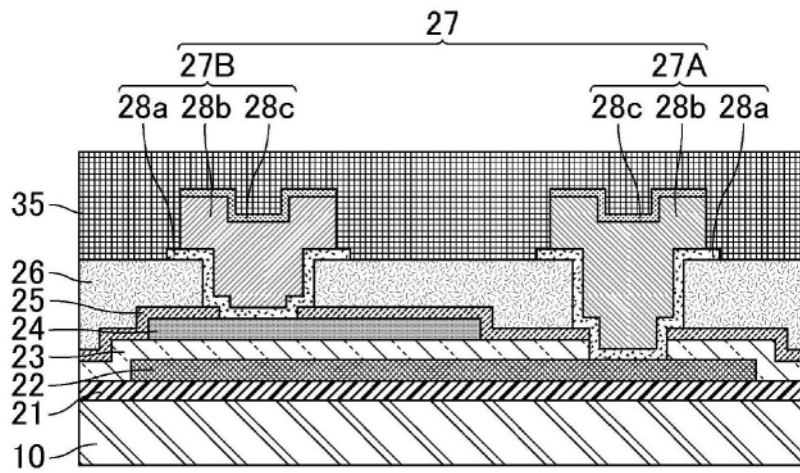


图6J

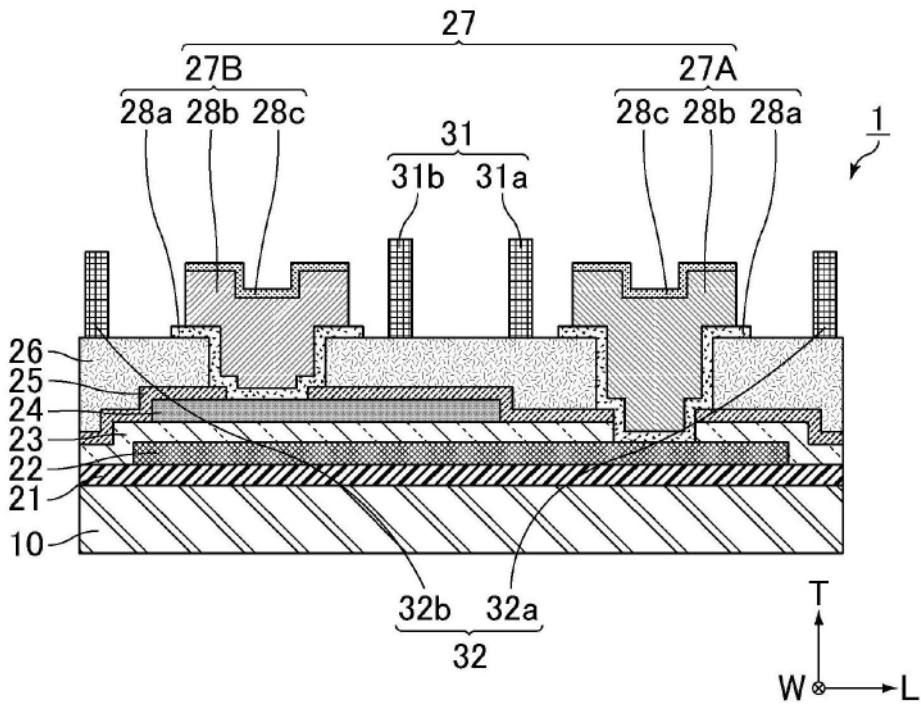


图6K

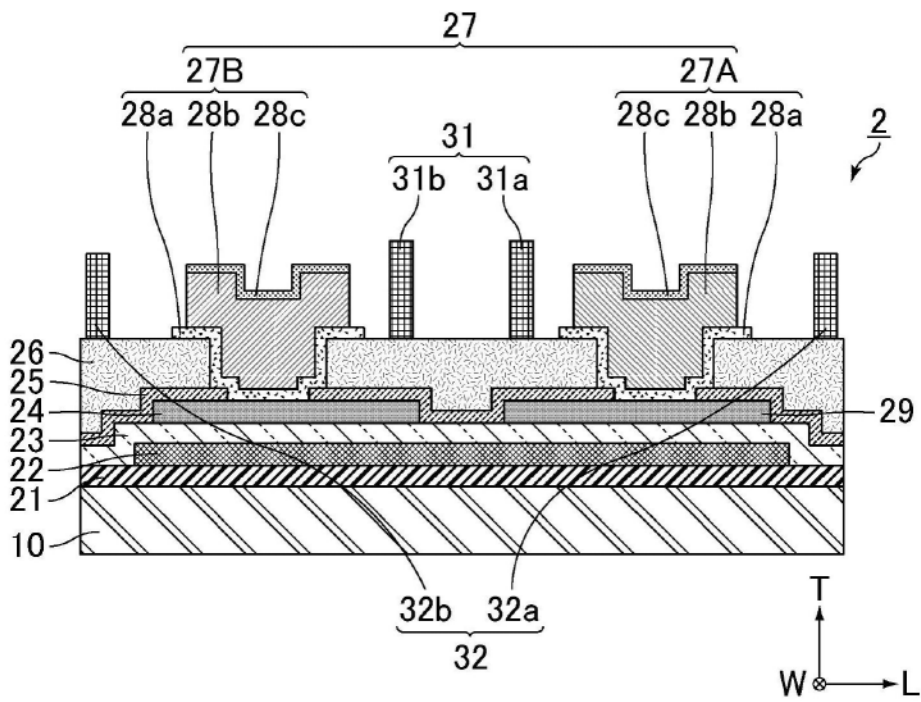


图7

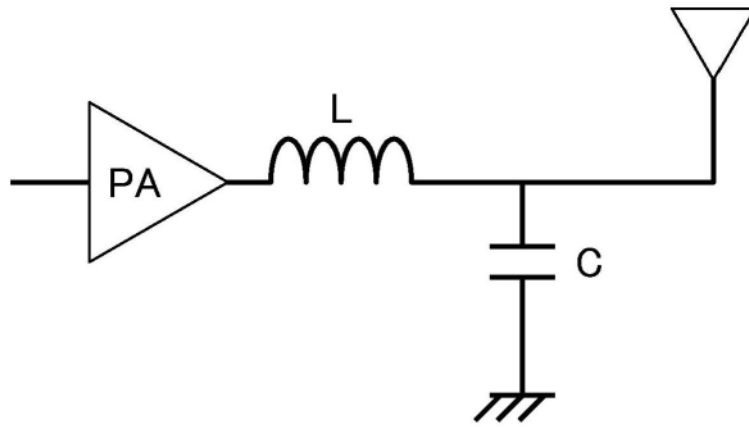


图8

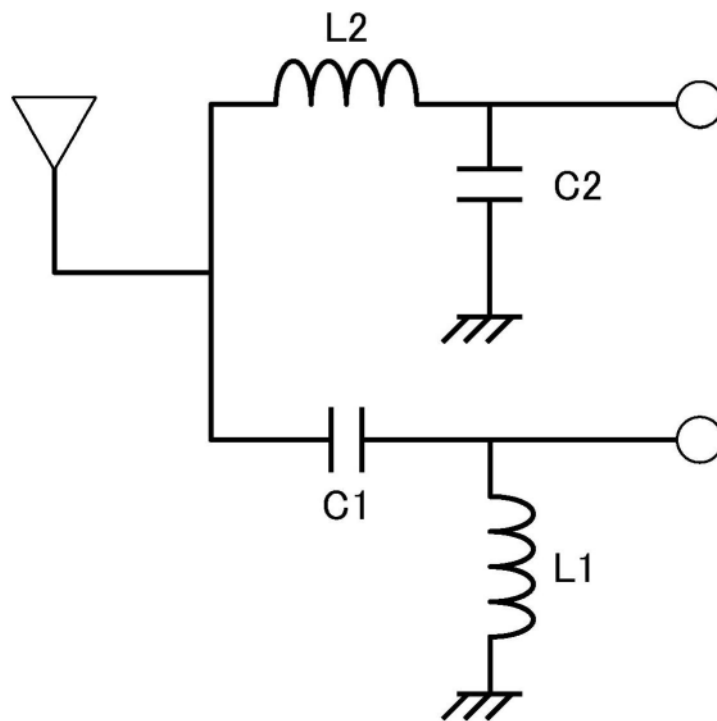


图9