



(12)发明专利

(10)授权公告号 CN 109626318 B

(45)授权公告日 2020.09.15

(21)申请号 201811579463.2

(51)Int.Cl.

(22)申请日 2018.12.21

B81B 7/00(2006.01)

(65)同一申请的已公布的文献号

B81B 7/02(2006.01)

申请公布号 CN 109626318 A

B81C 1/00(2006.01)

(43)申请公布日 2019.04.16

审查员 禹威

(73)专利权人 中国科学院半导体研究所
地址 100083 北京市海淀区清华东路甲35号

专利权人 中国科学院大学

(72)发明人 张萌 司朝伟 韩国威 宁瑾
杨富华 刘雯 颜伟

(74)专利代理机构 中科专利商标代理有限责任
公司 11021

代理人 任岩

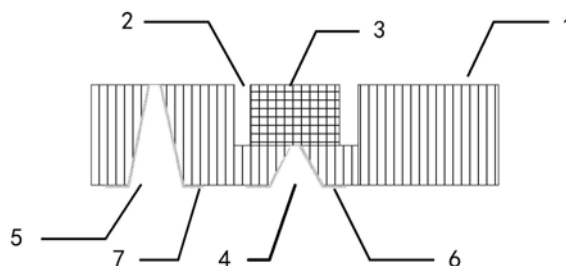
权利要求书2页 说明书12页 附图5页

(54)发明名称

盖板结构及其制作方法、电容式传感器

(57)摘要

本发明公开了一种盖板结构及其制作方法、电容式传感器,该盖板结构,用于微机电器件晶圆级封装,包括:密封盖板,其上设有一凹槽,该凹槽形成一容置空间;电极板,位于凹槽形成的容置空间之内,与凹槽左右两侧的密封盖板之间存在间隙;第一垂直通孔,设置于电极板之下,贯穿凹槽下方的密封盖板;第二垂直通孔,设置于密封盖板的非凹槽位置并贯穿密封盖板中的绝缘部分;以及第一电极引线和第二电极引线,分别沿着第一垂直通孔和第二垂直通孔引出至密封盖板的下表面。本发明的盖板结构及其制作方法、电容式传感器,具有与微机电器件制备工艺兼容、工艺简单、气密性好、具备垂直引线、不需要高温、降低寄生电容、以及广泛适用的综合性能。



1. 一种盖板结构,用于微机电器件晶圆级封装,其特征在于,包括:
密封盖板(1),其上设有一凹槽(2),该凹槽形成一容置空间;
电极板(3),位于所述凹槽(2)形成的容置空间之内,与凹槽(2)左右两侧的密封盖板(1)之间存在间隙;
第一垂直通孔(4),设置于所述电极板(3)之下,贯穿所述凹槽(2)下方的密封盖板(1);
第二垂直通孔(5),设置于所述密封盖板(1)的非凹槽位置并贯穿所述密封盖板(1)中的绝缘部分;以及
第一电极引线(6)和第二电极引线(7),分别沿着第一垂直通孔(4)和第二垂直通孔(5)引出至密封盖板(1)的下表面。
2. 根据权利要求1所述的盖板结构,其中,
所述密封盖板(1)的上、下表面平行,所述密封盖板(1)的上表面粗糙度小于50nm;和/或,
所述凹槽(2)的下表面与所述密封盖板(1)的上表面平行,所述凹槽(2)的下表面粗糙度小于50nm;和/或,
所述凹槽(2)的深度小于所述密封盖板(1)的高度,所述凹槽(2)的左、右边缘对应与所述密封盖板(1)的左、右边缘的距离大于100 μm 。
3. 根据权利要求1所述的盖板结构,其中,
所述电极板(3)的上表面与所述密封盖板(1)的上表面平行,所述电极板(3)的上表面粗糙度小于50nm;和/或,
所述电极板(3)的左、右边缘对应与所述凹槽(2)的左、右边缘的距离大于10 μm ;和/或,
所述电极板(3)的下表面通过键合工艺与所述凹槽(2)的下表面紧密结合。
4. 根据权利要求1所述的盖板结构,其中,所述电极板(3)的高度小于所述密封盖板(1)的高度。
5. 根据权利要求1所述的盖板结构,其中,
所述第一垂直通孔(4)的截面形状为柱形、锥形或梯形,所述第一垂直通孔(4)的底部与凹槽(2)下表面平齐,顶部与密封盖板(1)的下表面平齐,底部开口尺寸小于或等于顶部开口尺寸;和/或,
所述第二垂直通孔(5)的截面形状为柱形、锥形或梯形,所述第二垂直通孔(5)的底部与密封盖板(1)的上表面平齐,顶部与密封盖板(1)的下表面平齐,底部开口尺寸小于或等于顶部开口尺寸;或者,所述第二垂直通孔(5)的截面形状为柱形、锥形或梯形,所述第二垂直通孔(5)的底部与密封盖板(1)的绝缘部分的上表面平齐,顶部与绝缘部分的下表面平齐,底部开口尺寸小于或等于顶部开口尺寸。
6. 根据权利要求1所述的盖板结构,其中,
所述密封盖板(1)的材料为绝缘材料或者覆盖有绝缘材料的半导体材料,包括:石英、玻璃、覆盖氧化硅的硅、及其组合;和/或,
所述电极板(3)的材料为导电材料,包括:铝、铜、钛、金、镍、铂、铬、钼、多晶硅、重掺杂的单晶硅、及其组合;和/或,
所述第一电极引线(6)和第二电极引线(7)的材料为导电材料,包括:铝、铜、钛、金、镍、铂、铬、钼、多晶硅、及其组合。

7. 一种如权利要求1至6中任一项所述的盖板结构的制作方法,其特征在于,包括:
在绝缘材料形成的密封盖板(1)上制作凹槽(2),该凹槽形成一容置空间;
在凹槽(2)下方对应的密封盖板(1)区域制作第一垂直通孔(4);
利用一电极板材料制作含有凸台的结构,该凸台伸入所述凹槽(2)形成的容置空间中,与凹槽(2)左右两侧的密封盖板(1)之间存在间隙,该凸台中突出的表面与所述凹槽(2)的下表面键合;
去掉含有凸台的结构中除去凸台的其余部分,只剩下凸台或部分高度的凸台作为电极板(3);
在所述密封盖板(1)的非凹槽位置制作第二垂直通孔(5);以及
制作第一电极引线(6)和第二电极引线(7)。
8. 一种盖板结构的制作方法,其特征在于,包括:
在形成密封盖板(1)的半导体材料正面制作凹槽(2),该凹槽形成一容置空间;
在含有凹槽(2)结构的半导体材料正面沉积绝缘材料;
在沉积有绝缘材料的凹槽(2)下方对应的密封盖板(1)区域制作第一垂直通孔(4);
利用一电极板材料制作含有凸台的结构,该凸台伸入沉积有绝缘材料的所述凹槽(2)形成的容置空间中,与凹槽(2)左右两侧的密封盖板(1)之间存在间隙,该凸台中突出的表面与绝缘材料以及所述凹槽(2)的下表面键合;
去掉含有凸台的结构中除去凸台的其余部分,只剩下凸台或部分高度的凸台作为电极板(3);
在形成密封盖板(1)的半导体材料背面沉积绝缘层,并对绝缘层在对应非凹槽位置以及第一垂直通孔下表面进行图形化刻蚀,形成第二垂直通孔(5)以及第一垂直通孔(4)的电极接触窗口;以及
制作第一电极引线(6)和第二电极引线(7),所述第一电极引线(6)和第二电极引线(7)分别沿着第一垂直通孔(4)和第二垂直通孔(5)引出至密封盖板(1)的下表面。
9. 一种电容式传感器,其特征在于,包括权利要求1至6中任一项所述的盖板结构。
10. 根据权利要求9所述的电容式传感器,其中,
该电容式传感器的结构为:用于传感的结构层叠放于所述盖板结构的上方,在所述盖板结构的电极板(3)与结构层之间存在间隙,形成电容式压力传感器;或者,
该电容式传感器的结构为:两个所述盖板结构相对设置,用于传感的结构层置于两个所述盖板结构之间,在所述盖板结构的电极板(3)与结构层之间存在间隙,形成差分电容传感器。
11. 根据权利要求10所述的电容式传感器,其中,在该差分电容传感器的结构层上包含悬空结构,形成一加速度计。

盖板结构及其制作方法、电容式传感器

技术领域

[0001] 本公开属于微机电器件设计与制造技术领域,涉及一种盖板结构及其制作方法、电容式传感器。

背景技术

[0002] 微机电器件(MEMS器件)封装,是将可动结构密封于腔室内,为可动器件提供支撑和保护,同时能够连通密封腔室内外的电学信号,用于驱动或检测微机电器件的动作。因此微机电器件的封装必须同时保证封装的气密性和封装腔室内外的电学互连。

[0003] MEMS器件按照结构的运动和检测方向,可大体分为平面型和垂直型,平面MEMS器件的可动结构在水平方向运动,相应的驱动和检测电极也位于可动器件的运动方向上,最常见的是梳齿状电极。

[0004] 垂直MEMS器件中可动结构的运动在与衬底垂直的方向上,对于电容式器件来说,一些方案中,通常要在MEMS可动结构的下方设置固定电极,使其与可动结构构成检测电容,电极材料常采用金属或多晶硅实现;而对于硅硅直接键合进行封装的MEMS器件,作为衬底或盖板使用的硅,同时也可以作为差分检测电容的上下固定电极板,瑞士Colibrys公司的加速度计就是采用此种封装形式;还有一种硅作为固定电极的方法,将硅柱埋于玻璃之间,玻璃作为键合封装的绝缘材料,硅柱同时作为固定电极和腔室内外的电学互联的馈通引线,挪威Sensoror公司的蝶形陀螺就是采用此种封装形式。

[0005] 上述方案中,整个硅晶圆作为衬底或盖板,采用直接键合的方式进行封装,好处是工艺相对简单,缺点是采用高温工艺,不具备广泛适用性,其次除了可动结构与硅衬底相应区域构成的检测电容以外,其他区域所形成的寄生电容很大;硅柱埋在玻璃中间的技术称为GIS(GlassinSilicon)技术,首先需要进行深硅刻蚀,形成硅柱,然后将玻璃进行加热回流填充到硅柱之间,再进行双面磨抛制备出GIS盖板,具有很好的密封性,但制备成本较高。

[0006] 因此,有必要提出一种新的盖板结构,其制作工艺简单,不需要深硅刻蚀工艺以及复杂的高温玻璃回流工艺,同时具备很好的密封性;另外,在制备过程中不需要高温,降低寄生电容,具备广泛适用性。

发明内容

[0007] (一)要解决的技术问题

[0008] 本公开提供了一种盖板结构及其制作方法、电容式传感器,以至少部分解决以上所提出的技术问题。

[0009] (二)技术方案

[0010] 根据本公开的一个方面,提供了一种盖板结构,用于微机电器件晶圆级封装,该盖板结构包括:密封盖板1,其上设有一凹槽2,该凹槽形成一容置空间;电极板3,位于凹槽2形成的容置空间之内,与凹槽2左右两侧的密封盖板1之间存在间隙;第一垂直通孔4,设置于电极板3之下,贯穿凹槽2下方的密封盖板1;第二垂直通孔5,设置于密封盖板1的非凹槽位

置并贯穿密封盖板1中的绝缘部分;以及第一电极引线6和第二电极引线7,分别沿着第一垂直通孔4和第二垂直通孔5引出至密封盖板1的下表面。

[0011] 在本公开的一些实施例中,密封盖板1的上、下表面平行,密封盖板1的上表面粗糙度小于50nm;和/或,凹槽2的下表面与密封盖板1的上表面平行,凹槽2的下表面粗糙度小于50nm;和/或,凹槽2的深度小于密封盖板1的高度,凹槽2的左、右边缘对应与密封盖板1的左、右边缘的距离大于100 μm 。

[0012] 在本公开的一些实施例中,电极板3的上表面与密封盖板1的上表面平行,电极板3的上表面粗糙度小于50nm;和/或,电极板3的左、右边缘对应与凹槽2的左、右边缘的距离大于10 μm ;和/或,电极板3的下表面通过键合工艺与凹槽2的下表面紧密结合。

[0013] 在本公开的一些实施例中,电极板3的高度小于密封盖板1的高度。

[0014] 在本公开的一些实施例中,第一垂直通孔4的截面形状为柱形、锥形或梯形,第一垂直通孔4的底部与凹槽2下表面平齐,顶部与密封盖板1的下表面平齐,底部开口尺寸小于或等于顶部开口尺寸;和/或,第二垂直通孔5的截面形状为柱形、锥形或梯形,第二垂直通孔5的底部与密封盖板1的上表面平齐,顶部与密封盖板1的下表面平齐,底部开口尺寸小于或等于顶部开口尺寸;和/或,第二垂直通孔5的截面形状为柱形、锥形或梯形,第二垂直通孔5的底部与密封盖板1的绝缘部分的上表面平齐,顶部与绝缘部分的下表面平齐,底部开口尺寸小于或等于顶部开口尺寸。

[0015] 在本公开的一些实施例中,密封盖板1的材料为绝缘材料或者覆盖有绝缘材料的半导体材料,包括:石英、玻璃、覆盖氧化硅的硅、及其组合;和/或,电极板3的材料为导电材料,包括:铝、铜、钛、金、镍、铂、铬、钼、多晶硅、重掺杂的单晶硅、及其组合;和/或,第一电极引线6和第二电极引线7的材料为导电材料,包括:铝、铜、钛、金、镍、铂、铬、钼、多晶硅、及其组合。

[0016] 根据本公开的另一个方面,提供了一种上述提及的盖板结构的制作方法,包括:在绝缘材料形成的密封盖板1上制作凹槽2,该凹槽形成一容置空间;在凹槽2下方对应的密封盖板1区域制作第一垂直通孔4;利用一电极板材料制作含有凸台的结构,该凸台伸入凹槽2形成的容置空间中,与凹槽2左右两侧的密封盖板1之间存在间隙,该凸台中突出的表面与凹槽2的下表面键合;去掉含有凸台的结构中除去凸台的其余部分,只剩下凸台或部分高度的凸台作为电极板3;在密封盖板1的非凹槽位置制作第二垂直通孔5;以及制作第一电极引线6和第二电极引线7。

[0017] 根据本公开的又一个方面,提供了一种上述提及的盖板结构的制作方法,包括:在形成密封盖板1的半导体材料正面制作凹槽2,该凹槽形成一容置空间;在含有凹槽2结构的半导体材料正面沉积绝缘材料;在沉积有绝缘材料的凹槽2下方对应的密封盖板1区域制作第一垂直通孔4;利用一电极板材料制作含有凸台的结构,该凸台伸入沉积有绝缘材料的凹槽2形成的容置空间中,与凹槽2左右两侧的密封盖板1之间存在间隙,该凸台中突出的表面与绝缘材料以及凹槽2的下表面键合;去掉含有凸台的结构中除去凸台的其余部分,只剩下凸台或部分高度的凸台作为电极板3;在形成密封盖板1的半导体材料背面沉积绝缘层,并对绝缘层在对应非凹槽位置以及第一垂直通孔下表面进行图形化刻蚀,形成第二垂直通孔5以及第一垂直通孔4的电极接触窗口;以及制作第一电极引线6和第二电极引线7。

[0018] 根据本公开的再一个方面,提供了一种电容式传感器,包括本公开提到的任一种

盖板结构。

[0019] 在本公开的一些实施例中,该电容式传感器的结构为:用于传感的结构层叠放于盖板结构的上方,在盖板结构的电极板3与结构层之间存在间隙,形成电容式压力传感器;或者,

[0020] 该电容式传感器的结构为:两个盖板结构相对设置,用于传感的结构层置于两个所述盖板结构之间,在盖板结构的电极板3与结构层之间存在间隙,形成差分电容传感器;

[0021] 可选的,在该差分电容传感器的结构层上包含悬空结构,形成一加速度计。

[0022] (三)有益效果

[0023] 从上述技术方案可以看出,本公开提供的盖板结构及其制作方法、电容式传感器,具有以下有益效果:

[0024] (1) 该盖板结构中的电极板可作为固定电极,该固定电极的形成工艺不需要深硅刻蚀工艺以及复杂的高温玻璃回流工艺;该盖板结构中的第二垂直通孔和第二电极引线以及电极板与其下方的第一垂直通孔及第一电极引线形成垂直互连引线结构,无键合压合过程中台阶覆盖问题,可实现很好的气密性封装,相比于硅直接键合封装工艺,不需要过高的温度,能有效控制寄生电容,减少信号馈通和串扰;具有与微机电器件制备工艺兼容、工艺简单、气密性好、具备垂直引线、不需要高温、降低寄生电容、以及广泛适用的综合性能;

[0025] (2) 在一实施例中,电极板通过将一制作有凸台的结构中的凸台(例如单晶硅柱)与制作有凹槽的盖板材料(例如玻璃凹槽)的凹槽进行键合(键合工艺包括阳极键合、直接键合、共晶键合、以及热压键合等方式),通过磨抛工艺使硅柱上表面与玻璃上表面平齐,在玻璃上非凹槽位置和单晶硅柱的背面制备通孔并填充电极材料引出单晶硅的电学信号,相比于GIS技术,无需刻蚀深度达200 μm 以上的深硅刻蚀工艺以及复杂的高温玻璃回流工艺,极大的降低了工艺复杂度;相比于硅直接键合封装工艺,不需要过高的温度,能有效控制寄生电容,减少信号馈通和串扰。

附图说明

[0026] 图1为根据本公开第一实施例所示的盖板结构的示意图。

[0027] 图2为根据本公开第二实施例所示的盖板结构的示意图。

[0028] 图3为根据本公开第三实施例所示的盖板结构的制作方法的流程示意图。

[0029] 图4为根据本公开第四实施例所示的盖板结构的制作方法的流程示意图。

[0030] 图5为根据本公开第五实施例所示的电容式传感器的结构示意图。

[0031] 图6为根据本公开第六实施例所示的电容式传感器的结构示意图。

[0032] 图7为根据本公开第七实施例所示的电容式传感器的制作方法的关键步骤示意图。

[0033] 图8为根据本公开第八实施例所示的电容式传感器的制作方法的关键步骤示意图。

[0034] **【符号说明】**

[0035] 1-密封盖板;

2-凹槽;

[0036] 3-电极板;

4-第一垂直通孔;

[0037] 5-第二垂直通孔;

6-第一电极引线;

- [0038] 7-第二电极引线; 8-结构层;
[0039] 9-悬空结构;
[0040] 11-半导体材料; 12-绝缘材料。

具体实施方式

[0041] 基于现有MEMS封装结构不是制作工艺复杂、成本高,就是制作工艺简单,但是采用较高温度制备,不具有广泛适用性等问题,本公开提出了一种盖板结构及其制作方法、电容式传感器,具有与微机电器件制备工艺兼容、工艺简单、气密性好、具备垂直引线、不需要高温、降低寄生电容、以及广泛适用的综合性能。

[0042] 为使本公开的目的、技术方案和优点更加清楚明白,以下结合具体实施例,并参照附图,对本公开进一步详细说明。

[0043] 为实现图面整洁的目的,一些习知惯用的结构与组件在附图可能会以简单示意的方式绘示之。另外,本案的附图中部分的特征可能会略为放大或改变其比例或尺寸,以达到便于理解与观看本公开的技术特征的目的,但这并非用于限定本公开。在下文中,也可能会使用“和/或(and/or)”的术语,其是指包含了一个或多个所列相关组件或结构的其中一者或全部的组合。依照本公开所公开的内容所制造的产品实际尺寸与规格应是可依据生产时的需求、产品本身的特性、及搭配本公开如下所公开的内容据以调整,于此先进行声明。

[0044] 图1为根据本公开第一实施例所示的盖板结构的示意图。图2为根据本公开第二实施例所示的盖板结构的示意图。

[0045] 参照图1和图2所示,本公开提供了一种盖板结构,用于微机电器件晶圆级封装,该盖板结构包括:密封盖板1,其上设有一凹槽2,该凹槽形成一容置空间;电极板3,位于凹槽2形成的容置空间之内,与凹槽2左右两侧的密封盖板1之间存在间隙;第一垂直通孔4,设置于电极板3之下,贯穿凹槽2下方的密封盖板1;第二垂直通孔5,设置于密封盖板1的非凹槽位置并贯穿密封盖板1中的绝缘部分;以及第一电极引线6和第二电极引线7,分别沿着第一垂直通孔4和第二垂直通孔5引出至密封盖板1的下表面。

[0046] 在本公开的一些实施例中,密封盖板1的材料为绝缘材料(第一实施例)或者覆盖有绝缘材料的半导体材料(第二实施例)。

[0047] 在本公开的一些实施例中,电极板3的高度小于密封盖板1的高度(第五实施例和第六实施例)。

[0048] 在本公开的一些实施例中,第一垂直通孔4的截面形状为柱形、锥形或梯形,第一垂直通孔4的底部与凹槽2下表面平齐,顶部与密封盖板1的下表面平齐,底部开口尺寸小于或等于顶部开口尺寸(第一实施例);和/或,第二垂直通孔5的截面形状为柱形、锥形或梯形,第二垂直通孔5的底部与密封盖板1的上表面平齐,顶部与密封盖板1的下表面平齐,底部开口尺寸小于或等于顶部开口尺寸(第一实施例);和/或,第二垂直通孔5的截面形状为柱形、锥形或梯形,第二垂直通孔5的底部与密封盖板1的绝缘部分的上表面平齐,顶部与绝缘部分的下表面平齐,底部开口尺寸小于或等于顶部开口尺寸(第二实施例)。

[0049] 在一实施例中(第三实施例),对应密封盖板1的材料为绝缘材料的盖板结构,其制作方法包括:在绝缘材料形成的密封盖板1上制作凹槽2,该凹槽形成一容置空间;在凹槽2下方对应的密封盖板1区域制作第一垂直通孔4;利用一电极板材料制作含有凸台的结构,

该凸台伸入凹槽2形成的容置空间中,与凹槽2左右两侧的密封盖板1之间存在间隙,该凸台中突出的表面与凹槽2的下表面键合;去掉含有凸台的结构中除去凸台的其余部分,只剩下凸台或部分高度的凸台作为电极板3;在密封盖板1的非凹槽位置制作第二垂直通孔5;以及制作第一电极引线6和第二电极引线7。

[0050] 在一实施例中(第四实施例),对应覆盖有绝缘材料的半导体材料的盖板结构,其制作方法包括:在形成密封盖板1的半导体材料正面制作凹槽2,该凹槽形成一容置空间;在含有凹槽2结构的半导体材料正面沉积绝缘材料;利用一电极板材料制作含有凸台的结构,该凸台伸入沉积有绝缘材料的凹槽2形成的容置空间中,与凹槽2左右两侧的密封盖板1之间存在间隙,该凸台中突出的表面与绝缘材料以及凹槽2的下表面键合;去掉含有凸台的结构中除去凸台的其余部分,只剩下凸台或部分高度的凸台作为电极板3;在凹槽2下方对应的密封盖板1区域制作第一垂直通孔4;在形成密封盖板1的半导体材料背面沉积绝缘层,利用该绝缘层在对应非凹槽位置图案化制作第二垂直通孔5;以及制作第一电极引线6和第二电极引线7。

[0051] 本公开还提供了一种包含上述盖板结构的电容式传感器。在本公开的一些实施例中,该电容式传感器的结构为:用于传感的结构层叠放于盖板结构的上方,在盖板结构的电极板3与结构层之间存在间隙,形成电容式压力传感器(第六实施例);或者,该电容式传感器的结构为:两个盖板结构相对设置,用于传感的结构层置于两个所述盖板结构之间,在盖板结构的电极板3与结构层之间存在间隙,形成差分电容传感器(第五实施例);

[0052] 可选的,在该差分电容传感器的结构层上包含悬空结构,形成一加速度计(第五实施例)。

[0053] 下面结合附图和多个示例性实施例来详细介绍本公开的盖板结构及其制作方法、电容式传感器。

[0054] 第一实施例

[0055] 在本公开的第一个实施例中,提供了一种绝缘材料形成密封盖板的盖板结构。

[0056] 参照图1所示,本实施例所示的盖板结构,包括:由绝缘材料形成的密封盖板1,其上设有一凹槽2,该凹槽形成一容置空间;电极板3,位于凹槽2形成的容置空间之内,与凹槽2左右两侧的密封盖板1之间存在间隙;第一垂直通孔4,设置于电极板3之下,贯穿凹槽2下方的密封盖板1;第二垂直通孔5,设置于密封盖板1的非凹槽位置并贯穿该密封盖板1;以及第一电极引线6和第二电极引线7,分别沿着第一垂直通孔4和第二垂直通孔5引出至密封盖板1的下表面。

[0057] 本实施例中,该密封盖板1是由绝缘材料形成的,第二垂直通孔5,设置于密封盖板1的非凹槽位置并贯穿该密封盖板1。例如,可以是石英、玻璃等与微机电器件加工工艺兼容的绝缘材料。

[0058] 在一实例中,密封盖板1的上、下表面平行,上表面粗糙度小于50nm。

[0059] 在一实例中,凹槽2的下表面与密封盖板1的上表面平行,下表面粗糙度小于50nm,高度比密封盖板1的高度小至少20 μm ,左、右边缘对应与密封盖板1的左、右边缘的距离大于100 μm 。

[0060] 在一实例中,电极板3的上表面与密封盖板1的上表面平行,上表面粗糙度小于50nm,下表面通过键合工艺与凹槽2的下表面紧密结合,左、右边缘对应与凹槽2的左、右边

缘的距离大于10 μm 。

[0061] 微机电器件的封装通常采用晶圆键合的方式,晶圆键合工艺包括阳极键合、共晶键合、热压键合和直接键合等,其中阳极键合对键合表面的粗糙度要求最低,由于键合界面形成硅氧键,键合强度最大,因此具有成本低、可靠性高的优点,然而只适用于玻璃和硅之间以及玻璃和少数金属材料之间的键合,并且键合的过程中需施加较高的电压,能够采用阳极键合进行封装的微机电器件较少;共晶键合是通过两种按照一定的组分比的材料在适当的温度和压力下,熔融又重新凝固将两个晶圆键合在一起,优点是共晶材料的成本低、键合温度低,适用范围较广,但键合过程难于控制,直到近些年才大规模商用化,常用的共晶键合材料有金硅、铝硅等;热压键合是利用金属原子之间在高温下的扩散,连接金属键,形成的键合,键合对表面平整度要求较高,一般采用易扩散,不易氧化的金属,如金等材料作为键合材料;直接键合通常指硅-硅或硅-氧化硅之间在一定温度和压力下预键合后,放入高温炉中退火,形成紧密的化学键的过程,对键合的温度以及键合表面粗糙度要求较高,常用在三维结构的MEMS器件中。

[0062] 需要说明的是,电极板3的上表面与密封盖板1的上表面平行,可以是电极板3的上表面与密封盖板1的上表面平齐,或者电极板3的上表面低于密封盖板1的上表面,在一些实施例中,优选电极板3的上表面低于密封盖板1的上表面,例如第五实施例和第六实施例,电极板3的高度小于密封盖板1的高度。本公开提到的键合工艺包括:阳极键合、共晶键合、热压键合和直接键合等,只要能够实现电极板3和密封盖板1之间的紧密结合即可,在实际应用中,根据不同的材料、界面性质、以及实际需求可适应性选择不同的键合工艺。

[0063] 在一实例中,第一垂直通孔4和第二垂直通孔5的截面形状为柱形、锥形或梯形,底部开口尺寸小于或等于顶部开口尺寸,第一垂直通孔4的底部与凹槽2下表面平齐,顶部与密封盖板1的下表面平齐,第二垂直通孔5的底部与密封盖板1的上表面平齐,顶部与密封盖板1的下表面平齐。

[0064] 第一电极引线6和第二电极引线7,分别沿着第一垂直通孔4和第二垂直通孔5引出至密封盖板1的下表面,在一实例中,如图1所示,第一电极引线6,连续覆盖第一垂直通孔4的侧壁和底部,与电极板3接触,以及引出至密封盖板1下表面邻近第一垂直通孔4的部分区域;第二电极引线7,覆盖第二垂直通孔5的侧壁和底部,以及引出至密封盖板1下表面邻近第二垂直通孔5的部分区域。

[0065] 另外需要说明的是,本实施例中的垂直通孔(包括4和5)中的贯穿的含义是到达器件的上、下表面,该盖板结构在应用时实现MEMS器件的封装,对应电极引线(包括6和7)覆盖垂直通孔的底部的含义是覆盖至两个器件接触的表面。

[0066] 本实施例中,电极板3的材料为导电材料,包括:铝、铜、钛、金、镍、铂、铬、钼、多晶硅、重掺杂的单晶硅、及其组合,第一电极引线6和第二电极引线7的材料为导电材料,包括:铝、铜、钛、金、镍、铂、铬、钼、多晶硅、及其组合。

[0067] 第二实施例

[0068] 在本公开的第二个实施例中,提供了一种覆盖有绝缘材料的半导体材料形成密封盖板的盖板结构。与第一实施例相比,结构相同,区别之处在于本实施例的盖板结构中,密封盖板1的材料为覆盖有绝缘材料的半导体材料,例如:覆盖氧化硅的硅。

[0069] 参照图2所示,本实施例所示的盖板结构包括:密封盖板1,其上设有一凹槽2,该凹

槽形成一容置空间;电极板3,位于凹槽2形成的容置空间之内,与凹槽2左右两侧的密封盖板1之间存在间隙;第一垂直通孔4,设置于电极板3之下,贯穿凹槽2下方的密封盖板1;第二垂直通孔5,设置于密封盖板1的非凹槽位置并贯穿密封盖板1中的绝缘部分;以及第一电极引线6和第二电极引线7,分别沿着第一垂直通孔4和第二垂直通孔5引出至密封盖板1的下表面。

[0070] 本实施例中,该密封盖板1是由覆盖有绝缘材料的半导体材料形成的,如图2所示,密封盖板1的凹槽2下表面具有一层绝缘材料,密封盖板1的下表面为一层绝缘材料,其余部分的密封盖板1为半导体材料。

[0071] 本实施例中,第二垂直通孔5的截面形状为柱形、锥形或梯形,第二垂直通孔5的底部与密封盖板1的绝缘部分的上表面平齐,顶部与绝缘部分的下表面平齐,底部开口尺寸小于或等于顶部开口尺寸。

[0072] 本实施例所示的盖板结构中,各个组成部分的结构设置,包括位置关系、表面粗糙度、形状、尺寸参数、键合方式、电极板和电极引线的材料等均与第一实施例相同或可以进行适应性调整,这里不再赘述。

[0073] 第三实施例

[0074] 在本公开的第三个实施例中,提供了一种第一个实施例所示的盖板结构的制作方法。

[0075] 图3为根据本公开第三实施例所示的盖板结构的制作方法的流程示意图。

[0076] 参照图3所示,本实施例的盖板结构的制作方法,包括:

[0077] 步骤S31:在绝缘材料形成的密封盖板1上制作凹槽2,该凹槽形成一容置空间;

[0078] 本实施例中,密封盖板1采用玻璃衬底;在玻璃衬底上表面图形化,刻蚀形成具有一定深度的凹槽2,如图3中(a)所示。

[0079] 其中,刻蚀方法不局限于湿法腐蚀,等离子体刻蚀,电化学腐蚀等,还可以包括其他图形化刻蚀工艺。

[0080] 步骤S32:在凹槽2下方对应的密封盖板1区域制作第一垂直通孔4;

[0081] 本实施例中,利用化学或物理打孔工艺在玻璃1的凹槽2区域制备第一垂直通孔4,如图3中(b)所示。

[0082] 其中,该第一垂直通孔4的位置、数量以及具体几何尺寸根据设计需要进行设置。

[0083] 步骤S33:利用一电极板材料制作含有凸台的结构,该凸台伸入凹槽2形成的容置空间中,与凹槽2左右两侧的密封盖板1之间存在间隙,该凸台中突出的表面与凹槽2的下表面键合;

[0084] 该步骤S33中,利用一电极板材料制作含有凸台的结构,参见图3中(c)所示,本实施例中,电极板材料选用重掺杂的硅片(本实施例中简称硅片),在硅片正面进行图形化刻蚀,形成具有一定高度的凸台结构,凸台高度大于玻璃中的凹槽深度。

[0085] 该步骤S33中,该凸台伸入凹槽2形成的容置空间中,与凹槽2左右两侧的密封盖板1之间存在间隙,该凸台中突出的表面与凹槽2的下表面键合,如图3中(d)所示,本实施例中,将硅片上的凸台与玻璃上的凹槽对准,通过阳极键合工艺使凸台上表面和凹槽下表面紧密结合,形成键台片。

[0086] 需要说明的是,步骤S33中的利用一电极板材料制作含有凸台的结构的操作与步

骤S31、S32不存在先后顺序关系,存在先后顺序关系的采用箭头进行示意。另外,本公开中,先后顺序表示执行的先后,不一定必须挨着执行。

[0087] 步骤S34:去掉含有凸台的结构中除去凸台的其余部分,只剩下凸台或部分高度的凸台作为电极板3;

[0088] 本实施例中,利用化学机械抛光工艺,研磨抛光键合片中硅片那一面,直至露出的硅台面和玻璃上表面齐平,如此便将硅片上的凸台转移到玻璃的凹槽中,如图3中(e)所示。

[0089] 步骤S35:在密封盖板1的非凹槽位置制作第二垂直通孔5;

[0090] 本实施例中,利用化学或物理打孔工艺,在玻璃1上非凹槽位置(区域)制备第二垂直通孔5,如图3中(f)所示。

[0091] 其中,第二垂直通孔5的具体位置、数量以及几何尺寸根据设计需要进行设置。

[0092] 步骤S36:制作第一电极引线6和第二电极引线7;

[0093] 本实施例中,通过蒸发、磁控溅射或者电镀工艺在第一垂直通孔4和第二垂直通孔5以及密封盖板下表面的通孔附近的区域沉积电极材料,制备图形化电极,得到第一电极引线6和第二电极引线7,其中,第一电极引线6,连续覆盖第一垂直通孔4的侧壁和底部,与电极板3接触,以及引出至密封盖板1下表面邻近第一垂直通孔4的部分区域;第二电极引线7,覆盖第二垂直通孔5的侧壁和底部,以及引出至密封盖板1下表面邻近第二垂直通孔5的部分区域,如图3中(g)所示。

[0094] 需要说明的是,如图3中(e)-(g)箭头所示意,步骤S34之后也可以执行步骤S36中的制作第一电极引线7的步骤,当然,本公开的执行顺序不以上述实施例为限,只要能形成相应的器件结构的制作工艺均在本申请的保护范围之内。

[0095] 第四实施例

[0096] 在本公开的第四个实施例中,提供了一种第二个实施例所示的盖板结构的制作方法。

[0097] 图4为根据本公开第四实施例所示的盖板结构的制作方法的流程示意图。

[0098] 参照图4所示,本实施例的盖板结构的制作方法,包括:

[0099] 步骤S41:在形成密封盖板1的半导体材料11正面制作凹槽,该凹槽形成一容置空间;

[0100] 本实施例中,密封盖板1采用覆盖有绝缘材料12的半导体材料11,在步骤S41中,先在形成密封盖板1的半导体材料11正面进行图形化,刻蚀形成具有一定深度的凹槽,该凹槽形成一容置空间,如图4中(a)所示。当然,在最终的器件结构中,凹槽2对应的是沉积有绝缘材料的凹槽部分,因此,在附图中采用标号2标注绝缘材料的凹槽。

[0101] 本实施例中,在硅衬底的上表面进行图形化,刻蚀形成具有一定深度的凹槽,刻蚀方法不局限于湿法腐蚀,等离子体刻蚀,电化学腐蚀等,还可以包括其他图形化刻蚀工艺。

[0102] 步骤S42:在含有凹槽结构的半导体材料正面沉积绝缘材料;

[0103] 本实施例中,在硅衬底的上表面,通过热氧化、化学气相沉积等工艺,沉积一层绝缘层材料,比如氧化硅,如图4中(b)所示。

[0104] 步骤S43:在沉积有绝缘材料的凹槽2下方对应的密封盖板1区域制作第一垂直通孔4;

[0105] 本实施例中,利用化学或物理打孔工艺在凹槽2下方对应的密封盖板1区域制作第

一垂直通孔4,如图4中(c)所示,该第一垂直通孔4贯穿凹槽2下方的密封盖板1,即贯穿形成密封盖板的半导体材料11和绝缘材料12。

[0106] 其中,该第一垂直通孔4的具体位置、数量以及具体几何尺寸根据设计需要进行设置。

[0107] 步骤S44:利用一电极板材料制作含有凸台的结构,该凸台伸入沉积有绝缘材料的凹槽2形成的容置空间中,与凹槽2左右两侧的密封盖板1之间存在间隙,该凸台中突出的表面与绝缘材料以及凹槽2的下表面键合;

[0108] 该步骤S44中,利用一电极板材料制作含有凸台的结构,如图4中(d)所示,本实施例中,电极板材料也选用硅片,为了与密封盖板中的半导体材料(硅片)进行区别描述,本实施例中将用作电极板的硅片描述为另一片硅片,在另一片硅片的正面进行图形化刻蚀,形成具有一定高度的凸台结构,凸台高度大于玻璃中的凹槽深度,凸台边缘与凹槽边缘距离大于10 μm 。

[0109] 该步骤S44中,该凸台伸入沉积有绝缘材料的凹槽2形成的容置空间中,与凹槽2左右两侧的密封盖板1之间存在间隙,该凸台中突出的表面与绝缘材料以及凹槽2的下表面键合,如图4中(e)所示,本实施例中,将另一片硅片上的凸台与硅衬底上的凹槽对准,通过直接键合工艺使硅凸台上表面和凹槽下表面(这里对应绝缘材料12的上表面)紧密结合,形成键合片。

[0110] 需要说明的是,步骤S44中的利用一电极板材料制作含有凸台的结构的操作与步骤S41、S42、S43不存在先后顺序关系,存在先后顺序关系的采用箭头进行示意。本实施例的步骤S43和S44具有先后顺序,属于优选方案,此种方式便于进行垂直通孔的制作,先在沉积有绝缘材料的凹槽下方对应的密封盖板1区域制作第一垂直通孔(即步骤S43),然后进行在凹槽中键合电极板3的步骤(即步骤S44),;在其它实施例中,也可以先键合电极板,然后再制作第一垂直通孔,不过此种方式对应的工艺中垂直通孔的制作过程中会涉及到能否准确停止于电极板下表面的问题,工艺比较复杂。

[0111] 步骤S45:去掉含有凸台的结构中除去凸台的其余部分,只剩下凸台或部分高度的凸台作为电极板3;

[0112] 本实施例中,利用化学机械抛光工艺,研磨抛光键合片的上表面,直至露出的硅台面(凸台部分)和硅衬底的上表面齐平,如此便将硅凸台转移到硅衬底的凹槽中,如图4中(f)所示。

[0113] 步骤S46:在形成密封盖板1的半导体材料背面沉积绝缘层,并对绝缘层在对应非凹槽位置以及第一垂直通孔下表面进行图形化刻蚀,形成第二垂直通孔5以及第一垂直通孔4的电极接触窗口;

[0114] 本实施例中,通过热氧化,化学气相沉积等薄膜沉积工艺,在硅衬底背面沉积一层绝缘的薄膜材料,例如氧化硅,在硅衬底下表面和第一垂直通孔4下表面均沉积有绝缘层,这里沉积的绝缘层可以与形成密封盖板1的绝缘材料12形成一体化结构,材料可以相同或不同,只要都是绝缘材料即可,并利用光刻刻蚀等工艺对绝缘层进行图形化,在非凹槽位置图案化制作第二垂直通孔5,以及在第一垂直孔4下表面制作电极接触窗口,如图4中(g)所示。至此,采用标号1表示密封盖板,该密封盖板1采用覆盖有绝缘材料12的半导体材料11,在该实例中,绝缘材料的具体设置情况如下:密封盖板1的凹槽2下表面具有一层绝缘材料,

密封盖板1的下表面为一层绝缘材料,其余部分的密封盖板1为半导体材料。

[0115] 步骤S47:制作第一电极引线6和第二电极引线7。

[0116] 本实施例中,通过蒸发、磁控溅射或者电镀工艺在第一垂直通孔4和第二垂直通孔5以及密封盖板下表面的通孔附近的区域沉积电极材料,制备图形化电极,得到第一电极引线6和第二电极引线7,其中,第一电极引线6,连续覆盖第一垂直通孔4的侧壁和底部,与电极板3接触,以及引出至密封盖板1下表面邻近第一垂直通孔4的部分区域;第二电极引线7,覆盖第二垂直通孔5的侧壁和底部,以及引出至密封盖板1下表面邻近第二垂直通孔5的部分区域,如图4中(h)所示。

[0117] 当然,本公开的执行顺序不以上述实施例为限,只要能形成相应的器件结构的制作工艺均在本申请的保护范围之内。

[0118] 第五实施例

[0119] 在本公开的第五个实施例中,提供了一种包含盖板结构的电容式传感器。

[0120] 图5为根据本公开第五实施例所示的电容式传感器的结构示意图。

[0121] 参照图5所示,本实施例的电容式传感器的结构为:两个盖板结构相对设置,用于传感的结构层8置于两个盖板结构之间,在盖板结构的电极板3与结构层8之间存在间隙,形成差分电容传感器。

[0122] 可选的,在该差分电容传感器的结构层上包含悬空结构9,形成一加速度计。在一实例中,盖板结构中的电极板3的高度小于密封盖板1的高度,该加速度计感测加速度的悬空结构9为悬臂梁连接的硅质量块(材质可以根据需要变化),该硅质量块的两个面分别与两个盖板结构中的电极板,形成差分电容检测的三明治加速度计结构,如图5所示,该加速度计的上极板由上盖板结构中的电极板3充当,该上极板位于悬空结构9正上方,在盖板结构的电极板3与结构层8中的悬空结构9之间存在间隙,从而形成一个电容结构;该加速度计的下极板由下盖板结构中的单晶硅电极板3充当,该下极板位于悬空结构9正下方,二者之间也形成一个电容结构;结构层8,通过图形化刻蚀形成悬空结构9,感测外界的加速度。当外界施加z向的加速度时,硅质量块会在惯性力影响下发生z向位移,由此质量块与上下极板之间的电容值均会发生变化,通过检测垂直通孔(包括第一垂直通孔4和第二垂直通孔5)引出的电极引线(包括第一电极引线6和第二电极引线7)之间的电学信号变化,即可根据电容与加速度的对应关系得到所测的加速度值。

[0123] 第六实施例

[0124] 在本公开的第六个实施例中,提供了一种包含盖板结构的电容式传感器。

[0125] 图6为根据本公开第六实施例所示的电容式传感器的结构示意图。

[0126] 参照图6所示,本实施例的电容式传感器的结构为:用于传感的结构层8叠放于盖板结构的上方,在盖板结构的电极板3与结构层8之间存在间隙,形成电容式压力传感器。

[0127] 在一实例中,盖板结构中的电极板3的高度小于密封盖板1的高度,该电容式压力传感器主要由具有一定厚度的硅薄膜(材料可以变化)结构层作为敏感部件所在结构层8,结构层与盖板结构中的单晶硅电极板3两部分构成检测电容结构,如图6所示。当外界压力作用于结构层薄膜时,薄膜会发生相应的变形,从而引起检测电容值的变化,通过检测垂直通孔(包括第一垂直通孔4和第二垂直通孔5)引出的电极引线(包括第一电极引线6和第二电极引线7)间的电学响应,即可检测外界的压力。

[0128] 第七实施例

[0129] 在本公开的第七个实施例中,提供了一种第五实施例所示的电容式传感器的制作方法。

[0130] 图7为根据本公开第七实施例所示的电容式传感器的制作方法的关键步骤示意图。

[0131] 参照图7所示,本实施例的电容式传感器的制作方法,包括:

[0132] 步骤S71:根据第三实施例所示方法制备盖板结构(不进行电极引线的制作),对盖板结构中的单晶硅柱(盖板结构中的电极板3,作为上极板)刻蚀一定的深度,然后与作为敏感部件所在结构层8的硅晶圆,进行晶圆对准键合,此时盖板与硅晶圆之间会形成密封的腔室,参见图7中(a)所示。通过化学机械抛光工艺,对硅晶圆片进行磨抛来定义结构层的厚度。

[0133] 步骤S72:根据设计要求,利用硅刻蚀工艺,进行结构层8的图形化,形成悬空结构9,刻蚀深度为结构层的厚度,硅晶圆经过刻蚀之后得到悬臂梁连接的硅质量块,即为悬空结构9,参见图7中(b)所示。

[0134] 步骤S73:对另一个盖板结构的单晶硅极板(作为下电极板)进行刻蚀相同的深度,然后与结构层8的另一面进行晶圆对准键合,形成以结构层为对称轴的对称结构,此时上下盖板结构中的单晶硅层与中间的硅质量块,构成对称的差分电容检测结构,参见图7中(c)所示。

[0135] 步骤S74:通过蒸发、溅射或者电镀等金属沉积工艺,在通孔及其附近区域中沉积金属,图形化金属层,制备电极引线(包括第一电极引线6和第二电极引线7)和电极(图中未示意),参见图7中(d)所示。

[0136] 当然,本公开的执行顺序不以上述实施例为限,只要能形成相应的器件结构的制造工艺均在本申请的保护范围之内。

[0137] 第八实施例

[0138] 在本公开的第八个实施例中,提供了一种第六实施例所示的电容式传感器的制作方法。

[0139] 图8为根据本公开第八实施例所示的电容式传感器的制作方法的关键步骤示意图。

[0140] 参照图8所示,本实施例的电容式传感器的制作方法,包括:

[0141] 步骤S81:根据第三实施例所示方法制备盖板结构(不进行电极引线的制作),对盖板结构中的单晶硅柱(盖板结构中的电极板3)刻蚀一定的深度,其在与作为敏感部件的结构层8键合后会在此区域形成一定的空隙,作为检测电容的间隙,参见图8中(a)所示。

[0142] 步骤S82:盖板结构与作为结构层的硅晶圆,进行晶圆级键合,参见图8中(b)所示;

[0143] 步骤S83:通过蒸发、溅射或者电镀等金属沉积工艺,在盖板结构的底面沉积金属,图形化金属层,在垂直通孔(包括第一垂直通孔4和第二垂直通孔5)及其附近区域中制备电极引线(包括第一电极引线6和第二电极引线7)和电极(图中未示意),参见图8中(c)所示;

[0144] 步骤S84:通过化学机械抛光或者刻蚀等工艺对结构层的硅晶圆片进行减薄,达到设计所需要的厚度,参见图8中(d)所示。

[0145] 当然,本公开的执行顺序不以上述实施例为限,只要能形成相应的器件结构的制

作工艺均在本申请的保护范围之内。

[0146] 综上所述,本公开提供了一种盖板结构及其制作方法、电容式传感器,该盖板结构中的电极板可作为固定电极,该固定电极的形成工艺不需要深硅刻蚀工艺以及复杂的高温玻璃回流工艺;该盖板结构中的第二垂直通孔和第二电极引线以及电极板与其下方的第一垂直通孔及第一电极引线形成垂直互连引线结构,无键合压合过程中台阶覆盖问题,可实现很好的气密性封装,相比于硅直接键合封装工艺,不需要过高的温度,能有效控制寄生电容,减少信号馈通和串扰;具有与微机电器件制备工艺兼容、工艺简单、气密性好、具备垂直引线、不需要高温、降低寄生电容、以及广泛适用的综合性能。

[0147] 需要说明的是,在附图或说明书描述中,相似或相同的部分都使用相同的图号。附图中未绘示或描述的实现方式,为所属技术领域中普通技术人员所知的形式。另外,虽然本文可提供包含特定值的参数的示范,但应了解,参数无需确切等于相应的值,而是可在可接受的误差容限或设计约束内近似于相应的值。实施例中提到的方向用语,例如“上”、“下”、“前”、“后”、“左”、“右”等,仅是参考附图的方向。因此,使用的方向用语是用来说明并非用来限制本公开的保护范围。

[0148] 并且,并且图中各部件的形状和尺寸不反映真实大小和比例,而仅示意本公开实施例的内容。另外,在权利要求中,不应将位于括号之间的任何参考符号构造成对权利要求的限制。

[0149] 再者,单词“包含”或“包括”不排除存在未列在权利要求中的元件或步骤。位于元件之前的单词“一”或“一个”不排除存在多个这样的元件。

[0150] 此外,除非特别描述或必须依序发生的步骤,上述步骤的顺序并无限制于以上所列,且可根据所需设计而变化或重新安排。并且上述实施例可基于设计及可靠度的考虑,彼此混合搭配使用或其他实施例混合搭配使用,即不同实施例中的技术特征可以自由组合形成更多的实施例。

[0151] 说明书与权利要求中所使用的序数例如“第一”、“第二”、“第三”等的用词,以修饰相应的元件,其本身并不意味着该元件有任何的序数,也不代表某一元件与另一元件的顺序、或是制造方法上的顺序,该些序数的使用仅用来使具有某命名的一元件得以和另一具有相同命名的元件能做出清楚区分。

[0152] 以上所述的具体实施例,对本公开的目的、技术方案和有益效果进行了进一步详细说明,所应理解的是,以上所述仅为本公开的具体实施例而已,并不用于限制本公开,凡在本公开的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本公开的保护范围之内。

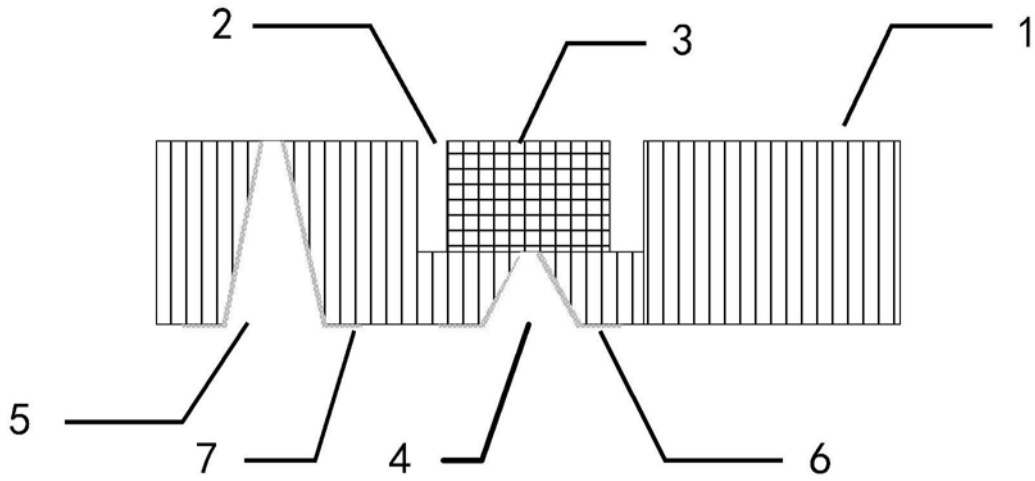


图1

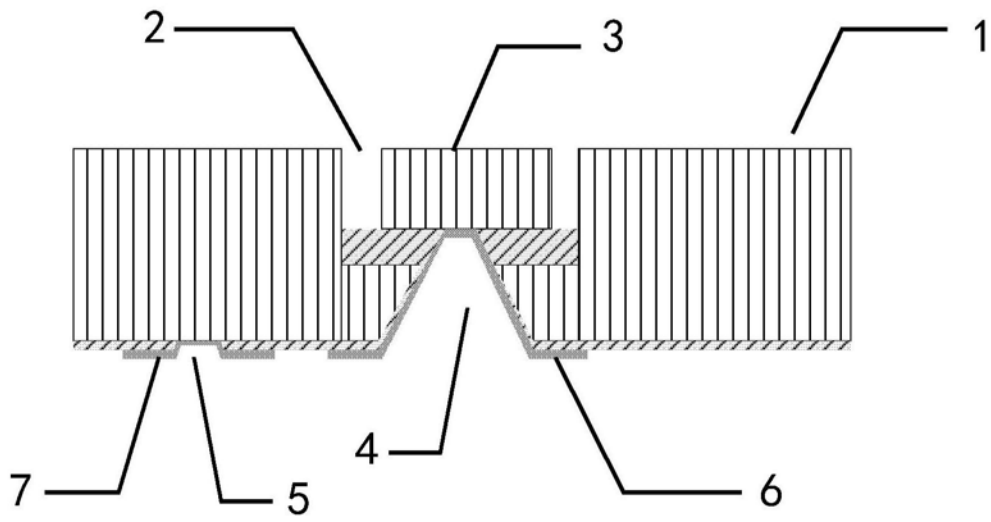


图2

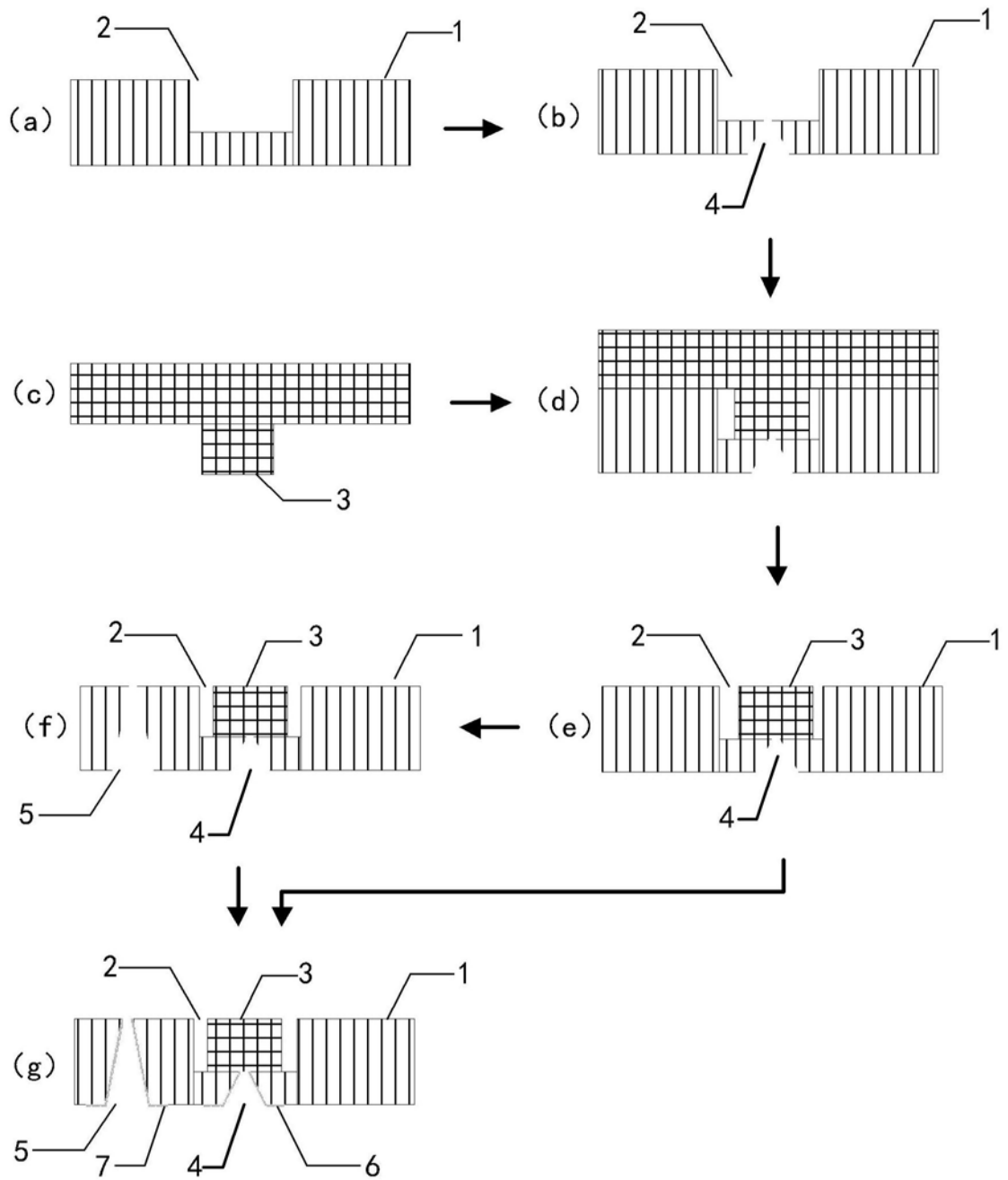


图3

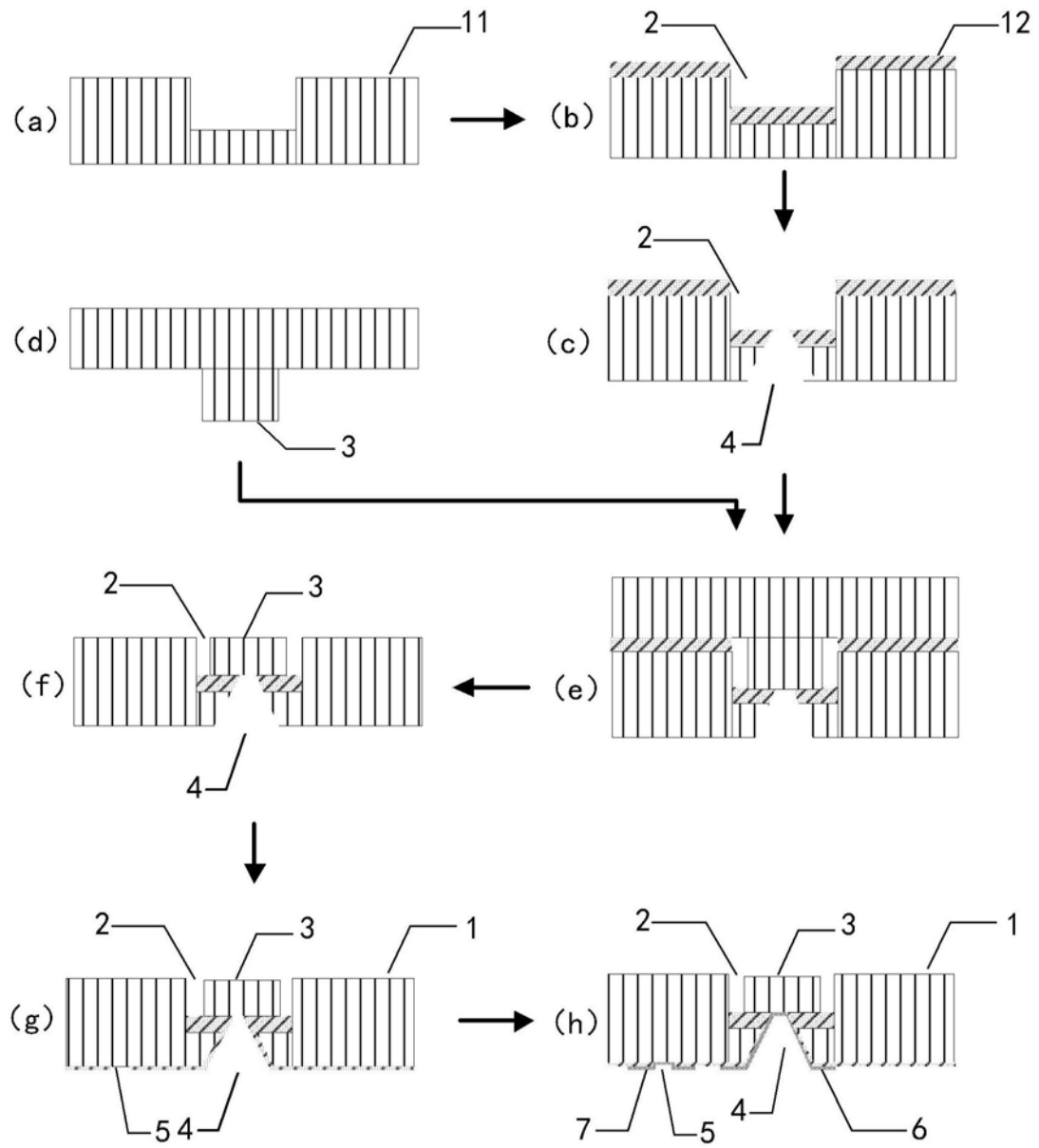


图4

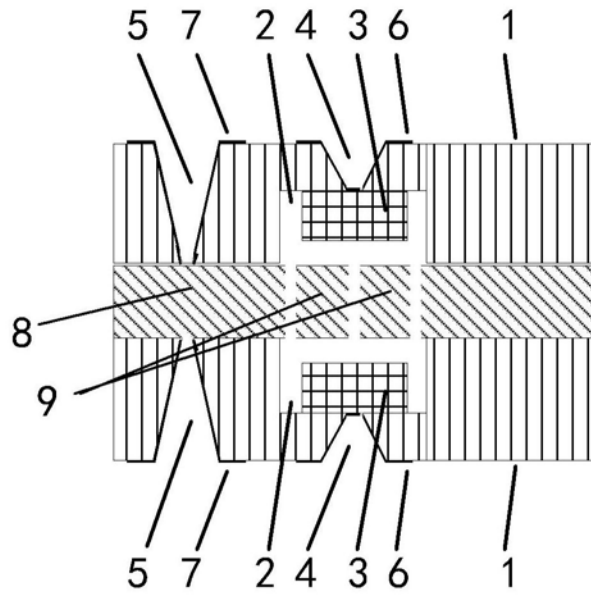


图5

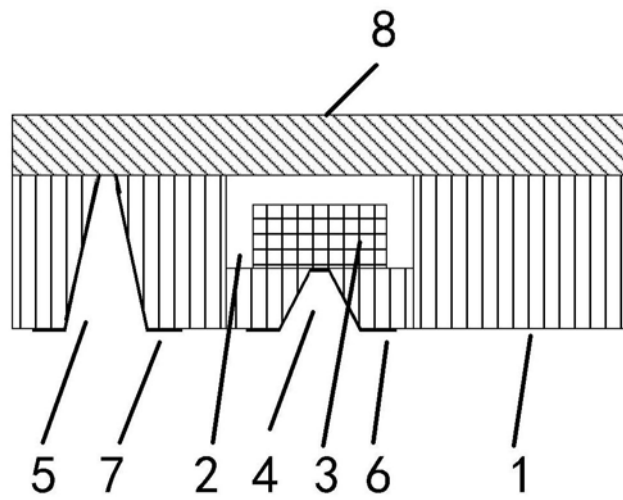


图6

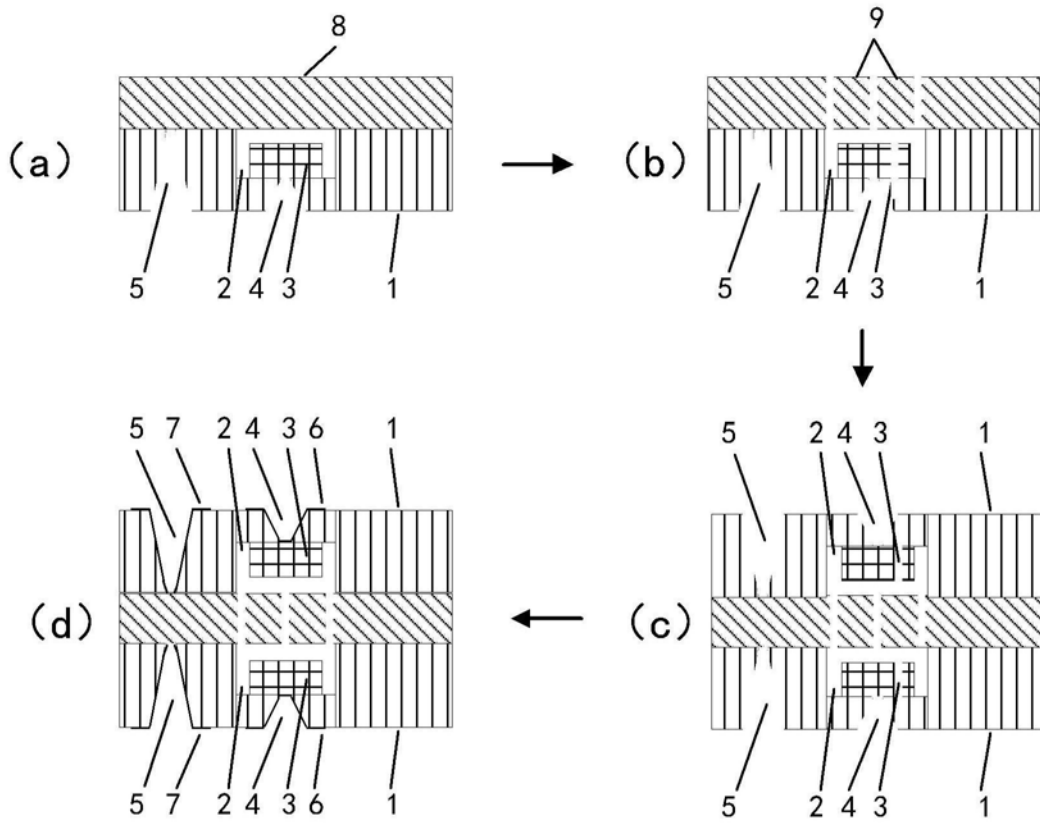


图7

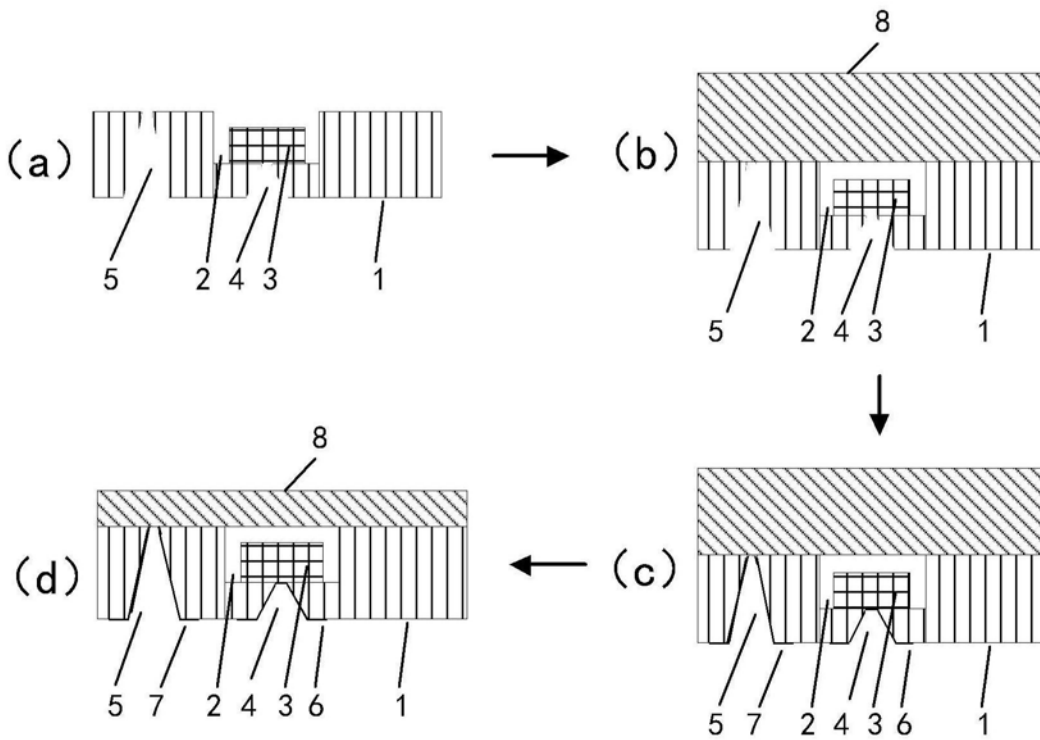


图8