

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2018년 7월 26일 (26.07.2018) **WIPO | PCT**



(10) 국제공개번호
WO 2018/135755 A2

- (51) 국제특허분류:
H05K 1/03 (2006.01) *H05K 3/02* (2006.01)
- (21) 국제출원번호: PCT/KR2017/014487
- (22) 국제출원일: 2017년 12월 11일 (11.12.2017)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2017-0008255 2017년 1월 17일 (17.01.2017) KR
- (71) 출원인: 주식회사 케이씨씨 (**KCC CORPORATION**)
[KR/KR]; 06608 서울시 서초구 사평대로 344, Seoul (KR).
- (72) 발명자: 박미소 (**PARK, Mi So**); 56429 전라북도 고창군 고창읍 월곡로 83, 104동 407호, Jeollabuk-do (KR). **곽만석 (KWAK, Man Suk)**; 34087 대전시 유성구 은구비로 18, 1410호, Daejeon (KR). **김경환 (KIM, Kyong Hwan)**; 55316 전라북도 완주군 봉동읍 원둔산6길 26-3, Jeollabuk-do (KR). **이승상 (LEE, Seung Sang)**; 16294 경기도 수원시 장안구 송원로 131-28, 103동504호, Gyeonggi-do (KR).
- (74) 대리인: 특허법인 태평양 (**BAE, KIM & LEE IP GROUP**); 06626 서울시 서초구 강남대로 343, 11층, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK,

MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

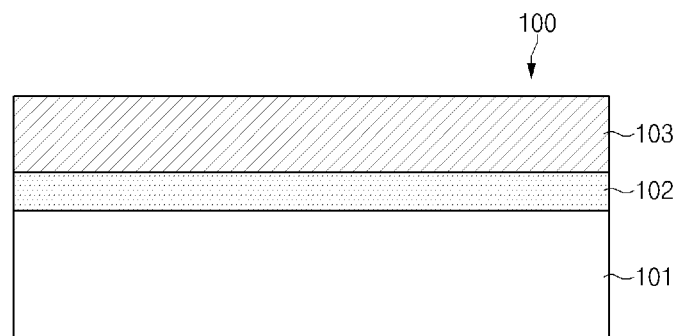
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

(54) Title: CERAMIC CIRCUIT BOARD AND MANUFACTURING METHOD THEREFOR

(54) 발명의 명칭: 세라믹 회로기판 및 이의 제조방법



(57) Abstract: The present invention relates to a ceramic circuit board and a manufacturing method therefor, the ceramic circuit board comprising: an aluminum nitride substrate; a junction layer formed on the aluminum nitride substrate and containing a spinel structure of metal oxide; and a metal layer formed on the junction layer, wherein at least one of the junction layer and the metal layer contains glass frit.

(57) 요약서: 본 발명은 질화 알루미늄 기판; 상기 질화 알루미늄 기판 상에 형성되는 스피넬 구조의 금속 산화물을 포함하는 접합층 및 상기 접합층 상에 형성되는 금속층을 포함하고, 상기 접합층 및 금속층 중 적어도 하나는 유리 분말(glass frit)을 포함하는 세라믹 회로기판 및 이의 제조방법에 관한 것이다.



WO 2018/135755 A2

명세서

발명의 명칭: 세라믹 회로기판 및 이의 제조방법

기술분야

- [1] 본 발명은 세라믹 회로기판 및 이의 제조방법에 관한 것이다.

배경기술

- [2] 세라믹은 내열성, 기계적 강도가 우수하고 절연저항이 높아 고전압이 인가되거나 고출력의 반도체 소자 기판 재료로 사용된다. 이러한 세라믹 소재로는 알루미나(Al_2O_3), 질화 알루미늄(AlN), 지르코니아(ZrO_2), 탄화규소(SiC) 및 질화규소(Si_3N_4) 등 있으며, 각각의 굴곡강도와 열전도도 특성에 따라 자동차, 고속철도, 산업 부품 등에 사용되고 있다. 이중 질화 알루미늄은 열전도도가 $150\text{--}250\text{W/mK}$ 로 우수하여 동작 시 많은 열을 방출하는 반도체 소자를 탑재하는 기판으로 유용하게 사용될 수 있다.
- [3] 질화 알루미늄을 회로기판으로 사용하기 위해 전극층을 형성하는 방법에는 질화 알루미늄을 가열하여 표면에 알루미나 막을 형성시키고 이 위에 구리 금속판을 가열하여 접합하는 DBC(Direct Bonding Cooper)법, TiAgCu 금속분말을 포함하고 있는 브레이징 페이스트를 인쇄한 후 그 위에 구리금속을 가열하여 접합하는 AMB(Active Metal Bonding)법, 텅스텐, 몰리브덴, 구리 등의 금속분말 페이스트를 인쇄/소성하여 전극층을 형성하는 메탈라이징 방법이 있다.
- [4] 이 중, 메탈라이징 방법으로서, 예를 들면, 일본 공개특허공보 특개평 5-320943호에 Al_2O_3 , SiO_2 , WO 등의 페이스트를 특정함량 포함함으로써 질화 알루미늄 기판과 텅스텐 금속층과의 우수한 접합 강도 및 내열성을 구현하는 방법이 개시되어 있다. 하지만, 상기 특허는 텅스텐 이외의 금속에 대해서는 적용이 불가능하며, 사용 범위에 한계가 있을 수 있다.
- [5] 또한, 일본 공개특허공보 특개소 50-75208호에는 메탈라이징 질화 알루미늄 기판에 몰리브덴 또는 텅스텐 금속층을 형성하는데 있어 밀착강도를 높이기 위해 질화 알루미늄을 가열하여 표면에 Al_2O_3 를 형성시켜 Al_2O_3 와 페이스트 내 Mn-Ti와 스피넬 구조를 형성하면서 접합 강도를 향상시키는 방법이 개시되어 있다. 그러나, 상기 방법은 고가의 페이스트를 사용함에도 불구하고, 만족할 만한 접합 강도를 구현하는데 한계가 있다.
- [6] 따라서, 질화 알루미늄 기판과 금속층의 우수한 접합 강도 및 열적 특성을 만족할 수 있는 세라믹 회로기판의 개발이 필요한 실정이다.
- [7] (특허문헌 1) 일본 공개특허공보 특개평 5-320943호
- [8] (특허문헌 2) 일본 공개특허공보 특개소 50-75208호

발명의 상세한 설명

기술적 과제

- [9] 본 발명은 반도체 소자 실장용 세라믹 회로기판을 제조하는데 있어, 금속층과

질화 알루미늄 기판과의 높은 접합 강도와 열적 특성을 갖는 세라믹 회로기판을 제공하는 것이다.

- [10] 본 발명은 상기 효과를 달성하면서 제조비용도 절감할 수 있는 세라믹 회로기판의 제조방법을 제공하는 것이다.

과제 해결 수단

- [11] 본 발명은 질화 알루미늄 기판; 상기 질화 알루미늄 기판 상에 형성되는 스피넬 구조의 금속 산화물을 포함하는 접합층 및 상기 접합층 상에 형성되는 금속층을 포함하고, 상기 접합층 및 금속층 중 적어도 하나에 유리분말(glass frit)을 포함하는 것인 세라믹 회로기판을 제공한다.

- [12] 또한, 본 발명은 질화 알루미늄 기판 상에 CuO 분말을 도포하고 산화 열처리하여 스피넬 구조의 CuAl_2O_4 를 포함하는 접합층을 형성하는 것 및 상기 스피넬 구조의 CuAl_2O_4 상에 금속 페이스트를 인쇄하고 소성하여 금속층을 형성하는 것을 포함하는 것인 세라믹 회로기판의 제조방법을 제공한다.

발명의 효과

- [13] 본 발명의 세라믹 회로기판은 질화 알루미늄 기판 상에 스피넬 구조의 금속 산화물을 포함하는 접합층 및 상기 접합층 상에 금속층을 포함하고, 상기 접합층 및 금속층 중 적어도 하나에 유리분말을 포함한다. 접합층의 스피넬 구조, 유리분말 및 금속층의 페이스트 성분과의 결합으로 인해, 금속층과 질화 알루미늄 기판과의 강한 접합 강도를 구현할 수 있고, 열적 특성을 더욱 향상시킬 수 있다. 또한, 이러한 우수한 물성 효과를 달성하면서도 세라믹 회로기판의 제조비용도 절감할 수 있다.

도면의 간단한 설명

- [14] 도 1은 본 발명의 일 실시예에 따른 세라믹 회로기판의 단면을 나타내는 개념도이다.
- [15] 도 2는 본 발명의 일 실시예에 따른 세라믹 회로기판의 제조방법을 나타낸 공정 흐름도이다.
- [16] 도 3은 본 발명의 세라믹 회로기판의 접합 강도 테스트를 나타낸 도면이다.

발명의 실시를 위한 형태

- [17] 이하, 본 발명에 대한 이해를 돕기 위해 본 발명을 더욱 상세하게 설명한다.
- [18] 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정해서 해석되어서는 아니 되며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다.

[19]

- [20] 1. 세라믹 회로기판

- [21] 본 발명의 일 실시형태에 따른 세라믹 회로기판(AlN)(100)은 도 1에서

나타내는 바와 같이, 질화 알루미늄 기판(101), 상기 질화 알루미늄 기판(101) 상에 형성되고 스피넬 구조의 금속 산화물을 포함하는 접합층(102) 및 상기 접합층(102) 상에 형성되는 금속층(103)을 포함한다.

- [22] 상기 질화 알루미늄 기판(101)은 열전도도가 우수하고 전기 절연성이 좋아, 동작 시 많은 열을 방출하는 반도체 소자를 탑재하는 기판으로 최적인 소재일 수 있다.
- [23] 본 발명의 일 실시예에 따르면, 상기 스피넬 구조의 금속 산화물을 포함하는 접합층(102)은 CuAl_2O_4 를 포함할 수 있고, 상기 접합층(102)은 두께가 10 내지 1,000 nm 범위일 수 있고, 10 내지 400 nm 범위일 수 있으며, 50 내지 200 nm 범위일 수 있다. 만일 접합층(102)의 두께가 상기 범위 미만인 경우 스피넬 구조의 금속 산화물의 형성 영역이 좁아, 본 발명이 목적하는 우수한 접합 강도를 구현하는데 어려움이 있을 수 있다. 상기 범위를 초과하는 경우, 인쇄 후 부분적으로 기포가 발생될 수 있다.
- [24] 상기 스피넬 구조의 CuAl_2O_4 는 상기 질화 알루미늄 기판(101) 상에 CuO 분말을 도포하고 산화 열처리하여 형성된 것일 수 있다.
- [25] 상기 금속층(103)은 Cu, Ag 또는 이들의 혼합물을 포함하는 금속분말을 포함할 수 있으며, 그 두께가 3 내지 300 μm 범위일 수 있고, 5 내지 200 μm 범위일 수 있으며, 10 내지 100 μm 범위일 수 있다.
- [26] 본 발명의 일 실시예에 따른 세라믹 회로기판에 있어서, 상기 접합층(102) 및 금속층(103) 중 적어도 하나는 유리분말(glass frit)을 포함할 수 있다.
- [27] 이때, 상기 접합층(102)에 유리분말이 포함될 때에는 금속 산화물 대 유리분말의 중량비가 1: 2.53 내지 4.18일 수 있다. 만약 유리분말이 상기 수치 범위를 벗어나면 전극 회로의 저항이 높아져 전류이동에 문제가 발생할 수 있다.
- [28] 상기 금속층(103)에 유리분말이 포함될 때에는 금속분말 대 유리분말의 중량비가 1: 0.05 내지 0.1일 수 있다. 만약 유리분말이 상기 수치 범위를 벗어나면 전극 회로의 저항이 높아져 전류이동에 문제가 발생할 수 있으며, 납땀성(Solderability)과 와이어 접합성(Wire bondability)의 물성이 현저하게 떨어져 칩이나 부품 실장이 어려워 모듈 조립에 문제가 발생할 수 있다.
- [29] 상기 유리분말은 평균입경이 1.5 내지 10.5 μm 인 칼슘 실리케이트계 유리분말을 포함할 수 있다. 일반적으로, 질화 알루미늄 기판의 경우 유리상이 부족하여 금속층(103)과 접합강도가 낮은 문제가 있다. 본 발명의 세라믹 회로기판은 질화 알루미늄 기판(101) 상에 스피넬 구조의 금속 산화물을 포함하는 접합층(102) 및 상기 접합층(102) 상에 금속층(103)을 포함하고, 상기 접합층(102) 및 금속층(103) 중 적어도 하나에 유리분말이 포함됨으로써, 접합층(102)의 스피넬 구조, 유리분말 및 금속층(103)의 페이스트 성분과의 결합으로 인해, 금속층(103)과 질화 알루미늄 기판과(101)의 강한 접합 강도를 구현할 수 있다. 또한, TCT(Thermal Cycle Test) 물성 등의 열적 특성을 더욱 향상시킬 수 있으므로, 장기간 전류를 인가하여 반복 사용하여도 금속층(103)이 세라믹

회로기판으로부터 이탈되지 않아 신뢰성을 향상시킬 수 있다.

[30]

[31] 2. 세라믹 회로기판의 제조방법

[32] 본 발명의 일 실시예에 따른 세라믹 회로기판을 구성하는 상기 요소들 각각에 대한 구체적인 내용을 하기 제조 공정을 참고로 하여 보다 구체적으로 살펴보면 다음과 같다.

[33] 본 발명의 일 실시예에 따른 세라믹 회로기판의 제조방법은 질화 알루미늄 기판 상에 CuO 분말을 도포하고 산화 열처리하여 스피넬 구조의 CuAl_2O_4 를 포함하는 접합층을 형성하는 것(단계 (a)); 및 상기 스피넬 구조의 CuAl_2O_4 상에 금속 페이스트를 인쇄하고 소성하여 금속층을 형성하는 것(단계 (b))을 포함할 수 있다.

[34] 도 2는 본 발명의 일 실시예에 따른 세라믹 회로기판의 제조방법을 나타낸 공정 흐름도이다.

[35] 도 2와 함께 구체적으로 살펴보면, 본 발명의 일 실시예에 따른 세라믹 회로기판의 제조방법에 있어서, 상기 단계 (a)는 질화 알루미늄 기판 상에 CuO 분말을 도포하고(a1), 산화 열처리하여(a2) 스피넬 구조의 CuAl_2O_4 를 포함하는 접합층을 형성하는 단계일 수 있다.

[36] 상기 질화 알루미늄 기판 상에 도포되는 CuO 분말은 평균입경이 1 내지 $50\ \mu\text{m}$ 인 것일 수 있고, 2 내지 $40\ \mu\text{m}$ 인 것일 수 있으며, 3 내지 $20\ \mu\text{m}$ 인 것일 수 있다. 상기 CuO 분말은 질화 알루미늄 기판 1cm^2 당 $5 \times 10^{-3}\text{mg}$ 내지 $10 \times 10^{-3}\text{mg}$ 의 양으로 도포될 수 있다. 만일 상기 CuO 분말의 양이 상기 범위 미만인 경우 도포되는 CuO 분말의 양이 너무 적어 CuAl_2O_4 형성되는 양이 너무 적을 수 있고, 반대로 CuO 분말의 양이 상기 범위를 초과하는 경우 인쇄 후 부분적으로 기포가 발생하는 문제가 있을 수 있다.

[37] 상기 산화 열처리는 1000 내지 1200°C 의 온도범위, 더욱 구체적으로 1100°C 내지 1150°C 의 온도범위에서 약 10분 내지 30분 동안 수행될 수 있다. 상기 산화 열처리 공정은 예를 들면 박스 용광로(furnace)에서 진행될 수 있다. 본 발명의 일 실시예에 따르면, 상기 산화 열처리 온도 범위 내에서, 특히 1100 내지 1150°C 의 온도범위 내에서 최적의 접합 강도 및 열적 특성을 구현할 수 있다.

[38] 상기 산화 열처리에 의해 질화 알루미늄 기판 상에 스피넬 구조의 CuAl_2O_4 를 형성할 수 있으며, 상기 CuAl_2O_4 의 형성 메커니즘은 하기 반응식 1 및 2와 같다.

[39] [반응식 1]

[40] $\text{AlN} + \text{O}_2 \rightarrow \text{Al}_2\text{O}_3 + \text{NO}_x$

[41] 상기 식에서, x는 0 내지 2이다.

[42] [반응식 2]

[43] $\text{CuO} + \text{Al}_2\text{O}_3 \rightarrow \text{CuAl}_2\text{O}_4$

[44] 구체적으로, 상기 질화 알루미늄 기판 상에 CuO 분말 도포 후, 산화 열처리 공정에 의해, 질화 알루미늄 기판 표면은 질화 알루미늄이 산화되어 Al_2O_3 가

형성될 수 있다(반응식 1). 또한, 상기 형성된 Al_2O_3 는 도포된 CuO 와 반응하여 스피넬 구조의 CuAl_2O_4 가 형성될 수 있다(반응식 2).

[45] 만일, 상기 산화 열처리 시간이 너무 짧으면 상기 반응이 이루어지지 않을 수 있고, 산화 열처리 시간이 너무 길면 질화 알루미늄 표면에 Al_2O_3 막 형성 시, Al과 O의 접촉이 불가하여 Al_2O_3 막의 성장 속도가 낮아질 수 있다.

[46] 또한, 산화 열처리 온도가 상기 온도범위 미만인 경우 산화반응이 이루어지지 않을 수 있고, 상기 온도범위를 초과하는 경우 Al_2O_3 막이 두꺼워져 AlN과 친화력이 약한 산화층과 밀착이 저하될 수 있다.

[47] 본 발명의 일 실시예에 따른 세라믹 회로기판의 제조방법에 있어서, 상기 단계 (b)는 도 2에 나타난 바와 같이, 상기 스피넬 구조의 CuAl_2O_4 상에 금속 페이스트를 인쇄하고(b1) 소성하여(b2) 금속층을 형성하는 단계일 수 있다.

[48] 상기 금속 페이스트는 Cu, Ag 또는 이들의 혼합물을 포함하는 금속분말 80 내지 90 중량%, 및 유리분말과 바인더의 혼합물 10 내지 20 중량%를 포함할 수 있다.

[49] 상기 바인더는 통상적으로 사용되는 유기물 바인더를 들 수 있으며, 상기 유기물 바인더는 예를 들어, 폴리비닐알코올(PVA), 폴리비닐부티랄(PVB), 에틸셀룰로오스 및 아크릴수지 등을 들 수 있다. 또한, 상기 유리분말은 평균입경이 1.5 내지 $10.5\ \mu\text{m}$ 인 칼슘 실리케이트계 유리분말을 포함할 수 있다.

[50] 상기 금속 페이스트 인쇄 방법은 예를 들면, 스크린 인쇄(Screen Printing) 또는 제트분사(Jet Injection)의 방법으로 인쇄할 수 있으며(b1), 인쇄 후 예를 들어 100 내지 150 에서 약 1분 내지 30분 동안 건조할 수 있다.

[51] 그 다음 질소 분위기 하에서 약 800 내지 1,000의 온도범위에서 약 30분 내지 180분 동안 소성하고(b2), 이를 반복 적층 함으로써 금속층을 형성할 수 있다.

[52] 본 발명의 일 실시예에 따르면, 상기 소성에 의해 스피넬 구조의 CuAl_2O_4 이 금속 페이스트 내에 포함된 금속분말 및 유리분말과 강하게 결합할 수 있다. 또한, 상기 유리분말은 스피넬 구조의 CuAl_2O_4 구조 내로 침투할 수 있으며, 이러한 침투에 의해 강한 접합이 이루어질 수 있다.

[53] 이에 따라, 상기 세라믹 회로기판 상의 스피넬 구조의 CuAl_2O_4 를 포함하는 접합층도 유리분말을 포함할 수 있다. 본 발명의 일 실시예에 따르면 상기 스피넬 구조의 CuAl_2O_4 대 유리분말의 중량비는 1: 2.53 내지 4.18일 수 있다.

[54] 또한, 상기 소성에 의한 강한 접합 후, 상기 금속층에 포함되는 상기 금속분말 대 유리분말의 중량비는 1: 0.05 내지 0.1일 수 있다.

[55] 본 발명의 또 다른 일 실시예에 따라, 상기 금속 페이스트에 포함된 금속분말이 Ag인 경우, 즉 Ag 페이스트를 사용한 경우, 소성에 의해 Ag가 접합층에 형성된 CuAl_2O_4 의 Cu 자리에 치환되어 AgAl_2O_4 의 구조를 형성하면서, Ag 페이스트와 강한 접합이 이루어질 수 있다. 따라서, 본 발명의 일 실시예에 따라, 상기 접합층은 금속 페이스트에 포함된 유리분말뿐만 아니라, 금속분말도 포함될 수 있다.

[56]

[57] 이하, 본 발명을 하기와 같은 실시예에 의거하여 더욱 상세하게 설명한다. 단, 하기 실시예들은 본 발명을 예시하기 위한 것일 뿐, 본 발명이 이들 실시예들에 의해 한정되는 것은 아니다.

[58] **실시예 1**

[59] 질화 알루미늄(AlN) 기판상에 평균입경이 $5\ \mu\text{m}$ 인 CuO 분말을 질화 알루미늄 기판 $1\ \text{cm}^2$ 당 $7.5 \times 10^{-3}\ \text{mg}$ 의 양으로 도포하고 약 1000°C 의 박스 용광로(furnace)에서 약 45분 동안 산화 열처리하여 질화 알루미늄(AlN) 기판상에 스피넬 구조의 CuAl_2O_4 를 형성하였다.

[60] 상기 스피넬 구조의 CuAl_2O_4 상에 Cu 분말 약 85 중량%, 및 유리분말 및 에틸 셀룰로오스(바인더)의 혼합물이 약 15 중량%이 포함된 구리 페이스트(다나까社)를 스크린 인쇄하였다. 상기 인쇄 후 약 100 내지 150°C 에서 약 10분간 건조한 후, 질소 분위기 하에서 약 900 내지 1000°C 에서 약 30분 동안 소성하고, 이를 3회 반복 적층하여 금속층을 형성시켜 시편을 제조하였다.

[61] **실시예 2**

[62] 산화 열처리 온도를 1100°C 에서 수행한 것을 제외하고는, 실시예 1과 동일한 방법을 수행하여 시편을 제조하였다.

[63] **실시예 3**

[64] 산화 열처리 온도를 1150°C 에서 수행한 것을 제외하고는, 실시예 1과 동일한 방법을 수행하여 시편을 제조하였다.

[65] **실시예 4**

[66] 산화 열처리 온도를 1200°C 에서 수행한 것을 제외하고는, 실시예 1과 동일한 방법을 수행하여 시편을 제조하였다.

[67] **실시예 5**

[68] 산화 열처리 온도를 1000°C 에서 수행하고, 금속 페이스트를 Cu 분말 대신 Ag 분말을 사용한 것을 제외하고는, 실시예 1과 동일한 방법을 수행하여 시편을 제조하였다.

[69] **실시예 6**

[70] 산화 열처리 온도를 1100°C 에서 수행하고, 금속 페이스트를 Cu 분말 대신 Ag 분말을 사용한 것을 제외하고는, 실시예 1과 동일한 방법을 수행하여 시편을 제조하였다.

[71] **실시예 7**

[72] 산화 열처리 온도를 1150°C 에서 수행하고, 금속 페이스트를 Cu 분말 대신 Ag 분말을 사용한 것을 제외하고는, 실시예 1과 동일한 방법을 수행하여 시편을 제조하였다.

[73] **실시예 8**

[74] 산화 열처리 온도를 1200°C 에서 수행하고, 금속 페이스트를 Cu 분말 대신 Ag 분말을 사용한 것을 제외하고는, 실시예 1과 동일한 방법을 수행하여 시편을

제조하였다.

[75] **비교예 1**

[76] 질화 알루미늄(AlN) 기판상에 Cu 분말 85 중량%, 및 유리분말 및 에틸 셀룰로오스의 혼합물이 15 중량% 포함된 금속 페이스트를 스크린 인쇄하였다. 상기 인쇄 후 약 100 내지 150 °C에서 약 10분간 건조한 후, 질소 분위기 하에서 약 900 내지 1000 °C에서 약 30분 동안 소성하고, 이를 3회 반복 적층하여 금속층을 형성시켜 시편을 제조하였다.

[77] **비교예 2**

[78] 금속 페이스트를 Cu 분말 대신 Ag 분말을 사용한 것을 제외하고는, 비교예 1과 동일한 방법을 수행하여 시편을 제조하였다.

[79] **실험예 1: 접합 강도 평가**

[80] 풀 테스트(pull test) 방법에 의해 접합 강도를 평가하였다.

[81] 구체적으로, 도 3에 나타낸 바와 같이 실시예 1 내지 8, 및 비교예 1과 2에서 얻은 시편 (5x5 mm SQ 사이즈) 위에 300 °C에서 용융되는 솔더를 녹여 Cu 도금 패턴과 매칭되는 Cu 와이어(금속박, 204)를 붙이고 도 3에서 나타내는 화살표 방향을 향하여 UTM 장비로 당겨서 접합 강도를 측정하였다.

[82] **실험예 2: TCT 평가**

[83] TCT(열 사이클 테스트: Thermal Cycle Test) 평가는 -55 내지 150°C의 온도에서 100, 300, 500, 1000, 1500 및 2000 사이클 단위로 열 충격 테스트를 실시하여, 질화 알루미늄 기판과 금속의 박리현상(delamination)이 몇 번째 사이클에서 나타나는지(발생하는 횟수)를 주사 초음파 현미경(scanning acoustic microscopy)으로 확인하였다.

[84] 하기 표 1 및 2는 실험예 1 및 2에 대한 평가 결과로서, Cu 페이스트를 이용하여 스크린 인쇄한 실시예 1 내지 4 및 비교예 1은 하기 표 1에, Ag 페이스트를 이용하여 스크린 인쇄한 실시예 5 내지 8 및 비교예 2는 하기 표 2에 나타내었다.

[85] [표1]

물성 평가		실시예 1	실시예 2	실시예 3	실시예 4	비교예 1
CuO 분말도포유무		O	O	O	O	X
산화 열처리 온도 (°C)		1000	1100	1150	1200	X
접합강도(N/mm)	1회	5.1	9.6	12.7	3.8	2.3
	2회	6.5	10.5	10.0	4.6	1.2
	3회	5.6	10.8	9.5	4.4	1.6
	4회	5.2	11.9	12.0	3.3	2.1
	5회	5.9	9.8	10.8	3.7	1.9
TCT(박리현상이 발생한 횟수)		1,000 cycle	2,000 cycle	2,000 cycle	1,000 cycle	300 cycle

- [86] 상기 표 1에서 알 수 있는 바와 같이, 질화 알루미늄 기판에 CuO 분말 도포 및 산화 열처리하여 질화 알루미늄 기판 상에 스핀넬 구조의 CuAl_2O_4 를 형성한 후, Cu 페이스트를 인쇄한 본 발명의 실시예 1 내지 4는 질화 알루미늄 기판 상에 CuO 분말의 도포 및 산화 열처리를 수행하지 않고 상기 Cu 페이스트를 인쇄한 비교예 1에 비해 접합 강도 및 TCT 결과가 현저히 우수함 알 수 있다.
- [87] 구체적으로 살펴보면, 상기 표 1에서 실시예 1 내지 4는 비교예 1에 비해 풀 테스트 1회 때에는 1.5배 내지 5배까지 접합 강도가 향상되었고, 풀 테스트 5회 때에는 실시예 1 내지 4가 비교예 1에 비해 약 2배 내지 5배까지 향상됨을 알 수 있다.
- [88] 또한, TCT의 경우, 비교예 1은 300회 사이클 때에 박리현상이 나타났으나, 실시예 1 내지 4의 경우 1000회 또는 2000회 사이클 때에 박리현상이 나타남을 알 수 있다. 따라서, 실시예 1 내지 4는 비교예 1에 비해 최대 6배 이상까지 열적 특성이 향상되었음을 알 수 있다.
- [89] 한편, 산화 열처리 온도에 따라 풀 테스트 및 TCT 결과가 현저히 달라짐을 알 수 있다.
- [90] 구체적으로 살펴보면, CuO 분말 도포 후, 산화 열처리를 1100 및 1150°C에서 수행한 실시예 2 및 3은 산화 열처리를 1000 및 1200°C에서 수행한 실시예 1 및 실시예 4에 비해 풀 테스트 시 접합 강도가 약 2배 내지 3배 정도 향상되었음을 알 수 있고, TCT 측정 시, 박리현상이 2배 이상 천천히 발생함을 알 수 있다.
- [91] 따라서, CuO 분말 도포 후, 산화 열처리를 1100 및 1150°C에서 수행하는 경우, 최적의 접합 강도 및 열적 특성을 달성할 수 있음을 알 수 있다.

[92] [표2]

물성 평가		실시예 5	실시예 6	실시예 7	실시예 8	비교예 2
CuO 분말도포 유무		O	O	O	O	X
산화 열처리 온도(°C)		1000	1100	1150	1200	X
접합 강도(N/mm)	1회	5.96	8.9	12.10	4.58	2.34
	2회	6.29	11.7	11.70	4.17	2.45
	3회	6.15	12.2	13.82	3.45	1.76
	4회	7.21	13.1	12.34	3.89	3.56
	5회	6.22	9.1	13.38	3.07	3.73
TCT(박리현상이 발생한 횟수)		1,000 cycle	2,000 cycle	2,000 cycle	1,000 cycle	300 cycle

[93] 금속 페이스트를 Cu 분말 대신 Ag 분말을 사용한 경우에도, 본 발명의 실시예 5 내지 8이 질화 알루미늄 기판 상에 CuO 분말의 도포 및 산화 열처리를 수행하지 않고 상기 Ag 페이스트를 인쇄한 비교예 2에 비해 접합 강도 및 TCT 결과가 현저히 우수함을 알 수 있다.

[94] 구체적으로 살펴보면, 상기 표 2에서 실시예 5 내지 8은 비교예 2에 비해 풀 테스트 1회 때에 약 2배 내지 5배까지 접합 강도가 향상되었고, 풀 테스트 5회 때에 실시예 5 내지 8이 비교예 2와 비슷하거나 약 4배까지 향상됨을 알 수 있다.

[95] 또한, TCT의 경우, 비교예 2는 300회 사이클 때에 박리현상이 나타났으나, 실시예 5 내지 8의 경우 1000회 또는 2000회 사이클 때에 박리현상이 나타남을 알 수 있다. 따라서, 실시예 5 내지 8은 비교예 2에 비해 최대 6배 이상까지 열적 특성이 향상되었음을 알 수 있다.

[96] 또한, 산화 열처리 온도에 따라 풀 테스트 및 TCT 결과가 현저히 달라짐을 알 수 있다.

[97] 구체적으로 살펴보면, CuO 분말 도포 후, 산화 열처리를 1100 및 1150°C에서 수행한 실시예 6 및 7은 산화 열처리를 1000 및 1200°C에서 수행한 실시예 5 및 실시예 8에 비해 풀 테스트 시 접합 강도가 약 2배 정도 향상되었음을 알 수 있고, TCT 측정 시, 박리현상이 2배 이상 천천히 발생함을 알 수 있다.

[98] 따라서, Ag 페이스트를 사용한 경우에도, CuO 분말 도포 후, 산화 열처리를 1100 및 1150°C에서 수행하는 경우, 최적의 접합 강도 및 열적 특성을 달성할 수 있음을 알 수 있다. 즉, Ag 페이스트를 적용할 경우, 접합층에 포함된 CuAl_2O_4 의

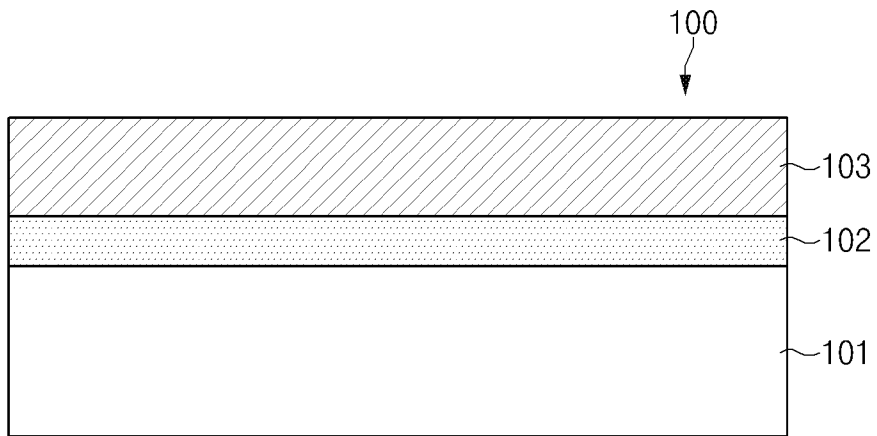
Cu 자리에 Ag가 치환되어 AgAl_2O_4 구조를 형성하면서 Ag 페이스트와 강한 접합이 이루어졌음을 알 수 있다.

청구범위

- [청구항 1] 질화 알루미늄 기판;
 상기 질화 알루미늄 기판 상에 형성되는 스피넬 구조의 금속 산화물을 포함하는 접합층 및
 상기 접합층 상에 형성되는 금속층을 포함하고,
 상기 접합층 및 금속층 중 적어도 하나에 유리분말(glass frit)을 포함하는 것인 세라믹 회로기판.
- [청구항 2] 청구항 1에 있어서,
 상기 스피넬 구조의 금속 산화물은 CuAl_2O_4 를 포함하는 것인 세라믹 회로기판.
- [청구항 3] 청구항 1에 있어서,
 상기 접합층은 스피넬 구조의 CuAl_2O_4 및 유리분말을 포함하고, 상기 CuAl_2O_4 대 유리분말의 중량비는 1: 2.53 내지 4.18인 것인 세라믹 회로기판.
- [청구항 4] 청구항 1에 있어서,
 상기 금속층은 Cu, Ag 또는 이들의 혼합물을 포함하는 금속분말 및 유리분말을 포함하고, 상기 금속분말 대 유리분말의 중량비는 1: 0.05 내지 0.1인 것인 세라믹 회로기판.
- [청구항 5] 청구항 1에 있어서,
 상기 접합층의 두께는 10 내지 1000 nm 범위이고, 상기 금속층의 두께는 3 내지 300 μm 범위인 것인 세라믹 회로기판.
- [청구항 6] 질화 알루미늄 기판 상에 CuO 분말을 도포하고, 산화 열처리하여 스피넬 구조의 CuAl_2O_4 를 포함하는 접합층을 형성하는 것 및
 상기 스피넬 구조의 CuAl_2O_4 상에 금속 페이스트를 인쇄하고 소성하여 금속층을 형성하는 것을 포함하는 것인 세라믹 회로기판의 제조방법.
- [청구항 7] 청구항 6에 있어서,
 상기 금속 페이스트는 금속분말 80 내지 90 중량% 및 유리분말과 바인더의 혼합물 10 내지 20 중량%를 포함하는 것인 세라믹 회로기판의 제조방법.
- [청구항 8] 청구항 6에 있어서,
 상기 CuO 분말은 평균입경이 1 내지 50 μm 인 것인 세라믹 회로기판의 제조방법.
- [청구항 9] 청구항 6에 있어서,
 상기 CuO 분말의 도포량은 1cm^2 당 $5 \times 10^{-3}\text{mg}$ 내지 $10 \times 10^{-3}\text{mg}$ 인 것인 세라믹 회로기판의 제조방법.
- [청구항 10] 청구항 6에 있어서,
 상기 산화 열처리의 온도는 1000 내지 1200°C인 것인 세라믹 회로기판의

제조방법.

[도1]



[도2]



[도3]

