



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

204223

(11)

(B1)

(51) Int. Cl.³
H 03 K 29/00

/22/ Přihlášeno 19 04 78
/21/ /PV 2499-78/

(40) Zveřejněno 31 07 80

(45) Vydáno 15 11 82

(75)
Autor vynálezu

BARTUŠEK KAREL ing., BRNO

(54) Zapojení digitálního frekvenčního selektoru

1

Vynález se týká zapojení digitálního frekvenčního selektoru určeného ke kontrole kmitočtu vstupního signálu.

V měřicí technice se často požaduje zařízení, které by jednoduchým způsobem získalo informaci, zda je kmitočet vstupního signálu v určitém definovaném kmitočtovém pásmu nebo zda je mimo toto kmitočtové pásmo.

V oblasti frekvenčních selektorů nebo detektorů úniku signálu, kde je možno takovýto obvod využít, je používáno několik typů obvodů, které využívají funkce kvasičíslicového filtru typu pásmová propust nebo monostabilních klopných obvodů s jednoduchou kombinační logickou sítí. V dosavadních zařízeních jde většinou o složitější obvody, součástkově náročnější. Nevýhodou je také ruční nastavení mezí kmitočtového pásma, přepínání se provádí přepínáním kapacit, což představuje větší nároky na přesnost výběru a pro začlenění do sítě, ovládané počítačem, potřebuje složité přídavné logické sítě.

Změna středního kmitočtu je ve stávajících obvodech prováděna změnou stabilního referenčního kmitočtu.

Tyto dosavadní nevýhody odstraňuje zapojení digitálního frekvenčního selektoru podle vynálezu, jehož podstatou je, že sestává ze tří binárních synchronních vratných čítačů s paralelně propojenými čtyřmi svorkami pro vstup digitálního čísla N o čtyřech bitech, přičemž svorka vzad prvního a svorka vpřed druhého vratného čítače je spojena se svorkou zdroje referenčního signálu, zatím co svorka vzad třetího vratného čítače je spojena se svorkou zdroje vstupního signálu, přičemž svorky přenosu všech tří vratných čítačů jsou spojeny se třemi vstupy třívstupového hradla, jehož výstup je spojen se vstupní svorkou děliče tře-

mi, jehož výstupní svorka je spojena s hodinovou svorkou třetího klopného obvodu a se svorkami nastavení všech tří vratných čítačů a dále je výstup třívstupového hradla spojen s hodinovou svorkou prvního a druhého klopného obvodu, přičemž svorka přenosu třetího vratného čítače je spojena se vstupní svorkou prvního klopného obvodu spojeného výstupní svorkou se vstupní svorkou druhého klopného obvodu spojeného výstupní svorkou se vstupní svorkou třetího klopného obvodu, jehož výstupní svorka je výstupní svorkou selektoru.

Hlavní předností tohoto zapojení je možnost změny kmitočtového rozsahu jednoduchou změnou referenčního kmitočtu, a to v rozsahu od 0-10 MHz. Šíře kmitočtového pásma je volitelná čtyřbitovým číslem v dostatečném počtu stupňů. Frekvenční selektor je možno začlenit přímo do sítě řízené počítačem. Zapojení je vytvořeno s minimálním počtem monolitických součástek z integrovaných obvodů střední generace, čímž umožňuje snadný, jednoduchý a rychlý výrobní postup.

Výsledek blíže objasní přiložený výkres, na kterém je uveden praktický příklad zapojení.

Digitální frekvenční selektor sestává ze tří vratných čítačů I, II, III, které jsou přenosovými svorkami 13 spojeny se třemi vstupy třívstupového hradla VIII, výstup je spojen se vstupní svorkou A děliče VII třemi. Třetí vratný čítač III je ještě spojen se třemi klopnými obvody IV, V, VI typu D, a to se vstupní svorkou D prvního klopného obvodu IV, jehož výstupní svorka Q je spojena se vstupní svorkou D druhého klopného obvodu V, jehož výstupní svorka Q je spojena se vstupní svorkou D třetího klopného obvodu VI, jehož výstupní svorka Q je spojena s výstupní svorkou VS selektoru. Hodinové svorky I prvních dvou klopných obvodů IV, V jsou spojeny s výstupem třívstupového hradla VIII a hodinová svorka T třetího klopného obvodu VI je spojena s výstupní svorkou Q děliče VII třemi, která je ještě spojena se svorkami 11 nastavení. Svorka V₀ referenčního signálu f_0 je spojena se svorkou 04 v zad prvního a se svorkou 05 vpřed druhého vratného čítače I a II. Čtyři svorky 15; 01; 10; 09 pro vstup digitálních čísel N o čtyřech bitech všech tří vratných čítačů I, II, III jsou spojeny paralelně. Svorka V_N vstupního signálu f_n je spojena se svorkou 04 v zad třetího vratného čítače III.

Vratné čítače jsou integrované obvody tuzemské výroby například typu MH4 7193 binární synchronní vratný čítač pro funkci počítání vpřed, počítání vzad a předvolbu. Dělič třemi tvoří desítkový čítač MH 7490, který je vazbou upraven pro dělení třemi, nebo je možno použít jiného obvodu zapojeného jako děliče třemi. Klopný obvod MH 7474 je dvojitý typu D.

Zapojení digitálního frekvenčního selektoru pracuje za provozu takto: referenční signál s určeným kmitočtem f_0 se přivádí na svorku V₀ referenčního signálu a přechází na svorku 04 vzad a 05 vpřed vratných čítačů I a II. První vratný čítač I čítá směrem dolů a druhý vratný čítač II směrem nahoru. Na jejich svorkách 13 přenosu získáváme dva signály, jejichž časový rozdíl je dán přednastaveným čtyřbitovým číslem N, které určuje šíři kmitočtového pásma. Signál f_n s neznámým a zjišťovaným kmitočtem je přiváděn na svorku V_N vstupního signálu, přichází na svorku 04 vzad třetího vratného čítače, který čítá směrem dolů. Na jeho svorce 13 přenosu získáváme impuls, který časově leží buď před impulsem z prvního a druhého vratného čítače I a II, případně za impulsy z prvního a druhého vratného čítače I a II. Výstupní impulsy ze svorek 13 přenosu všech tří vratných čítačů I, II, III jsou přiváděny přes třívstupové hradlo VIII k děliči VII třemi.

Výstupní impulsy z třetího vratného čítače III jsou přiváděny do posuvného registru tvořeného prvním a druhým klopným obvodem IV a V, které jsou ovládány hodinovými impulsy z výstupu třívstupového hradla VIII. Po příchodu všech tří impulsů a po skončení čítání ve vratných čítačích I, II, III bude na výstupu tohoto posuvného registru logická 0 v případě, že vstupní kmitočet f_n leží ve zvoleném kmitočtovém pásmu. Tato informace je dále přenesena do třetího klopného obvodu VI, který slouží jako paměť výstupní veličiny v okamžiku příchodu posledního ze tří impulsů z vratných čítačů I, II, III. Tento impuls současně zajišťuje periodické opakování celého děje.

Podmínku pro stanovení pásma frekvenční selekce platí následující vztah:

$$\left. \begin{aligned} f_0 < f_n < f_0 \cdot \frac{n}{m-n} \\ f_0 > f_n \\ f_0 \cdot \frac{n}{m-n} < f_n \end{aligned} \right\} \begin{array}{l} \text{výstup má logickou 1} \\ \\ \text{výstup má logickou 0} \end{array}$$

kde

n = počet stavů vratného čítače při počítání dolů (od přednastaveného čísla N do nuly)

m = maximální dělicí poměr vratného čítače

Zapojení digitálního frekvenčního selektoru je určeno především pro zařízení k hlídání úniku signálu dopplerovského anemometru.

PŘEDMĚT VYNÁLEZU

Zapojení digitálního frekvenčního selektoru, vyznačené tím, že sestává ze tří binárních synchronních vratných čítačů (I, II, III) s paralelně propojenými čtyřmi svorkami (15, 0, 10, 09) pro vstup digitálních čísel N o čtyřech bitech, přičemž svorka (04) vzad prvního a svorka (05) vpřed druhého vratného čítače (I a II) je spojena se svorkou (V_0) zdroje referenčního signálu, zatím co svorka (04) vzad třetího vratného čítače (III) je spojena se svorkou (V_N) zdroje vstupního signálu, přičemž svorky (13) přenosu všech tří vratných čítačů (I, II, III) jsou spojeny se třemi vstupy třívstupového hradla (VIII), jehož výstup je spojen se vstupní svorkou (A) děliče (VII) třemi, jehož výstupní svorka (Q) je spojena s hodinovou svorkou (T) třetího klopného obvodu (VI) a se svorkami (11) nastavení všech tří vratných čítačů (I, II, III) a dále je výstup třívstupového hradla (VIII) spojen s hodinovou svorkou (T) prvního a druhého klopného obvodu (IV a V), přičemž svorka (13) přenosu třetího vratného čítače (III) je spojena se vstupní svorkou (D) prvního klopného obvodu (IV), spojeného výstupní svorkou (Q) se vstupní svorkou (D) druhého klopného obvodu (V), spojeného výstupní svorkou (Q) se vstupní svorkou třetího klopného obvodu (VI), jehož výstupní svorka (Q) je výstupní svorkou (V_s) selektoru.

