(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3703255号
(P3703255)
(45)発行日　平成17年10月5日(2005.10.5)　(24)登録日　平成17年7月29日(2005.7.29)

(51)Int.Cl.[7]	F I		
H01J 1/316	H01J	1/30	E
H01J 9/02	H01J	9/02	E
H01J 31/12	H01J	31/12	C

請求項の数 6　(全 23 頁)

(21)出願番号　特願平9-170116
(22)出願日　平成9年6月26日(1997.6.26)
(65)公開番号　特開平11-16482
(43)公開日　平成11年1月22日(1999.1.22)
審査請求日　平成16年6月23日(2004.6.23)

(73)特許権者　000001007
キヤノン株式会社
東京都大田区下丸子３丁目３０番２号
(74)代理人　100065385
弁理士　山下　穣平
(72)発明者　藤原　艮治
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内

審査官　山口　剛

(56)参考文献　特開平０７－０６５６９９（ＪＰ，Ａ）
特開平０８－１８０７９５（ＪＰ，Ａ）
特開平０８－０４５４１５（ＪＰ，Ａ）
特開平０８－３２９８２５（ＪＰ，Ａ）
最終頁に続く

(54)【発明の名称】電子放出素子、電子源、それを用いた画像形成装置およびそれらの製造方法

(57)【特許請求の範囲】
【請求項１】
基体上に対向する一対の素子電極と、該素子電極に接続され、その一部に電子放出部を有する導電性膜と、を有する電子放出素子において、
前記導電性膜が、ＰｄＯを主成分とする微粒子よりなる第１層と、該第１層上に設けられた、添加物としてＢｉを含有するＰｄＯ微粒子よりなる第２層とから構成されたことを特徴とする電子放出素子。
【請求項２】
基体上に対向する一対の素子電極と、該素子電極に接続され、その一部に電子放出部を有する導電性膜と、を形成してなる電子放出素子の製造方法において、
前記基体上にＰｄＯ微粒子を主成分とする微粒子よりなる導電性膜第１層を形成する工程と、
前記素子電極間に電圧を印加して該導電性膜第１層を通電フォーミングした後に、前記導電性膜第１層上に、Ｐｄ化合物とＢｉ化合物を含む溶液を前記導電性膜第１層上に塗布し、焼成することにより導電性膜第２層を形成する工程と、
前記素子電極間に再度電圧を印加し、前記電子放出部を形成する工程と、を有することを特徴とする電子放出素子の製造方法。
【請求項３】
対向する一対の素子電極と、該素子電極に接続され、その一部に電子放出部を有する導電性膜よりなる複数の電子放出素子と該素子電極に接続された配線とを基体上に有する電

子源であって、
前記電子放出素子が請求項１に記載の電子放出素子であることを特徴とする電子源。
【請求項４】
対向する一対の素子電極、該素子電極に接続され、その一部に電子放出部を有する導電性膜よりなる複数の電子放出素子、及び該素子電極に接続された配線を基体上に有する電子源と、
該電子源より放出される電子の照射により画像を形成する画像形成部材と、を真空容器内に有する画像形成装置であって、
前記電子放出素子が請求項１に記載の電子放出素子であることを特徴とする画像形成装置。
【請求項５】
対向する一対の素子電極と、該素子電極に接続され、その一部に電子放出部を有する導電性膜よりなる複数の電子放出素子と該素子電極に接続された配線とを基体上に有する電子源の製造方法であって、
前記電子放出素子が請求項２に記載の方法により製造されることを特徴とする電子源の製造方法。
【請求項６】
対向する一対の素子電極、該素子電極に接続され、その一部に電子放出部を有する導電性膜よりなる複数の電子放出素子、及び該素子電極に接続された配線を基体上に有する電子源と、
該電子源より放出される電子の照射により画像を形成する画像形成部材と、を真空容器内に有する画像形成装置の製造方法であって、
前記電子放出素子が請求項２に記載の方法により製造されることを特徴とする画像形成装置の製造方法。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は電子放出素子、電子源、それを用いた画像形成装置およびそれらの製造方法に係わり、基体上に設けられた導電性膜の一部から電子を放出してなる電子放出素子、電子源、それを用いた画像形成装置およびそれらの製造方法に関する。
【０００２】
【従来の技術】
従来より、電子放出素子としては大別して熱電子電子放出素子と冷陰極電子放出素子を用いた２種類のものが知られている。冷陰極電子放出素子には電界放出型（以下、「ＦＥ型」という。）、金属／絶縁層／金属型（以下、「ＭＩＭ型」という。）や表面伝導型電子放出素子等がある。ＦＥ型の例としては W.P.Dyke&W.W.Dolan,“Field emission",Advance in Electron Physics,8,89(1956) あるいは C.A.Spindt,“PHYSICAL Properties of thin-film field emission cathodes with molybdenium cones",J.Appl.Phys.,47,5248(1976) 等に開示されたものが知られている。
【０００３】
ＭＩＭ型の例としては C.A.Mead,“Operation of Tunnel-Emission Devices",J.Apply.Phys.,32,646(1961) 等に開示されたものが知られている。
【０００４】
表面伝導型電子放出素子型の例としては、 M.I.Elinson,Radio Eng.Electron Pys.,10,1290(1965) 等に開示されたものがある。
【０００５】
表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記 Elinson 等によるSnO_2薄膜を用いたもの、Ａｕ薄膜によるもの〔G.Dittmer,“Thin Solid Films",9,317(1972)〕、In_2O_3／SnO_2薄膜によるもの〔M.

Hartwell and C.G.Fonstad,“ IEEE Trans.ED Conf.",519(1975)〕、カーボン薄膜によるもの〔荒木久他、真空、第２６巻、第１号、２２頁(1983)〕等が報告されている。

【０００６】

表面伝導型電子放出素子としては、上記の構成のものとは別に、一対の素子電極の間に、有機金属化合物を熱処理して導電性薄膜を形成する方法、およびその方法で形成される構成の素子が本出願人により報告されている。例えば特開平 7-235255 号公報などに詳述されている。

【０００７】

図１５はその構成の一例を模式的に示したものである。１は基体、２および３は素子電極であり一般的な導電性材料で形成される。４は素子電極２，３に接続された導電性膜であり、金属、金属酸化物などの導電性物質の微粒子により構成された導電性微粒子膜が好ましく用いられる。該導電性膜は、スパッタ法、真空蒸着法等の薄膜堆積技術により形成しても良いが、有機金属化合物の溶液を塗布、乾燥させ、これを熱処理することにより形成しても良く、生産技術的には、プロセスが簡易になり、また大面積の電子源の形成により適した方法であると期待される。

【０００８】

該導電性薄膜の材質としては、様々な金属、金属酸化物、その他の金属化合物、半導体などが利用可能であるが、例えばＰｄＯを主成分とする微粒子膜をあげることが出来、上記の特開平 7-235255 号公報などにもこれを用いた電子放出素子の例が示されている。

【０００９】

上記ＰｄＯを主成分とする微粒子膜は、有機Ｐｄ化合物の溶液を塗布し、形成された有機Ｐｄ化合物膜を熱処理することにより形成することができる。

【００１０】

５は、上記導電性膜４の一部に形成された電子放出部である。これは導電性膜形成後、上記素子電極２，３間に電圧を印加し、導電性膜の一部を変形・破壊ないし変質し高抵抗の亀裂を発生させる（以下、「フォーミング」と呼ぶ。）ことにより形成する。印加する電圧としては、パルス電圧が好ましく、上記特開平 7-235255 号公報などにおいても、この方法により電子放出素子を形成する例が示されている。

【００１１】

電子放出部が形成された後、さらに活性化処理を行うのが望ましい。この処理は、有機物質を含有する雰囲気中で素子電極間にパルス電圧を繰り返し印加することにより、電子放出部およびその近傍に炭素および／または炭素化合物よりなる堆積膜（不図示）を形成する処理で、これにより素子電流および放出電流が大きく変化し、好ましい特性を有するようになる。

【００１２】

この後、さらに安定化処理を行うのが望ましい。これは、上記電子放出素子や、それが収められた真空容器の壁面などに吸着して残留する有機物質を除去する工程であり、この工程によりこれ以降上記の炭素および／または炭素化合物の堆積が進行するのを抑制することが出来、電子放出素子の特性を安定させることができる。この処理は、例えば電子放出素子・真空容器を加熱しながら、真空容器内の排気を行うことにより実行することができる。

【００１３】

【発明が解決しようとする課題】

上述のように、導電性膜の材質として、ＰｄＯ（少なくともその一部が還元されて金属Ｐｄになっている場合もある）は好ましく用いられるが、電気的な耐熱温度が比較的低く、特定の還元性雰囲気下では４００℃以下になる場合もあり、製造工程上の制限となる可能性がある。なお、ここで言う電気的な耐熱温度とは、導電性膜が温度の上昇により導電性を失う温度のことであり、ＰｄＯ微粒子膜においては微粒子同士が凝集を起こして、比較的大きな粒子となり、電気的に孤立した粒子の集まりとなり、膜全体としての導電経路を喪失することにより起こるものと思われる。上記の安定化工程において、真空容器内を

できるだけ高温に加熱して排気することが望ましいが、その一方、導電性膜がダメージを受けないような温度に設定することが望まれる。

【００１４】

また、フォーミング処理により形成された高抵抗の亀裂の幅が、上述の活性化処理によって、広がってしまう場合があることが走査電子顕微鏡を用いた観察などにより認められる。これは電子放出素子の特性を低下させる可能性があると考えられる。活性化処理中には素子電流が増加するについて、ジュール熱の発生が増加し、電子放出部付近の温度が上昇するため、その部分で局所的に上述したような微粒子の凝集と似た現象が起こるためではないかと想像される。

【００１５】

【課題を解決するための手段】

本発明の電子放出素子は、基体上に対向する一対の素子電極と、該素子電極に接続され、その一部に電子放出部を有する導電性膜と、を有する電子放出素子において、

前記導電性膜が、ＰｄＯを主成分とする微粒子よりなる第１層と、該第１層上に設けられた、添加物としてＢｉを含有するＰｄＯ微粒子よりなる第２層とから構成されたことを特徴とするものである。

【００１６】

本発明の電子放出素子の製造方法は、基体上に対向する一対の素子電極と、該素子電極に接続され、その一部に電子放出部を有する導電性膜と、を形成してなる電子放出素子の製造方法において、

前記基体上にＰｄＯ微粒子を主成分とする微粒子よりなる導電性膜第１層を形成する工程と、

前記素子電極間に電圧を印加して該導電性膜第１層を通電フォーミングした後に、前記導電性膜第１層上に、Ｐｄ化合物とＢｉ化合物を含む溶液を前記導電性膜第１層上に塗布し、焼成することにより導電性膜第２層を形成する工程と、

前記素子電極間に再度電圧を印加し、前記電子放出部を形成する工程と、を有することを特徴とするものである。

【００１７】

また本発明の電子源は、対向する一対の素子電極と、該素子電極に接続され、その一部に電子放出部を有する導電性膜よりなる複数の電子放出素子と該素子電極に接続された配線とを基体上に有する電子源であって、前記電子放出素子が上記本発明の電子放出素子であるものである。

【００１８】

また本発明の画像形成装置は、対向する一対の素子電極、該素子電極に接続され、その一部に電子放出部を有する導電性膜よりなる複数の電子放出素子、及び該素子電極に接続された配線を基体上に有する電子源と、該電子源より放出される電子の照射により画像を形成する画像形成部材と、を真空容器内に有する画像形成装置であって、前記電子放出素子が上記本発明の電子放出素子であるものである。

【００１９】

本発明の電子源の製造方法は、対向する一対の素子電極と、該素子電極に接続され、その一部に電子放出部を有する導電性膜よりなる複数の電子放出素子と該素子電極に接続された配線とを基体上に有する電子源の製造方法であって、前記電子放出素子が上記本発明の電子放出素子の製造方法により製造されることを特徴とするものである。

【００２０】

本発明の画像形成装置の製造方法は、対向する一対の素子電極、該素子電極に接続され、その一部に電子放出部を有する導電性膜よりなる複数の電子放出素子、及び該素子電極に接続された配線を基体上に有する電子源と、該電子源より放出される電子の照射により画像を形成する画像形成部材と、を真空容器内に有する画像形成装置の製造方法であって、前記電子放出素子が上記本発明の電子放出素子の製造方法により製造されることを特徴とするものである。

【００２１】
上記ＰｄＯを主成分とする導電性薄膜の第１層は、焼成可能なＰｄの錯体または塩の溶液を塗布して、これを焼成する方法が好ましい。錯体または塩として特に制限はないが、水溶液として用いる場合は、アミン錯体などを用いるのが安定で好ましい。
【００２２】
第２層の材質としては、上記Ｐｄ錯体または塩の溶液にＢｉの錯体または塩を混合し、これを塗布焼成して添加物としてＢｉを含むＰｄＯ微粒子膜を形成する方法が好ましく用いられる。Ｂｉの錯体または塩としては特に制限はないが、水溶液を用いる場合、Ｐｄ化合物と安定に共存しやすいエチレンジアミン四酢酸（ＥＤＴＡ）錯体が好ましく用いられる。
【００２３】
加熱焼成によって得られた導電性膜第２層中のＢｉ含有量は、金属元素全体（Ｂｉ＋Ｐｄ）で１００ｍｏｌ％とした場合１ｍｏｌ％から２０ｍｏｌ％の範囲が適当である。図１４はH_2還元雰囲気における素子の電気抵抗値と温度との関係を示す特性図である。
【００２４】
前記溶液の金属濃度範囲は、用いる金属元素の種類や金属塩の種類によって最適な範囲が多少異なるが、一般には重量で０．０１％以上、５％以下の範囲が適当である。金属濃度が低すぎる場合、基板に所望の量の金属を付与するために多量の前記溶液の液滴の付与が必要になり、その結果液滴付与に要する時間が長くなるのみならず、基板上に無用に大きな液溜りを生じてしまい所望の位置のみに金属を付与する目的が達成できなくなる。
【００２５】
逆に前記溶液の金属濃度が高すぎると、基板に付与された液滴が後の工程で乾燥あるいは焼成される際に著しく不均一化し、その結果として電子放出素子の特性を悪化させる。
【００２６】
前記溶液に水溶性ポリマーを添加することによって、基板に付与された液滴の凝集を防ぐことができる。その水溶性ポリマーとして、例えば、ポリビニルアルコール、ポリエチレングリコール、ポリアクリルアミド、ポリビニルピロリドンなどが用いられる。その水溶性ポリマーの添加量は、０．０１～０．５重量％必要であり、０．０１重量％より低いと基板に付与された液滴の凝集を防ぐことはできない。また、０．５重量を超えると溶液粘度が高くなり取扱いが困難になる。さらに、低級アルコールを添加することによって、水溶性ポリマーの添加によって高くなった溶液粘度を低下させることができ、取扱いが容易になる。その低級アルコールとして、例えば、メタノール、エタノール、１－プロパノール、２－プロパノール、２－ブタノールなどが用いられる。その低級アルコールの添加量は、５～３５重量％であり、３５重量％を超えると基板に付与された液滴が後の工程で乾燥あるいは焼成される際に著しく不均一化し、その結果として上記電子放出部形成用薄膜が不均一になり電子放出素子の特性を悪化させる。また、５重量％より低いと低級アルコール添加の効果は見られなくなる。
【００２７】
上記の金属化合物溶液を基板に付与する手段は、液滴を形成し付与することが可能ならば任意の方法でよいが、特に微小な液滴を効率よく適度な精度で発生付与でき制御性も良好なインクジェット方式が便利である。インクジェット方式にはピエゾ素子等のメカニカルな衝撃により液滴を発生付与するものや、微小ヒータ等で液を加熱し突沸により液滴を発生付与するバブルジェット方式があるが、いずれの方式でも十ナノグラム程度から数十マイクログラム程度までの微小液滴を再現性良く発生し基板に付与することができる。
【００２８】
上記手段で基板に付与された金属化合物溶液は乾燥、焼成工程を経て無機微粒子膜とすることにより、基板上に電子放出のための無機微粒子膜を形成する。なおここで述べる微粒子膜とは複数の微粒子が集合した膜であり、微視的に微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接あるいは重なり合った状態（島状も含む）の膜をさす。また微粒子膜の粒径とは、前記状態で粒子形状が認識可能な微粒子についての径を意味す

る。

【００２９】

乾燥工程は通常用いられる自然乾燥、送風乾燥、熱乾燥等を用いればよい。焼成工程は通常用いられる加熱手段を用いれば良い。乾燥工程と焼成工程とは必ずしも区別された別工程として行う必要はなく、連続して同時に行ってもかまわない。

【００３０】

（実施態様）

本発明は適用し得る表面伝導型電子放出素子の基本的構成について説明する。

【００３１】

図１は、本発明を適用可能な平面型表面伝導型電子放出素子の構成を示す模式図であり、図１（ａ）は平面図、図１（ｂ）は断面図である。

【００３２】

図１において、１は基板、２と３は素子電極、４は導電性膜第１層、５は電子放出部、６は導電性膜第２層である。基板１としては、石英ガラス、Ｎａ等の不純物含有量を減少したガラス、青板ガラス、青板ガラスにスパッタ法等により形成したSiO_2を積層したガラス基板等を用いることができる。

【００３３】

対向する素子電極２，３の材料としては、一般的な導体材料を用いることができる。これは例えばＮｉ，Ｃｒ，Ａｕ，Ｍｏ，Ｗ，Ｐｔ，Ｔｉ，Ａｌ，Ｃｕ，Ｐｄ等の金属或は合金及びＰｄ，Ａｇ，Ａｕ，RuO_2，Ｐｄ－Ａｇ等の金属或は金属酸化物とガラス等から構成される印刷導体、ＩＴＯ等の透明導電体及びポリシリコン等の半導体導体材料等から適宜選択することができる。

【００３４】

素子電極間隔Ｌ、素子電極長さＷ、電子放出部形成用薄膜４の形状等は、応用される形態等を考慮して設計される。素子電極間隔Ｌは、数千Åから数百μｍの範囲とすることができ、好ましくは数μｍから数十μｍの範囲とすることができる。

【００３５】

素子電極長さＷは、電極の抵抗値、電子放出特性を考慮して、数μｍから数百μｍの範囲とすることができる。素子電極２，３の膜厚ｄは、数百Åから数μｍの範囲とすることができる。

【００３６】

導電性膜第１層の膜厚は、素子電極２，３へのステップカバレージ、素子電極２，３間の抵抗値及び後述するフォーミング条件等を考慮して適宜設定されるが、通常は、数十Åから数百Åの範囲とするのが好ましく、より好ましくは３０Åより２００Åの範囲とするのが良い。その抵抗値は、10^2から10^5Ωの値である。電子放出部５及びその近傍の電子放出部形成用薄膜４には、炭素及び炭素化合物を有することもできる。

【００３７】

導電性膜第２層６は等密着性をあげる効果のある金属を添加したＰｄＯ等を用いる。

【００３８】

以下、図１及び図２を参照しながら製造方法の一例について説明する。図２においても、図１に示した部位と同じ部位には図１に付した符号と同一の符号を付している。

【００３９】

１）　基板１を洗剤、純水および有機溶剤等を用いて十分に洗浄し、真空蒸着法、スパッタ法等により素子電極材料を堆積後、例えばフォトリソグラフィー技術を用いて基板１上に素子電極２，３を形成する（図２（ａ））。

【００４０】

２）　素子電極２，３を設けた基板１に、インクジェット方式により金属化合物溶液を塗布して金属化合物薄膜を形成する。金属化合物薄膜を加熱焼成処理し、導電性膜第１層４を形成する（図２（ｂ））。

【００４１】

ここでは、金属化合物溶液の塗布法を挙げて説明したが、導電性膜第１層の形成法はこれに限られるものでなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピンナー法等を用いることもできる。

【００４２】

３）　つづいて、導電性膜第１層に亀裂を形成するための第１のフォーミング工程を施す。このフォーミング工程の方法の一例として通電処理による方法を説明する。素子電極２，３間に、不図示の電源を用いて、通電を行うと、導電性膜第１層４の部位に、構造の変化した亀裂５′が形成される（図２（ｃ））。

【００４３】

通電フォーミングによれば導電性膜第１層４に局所的に破壊、変形もしくは変質等の構造が変化し亀裂が形成される。通電フォーミングの電圧波形の例を図３に示す。

【００４４】

図３（ａ）におけるＴ1およびＴ2は電圧波形のパルス幅とパルス間隔である。通常Ｔ１は１μ秒～１０ｍ秒、Ｔ2は、１０μ秒～１００ｍ秒の範囲で設定される。三角波の波高値（通電フォーミング時のピーク電圧）は、表面伝導型電子放出素子形態に応じて適宜選択される。このような条件のもと、例えば、数秒から数十分間電圧を印加する。パルス波形は三角波に検定されるものではなく、矩形波など所望の波形を採用することができる。

【００４５】

図３（ｂ）におけるＴ1及びＴ2は、図３（ａ）に示したのと同様とすることができる。三角波の波高値（通電フォーミング時のピーク電圧）は、例えば０．１Ｖステップ程度づつ、増加させることができる。

【００４６】

通電フォーミング処理の終了は、パルス間隔Ｔ2中に、導電性薄膜第１層４を局所的に破壊、変形しない程度の電圧を印加し、電流を測定して検知することができる。例えば０．１Ｖ程度の電圧印加により流れる素子電流を測定し、抵抗値を求めて、１ＭΩ以上の抵抗を示した時、通電フォーミングを終了させる。

【００４７】

４）　次に導電性膜第２層６を３）で作製した亀裂５′を覆うように導電性膜第１層４上に形成する（図２（ｄ））。この材質としてはＢｉ等密着性をあげる効果のある金属を添加したＰｄＯ等を用いる。なお、ここでは導電性膜第１層４全体を覆うように導電性膜第２層６を形成しているが、必ずしも全体を覆う必要はなく、亀裂５′（又は亀裂５′とその近傍）を覆うように形成してもよい。

【００４８】

５）　更に再び上記電極２，３間に不図示の電源を用いて通電を行って電子放出部５を作製する（図２（ｅ））。

【００４９】

電子放出部５はほぼ亀裂５′を形成した位置に形成される。すなわち、導電性膜第２層６にも亀裂５′の位置にほぼ対応する位置に亀裂が生じ電子放出部５が形成される。

【００５０】

６）　フォーミングを終えた素子には活性化工程と呼ばれる処理を施す。活性化工程とは、この工程により、素子電流Ｉf、放出電流Ｉeが、著しく変化する工程である。

【００５１】

活性化工程は、例えば、有機物質のガスを含有する雰囲気下で、通電フォーミングと同様に、パルスの印加を繰り返すことで行うことができる。この雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができる他、イオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することによっても得られる。このときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に応じ適宜設定される。適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン

類、アミン類、フェノール、カルボン、スルホン酸等の有機酸類等を挙げることが出来、具体的には、メタン、エタン、プロパンなどC_nH_{2n+2}で表される飽和炭化水素、エチレン、プロピレンなどC_nH_{2n}等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻酸、酢酸、プロピオン酸等が使用できる。この処理により、雰囲気中に存在する有機物質から、炭素あるいは炭素化合物が素子上に堆積し、素子電流Ｉf、放出電流Ｉeが、著しく変化するようになる。活性化工程の終了判定は、素子電流Ｉfと放出電流Ｉeを測定しながら、適宜行う。なおパルス幅、パルス間隔、パルス波高値などは適宜設定される。

【００５２】

炭素及び炭素化合物とは、例えばグラファイト（いわゆるＨＯＰＧ，ＰＧ，ＧＣを包含する。ＨＯＰＧはほぼ完全なグラファイトの結晶構造、ＰＧは結晶粒が２００Å程度で結晶構造がやや乱れたもの、ＧＣは結晶粒が２０Å程度になり結晶構造の乱れがさらに大きくなったものを指す。）、非晶質カーボン（アモルファスカーボン及び、アモルファスカーボンと前記グラファイトの微結晶の混合物を指す。）であり、その膜厚は、５００Å以下の範囲とするのが好ましく、３００Å以下の範囲とすることがより好ましい。

【００５３】

７）　このような工程を経て得られた電子放出素子は、ベーキングによる安定化工程を行うことが好ましい。この工程は、真空容器内の有機物質を排気する工程である。真空容器を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的には、ソープションポンプ、イオンポンプ等の真空排気装置を挙げることが出来る。

【００５４】

前記活性化の工程で、排気装置として油拡散ポンプやロータリーポンプを用い、これから発生するオイル成分に由来する有機ガスを用いた場合は、この成分の分圧を極力低く抑えることが求められる。真空容器内の有機成分の分圧は、上記の炭素及び炭素化合物がほぼ新たに堆積しない分圧で1×10^{-8}Torr以下が好ましく、さらに1×10^{-10}Torr 以下が特に好ましい。さらに真空容器内を排気するときには、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくするのが好ましい。この処理はできるだけ高温で長時間行うのが望ましく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行う。真空容器内の圧力は極力低くすることが求められ、１～3×10^{-7}Torr以下が好ましく、さらに1×10^{-8}Torr以下が特に好ましい。

【００５５】

ベーキング工程を行った後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、真空度自体は多少低下しても十分安定な特性を維持することが出来る。このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、結果として素子電流Ｉf、放出電流Ｉeが、安定する。

【００５６】

上述した工程を経て得られた本発明を適用可能な電子放出素子の基本特性について図５、図６を参照しながら説明する。

【００５７】

図５は、真空処理装置の一例を示す模式図であり、この真空処理装置は測定評価装置としての機能をも兼ね備えている。図５においても、図１に示した部位と同じ部位には図１に付した符号と同一の符号を付している。図５において、６５は真空容器であり、６６は排気ポンプである。真空容器６５内には電子放出素子が配されている。即ち、１は電子放出素子を構成する基体であり、２及び３は素子電極、４は導電性膜第１層、５は電子放出部、６は導電性膜第２層である。６１は電子放出素子に素子電圧Ｖfを印加するための電源、６０は素子電極２・３間の導電性薄膜４を流れる素子電流Ｉfを測定するための電流

計、６４は素子の電子放出部より放出される放出電流Ｉeを捕捉するためのアノード電極である。６３はアノード電極６４に電圧を印加するための高圧電源、６２は素子の電子放出部５より放出される放出電流Ｉeを測定するための電流計である。一例として、アノード電極の電圧を１ｋＶ～１０ｋＶの範囲とし、アノード電極と電子放出素子との距離Ｈを２ｍｍ～８ｍｍの範囲として測定を行うことができる。真空容器６５内には、不図示の真空計等の真空雰囲気下での測定に必要な機器が設けられていて、所望の真空雰囲気下での測定評価を行えるようになっている。排気ポンプ６６は、ターボポンプ、ロータリーポンプからなる通常の高真空装置系と更に、イオンポンプ等からなる超高真空装置系とにより構成されている。ここに示した電子源基板を配した真空処理装置の全体は、不図示のヒーターにより加熱できる。従って、この真空処理装置を用いると、前述の通電フォーミング以降の工程も行うことができる。

【００５８】

図６は、図５に示した真空処理装置を用いて測定された放出電流Ｉe、素子電流Ｉfと素子電圧Ｖfの関係を模式的に示した図である。図６においては、放出電流Ｉeが素子電流Ｉfに比べて著しく小さいので、任意単位で示している。なお、縦・横軸ともリニアスケールである。

【００５９】

図６からも明らかなように、本発明の適用可能な表面伝導型電子放出素子は、放出電流Ｉeに関して対する三つの特徴的性質を有する。

【００６０】

即ち、

（ｉ）本素子はある電圧（しきい値電圧と呼ぶ、図６中のＶth）以上の素子電圧を印加すると急激に放出電流Ｉeが増加し、一方しきい値電圧Ｖth以下では放出電流Ｉeがほとんど検出されない。つまり、放出電流Ｉeに対する明確なしきい値電圧Ｖthを持った非線形素子である。

【００６１】

（ii）放出電流Ｉeが素子電圧Ｖfに単調増加依存するため、放出電流Ｉeは素子電圧Ｖfで制御できる。

【００６２】

（iii）アノード電極６４に捕捉される放出電荷は、素子電圧Ｖfを印加する時間に依存する。つまり、アノード電極６４に捕捉される電荷量は、素子電圧Ｖfを印加する時間により制御できる。

【００６３】

以上の説明より理解されるように、本発明の適用可能な表面伝導型電子放出素子は、入力信号に応じて、電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配して構成した電子源、画像形成装置等、多方面への応用が可能となる。

【００６４】

図６においては、素子電流Ｉfが素子電圧Ｖfに対して単調増加する（以下、「ＭＩ特性」という。）例を実線に示した。素子電流Ｉfが素子電圧Ｖfに対して電圧制御型負性抵抗特性（以下、「ＶＣＮＲ特性」という。）を示す場合もある（不図示）。これら特性は、前述の工程を制御することで制御できる。

【００６５】

本発明を適用可能な電子放出素子の応用例について以下に述べる。本発明の適用可能な表面伝導型電子放出素子の複数個を基板上に配列し、例えば電子源あるいは、画像形成装置が構成できる。

【００６６】

電子放出素子の配列については、種々のものが採用できる。一例として、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）で、該電子放出素子の上方に配した制

御電極（グリッドとも呼ぶ）により、電子放出素子からの電子を制御駆動するはしご状配置のものがある。これとは別に、電子放出素子をＸ方向及びＹ方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を、Ｘ方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、Ｙ方向の配線に共通に接続するものが挙げられる。このようなものは所謂単純マトリクス配置である。まず単純マトリクス配置について以下に詳述する。

【００６７】

本発明を適用可能な表面伝導型電子放出素子については、前述したとおり（ｉ）～（ｉｉｉ）の特性がある。即ち、表面伝導型電子放出素子からの放出電子は、しきい値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と巾で制御できる。一方、しきい値電圧以下では、殆ど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に、パルス状電圧を適宜印加すれば、入力信号に応じて、表面伝導型電子放出素子を選択して電子放出量を制御できる。

【００６８】

以下この原理に基づき、本発明を適用可能な電子放出素子を複数配して得られる電子源基板について、図７を用いて説明する。図７において、８１は電子源基板、８２はＸ方向配線、８３はＹ方向配線である。８４は表面伝導型電子放出素子、８５は結線である。尚、表面伝導型電子放出素子８４は、前述した平面型あるいは垂直型のどちらであってもよい。ｍ本のＸ方向配線８２は、ＤＸ1，ＤＸ2，…，ＤＸｍからなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、巾は、適宜設計される。Ｙ方向配線８３は、ＤＹ1，ＤＹ2，…，ＤＹｎのｎ本の配線よりなり、Ｘ方向配線８２と同様に形成される。これらｍ本のＸ方向配線８２とｎ本のＹ方向配線８３との間には、不図示の層間絶縁層が設けられており、両者を電気的に分離している（ｍ，ｎは、共に正の整数）。不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成されたＳｉO_2等で構成される。例えば、Ｘ方向配線８２を形成した基板８１の全面域は一部に所望の形状で形成され、特に、Ｘ方向配線８２とＹ方向配線８３の交差部の電位差に耐え得るように、膜厚、材料、製法が、適宜設定される。Ｘ方向配線８２とＹ方向配線８３は、それぞれ外部端子として引き出されている。

【００６９】

表面伝導型電子放出素子８４を構成する一対の電極（不図示）は、ｍ本のＸ方向配線８２とｎ本のＹ方向配線８３と導電性金属等からなる結線８５によって電気的に接続されている。

【００７０】

配線８２と配線８３を構成する材料、結線８５を構成する材料及び一対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【００７１】

Ｘ方向配線８２には、Ｘ方向に配列した表面伝導型電子放出素子８４の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Ｙ方向配線８３には、Ｙ方向に配列した表面伝導型電子放出素子８４の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【００７２】

上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【００７３】

このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図８と図９及び図１０を用いて説明する。図８は画像形成装置の表示パネルの一例を示す模式

図であり、図９は図８の画像形成装置に使用される蛍光膜の模式図である。図１０はＮＴＳＣ方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。

【００７４】

図８において、８１は電子放出素子を複数配した電子源基板、９１は電子源基板８１を固定したリアプレート、９６はガラス基板９３の内面に蛍光膜９４とメタルバック９５等が形成されたフェースプレートである。９２は支持枠であり、該支持枠９２には、リアプレート９１、フェースプレート９６がフリットガラス等を用いて接続されている。９８は外囲器であり、例えば大気中あるいは、窒素中で、４００～５００度の温度範囲で１０分以上焼成することで、封着して構成される。

【００７５】

８４は、図１における電子放出部に相当する。８２，８３は、表面伝導型電子放出素子の一対の素子電極と接続されたＸ方向配線及びＹ方向配線である。

【００７６】

外囲器９８は、上述の如く、フェースプレート９６、支持枠９２、リアプレート９１で構成される。リアプレート９１は主に基板８１の強度を補強する目的で設けられるため、基板８１自体で十分な強度を持つ場合は別体のリアプレート９１は不要とすることができる。即ち、基板８１に直接支持枠９２を封着し、フェースプレート９６、支持枠９２及び基板８１で外囲器９８を構成しても良い。一方、フェースプレート９６、リアプレート９１間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器９８を構成することもできる。

【００７７】

図９は、蛍光膜を示す模式図である。蛍光膜９４は、モノクロームの場合は蛍光体のみから構成することができる。カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材１０１と蛍光体１０２とから構成することができる。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体１０２間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜９４における外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、通常用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過及び反射が少ない材料を用いることができる。ガラス基板９３に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈澱法、印刷法等が採用できる。蛍光膜９４の内面側には、通常メタルバック９５が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート９６側へ鏡面反射させることにより輝度を向上させること、電子ビーム加速電圧を印加するため電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常、「フィルミング」と呼ばれる。）を行い、その後Ａｌを真空蒸着等を用いて堆積させることで作製できる。

【００７８】

フェースプレート９６には、更に蛍光膜９４の導電性を高めるため、蛍光膜９４の外面側に透明電極（不図示）を設けてもよい。

【００７９】

前述の封着を行う際には、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせが求められる。

【００８０】

図８に示した画像形成装置は、例えば以下のようにして製造される。

【００８１】

外囲器９８は、前述の安定化工程と同様に、適宜加熱しながら、イオンポンプ、ソープションポンプなどのオイルを使用しない排気装置により不図示の排気管を通じて排気し、10^{-7}Torr 程度の真空度の有機物質の十分少ない雰囲気にした後、封止が成される。外囲

器９８の封止後の真空度を維持するために、ゲッター処理を行なうこともできる。これは、外囲器９８の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等を用いた加熱により、外囲度９８内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ｂａ等が主成分であり、該蒸着膜の吸着作用により、たとえば1×10^{-5} ないしは1×10^{-7}Torr の真空度を維持するものである。ここで、表面伝導型電子放出素子のフォーミング処理以降の工程は、適宜設定できる。

【００８２】

次に、単純マトリクス配置の電子源を用いて構成した表示パネルに、ＮＴＳＣ方式のテレビ信号に基づいたテレビジョン表示を行う為の駆動回路の構成例について、図１０を用いて説明する。図１０において、１１１は画像表示パネル、１１２は走査回路、１１３は制御回路、１１４はシフトレジスタである。１１５はラインメモリ、１１６は同期信号分離回路、１１７は変調信号発生器、ＶｘおよびＶａは直流電圧源である。表示パネル１１１は、端子Ｄox1～Ｄoxm、端子Ｄoy1～Ｄoyn、及び高圧端子Ｈｖを介して外部の電気回路と接続している。端子Ｄox1～Ｄoxmには、表示パネル内に設けられている電子源、即ち、Ｍ行Ｎ列の行列状にマトリクス配線された表面伝導型電子放出素子群を一行（Ｎ素子）ずつ順次駆動する為の走査信号が印加される。

【００８３】

素子Ｄy1～Ｄynには、前記走査信号により選択された一行の表面伝導型電子放出素子の各素子の出力電子ビームを制御する為の変調信号が印加される。高圧端子Ｈｖには、直流電圧源Ｖａより、例えば１０Ｋ〔Ｖ〕の直流電圧が供給されるが、これは表面伝導型電子放出素子から放出される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

【００８４】

走査回路１１２について説明する。同回路は、内部にＭ個のスイッチング素子を備えたものである（図中、Ｓ1ないしＳｍで模式的に示している）。各スイッチング素子は、直流電圧源Ｖｘの出力電圧もしくは０〔Ｖ〕（グランドレベル）のいずれか一方を選択し、表示パネル１１１の端子Ｄox1ないしＤoxmと電気的に接続される。Ｓ1～Ｓｍの各スイッチング素子は、制御回路１１３が出力する制御信号Ｔscanに基づいて動作するものであり、例えばＦＥＴのようなスイッチング素子を組み合わせることにより構成することができる。

【００８５】

直流電圧源Ｖｘは、本例の場合には表面伝導型電子放出素子の特性（電子放出しきい値電圧）に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するよう設定されている。

【００８６】

制御回路１１３は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる機能を有する。制御回路１１３は、同期信号分離回路１１６より送られる同期信号Ｔsyncに基づいて、各部に対してＴscanおよびＴsftおよびＴmryの各制御信号を発生する。

【００８７】

同期信号分離回路１１６は、外部から入力されるＮＴＳＣ方式のテレビ信号から同期信号成分と輝度信号成分とを分離する為の回路で、一般的な周波数分離（フィルター）回路等を用いて構成できる。同期信号分離回路１１６により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上Ｔsync信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は便宜上ＤＡＴＡ信号と表した。該ＤＡＴＡ信号はシフトレジスタ１１４に入力される。

【００８８】

シフトレジスタ１１４は、時系列的にシリアルに入力される前記ＤＡＴＡ信号を、画像の１ライン毎にシリアル／パラレル変換するためのもので、前記制御回路１１３より送られる制御信号Ｔsftに基づいて動作する（即ち、制御信号Ｔsftは、シフトレジスタ１１４のシフトクロックであるということもできる。）。シリアル／パラレル変換された画像１

ライン分（電子放出素子Ｎ素子分の駆動データに相当）のデータは、Ｉd1～ＩdnのＮ個の並列信号として前記シフトレジスタ１１４より出力される。

【００８９】

ラインメモリ１１５は、画像１ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路１１３より送られる制御信号Ｔmryに従って適宜Ｉd1～Ｉdnの内容を記憶する。記憶された内容は、Ｉ'd1～Ｉ'dnとして出力され、変調信号発生器１１７に入力される。

【００９０】

変調信号発生器１１７は、画像データＩ'd1～Ｉ'dnの各々に応じて表面伝導型電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号は、端子Ｄoy1～Ｄoynを通じて表示パネル１１１内の表面伝導型電子放出素子に印加される。

【００９１】

前述したように、本発明を適用可能な電子放出素子は放出電流Ｉeに対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧Ｖthがあり、Ｖth以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出閾値より小さい電圧を印加しても電子放出は生じないが、電子放出閾値以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値Ｖmを変化させることにより出力電子ビームの強度を制御することが可能である。また、パルスの幅Ｐwを変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【００９２】

従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器１１７として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【００９３】

パルス幅変調方式を実施するに際しては、変調信号発生器１１７として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【００９４】

シフトレジスタ１１４やラインメモリ１１５は、デジタル信号式のものもアナログ信号式のものも採用できる。画像信号のシリアル／パラレル変換や記憶が所定の速度で行なわれれば良いからである。

【００９５】

デジタル信号式を用いる場合には、同期信号分離回路１１６の出力信号ＤＡＴＡをデジタル信号化する必要があるが、これには同期信号分離回路１１６の出力部にＡ／Ｄ変換器を設ければ良い。これに関連してラインメモリ１１５の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器１１７に用いられる回路が若干異なったものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器１１７には、例えばＤ／Ａ変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器１１７には、例えば高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合せた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【００９６】

アナログ信号を用いた電圧変調方式の場合、変調信号発生器１１７には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてレベルシフト回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路（ＶＣＯ）を採

用でき、必要に応じて表面伝導型電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【００９７】

このような構成をとり得る本発明の適用可能な画像表示装置においては、各電子放出素子に、容器外端子Ｄox1～Ｄoxm，Ｄoy1～Ｄoynを介して電圧を印加することにより、電子放出が生ずる。高圧端子Ｈｖを介してメタルバック９５、あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜９４に衝突し、発光が生じて画像が形成される。

【００９８】

ここで述べた画像形成装置の構成は、本発明の適用可能な画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、ＮＴＳＣ方式を挙げたが入力信号はこれに限られるものではなく、ＰＡＬ，ＳＥＣＡＭ方式など他、これよりも、多数の走査線からなるＴＶ信号（例えば、ＭＵＳＥ方式をはじめとする高品位ＴＶ）方式をも採用できる。

【００９９】

次に、はしご型配置の電子源及び画像形成装置について図１１及び図１２を用いて説明する。図１１は、はしご型配置の電子源の一例を示す模式図である。図１１において、１２０は電子源基板、１２１は電子放出素子である。Ｄｘ１～Ｄｘ10は、電子放出素子１２１を接続するための共通配線１２２である。電子放出素子１２１は、基板１２０上に、Ｘ方向に並列に複数個配されている（これを素子行と呼ぶ）。この素子行が複数個配されて、電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。

【０１００】

即ち、電子ビームを放出させたい素子行には、電子放出しきい値以上の電圧を、電子ビームを放出しない素子行には、電子放出しきい値より小さい電圧を印加する。各素子行間の共通配線Ｄx2～Ｄx9は、例えばＤx2，Ｄx3を同一配線とすることもできる。

【０１０１】

図１２は、はしご型配置の電子源を備えた画像形成装置におけるパネル構造の一例を示す模式図である。１３０はグリッド電極、１３１は電子が通過するため空孔、１３２はＤox1，Ｄox2，…，Ｄoxmよりなる容器外端子である。１３３は、グリッド電極１３０と接続されたＧ1，Ｇ2，…，Ｇnからなる容器外端子、１３４は各素子行間の共通配線を同一配線とした電子源基板である。

【０１０２】

図１２においては、図８、図１１に示した部位と同じ部位には、これらの図に付したのと同一の符号を付している。ここに示した画像形成装置と、図８に示した単純マトリクス配置の画像形成装置との大きな違いは、電子源基板１２０とフェースプレート９６の間にグリッド電極１３０を備えているか否かである。

【０１０３】

図１２においては、基板１３４とフェースプレート９６の間には、グリッド電極１３０が設けられている。グリッド電極１３０は、表面伝導型電子放出素子から放出された電子ビームを変調するためのものであり、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して１個ずつ円形の開口１３１が設けられている。グリッドの形状や設置位置は図１２に示したものに限定されるものではない。例えば、開口としてメッシュ状に多数の通過口を設けることもでき、グリッドを表面伝導型電子放出素子の周囲や近傍に設けることもできる。

【０１０４】

容器外端子１３２およびグリッド容器外端子１３３は、不図示の制御回路と電気的に接続されている。

【０１０５】

本例の画像形成装置では、素子行を１列ずつ順次駆動（走査）していくのと同期してグ

リッド電極列に画像１ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を１ラインずつ表示することができる。

【０１０６】

本発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

【０１０７】

【実施例】

以下に本発明の実施例について説明するが、本発明は以下の実施例に限定されるものではない。

【０１０８】

［実施例１］

電子放出素子として図１に示すタイプの電子放出素子を作成した。図１（ａ）は本素子の平面図を、図１（ｂ）は断面図を示している。

【０１０９】

図２を用いて本実施例の電子放出素子の作製方法を述べる。基板１として石英ガラス基板を用い、これを有機溶剤により充分に洗浄後、基板面上に白金からなる素子電極２，３を形成した（図２（ａ））。素子電極間隔Ｌ1は１０ミクロンとし、その厚さｄを３００オングストロームとした。

【０１１０】

ポリビニルアルコールを重量濃度０．０５％、２－プロパノールを重量濃度２５％溶解した水溶液に、テトラモノエタノールアミン－パラジウム酢酸（Ｐｄ（$NH_2CH_2CH_2OH)_4$（$CH_3COO)_2$）をパラジウム重量濃度約０．５％となるように溶解して黄色の溶液（ＰＡＭＥと略記）を得た。

【０１１１】

上記の溶液の液滴をバブルジェット（ＢＪ）方式のインクジェット装置によって電極２，３を形成した石英基板の上に電極２，３にまたがるように付与し、８０℃で２分乾燥させた。次に３５０℃で１２分焼成して導電性膜第１層４を形成した（図２（ｂ））。尚、液滴の付与数は４滴で、焼成後のＢＪドットの膜厚は膜厚の最も厚い部分で約１００オングストロームであった。

【０１１２】

次に、真空容器中に２％水素／９８％窒素ガスを２０ｔｏｒｒ導入した雰囲気下で素子電極２および３の間に電圧を印加し、導電性膜第１層を通電処理（フォーミング処理）することにより、亀裂５′を作製した（図２（ｃ））。フォーミング処理の電圧波形を図３（ａ）に示す。

【０１１３】

本実施例では電圧波形のパルス幅Ｔ1を１ミリ秒、パルス間隔Ｔ2を１０ミリ秒とし、矩形波の波高値は５Ｖとした。

【０１１４】

次に上記パラジウム重量濃度０．５％のＰＡＭＥにビスマス重量濃度約４％のエチレンジアミン四酢酸－ビスマス（ＥＤＴＡ－Ｂｉ錯体）水溶液を重量濃度で約２．１％添加した混合溶液の液滴をバブルジェット（ＢＪ）方式のインクジェット装置によって上記導電性膜第１層を覆うように付与し、８０℃で２分乾燥させた。次に３５０℃で１２分焼成してＢｉ／Ｐｄの混合酸化膜（導電性膜第２層６）を作った。なお、液滴の付与数は１滴で、焼成後、膜厚の最も厚い部分で、第１層のみの場合よりも約２０オングストローム厚さが増加していた。

【０１１５】

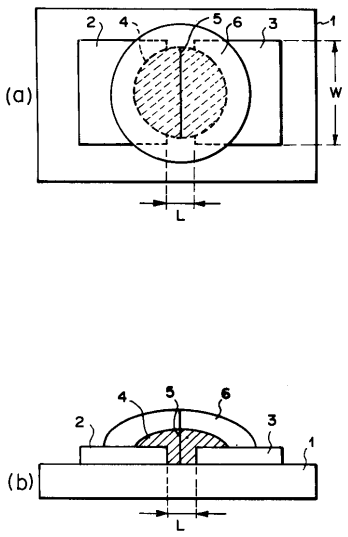
その後上記電極２，３間に通電を行って導電性膜第２層６に電子放出部を作製した。その時の電圧の印加は図３（ｂ）に示すようにパルス幅Ｔ1を１ミリ秒、パルス間隔Ｔ2を１０ミリ秒とし、波高値が５Ｖから３０Ｖまでの電圧掃引を行った。

【０１１６】
以上のようにして作製した素子の活性化を行った。即ち、真空容器中にノルマルヘキサンガスを１×10^{-5}torr導入した雰囲気中で図４（ａ）のパルス幅Ｔ1を１ミリ秒、パルス間隔Ｔ2を１０ミリ秒としたパルスを図４（ｂ）のＶ1＝１０Ｖ，Ｖ2＝１６Ｖ，Ｔ＝３０分なる電圧波形を印加して活性化を行った。
【０１１７】
その電子放出特性を図５の構成の測定評価装置により測定した。本電子放出素子及びアノード電極６４は真空装置内に設置されており、その真空装置には不図示の排気ポンプ及び真空計等の真空装置に必要な機器が具備されており、所望の真空下で本素子の測定評価を行えるようになっている。なお本実施例では、アノード電極と電子放出素子間の距離を４ｍｍ、アノード電極の電位を１ｋＶ、電子放出特性測定時の真空装置内の真空度を１×10^{-7}torrとした。
【０１１８】
以上のような測定評価装置を用いて、本電子放出素子の電極２及び３の間に素子電圧を印加し、その時に流れる素子電流Ｉf及び放出電流Ｉeを測定したところ、図６に示したような電流－電圧特性が得られた。本素子では、素子電圧７Ｖ程度から急激に放出電流Ｉeが増加し、素子電圧１５Ｖでは素子電流Ｉfが１．５ｍＡ、放出電流Ｉeが２．０μＡとなり、電子放出効率η＝Ｉe／Ｉf（％）は０．１３％であった。
【０１１９】
アノード電極６４の替わりに、前述した蛍光膜とメタルバックを有するフェースプレートを真空装置内に配置した。こうして電子源からの電子放出を試みたところ蛍光膜の一部が発光した。こうして本素子が発光表示素子として機能することがわかった。
【０１２０】
上記の第２層を有さない比較用の素子と、本実施例の素子とを、１０$^{-9}$Torrの真空度で１時間４２０℃に保持した後、電子放出特性を測定する試験を行ったところ、素子のＩf，Ｉf′（本実施例の素子をＩf、比較用の素子をＩf′とする。）の時間変化は図１３のようになった（Ｉfを１とし、Ｉf′は相対比として示した。）。ここでＩf，Ｉf′は電子放出部５の長さ１００μｍ当りの電流値に対応するものである。
【０１２１】
図１３に示すように、初期のＩfがその１／２になる時間を比較すると、第２層を有さない比較用素子に対して、本実施例の素子では約５倍であり、高温プロセスの影響による特性の劣化が改善できることが認められた。また、図１３に示されるように初期のＩf値を比較しても本発明の素子は上記の第２層を有しない比較用素子の約１．５倍大きいことが確認された。なお、比較用素子および本実施例の素子の放出電流Ｉe′，Ｉeについても、同様の振る舞いが見られた。
【０１２２】
さらに上記実施例の素子を１６行１６列の２５６個の素子電極とマトリクス状配線とを形成した基板（図７）の各対向電極に対してそれぞれ作製し電子源基板とした。この電子源基板にリアプレート９１、支持枠９２、フェースプレート９６を接続し真空封止して図８の概念図に従う画像形成装置を作成した。端子Ｄox1ないしＤox16と端子Ｄoy1ないしＤoy16を通じて各素子に時分割で所定電圧を印加し端子Ｈｖを通じてメタルバックに高電圧を印加することによって、任意のマトリクス画像パターンを表示することができた。
【０１２３】
【発明の効果】
以上に説明したように本発明によれば、耐熱温度をより高くすることができ、電子放出特性のすぐれた電子放出素子、電子源、画像形成装置を提供することができる。
【図面の簡単な説明】
【図１】　本発明の適用可能な表面伝導型電子放出素子の構成を示す模式的平面図及び正面図である。
【図２】　本発明の適用可能な表面伝導型電子放出素子の作製方法の１例をあらわす図で

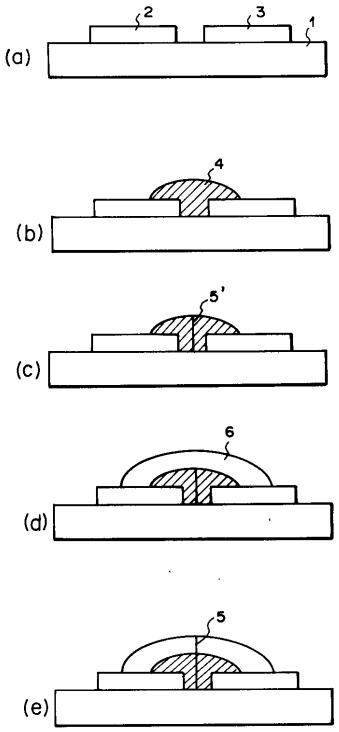
ある。
【図３】　本発明の適用可能な表面伝導型電子放出素子の製造に際して採用できる通電フォーミング処理における電圧波形の一例を示す模式図である。
【図４】　活性化の電圧波形をしめすグラフである。
【図５】　測定評価機能を備えた真空処理装置の一例を示す模式図である。
【図６】　本発明の適用可能な表面伝導型電子放出素子についての放出電流Ｉe、素子電流Ｉfと素子電圧Ｖfの関係の一例を示すグラフである。
【図７】　本発明の適用可能な単純マトリクス配置の電子源の一例を示す模式図である。
【図８】　本発明の適用可能な単純マトリクス配置の画像形成装置の表示パネルの一例を示す模式図である。
【図９】　蛍光膜の一例を示す模式図である。
【図１０】　画像形成装置にＮＴＳＣ方式のテレビ信号に応じて表示を行なうための駆動回路の一例を示すブロック図である。
【図１１】　本発明の適用可能な梯子配置の電子源の一例を示す模式図である。
【図１２】　本発明の適用可能な梯子配置の画像形成装置の表示パネルの一例を示す模式図である。
【図１３】　素子のＩf，Ｉf′（本実施例の素子がＩf、比較用の素子がＩf′）の時間変化を示す図である。
【図１４】　本発明の適用可能な表面伝導型電子放出素子の電気的な耐熱温度の一例を示すグラフである。
【図１５】　従来の表面伝導型電子放出素子の一例を示す模式図である。
【符号の説明】
１　基板
２，３　素子電極
４　導電性膜第１層
５′　亀裂
５　電子放出部
６　導電性膜第２層
２１　ヘッド本体
２２　ヒーターまたはピエゾ素子
２３　インク流路
２４　ノズル
２５　インク供給管
２６　インク溜め
６０　素子電極は２・３間の導電性薄膜４を流れる素子電流Ｉfを測定するための電流計
６１　電子放出素子に素子電圧Ｖfを印加するための電源
６２　電子放出部５・アノード電極６４間を流れる放出電流Ｉeを測定するための電流計
６３　アノード電極６４に電圧を印加するための高圧電源
６４　素子の電子放出部より放出される放出電流Ｉeを捕捉するためのアノード電極
６５　真空装置
６６　排気ポンプ
８１　電子源基板
８２　Ｘ方向配線
８３　Ｙ方向配線
８４　表面伝導型電子放出素子
８５　結線
９１　リアプレート
９２　支持枠

９３　　ガラス基板
９４　　蛍光膜
９５　　メタルバック
９６　　フェースプレート
９７　　高圧端子
９８　　外囲器
１０１　　黒色導電材
１０２　　蛍光体
１０３　　ガラス基板
１１１　　表示パネル
１１２　　走査回路
１１３　　制御回路
１１４　　シフトレジスタ
１１５　　ラインメモリ
１１６　　同期信号分離回路
１１７　　変調信号発生器
Ｖｘ及びＶａ　　直流電圧源
１２０　　電子源基板
１２１　　電子放出素子
１２２　　Ｄx1～Ｄx10は、前記電子放出素子を配線するための共通配線
１３０　　グリッド電極
１３１　　電子が通過するため空孔
１３２　　Ｄox1，Ｄox2…Ｄoxmよりなる容器外端子
１３３　　グリッド電極１３０と接続されたＧ１，Ｇ２

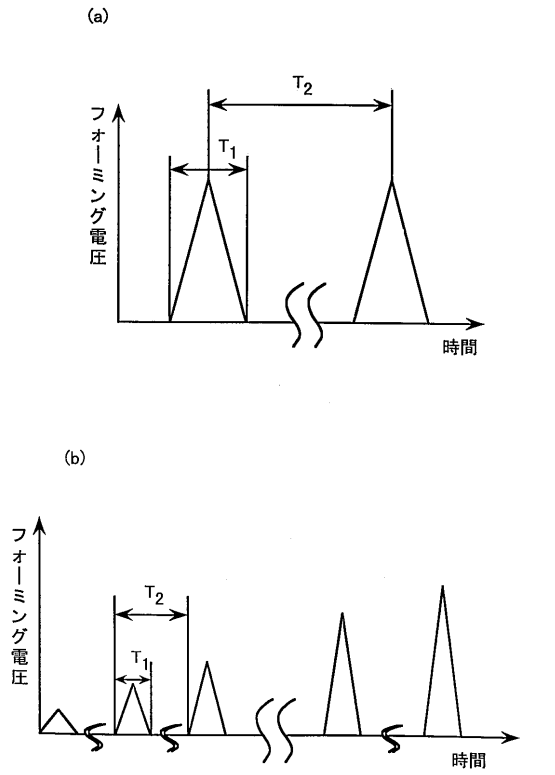
【図１】



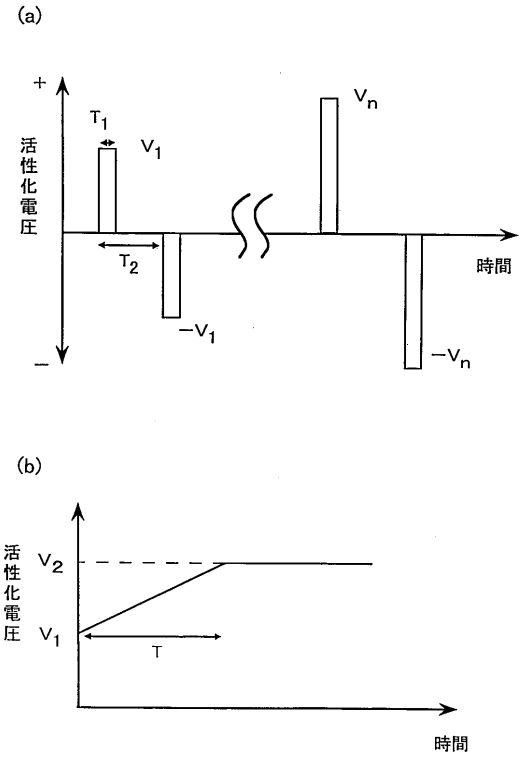
【図２】



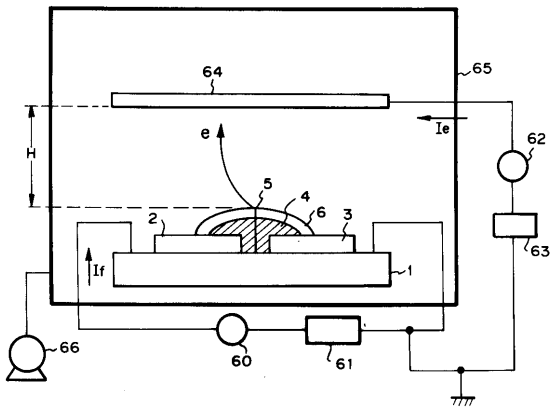
【図３】


(a)
フォーミング電圧
T_2
T_1
時間
(b)
フォーミング電圧
T_2
T_1
時間

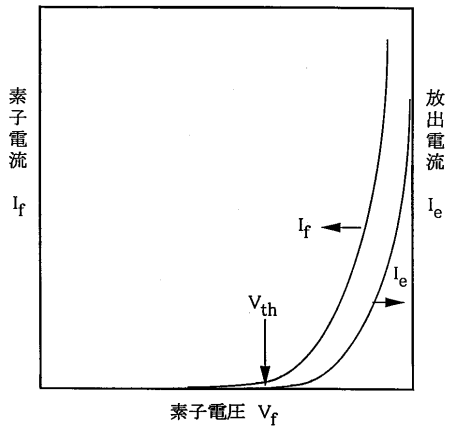
【図４】


(a)
+
活性化電圧
T_1
V_1
V_n
T_2
時間
$-V_1$
$-V_n$
−
(b)
活性化電圧
V_2
V_1
T
時間

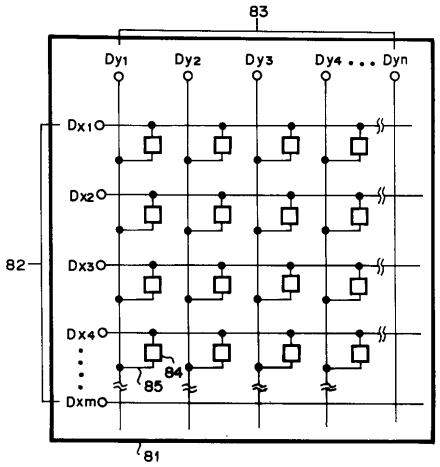
【図５】


64
65
H
e
Ie
62
5
4
6
3
2
If
1
63
66
60
61

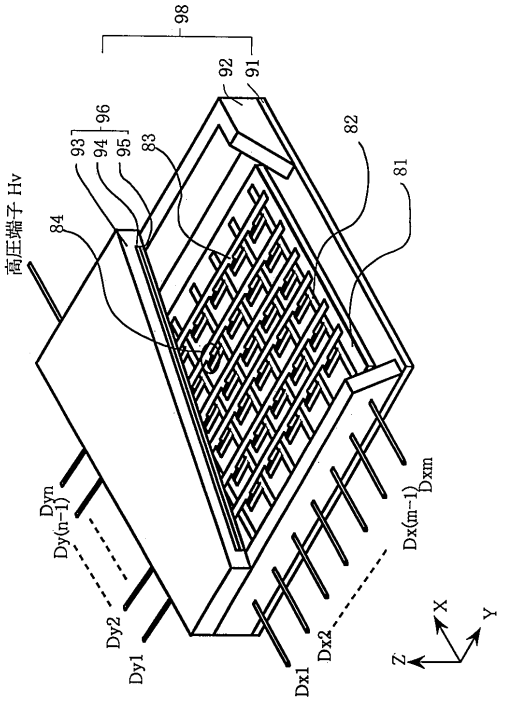
【図６】


素子電流
I_f
放出電流
I_e
I_f
I_e
V_{th}
素子電圧 V_f

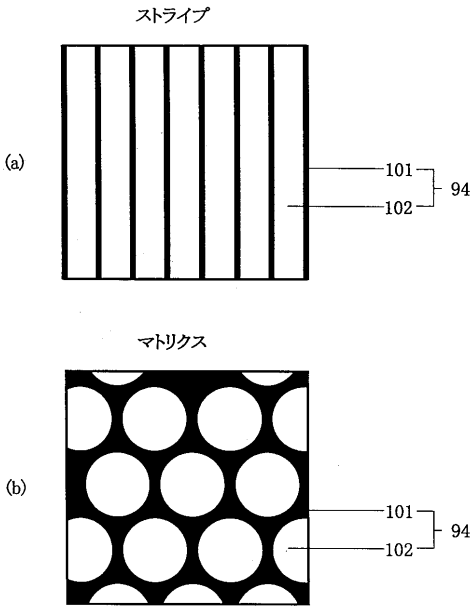
【図７】


83
Dy1
Dy2
Dy3
Dy4 ... Dyn
Dx1
Dx2
Dx3
Dx4
Dxm
82
84
85
81

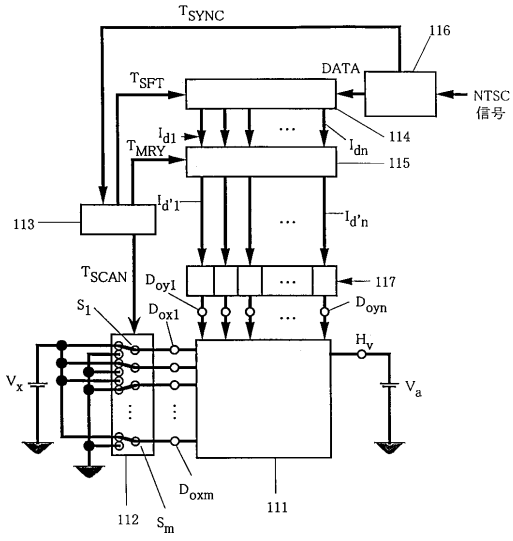
【図８】


98
92
91
96
93
94
95
83
82
81
84
高圧端子 Hv
Dyn
Dy(n-1)
Dy2
Dy1
Dx1
Dx2
Dx(m-1)
Dxm
X
Y
Z

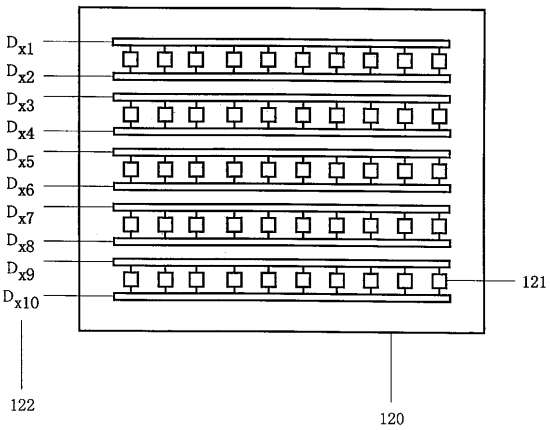
【図９】


ストライプ
(a)
101
102
94
マトリクス
(b)
101
102
94

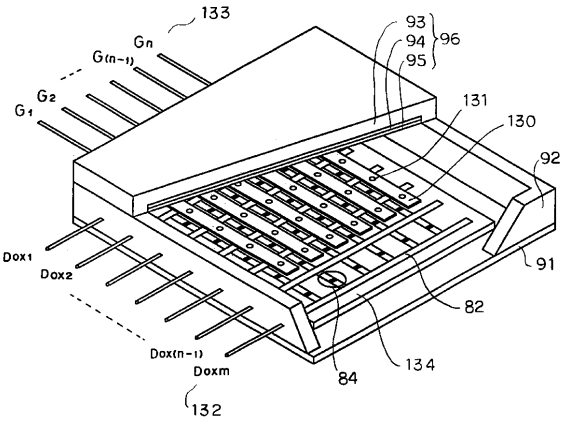
【図１０】


TSYNC
116
DATA
TSFT
NTSC
信号
Id1
Idn
114
TMRY
115
Id'1
Id'n
113
TSCAN
Doy1
117
Doyn
S1
Dox1
Hv
Vx
Va
Doxm
111
112
Sm

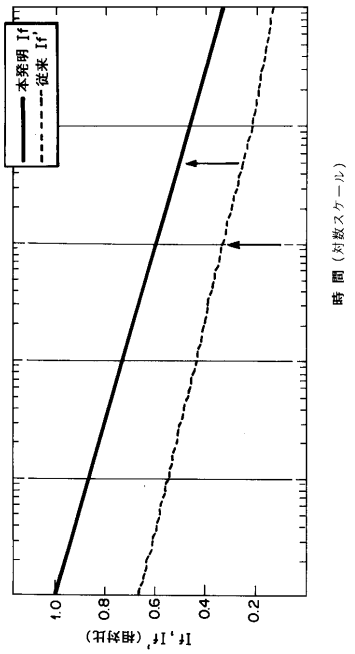
【図１１】



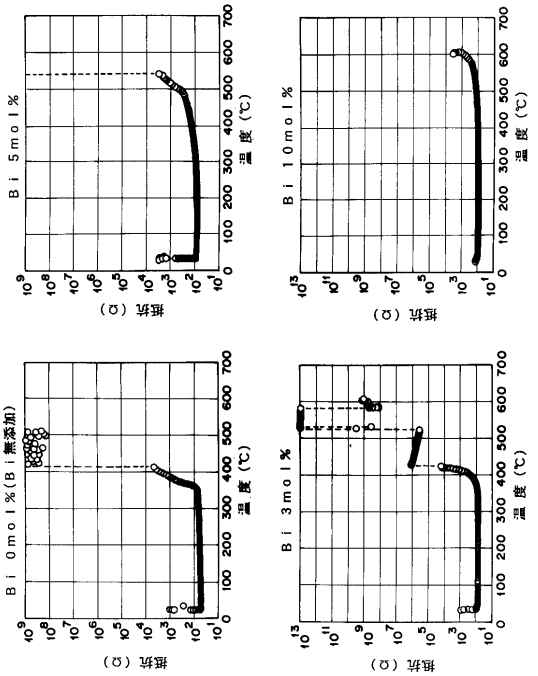
【図１２】



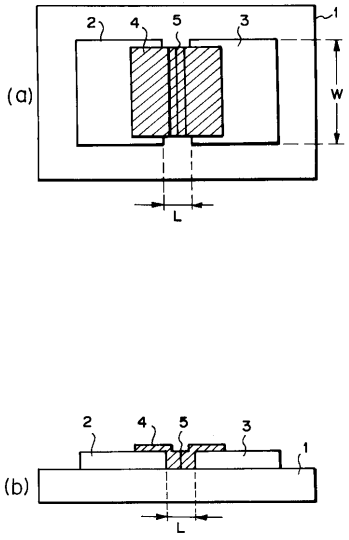
【図１３】



【図１４】



【図１５】



フロントページの続き

(58)調査した分野(Int.Cl.[7], ＤＢ名)
H01J 1/30- 1/316
H01J 9/02
H01J 31/12